T.C
DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

3 FAZLI UZAY VEKTÖR PWM KONTROLLÜ EVİRİCİNİN FPGA TABANLI KOSİMÜLASYONU

M. Mustafa AKAY

YÜKSEK LİSANS TEZİ

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

DİYARBAKIR
Ekim –2019

T.C

DİCLE ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ MÜDÜRLÜĞÜ

DİYARBAKIR

M. Mustafa AKAY tarafından yapılan "Üç Fazlı Uzay Vektör PWM Kontrollü Eviricinin FPGA Tabanlı Kosimülasyonu" konulu bu çalışma, jürimiz tarafından Elektrik Elektronik Anabilim Dalında YÜKSEK LİSANS tezi olarak kabul edilmiştir.

Jüri Üyeleri

Başkan : Doç.Dr. Üyesi Bilal GÜMÜŞ

Üye (Danışman) : Dr.Öğr. Üyesi M. Ali ARSERİM

Üye : Dr.Öğr. Üyesi Hakan ÇELİK

Tez Savunma Sınavı Tarihi: 11/10/2019

Yukarıdaki bilgilerin doğruluğunu onaylarım.

..../..../20

Prof. Dr. Sevtap SÜMER EKER

ENSTİTÜ MÜDÜRÜ

TEŞEKKÜR

Bu tez çalışmasında tezimin konusunun belirlenmesinde, araştırma aşamalarında ve tamamlanmasında her türlü bilimsel desteği sağlayan değerli hocam Sayın Dr. Öğr. Üyesi M. Ali ARSERİM'e sonsuz teşekkür ederim. Dicle Üniversitesi Elektrik Elektronik Mühendisliği bölümü akademisyenlerine ve bu dönem boyunca maddi ve manevi desteklerini esirgemeyen değerli arkadaşım Seyran AY'a teşekkür ederim.

İÇİNDEKİLER

Sayfa

TEŞEKKÜR ..... **I**

İÇİNDEKİLER ..... **I**

ÖZET ..... **I**

ABSTRACT ..... **I**

ÇİZELGE LİSTESİ ..... **V**

ŞEKİL LİSTESİ ..... **I**

1. GİRİŞ **1**

1.1. Genel Bilgi 1

1.2. Tezin Amacı 1

1.3. Tezin Yapısı 2

2. KAYNAK ÖZETLERİ **3**

3. MATERYAL VE METOT **7**

3.1. Eviriciler 7

3.1.1. Akım Kaynaklı Eviriciler 8

3.1.2. Gerilim Kaynaklı Eviriciler 9

3.2. Evirici Çıkış Gerilimi Kontrol Teknikleri 9

3.3. Darbe Genişlik Modülasyon Teknikleri 12

3.4. Koordinat Dönüşümleri 15

3.4.1. Clarke dönüşümü 15

3.4.2. Park Dönüşümü 17

3.4.3. Uzay Vektör Darbe Genişlik Modülasyonu Tekniği 19

3.4.4. İki Seviyeli Uzay Vektör DGM'nin Gerçekleştirilmesi 28

3.5. Harmonikler 32

3.5.1. Fourier Serileri ve Analizi 33

3.5.2. Harmonikli Sistemlere Ait Tanımlar 34

3.6. FPGA ve System Generator 38

3.6.1. FPGA 38
3.6.2. System Generator 39
3.6.1. Basys3 Kartı ve Kosimülasyon 40
4. BULGULAR VE TARTIŞMA 41
4.1. Sytem Generator Model Oluşturma 41
4.2. Simülasyon Modeli 42
5. SONUÇ VE ÖNERİLER 49
6. KAYNAKLAR 51
ÖZGEÇMİŞ 55

ÖZET

3 FAZLI UZAY VEKTÖR PWM KONTROLLÜ EVİRİCİNİN FPGA TABANLI KOSİMÜLASYONU

YÜKSEK LİSANS TEZİ

M. Mustafa AKAY

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

2019

Eviriciler girişlerindeki DC gerilimi AC gerilimine dönüştürür. Bu dönüşümü sağlamak için kontrol yöntemleri geliştirilmiştir. Bu yöntemlerden en önemlisi Darbe Genişlik Modülasyon yöntemleridir. Darbe genişlik modülasyon yöntemleri, eviricilerde çıkış gerilimini ve frekansını düzenlemek için kullanılır. Eviriciler, motor kontrol uygulamalarında, kesintisiz güç kaynaklarında ve yenilenebilir enerji kaynaklarında yaygın olarak kullanılır. Darbe Genişlik Modülasyon yöntemlerinden Uzay vektör DGM yöntemi, eviricilerin kontrolünde yaygın olarak kullanılır, çünkü düşük harmonik içeriğe sahiptir ve dijital olarak uygulanabilir. Geleneksel mikroişlemcilerle üretilen uzay vektörü DGM sinyallerinin çıkış frekansı istenilen frekanstan farklı olmakta ve kaymalar meydana gelebilmektedir. Bu kaymalar, geleneksel mikroişlemcilerin seri işlem yapılarından kaynaklanmaktadır. Bu durum istenmeyen harmonikler gibi birçok soruna yol açmaktadır. Bu nedenle bu çalışmada geleneksel mikro işlemciler yerine FPGA kullanımı tercih edilmiştir. FPGA ile paralel işlem yapılabilir, kullanılan tasarım test edilebilir ve istendiğinde içine işlemci sistemi gömülebilir ve sahada programlanabilmektedir. Ayrıca FPGA ile tasarlanan program bilgisayar ortamında simüle edilebilir..

Bu tez çalışmasında, referans şebeke gerilimi kullanılarak Uzay Vektör DGM sinyalleri oluşturulmuş ve geleneksel mikroişlemciler yerine FPGA kullanılmıştır. Uzay Vektör DGM sinyalleri MATLAB/Simulink benzetim programı ile System Generator sayesinde sağlanan Xilinx FPGA'larına özel bloklarla oluşturulmuştur. Bu evirici modelinde FPGA'da oluşturulan modelin simülasyonu yapılmıştır. Ayrıca bu modelin BASYS3 FPGA deneme kartıyla kosimülasyonu yapılmış, sonuç olarak simülasyon ve kosimülasyon verileri gözlemlenmiştir.

Anahtar Kelimeler: Uzay Vektör DGM, FPGA, Kosimülasyon

ABSTRACT

FPGA BASED COSIMULATION OF 3 PHASE SPACE VECTOR PWM CONTROLLER INVERTER

MsC THESIS

M. Mustafa AKAY

DEPARTMENT OF ELECTRICAL AND ELECTRONICS ENGINEERING
INSTITUTE OF NATURAL AND APPLIED SCIENCES
UNIVERSITY OF DICLE

2019

The inverters convert the DC voltage at their inputs to AC voltage. Control methods have been developed to achieve this transformation. The most important of these methods are Pulse Width Modulation methods. Pulse width modulation methods are used to regulate the output voltage and frequency of inverters. Inverters are widely used in motor control applications, uninterruptible power supplies and renewable energy sources. Pulse Width One of the modulation methods, the Space vector PWM method is widely used in the control of inverters because it has a low harmonic content and can be applied digitally. The output frequency of the space vector PWM signals produced by conventional microprocessors is different from the desired frequency and shifts can occur. These shifts result from the serial processing structures of conventional microprocessors. This causes many problems, such as unwanted harmonics. Therefore, in our study, FPGA was preferred instead of conventional microprocessors. Parallel processing can be done with FPGA, the design used can be tested and if desired, the processor system can be embedded and programmed in the field. Also the program designed with FPGA can be simulated in computer.

In this thesis, Space Vector PWM signals are generated by using reference network voltage and FPGA is used instead of conventional microprocessors. Space Vector PWM signals are generated with special blocks for Xilinx FPGAs provided by MATLAB / Simulink simulation program and System Generator. In this inverter model, the model created in FPGA is simulated. In addition, this model was cosimulated with BASYS3 FPGA test card and as a result simulation and cosimulation data were observed.

Keywords: Space Vector PWM, FPGA, Cosimulation

ÇİZELGE LİSTESİ

Çizelge No		Sayfa
Çizelge 3.1.	Darbe Genişlik Modülasyonları	12
Çizelge 3.2.	İki-Seviyeli Evirici İçin Anahtarlama Durumları ve Karşılık Gelen Vektörler	22
Çizelge 3.3.	Sektör Belirleme Açıları	29
Çizelge 3.4.	Sektörler İçin Anahtarlama Sırası	25

ŞEKİL LİSTESİ

Şekil No		Sayfa
Şekil 3.1.	Genel Bir Evirici Yapısı	7
Şekil 3.2.	Akım Kaynaklı Evirici Devresi	8
Şekil 3.3.	Üç Fazlı Gerilim Kaynaklı Evirici Devresi	9
Şekil 3.4.	Eviricide DC Giriş Geriliminin Kontrol Edilmesi	10
Şekil 3.5.	Eviricide AC Çıkış Geriliminin Kontrol Edilmesi	10
Şekil 3.6.	Eviricideki Anahtarların DGM ile Kontrolü	11
Şekil 3.7.	3-Fazlı 3-Telli Sistem	15
Şekil 3.8.	abc ekseni $\alpha\beta$ dönüşümü	16
Şekil 3.9.	abc – dq dönüşümü	18
Şekil 3.10.	Üç Fazlı İki Seviyeli Evirici Devre Modeli	20
Şekil 3.11.	Evirici Gerilim Vektörleri (V0-V7)	21
Şekil 3.12.	İki Seviyeli Evirici İçin Gerilim Uzayı Vektörü	23
Şekil 3.16.	3-Fazlı Evirici İçin MATLAB Ortamında Uzay Vektör DGM Üretimi	31
Şekil 3.17.	Harmonik Bileşenler İçeren Dalga Biçimi	32
Şekil 3.18.	FPGA Mimarisi	39
Şekil 4.1.	System Generator	20
Şekil 4.2.	System Generator Açılan Pencere	21
Şekil 4.3.	In Out Blokları	23
Şekil 4.4.	Matlab/simulink Simülasyon Modeli	31
Şekil 4.5.	Referans Vektör, Sektör ve PWM Oluşturma Modeli	32
Şekil 4.6.	Evirici Bloku Açık Gösterimi	45
Şekil 4.7.	Evirici Çıkış Gerilimi	31
Şekil 4.8.	Evirici Çıkış akımı	32
Şekil 4.9.	THD Değeri	48

KISALTMALAR VE SİMGELER

DC	:	Doğru Akım
AC	:	Alternatif Akım
MOSFET	:	Metal Oksit Yarı İletkenli Alan Etki Transistör
IGBT	:	İzole Edilmiş Kapılı, İki Kutuplu Transistör
GTO	:	Kapıdan Kesmeli Transitör
UPS	:	Kesintisiz Güç Kaynağı
FPGA	:	Alanda Programlanabilir Kapı Dizisi
PWM	:	Darbe Genişlik Modülasyonu
DGM	:	Darbe Genişlik Modülasyonu
SDGM	:	Sinüsodial Darbe Genişlik Modülasyonu
SHEDGM	:	Harmonik Eliminasyon Darbe Genişlik Modülasyonu
SVPWM	:	Uzay Vektör Darbe Genişlik Modülasyonu
HIDGM	:	Harmonik İlaveli Darbe Genişlik Modülasyonu
UHIDGM	:	Üçüncü Harmonik İlaveli Darbe Genişlik Modülasyonu
DSDGM	:	Değiştirilmiş Sinüsodial Darbe Genişlik Modülasyonu
UVDGM	:	Uzay Vektör Darbe Genişlik Modülasyonu
THD	:	Toplam Harmonik Distorsiyon
TTD	:	Toplam Talep Distorsiyon
PLD	:	Programlanabilir Mantık Cihazları
ASIC	:	Uygulamaya Özgü Entegreler

CPLD	:	Karmaşık Programlanabilir Mantık Cihazları
SPLD	:	Basit Programlanabilir Mantık Cihazları
DSP	:	Sayısal İşaret İşleme
MOSFET	:	Metal Oksit Yarı İletkenli Alan Etkili Transistör
IGBT	:	İzole Edilmiş Kapalı İki Kutuplu Transistör
LUT	:	Look Up Table
MUX	:	Çoklayıcı Veri Seti
ASIC	:	Uygulamaya Özgü Entegre Devresi

1. GİRİŞ

1.1. Genel Bilgi

Eviriciler DC bir kaynaktan yüke değişken frekans ve genlikte AC kaynak sağlayan güç elektroniği devreleridir. Günümüzde eviriciler çoğunlukla Alternatif Akım motor sürücü düzeneklerinde, kesintisiz güç kaynaklarında ve endüksiyonla ısıtmada karşımıza çıkmaktadır. Bu devrelerdeki hedef; sabit bir Doğru Akım kaynağından bir Alternatif Akım oluşturarak genliği ve frekansı kontrol edilebilen bir sistem oluşturmaktır. Evirici girişinde, doğru gerilim kaynağı kullanıldığında bu devreler Gerilim Kaynaklı Evirici, akım kaynağı kullanıldığında ise Akım Kaynaklı Evirici şeklinde adlandırılırlar. Eviriciler, motor kontrol uygulamalarında, kesintisiz güç kaynaklarında ve yenilenebilir enerji kaynaklarında yaygın olarak kullanılır. Darbe genişlik modülasyon yöntemleri, eviricilerde çıkış gerilimini ve frekansını düzenlemek için kullanılır.

1.2. Tezin Amacı

Darbe Genişlik Modülasyon yöntemlerinden olan Uzay vektör PWM yöntemi, eviricilerin kontrolünde yaygın olarak kullanılır, çünkü düşük harmonik içeriğe sahiptir, dijital olarak uygulanabilir ve eviriciden maksimum gerilim elde edebilir. Bazı avantajları olmasına rağmen, yöntemin en büyük dezavantajlarından biri karmaşık zaman hesaplamaları içermesidir. Bu nedenle, PWM sinyalleri üretmek için gelişmiş ve pahalı mikroişlemcilere ihtiyaç vardır. Ek olarak, geleneksel mikroişlemcilerle üretilen uzay vektör PWM sinyallerinin çıkış frekansında kaymalar meydana gelebilir. Bu kaymalar, geleneksel mikroişlemcilerin seri işlem yapıları nedeniyle meydana gelir. Sonuç olarak, elde edilen çıkış frekansı istenen frekanstan farklıdır. Bu, motor kontrol uygulamalarında istenen hızın elde edilememesi, istenmeyen harmonikler gibi birçok soruna yol açmaktadır.

Bu tez çalışmasında problemleri çözmek için gerçek zamanlı olarak uzay vektörü PWM sinyallerinin üretiminde geleneksel mikroişlemciler yerine FPGA kullanılmıştır.

1.3. Tezin Yapısı

Bu tez; giriş, kaynak özetleri, materyal ve metot, bulgular ve tartışma, sonuç ve öneriler ile kaynaklar bölümlerinden oluşmaktadır. Giriş bölümümde, modelimizde kullandığımız elemanlar hakkında genel bilgilerle beraber tezin amacına yer verilmiştir. Konumuz ile ilgili ilgili olarak yapılan önceki çalışmalar kaynak özetleri bölümünde verilmiştir. Materyal ve metot bölümünde, çalışmada kullanılan Eviriciler, Uzay Vektör, FPGA ve Harmonikler hakkında bilgi verilmiş, çalışmamızda neden bu yöntemlerin kullanıldığı bilgisi verilmiş ve Matlab/Simulink dili ile simülasyonuna yer verilmiştir. Oluşturulan modelde elde edilen performans sonuçları bulgular ve tartışma bölümünde yer almaktadır. Sonuç ve öneriler bölümünde ise çalışmada ulaşılan sonuç ve öneriler yer almaktadır. Kaynaklar bölümünde ise daha önce yapılan çalışmalara yer verilmiştir.

2. KAYNAK ÖZETLERİ

Ayşe Kocalmış B. Bir çalışmasında Sinüsodial DGM tekniğinde anahtarlama sayısı yüksek ve elde edilen maksimum çıkış dalga geriliminin düşük olduğu, oysa Uzay Vektör DGM tekniğinde ise Sinüsodial DGM tekniğine kıyasla daha düşük harmonikli çıkış akımı ve daha yüksek çıkış dalga gerilimi elde edildiğini söylemiştir. Ayrıca Uzay Vektör DGM tekniği kullanılarak ulaşılabilen maksimum çıkış gerilim değeri, evirici kapasitesinin %90,6'sının kullanılmasıyla elde edilebileceği ve bu yüzden, çıkış gerilim değerini yükseltmek ve evirici kapasitesinin tamamına yakınını kullanabilmek için bu modülasyon yönteminin geliştirilmesi gerektiğine vurgu yapmıştır (Kocalmış Bilhan, 2012).

Semra C., Eyyüp Ö., Zeki O., çalışmalarında sabit mıknatıslı senkron motorun üç seviyeli evirici ile alan yönlendirmeli kontrolü üç seviyeli Uzay Vektör DGM ile yapılmış ve iki seviyeli evirici ile karşılaştırılmıştır. Benzetim sonuçları üç seviyeli evirici ile beslenen Sabit Mıknatıslı Senkron Motorların alan yönlendirmeli kontrolünde momentin daha düzgün olduğu ve performansının daha iyi olduğu göstermiştir (Semra C., Eyyüp Ö., Zeki O., 2011).

Ömer T., Ünal Y., Adnan T., Ahmet T. Gerilim kaynağı eviricilerde değişken frekans ve genlik çıkış gerilimi üretmek için kullanılan Sinosodial DGM ve Uzay Vektör DGM modülasyon tekniklerini, MATLAB / Simulink ortamında karşılaştırmıştır. MATLAB/Simulink ortamında simülasyon çalışması yapılmış ve simülasyon çalışmaları sonucunda Sinüsoidal DGM'nin eviricilerin çıkış geriliminde daha fazla harmonik bozulmaya sebep olduğu görülmüştür. Uzay vektör DGM'de ise daha az toplam harmonik bozulma ile daha verimli bir çıkış gerilimi oluşturduğu gözlemlemiştir (Ömer T., Ünal Y., Adnan T., Ahmet T.).

Hakan Ç., Eyyüp Ö., Ve Hasan K. Sinüzoidal PWM'in dijital olarak gerçekleştirilmesindeki sorunlar nedeniyle, uzay vektör PWM yönteminin kullanımı yaygınlaştığını, Uzay vektör PWM yöntemi, sinüzoidal PWM'e göre dijital olarak daha

kolay gerçekleştirilebildiği ve çıkış geriliminin daha iyi bir harmonik içeriğe sahip olduğunu belirtmiştir (Hakan Ç. Eyyüp Ö. ve Hasan K. 2009).

Engin Sarıtaş, Sedat Karataş 2013 aynı anda birçok paralel işlem yapma yeteneğine sahip olan FPGA'nın diğer entegre sistemlerine göre daha hızlı çalışma olanağına sahip olduğu. Sıradan entegrelerin paralel işlem yapma yeteneklerinin FPGA'ya göre zayıf kaldığın, FPGA'nın ise birbirinden bağımsız birçok yüzlerce işlemi aynı anda yapma yeteneğine sahip olduğunu ve bu yönüyle FPGA'nın diğer entegre sistemlerine nazaran eşsiz bir yöne sahip olduğu belirtilmiştir (Engin Sarıtaş, Sedat Karataş 2013).

Pindoriya, R. M., Rajendran, S. & Chauhan, P. J. 6 CPLD'lerde gerekli mantık hücre sayısı artınca, mantık hücrelerindeki diziliş biçimi ve tek bir global ara bağlantı kullanıldığından dolayı, hücreler arası bağlantı sayısı da katlanarak artış gösterdiğini, bu durum büyük tasarımlara ve bağlantı sorunlarına sebep olurken CPLD'leri de kullanışsız hale getirdiğini belirtmişlerdir. Fakat FPGA'da mantık hücreleri dizi şeklinde yerleştirildiğinden ve bu mantık hücreleri dikey - yatay olarak ara bağlantılar sayesinde hücreler arasında gerekli bağlantı sayısı, mantık hücreleri sayısındaki artış ile doğru orantılı olarak artacağından, FPGA'in bu özelliği sayesinde büyük tasarımlarda bağlantı sorunlarının azaltılacağı belirtilmiştir (Pindoriya, R. M., Rajendran, S. & Chauhan, P. J. 2016).

Rajeev Jayaraman, ASIC'lerin büyük ve karmaşık yapılarda kullanılabilir olmasına rağmen, zaman ve maliyet açısından dezavantaj sağladığını, Bazı büyük ASIC tasarımlarının yıllar almakta olduğunu ve bu tasarımların özel tasarımlar olup başka bir tasarımda kullanılamadığını, bu nedenle ASIC'ler gibi esnek ve karmaşık olan aynı zamanda kullanıcıya yeniden programlayabilme imkanı sağlayan FPGA'lerin bu durumlarda kullanılması gerektiğini belirtmiştir (Rajeev Jayaraman, Xilinx Inc, 2001).

Rajeev Jayaraman, FPGA'ların çalışırken bile kısmi olarak devrelerinin değiştirilebileceğini belirtmiştir. Ayrıca FPGA'lar bir tasarımı çalıştırmaya devam etmesi gerektiğinde ve onu gereksinime göre farklı tasarımla güncellemesi gerektiğinde çok kullanışlı olduğunu belirtmiştir (Rajeev Jayaraman, Xilinx Inc, 2001).

Evren İ., Ahmet Faruk.B. Uzay Vektör PWM tekniği ile şebekeye bağlı eviriciin matematiksel modelini çıkartmış ve sistemin farklı frekans ve endüktanslarda performansını incelemiştir. MATLAB/Simulink ortamında farklı filtre endüktanslar ile anahtarlama frekansı ve DC bara gerilimi için çıkış akımı THD değişimleri elde etmiştir. Uygun parametreler kullanarak sistemin simülasyonunu gerçekleştirmiş dinamik cevap ve kararlı hal incelenmiştir. Seçilen parametrelere göre şebekeye enjekte edilen akımın THD değeri %3,5 çıkmış ve bu değerin %5'ten küçük olması gerektiğine vurgu yapmıştır (Evren İ., Ahmet Faruk.B.. 2012).

Erkan D., Ömür A. Asenkron motor sürücü sistem modeli için MATLAB/SimPowerSystem blokları kullanarak oluşturduğu üç adet izoleli 290V'luk dc-link gerilimine sahip evirici ile bir motora uygulanan hat gerilimin Sinüsoidal PWM'de 347V, Uzay Vektör PWM'de ise 400V olarak elde etmiştir. Ayrıca, çıkış hat geriliminin THD'si Sinüsoidal PWM'de %36.18 Uzay Vektör PWM'de ise %28.25 olarak bulunmuştur. Elde edilen kıyaslamala sonuçları ile Uzay Vektör PWM anahtarlama tekniği ile daha etkin bir asenkron motor sürücüsü elde edilebileceğini belirtmiştir (Erkan D., Ömür A.. 2011).

K. Vinoth Kumar, Joseph P. John, Prawin Angel Michael, ve Dr. S. Suresh Kumar Sinüsoidal PWM ile Uzay Vektör PWM' in MATLAB/Simulink ortamında karşılaştırmalı analizini yapmıştır. Simülasyon çalışması, Uzay Vektör PWM'in, Sinüsoidal PWM'e kıyasla daha kaliteli olduğunu, DC bara gerilimi açısından %15 daha etkin bir kullanım sağladığını belirtmiştir. Ayrıca çıkışta daha düşük THD değeri ile daha az harmoniğe sahip olduğunu belirtmiştir (ARPN Journal of Engineering and Applied Sciences.2010)

Mesut Ş., Tarık E. evirici çıkışı geriliminde belirli harmonikleri yok etmek için mikrodenetleyici kontrollü evirici tasarlamıştır. Harmonik elemede bir yöntem olan programlanmış harmonik eleminasyonu, düşük değerlerdeki harmoniklerin yok edilmesinde kullanıldığını belirtilmiştir. Seçili harmoniklerin yok edilmesinde matematiksel yöntem ortaya atılmış ve elde edilen deney sonuçları ile teorik sonuçların çok yakın olduğunu göstermiştir (Mesut Ş., Tarık E. Kocaeli Üni., 2012).

3. MATERYAL VE METOT

Bu bölümde eviriciler hakkında genel bilgiler verilmiş ve kullanılan eviricinin kontrol metodunun avantaj ve dezavantajı ile ilgili bilgilere yer verilmiştir.

3.1. Eviriciler

Eviriciler bir DC gerilim kaynağının çıkışını AC gerilime dönüştürür. Günümüzde sistemlerin çoğu AC ile çalışmaktadır. Bu sebeple evirici adı verilen Doğru Akımı, Alternatif Akıma çeviren dönüştürücüler oluşturulmuştur. Evirici girişinde, doğru gerilim kaynağı kullanıldığında bu devreler Gerilim Kaynaklı Evirici, akım kaynağı kullanıldığında ise Akım Kaynaklı Evirici şeklinde adlandırılırlar. Fakat Akım Kaynaklı Eviriciler daha çok büyük güçlü sürücü devrelerinde kullanılır. Gerilim Kaynaklı Eviriciler üçe ayrılır.

Bunlar; çıkış gerilimi ve frekansının uygun duruma getirilebildiği darbe genişlik modülasyon tekniği ile çalışan eviriciler, çıkış gerilim genliği ile giriş doğrultucu geriliminin uygun hale getirilmesiyle elde edilen kare dalga eviriciler ve kısmi kare dalga bir fazlı eviriciler şeklindedir (Chung, S.K 2000). Doğru Akımı Alternatif Akıma dönüştüren bir eviricinin genel şeması Şekil 3.1‘ de gösterilmiştir.



Şekil 3.1. Genel Bir Evirici Yapısı

Alternatif Akım sürücü devrelerinde kullanılan eviriciler, öncelikle üç fazlı yüklerde kullanmak üzere tercih edilir. Eviriciler bir DC kaynağından yüke değişen frekans ve genliklerde AC kaynağı oluşturan güç elektroniği sistemleridir. Farklı modülasyon algoritmaları kullanılarak, evirici çıkışında arzu edilen frekans ve genliklerde alternatif gerilim oluşturulabilir ve çıkışta ana harmonik ile birlikte anahtarlama frekansına yakın yüksek dereceli harmonikler elde edilebilir ki bu harmonikler çoğu sistemde yük indüktansı sayesinde filtre edilmiş olur. Güç kalitesinde

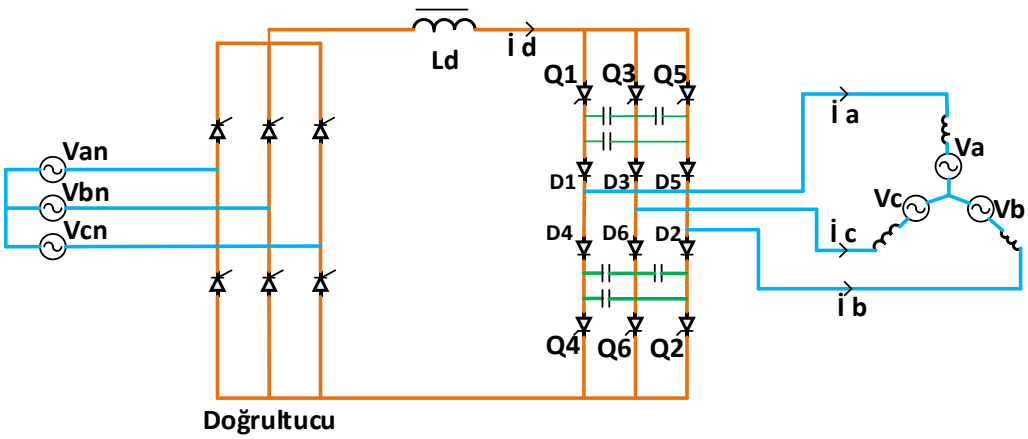
en büyük sıkıntı elektrik devrelerindeki harmonik oluşumlardır. Harmonikler genelde akım kaynaklı ve gerilim kaynaklı olacak şekilde iki başlıkta ele alınır. Harmonikler AC motor sürücü devrelerinde güç kaybına, darbeli moment üretimine, mikroişlemci sistemlerin hatalı çalışmasına, enerji iletim ve dağıtımlarında kayıp oluşturmasına ve elektromanyetik devrelerde titreşimlere sebep olurlar.

Son zamanlarda tasarlanan eviricilerde; Transistör, Tristör, MOSFET, IGBT, GTO gibi anahtarlar kullanılır. Fakat şu anda, hemen hemen tüm eviricilerde kullanılan anahtarlama şekli IGBT' dir. IGBT'nin giriş kısmı MOSFET karakteristikli olduğundan dolayı gerilimle kontrol altında tutulmakta ve yüksek anahtarlama frekanslarında iş görmektedir. Aynı zamanda IGBT çıkışları transistör karakteristikli olduğu için büyük güçlerde üretimi yapılabilir ve iletim kayıpları sabit saturasyon geriliminden kaynaklı düşük ve sabit şekilde oluşturulabilir. Anahtarlama durumu değiştirilerek yüksek hızlı anahtarlama elemanları ile çıkış geriliminde oluşan harmonikler minimize edilebilir (Chung, S.K 2000).

Eviriciler basit şekilde, tek fazlı ve 3 fazlı devrelerde kullanılabilirler, girişinde kullanılan kaynaklar; güneş paneli, yakıt pili ya da akü şeklinde sıralanabilir.

3.1.1. Akım Kaynaklı Eviriciler

Besleme kaynağı bir akım kaynağı olan Akım Kaynaklı Eviriciler özellikle çok büyük güçlerde kullanılırlar. Akım Kaynaklı Eviriciler Harmonik akımlara düşük empedans gösteren yüklerde kullanılır (Hart, 1997). Şekil 3.2' de üç fazlı akım kaynaklı bir evirici sistemi görünmektedir.

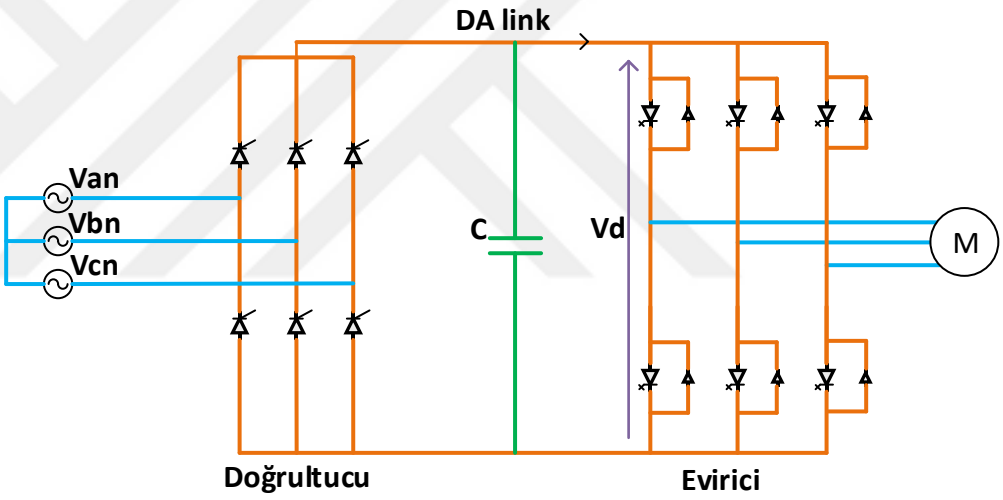


Şekil 3.2. Akım Kaynaklı Evirici Devresi

3.1.2. Gerilim Kaynaklı Eviriciler

Bu eviricilerde besleme kaynağı gerilim kaynağıdır. Yükün harmonik akımlara yüksek empedans gösteren bir özelliği varsa, bu yükte gerilim kaynaklı bir evirici kullanılmalıdır. Günümüzde eviricilerin yaklaşık %90 ı gerilim kaynaklı eviricidir.

Yarı iletken anahtarlama durumunda anahtarlanma sıkıntıları ve birbirlerine seri bağlanmalarıyla meydana gelen sıkıntılar yüksek güçlerde evirici kullanımını sınırlamaktadır. Aynı zamanda orta ve yüksek güç sistemlerinde büyük transformatör kullanıldığında maliyet artışına sebep vermektedir. Gerilim kaynaklı eviricilerde çok seviyedeki evirici versiyonu kullanacak şekilde bu sınırlamaya engel olunabilir ve oldukça büyük güçler elde edilebilir (Tadros, Salama ve Höf, 1992). Şekil 3.3 'de üç fazlı bir gerilim kaynaklı evirici devresi gösterilmektedir.



Şekil 3.3. Üç Fazlı Gerilim Kaynaklı Evirici Devresi

3.2. Evirici Çıkış Gerilimi Kontrol Teknikleri

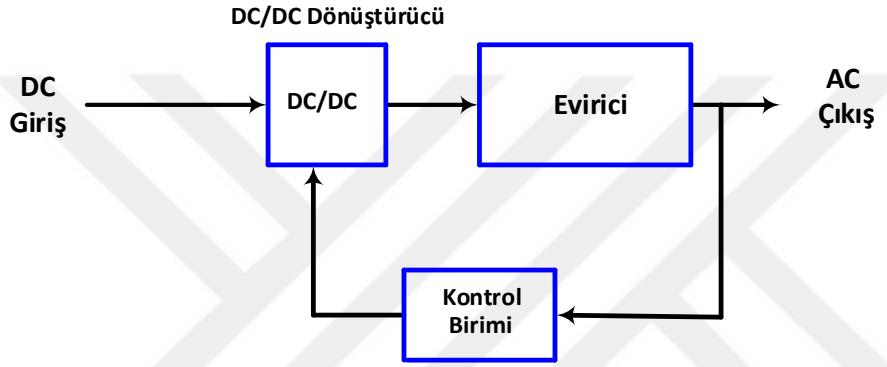
Bu bölümde bir eviricinin çıkış geriliminde kullanılan kontrol yöntemlerinin neler olduğu, kullandığımız eviricide niçin Uzay Vektör DGM kullandığından bahsedilmiştir.

Değişen yük durumlarında çoğu evirici uygulamasında sabit çıkış gerilimi elde edilmek istenir. Bu uygulama için çıkış gerilimi ve geri besleme devresinin kontrol

altında olması gerekir. Bu durum için farklı metotlar vardır ve aşağıda sınıflandırılmıştır.

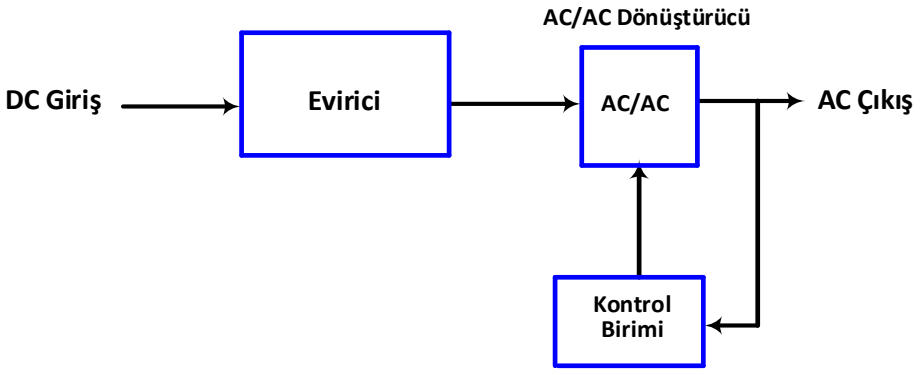
-AC Çıkış Geriliminde Kontrol
-DC Giriş Geriliminde Kontrol
-DGM ile Kontrol

Şekil 3.4'de de gösterildiği gibi bir DC kaynak ile evirici beslendiğinde DC/DC dönüştürücünün kullanılmasıyla ayarlanabilir bir DC gerilim oluşur. AC kaynak ile DC gerilim elde edilmesi durumunda kontrollü doğrultucu kullanılır.



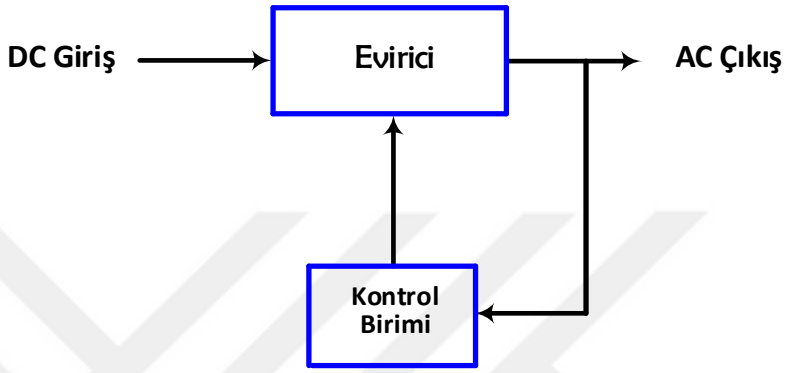
Şekil 3.4. Eviricide DC Giriş Geriliminin Kontrol Edilmesi

AC çıkış gerilimi ile kontrol edilen evirici çıkışı ile yük arasına Şekil 3.5'te göründüğü gibi AC/AC ayarı yapılan devre eklenir. Geri beslemeli devre ile takip edilen yük uçlarında oluşan gerilim, triyak ve tristörlerin tetiklenme açılarında değişim yapılarak kontrol sağlar (P. M. Bhagwat and V. R. Stefanovic 1993).



Şekil 3.5. Eviricide AC Çıkış Geriliminin Kontrol Edilmesi

Şekil 3.6'daki eviricide anahtarları kontrol etmek için kullanılan en yaygın metot DGM kontrol metodudur. Bu metot ile anahtarların kesimde ve iletimde kalma süresi kontrol edilerek çıkış geriliminde ortalama değer ayarlanır. Bu metotta çıkış gerilimini ayarlamak için evirici giriş ya da çıkışına ilaveten devre eklemeye ihtiyaç duyulmaz (P. M. Bhagwat and V. R. Stefanovic 1993).



Şekil 3.6. Eviricideki Anahtarların DGM ile Kontrolü

Darbe genişlik modülasyonu, evirici kontrolü için en yaygın şekilde kullanılan tekniktir. Anahtar kapılarında uygulanan darbenin genişliği ayarlanarak evirici çıkış gerilimi kontrol edilir.

Uzay vektör DGM metodunda gaye, anahtarlama ile oluşacak kaybı en aza indirmek ve toplam harmonik distorsiyonu en düşük seviyede tutarak istenilen sinüzoidal çıkış gerilimleri oluşturmaktır. Bu durum için evirici anahtarlarının olası anahtarlama durumları anahtarlama vektörleri ile oluşturulur. Bu vektörlerde farklı kombinasyonlar oluşturularak en uygun anahtarlama biçimi seçilmelidir (J. Holtz, 1994).

Uzay vektör DGM metodunda karşılaştırma işlemleri yapılmamaktadır. Anahtarlarda kesim ve iletim süresi dijital şekilde hesaplanır ve bu hesaplamalar tabloya aktarılır. Bu nedenle uzay vektör DGM metodunda sinüzoidal DGM metodunda kullanılan referans dalga biçimine ya da taşıyıcı dalga biçimlerine gerek duyulmaz.

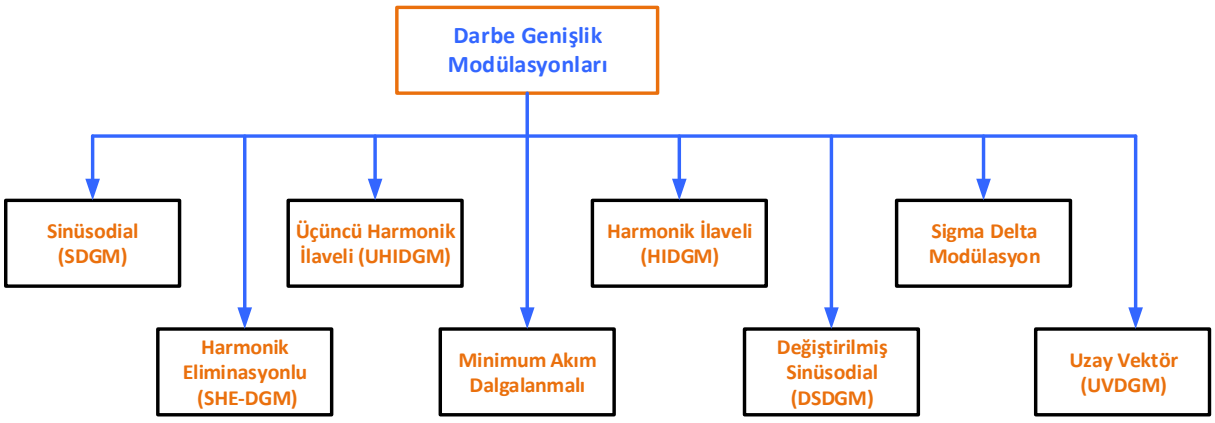
3.3. Darbe Genişlik Modülasyon Teknikleri

Bu bölümde Darbe Genişlik Modülasyonları hakkında bilgiler verilmiş ve hangi darbe genişlik modülasyonunun ne tür avantajlar oluşturduğundan bahsedilmiştir.

Son yıllarda piyasada kaskat bağlı evirici kullanımında artış görülmektedir. Bunun sebebi; bu devre sistemlerinde kenetleme kondansatörlere ve diyotlara gereksinim duyulmamasıdır. Diğer modellerde gerilim dengesizliği oluşurken bu model yapısı için böyle bir durumdan bahsedilemez. Kontrol algoritması olabildiğince basittir. Bu modelin olumsuz yanı ise her bir H-köprüye özgü birbirinden izoleli Doğru Akım kaynaklarının kullanılmasıdır. Kaskat bağlı eviricilerde seviye sayısı diğer çok seviyeli eviricilerdeki gibi en az 3 tanedir(Tolbert, L.M. and Thomas G. Habetler 2001).

Evirici çıkışındaki frekans ve gerilimi kontrol etmek amacıyla bazı teknikler oluşturulmuştur. Bu teknikler ile eviricinin çıkışında oluşan büyük harmonikler minimize edilir ve eviricinin çıkışı kontrol altında tutulabilir. Bu nedenle daha nitelikli çıkış gerilimine sahip olunur. Bu yöntemler Darbe Genişlik Modülasyon (DGM) Teknikleri şeklinde isimlendirilir. Literatürde sekiz adet teknik vardır. Her bir tekniğin kendisine has uygulama yeri, avantaj ve dezavantajı vardır. Darbe Genişlik Modülasyonları aşağıda tablo halinde verilmiştir;

Çizelge 3.1. Darbe Genişlik Modülasyonları



SDGM (Sinüsodial Darbe Genişlik Modülasyonu) tekniğinde; referans frekansı fr ve tepe değeri Vr olan bir sinüsodial işaret ile taşıyıcı dalga frekansı fc ve tepe

değeri Vc olan bir üçgen işaret ile karşılaştırılır. Sinüzodial işaretin frekansı fr ve anahtarlama frekansı olan taşıyıcı dalganın frekansı fc eviricinin çıkış frekansını belirler.

Çok seviyeli eviricilerde seviye sayısı arttığında taşıyıcı dalga sayısında da artış olmaktadır. n seviyede n-1 tane taşıyıcı işaret kullanılması zorunludur. SDGM tekniğinde; modülasyon dalga genliğinin taşıyıcı dalga genliğine oranı modülasyon indeksi (Ma) şeklinde tanımlanır ve Ma'nın 0 ile 1 aralığında değişmesi istenilir. Bu şekilde taşıyıcı dalga ile referans dalga arasındaki ilişki lineerdir. Aksi halde DGM'nin avantajı kalmaz ve bu durum üst (aşırı) modülasyon şeklinde ifade edilir. Üst modülasyonda evirici çıkışında meydana gelen lineer bölgede olmayan harmonikler meydana gelir. Bunun yanında eviricilerde taşıyıcı frekans ile referans frekans oranı da önemli bir orandır. Bu orana mf ismi verilir. Anahtarlama frekansı olabildiğince yüksek tutulur, bunun amacı yüksek frekanslı harmonikleri daha basit şekilde filtre edebilmektir. Fakat bu durum eviricide yüksek anahtarlama kayıpları oluşturur. Eviricide meydana gelen anahtarlama kayıplarını kısıtlamak amacıyla yüksek çıkış frekansında taşıyıcı oranında küçültme yapılır. Bu sebeple Ma ve mf; arasında dengeli bir nokta bulmak gerekir. Genel olarak bu nokta mf =21 ve Ma ≤1 olduğu sınır bölgesidir. Bu sonuca göre;

$$M_a = \frac{V_r}{(n-1)V_c} \qquad m_f = \frac{f_c}{f_r} \qquad (3.1)$$

olur. Düşük gerilim ve frekanslar için SDGM yöntemine başvurmak avantaj sağlamaktadır (D. Soto and T.C. Green 2002).

SHEDGM (Harmonik Eliminasyon Darbe Genişlik Modülasyonu) tekniği ile arzu edilmeyen kare dalga harmonikler ortadan kaldırılabilir. Bu teknikte, kare dalganın daha önce saptanılan açılarında çentikler oluşturulur. Belirli olan üç harmonik bileşeni yok etmek için α açıları kullanılır, bu şekilde ana gerilim kontrol altına alınmış olur. Çentik açılarının sayısı arttırabilmek için temel frekans azaltılabilir. Bu şekilde baskın harmoniklerdeki yüksek değerler yok edilebilir. Bu metodun dezavantajı düşük frekansta çentiklerin gereğinden çok olmasıdır. Herhangi bir işlemcide işlem yükünün aşırı olmasının sebebi bu durumdur. Bu sebeple SHEPWM tekniğini yüksek frekans

bölgesinde kullanmak daha avantajlıdır (Tolbert, L.M. and Thomas G. Habetler 2001).

Minimum Akım Dalgalanmalı Darbe Genişlik Modülasyonu; SHE-DGM'nin düşük seviyedeki harmonikleri yok ederken bunlara yakın durumdaki yüksek seviye harmonikleri artırmasından dolayı geliştirilmiş yöntemdir. Bu yöntem sayesinde elektrik makinelerindeki harmonik kayıpları düzenlemek için efektif akım dalgalanması kullanılır (F. Z. Peng 2000).

UHIDGM (Üçüncü Harmonik İlaveli Darbe Genişlik Modülasyou) tekniği; bu teknik SDGM tekniğinden yararlanılarak oluşturulmuştur. Bu teknikte SDGM tekniğine ilaveten 3. harmonik bileşen de vardır. UHIDGM sayesinde aşırı modülasyona olanak tanınır ve yüksek çıkış gerilimi oluşrurulur. Olumsuz yanı ise faz-nötr gerilimlerinde yüksek genlikte 3. harmonik bileşenleri barındırmasıdır (Tolbert, L.M. and Thomas G. Habetler 2001).

HIDGM (Harmonik İlaveli Darbe Genişlik Modülasyonu) tekniği; SDGM ve UHIDGM tekniklerinden yararlanılarak oluşturulmuş bir türdür. Bu teknikte frekans düzeltilirken aşırı modülasyona olanak tanımak için bazı harmonikler modülasyon dalgasına eklenir. Bununla beraber 3. harmonik eklemeli ile aynı olumsuz yanları vardır (Tolbert, L.M. and Thomas G. Habetler 200).

DSDGM (Değiştirilmiş Sinüsodial Darbe Genişlik Modülasyonu) tekniği de bir kısmen SDGM tekniğine benzer yanları vardır. Bu teknikte taşıyıcı dalgada tepe değeri, 60° ve 120° aralığında uzun bir darbe oluşur. Buna ek olarak temel dalga çıkış bileşeninde tepe değeri Doğru Akım gerilimini aşabilir ve bu halde evirici kare dalgaya benzer bir çıkış gerilimi oluşturur. Bu tekniğin olumsuz yanı ise karmaşık bir yazılıma ihtiyaç duyulması ve faz-nötr geriliminde meydana gelen yüksek değerlikli 3. harmonik bileşeninin oluşmasıdır (F. Z. Peng 2000).

Sigma Delta DGM Tekniği özellikle motor sürücüleride arzulanan sabit akım için uygun bir tekniktir. Sigma Delta DGM Tekniğinde; giriş, referans bir sinüs etrafında dalgalanır. Bu şekilde çıkış, histerizis bant içerisinde referans sinyali takip eder. Çıkışın ana bileşeni direkt olarak referans sinyaliyle orantılı şekildedir. Frekans arttığında, gerilim de artar ve DGM dalga şekli kare dalga şekline dönüşmüş olur (H. Hu, W. Yao and Z. Lu. 2005).

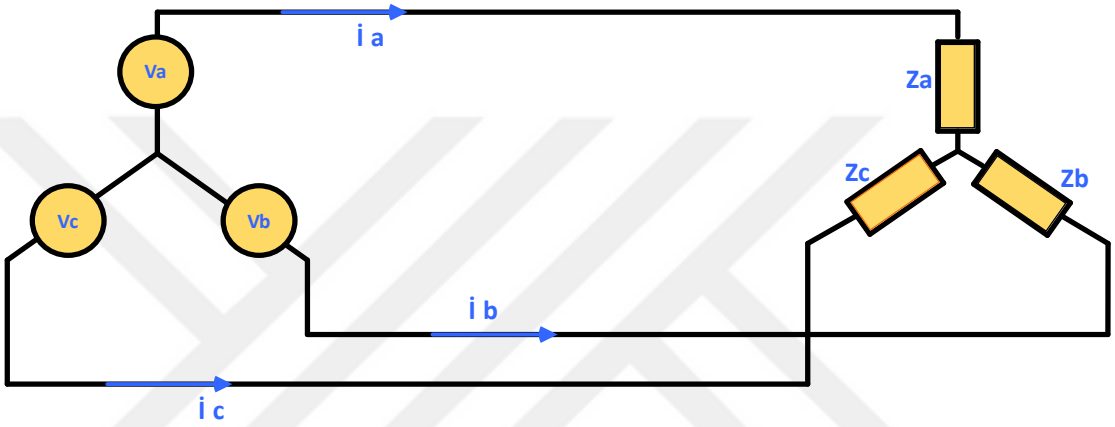
UVDGM (Uzay vektör Darbe Genişlik Modülasyonu) tekniği ile, sıradan analog

tekniklerin dijital şekilde oluşturulması sayesinde esas bir dijital modülasyon tekniği elde edilmiştir. UVDGM tekniği durağan referans çatıda oluşan gerilimin uzay vektörü şeklinde tanımlanmasına dayanır.

3.4. Koordinat Dönüşümleri

Bu bölümde Uzay Vektör Darbe Genişlik Modülasyonunu oluşturmak için yararlanacağımız koordinat dönüşümlerinden bahsedilmiştir.

3.4.1. Clarke dönüşümü



Şekil 3.7. 3-Fazlı 3-Telli Sistem

Şekil 3.7'de üç fazlı bir sistemin genel yapısı verilmiştir, bu şebekede a-b-c koordinatlarındaki, aynı düzlem üzerinde bulunan a, b, c eksenleri birbirlerine 120° faz farkları vardır.

- Anlık uzay vektörleri V_a ve i_a, a ekseni üzerinde,
- Anlık uzay vektörleri V_b ve i_b,, b ekseni üzerinde,
- Anlık uzay vektörleri V_c ve i_c, ise c ekseni üzerindedir, yönleri ve genlikleri zamana bağlı olarak değişmektedir.

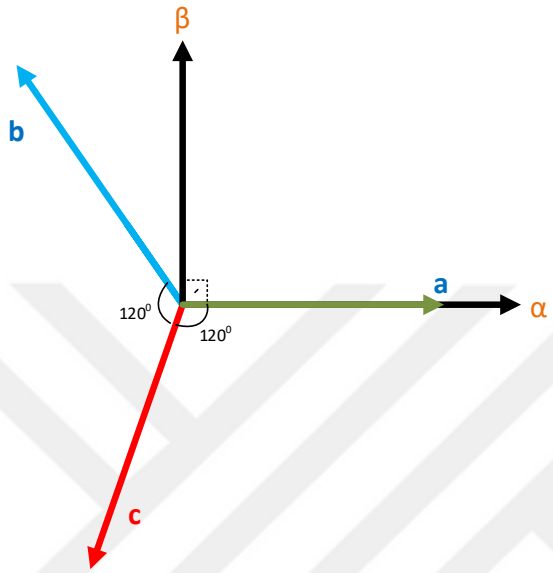
Bu uzay vektörleri Clarke dönüşümü ($\alpha\beta$ dönüşümü) ile kolay bir şekilde $\alpha\beta$ ekseninde durağan V_α ,V_β, i_a, $i_\beta$anlık akımlara ve gerilimlere dönüştürülebilir.

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \cdot \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \tag{3.2}$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \frac{2}{3} \cdot \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \tag{3.3}$$

$\alpha\beta$ koordinatlarında α ekseni ile a ekseni birbirine paraleldir α *ve* β ekseni ise birbirine dik durumdadır.

i_α ve i_α, α ekseni üzerindedir, V_β ve i_β, β ekseni üzerindedir, yönleri (+,-) ve genlikleri zamana bağlı olacak değişmektedir (E. Clarke 1943).



Şekil 3.8. abc ekseni $\alpha\beta$ dönüşümü

$$V_a = \sqrt{2}V \sin(wt)\ V$$
$$V_b = \sqrt{2}V \sin(wt + 120°)\ V \qquad (3.4)$$
$$V_c = \sqrt{2}V \sin(wt - 120°)\ V$$

$$i_a = \sqrt{2}\ I \sin(wt - \varphi)\ A$$
$$i_b = \sqrt{2}\ I \sin(wt + 120° - \varphi)\ A \qquad (3.5)$$
$$i_c = \sqrt{2}\ I \sin(wt - 120° - \varphi)\ A$$

Clarke dönüşümü kullanarak $\alpha\beta$ koordinatlarındaki gerilim ve akım ifadeleri elde edilmiş olur:

$$V_\alpha = \sqrt{3}\ V \sin(wt)$$
$$V_\beta = \sqrt{3}\ V \cos(wt)V \qquad (3.6)$$

$i_\alpha = \sqrt{3}\ V \sin(wt - \varphi) A$

$i_\beta = \sqrt{3}\ V \cos(wt - \varphi) A$ (3.7)

Bu eşitliği üç fazlı dengeli sinüzoidal gerilim ile beslenen doğrusal olmayan yükler için de elde etmek için gerilimleri ve akımları denklemdeki gibi kabul edelim.

$$i_a = \sum_{n=1}^{\infty} \left(\sqrt{2}\, I_n \sin\left[n(wt) - \varphi_n\right]\right) A$$

$$i_b = \sum_{n=1}^{\infty} \left(\sqrt{2}\, I_n \sin\left[n(wt + 120) - \varphi_n\right]\right) A \quad (3.8)$$

$$i_c = \sum_{n=1}^{\infty} \left(\sqrt{2}\, I_n \sin\left[n(wt - 120) - \varphi_n\right]\right) A$$

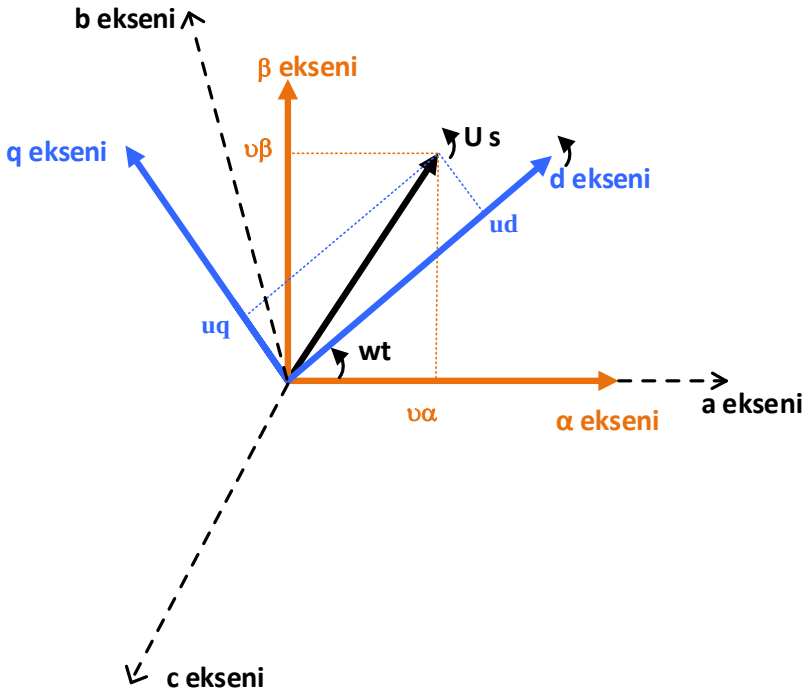
Buradan $\alpha\beta$ koordinatlarındaki akım ifadeleri elde edilir:

$$i_\alpha = \sum_{n=1}^{\infty} \left(\frac{2}{\sqrt{3}}\, I_n \sin\left[n(wt) - \varphi_n\right][1 - \cos(n120)]\right) A$$

$$i_\beta = \sum_{n=1}^{\infty} (2\, I_n \cos\left[n(wt) - \varphi_n\right][\sin(n120)])\, A \quad (3.9)$$

3.4.2. Park Dönüşümü

abc - dq0 bloğu, dönen bir referans çerçevesi içinde bir Park dönüşümü (abc – dq dönüşümü) gerçekleştirir. dq0 - abc bloğu ise ters Park dönüşümü gerçekleştirir.



Şekil 3.9. abc – dq dönüşümü

-Şekil 3.9'da literatürde Park dönüşümü için kullanılan iki durumu desteklemektedir:

-Dönen kare t = 0'da a ekseni ile hizalanmış, yani t = 0'da d ekseni a ekseni ile hizalanır. Bu Park dönüşümü türü aynı zamanda kosinüs bazlı Park dönüşümü şeklinde de bilinmektedir.

-Dönen çerçeve 90 derece arkasına hizalanmış A ekseni, yani t = 0 konumunda, q ekseni a ekseni ile hizalanmış olur. Bu Park dönüşümü türü, sinüs bazlı Park dönüşümü şeklinde de bilinmektedir. Üç fazlı senkron ve asenkron makinelerin Simscape Elektrik Özel Güç Sistemleri modellerinde kullanılır.

-Sabit bir referans çerçevesi içinde abc ile αβ0 Clarke dönüşümü gerçekleştirerek dq0 bileşenlerini abc sinyalleri ile bulur. Daha sonra dönen bir referans çerçevede bir αβ0 - dq0 dönüşümü gerçekleştirilir, yani boşluk vektöründe – (ω.t) dönüşü $us = u\alpha + j \cdot u\beta$ şeklindedir.

-abc-dq0 dönüşümü, t = 0'daki dq çerçeve hizalamasına bağlıdır. Dönen çerçevenin konumu ω.t ile verilir (burada ω dq çerçevesinin dönüş hızını gösterir).

-Dönen çerçeve a ekseni ile hizalandığında, aşağıdaki ifadeler elde edilmiş olur:

$U_s = u_d + \text{j}.\, u_q = (u_a + \text{j}.\, u_\beta).e^{-j\omega t} = \frac{2}{3}(u_a + u_b.e^{-j2\pi/3} + u_c.e^{j2\pi/3} +).e^{-j\omega t}$

$u_0 = \frac{1}{3}(u_a + u_b + u_c)$

$$\begin{bmatrix} u_d \\ u_q \\ u_0 \end{bmatrix} = \frac{2}{3}.\begin{bmatrix} \cos(\text{wt}) & \cos(\text{wt} - 2\pi/3) & \cos(\text{wt} + 2\pi/3) \\ -\sin(\text{wt}) & -\sin(\text{wt} - 2\pi/3) & -\sin(\text{wt} + 2\pi/3) \\ 1/2 & 1/2 & 1/2 \end{bmatrix}.\begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} \quad (3.10)$$

Ters dönüşüm uygulanarak aşağıdaki ifade elde edilebilir:

$$\begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} = \frac{2}{3}.\begin{bmatrix} \cos(\text{wt}) & -\sin(\text{wt}) & 1 \\ \cos(\text{wt} - 2\pi/3) & -\sin(\text{wt} - 2\pi/3) & 1 \\ \cos(\text{wt} + 2\pi/3) & -\sin(\text{wt} + 2\pi/3) & 1 \end{bmatrix}.\begin{bmatrix} u_d \\ u_q \\ u_0 \end{bmatrix} \quad (3.11)$$

Dönen çerçeve dq ekseni ile hizalandığında, aşağıdaki ilişkiler elde edilir:

$U_s = u_d + \text{j}.\, u_q = (u_a + \text{j}.\, u_\beta).e^{-j(\omega t)}$

$$\begin{bmatrix} u_d \\ u_q \\ u_0 \end{bmatrix} = \begin{bmatrix} \cos(\text{wt}) & \sin(\text{wt}) & 0 \\ -\sin(\text{wt}) & \cos(\text{wt}) & 0 \\ 0 & 0 & 1 \end{bmatrix}\begin{bmatrix} u_a \\ u_\beta \\ u_0 \end{bmatrix} \quad (3.12)$$

Ters dönüşüm uygulanarak aşağıdaki ifade elde edilebilir;

$$\begin{bmatrix} u_a \\ u_\beta \\ u_0 \end{bmatrix} = \begin{bmatrix} \cos(\text{wt}) & -\sin(\text{wt}) & 0 \\ \sin(\text{wt}) & \cos(\text{wt}) & 0 \\ 0 & 0 & 1 \end{bmatrix}.\begin{bmatrix} u_d \\ u_q \\ u_0 \end{bmatrix} \quad (3.13)$$

şeklinde olur (S. Kim, S.-K. Sul, and T. A. Lipo, 2000).

3.4.3. Uzay Vektör Darbe Genişlik Modülasyonu Tekniği

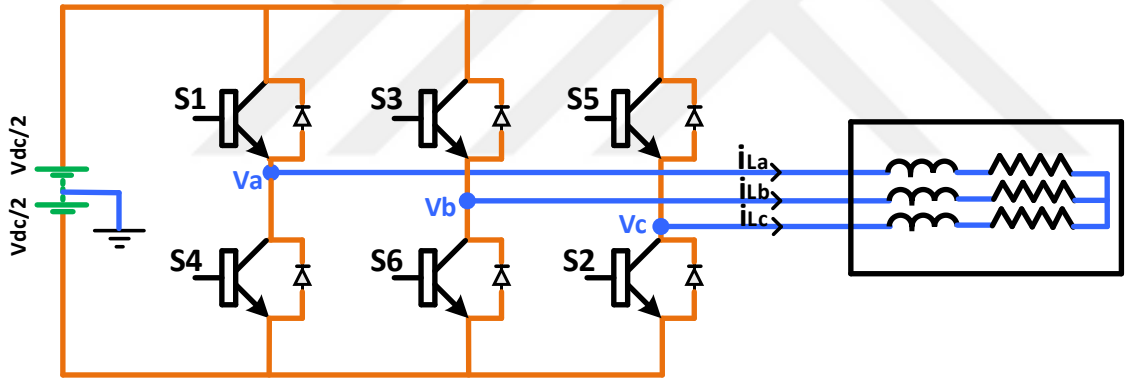
Darbe Genişlik Modülasyonu (DGM) alanında birçok çalışma yapılmıştır, özellikle yirminci yüzyılın son çeyreğinden itibaren çalışmalara yoğunluk verilmiştir. Anahtarlama kaybı düşük, anahtarlama dalga şeklinde düşük toplam harmonik distorsiyon (THD), kolay şekilde uygulanabilir olması ve kısa zamanda hesaplama yeteneği oluşturmak için birçok DGM tekniği oluşturulmuştur.

Uzay vektör tekniği mikroişlemcilerin ilerlemesiyle DGM metotları arasında en önemli tekniklerinden biri olarak karşımıza çıkmıştır. Dijital işlemcilerle kolay bir halde uygulanmasının yanı sıra anahtarlama kayıpları da önemli ölçülerde azalış

göstermektedir. Ayrıca çıkış gerilimindeki harmonikler minimize edilir ve diğer DGM yöntemlerine nazaran daha yüksek genlikler oluşur (H. Hu, W. Yao, and Z. Lu. 2005).

Uzay Vektör Darbe Genişlik Modülasyonu tekniğinin daha anlaşılır olması için diğer evirici kontrol tekniklerini avantaj ve dezavantajlarıyla incelemek gerekir.

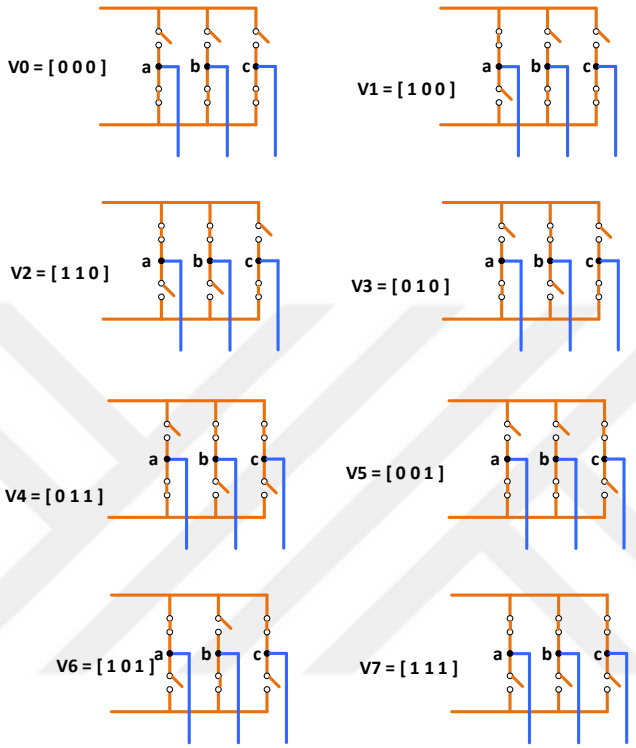
İki seviyeli evirici için Uzay Vektör Darbe Genişlik Modülasyonu (SVPWM) tekniğinde, evirici çıkışında arzulanan üç fazlı referans gerilimler giriş olarak yararlanılır ve Clarke dönüşümünden faydalanılarak α-β düzleminde genliğe ve açıya sahip bir gerilim uzay vektörü elde edilir. Vektörün faz açısı ve genliği referans gerilimlerdeki anlık değerlerle ölçülür. Bu referans gerilimler dengeli ve sinüsoidal ise vektör sabit genlikte olacaktır ve açısal hızı sabit olacak şekilde dönecektir. Kartezyen koordinat sistemindeki referans gerilim vektörünü bulmak için Clarke dönüşümü uygulanır (Bose Bimal K. 2001).



Şekil 3.10. Üç Fazlı İki Seviyeli Evirici Devre Modeli

Burada; V_{a0}, V_{b0} ve V_{c0} eviricinin a-b-c bacaklarındaki kutup gerilimleridir, V_α ve V_β ise $\vec{V}_{ref}$ gerilim vektörünün reel ve imajiner kısmıdır. Şekil 3.10'da gösterilen üç fazlı eviricide aynı kol üzerindeki iki anahtarlama elemanın aynı anda iletimde olmaması gerekmektedir. Bu durum ile iki seviyeli eviricide güç devresinin anahtarları kesim ve iletim konumuna göre 8 farklı anahtarlama durumu ortaya çıkmaktadır. Evirici çıkış gerilimi bu 8 anahtarlama durumu tarafından belirlenir. Ayrıca, iki seviyeli eviricide bu 8 olası anahtarlama durumuna bağlı 8 farklı gerilim vektörü elde edilmektedir. Şekil 3.11'de verilen ve "1"şeklinde gösterilen anahtarlama durumu,

eviricideki bir faz bacağının üst anahtarının iletimde olduğunu gösterir, “0” şeklinde gösterilen anahtarlama durumu ise alt anahtarının iletimde olduğunu gösterir. Örneğin [100] durumu için eviricinin a bacağında üst anahtarın, b ve c bacaklarında ise alt anahtarların iletimde olduğunu ifade eder.



Şekil 3.11. Evirici Gerilim Vektörleri (V0-V7)

$\vec{V}_{ref}$ gerilimi vektörü kartezyen koordinatta komşu olan ve sıfır olmayan iki vektörün ifade edilmesi temeline dayanır ve denklem 3.14’deki gibi ifade edilir.

$$\vec{V}_{ref} = V_\alpha + jV_\beta = \frac{2}{3}(V_{a0}.e^{j0} + V_{b0}.e^{j2\pi/3} + V_{c0}.e^{-j2\pi/3}) \quad (3.14)$$

Burada $e^{j\varphi} = cos\varphi + j.sin\,\varphi$ şeklinde ifade edilebilir, Şekil 3.10’da gösterilen eviricide [100] bacak durumu için faz-nötr gerilimler V_{a0}=V_{dc}/2, V_{b0}= -V_{dc}/2, V_{c0}= -V_{dc}/2 olur. Bu değerler denklem 3.14’de yerine yerleştirilirse, birinci durum için denklem 3.3’teki vektör elde edilir.

$$\vec{V}_1 = \frac{2}{3}\left(\frac{Vdc}{2}.e^{j0} + \frac{-Vdc}{2}.e^{j2\pi/3} + \frac{-Vdc}{2}.e^{-j2\pi/3}\right) = \left(\frac{2}{3}\right)V_{dc}.e^{j0} \quad (3.15)$$

Sıfır olmayan altı gerilim vektörü herhangi bir “k” bölgesi için genel olarak şu şekilde ifade edilebilir.

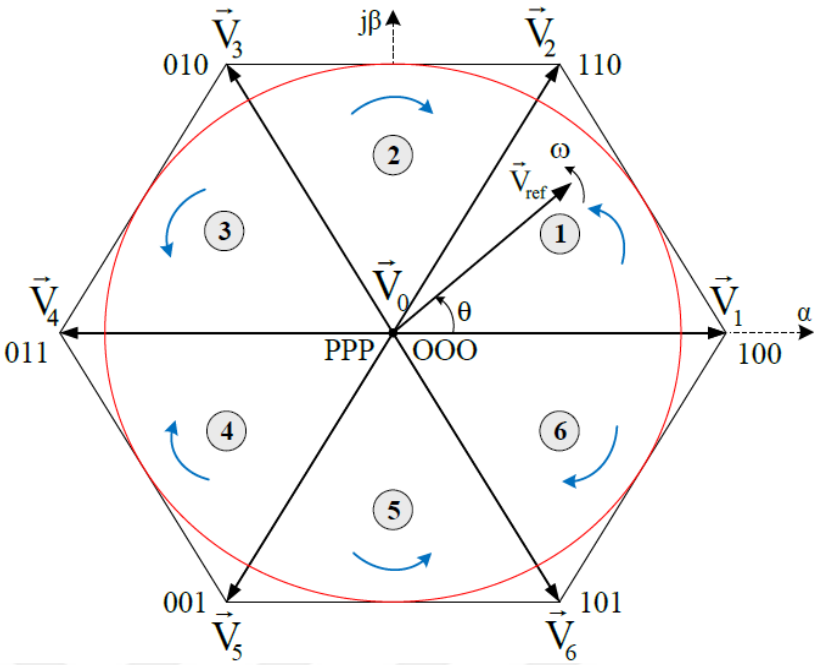
$$\vec{V}_k=\left(\frac{2}{3}\right)V_{dc}.e^{j(k-1)\pi/3} \quad (3.16)$$

Bu şekilde 8 olası durum için değerler denklem 3.2'de yerine yazıldığında diğer vektörler de elde edilmiş olur. Çizelge 3.2'de 8 olası anahtarlama durumu ve elde edilen gerilim vektörleri gösterilmiştir. Bu şekilde altı aktif vektör ($\vec{V}_1 \ldots \vec{V}_6$) ve iki sıfır durum vektörü oluşmaktadır ($\vec{V}_0, \vec{V}_7$).

Çizelge 3.2. İki-Seviyeli Evirici İçin Anahtarlama Durumları ve Karşılık Gelen Vektörler

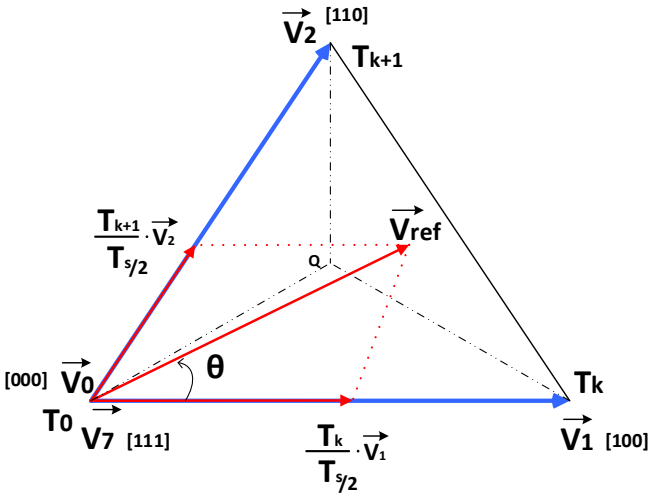
Uzay Vektör	Anahtarlama Durumu	İletimdeki Anahtarlar	Vektör Tanımı
$\vec{V}_0$,$\vec{V}_7$	[000]-[111]	S_4, S_6, S_2 - S_1, S_3, S_5	$\vec{V}_0$=0 $\vec{V}_7$=0
$\vec{V}_1$	[100]	S_1, S_6, S_2	$\vec{V}_1=(2/3)V_{dc}e^{j0}$
$\vec{V}_2$	[110]	S_1, S_3, S_2	$\vec{V}_2=(2/3)V_{dc}e^{j\pi/3}$
$\vec{V}_3$	[010]	S_4, S_3, S_2	$\vec{V}_3=(2/3)V_{dc}e^{j2\pi/3}$
$\vec{V}_4$	[011]	S_4, S_3, S_5	$\vec{V}_4=(2/3)V_{dc}e^{j3\pi/3}$
$\vec{V}_5$	[001]	S_4, S_6, S_5	$\vec{V}_5=(2/3)V_{dc}e^{j4\pi/3}$
$\vec{V}_6$	[101]	S_1, S_6, S_5	$\vec{V}_6=(2/3)V_{dc}e^{j5\pi/3}$

Şekil 3.12'de iki sıfır durum vektörü ve altı aktif durum vektörünün kartezyen α-β düzlemindeki altı eşit sektör durumuna sahip gerilim vektör uzayı gösterilmiştir. Aktif vektörler arasında kalan bölgeler rakamlarla ifade edilmiştir. Şekilde göründüğü gibi aktif vektörler ve sıfır vektörler sabittir. Fakat referans gerilim vektörü ($\vec{V}_{ref}$) , ω açısal hızı ile dönmektedir. Burada θ = ω.t değerine bağlı olarak değişmektedir(P. M. Bhagwat and V. R. Stefanovic 1993).



Şekil 3.12. İki Seviyeli Evirici İçin Gerilim Uzayı Vektörü

Şekil 3.13'te Birinci sektörde $\vec{V}_{ref}$ gerilim vektörünü bulmak için $\vec{V}_1[100]$, $\vec{V}_2[110]$, $\vec{V}_0[000]$ ve $\vec{V}_7[111]$ bacak durumlarına göre oluşturulan vektörlerden yararlanır, T_1 ve T_2 sürelerini bulmak için bitişik olan $\vec{V}_1$, $\vec{V}_2$ aktif vektörleri ve $\vec{V}_0$, $\vec{V}_7$ sıfır vektörlerinden yararlanılmıştır.



Şekil 3.13. Sektör-1 İçin $\vec{V}_{ref}$ 'in Meydana Getirilmesi

$\vec{V}_{ref}$ gerilimi vektörü her bir bölgede sıfır olmayan bitişik iki aktif uzay vektörü ve $\vec{V}_0, \vec{V}_7$ sıfır vektörlerinin ağırlıklı ortalamasının bir kombinasyonu şeklinde ifade edilir. $\vec{V}_{ref}$ her bir anahtarlama periyodunda 4 evirici durumu $\vec{V}_k, \overrightarrow{V}_{k+1}, \vec{V}_0$ ve $\vec{V}_7$ vektörleri arasındaki anahtarlama ile gerçekleştirilir. Bir *k* bölgesi için bitişik vektörler $\vec{V}_k$ ve $\vec{V}_{k+1}$ olur. Altıncı bölgede k+1=1 alınır. Anahtarlama durumunda bir durumdan diğer duruma geçişte eviricinin sadece bir bacağı anahtarlanır ve her bir anahtarlama periyodu bir sıfır-durum anahtarlama ile başlayıp bitmelidir. Bu sayede harmonik içerik minimize edilmiş olup minumum anahtarlama frekansı elde edilmiş olur. Ayrıca anahtarlama durumu periyod boyunca simetrik olur (Hakan Ç., 2004).

Her bir anahtarlama periyodunda evirici kutupları bir sıfır durumuyla başlandığında aynı yönde değiştirilir. Tekrar sıfır durumuna ulaştığında T_s /2 süresi dolduğunda evirici kutupları ters yönde değiştirilerek tekrar sıfır durumuna ulaşır ve T_s anahtarlama periyodu tamamlanmış olur. Örneğin 1 nolu bölgede T_s /2 süresi boyunca $\vec{V}_0, \vec{V}_1, \vec{V}_2, \vec{V}_7$ vektörleri için anahtarlama yapılır, kalan T_s /2 süresi boyunca ise $\vec{V}_7, \vec{V}_2, \vec{V}_1, \vec{V}_0$ vektörleri için anahtarlama yapılır ve T_s anahtarlama süresi tamamlanmış olur. Çift sektörlerde ise bu durumun tersi sırada vektörler uygulanır. Bu durumda vektör uygulama sırası $\vec{V}_0, \overrightarrow{V}_{k+1}, \vec{V}_k, \vec{V}_7, \vec{V}_7, \vec{V}_k, \overrightarrow{V}_{k+1}, \vec{V}_0$ şeklinde olur. Bunun sebebi anahtarlama durumunda bir vektörden diğer vektöre geçişte eviricinin sadece bir bacağı anahtarlanması gerektiğidir. Anahtarlama sırası olarak birinci ve ikinci sektörler için aşağıda verilen dizilimlerde sadece bir bacak durumu değişmiştir. Çift sektör olan ikinci sektörde $\vec{V}_0$ vektöründen $\vec{V}_2$ vektörüne geçilmesi için iki bacak durumunun değişmesi gerekmektedir. Bu nedenle $\vec{V}_0$ vektöründen $\vec{V}_3$ vektörüne geçilmesi gerekir.

1.Sektör anahtarlama sırası şu şekildedir.

$\vec{V}_0 \rightarrow \vec{V}_1 \rightarrow \vec{V}_2 \rightarrow \vec{V}_7 \rightarrow \vec{V}_7 \rightarrow \vec{V}_2 \rightarrow \vec{V}_1 \rightarrow \vec{V}_0$

[000]→[100]→ [110]→[111]→ [111]→[110]→ [100]→[000]

2.Sektör anahtarlama sırası ise şu şekildedir.

$\vec{V}_0 \rightarrow \vec{V}_3 \rightarrow \vec{V}_2 \rightarrow \vec{V}_7 \rightarrow \vec{V}_7 \rightarrow \vec{V}_2 \rightarrow \vec{V}_3 \rightarrow \vec{V}_0$

[000]→[010]→ [110]→[111]→ [111]→[110]→ [010]→[000]

Çizelge 3.3. Sektörler İçin Anahtarlama Sırası

Sektör 1:	$\vec{V}_0$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_7$	$\vec{V}_7$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_0$
Sektör 2:	$\vec{V}_0$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_7$	$\vec{V}_7$	$\vec{V}_2$	$\vec{V}_3$	$\vec{V}_0$
Sektör 3:	$\vec{V}_0$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_7$	$\vec{V}_7$	$\vec{V}_4$	$\vec{V}_3$	$\vec{V}_0$
Sektör 4:	$\vec{V}_0$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_7$	$\vec{V}_7$	$\vec{V}_4$	$\vec{V}_5$	$\vec{V}_0$
Sektör 5:	$\vec{V}_0$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_7$	$\vec{V}_7$	$\vec{V}_6$	$\vec{V}_5$	$\vec{V}_0$
Sektör 6:	$\vec{V}_0$	$\vec{V}_1$	$\vec{V}_6$	$\vec{V}_7$	$\vec{V}_7$	$\vec{V}_6$	$\vec{V}_1$	$\vec{V}_0$

Uzay Vektör DGM tekniğinde her bir anahtarlama periyodunda aktif ve sıfır-durum sürelerinin hesaplanması çok önemlidir. Aşağıdaki bağıntıda T_s periyodunda T0 süresi sıfır-durum vektörünün uygulanma süresinin yarısını ifade etmektedir, T_k süresi ise $\vec{V}_k$ vektörünün uygulanma süresinin yarısını ifade etmektedir (Evren İ., 2016).

(3.17)

$$\int_0^{T_s/2} \vec{V}_{ref}dt = \int_0^{T_0/2} \vec{V}_0 dt + \int_{T_0/2}^{\frac{T_0}{2}+T_k} \vec{V}_k dt + \int_{\frac{T_0}{2}+T_k}^{\frac{T_0}{2}+T_k+T_{k+1}} \vec{V}_{k+1} dt + \int_{\frac{T_0}{2}+T_k+T_{k+1}}^{\frac{T_s}{2}} \vec{V}_7 dt$$

$$T_0 + T_k + T_{k+1} = T_s/2 \tag{3.18}$$

$\vec{V}_0$=$\vec{V}_7$=0 olduğundan denklem 3.17 aşağıdaki gibi sadeleştirilir.

$$\vec{V}_{ref}.T_s/2 = \vec{V}_k . T_k + \vec{V}_{k+1}. T_{k+1} \tag{3.19}$$

Vektör ifadelerimizi reel ve imajiner bileşenlere ayırırsak

$$\begin{pmatrix} V_\alpha \\ V_\beta \end{pmatrix} . \frac{T_s}{2} = \frac{2.V_{dc}}{3} . \left[T_k . \begin{pmatrix} cos\frac{(k-1)\pi}{3} \\ sin\frac{(k-1)\pi}{3} \end{pmatrix} + T_{k+1} . \begin{pmatrix} cos\frac{k\pi}{3} \\ sin\frac{k\pi}{3} \end{pmatrix} \right] \tag{3.20}$$

İfademizi daha düzgün hale getirirsek

$$\begin{pmatrix} V_\alpha \\ V_\beta \end{pmatrix} . \frac{Ts}{2} = \frac{2.V_{dc}}{3} . \begin{bmatrix} cos\frac{(k-1)\pi}{3} & cos\frac{k\pi}{3} \\ sin\frac{(k-1)\pi}{3} & sin\frac{k\pi}{3} \end{bmatrix} . \begin{pmatrix} T_k \\ T_{k+1} \end{pmatrix} \tag{3.21}$$

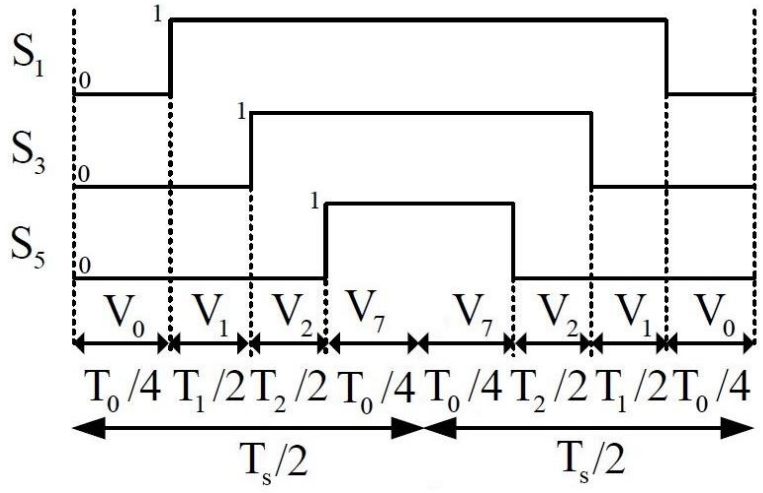
Denklem 3.21 ile verilen sistem çözülürse

$$\begin{pmatrix} T_k \\ T_{k+1} \end{pmatrix} = \frac{\sqrt{3}}{2} \cdot \frac{T_s}{V_{dc}} \cdot \begin{bmatrix} sin\frac{k\pi}{3} & -cos\frac{k\pi}{3} \\ -sin\frac{(k-1)\pi}{3} & cos\frac{(k-1)\pi}{3} \end{bmatrix} \cdot \begin{pmatrix} V_\alpha \\ V_\beta \end{pmatrix} \quad (3.22)$$

şeklinde bulunur. Toplam sıfır-durum süresi $\vec{V}_0, \vec{V}_7$ vektörleri arasında eşit olarak paylaşılır. Sonuç olarak T0 süresi şu şekilde olur.

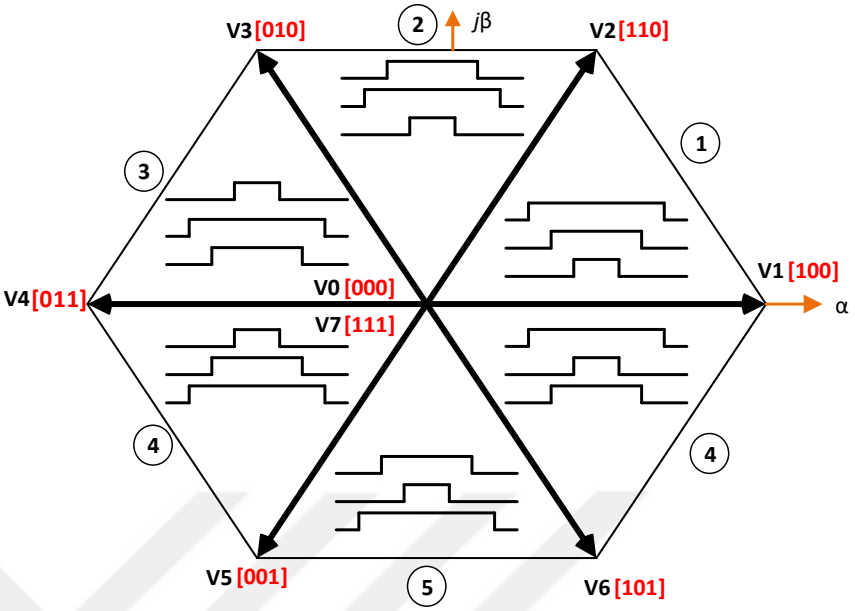
$$T_0 = T_s/2 - T_k - T_{k+1} \quad (3.23)$$

Örnek olarak birinci sektör için anahtarlama şeması verilirse şu şekilde olur.



Şekil 3.14. 1.Sektör İçin Uzay Vektör PWM Sinyalleri ile Oluşturulan Anahtarlama Süreleri

Benzer şekilde diğer 5 sektör için de anahtarlama şeması çizilebilir.



Şekil 3.15. Tüm Sektörler için Anahtarlama Şeması

Sinüsodial bir faz gerilimi arzulandığında uzay vektörü dairesel olacaktır. $\vec{V}_{ref} = V_{ref}.e^{jwt} = V_{ref}.(cos\ wt + j.sin\ wt)$ eşitliğinde V_{ref} arzulanan faz geriliminin genliğini ve w ise açısal frekanstrır. Böylece T_k , T_{k+1} süreleri denklem 3.22'deki düzenlenmiş hali aşağıdaki gibi olur (Evren İ., 2016).

$$\begin{pmatrix} T_k \\ T_{k+1} \end{pmatrix} = \frac{\sqrt{3}}{2} \cdot \frac{V_{ref}.T_s}{V_{dc}} \cdot \begin{bmatrix} sin\frac{k\pi}{3} & -cos\frac{k\pi}{3} \\ -sin\frac{(k-1)\pi}{3} & cos\frac{(k-1)\pi}{3} \end{bmatrix} \cdot \begin{pmatrix} \cos wt \\ \sin wt \end{pmatrix} \quad (3.23)$$

Referans vektörü birinci sektörde ise k=1 için denklem şu şekilde basitleştirilebilir.

$$\begin{pmatrix} T_1 \\ T_2 \end{pmatrix} = \frac{\sqrt{3}}{2} \cdot \frac{V_{ref}.T_s}{V_{dc}} \cdot \begin{pmatrix} \sin(\frac{\pi}{3} - wt) \\ \sin(wt) \end{pmatrix} \quad (3.24)$$

Bir T_s periyodu boyunca evirici faz gerilimleri ortalaması;

$$V_{an} = \frac{V_{dc}}{2.T_s} \cdot \left(-\frac{T_0}{2} + T_1 + T_2 + T_0 + T_2 + T_1 - \frac{T_0}{2}\right)$$

$$V_{bn} = \frac{V_{dc}}{2.T_s}.\left(-\frac{T_0}{2} - T_1 + T_2 + T_0 + T_2 - T_1 - \frac{T_0}{2}\right) \quad (3.25)$$

$V_{cn} = -V_{an}$

şeklinde bulunur. Benzer şekilde diğer sektörler için de çözüm yapılabilir.

3.4.4. İki Seviyeli Uzay Vektör DGM'nin Gerçekleştirilmesi

Aşağıdaki adımlar takip edilerek Uzay Vektör DGM tekniği gerçekleştirilmeye çalışılır.

1. Adım: V_α , V_β , V_{ref} ve θ hesaplanır,

2. Adım: V_{ref} 'in hangi sektörde olduğu belirlenir,

3. Adım: Her sektör için T_0, T_k,T_{k+1} anahtarlama süreleri hesaplanır,

4. Adım: Her sektör için anahtarlama sinyalleri üretilir, bu sinyaller eviricinin güç anahtarlarına uygulanır ve gerilim üretilir.

1.Adım:

Eviricinin çıkışında arzu edilen V_a , V_b , V_c şebeke referans gerilimleri Clarke dönüşümü sayesinde V_α , V_β vektörel bileşenlerine dönüştürülür. Referans gerilim vektörlerinin genliği ve açısı ise sırasıyla denklem 3.27 ve 3.28 sayesinde bulunabilir.

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3}\begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix}.\begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (3.26)$$

$$|\vec{V}_{ref}| = \sqrt{V_\alpha^2 + V_\beta^2} \quad (3.27)$$

$$\theta = \tan^{-1}\left(\frac{V_\beta}{V_\alpha}\right) \quad (3.28)$$

2.Adım

Referans gerilim vektörünün ($\vec{V}_{ref}$) altıgen içinde hangi sektörde yer aldığını bulmak için θ açısına bakılır. Açı değeri baz alınarak $\vec{V}_{ref}$ 'in hangi sektörde yer aldığı Çizelge 3.3'da gösterilmiştir. Bir "k" bölgesi için θ açısı genel olarak denklem 3.29'daki gibi ifade edilebilir.

$$\frac{(k-1).\pi}{3} \leq \theta \leq \frac{k.\pi}{3} \qquad (3.29)$$

Çizelge 3.4. Sektör Belirleme Açıları

θ değeri	Sektör
$0^0 \leq \theta < 60^0$	1
$60^0 \leq \theta < 120^0$	2
$120^0 \leq \theta < 180^0$	3
$180^0 \leq \theta < 240^0$	4
$240^0 \leq \theta < 300^0$	5
$300^0 \leq \theta < 360^0$	6

3.Adım

Referans vektör ($\vec{V}_{ref}$) sabit üç komşu vektör sayesinde oluşturulur. Bu vektörler için anahtarlama süresi; modülasyon şemasının anahtarlama periyodu olan T_s süresi boyunca seçilen anahtarların iletim ve kesim durumu zamanını (görev periyodu zamanını) ifade etmektedir. Anahtarlamada süre hesabı; "Gerilim-Zaman Eşitleme" prensibine dayanmaktadır. Bu durumda ($\vec{V}_{ref}$) referans vektör ile anahtarlama periyodunun çarpımı; seçilmiş olan uzay vektörlerin anahtarlama süresi ile çarpılan gerilim vektörlerinin toplamına eşit olmaktadır. (T_s) anahtarlama periyodu oldukça küçük olduğu için, ($\vec{V}_{ref}$) referans vektör, (T_s) anahtarlama periyodu süresince sabit olarak kabul edilir. Bu varsayım ile referans vektör ($\vec{V}_{ref}$) iki aktif komşu vektör ve bir sıfır vektörün kullanılmasıyla ifade edilebilir. Şekil 3.10'da göründüğü gibi $\vec{V}_{ref}$ "k=1" için birinci sektörde iken $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_0$ vektörleri ile oluşturulur. Böylelikle gerilim-zaman eşitleme denklem 3.30'da gösterildiği gibi olur (Kubeitari M., Alhusayn A. and Alnahar M. 2012).

$$\vec{V}_{ref}.\,T_s\,/2=\vec{V}_1.\,T_1+\vec{V}_2.\,T_2+\vec{V}_0.\,T_0$$
$$T_s\,/2=\;T_1+T_2+\;T_0 \qquad (3.30)$$

Burada $\vec{V}_1$, $\vec{V}_2$ ve $\vec{V}_0$ vektörleri için anahtarlama süreleri sırasıyla T_1, T_2,T_0 dır. Uzay vektörler denklem 3.31'te verildiği gibi ifade edilebilir;

$$\vec{V}_{ref}=V_{ref}e^{j\theta},$$
$$\vec{V}_1=(2/3)V_{dc}\,,$$
$$\vec{V}_2=(2/3)V_{dc}e^{j\pi/3} \qquad (3.31)$$
$$\vec{V}_0=0$$

Bu değerler, denklem 3.30'de yerine yazılırsa elde edilecek sonuç denklemi α-β düzleminde reel (α -ekseni) ve imajiner (β -ekseni) bileşenleri olarak ayrılırsa;

$$R_e=\;V_{ref}\;(cos\;\theta)\;T_s\;/2=\frac{2}{3}\,V_{dc}\;.\;T_1+\frac{1}{3}\,V_{dc}\;.\;T_2$$
$$\text{İ}_m=\;V_{ref}\;(sin\;\theta)\;T_s\;/2=\frac{1}{\sqrt{3}}\,V_{dc}\;.\;T_2 \qquad (3.32)$$

olarak elde edilir. $T_s\,/2=\;T_1+T_2+\;T_0$ eşitliği ile birlikte çözülürse, Sektör 1 'de T_1, T_2, T_0 anahtarlama süreleri denklem 3.33'da gösterildiği gibi olacaktır.

$$T_1=\frac{\sqrt{3}\,V_{ref}}{V_{da}}\,T_s.\;sin\;(\pi/3-\theta)$$
$$T_2=\frac{\sqrt{3}\,V_{ref}}{V_{da}}\,T_s.\;sin\;(\theta) \qquad (3.33)$$
$$T_0=T_s/2-\;T_1-T_2$$

Denklem 3.33'te θ açısı yerine genel bir ifade yazılması halinde gerilim vektör uzayındaki tüm sektörler için T_1, T_2, T_0 anahtarlama sürelerinin genel ifade biçimi

denklem 3.34'de verildiği gibi olur. Denklemdeki "k" referans vektörünün bulunduğu sektörü ifade etmektedir (k=1-2-3-4-5-6) .

$$T_k = \frac{\sqrt{3}\,V_{ref}}{V_{dc}} . \frac{T_s}{2} . \sin(k.\pi/3-\theta)$$

$$T_{k+1} = \frac{\sqrt{3}\,V_{ref}}{V_{dc}} . \frac{T_s}{2} . \sin\left(\theta - \frac{(k-1)\pi}{3}\right) \qquad (3.34)$$

$$T_0 = T_s/2 - T_k - T_{k+1}$$

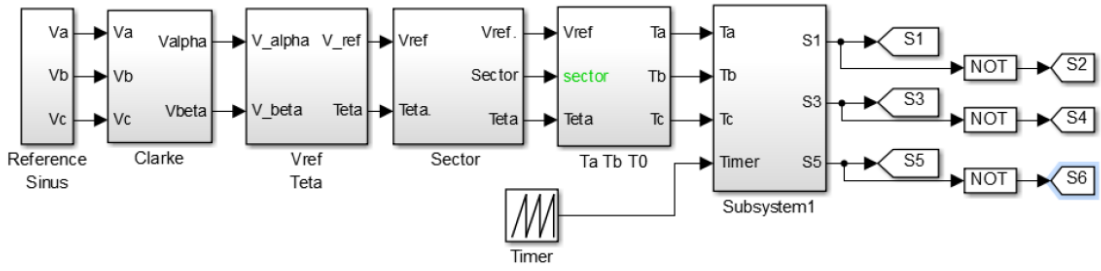
4.Adım

Verilen bir referans vektör için anahtarlama işaretleri üretildiği zaman uzay vektörlerin uygulanma sırasının belirli olması gerekmektedir. Bahsedilen bu uygulama sırası birden fazla şekilde tasarlanabilir. Fakat minimum anahtarlama frekansını ile optimum harmonik performansını elde etmek için aşağıdaki iki durumun yerine getirilmesi gerekmektedir.

•Bir anahtarlama durumundan diğerine geçişte, aynı bacak üzerindeki anahtarlardan biri iletimde iken diğeri kesimde olacak şekilde sadece iki anahtar durumu içermelidir.

•Gerilim vektör uzayındaki referans vektörünün bir sektörden diğerine geçişi durumunda bir anahtarlama durumu olmalıdır (Kubeitari M., Alhusayn A. and Alnahar M. 2012).

Şekil 3.16'de verilen MATLAB/ Simulink ortamında üç fazlı evirici anahtarları için Uzay Vektör kullanarak DGM üretmek için oluşturulan benzetim algoritması görünmektedir.



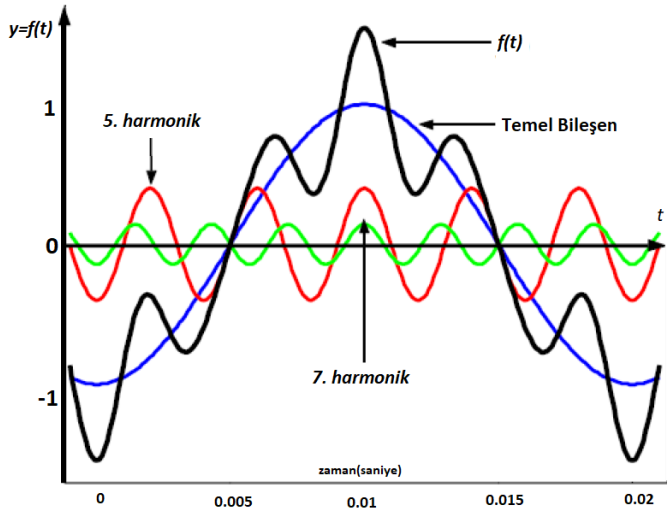
Şekil 3.16. 3-Fazlı Evirici İçin MATLAB Ortamında Uzay Vektör DGM Üretimi

3.5. Harmonikler

Eviriciler genel olarak harmonik sebebidir. Bu nedenle bu bölümde harmoniklerle ilgili genel bilgiler verilecektir.

Temel bileşen olarak 50 Hz frekans değerine sahip ve belli bir genlik altında çalışan bir omik yükte düzgün bir sinüsaidal çıkış akımı oluşur. Ancak doğrusal olmayan bir yük akım çektiği zaman akımın dalga biçimi, sinüsoidal dalga şekli, frekansı ve genliği farklı diğer dalgaların toplamından meydana gelir. Temel bileşen dalga 50Hz frekanstadır, bunun dışındaki frekans değerlerine sahip dalgalar "Harmonik Dalga" olarak adlandırılır (Akpınar, 2007).

Harmonikler doğrusal olmayan elemanlar veya sinüsoidal biçimli olmayan kaynaklardan meydana gelirler. Doğrusal olmayan elemanların Akım-gerilim karakteristiği doğrusal değildir. Güç sistemlerinde harmonikli akım ve gerilimin bulunması, sinüsoidal dalganın bozulması anlamına gelir. Sinüsoidal olmayan bu dalgalar "Fourier Analizi" sayesinde temel frekans ve diğer frekans bileşenleri şeklinde ifade edilebilir. Fourier Analizini uygulayarak sinüsoidal olmayan dalga biçimleri, farklı frekanstaki sinüsoidal dalgaların toplamı şeklinde matematiksel formda yazılabilir. Bu şekilde harmoniklerin analizi kolaylıkla yapılabilir. Harmonik bileşenler toplandığında ortaya çıkan asıl dalga biçimi Şekil 3.17'de görülmektedir.



Şekil 3.17. Harmonik Bileşenler İçeren Dalga Biçimi

3.5.1. Fourier Serileri ve Analizi

Fransız bir matematikçi olan J. Fourier, sinüs biçimli olmayan bir periyodik dalganın, frekansları ve genlikleri farklı birçok sinüsoidal dalganın toplamı olduğunu belirtmiştir. Fourier bu dalgaların matematiksel olarak ayrı sinüs formlarına sahip dalgalara ayrılabileceğini göstermistir. Bu sekilde elde edilen serilere "Fourier Serisi" denir, oluşan elemanlara da "Fourier Bileşenleri" denir. Fourier serisi ile elde edilen bu işlemlere harmonik analizi denilir.

Periyodik fonksiyonlar fourier serisi şeklinde ifade edildiklerinde birinci terimleri sabit, diğer terimleri ise sinüs veya kosinüslerinden oluşur. T periyodu boyunca sinüsten farklı bir biçimde değişen *f(t)* dalgası fourier serisi'ne göre;

$f(t)= a_0/2 + a_1 cos\ t + a_2 cos\ 2t + a_3 cos\ 3t + \ldots\ldots + a_n cos\ nt + b_1 sin\ t + b_2 sin\ 2t + b_3 sin\ 3t + \ldots\ldots + b_n sin\ nt$

$$f(t)= a_0/2 + \sum_{n=1}^{\infty}(a_n cos\ nt + b_n sin\ nt) \qquad (3.35)$$

şeklinde yazılabilir.

Bu denklemlerde;

t: Bağımsız değisken (elektrik sisteminde t=wt olmaktadır).

a_0 :"0" indisi ile gösterilen sabit terim

"1" indisi ile gösterilen terim, temel bileşendir. Temel bileşen, tam sinüsoidal dalgaya karşılık gelen dalgayı belirler. Harmonik bileşenler ise 2, 3, 4….n indisi şeklinde gösterilen bileşenlerdir. $a_0, a_1, a_2\ a_3, \ldots., a_n\ b_1, b_2\ b_3, \ldots\ldots, b_n$ fourier katsayılarıdır.

n:1, 2, 3…. pozitif tam sayılardan oluşan n harmonik derecesini belirtir. Elektrik sistemleri için t=wt yazılır. Burada wt açısal frekanstır.

$f(t)= a_0/2 + a_1 cos\ wt + a_2 cos\ 2wt + a_3 cos\ 3wt + \ldots\ldots + a_n cos\ nwt + b_1 sin\ wt + b_2 sin\ 2wt + b_3 sin\ 3wt + \ldots\ldots + b_n sin\ nwt$

$$f(t)= a_0/2 + \sum_{n=1}^{\infty}(a_n cos\ nwt + b_n sin\ nwt) \qquad (3.36)$$

Fourier serisine göre periyodik olmayan olmayan bir dalga sonsuz sayıda harmonikten oluşur. Fourier katsayıları a_0, a_n, b_n şu formüller bulunur;

$$a_0=\frac{1}{2\pi}\int_0^{2\pi} f(t)dt \qquad (3.37)$$

$a_n=\frac{1}{\pi}\int_0^{2\pi} f(t)\cos(nwt)dt$ (3.38)

$b_n=\frac{1}{\pi}\int_0^{2\pi} f(t)\sin(nwt)dt$ (3.39)

Bu açılımda bazı kısaltmalar yapılabilir, bu kısaltmalar aşağıdaki gibi sıralanabilir;

1-) *f(t)* fonksiyonundaki değişimi gösteren eğri birbirinin aynısı ve zıt işaretli iki yarım periyot şeklinde ise $f(\pi + t) = - f(t)$ olur. Bu koşulda a_0= 0 olmalı ve ayrıca t'nin çift katlarında sinüs ve kosinüs olmamalıdır, bunlar sıfır olmalıdır. Bu durumda a_0= a_{2n}= b_{2n}=0 olmalıdır. Bu sayede açılımı daha basit hale getirirsek

$f(t)= a_1 cos\ wt + a_3 cos\ 3wt + ... + b_1 sin\ wt + b_3 sin\ 3wt + ...$ (3.40)

şeklinde olur.

2-) Periyodik fonksiyonda değişimi gösteren eğrideki koşulu yerine getirmekle birlikte, ayrıca her yarım periyotluk kısım 1/4 periyodundaki düşey eksene göre simetrik olmaktadır. Bu durumda $f(\pi - t) = f(t)$ olur ve a_1= a_{2n+1}= b_{2n}=0 olmalıdır. Burada birinci durumdaki koşullar da dikkate alınırsa *t'*nin sadece tek katsayılarındaki kosinüslerin bulunması gerekir. Bu sayede açılım

$f(t)= b_1 sin\ wt + b_3 sin\ 3wt + ... + b_{2n+1} sin\ (2n+1)wt$ (3.41)

şeklinde olur ve bu durum sadece tek harmoniklerin olduğunu gösterir.

3-) Eğri, fonksiyonun sıfır noktasına göre simetrikse *f(-t)=- f(t)* şartı sağlanır. Bu durumda a_0= a_0= a_2= ……=a_n= 0 olduğunda açılım,

$f(t)= b_1 sin\ wt + b_2 sin\ 2wt + b_3 sin\ 3wt + ... + b_n sin\ nwt$ (3.42)

şeklinde olur.

4-) Eğride bir periyoda karşılık düşen düşey bir simetri ekseni varsa $f(- t) = f(t)$ olur. Bu durumda b_1= b_2= b_3=……=b_n olduğunda açılım

$f(t)= a_0 + a_1 cos\ wt + a_2 cos\ 2wt + a_3 cos\ 3wt + ... + a_n cos\ nwt$ (3.43)

şeklinde olur.

3.5.2. Harmonikli Sistemlere Ait Tanımlar

V_a, V_b, V_c üç fazlı bir sistemde dört iletkenli faz-nötr gerilimleri olsun. Aşağıdaki bağıntalar kullanılarak üç iletkenli bir sistem için eş değer gerilim (V_e) ve eş değer akım

(I_e) aşağıda verilen bağıntılar kullanılarak bulunur. Burada V_a, V_b, V_c nötr noktasına göre gerilimlerdir.

$$V_e=\sqrt{\frac{V_a^2+V_b^2+V_c^2}{3}} \tag{3.44}$$

$$I_e=\sqrt{\frac{I_a^2+I_b^2+I_c^2}{3}} \tag{3.45}$$

Burada eşdeğer gerilim ve akımı bileşenlerine ayırabiliriz;

$V_e^2 = V_1^2 + V_n^2$
$I_e^2 = I_1^2 + I_n^2$
Buradaki "1" şeklinde gösterilen indis temel bileşene ait efektif değerlerdir;

$$V_1=\sqrt{\frac{V_{a1}^2+V_{b1}^2+V_{c1}^2}{3}} \tag{3.46}$$

$$I_1=\sqrt{\frac{I_{a1}^2+I_{b1}^2+I_{c1}^2}{3}} \tag{3.47}$$

"n" indisi temel bileşen dışında kalan tüm bileşenlerin efektif değerini ifade eder;

$$V_n=\sqrt{\sum_{n=2}^{\infty}\left(\frac{V_{an}^2+V_{bn}^2+V_{cn}^2}{3}\right)} \tag{3.48}$$

$$I_n=\sqrt{\sum_{n=2}^{\infty}\left(\frac{I_{an}^2+I_{bn}^2+I_{cn}^2}{3}\right)} \tag{3.49}$$

Harmonik büyüklükleri sınırlamak için yaygın olarak kullanılan toplam harmonik distorsiyonu (THD) gerilimi ve akımı için sırasıyla;

$$THDV = \frac{V_n}{V_1} \tag{3.50}$$

$$THDI = \frac{I_n}{I_1} \tag{3.51}$$

Formülleri ile bulunur. Göründüğü gibi THD, harmonik bileşenlerin efektif değerlerinin, temel bileşenin efektif değerine oranı ile bulunur ve genel olarak yüzdelik oran olarak gösterilir. Bu oran, harmoniklere sahip periyodik dalga şeklinin, tam bir sinüs dalgası şeklinden sapması tespitinde yararlanılır. Sadece temel frekansına sahip bir sinüs dalgasında THD sıfırdır.

Distorsiyon Güç Faktörü; Harmonik içeren gerilim ve akımlarda efektif değerleri şu şekilde bulunabilir;

$$V_e=V_1\sqrt{1+(\frac{THDV}{100})^2} \quad (3.52)$$

$$I_e=I_1\sqrt{1+(\frac{THDI}{100})^2} \quad (3.53)$$

Toplam güç faktörü olarak

$$pf_{toplam}=\frac{p}{V_1 I_1\sqrt{1+(\frac{THDV}{100})^2}.\sqrt{1+(\frac{THDI}{100})^2}} \quad (3.54)$$

şeklinde ifade edilir. Aynı zamanda

$$pf_{toplam}=cos(\theta_1-\delta_1).\, pf_{dist} \quad (3.55)$$

eşitliği ile de ifade edilir. Bu denklemde "cos($\theta_1-\delta_1$)" kayma güç faktörü, "pf_{dist}" ise distorsiyon güç faktörüdür. Kayma güç faktörü, her zaman 1'den küçük kalacağı için $pf_{toplam}\leq pf_{dist}$ olacaktır. Göründüğü gibi, yüksek akım distorsiyonuna sahip tek faz doğrusal olmayan yüklerde, toplam güç faktörü daha da düşük olmaktadır. Rezonans durumunda güç faktörü düzeltici kondansatörler ihtiyaç vardır. Distorsiyon güç faktörünü düzeltmenin bir diğer yolu ise, doğrusal olmayan yüklerde oluşan harmonikleri yok etmek için aktif ve pasif filtreler kullanılır.

Toplam Talep Distorsiyon; Toplam talep distorsiyonu (TTD) bir yüke ait deger olup toplam harmonik akım distorsiyonu türünden asagıdaki gibi tanımlanır;

$$TTD=\frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_L} \quad (3.56)$$

Burada I_L yük sistemindeki ortak bağlantı noktasında oluşan maksimum akımların ortalamasıdır (Akgeyik, 2005).

Harmonik Seviyeleri; Darbe sayısına bağlı olarak harmonik akımların değerleri ve dereceleri değişir. Üç fazlı kesintisiz güç kaynaklarında doğrultucuda tristör sayısına bağlı olarak altı ve oniki darbeli sistemlerde;

n=h.q ± 1 olmak üzere

h:Darbe sayısı.

q: 1'den başlayarak artan tam sayı.

Altı darbeli bir sistem;

n= 6.1±1 = 5 ve 7

n= 6.2±1 = 11 ve 13

n= 6.3±1 = 17 ve 19
n= 6.4±1 = 23 ve 25
şeklinde harmonik akımlar üretecektir.

Altı darbeli bir sistem;

n= 12.1±1 = 11 ve 13
n= 12.2±1 = 23 ve 25

gibi harmonik akımlar üretecektir. Göründüğü gib altı darbelide 5.,7.,17.,19. gibi harmonikler oniki darbeli doğrultucuda olmadığından altı darbeliye kıyasla THDI değeri daha düşük olacaktır (Demirkol, 2006).
Harmoniklerin temel sebeke akımına göre yüzdesel değerleri;

n. harmonik için %=100/n

formülüyle hesaplanır.

5. Harmonik yüzde değeri %=100/5 = %20
7. Harmonik yüzde değeri %=100/7 = %15
11. Harmonik yüzde değeri %=100/5 = %9

Harmoniklerin Faz Sırası; Üç fazlı bir sistemde fazın *n*.derecedeki harmonik gerilimin fazları şu şekilde bulunur;

$v_{an}(t)=\sqrt{2}\,V_n.sin\,(\,hwt + a_h)$
$v_{bn}(t)=\sqrt{2}\,V_n.sin\,(\,hwt - 2h\pi/3 + a_h)$
$v_{cn}(t)=\sqrt{2}\,V_n.sin\,(\,hwt + 2h\pi/3 + a_h)$

DC bir gerilimin inverter ile AC gerilime dönüşümü sırasında tam sinüs dalgası oluşmadığı için çıkış işaretinde fourier serisi ile belirlenen frekanslarda ve genliklerde harmonikler oluşmaktadır. Bu harmoniklerin belirli seviyelerde bastırılması zorunlu bir hal almaktadır. Bunun için harmonik azaltım yöntemleri geliştirilmiştir. Bunlar;

- ✓ Pasif Harmonik Filtre
  - Seri Pasif Filtre
  - Paralel Pasif Filtre
- ✓ Aktif Harmonik Filtre

şeklinde sınıflandırılır.

3.6. FPGA ve System Generator

Bu bölümde geleneksel mikroişlemciler yerine neden FPGA seçildiğini ve System Generator hakkında bilgiler verilecektir.

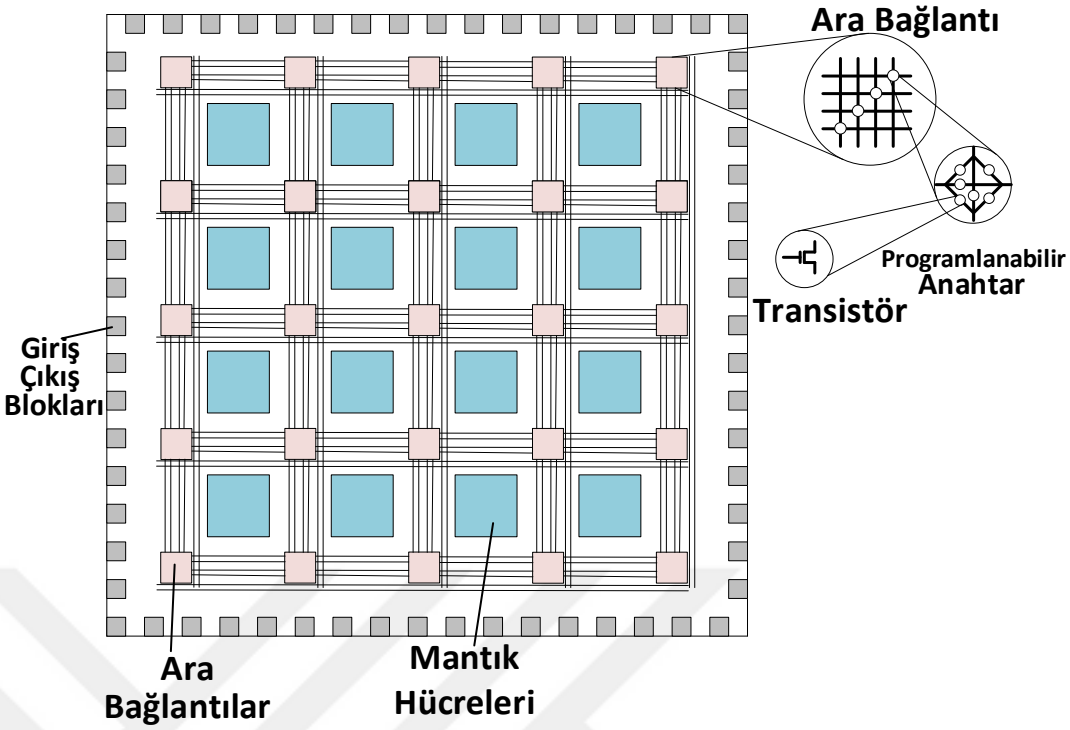
3.6.1. FPGA

Field Programmable Gate Array (FPGA) yani Sahada Progralanabilir Kapı Dizileri anlamına gelmektedir. FPGA yapısı Gate Array yapısına benzediğinden dolayı bu isim verilmiştir. FPGA kullanıcı tarafından istenen fonksiyona göre değiştirilebilen devre olarak da tanımlanabilir (Rajeev Jayaraman 2001).

Daha anlaşılır olması için FPGA'i bağımsız transistörler ve serbest olarak üretilmiş bir entegre şeklinde düşünebiliriz. Bu transistörler kullanıcının isteğine göre birbirine bağlanabilir ve istenilen fonksiyon üretilebilir. Yani transistör devrelerinden oluşan bir entegrenin işini FPGA tek başına üstlenebilir.

FPGA'nın en önemli özelliği olan paralel işlem yeteneğinin yanı sıra, sahada programlayabilme, tasarımın test edilebilmesi ve istendiğinde içine işlemci sisteminin gömülebilmesidir. FPGA birbirinden bağımsız birçok yüzlerce işlemi aynı anda yapma yeteneğine sahiptir. Tasarladığımız programı bilgisayarda simüle edebiliriz. Ayrıca C/C++ yazılım dilleri ile FPGA içerisine soft işlemci gömülmekte ve programlanabilmektedir. (E.Sarıtaş, S. Karataş 2013).

FPGA yarı iletken teknolojisi ile üretilmiştir. FPGA matris şeklindeki Mantık hücrelerinden oluşmaktadır. Giriş – Çıkış (IO) ve programlanabilir ara bağlantılar ile bu mantık hücreleri bağlanmışlardır.



Şekil 3.18. FPGA Mimarisi

DSP blokları sayesinde birçok çarpma işlemini aynı anda yapabilir ve PLL modülleri sayesinde giriş saatine bağlı değişen frekans ve fazlarda çoklu saatler üretilebilir (S. Trimberger, D. Carberry, A. Johnson, J. Wong 2007).

3.6.2. System Generator

System Generator Xilinx firmasının MATLAB/Simulink ortamı için sağladığı bir araçtır. Bu sayede Xilinx ile ilgili özel bloklar simülasyon ortamına eklenebilir. System Generator'un kullanımıyla oluşan modeller, istenilen özel bloklar otomatik olarak FPGA için oluşturulabilmektedir. Karmaşık yapıya sahip donanım program dilleri kullanmadan FPGA için görsel olarak konfigürasyon dosyası oluşturulur.

Simulink ortamına System Generator aracının eklenmesiyle Xilinx özgü araç kutuları ortaya çıkmaktadır. Bu araç kutuları DSP, lojik kontrol, hafıza ve haberleşme elemanlarına sahiptir. Xilinx özel bloklar sayesinde hem kayan nokta hem de sabit nokta matematiksel işlem yeteneğine sahiptir (Rajeev Jayaraman 2001).

3.6.1. Basys3 Kartı ve Kosimülasyon

Xilinx firması tarafından üretilmiş olan Basys3 deneme kartı Artix-7 FPGA'ya sahiptir ve uygun fiyatlı bir eğitim aracı olarak karşımıza çıkmaktadır. 5200 dilim içerisinde 33280 tane lojik hücreden oluşan Artix-7'nin beş tane saat yönetim kuyruğu ve 90 DSP dilimine sahiptir. Ayrıca Basys3 kartı bir geliştirme kartı olduğu için 16 anahtar, 16 LED, 5 buton, 4 tane 7 segment Display ve 3 Pmod portuna sahiptir (Kurt Wick 2017).



Şekil 3.19. FPGA Deneme Kartı Basys3

4. BULGULAR VE TARTIŞMA

Bu bölümde simülasyon modeli için kullanılan bloklar hakkında genel bilgiler verilecektir.

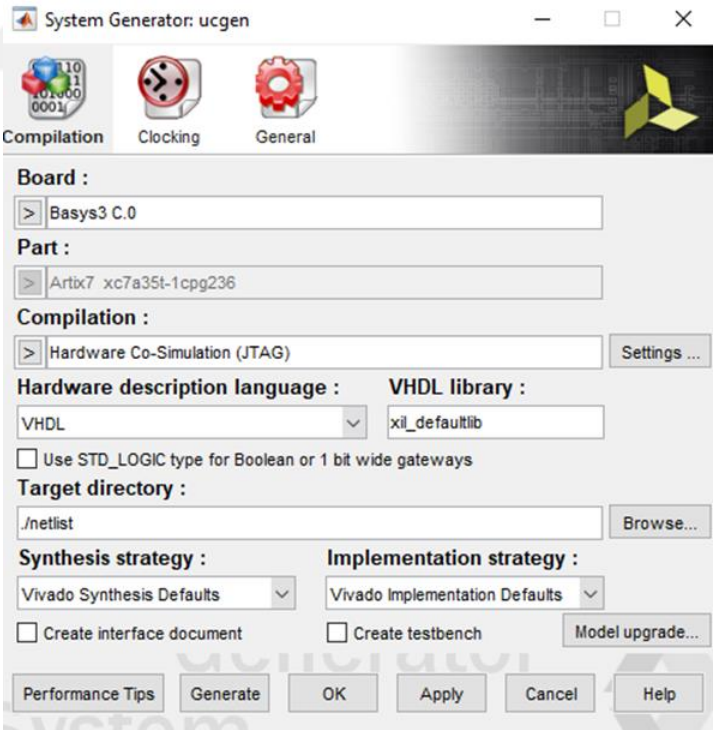
4.1. Sytem Generator Model Oluşturma

İlk olarak System Generator bloğunun boş Simulink modeline eklenmesi gerekmektedir. Bu sayede Xilinx firması tarafından üretilmiş FPGA'ları Simulink modeliyle çalıştırma imkanı oluşmaktadır.



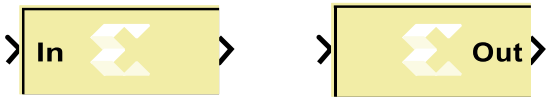
Şekil 4.1. System Generator

İkona çift tıklayınca System Generator bilgileri ortaya çıkmaktadır.



Şekil 4.2. System Generator Açılan Pencere

System Generator penceresinde arzulanan donanımın seçilebildiği gibi donanım tanımlama dilleri ve kosimülasyon, gibi seçenekler vardır. Bunun yanında Simulink için sistem saat hızı da belirlenebilir. Simulink bloklarından FPGA bloklarına geçişte aşağıdaki şekilde verilen IN ve OUT blokları kullanılır.

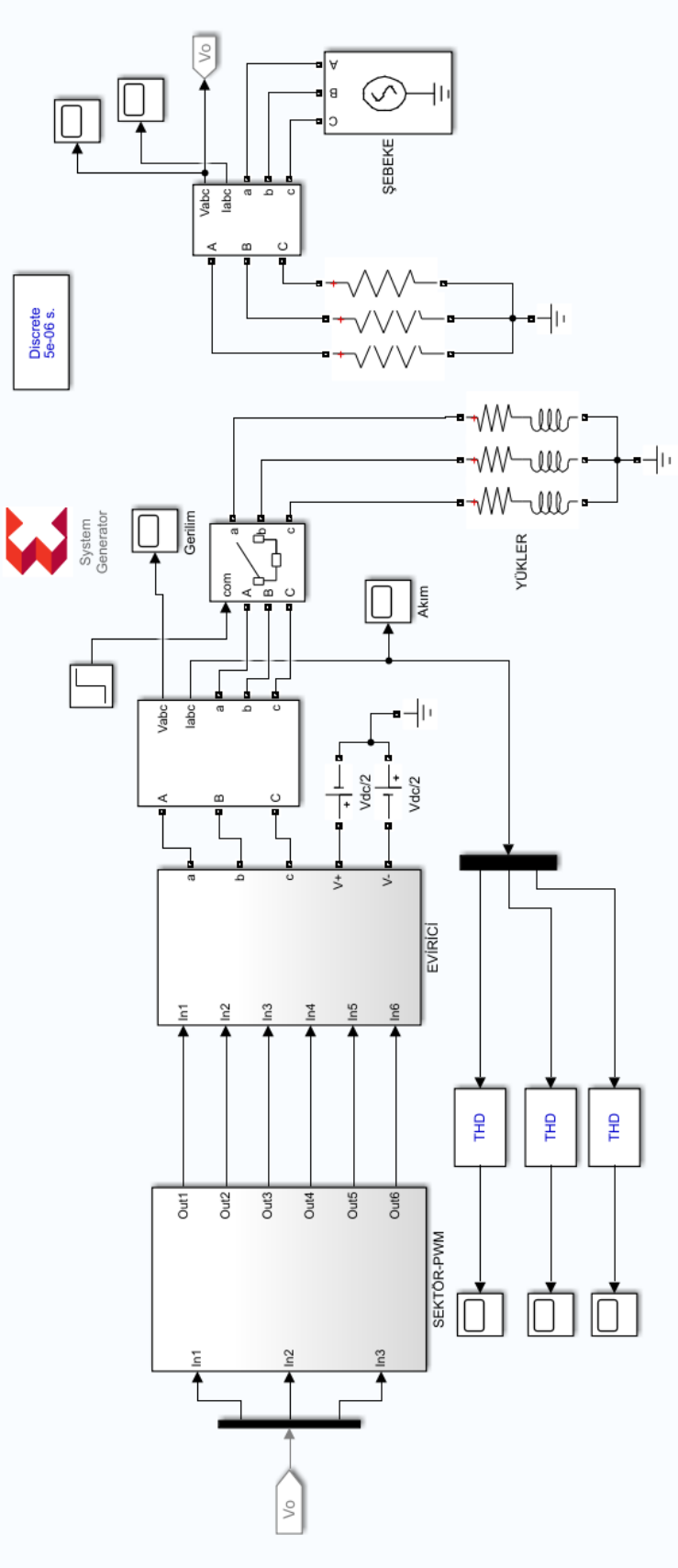


Şekil 4.3. In Out Blokları

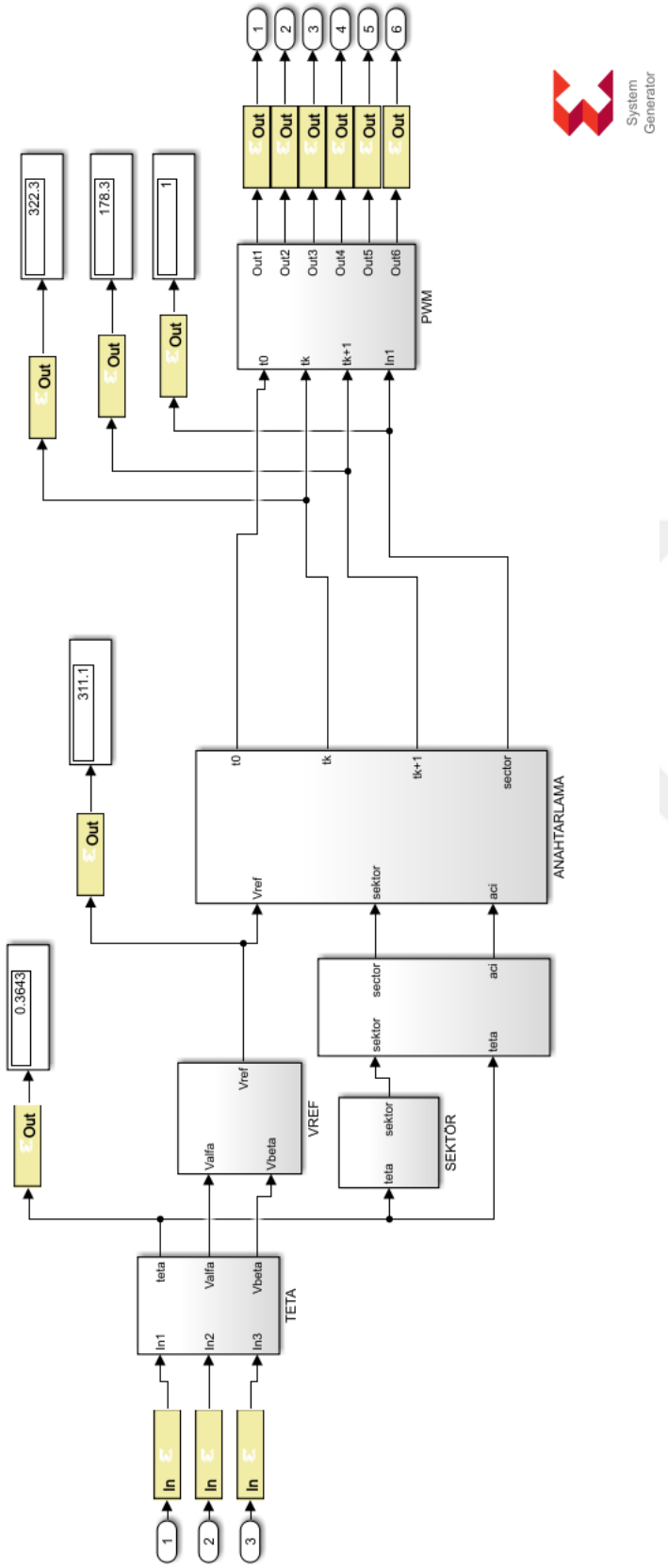
Modeli oluşturduktan sonra ilk başta Xilinx blokları ile simülasyonun arzulanan şekilde çalışıp çalışmadığı kontrol edilir. Daha sonra System generator penceresindeki "Generate" tuşuna basılır ve simülasyonumuzda Xilinx bloklarından oluşan özel bir blok oluşmuş olur. Simülasyondaki Xilinx bloklarına bağlı olan çıkış ve giriş uçları bu özel blok ile bağlantı sağlanarak kosimülasyon modeli elde edilmiş olur. Bunun sonucunda ilgili donanım bilgisayar ile bağlantısı yapılır, model çalıştırılıp bloktaki bitstream dosyası donanıma eklenerek kosimülasyon yapılır.

4.2. Simülasyon Modeli

Yapılan bu tez çalışmasında 700V (DC-link) giriş gerilimine sahip bir eviricinin üç fazlı şebeke gerilim değerleri baz alınarak Uzay Vektör oluşturulmuş ve üretilen PWM sinyalleri evirici bacaklarına uygulanıp MATLAB/Simulink editörü kullanılarak Şelil 4.4'teki gibi modellendirilmiştir. Kullanılan Uzay Vektör PWM'leri System Generator aracındaki Xilinx spesifik blokları ile oluşturulmuştur. Şekil 4.4'te oluşturduğumuz modelin genel görünümü gösterilmiştir.



Şekil 4.4. Matlab/Simulink Simülasyon Modeli



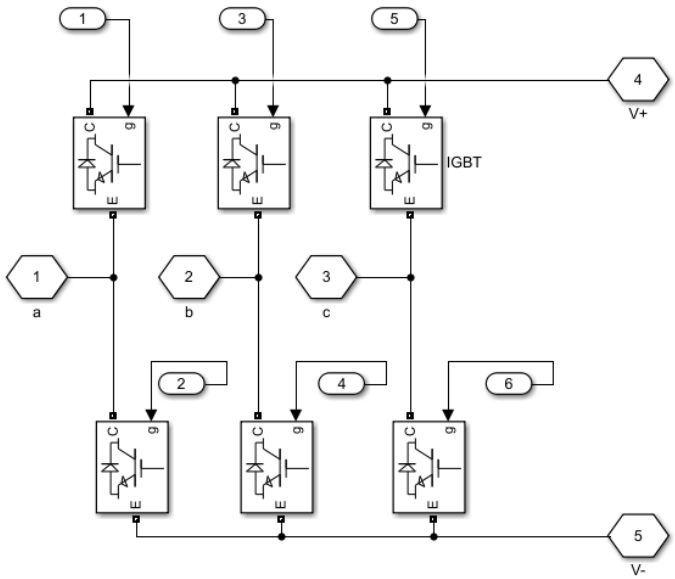
Şekil 4.5. Refrans Vektör, Sektör ve PWM Oluşturma Modeli

Şekil 4.4'te kullanılan Referans Şebeke, Evirici ve Uzay Vektör PWM'leri oluşturmak için bloklarımız gözükmektedir. V_0 ile gösterilen blok 220V faz nötr gerilim değerine ve 120 derecelik faz farkına sahiptir, üç fazlı şebeke gerilimi referans kullanarak PWM sinyalleri üretilmiş ve eviricinin bacaklarına uygulanmıştır. Şekil 4.5'te PWM sinyallerinin bloklar şeklinde üretilmesi gösterilmiştir.

Modelimiz sırasıyla şu şekilde oluşturulmuştur; V_0 ile gösterilen üç fazlı şebeke kullanılarak Clarke dönüşümleri sayesinde V_a, V_b, V_c değerlerine αβ dönüşümü uygulanarak V_α ve V_β değerleri bulunmuştur. Ayrıca V_a, V_b, V_c şebeke değerleri kullanılarak referans vektörün θ açısı bulunmuştur.

V_α ve V_β değerleri ile $|\vec{V}_{ref}| = \sqrt{V_\alpha^2 + V_\beta^2}$ eşitliğinden yararlanılarak $\vec{V}_{ref}$ vektörünün genliği bulunup bununla birlikte θ açısından yararlanılarak $\vec{V}_{ref}$ vektörünün hangi sektörde olduğu bulunmuştur. Elde ettiğimiz $|\vec{V}_{ref}|$, θ açısı ve sektör bilgileri sayesinde hangi sektörde olduğuna bağlı olarak T_0 , T_k , T_{k+1} anahtarlama değerleri hesaplanmıştır. Modelimizde fs=10 kHz yani Ts = 0,1ms seçilmiştir ($T_s/2$ = 0,05ms).

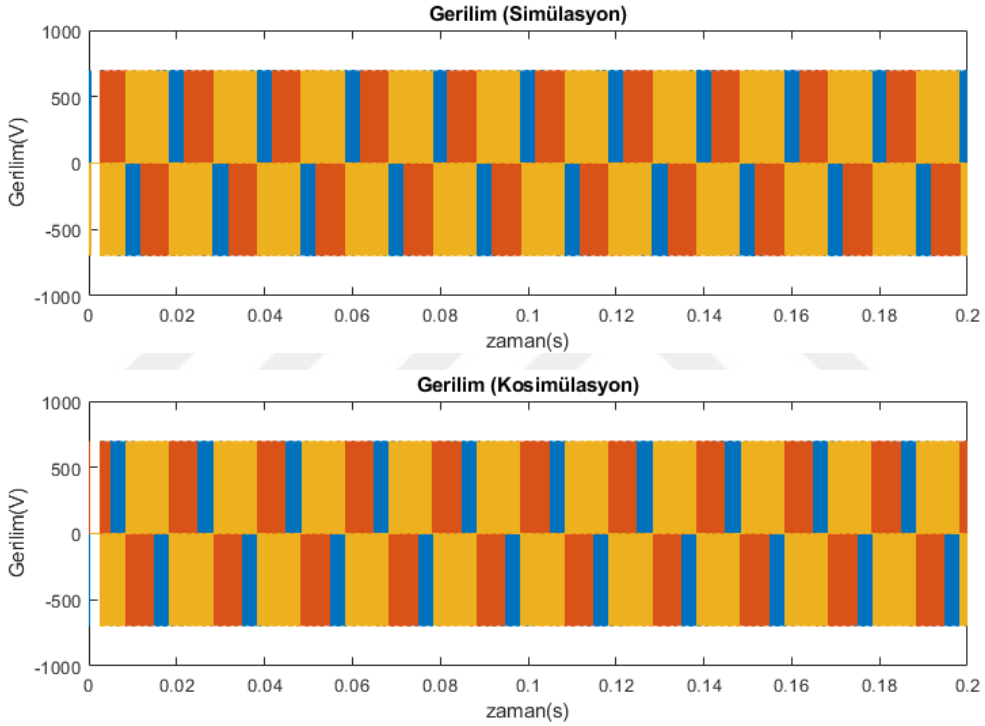
Anahtarlama süre bilgilerini evirici bacaklarına aktarmak için T_0 , T_k , T_{k+1} değerleri ve $\vec{V}_{ref}$ vektörünün sektörü kullanılarak üretilen PWM sinyalleri kullanılmıştır. Üretilen bu sinyaller IGBT sayesinde Şekil 4.6'da gösterdiğimiz eviricinin bacaklarına uygulanmıştır.



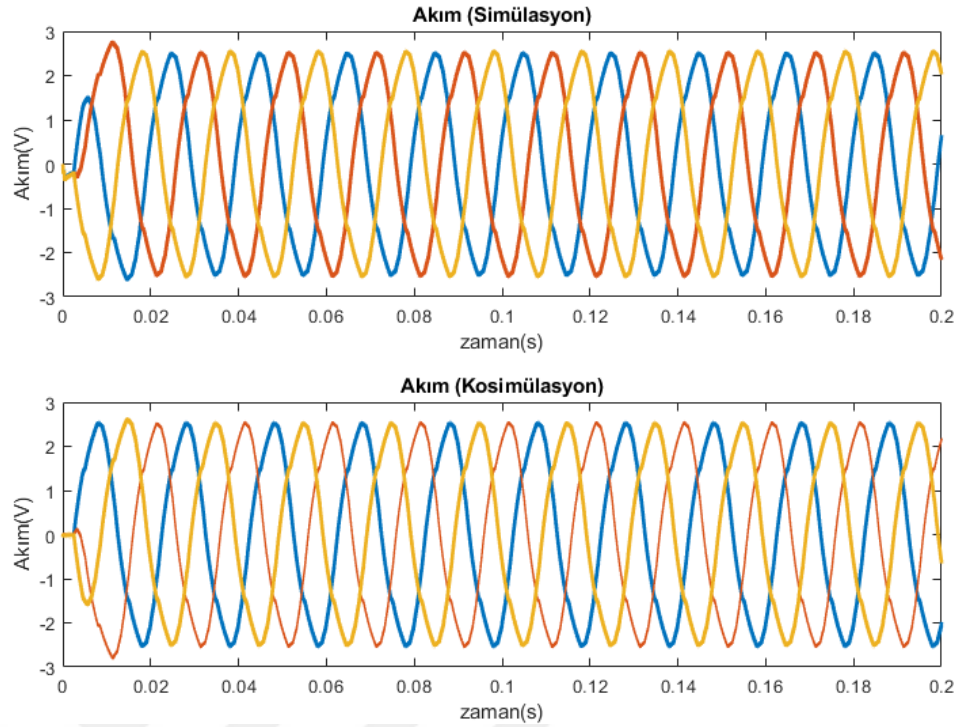
Şekil 4.6. Evirici Bloku Açık Gösterimi

Evirici bacaklarına IGBT sayesinde uygulanan PWM sinyalleri ile V_{dc}=700V DC link giriş gerilimine sahip evirici kullanılmıştır. Evirici çıkışında R=50 ohm, L=200mH değerindeki yükler ile model oluşturulduktan sonra simülasyon değerlerinin yanı sıra Basys3 deneme kartı ile kosimülasyon sonuçları elde edilmiştir.

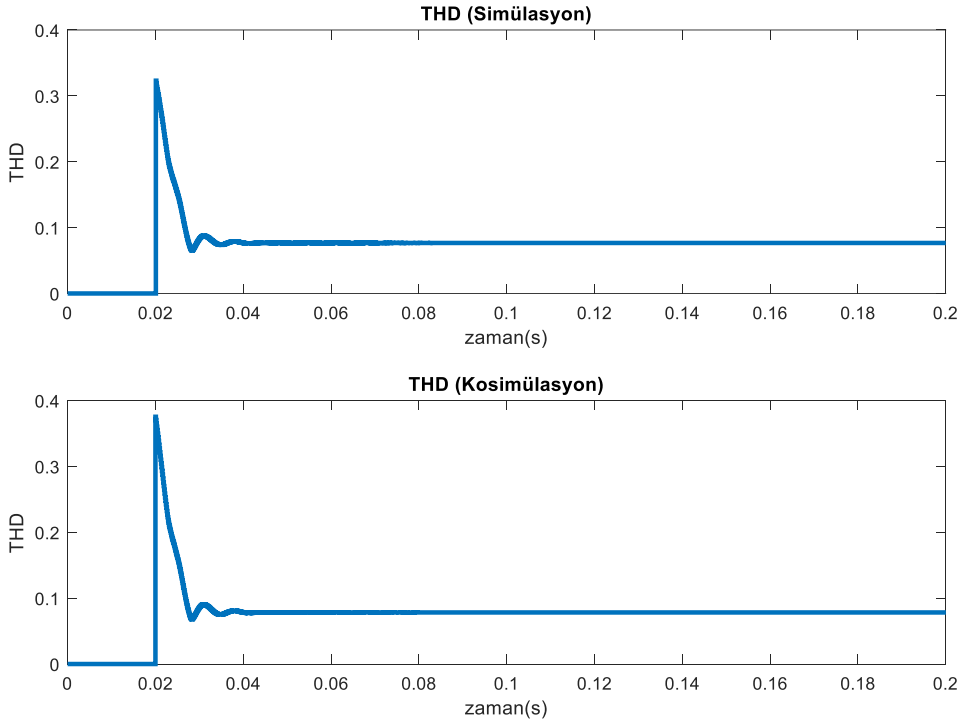
Evirici çıkış gerilimi, çıkış akımı ve THD değerinin simülasyon ve kosimülasyon değerleri karşılaştırılmalı olarak sırasıyla Şekil 4.7, Şekil 4.8 ve Şekil 4.9'daki gibi olduğu gözlemlenmiştir.



Şekil 4.7. Evirici Çıkış Gerilimi



Şekil 4.8. Evirici Çıkış Akımı



Şekil 4.9. THD Değeri

5. SONUÇ VE ÖNERİLER

Yapılan bu tez çalışmasında MATLAB/Simulink editörü kullanılarak System Generator aracındaki Xilinx spesifik blokları ile oluşturulan Uzay Vektör PWM yönteminin FPGA tabanlı gerçekleşmesi, simulasyonu ve kosimulasyonu yapılmıştır. Faz nötr gerilimi 220V ve 120 derece faz farkına sahip üç fazlı şebeke modelindeki V_a, V_b, V_c değerlerine uygulanan αβ dönüşümü ile elde edilen V_a ve V_β değerleri sayesinde referans vektör ve θ açısı bulunmuştur. T_s=0,5 ms seçilmiş olup elde edilen θ açısı ile sektör bulunduktan sonra V_{ref},sektör ve θ ile T_0 , T_k , T_{k+1} anahtarlama süreleri hesaplanmıştır. Bu süreler ile PWM sinyalleri üretilip V_{dc} =700V DC link giriş gerilimine sahip eviricinin bacaklarına uygulanmış ve çıkış gerilimi elde edilmiştir. Elde edilen çıkış gerilimi ile R= 50 ohm ve L=200 mH değerine sahip yük altında çıkış akımı oluşturulmuştur. Çıkış akım değerlerinin sinüsoidale yakın olduğu görülmüş harmonik açıdan incelendiğinde ise THD değerinin %7,8 olduğu görülmüştür. Bir sonraki adımda bilgisayar ile Basys3 deneme kartının fiziksel bağlantısı kurulmuş ve kosimülasyon değerleri incelenmiştir. Sonuç olarak elde edilen simülasyon ve kosimülasyon değerlerinin benzer olduğu gözlemlenmiştir.

Daha sonra yapılacak çalışmalarda MATLAB/Simulink editörü kullanarak benzer Xilinx spesifik blokları ile modelin şebeke ile bağlantısı yapılıp aynı yük altında paralel çalışma koşulları oluşturulabilir ve sistemin şebeke ile paralel çalışması sağlanabilir.

6. KAYNAKLAR

A.K. Gupta ve A.M. Khambadkone, "A Space Vector PWM Scheme for Multilevel Eviricis Based on Two Level Space Vector PWM", IEEE Trans. on Ind. Electronics, Vol 53 No. 5, pp 1631-1639, 2006

Akgeyik O. (2005). Kesintisiz Güç Kaynaklarında Akım Harmoniklerinin Analizi. Yüksek Lisans Tezi. YTÜ. Fen Bilimleri Enstitüsü, İstanbul.

Bose Bimal K. (2016). #Modern power electronics and AC drives.# Pearson Education, India, 228-240.

Bruno Santos Pimentel Joao, Hiliirio de Avila Valgas Filho, Rodrigo Lacerda Campos, "FPGA Implementation of a DCT-Based Digital Electrocardiographic Signal Compression Device 1-75 2001

Chung, S.K (2000) A phase tracking system for three phase utility interface eviricis. IEEE Transactions on Power Electronics, Vol 15(7), pp. 431–438. Junyent-Ferr`e, A. (2007)

Cordero, R., Pinto, J.O.P., O Soares, J., 2010. New simplification of SV-PWM based on conditional rotation of the reference vector, 2010 Power Electronics Conference (IPEC), 2992 - 2999.

Das, S., Narayanan, G., 2012. Novel switching sequences for a space-vector modulated three-level evirici, Industrial Electronics, IEEE Transactions, 59(3). 1477 – 1487

Dordevic, O., Jones, M., Levi, E., 2011. A space vector PWM algorithm for a three-level seven-phase voltage source evirici, Power Electronics and Applications, EPE 2011.

D.Rathnakumar , 2005 et al., "A New Software Implementation of Space Vector PWM", Department of Electrical Engg, Government college of Technology, India

D. Soto ve T.C. Green,"A Comparison of High-Power Converter Topologies for Implementation of FACTS Controllers", IEEE Trans. on Ind. El., Vol 49, No. 5, pp. 1072-1080, 2002

Elhabib Lotfi, Mustapha Elharoussi, Elhassane Abdelmounim, (2018) Implementation of SVPWM in FPGA through MATLAB/SIMULINK 1-7''

Engin Sarıtaş, Sedat Karataş Her Yönüyle FPGA ve VHDL Ocak 2013 1-50

Evren İşen, Ahmet Faruk Bakan Üç Fazlı Şebekeye Bağlı İnverterlerin Uzay Vektör Modülasyonu İle Kontrolü adlı Çalışması YTÜ Beşiktaş/İstanbul

Eyyüp Öksüztepe Üç Seviyeli Uzay Vektör Darbe Genişlik Modülasyonlu İnverter İle Sabit Mıknatıslı Senkron Motorun Alan Yönlendirmeli Kontrolü

Erkan Deniz, Ömür Aydoğmuş SPWM ve SVPWM Kullanan Üç-Seviyeli H-Köprü İnverter ile Beslenen Asenkron Motor Sürücülerinin Karşılaştırılması 2011 Elazığ

E. Clarke, \Calculator," US Patent 1552113, September 1943.

F. Z. Peng, "A generalized multilevel evirici topology with self voltage balancing," Italy, 2000, pp. 2024-2031

Hakan Çelik 2004 Uzay Vektör Darbe Genişlik Modülasyonu ile Asenkron Motor Kontrolü Yüksek Lisans Tezi

Hao, L., Xiangning, X., Yonghai, X., 2003, Study On The Simplified Algorithm Of Space Vector PWM, The Fifth International Conference on Power Electronics and Drive Systems, Volume 2, Page(s):877 – 881
Hart, D. W., 1997. Introduction to power electronics upper saddle river ,N, J., Prentice Hall.

Hyeong, S.J.,Chang-Ho, C., Dong-Seok,H., 1999. A New Simplified Space Vector PWM

H. Hu, W. Yao, and Z. Lu, “Design and Implementation of Three-Level Space Vector PWM IP Core for FPGAs”, IEEE Transactions on Power Electronics, vol. 22(6), pp. 2234–2244, 2007.

J. Holtz, “Pulse width modulation for electronic power conversion,” Proc. IEEE, vol. 82, pp. 1194–1214, Aug. 1994.

Kocalmış A., Sünter, S., 2006. Simulation of a space vector pwm controller for a three-level voltage-fed evirici motor drive, IEEE Industrial Electronics, IECON, 2006, 1915 - 1920.

Kubeitari M., Alhusayn A. and Alnahar M. (2012). #Space Vector PWM simulation for three phase AC/DC Evirici.# World Academy of Science, Engineering and Technology, 644-649.

Kurt Wick , “Applied Digital Logic Exercises Using FPGAs“ 2017 pp.1-50

Mesut Şirincan,Tarık Erfidan Eviricilerde Harmoniklerin Yok Edilmesi adlı Çalışması Kocaeli Üniversitesi /Bursa 2012

Michael, P.A., Devarajan, N., 2009. FPGA implementation of multilevel space vector PWM algorithms, International Journal of Engineering and Technology, 208-212.

N. Chettibi , A. Mellit (2014) ‘’FPGA-based real time simulation and control of grid-connected photovoltaic systems 1-20’’

P. M. Bhagwat and V. R. Stefanovic, "Generalized Structure of a Multilevel PWM Evirici," in IEEE Transactions on Industry Applications, 1057-1069, Nov. 1993.

Rajeev Jayaraman, Xilinx Inc, When FPGA kills ASIC 2001, pp1-10

Rickard Ekstrom and Mats Leijon (2013) ‘’FPGA Control Implementation of a Grid-Connected Current-Controlled Voltage-Source Evirici 1-11 ‘’

R. Cordero, J., O., P., Pinto, J., Solares, “New simplification of SV-PWM based on conditional rotation of the reference vector”, Power Electronic Conference (IPEC), 2010, 2992-2999. (Conference Paper)

Stynski, S., 2010. Space Vector PWM modulator reducing switching losses for three-level flying-capacitor eviricis, 3912 - 3917.

Suh Jae-Hyeong, Choi Chang-Ho, Hyun Dong-Seok., 1999. A new simplified space-vector PWM method for three-level eviricis, IEEE Applications.

S. Trimberger, D. Carberry, A. Johnson, J. Wong, A Time Multiplexed FPGA, Proc IEEE Symp.FPGAs for Custom Computing Machines, pp. 34– 40, 2007.

T. Ostrem, W. Sulkowski, L. E. Norum, and C. Wang (2006) ‘’ Grid Connected Photovoltaic (PV) Evirici with Robust Phase-Locked Loop (PLL) 1-7 ‘’

Tadros, Y., Salama, S. and Höf, R., 1992. ‘’Three level IGBT evirici. Power Electronics Specialists Conference, PESC’92, 45 - 53.’’

Tae-Jin Kim, Dae-Wook Kang, Yo-Han Lee and Dong-Seok Hyun, "The analysis of conduction and switching losses in multi-level evirici system," 2001

Tolbert, L.M. and Thomas G. Habetler, "Novel Multilevel l nverter Carrier-Based PWM Method" IEEE Transactions on Industry Appllcations, YoL35, No.5, Sept./Oct. , 2000.

Volnei A. Pedroni , “Circuit Design with VHDL”, MIT Press Cambridge, Massachusetts London, England, Edition -2004.

Wei S., Wu B., Li F., Liu C., 2003. A general space vector PWM control algorithm for multilevel eviricis, Applied Power Electronics Conference and Exposition. APEC03. Eigteenth Annual IEEE, vol.1, February, 562-568

Zhenbin Zhang, Hui Fang, Ralph Kennel (2015) ‘’Fully FPGA Based Direct Model Predictive Power Control for Grid-Tied AFEs with Improved Performance 1-6’’

Z. Pa ve F.Z. Peg,”A Novel SPWM Method with Voltage Balancing Capability for Multilevel Rectifier and Evirici Systems”, IEEE, 2007, pp.1109-1115

Z., Qing, L., Zhihui, C., Jian, “A novel 3- phase SPWM technique: instantaneously pp. 781-786, 2, 1997.

ÖZGEÇMİŞ

Adı Soyadı : M. Mustafa AKAY
Doğum Yeri : Kızıltepe
Doğum Tarihi : 20.06.1990
Medeni Hali : Bekar
Yabancı Dil : İngilizce

Eğitim Durumu (Kurum ve Yıl)

Lise : Kızıltepe Atatürk Lisesi (2004-2007)
Lisans : Yıldız Teknik Üniversitesi, Elektrik Mühendisliği (2008-2013)

Çalıştığı Kurum/Kurumlar ve Yıl

Mage Elektrik Taahhüt Ltd. Şti, Elektrik Mühendisi (2013 – 2015),İstanbul
TEDAŞ Dicle Bölge Müdürlüğü, Elektrik Mühendisi (2017-Halen), Diyarbakır

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
TEZ İNTİHAL FORMU

ÖĞRENCİ BİLGİLERİ	
ADI VE SOYADI	Muhammet Mustafa AKAY
ÖĞRENCİ NO	16805004
EĞİTİM – ÖĞRETİM YILI	2019-2020
YARIYIL	☒ Güz ☐ Bahar
ANABİLİM DALI	Elektrik Elektronik Mühendisliği
PROGRAM	Yüksek Lisans
TEZ KONUSU	Üç Fazlı Uzay Vektör PWM Kontrollü Eviricinin FPGA-Tabanlı Kosimülasyonu
İNTİHAL RAPORU BİLGİLERİ	
RAPOR TÜRÜ	Tez Savunma Sınavı Sonrası
SAYFA SAYISI	77
BENZERLİK ORANI	%10
RAPORLAMA TARİHİ	22/10/ 2019

Yukarıda başlığı/konusu gösterilen tez çalışmamın kapak sayfası, giriş, ana bölümler, sonuç ve tartışma kısımlarından oluşan toplam 77 sayfalık kısmına ilişkin, 22/10/2019 tarihinde Fen Bilimleri Enstitüsü ilgili görevlisi tarafından Turnitin.adlı intihal tespit programından aşağıda belirtilen filtrelemeler uygulanarak alınmış olan intihal raporuna göre, tezimin benzerlik oranı % 10 'dur.

Uygulanan filtrelemeler:

☐Kabul/Onay sayfaları hariç,
☒Kaynakça hariç
☐Alıntılar hariç/dâhil
☐Diğer

Dicle Üniversitesi Fen Bilimleri Enstitüsü Lisansüstü Programlarda Tez Çalışması İntihal Raporu Uygulama Esasları'nı inceledim ve bu Uygulama Esasları'nda belirtilen azami benzerlik oranlarına göre tez çalışmamın herhangi bir intihal içermediğini; aksinin tespit edilmesi durumunda doğabilecek her türlü hukuki sorumluluğu kabul ettiğimi ve vermiş olduğum bilgilerin doğru olduğunu beyan ederim.

Gereğini saygılarımla arz ederim.

Muhammet Mustafa AKAY
22.10.2019

Dr.Öğr. Üyesi M. Ali ARSERİM
Tez Danışmanı
22.10.2019

Doç.Dr. Bilal GÜMÜŞ
Anabilim Dalı Başkanı
22.10.2019

Formdaki bilgiler bilgisayar ortamında doldurulmalıdır. El yazısı ile doldurulan formlar geçersiz sayılmaktadır.

KGK-FRM-340/00