T.C.
HARRAN ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

YÜKSEK LİSANS TEZİ

ÇOK YÜKSEK FREKANS UYGULAMALARI İÇİN AKIM MODLU FARK ALICI AB SINIFI LOGARİTMİK TABANLI CHEBYSHEV SÜZGEÇ TASARIMI

Derya Barış KÖROĞLU

ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

ŞANLIURFA
2022

T.C
HARRAN ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

YÜKSEK LİSANS TEZİ

ÇOK YÜKSEK FREKANS UYGULAMALARI İÇİN AKIM MODLU FARK ALICI AB SINIFI LOGARİTMİK TABANLI CHEBYSHEV SÜZGEÇ TASARIMI

Derya Barış KÖROĞLU

ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

ŞANLIURFA
2022

İÇİNDEKİLER

Sayfa No

ÖZET ……i
ABSTRACT ……ii
TEŞEKKÜR …… iii
ŞEKİLLER DİZİNİ …… iv
ÇİZELGELER DİZİNİ ……v
SİMGELER DİZİNİ …… vi
1.GİRİŞ ……1
2. ÖNCEKİ ÇALIŞMALAR ……4
3. MATERYAL ve YÖNTEM ……9
3.1. Materyal……9
3.1.1. Süzgeçler……9
3.1.2 .Süzgeç türleri……10
3.1.3. Süzgeç tasarım koşulları……11
3.1.3.1 Nedensellik……11
3.1.3.2 Kararlılık……12
3.1.3.3 Rasyonellik……12
3.1.4 Süzgeç yaklaşımları……13
3.1.4.1 Butterworth yaklaşımı……13
3.1.4.2 Chebyshev yaklaşımı……14
3.1.4.3 Ters Chebshev yaklaşımı……17
3.1.4.4. Eliptik süzgeç yaklaşımı……17
3.1.4.5 Bessel yaklaşımı……18
3.1.5. Logaritmik ortam devreleri……18
3.1.6. ELIN (Externally Lınear Internally Nonlıneaar) sistemler……18
3.1.7. Genlik uygunlaştırma (companding) tekniği……19
3.1.7.1. Zarfsal genlik uygunlaştırma tekniği ……21
3.1.7.2. Anlık genlik uygunlaştırma tekniği ……22
3.1.8. Dinamik giriş aralığı ……22
3.1.9 . Logaritmik ortama süzgeçleri……23
3.1.10. Logaritmik ortam süzgeç sınıfları……27
3.1.10.1. A-sınıfı (class-A) logaritmik ortam süzgeçleri ……27
3.1.10.2. B-sınıfı (class-B) logaritmik ortam süzgeçleri ……28
3.1.10.3. AB-sınıfı (class-AB) logaritmik ortam süzgeçleri ……29
3.2 Yöntem……30
3.2.1 Logaritmik tabanlı süzgeç tasarım yöntemi……30
3.2.1.1 LC Ladder benzetimi yöntemi……30
3.2.1.1.1 İşaret akış yöntemi……31
3.2.1.1.2. Pasif prototip eşdeğeri yöntemi……34
3.2.1.3 Durum uzay sentez yöntemi……35
4. ARAŞTIRMA BULGULARI ve TARTIŞMA ……39
4.1 AB sınıfı fark alan süzgeç tasarımı……39
4.2 AB sınıfı fark alan süzgeç denklemlerinin elde edilmesi……41
4.3 Dördüncü derece AB sınıfı fark alan Chebyshev süzgeç tasarımının gerçeklenmesi……44
4.3.1 Benzetim sonuçları……50
5. SONUÇLAR ve ÖNERİLER……54
5.1 Sonuçlar……54
5.2 Öneriler ……54
KAYNAKLAR……56
ÖZGEÇMİŞ…… ……61
EKLER……62
EK-1……62

ÖZET

Yüksek Lisans Tezi

ÇOK YÜKSEK FREKANS UYGULAMALARI İÇİN AKIM MODLU AB SINIFI LOGARİTMİK TABANLI CHEBYSHEV SÜZGEÇ TASARIMI

Derya Barış KÖROĞLU

Harran Üniversitesi
Fen Bilimleri Enstitüsü
Elektrik Elektronik Mühendisliği Anabilim Dalı

Danışman: Prof. Dr. Ali KIRÇAY
Yıl: 2022, Sayfa:61

Bu çalışmada çok yüksek frekans uygulamaları için akım modlu logaritmik tabanlı dördüncü dereceden alçak geçiren Chebyshev süzgeç tasarlanmıştır. Logaritmik tabanlı süzgeçler aktif devreler kategorisindedirler. Bu süzgeçler transistörlerin akım-gerilim ilişkisine dayanır. Bu üstel bir ilişkidir. Düşük güç tüketimi, düşük gerilim kaynağının kullanılması nedeniyle analog devre sistemlerinde tercih edilmektedirler. Tasarlanan süzgeçte durum uzay sentez yöntemi kullanılarak sistematik sentezlenmiştir. Merkez kesim frekansı 50Mhzdir. Çalışma aralığı 100 Khz ile 200Mhz arasındadır. Dinamik aralık 70db'den büyüktür ve toplam harmonik bozunumu ise %1'in altındadır. Akım kaynağı değiştirilerek merkez frekansı ve kalite faktörü kolayca ayarlanabilmektedir. Devrede 2.5 V besleme kaynağıyla birlikte, BJT ve kapasitör kullanılarak tasarım yapılmıştır. Teorik analiz sonuçları PSPICE benzetimi ile doğrulanmıştır. Önerilen süzgeçte ideal BJT modeli ve AT&T CBIC-U2 tipi transistör modeli kullanılmıştır.

ANAHTAR KELİMELER: Logaritmik ortam devreleri, Çok yüksek frekansı uygulamaları, Chebyshev süzgeçler, ELIN süzgeçler, AB-sınıfı devreleri

ABSTRACT

MSc Thesis

CURRENT MODE CLASS AB LOG DOMAIN CHEBYSHEV FILTER DESIGN FOR VERY HİGH FREQUENCY

Derya Barış KÖROĞLU

Harran University
Graduate School of Natural and Applied Sciences
Department of Electrical and Electronics Engineering

Supervisor: Prof. Dr. Ali KIRÇAY
Year: 2022, Page:61

This study is current-mode 4h-order differential type class-AB log-domain chebyshev lowpass filter for very high frequency applications. The design of filter is based on the state-space synthesis method and the proposed 50 MHz cut-off frequency. The cut-off frequency was tuned from 100kHz to200MHz. Dynamic range of the filter is greater than 70dB, THD(%) is less than 1.This filter were used transistors and capacitors, and work with unique power supply of 2.5 V. In order to the parameters of designed filter are tunable, it is simple to control of cut-off frequency. This adjustment is successfulled by changing external currents. SPICE simulations are given to confirm the theoretical analysis. For this filter design is simulated by using both idealized BJT models and AT&T CBIC-U2 type transistor types.

KEYWORDS : Log domain circuits, Very high frequency applications, Chebyshev filters ELIN filters, Class AB circuits

TEŞEKKÜR

Bu çalışmanın gerçekleşmesinde değerli zamanı, sahip olduğu tecrübeleri ve bilgileri esirgemeyen değerli tez danışmanım sayın Prof. Dr. Ali KIRÇAY'a, bölüm hocalarımızdan Hasari KARCI'ya, bu konudaki bilgisini benimle paylaşan Ögr. Gör. Fatma Zuhal ADALAR' a, Ögr. Gör. Fadile ŞEN'e doktora öğrencisi Elif Songül ÇALIŞKAN'a, ayrıca bu süreçte benden desteğini esirgemeyen, beni her zaman cesaretlendiren annem, babam, kardeşlerim ve eşime teşekkürü bir borç bilirim.

ŞEKİLLER DİZİNİ

Sayfa No

Şekil 3.1. Süzgeç Türlerinin Frekans Cevabı…….....11
Şekil 3.2. a) Nedensel olmayan b) Nedensel olan sisteme ilişkin darbe cevabı……12
Şekil 3.3. Chebyshev süzgece ait genlik cevabı……...……..14
Şekil 3.4. Eliptik süzgece ait genlik cevabı…...……17
Şekil 3.5. ELIN devre yapısı……...19
Şekil 3.6. Genlik uygunlaştırma tekniği……...……..20
Şekil 3.7. Dinamik çalışma aralığı a) Doğrusal sistem b) Uygunlaştırılmış sistem…...…...….20
Şekil 3.8. Logaritmik ortamda genlik uygunlaştırma……...……..21
Şekil 3.9. a) giriş için sıkıştırma b) çıkış için genişletme kazanç fonksiyonları……..…….22
Şekil 3.10. a) giriş için sıkıştırma b) çıkış için genişletme kazanç fonksiyonlar……....22
Şekil 3.11. Dinamik giriş aralığı……..……...23
Şekil 3.12.. İlk logaritmik ortam süzgeci…… ..24
Şekil 3.13. Logaritmik ortam süzgeci temel çalışma prensibi…….……26
Şekil 3.14. Aktarım fonksiyonu gruplanma yapısı…….……....26
Şekil 3.15. Logaritma fonksiyon grafiği…….……....27
Şekil 3.16. A sınıfı temel devre yapısı…….……...28
Şekil 3.17. B-sınıfı devre yapısı…….……28
Şekil 3.18. AB sınıfı temel devre yapısı……...……..29
Şekil 3.19. AB – sınıfı çalışma yapısı…….29
Şekil 3.20. Örnek LC Ladder devre……....31
Şekil 3.21. Ele alınan devrenin işaret akış diyagramı……..32
Şekil 3.22. Logaritmik ortam sistem yapısı……....33
Şekil 3.23. Pasif elemanları logaritmik ortama aktarım yapısı……34
Şekil 4.1. Akım ayırıcı devresi……...……....39
Şekil 4.2. Fark Alıcı AB-Sınıfı Logaritmik Ortam Chebyshev Alçak GeçirenSüzgeç……..48
Şekil 4.3. Fark alıcı devre……...……....50
Şekil 4.4. Tasarlanan süzgecin kazanç frekans Cevabı……...50
Şekil 4.5. Tasarlanan süzgecin faz frekans Cevabı……51
Şekil 4.6. Alçak geçiren süzgecin farklı frekanslarda kazanç frekans Cevabı…..…….....51
Şekil 4.7. Tasarlanan Süzgecin Monte Carlo Analiz……...……52
Şekil 4.8. Tasarlanan Süzgecin Farklı Kazanç Değerleri Analizi…….……..……53

ÇİZELGELER DİZİNİ

Sayfa No

Çizelge 3.1. Normalize Edilmiş Alçak Geçiren 0.1dB Chebyshev Süzgeç Katsayılar……..…..15
Çizelge 3.2. Normalize Edilmiş Alçak Geçiren 0.5dB Chebyshev Süzgeç Katsayılar…….....…16
Çizelge 3.3. Normalize Edilmiş Alçak Geçiren 1dB Chebyshev Süzgeç Katsayıları.……...…...16
Çizelge 3.4. Normalize Edilmiş Alçak Geçiren 2dB Chebyshev Süzgeç Katsayıları…..…….....16
Çizelge 3.5. Normalize Edilmiş Alçak Geçiren 3dB Chebyshev Süzgeç Katsayıları…….....17
Çizelge 4.1 Farklı Desibel değerleri için akım değerleri……...……..…….49

SİMGELER ve KISALTMALAR DİZİNİ

AC	Alternative Current
BJT	Bipolar Junction Transistor
β	İleri Yön Akım Kazancı
DC	Direct Current
H(s)	Transfer fonksiyonu
Is	Diyotun ve transistörün sızıntı akımı
MOS	Metal Oxide Semiconductor
Op-amp	Operational Amplifier
OTA	Operational Transconductance amplifier
SPICE	Simulation Program with Integrated Circuit Emphasis
Vt	Yarıiletken malzemenin sıcaklığa bağlı gerilimi (thermal voltage)

1. GİRİŞ

Elektronik süzgeçler, sistemdeki bir sinyalin belirli bir kısmını ileten, kısıtlayan veya tamamını güçlendirerek işleyen devrelere denir. Birçok kullanım alanına sahip olan süzgeçler; televizyon, telefon, radyo gibi sistemlerde görülmektedir. Elektronik sistemler incelendiğinde süzgeç yapılarının kullanılmadığı devre yapıları yok denecek kadar azdır.

Süzgeç devreleri, alçak geçiren süzgeçler, yüksek geçiren süzgeçler, bant geçiren süzgeçler, bant durduran süzgeçler ve tüm geçiren olmak üzere beş çeşidi bulunmaktadır.

a) Alçak Geçiren Süzgeçler; belirlenen frekanstan düşük frekanstaki sinyalleri ileten diğer frekansları durduran süzgeç tipidir.
b) Yüksek Geçiren Süzgeçler; alçak geçirenin aksine belirlenen frekanstan yüksek olan frekansları iletir ve diğer frekansları zayıflatır.
c) Bant Geçiren Süzgeçler; belirlenen iki frekansın arasındaki frekansı ileten süzgeç yapısına denmektedir.
d) Bant Durduran Süzgeçler; iki frekansın arasındaki sinyalleri zayıflatıp diğerlerini ileten süzgeç tipidir.
e) Tüm Geçiren Süzgeçler; giriş işaretinin tüm frekanslarda eşit bir şekilde ileten süzgeç tipidir.

Bir süzgeç tasarlanmak istendiğinde az eleman kullanımı, güç tüketimi, çalışma aralığı, bozulma oranı gibi dikkat edilen önemli hususlar yer almaktadır. Fakat tasarımcılar aynı anda bütün özellikleri sağlayabilecek yapıda süzgeç tasarlayamadıklarından istenilen yapıya uygun ve bazı avantajlarından feragat edecek şekilde devre gerçeklemek zorunda kalmışlardır.

Op-amp, OTA, BJT, MOS gibi farklı devre elemanları kullanılarak süzgeç tasarımının olduğu birçok çalışma bulunmaktadır. Aynı süzgeç yapıları farklı elemanlar kullanılarak farklı özelliklerin ön plana çıkmasına sebep olmuştur. Son yıllarda yapılan çalışmalarda akım modlu, gerilim modlu olarak farklı tasarımlar bulunmaktadır.

Akım modlu devre yapıları basit devre yapısı, iyi bir lineerlik, geniş çalışma aralığı gibi özelliklere sahip olması nedeniyle gerilim modluya göre daha çok tercih edilmektedir.

Logaritmik ortam süzgeçleri akım modlu devre yapıları içinde yer almaktadır. Logaritmik ortam süzgeçlerinde, sinyalin işlendiği ortam doğrusal olmamasına rağmen giriş ve çıkış arasında doğrusal bir ilişki söz konusudur (Adams, 1979). Bu nedenle doğrusallaştırmaya ihtiyaç duyulmamıştır. Logaritmik ortam süzgeçlerinde işaretin sıkıştırılıp genişletilmesi önemli yapısal özelliklerden bir tanesidir (Seevinck, 1990). Ayrıca logaritmik ortam süzgeçleri için düşük güç tüketimi, düşük gerilim, geniş bant aralığı, düşük gürültü, yüksek frekanslarda çalışan uygulamalarda kullanabilir olması, süzgeç parametrelerinin kolaylıkla ayarlanabilmesi, tüm devre teknolojisine uygun olması gibi büyük avantajlar söz konusudur. Süzgeç tasarımında sadece kapasitör ve transistör kullanılması tasarım açısından kolaylık sağlamaktadır.

1979 yılında Adams tarafından ilk defa logaritmik ortam süzgeç fikri ortaya atılmıştır. Adams çalışmasında sınırlı op-amp, diyot, akım kaynağı, kondansatör gibi devre elemanlarını tercih ederek birinci dereceden alçak geçiren filtre devresi tasarlamıştır. Adams çalışmasında giriş sinyalinin logaritmasını alarak filtreleme işlemini gerçekleştirmiş, ardından çıkış işaretine giriş işaretine uyguladığı fonksiyonun tersi üstel bir fonksiyon uygulamıştır (Adams, 1979).

1990 yılında Tsividis ve Seevinck tarafından birbirinden farklı çalışmalar yapılmıştır. Bu çalışmalar logaritmik filtreler için çok önemli bir gelişmeyi doğurmuş ve işaretin sıkıştırılıp genişletilmesi fikri ortaya atılmıştır (Tsividis ve ark. 1990). Frey'in yaptığı önemli katkılardan sonra logaritmik ortam süzgeçlerine ilgi artmıştır (Frey D. R., 1993a).

Logaritmik ortam süzgeçleri akım modlu olması nedeniyle çalışma esnasında birçok kolaylık sağlamaktadır. Bu çalışmanın sağladığı avantajlar nedeniyle logaritmik ortamda yapılması tercih edilmiştir. Çok yüksek frekans uygulamaları için alçak geçiren süzgeç tasarlanmıştır. Literatürdeki çalışmalar incelendiğinde yapılan Chebyshev alçak geçiren süzgeç tasarımının yüksek frekanslarda çalışmasından ötürü önemli bir boşluğu doldurduğu görülmektedir. Perry ve Roberts tarafından yapılan çalışmada blok yapılar kullanılarak LC ladder devre sentez yöntemi kullanılmıştır. Bu devre düşük frekanslarda çalışmaktadır (Perry ve Roberts, 1995). Xu ve El-Masry'nin çalışmasında IFLF (geri bildirim ters takip) topolojisi tekniğiyle çalışma noktası için negatif geri bildirim kullanılmaktadır. Tasarımda CMOS teknolojisi tercih edilmiştir (Xu ve El-Masry, 2004). Bir diğer çalışmada ise yüksek dereceli ladder süzgeçlerinin frekans cevabındaki ideal olmayan transistörlerin etkileri araştırılmıştır. Ladder sentez yöntemi kullanılarak yedinci dereceden Chebyshev alçak geçiren süzgeç tasarlanarak frekans cevabı gözlenmiştir (Leung ve Roberts, 2000). Punzenberger tarafından yapılan çalışmada ise BiCMOS teknolojisiyle integratör bloklar kullanılarak tasarım yapılmıştır (Punzenberger, 1997). Literatürdeki tüm çalışmalar incelendiğinde akım modlu olması, düşük güç tüketimi, kesim frekansının ayarlanabilir olması çalışmanın avantajlarını göstermektedir. Tasarlanan dördüncü derece AB sınıfı Chebyshev alçak geçiren süzgeç durum uzay sentez metodu kullanılarak yapılmıştır. Teorik bilgilerin doğruluğu desteklemesi amacıyla Pspice programı kullanılmıştır. Tasarımda ideal ve AT&T CBIC-R transistör tercih edilmiştir.

2.ÖNCEKİ ÇALIŞMALAR

Süzgeçler, belirli frekanslarda çalışan ya da durduran elektronik devrelerdir. Elektronik sistemlerde çok önemli yere sahiptirler. İlk kez filtre teorisi elektrik dalga filtresinin keşfedilmesiyle Amerika'da Cambell, Almanya'da Wagner tarafından ortaya çıkmıştır (Jhonson, 1976). Filtre teorisi, klasik ve modern filtre teori olarak iki bölümden oluşur. Klasik filtre teorisi 1920'de Cambell, Zobel ve arkadaşlarıyla yaptıkları çalışmalar neticesinde geliştirilmiştir. 1930'da ise Cauer, Darlington ve arkadaşları klasik süzgeç teorisine göre daha iyi sonuçlar elde edilen modern süzgeç teorisini ortaya koymuşlardır (Jhonson, 1976).

Tasarlanan ilk süzgeç devresinde pasif elemanlar kullanılmıştır. Bu devreler yüksek frekansta çok iyi çalışmasına rağmen 1Khz'in altında frekanslarda boyut ve maliyet nedeniyle uygulama alanlarında kullanılmasının zor olduğu fark edilmiştir (Sedra ve Smith, 1998).

Pasif eleman kullanılan süzgeçler elektronik olarak ayarlanamaması ve sıcaklığın oluşturduğu negatif etkiler nedeniyle araştırmacıları yeni arayışlara yönlendirmiştir (Baki, 2001).

Bu sorunların üstesinden gelebilmek için aktif devre elemanları kullanılarak aktif filtre tasarımları yapılmıştır. Aktif filtreler, devre güvenilirliği, düşük maliyet, boyutun küçülmesi, ağırlığın azalması, birden fazla gerilim kazancı, daha fazla transfer fonksiyonunu gerçekleme ve daha basit tasarım nedeniyle pasif filtrelere üstünlük sağlamaktadır.

1930-1950 yılları arasında aktif filtre teorisinin ortaya atılmasından sonra fabrikasyon teknolojisinde önemli gelişmeler görülmüştür. 1947 yılında Bell laboratuvarlarında transistörün icat edilmesi, bilgisayarın geliştirilmiş olması bu duruma verilebilecek en güzel örneklerdendir.

Op-amp entegre devresinin 1960 yılında ortaya konulması aktif süzgeç devrelerindeki çalışmalara hız kazandırmıştır. 1970 yılında aktif devre elemanları kullanılarak, aktif devre elemanlarının kullanılmasıyla entegre edilebilen analog sürekli zamanlı filtreler tasarlanmıştır. Yaşanan tüm gelişmeler analog süzgeçlerin popülerliğinin artmasına neden olmuştur. Logaritmik ortam süzgeçlerinin bu gelişmeler sayesinde analog filtre ailesine katılmasıyla bu konudaki çalışmaları arttırmıştır. Literatürde, Translineer süzgeçler, ELIN (Externally Lineer Internally Nonlineer) süzgeçler olarak bilinen logaritmik ortam süzgeçlerinin tercih edilme nedenleri; geniş dinamik çalışma aralığı, yüksek frekans uygulamaları, bant genişliklerinin basitçe ayarlanabilmesi ve en önemlileri düşük güç tüketimi ve düşük voltaj ile çalışabilmeleridir. Logaritmik ortam süzgeçleri sadece transistör ve kapasitör kullanımıyla diğer filtre uygulamalarına göre avantaj sağlamaktadır.

İlk olarak 1979 yılında sunulan logaritmik ortam süzgeçleri Adams tarafından sunulmuştur (Adams, 1979). "Logaritmik Ortam Filtreleri" tanımlaması ilk kez Adams tarafından kullanılmıştır. Tasarlanan ilk logaritmik ortam süzgeci, ileri yönde kutuplanmış diyotlarla gerçeklenerek log ve anti-log kullanılan bir alçak geçiren süzgeçtir.

1990 yılında Tsividis tarafından "sıkıştırma" yapısı kullanılmıştır (Tsividis ve Gopinathan, 1990). Aynı dönemde Seevinck akım modlu "sıkıştırma" yapıyı kullanmıştır (Seevinck, 1990). 1993 yılı bu çalışmalar için kırılma noktası olmuştur. Frey logaritmik ortam sentezinin durum-uzay metoduyla gerçekleştirilebildiğini göstererek bu alanda çok önemli bir çalışma yapmıştır. Bu yöntemde transistörün I-V grafiği direkt olarak logaritmik ortam süzgeçlerini gerçekleştirmek için durum-uzayı lineer diferansiyel denklemlerinin eşleşmesiyle kullanılmaktadır. Yapılan çalışmada Frey, durum-uzay sentez yönteminin logaritmik ortam süzgeçlerinin tasarlanmasında kullanabileceğini göstermiştir (Frey D. R., 1993) Yapılan bu çalışma birçok araştırmacının bu yapılarla ilgilenmesine neden olmuştur. Durum uzay sentez metodu kullanılarak logaritmik ortamda yapılan süzgeç tasarımlarıyla literatürde önemli çalışmalar içinde yer almaktadır (Kırcay, 2007).

Perry ve Roberts ilk deneysel sonuçları yayınlamıştır (Perry ve Roberts, 1995).Ngammil logaritmik ortam devrelerinde MOSFET transistörün subthreshold bölgesinde çalışmalar yaparak literatüre katkı sağlamıştır (Ngarmnil ve ark., 1995). 1. Derece süzgeç blok yapıları kullanılarak bant geçiren süzgeç yapısı tasarlanmıştır (Edwards ve Cauwenberghs, 2000). Kullanılan devre elemanları azaltılarak yeni tasarımlar gerçeklenmiştir. Böylelikle maliyet azaltılmıştır (Tola A. T., 2000).

1996 yılında BJT kullanılarak tasarım yapılmaya başlanmıştır. Süzgeç devrelerinde FET elemanlarıyla yeni tasarım geliştirilmiştir (Eskiyerli ve ark. 1996) . Alçak geçiren süzgeç tasarımı başka bir çalışmada MOSFET kullanımıyla gerçekleştirilmiştir (Yu ve ark. 2000).

Logaritmik ortamda durum uzay ve işaret akış diyagramı olmak üzere iki tane sentez yöntemi kullanılmıştır. Logaritmik ortam süzgeçlerinde işaret akış diyagramı değişik dereceler ve farklı yaklaşımlarla birçok süzgeç tasarlanmıştır. Durum uzay sentez yöntemini osilatör devrelerinde de kullanılarak literatüre katkıda sağlanmıştır (Kırcay, 2007). Yapılan çalışmalar neticesinde yüksek dereceden süzgeç tasarımlarında pasif elemanların logaritmik ortam benzetimi, logaritmik tabanlı süzgeçlerde kullanılmıştır.

Birçok devre tasarımında MHz'den GHz'e kadar logaritmik ortam filtrelerinin programlanabildiğine literatürde rastlamak mümkündür (Frey ve ark., 1996b,1997;2000).

"Translineeer Filtre" terimi literatüre Mulder ve arkadaşları tarafından 1997 yılında kazandırılmıştır. Gilbert tarafından 1968 yılında ilk translineer devreler akım yükseltici ve çarpıcı olarak tasarlanmıştır. İlerleyen yıllarda Gilbert bu devre yapıları için bir formülasyon geliştirmiştir. Translineer devreler osilatör tasarımlarında da tercih edilmiştir (Pookaiyaudom ve Mahattanakul, 1995).

R, L,C devre elemanlarının kullanımıyla pasif filtreler tasarlamak mümkündür. Süzgeç tasarımında op-amp, OTA, gibi elemanlar tercih edilirse aktif süzgeç tasarlanmış olur. Bu koşullar göz önünde bulundurulduğunda translineer süzgeçler aktif süzgeç olarak düşünülmektedir (Tola A. T., 1999). Son yıllarda akım modlu devreler geniş çalışma aralığı, düşük gerilim, geniş bant genişliği, sade devre yapıları gibi avantajlar nedeniyle daha fazla tercih edilmektedirler. Akım modlu devreler gerilim modlu devrelere göre transfer fonksiyonlarının daha az karmaşık olması nedeniyle daha kolay bir şekilde tasarlanması mümkündür. Düğüm geriliminin daha küçük olması çalışılan voltaj değerinin daha küçük olmasını sağlar. Böylelikle avantajları olması nedeniyle gerilim modluya göre daha çok tercih edilmektedir. Yüksek frekans ve düşük voltaj talep edilen analog devre uygulamalarında da akım modlu devreler kullanılır.

Gerilim modlu devrelerin de tıpkı akım modlular gibi birçok avantajı bulunmaktadır. Devrelerin güvenilirliği ve tasarımının basit olması ilk akla gelen avantajları arasındadır. Bu sebepten kullanılan birçok sistemde gerilim sinyalleri tercih edilir. Logaritmik ortamda devre tasarımları, düşük güç tüketimi, hızı gibi özelliklerinden ötürü ön planda olmasına neden olmaktadır. (Roberts & Leung, 2001) Filtre tasarımlarında çalışma aralığının geniş olması uygulama alanlarında avantaj sağlamaktadır. Bu yüzden kapasitör alanının küçültülmesi, güç tüketiminin azaltılması gerekmektedir. Ayrıca güç tüketiminin düşük olması entegre devre yapılarının da küçültmesinden ötürü avantaj sağlamaktadır. Logaritmik ortamda düşük gerilimin kullanılmasıyla güç tüketimi azalacaktadır. Bu avantajlardan ötürü logaritmik tabanlı süzgeç tasarım yöntemleri kullanılarak akım modlu devrelerin güç tüketimi azaltılarak daha geniş çalışma aralığına ulaşması sağlanır (Krishnapura, 2000).

Logaritmik ortamda süzgeç tasarlarken sinyal sisteme girdikten sonra sıkıştırılır akabinde süzgeçte işlenir. Daha sonra genişletilir. Bütün bu işlemler düşük voltaj kullanılarak düşük güç tüketimine sebep olur. Sisteme lineer olarak giren sinyal işlendikten sonra lineer olarak ortama aktarılır. Bu da logaritmik tabanlı süzgeçlerin temel özelliğini yansıtmaktadır.

Bir diğer önemli husus ise devrede bulunan BJT'lerin base akım kaynaklarının değiştirilmesiyle kesim frekansı, kazanç gibi özellikler değiştirilebilmektedir. Logaritmik tabanlı süzgeçler transistörün lineer olmayan özelliğini kullanırken, istenmeyen etkiler oluşmasına ve bunların da beklenmedik frekans cevaplarına neden olmaktadır.

Literatür incelendiğinde logaritmik tabanlı süzgeçler A-sınıfı ve AB-sınıfı olarak çalışmalar bulunmaktadır. Bu konuda Frey (1996) tarafından A-sınıfında önemli çalışmalar yapılmıştır. İlerleyen yıllarda A-sınıfındaki dezavantajlardan ötürü AB-sınıfında yapılan çalışmalar artmıştır. Logaritmik tabanlı süzgeç yöntemlerinin Frey ve Tola (1999) tarafından sistematik olarak verilen çalışmalar en önemlileri arasında yer almaktadır. Kırçay ve Çam (2008) bu konuda literatüre önemli katkılar sağlamıştır. Ayrıca yüksek dereceli süzgeçlerin tasarımında rahatlık sağlayan farklı yöntemler de bulunmaktadır. Bu bağlamda linner olmayan devre elemanları lineer ortamda elemanlarına dönüşümü gerçekleştirlimiştir (Feştila ve ark., 2007).

Bir diğer önemli çalışma ise logaritmik tabanlı eliptik süzgeç devresinin sinyal akış diyagramı metoduyla tasarlanmasıdır (Psychalinos and Vlassis, 2002). Kullanılan bir başka sentez yönteminde ise exponansiyel hücreler (E-cells) yardımıyla pasif elemanlar kullanılmıştır (Kontogiannopoulos ve Psychalinos, 2005) .

Bu çalışmalar dışında Gm-C bloklarına logaritmik tabanlı süzgeç sentez metodu da geliştirilmiştir (Mahattanakul ve Toumazou, 1997). Ayrıca Psychalinos tarafında pasif elemanların dalga değişkenlerine eşleştirmesiyle logaritmik ortamda eşdeğer devre tasarımı yapılmıştır.

3. MATERYAL ve YÖNTEM

3.1. Materyal

3.1.1. Süzgeçler

Süzgeçler, bir sinyali belirli oranda geçiren, belirli oranda az veya çok zayıflatarak durduran elektrik devresi olarak ifade edilebilir. Bir diğer şekilde ifade edecek olursak, MOS ve BJT gibi elemanların ya da op-amp, OTA, akım taşıyıcı gibi blokların kullanıldığı devreler de süzgeç olarak adlandırılır.

Süzgeçlerin uygulama alanları çok geniştir. Haberleşme teknolojileri, uydu, telefon, radyo, Wi-Fi gibi sistemlerde süzgeçler kullanılmaktadır. Kullanılan bu alanlardaki devre yapılarına bakacak olursak; elektrik sinyali üzerinde oluşan istenmeyen işaretleri süzmek, bazı tercih edilen frekansları birbirinden ayırmak, rezonans oluşturma ve kaçınmada, elektrik sinyalini kısıtlamada kullanılır.

Literatürde bulunan süzgeç türleri aynı amaca hizmet etmesine rağmen yapısal farklılıklarıyla birbirlerine üstünlük sağlamaktadırlar. Örneğin işlenen sinyalin elektronik olarak ayarlanabilmesi, tasarımın basitliği, kullanılan devre elemanları, gibi özellikler sınıflandırma önemli rol oynamaktadır.

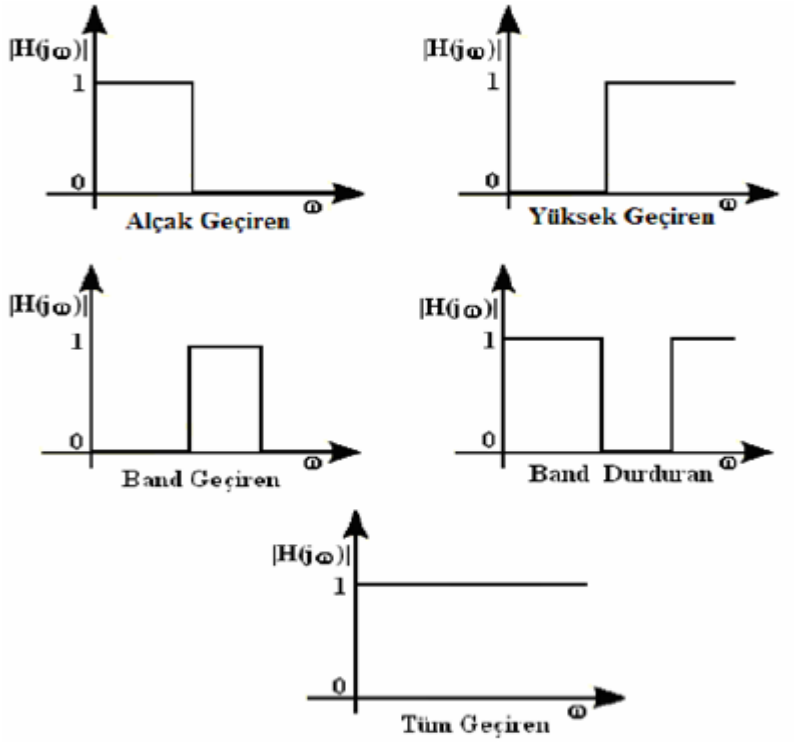
Süzgeçleri akım modlu devreler ve gerilim modlu devreler olarak temel iki başlığa ayırmak mümkündür. Ayrıca akım ve gerilim modunun beraber yer aldığı devreler de bulunmaktadır. Çalışmalar incelendiğinde akım modlu sistemlerin tercih edilme oranının daha yüksek olduğu görülmektedir. Daha geniş çalışma aralığı, daha basit ve anlaşılır devre şemaları gibi başlıca özellikler akım modlu yapıları ön plana çıkarmaktadır (Wilson, 1989) (Roberts ve Sedra, 1989) (Ferri ve Guerrini, 2010). Elektronik ayarlanabilirlik devre tasarımında önemli bir özellik olmasına karşın literatürde yer alan bazı çalışmalar elektronik ayarlanabilme özelliğine sahip değildir (Chang, 1993) (Yuce ve Minaei, 2008) (Minaei ve Turkoz, 2004).

Genel olarak süzgeç tasarımında kolaylık nedeniyle birinci dereceden bloklar kullanılmaktadır. Bu şekilde düşünülerek birçok devre tasarlanmıştır (Arslanalp ve Yüce, 2009) (Pandey ve Paul, 2004). Bu yapılardan haberleşme sistemlerinde tüm geçiren süzgeç yapıları en çok kullanılan devrelerdir. Devre yapıları incelendiğinde kullanılan elemanların sayısının fazlalığı, aşırı güç tüketimi gibi özellikler büyük dezavantajlar oluşturmaktadır. Entegre içerisinde de bazı elemanların kullanılması zorluk yaratmaktadır. Bunlardan iki ucu farklı düğümlere bağlı olan kondansatör ve direnç hem kapladığı yer hem de tükettiği güç nedeniyle süzgeç tasarımlarında kullanılmasından kaçınılmaktadır. Fakat literatürde direnç kullanımına birçok tasarımda ter verilmiştir (Toker ve ark., 2001). Buna karşın direnç elamanının kullanılmadığı çalışmalar da yer almaktadır (Keskin ve ark., 2008).

3.1.2. Süzgeç türleri

Süzgeç türlerine bakıldığında sinyalin iletildiği veya zayıflatıldığı frekans bölgesine göre sınıflandırılır. Tek tek bakılacak olursa alçak geçiren, yüksek geçiren, tüm geçiren, bant durduran, bant geçiren olarak beş ayrı bölümden oluşur. Bu süzgeç türlerine ait frekans cevapları Şekil 3.1.' de yer almaktadır.

Süzgecin giriş sinyalini ilettiği banda iletim bandı, sinyali iletmeyip kısıtladığı banda durdurma bandı olarak söylenir. Şekil 3.1.'deki frekans cevabına bakarsak iki tip bant bölgesi bulunmaktadır. Bant bölgelerine bakılarak hangi bölgede iletip hangi bölgede durdurduğu görülmektedir. Frekans cevapları incelendiğinde iletim bandından durdurma bandına geçerken keskin geçişler söz konusudur. Fakat gerçek tasarımlarda bu kadar keskin geçişler görülmemektedir. Bu geçişlerin olduğu iletim bandıyla durdurma bandı arasındaki bölge geçiş bandı olarak adlandırılır. İletim bandıyla geçiş bandı ayrıldığı nokta iletim frekansı, geçiş bandıyla durdurma bandını ayıran frekans durdurma bandı olarak görülmektedir.



Şekil 3.1. Süzgeç Türlerinin Frekans Cevabı

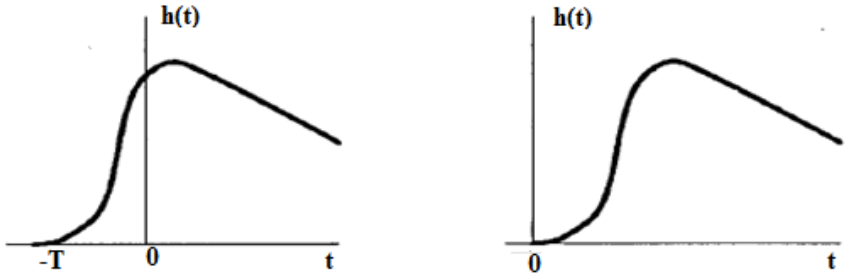
3.1.3. Süzgeç tasarım koşulları

Süzgeç tasarımı yapılırken dikkat edilmesi gereken koşullar bulunmaktadır. Daha önceden bahsedildiği gibi süzgecin ideal ve gerçek ortamdaki frekans cevapları farklı olmaktadır. Bu farkı minimize etmemiz süzgecin performansını arttırmaktadır. Bu nedenle nedensellik, rasyonellik ve kararlılık iyi analiz edilmelidir (Deliyannis ve ark., 1999).

3.1.3.1. Nedensellik

Bir sistemin çıkış cevabı geçmiş ve şimdiki zamandaki giriş sinyallerine bağlı ise nedensel sistem olarak adlandırılır. Dolayısıyla gelecekteki giriş işaretlerinin sistem üzerinde etkisi bulunmamaktadır. Analog sistemlerde nedensellik en gerekli koşullar arasında yer alır. Bu durumun araştırılması için girişe uygulanan sinyalin

darbe işaretine verdiği çıkış sinyali incelenir. Şekil 3.2.'de bu cevap açıkça görülmektedir.



Şekil 3.2. a) Nedensel olmayan sistem darbe cevabı b) Nedensel sistem darbe cevabı

Nedensel olmayan sistemin gerçeklenmesi söz konusu değilken nedensel sistemi gerçekleştirmek mümkündür.

3.1.3.2. Rasyonellik

Süzgeç türlerinin analizinde rasyonellik önemli bir özelliktir. Süzgeç fonksiyonlarına bakıldığında transfer fonksiyonu iki polinomun birbirine oranı olarak görülmektedir. Rasyonellik ise laplace ortamında iki polinomun birbirine oranı olduğu düşünülürse böylelikle süzgeç devrelerini rasyonel olduğu açıkça görülmektedir.

3.1.3.3. Kararlılık

Kararlılık en basit şekliyle sistemin her ortamda aynı cevabı vermesidir. Bir sistem tasarlanırken kararlı olması beklenir. Sistemin kararlılığı transfer fonksiyonunda paydaya bakılarak söylenebilmektir. Transfer fonksiyonundaki kutuplar sanal eksen üzerinde tek kutuplu olması ayrıca kutup sayısının sıfırdan büyük olmasıdır. Kararlılık için bakılması gereken bir diğer nokta ise pay polinomunun derecesinin paydadan küçük veya eşit olmasıdır. Bu koşulları sağlayan bir sistem kararlı olduğu düşünülmektedir.

3.1.4. Süzgeç yaklaşımları

Süzgeç tasarımı yapışırken dikkat edilmesi gereken en önemli nokta yaklaşım probleminin çözümüdür. Bir süzgeçte, iletim ve durdurma bantlarındaki frekans cevabının tolere edilebilecek şekilde kalmasını sağlayan fonksiyonların elde edilmesine süzgeç yaklaşımı denir. Buradaki temel görev çıkışın ideal karakteristiğine en yakın cevabın elde edilmesini sağlamaktır.

Süzgeç tasarımı yapılırken öncelikle yaklaşımın belirlenmesi gerekmektedir. Süzgeç yaklaşımı belirlendikten sonra karakteristik yaklaşık olarak bulunur (Deliyannis ve ark., 1999). Süzgeç tasarımı yapılırken kullanılan en yaygın metotlardan Butterworth yaklaşımı, Chebyshev yaklaşımı, Ters Chebyshev yaklaşımı, Eliptik yaklaşım, Bessel yaklaşım olduğu söylenebilir.

3.1.4.1. Butterworth süzgeç yaklaşımları

Süzgeç tasarımında en kolay yaklaşım Butterworth yaklaşımı olarak bilinir. 1930 yılında Stephen Butterworth ve arkadaşı "On The Theory Of Filter Amplifiers" çalışmasında Butterworth süzgeci açıklamıştır. Tasarlanan Butterworth süzgecin, istenen ve istenmeyen frekansların aynı titizlikle işlem görülmesi gerektiği fikrini dile getirmiştir. Bu koşullarda ideal süzgeç gerçeklemesi mümkün değildir. Ancak Butterworth kullanılan uygun devre elemanlarıyla ideale yakın bir performans göstermiştir (Sedra ve Smith, 1998). Butterworth süzgeçlerde iletim bölgesinde bozulma yaşanmaz. N. derece süzgecin genlik cevabı Denklem 3.1'de verilmiştir.

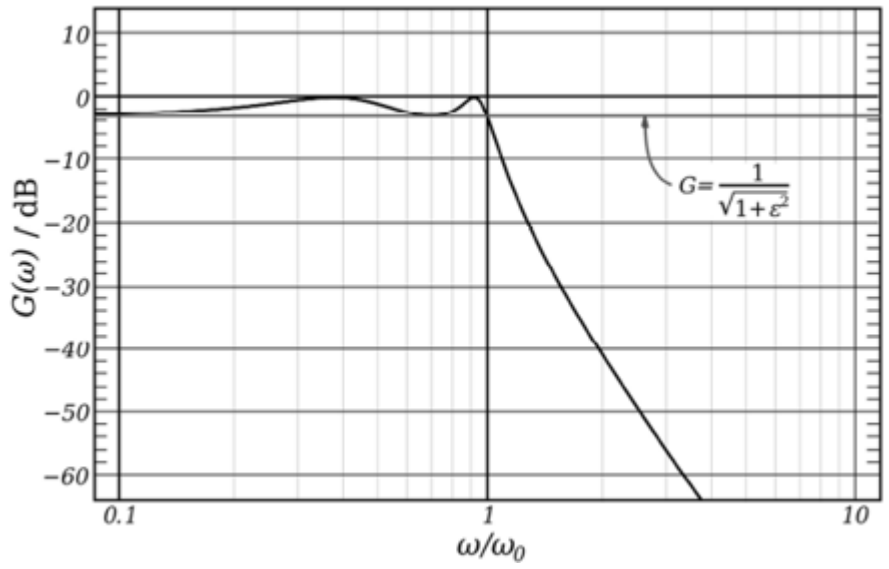
$$|F(j\omega)| = \frac{1}{\sqrt{1+\varepsilon^2\left(\frac{\omega}{\omega_p}\right)^{2N}}} \tag{3.1}$$

$$\varepsilon = \sqrt{10^{Amax/10} - 1} \tag{3.2}$$

Denklem 3.1 incelenecek olursa ε giriş sinyalinin maksimum değerine bağlı olarak görülmektedir. Bu ifade Denklem 3.2' de görülmektedir. Denklemdeki diğer değişkenler ise ω_p iletim frekansı, ω_s durdurma frekansı, A_{max} giriş işaretinin en yüksek değeri olarak adlandırılır. Butterworth filtre tasarımı yaparken bu değişkenlerin bilinmesiyle N süzgeç derecesi hesaplanır. N büyüdükçe gerçek süzgeç cevabı ideale yaklaşmaktadır.

3.1.4.2. Chebyshev süzgeç yaklaşımları

İlk kez 1889 yılında bir matematikçi tarafından ortaya atılan yaklaşımdır. Chebyshev yaklaşımı tasarlanan süzgecin frekans cevabının iletim bandında, dalgalanma bulunmaktadır. Diğer yaklaşım türlerinde bu dalgalanmalar söz konusu değildir.



Şekil 3.3. Chebyshev süzgece ait genlik cevabı.

Chebyshev yaklaşımları Tıp-I ve Tıp-II olmak üzere iki farklı çeşidi bulunmaktadır. Tıp-I Chebyshev süzgeç yaklaşımı Tıp-II 'ye göre kullanımı daha fazladır. Bu süzgeç tipinde dereceye göre ripple oluşmaktadır. Fonksiyon olarak gösterecek olursak;

$$|F(j\omega)| = \frac{1}{\sqrt{1+\varepsilon_c^2 C_N^2(\omega)}} \quad (3.3)$$

İletim bandında ise dalgacık sayısı Denklem 3.4'te görüldüğü gibidir.

N çift ise dalgacık sayısı $= \frac{N}{2}$ (3.4)

N tek ise $= \frac{N+1}{2}$ (3.5)

İletim bandındaki maksimum genişlik verilirse Denklemi ise 3.6' te verilmiştir.

$$A_{max} = 20\log_{(\omega=1)}\left(\frac{1}{1+\varepsilon_c^2 C(\omega)_N^2}\right) \quad (3.6)$$

$$A_{max} = 20\log\left(\frac{1}{\sqrt{1+\varepsilon_c^2}}\right) \quad (3.7)$$

Denklem 3.8 kullanılarak süzgeç derecesi elde edilir.

$$A_{min} \leq 20\log_{(\omega=\omega_s)}\left(\frac{1}{1+\varepsilon_c^2 C(\omega)_N^2}\right) \quad (3.8)$$

Ayrıca Chebyshev süzgeç tasarımı yapılırken Denklem 3.9'deki katsayılar için Çizelge 3.1. kullanılarak tasarım yapmak mümkündür.

$$H(s) = \frac{a_0}{s^n + b_{n-1}s^{n-1} + \cdots b_1 s + b_0} \quad (3.9)$$

Çizelge 3.1. Normalize Edilmiş Alçak Geçiren 0.1dB Chebyshev Süzgeç Katsayılar

n	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
1	6,55222							
2	3,31329	2,37209						
3	1,63809	2,62953	1,93883					
4	0,82851	2,0255	2,6268	1,80377				
5	0,40951	1,43556	2,39696	2,77071	1,74396			
6	0,20713	0,90176	2,04784	2,77908	2,96575	1,71217		
7	0,10238	0,56179	1,48293	2,70514	3,16925	3,1835	1,69322	
8	0,05179	0,32645	1,06667	2,15932	3,41855	3,56485	3,41297	1,68104

Çizelge 3.2. Normalize Edilmiş Alçak Geçiren 0.5dB Chebyshev Süzgeç Katsayıları

n	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
1	2,86278							
2	1,5162	1,42562						
3	0,71569	1,5349	1,25291					
4	0,37905	1,02546	1,71687	1,19739				
5	0,17892	0,75252	1,30957	1,93737	1,17249			
6	0,09476	0,43237	1,17186	1,58976	2,17184	1,15918		
7	0,04473	0,28207	0,75565	1,6479	1,86941	2,41265	1,15122	
8	0,02369	0,15254	0,57356	1,14859	2,18402	2,14922	2,65675	1,14608

Çizelge 3.3. Normalize Edilmiş Alçak Geçiren 1dB Chebyshev Süzgeç Katsayıları

n	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
1	1,96523							
2	1,10251	1,09773						
3	0,49131	1,23841	0,98834					
4	0,27563	0,74262	1,45392	0,95281				
5	0,12283	0,58053	0,9744	1,68882	0,93682			
6	0,06891	0,30708	0,93935	1,20214	1,93083	0,92825		
7	0,03071	0,21367	0,54862	1,35754	1,42879	2,17608	0,92312	
8	0,01723	0,10734	0,44783	0,84682	1,8369	1,65516	2,42303	0,91981

Çizelge 3.4. Normalize Edilmiş Alçak Geçiren 2dB Chebyshev Süzgeç Katsayıları

n	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
1	1,30756							
2	0,82302	0,80382						
3	0,32689	1,02219	0,73782					
4	0,20577	0,5168	1,25648	0,71622				
5	0,08172	0,45935	0,69348	1,49954	0,70646			
6	0,05144	0,21027	0,77146	0,86701	1,74586	0,70123		
7	0,02042	0,16609	0,38251	1,14444	1,03922	1,99353	0,69789	
8	0,01286	0,07294	0,3587	0,59822	1,57958	1,211171	2,24225	0,69606

Çizelge 3.5. Normalize Edilmiş Alçak Geçiren 3dB Chebyshev Süzgeç Katsayıları

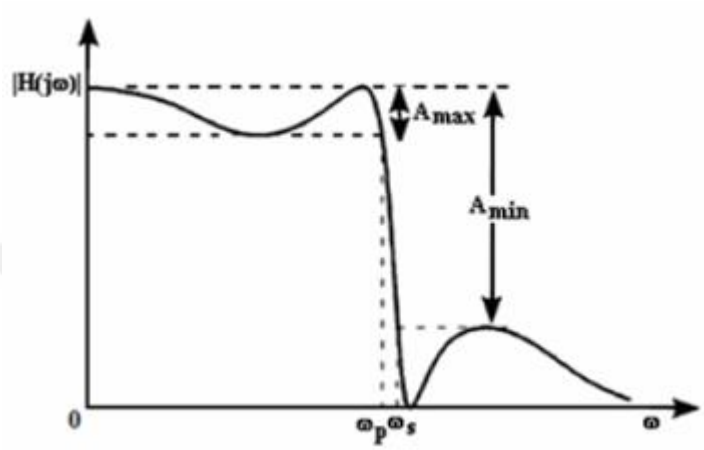
n	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
1	1,00238							
2	0,70795	0,6449						
3	0,25059	0,92835	0,59724					
4	0,17699	0,40477	1,16912	0,58158				
5	0,06264	0,40794	0,54886	1,41498	0,57443			
6	0,04425	0,16343	0,6991	0,69061	1,66285	0,5707		
7	0,01566	0,14615	0,30002	1,05184	0,83144	1,91155	0,56842	
8	0,01106	0,05648	0,32076	0,4719	1,4667	0,97195	2,16071	0,56695

3.1.4.3. Ters Chebyshev süzgeç yaklaşımları

Bu yaklaşımda Chebyshev süzgeç yaklaşımının iletim bandında gördüğümüz dalgalanmalara durdurma bandında rastlanmaktadır.

3.1.4.4. Eliptik süzgeç yaklaşımları

Bu yaklaşımda ise diğer yaklaşımlardan farklı olarak süzgecin derecesine bağlı iletim ve durdurma bandı dalgalanmalara rastlamak mümkündür. Şekil 3.4.' de Eliptik süzgece genlik cevabı görülmektedir (Deliyannis ve ark., 1999).



Şekil 3.4. Eliptik süzgece ait genlik cevabı.

3.1.4.5. Bessel süzgeç yaklaşımı

Bessel süzgeç yaklaşımı, aynı isimli matematiksel teoremi geliştiren alman matematikçi Friedrich Bessel'den almaktadır. Bu teoreme Bessel-Thomson teoremi de denmektedir. Bu matematiksel fonksiyonların süzgeç tasarımında nasıl kullanacağı Thomson tarafından ortaya konmuştur. İletim ve durdurma bandındaki geçişler diğer süzgeçlere göre daha yavaştır. Bessel süzgeç yapısı freakansın sıfır olduğu zamanlarda gecikme eğrisinin düzlüğünü maksimum düzeyde tutar. Faz ve kazanç eğrilerinde gecikmeler daha düz yapıdadır. En önemli özelliği ise maksimum düz grup gecikmesine sahip olmasıdır.

3.1.5. Logaritmik ortam devreleri

Kapasitörlü akım aynası devresi logaritmik ortam devrelerinin asıl çalışma mantığı olarak görülmektedir. Sentez yöntemi ve doğrusal olmayan devrelerin kullanılmasıyla doğrusal sistemlerin oluşması diğer devre yapılarından ayırmaktadır.

3.1.6. ELIN (Externally Lınear Internally Nonlıneaar) sistemler

Bir sistemde devre tasarımı yapılırken doğrusallığa dikkat edilmelidir. Tasarlanan sistem doğrusal ise gelecekte çalışma şekilleri ve buna yönelik yapılacak tahminlerden ötürü avantaj sağlamaktadır. Fakat bazı devre elemanları doğrusal yapıda değildir. Elektronik sistemlerde sıkılıkla gördüğümüz transistör ve işlemsel yükselteçler doğrusal yapıda olmayan elemanlardır. Sistemlerin doğrusal olması istenirken devre elemanlarının doğrusal olmaması yapılan çalışmalarda bu elemanları (transistör, işlemsel yükselteç) kullanarak doğrusal sistemler tasarlamaya zorlamıştır (Tsividis Y. P., 1998). Bu tasarımlar yapılırken farklı yaklaşım yöntemleri kullanılmıştır. Bunlardan ilki bütün devre elemanlarının tek tek doğrusallaştırılmasıyla yapılmıştır. Ancak devre eleman sayısının fazla olduğu yapılarda bu çok ciddi bir soruna dönüşmüştür. Zaman kaybı ve emek açısından oldukça dezavantajlı bir yaklaşım yöntemi olmuştur.

Bu konuyla ilgili 1979 yılında Adams tarafından farklı bir yaklaşımla doğrusal olmayan elemanların karakteristiği değiştirilmeden giriş - çıkış arasındaki doğrusal ilişki korunur. Giriş sinyali doğrusal olmayan bir fonksiyona uygulanır. Sisteme aktarılan sinyal doğrusal karakteristiğe sahip olmayan elamanların kullanıldığı sistemde işlem görür. Sistemin çıkışında girişteki fonksiyonunun tersi uygulandıktan sonra çıkış işareti elde edilir (Tsividis ve Gopinathan, 1990) (Tsividis Y. P., 1998). Bu bağlamda sistemin doğrusallığı sağlanmış olur. Bu yöntemle "Doğrusal Davranışlı Doğrusal Olmayan (ELIN)" devre edilmiş olur. Bu devrenin Şekil 3.5.'deki gibidir.



Şekil 3.5. ELIN devre yapısı

ELIN devreler incelendiğinde doğrusal olmayan elemanların kullanıldığı logaritmik ortam süzgeç devreleri bulunmaktadır (Frey D. R., 1993). Logaritmik ortam süzgeçlerinin yanı sıra MOS gibi karakteristiği ideal olmayan devre elemanları

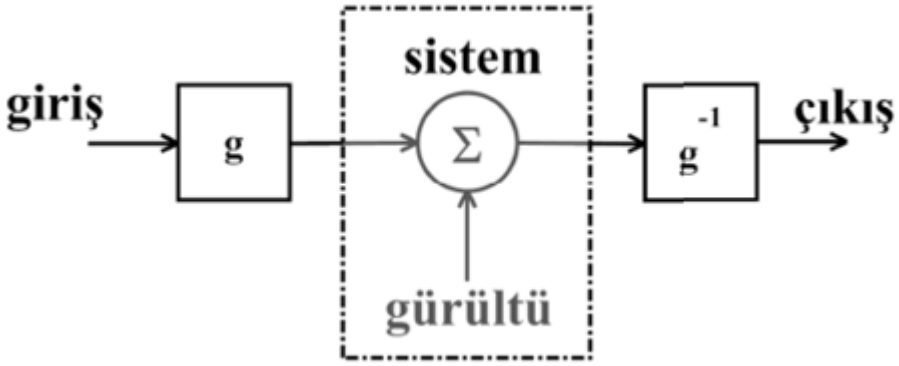
kullanıldığı karekök ortam devreleri, anlık genlik uygunlaştırmalı süzgeç devreleri, zarfsal genlik uygunlaştırmalı ve anahtarlamalı kapasitörlü süzgeç devreleri de ELIN süzgeçler olarak örnek verilebilir.

3.1.7. Genlik uygunlaştırma (companding) tekniği

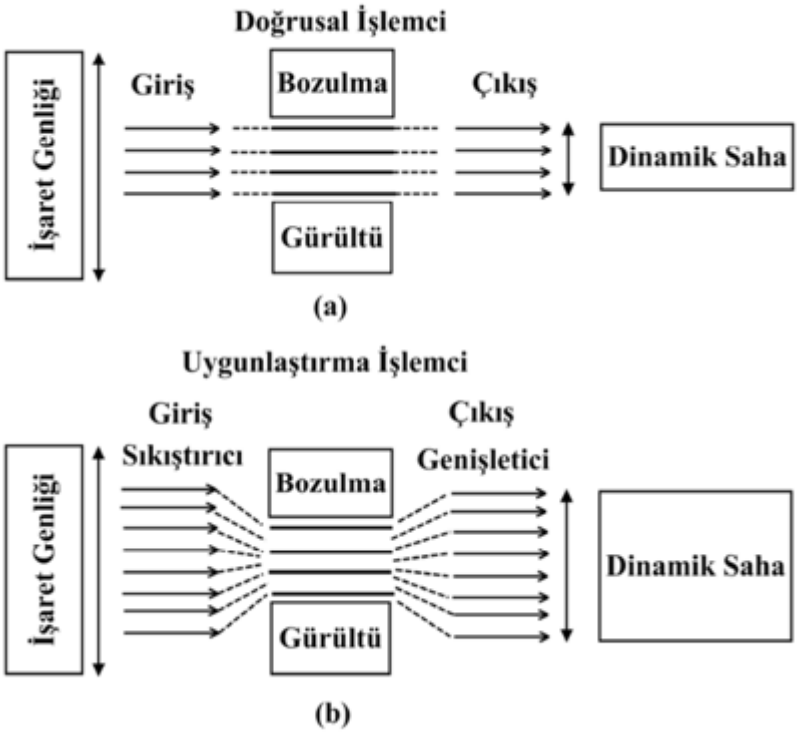
Günümüzde güç tüketimi düşünüldüğünde "Genlik Uygunlaştırma Tekniği" dinamik giriş aralığı yüksek süzgeçler tasarlamak için kullanılan bir yöntemdir (Tsividis ve Gopinathan, 1990).

Bu teknikte sistemde işlenen sinyaller gürültülere maruz kalmaması ve sisteme zarar vermemesi hedeflenir. Kelime anlamına bakacak olursak ingilizce sıkıştırma ve genişletme anlamına gelen sözcüklerin birleşiminden (ex-pandıng) oluşur.

Girişe uygulanan sinyaldeki küçük işaretler büyütülüp, sisteme zarar verenler ise küçültülür. Kullanılan teknikte sinyale giriş ve çıkışta uygulanan fonksiyonlar Şekil 3.6.'da , kazanç fonksiyonlarının etkileri ve bunların doğrusal sistemle kıyaslanması Şekil 3.7.'de açıkça görülmektedir. (Krishnapura, 2000)



Şekil 3.6. Genlik uygunlaştırma tekniği

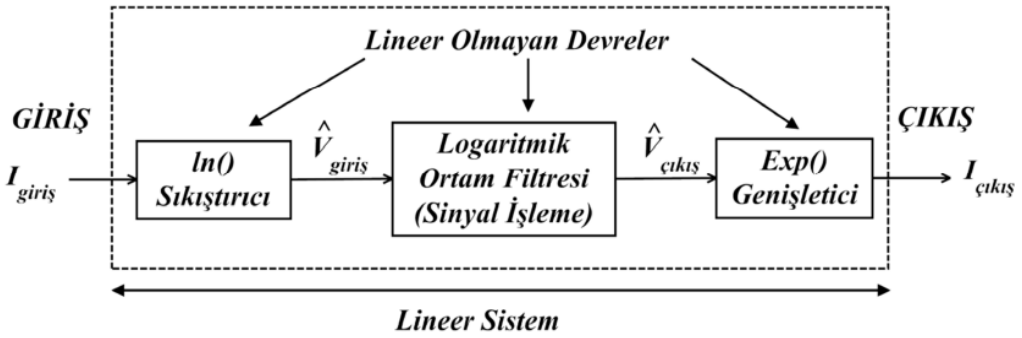


Şekil 3.7. Dinamik çalışma aralığı a) Doğrusal sistem b) Uygunlaştırılmış sistem

Şekil 3.7.'ye bakacak olursak sinyalin bozulma ve gürültü seviyeleri bulunur. Uygulanan sinyal sistemdeki seviyelerin maksimum seviyenin üstü ve minimum seviyenin altında bulunabilir. Fakat işaret bu sınırların dışında kalırsa işlem yapılamamaktadır. Bu sebeple Şekil 3.6.'da görüldüğü üzere sinyale, girişte uygulanan fonksiyon sıkıştırma işlemi, çıkışta tersi işlem olan genişletme uygulanmaktadır. Asıl önemli nokta sinyal sınır değerin altında veya üstünde ise uygunlaştırma tekniği kullanılmaktadır. Bu işlemlerden sonra çıkış sinyali eski yapısına geri dönmektedir. Böylelikle işlenen işaretin sayısı ve dinamik giriş aralığı artmaktadır.

Genlik uygunlaştırmada "Anlık Genlik Uygunlaştırma" tekniği ve "Zarfsal Genlik Uygunlaştırma" tekniği gibi yöntemler bulunmaktadır (Tsividis ve Gopinathan, 1990).

Logaritmik tabanlı süzgeçlerde genlik uygunlaştırma tekniği Şekil 3.8.'de gösterilmiştir. Şekilden de görülebileceği gibi sıkıştırma fonksiyonu "logaritma" iken, genişletme fonksiyonu ise tersi olan üssel fonksiyonu olarak kullanılır.

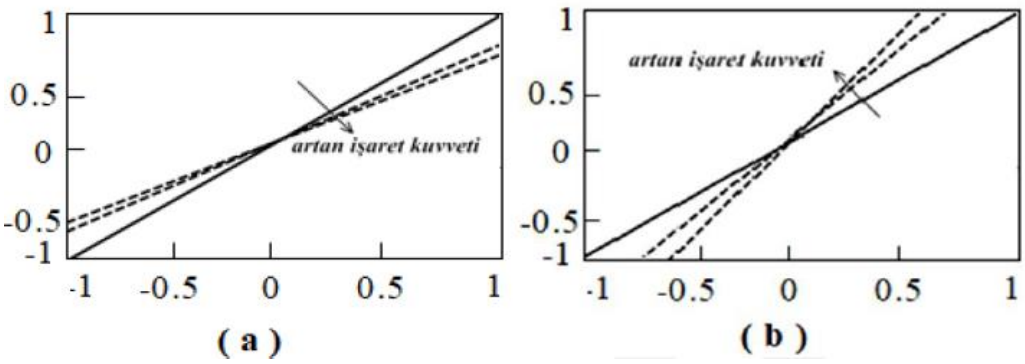


Şekil 3.8. Logaritmik ortamda genlik uygunlaştırma

3.1.7.1. Zarfsal genlik uygunlaştırma (syllabic companding) tekniği

Bu teknik ilk kez 1990 yılında ortaya atılmıştır (Tsividis ve Gopinathan, 1990). Zarfsal genlik uygunlaştırma tekniğinde genlik uygunlaştırma tekniğinde olduğu gibi girişte sinyale sıkıştırma çıkışta genişletme işlemi uygulanır. Ayrıca bu teknikte kazanç fonksiyonu bulunmaktadır. Kazanç fonksiyonunun girişteki sinyalin değeri artarken eğimi azalır, çıkışta ise tersi olarak sinyalin değeri artarken eğim artmaktadır. Özetle girişteki sinyalin ortalama değerine göre sıkıştırma ve genişletme işlemi kontrollü olarak belirlenir. Kazanç fonksiyonları Şekil 3.9.'da gösterilmiştir.

Logaritmik tabanlı süzgeçlerde, A sınıfı ve AB sınıfı devreleri bazı durumlarda zarfsal genlik uygunlaştırmalı devreler arasında gösterilebilirler. Yani bu devrelerde giriş sinyalinin ortalama değerine göre kazanç fonksiyonunun eğimi değişmektedir (Frey D. R., 1999).

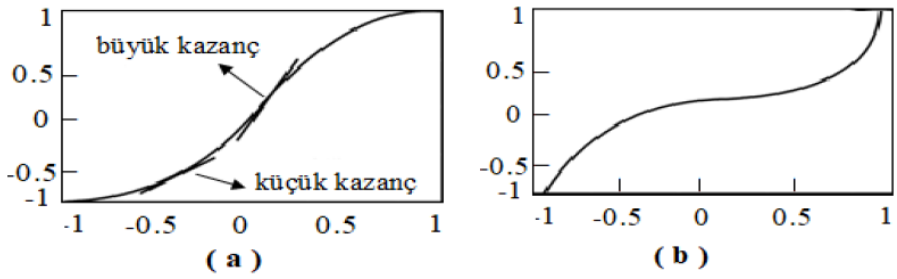


Şekil 3.9. a) Giriş için sıkıştırma b) Çıkış için genişletme kazanç fonksiyonları

Bu teknik genellikle ses kayıt sistemlerinde Dolby gürültüsünü azaltmak için kullanılır (Krishnapura, 2000).

3.1.7.2. Anlık genlik uygunlaştırma (instantaneous companding) tekniği

Bu teknikte zarfsal teknikten farklı olarak fonksiyonun eğimi anlık olarak değişmektedir. Yani giriş ve çıkıştaki sinyalin değeri sabit kalırken, bu değere göre fonksiyonun eğimi anlık değişmektedir. Bu eğim giriş kazanç fonksiyonunun büyüklüğüne göre tersi işlem yapmaktadır. Yani girişte işaret büyükse eğim küçük, küçükse eğim büyüktür. Bu tekniğin kazanç fonksiyonları Şekil 3.10.'da verilmiştir.



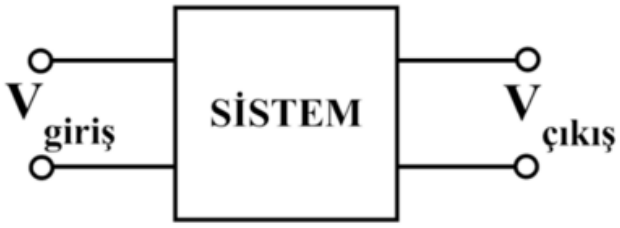
Şekil 3.10. a) Giriş için sıkıştırma b) Çıkış için genişletme kazanç fonksiyonlar

Bu yöntemde tıpkı genlik uygunlaştırma yöntemi gibi girişte sıkıştırma çıkışta genişletme işlemi uygulamaktadır.

3.1.8. Dinamik giriş aralığı

Bir sisteme uygulanabilecek en büyük sinyalin en küçük sinyale oranı dinamik giriş aralığını göstermektedir. Bir sistemin istenilen şekilde sonuç verebileceği maksimum ve minimum giriş değeri bulunmaktadır. Bu aralık dışında sinyal uygulanırsa sistemin çıkışında bozulmalar meydana gelebilir. Tasarlanan devrelerde dinamik giriş aralığının geniş olması tercih edilir. Bu özellikler devrede kullanılan elamanların özelliğine bağlıdır. Mesela sistemimizde, op-amp kullanacak olursak

dikkat etmemiz gereken en önemli husus sistemin girişine uygulanacak maksimum değer, op-ampın besleme kaynağı kaynağının değeri kadardır. Genel olarak devre sistemlerinde bir miktar gürültü sinyali bulunmaktadır. Girişe uygulayacağımız minimum sinyal gürültü işaretinden büyük olmalıdır. Eğer daha küçük olursa çıkışta istenilen sonuç elde edilemez. Dinamik giriş aralığının birimi dB olarak gösterilir.



Şekil 3.11. Dinamik giriş aralığı

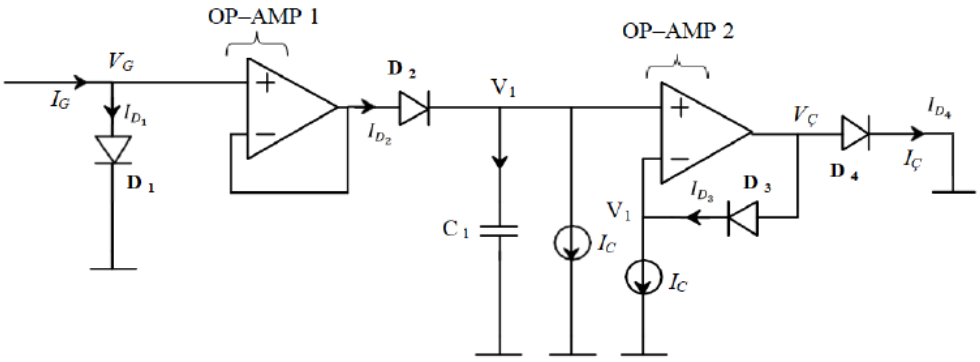
Dinamik giriş aralığının formülü Denklem 3.10'da gösterilmiştir.

$$\Delta R = \frac{Maksimum\ Giriş\ İşaret\ Seviyesi}{Mininum\ Giriş\ İşaret\ Seviyesi} \tag{3.10}$$

Sistemin dinamik giriş aralığının büyük olması büyük avantaj sağlamaktadır. Bun noktada genlik uygunlaştırma tekniği önem kazanmaktadır (Tsividis ve Gopinathan, 1990) .

3.1.9. Logaritmik ortama süzgeçleri

1979 yılında Adams tarafından ilk kez ortaya atılan logaritmik ortam süzgeçleri birçok avantajı sayesinde literatürde birçok kez yer almıştır. Birçok özelliğinin yanı sıra en dikkat çeken özelliği doğrusal olmayan bir ortamda ilenmesine rağmen doğrusal bir fonksiyonunun olmasıdır (Frey D. R., 1993). Tasarlanan ilk devresi Şekil 12.'de de görüleceği gibi direnç içermez ve alçak geçiren bir süzgeçtir.



Şekil 3.12. İlk logaritmik ortam süzgeci

Üç katmandan oluşan bu devre girişte giriş sinyalinin logaritması alınır, orta katmanda süzgeç işleminin gerçekleştiği doğrusal olmayan ortam, ve son olarak logaritma işleminin tersi olan üstel fonksiyon ve işlenmiş sinyali doğal ortama dönüştüren çıkış bölümüdür.

İlk süzgeç devresinde op-amp ve diyotlar ideal kabul edilerek giriş gerilimleri eşit, giriş akımı sıfırdır. Devredeki diyot denklemleri Denklem 3.11'de verilmiştir.

$$I_{D_1} = I_s e^{\frac{Vgiriş}{Vt}} \tag{3.11.a}$$

$$I_{D_2} = I_s e^{\frac{(Vgiriş - Vc)}{Vt}} = (I_c + I_f) \tag{3.11.b}$$

$$I_{D_3} = I_s e^{\frac{(Vçıkış - Vc)}{Vt}} = I_f \tag{3.11.c}$$

$$I_{D_4} = I_s e^{\frac{Vçıkış}{Vt}} \tag{3.11.d}$$

Şekil 3.12.'deki devre incelendiğinde diyotlarla kapalı çevrim oluşturulmuştur. Devreye translineer devre prensibi uygulanırsa Denklem 3.12'teki eşitlik oluşur.

$$I_{D_1}.I_{D_3} = I_{D_2}.I_{D_4} \tag{3.12}$$

Bu denklemler neticesinde çıkış akımı giriş akımına oranlanırsa Denklem 3.13 ortaya çıkar.

$$\frac{Içıkış}{Igiriş} = \frac{I_f/CV_T}{s+ I_f/CV_T} \tag{3.13}$$

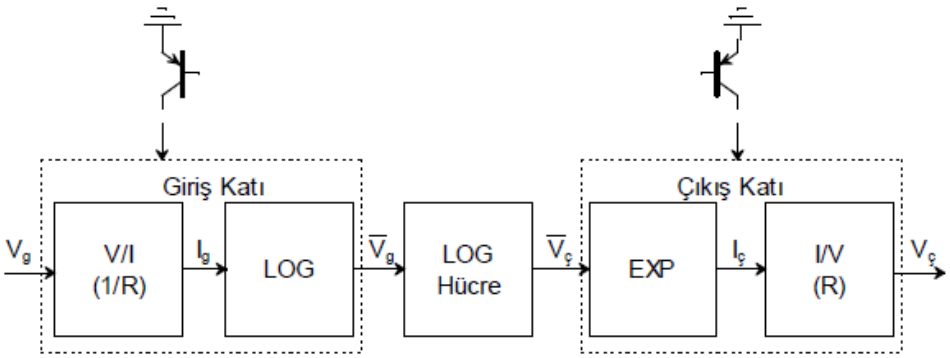
Denklemde $\frac{I_f}{CV_T}$ devrenin kesim frekansı olarak varsayılırsa, Denklem 3.14'deki haline dönüşerek birinci dereceden alçak filtre karakteristiği ortaya çıkar.

$$H(s) = \frac{\omega_0}{s+\omega_0} \tag{3.14}$$

Genel olarak logaritmik ortamda süzgeç işleminde ortam değiştirilmelidir. Ortam değişikliği yapıldığında bazı matematiksel işlemleri gerçekleştirmek daha kolaydır. Aktarım fonksiyonu olmadan ortam değişikliği yapılamaz. Bir ortamdan başka bir ortama geçebilmek için matematiksel bir aktarım fonksiyonu gereklidir.

Aktarım fonksiyonunun birebir ve örten olması gerekir. Bu özellik fonksiyonun genelini veya belli bir aralığı kapsaması gerekmektedir. Aslında bu özellik ELIN sistemlerin esas çalışma mantığıdır. Ortam değişikliği yapılırken asıl hedef, giriş sinyalinin aktarım fonksiyonuyla doğrusal olmayan ortama aktarılmasıdır. Aktarım işlemi sırasında devrede karakteristiği doğrusal olmayan elemanlar korunurken, sinyal girişte doğrusal olmayan bir fonksiyondan geçer ve çıkışta ise işlenen sinyalin tam tersi bir fonksiyondan geçirilerek giriş ve çıkış arasındaki doğrusal ilişki korunmuş olur. Böylelikle literatürde genlik uygunlaştırma tekniği adıyla biline yöntem sayesinde dinamik aralık yükseltilir.

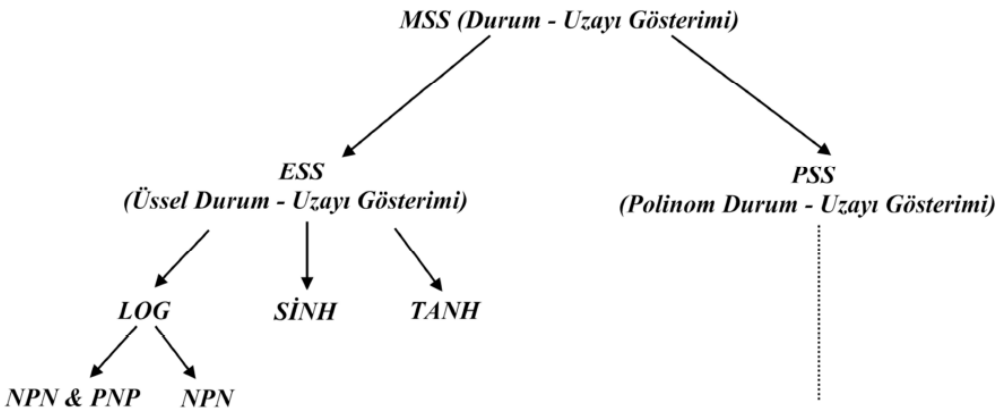
Karakteristiği korunan elemanların kullanılabilirliği de artmaktadır.



Şekil 3.13. Logaritmik ortam süzgeci temel çalışma prensibi

Şekil 3.13.'de genel çalışma prensibi verilmiştir (Dindar, 2013).

Süzgeç tasarım fonksiyonlarının yapılacağı iki çeşit aktarım fonksiyonu bulunmaktadır. Bunlar ilki fonksiyon polinom ise polinom durum uzayı, ikincisi ise fonksiyonun üstel olmasıyla üssel durum uzayı şeklindedir.

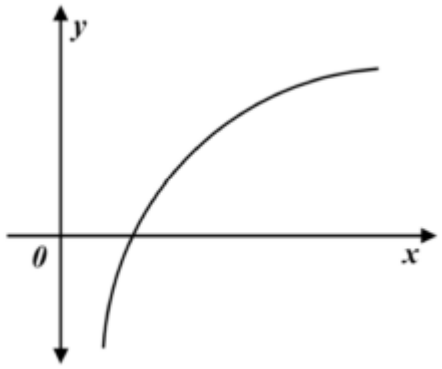


Şekil 3.14. Aktarım fonksiyonu gruplanma yapısı

Bu temel iki aktarım fonksiyonunun alt grupları bulunmaktadır. Şekil 3.14.'te bu alt gruplar görülmektedir (Dindar, 2013).

Şekil 3.15.'e bakacak olursak, grafikten de görüldüğü gibi fonksiyon x ekseninde pozitif bölümünde birebir ve örten, negatif bölgesinde ise birebir ve örten değildir. Yani x ekseni pozitifken aktarım yapılabilirken negatifken aktarım yapılamamaktadır. Logaritmik ortam süzgeç tasarımı yapılırken giriş sinyalinin

negatif ve sıfır olmaması gerekmektedir. Eğer tersi bir durum söz konusuysa sinyal pozitif ortama taşınmalıdır.



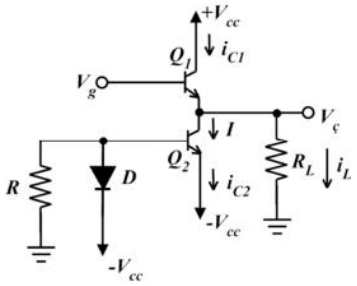
Şekil 3.15. Logaritma fonksiyon grafiği

3.1.10. Logaritmik ortam süzgeç sınıfları

Logaritmik ortam süzgeçlerinin tasarımında farklı sinyal işleme sınıflarında kullanmak mümkündür. Bu süzgeçler A sınıfı, B sınıfı, AB sınıfı gibi üç farklı işaret işleme sınıflarında tasarlanabilir. Ayrıca bu özellik logaritmik ortam süzgeçlerine çeşitlilik katar.

3.1.10.1. A-sınıfı logaritmik ortam süzgeçleri

Logaritmik ortam süzgeçlerinin çalışma prensibi, Şekil 3.16. üzerinden anlatılırsa; I_{C_1} kollektör akımı Q_2 transistörünün sabit akımı I ile pozitif yönde ötelenmiştir.

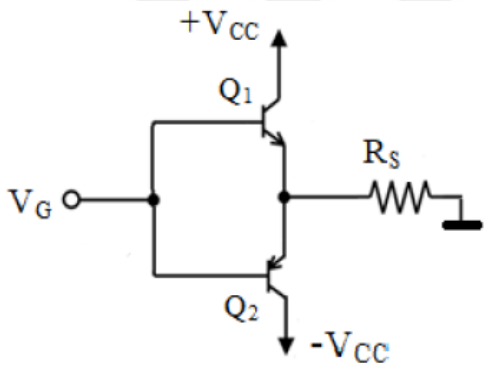


Şekil 3.16. A sınıfı temel devre yapısı

Bu öteleme giriş sinyalinin negatif kısmına eşit ya da büyük olmasıyla base-emiter geriliminin kutuplama geriliminden büyük olur. Böylelikle sürekli iletimde kalır. A sınıfı süzgeçlerin avantajları olduğu gibi dezavantajları da bulunmaktadır. Güç tüketimi ve dinamik çalışma aralığı istenmeyen özellikleri arasındadır. Buna karşın geniş bant genişliği, yüksek doğrusallığı da en önemli avantajları arasında yer alır.

3.1.10.2. B sınıfı logaritmik ortam süzgeçleri

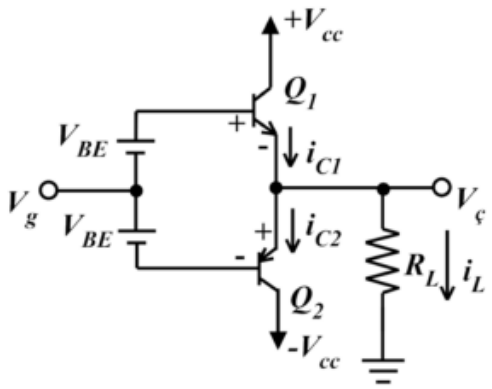
B sınıfı devrede V_G geriliminin sıfır olması nedeniyle transistörler kesime girer. Bu sebepten çıkış gerilimi sıfırdır. Şekil 3.17.'de B sınıfı devre şekli gösterilmiştir. Şekil 3.17.'de görüleceği gibi NPN ve PNP tipi transistörler kullanılarak devre tasarlanmıştır.



Şekil 3.17. B-sınıfı devre yapısı

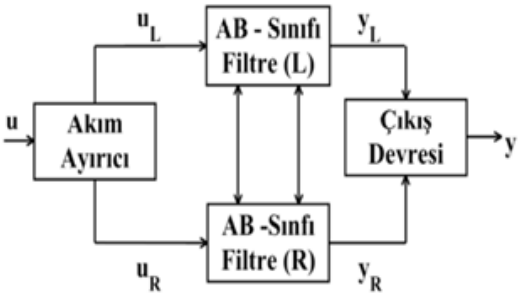
3.1.10.3. AB sınıfı logaritmik ortam süzgeçleri

AB sınıfı süzgeçlerde Şekil 3.18.'den de görüleceği gibi PNP ve NPN transistörler kullanılabilir. Bu transistörlerin baselerine uygulanan kutuplama gerilimi nedeniyle Vg gerilimi küçük olsa da transistör iletimde olur. Buna kısmı iletim denir. Bu yöntemle A sınıfın dez avantajı olan dc ötelemeden kaynaklı gürültü azaltılırken, transistörlerin bozunumu oluşmaz (Sedra ve Smith, 1998).



Şekil 3.18. AB sınıfı temel devre yapısı

AB sınıfı çalışma prensibi A sınıfı ve B sınıfının dezavantajları ortadan kaldırılarak her iki devrenin birleşimiyle elde edilmiştir. AB sınıfında giriş işareti Şekil 3.19.'da görüleceği gibi ikiye ayrılmaktadır. Bu iki sinyal birbirleriyle haberleşmektedir. A sınıfında tasarım kolay gibi görünse de bütün transfer fonksiyonlarını gerçekleştirmek söz konusu değildir. AB sınıfı girişte bir ayırıcı devre kullanılır.



Şekil 3.19. AB – sınıfı çalışma yapısı

3.2. Yöntem

3.2.1. Logaritmik tabanlı süzgeç tasarım yöntemi

Logaritmik tabanlı sentez yöntemlerine inceleyecek olursak, üç bölümden oluştuğu görülmektedir. Giriş bölümüne sinyal olarak giren işaret transistörde

sıkıştırıldıktan sonra çıkıştan elde edilen gerilim süzgecin orta bölümünde filtreleme işlemi gerçekleştirilir. Filtrelenen gerilim işareti tekrar transistör yardımıyla genişletilerek son olarak çıkıştan akım sinyali elde edilmiş olur. Literatürde birden fazla sentez yöntemi bulunmaktadır. Bunlar dinamik lineer sentez yöntemi, durum uzay sentez yöntemi ve LC ladder benzetim sentez yöntemi olarak bilinmektedir. Dinamik lineer sentez yönteminde akımların çarpımıyla oluşan denklemler kullanılır. Durum uzay sentez yöntemi önemli bir sentez yöntemidir. Fakat tasarımda bu yöntem kullanılırken durum değişkenlerinden oluşan denklemler kullanıldığı için yüksek dereceli süzgeçlerde büyük bir dezavantaja dönüşmektedir. LC ladder benzetim yöntemi kendi içinde alt gruplara ayrılmıştır. Logaritmik ortamda E-cell kullanılarak yapılan benzetim yöntemi, işaret akış diyagramı yöntemi ve wave aktif süzgeçler yöntemidir. Bu yöntemle durum uzay sentez yönteminin aksine yüksek dereceli süzgeç tasarımında rahatlıkla kullanılabilir.

3.2.1.1. LC ladder benzetimi sentez yöntemi

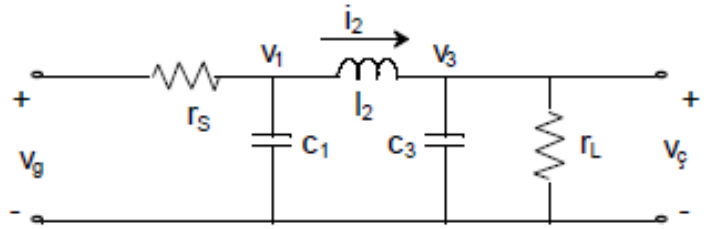
Doğrusal ortamda devre elemanlarının logaritmik ortam eşdeğerlerinin hesaplanması işlemi LC ladder yönteminin esas yapısıdır. Bu yöntemin yüksek dereceli tasarımlarda daha az işlem karmaşası olmasından ötürü avantajlıdır. Durum uzay sentezindeki türevsel ifadeleri kullanmadan ve pasif elemanların eşdeğerinin hesaplandığı çalışmalar yapılmıştır (Perry ve Roberts, 1995) (Psychalinos ve Vlassis, 2002). Buna ek olarak A sınıfı devre tasarımında uygunlaştırma işlemi çok daha kolay yapılmaktadır. Eşdeğer doğrusal devre, parazitik etkilerin toleransı gibi avantajları bulunmaktadır.

Bu yöntemle ilgili tasarım yapmak istersek; öncelikle hangi süzgeç yaklaşımının kullanılacağına karar verilir. LC yöntemine sentez yapılır. Bu yöntemin alt gruplarından biri seçilir. İlk olarak işaret akış diyagramı tercih edilirse buna uygun diyagram oluşturulur. Veyahut pasif prototip kullanılacaksa kullanılan elemanlardan direnç bobin kondansatör varsa eşdeğeri oluşturulur. Elemanların uygunluğuna bakılarak değilse değişiklik yapılır.

3.2.1.1.1. İşaret akış diyagramı yöntemi

Bu yöntem dallar ve sistemleri gösteren düğümlerden oluşur. Bu t-yöntem bir ağ topolojisine benzemektedir. İşaretin yönü bir ok ile gösterilirken bu ok bir dal ile ifade edilir. Dal üzerinde ise sistemin transfer fonksiyonu yer alır. Ayrıca işaret ise düğümle temsil edilirken bu düğümün ismi üzerine bulunur. Aslında işaret akış diyagramı bir çeşit blok diyagramı olarak görülmektedir. Fakat bu diyagram daha basit yapıdadır. Blok diyagramının avantajları ve dezavantajları bulunmaktadır. Doğrusal yapılarda blok diyagramı bu avantaja dönüşürken karmaşık yapılarda bu işlem zorlaşarak dezavantaja dönüşür. Buna ek olarak karmaşık sistemlerde blok diyagramları arasındaki akış net olarak fark edilmeyebilir. Bu sistemle neden sonuç ilişki rahat bir şekilde gözlenebilir.

Bu yöntem (SFG) logaritmik tabanlı süzgeç tasarımında yaygın kullanılan yöntemlerdendir. Tasarım yapılırken birden fazla bilgiyle devre gerçeklenebilir. Bunlardan transfer fonksiyonu, pasif devre yapısı veya blok diyagram da tercih edilebilir. Bloklar içerisinde farklı matematiksel fonksiyonlar bulunmaktadır. İşaret akış diyagram yönteminde dönüşüm ve tanımlamaların yapılması en gerekli şarttır. Akım modlu yapıdan gerilim modlu yapılara transferler sağlanabilir. Şekil 3.20.'de LC ladder devresi üzerinden işaret akış diyagramı hesaplanması gösterilmiştir.



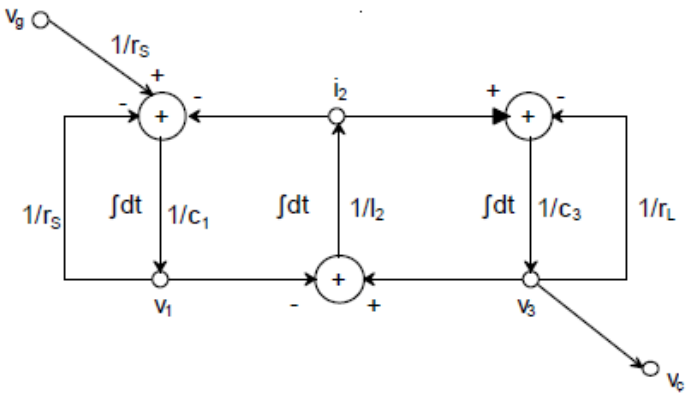
Şekil 3.20. Örnek LC Ladder devre

$$V_1 = \frac{1}{C_1} \cdot \int \left(\frac{(V_g - V_1)}{r_s} - \dot{I}_2 \right) . d_t \qquad (3.15)$$

$$i_2 = \frac{1}{I_2} . \int (V_1 - V_3) . d_t \quad (3.16)$$

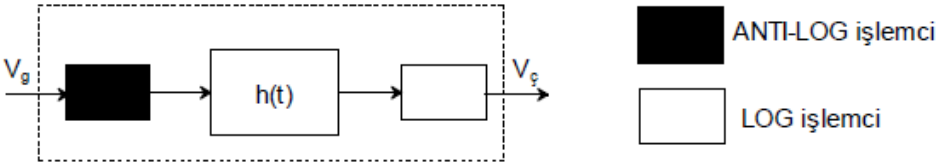
$$V_3 = \frac{1}{C_3} . \int (i_2 - V_3) . d_t \quad (3.17)$$

Denklemlerden de anlaşılacağı gibi değişkenler belirlenir ve buna uygun işaret akış diyagramı oluşturulur. Kullandığımız devrenin dönüşümü Şekil 3.21.'de görülmektedir.



Şekil 3.21. Ele alınan devrenin işaret akış diyagramı

İşaret akış yönteminde aktif süzgeç elde etmek için şu sıralamaya dikkat edilmesi gerekmektedir. Bu tasarım yapılırken doğrusal sistemler elde edilir. İlk olarak örnek LC ladder yapısı kullanılarak akım gerilim denklemleri oluşturulur. Oluşturulan denklemlerden işaret akış diyagramı grafiği hazırlanır. Daha sonra devrede kullanılan yapılara göre LOG ve ANTI-LOG bloğu eklenir. Giriş ve çıkışa uygun bloklar yerleştirildikten sonra oluşan SFG dalları ile integratörlerin eşleşmesi sağlanır.



Şekil 3.22. Logaritmik ortam sistem yapısı

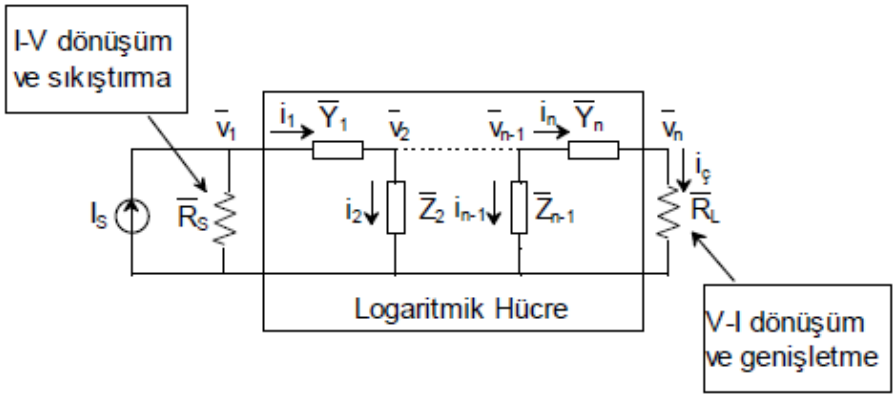
İşaret akış diyagramı yöntemi (SFG) sağladığı pek çok kolaylık nedeniyle literatürde birçok çalışmada yer almaktadır. Kullanılan devre elemanları nedeniyle yüksek frekansta kararlı çalışan yapılar oluşur. Sağladığı avantajlar nedeniyle tahmin imkânı meydana gelir. Çok sayıda çalışma yapılmasından ötürü farklı bloklar ve farklı grafikler bulunmaktadır (Perry ve Roberts, 1995) (Duerden ve ark., 2001) (Bracket ve Sedra, 1976). Bu çalışmada op-amp kullanılarak SFG yöntemi ile süzgeç devresi tasarlanmıştır. Bu çalışmanın sağladığı iyileşmeler nedeniyle bu yöntemin kullanımı artmıştır. Leap-frog tekniğiyle güç kaybı ve duyarlılık konusunda iyileşmeler yaşandığı için SFG yöntemi kullanım alanları artmıştır. Bunun aksine kapasitör ve indüktör kullanılan sistemlerde bire bir dönüşüm yapılamamaktadır. Denklem 3.15 ve 3.17'e bakılacak olursa denklemler kapasite gerilimi ve indüktör akımı olarak gösterilir. Bu sebepten bu elemanlar için yeni bir yöntem ortaya konmuştur. Bu yöntemde op-ampların çıkışını belirlemek için ilave op-amp devresi eklenmiştir (Bracket ve Sedra, 1976). Çalışmalar incelendiğinde blok yapılarının tasarıma göre değişiklik gösterebileceği görülmüştür. Yapılan tasarımlara göre farklı süzgeç yapıları için ek devre elemanları kullanılarak farklı sonuçlar elde edilmesi beklenir.

Benzetim işlemi yapılırken işaret akış diyagramını oluşturabilmek için kullanılan elemanların her birini SFG'si kullanılarak devreye bağlantısı sağlanır (Bracket ve Sedra, 1976). Daha sonra Ladder yapı için indüktör sayısının azaltılmasıyla op-amp sayısı da azalmış olur. Son işlemde ise pasif süzgecin dallarını aktif olarak çalışan eşitiyle değiştirilir.

3.2.1.1.2. Pasif prototip eşdeğeri yöntemi

Pasif prototip eşdeğeri yönteminde farklı logaritmik ortam eşdeğerleri bulunmaktadır. Literatürdeki bazı çalışmalarda Bernoulli cell kullanılırken (Drakakis ve Payne, 1999) bazılarında ise transkondüktör hücreleri tercih edilmektedir (Kontogiannopoulos ve Psychalinos, 2005). Kontogiannopoulos ve Psychalinos tarafından pasif elemanların kullanımıyla logaritmik ortam eşdeğerleri değiştirilmiştir.

Bu şekilde değişim esnasında aynı elemanlarının akım ve uçları arasındaki gerilim değerleri eşit olmalıdır. Böylelikle doğrusallık sağlanır.



Şekil 3.23. Pasif elemanları logaritmik ortama aktarım yapısı

Bu değişim sırasında kullanılan fonksiyon denklemleri Denklem 3.8 ve 3.9'da görülür.

$$V = \text{EXP}(\hat{V}) = V_T \, e^{\hat{V}/V_T} \tag{3.18}$$

$$\hat{V} = \text{LOG}(V) = V_T \ln \frac{V + V_T}{V_T} \tag{3.19}$$

3.2.1.2. Durum uzay sentez yöntemi

Bu sentez yöntemini diğer yöntemlerden ayıran önemli özellikleri bulunmaktadır. Sistemin çalışmasına yönelik işlemler görülebilmektedir. Sistemde çok giriş veya çok çıkışın olması çalışma yapısını etkilememektedir. Diğer yöntemlerde de olduğu gibi doğrusal olmayan sistemler ve zamanla değişen sistemlerde de kullanılabilir. Diğer sistemlere bakıldığında belirli bir zamandaki sistemin cevabı için önceki zamanlarda sistem cevaplarına bakılmak suretiyle tahmin edilebilmekteyken durum uzay sentez yönteminde başlangıç şartının bilinmesi yeterlidir (Van Valkenburg, 1987). Giriş sinyalin başlangıç değerinin bilinmesi ve giriş değişkenlerinin t_0 anındaki değerlerinin bilinmesi devre sistem davranışları kolaylıkla öğrenilebilir. Bu sebepten yöntem sadece nedensel sistemlere uygulanır. Bu sentez yöntemi matematiksel ifadelerle yapılmaktadır (Kırcay, 2007).

Sistem değişkenlerinin ($x_1, x_2, \dots \dots x_n$) değerlerini hesaplamanın birçok yöntemi bulunmaktadır. Her bir devre için farklı durum değişkenleri tanımlanabilir. Özetle bir sistemin çıkış bilgisi başlangıç değeri ve giriş değişkenlerine bağlıdır. Bu sebeple y(t_0) çıkış fonksiyonu için, x(t_0) giriş bilgisi u(t_0) giriş değişkenlerinin bilinmesi temel şarttır. Bu şartlar bütün sistemler (basit sistemler , MIMO sistemler) için geçerlidir.

Sistem durum değişkenleri çözüldüğünde her hangi bir t anındaki çıkış hesaplanabilmektedir. Ayrıca t anındaki giriş durum değişkenleri ve giriş bilgisi de hesaplanmaktadır.

$$\frac{d^n y}{dt^n} + \alpha_{n-1}\frac{d^{n-1} y}{dt^{n-1}} + \cdots + \alpha_1 \frac{dy}{dt} + \alpha_0 y = \beta u(t) \tag{3.20}$$

Durum koşulları $x(0)$, $\dot{x}(0), x^{n-1}(0)$ durum değişkenleri olarak kabul edilirse alçak geçiren bir süzgecin devre denklemlerinde $x, \dot{x}, x^{n-1}$ durum değişkenleri olarak belirlenir.

$$\begin{aligned} x_1 &= y \\ x_2 &= \dot{y} \\ x_3 &= \ddot{y} \\ &. \\ &. \\ &. \\ x_n &= y^{n-1} \end{aligned} \tag{3.21}$$

Denklem 3.22 durum değişkenleri olarak tekrar yazılırsa;

$$\begin{aligned} \dot{x}_1 &= x_2 \\ \dot{x}_2 &= x_3 \\ \dot{x}_3 &= x_4 \\ &. \end{aligned} \tag{3.22}$$

.

.

$\dot{x}_{n-1} = x_n$

Denklem 3.23'deki durum değişkenleri yerine yazılırsa;

$$\dot{x}_n = -\alpha_{n-1}x_n - \alpha_{n-2}x_{n-1} - \cdots - \alpha_1 x_2 - \alpha_0 x_1 + \beta u \quad (3.23)$$

Sistemin çıkış denklemi yazılacak olursa;

$$y = x_1 \quad (3.24)$$

Sürekli zamanlı sistemlerde süzgecin derecesi kadar durum değişkeni ve aynı sayıda denklem bulunmaktadır. Çoklu girişi olan sistemlerin denklem yapıları farklılık göstermektedir.

$$x_i = g(x_1, x_2, x_3, \ldots x_n, u_1, u_2, \ldots u_m) \qquad i = 1,2\ldots n \quad (3.25)$$

Denklem (3.25)'da m girişli n. dereceden ifade edilmektedir. Denklem 3.26' de m girişli, k çıkışlı, n. dereceden bir ifade formulize edilmiştir.

$$\dot{x}_1 = A_{i1}x_1 + A_{i2}x_2 + \ldots + A_{in}x_n + B_{i1}u_1 + B_{i2}u_2 + \cdots + B_{im}u_m \; i = 1,2,\ldots n \quad (3.26a)$$

$$y_j = P_{j1}x_1 + P_{j2}x_2 + \ldots + P_{jn}x_n + D_{j1}u_1 + D_{j2}u_2 + \cdots + D_{jm}u_m \; j = 1,2,\ldots n \quad (3.26b)$$

Sistemin dinamik denklemlerinde n. dereceden bir sistemde n kadar denklem bulunur. Bu denklemler matris formuna dönüştürülürse Denklem 3.27 meydana gelir.

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \\ \cdot \\ \vdots \\ \dot{x}_n \end{bmatrix} = \begin{bmatrix} A_{11} & A_{12} & \cdots & A_{1n} \\ A_{12} & A_{22} & \cdots & A_{2n} \\ \cdot & \cdot & \cdots & \cdot \\ \vdots & \vdots & \cdots & \vdots \\ A_{n1} & A_{n2} & \cdots & A_{nm} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \\ \cdot \\ \vdots \\ \dot{x}_n \end{bmatrix} + \begin{bmatrix} B_{11} & B_{12} & \cdots & B_{1m} \\ B_{12} & B_{22} & \cdots & B_{2m} \\ \cdot & \cdot & \cdots & \cdot \\ \vdots & \vdots & \cdots & \vdots \\ B_{n1} & B_{n2} & \cdots & B_{nm} \end{bmatrix} \begin{bmatrix} u_1 \\ u_2 \\ \cdot \\ \vdots \\ u_n \end{bmatrix} \quad 3.27a$$

$$\begin{bmatrix}\dot{y}_1\\ \dot{y}_2\\ \cdot\\ \vdots\\ y_n\end{bmatrix}=\begin{bmatrix}P_{11} & P_{12} & \cdot & \cdot & \cdot & P_{1n}\\ P_{12} & P_{22} & \cdot & \cdot & \cdot & P_{2n}\\ \cdot & \cdot & \cdot & \cdot & \cdot & \cdot\\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots\\ P_{n1} & P_{n2} & \cdot & \cdot & \cdot & P_{nm}\end{bmatrix}\begin{bmatrix}x_1\\ x_2\\ \cdot\\ \vdots\\ \dot{x}_n\end{bmatrix}+\begin{bmatrix}D_{11} & D_{12} & \cdot & \cdot & \cdot & D_{1m}\\ D_{12} & D_{22} & \cdot & \cdot & \cdot & D_{2m}\\ \cdot & \cdot & \cdot & \cdot & \cdot & \cdot\\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots\\ D_{k1} & D_{k2} & \cdot & \cdot & \cdot & D_{nm}\end{bmatrix}\begin{bmatrix}u_1\\ u_2\\ \cdot\\ \vdots\\ u_n\end{bmatrix} \quad 3.27b$$

Denklem (3.28)'de küçük harf ve üst çizgi ile ifade edilenler katsayı vektörleri, büyük harf ile gösterilen matris sayılar, skaler katsayılar küçük harf ile gösterilmektedir. Ayrıca değişken vektörle üst çizgi ve küçük harf ayrıca Laplace ortamı ifadeleri üst çizgi ve büyük harf ile ifade edilmiştir.

$$\bar{\dot{x}} = A\bar{x} + B\bar{u} \quad 3.28a$$

$$\bar{y} = P\bar{x} + D\bar{u} \quad 3.28b$$

Sistem durum denklemi 3.28a sistem çıkış denklemi ise 3.28b'de gösterilmiştir. Bazı devrelerde diferansiyel denklemler oluşturulduğunda giriş değişkeni türevli ifade gelmektedir. Bu devrenin yapısıyla ilgilidir. Ancak sistemin durum Denklemi 3.29'da görüldüğü gibidir. Durum denklemleri yazılırken u 'nun türevi olmamalıdır. DC girişten ötürü zaman bağımlılık kalmazken tüm türevli ifadeler sıfırlanır. Her sistemin durum değişkenleri farklıdır. Bazı sistemlerde giriş değişkenlerinde türevli ifade rastlamak mümkündür. Fakat türevli ifade sıfırlanmalıdır. Bunun için bir dönüşüme ihtiyaç duyulmaktadır.

$$x_1 = y + k_1 u$$
$$x_2 = \dot{x}_1 + k_2 u = \dot{y} + k_1 \dot{u} + k_2 u$$
$$x_3 = \dot{x}_2 + k_3 u = \ddot{y} + k_1 \ddot{u} + k_2 \dot{u} + k_3 u$$
$$\cdot$$
$$\cdot$$
$$\cdot \quad (3.29)$$
$$x_n = \dot{x}_{n-1} + k_n u = y^{n-1} + k_1 u^{n-1} + \cdots + k_n u$$

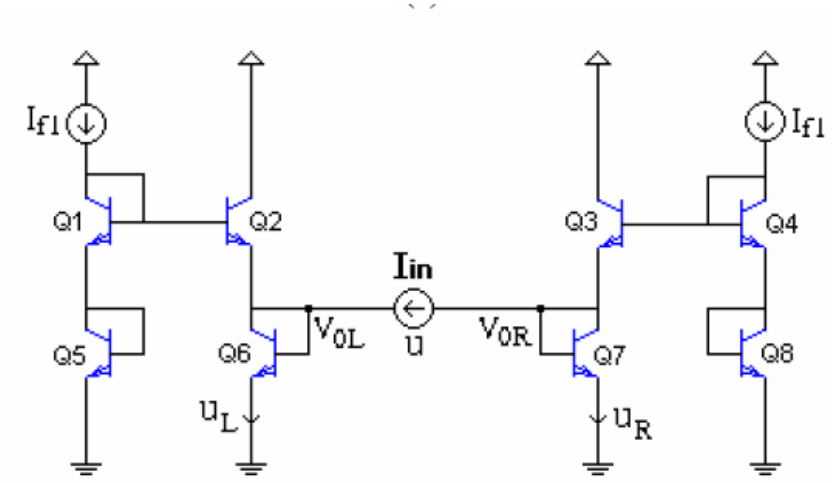
Durum değişkenlerinin belirlenmesiyle durum denklemleri elde edilmiş olur. Giriş değişkenlerinin katsayılarının sıfır elde edilmesiyle türevli ifade ortadan kalkar. Bu sıfırlama işlemi uygunlaştırma matrisiyle yapılabilirken AB sınıfı sentez yöntemi kullanılarak da yapılabilir. Giriş sinyali birbiriyle haberleşerek iki parçaya ayrılır. Çıkış sinyali de girişte olduğu gibi iki parçaya ayrılmaktadır. Sentez aşamasında yapılan uygunlaştırma işlemi ile giriş sinyalinin türevli değişkenleri sıfırlanmış olur (Kırcay, 2007).

4. ARAŞTIRMA BULGULARI ve TARTIŞMA

4.1. AB Sınıfı Fark Alan Süzgeç Tasarımı

Bazı transfer fonksiyonlarını logaritmik ortamda durum uzay sentez metoduyla A sınıfı tasarlamak mümkün olmadığı için AB sınıfı kullanımı daha uygun olur. Kararlılık şartını sağlayan tüm transfer fonksiyonlarında AB sınıfı fark alan yapı kullanılarak tasarım yapılabilmektedir (Tola A. T., 1999). AB sınıfında öncelikle devrede girişler çıkışlar ikiye ayrılıp farkı ana değeri verecek şekilde tasarım yapılır. Denklem 4.1 bu değerler görülmektedir. Devre incelendiğinde sağ ve sol olarak ikiye ayrılmaktadır. Ayrıca sağ ve sol bölümde yer alan transistörler birbirleriyle haberleşerek sırayla iletim veya yalıtım durumuna geçer ve böylelikle devre hep aktif olur.

$$u = u_L - u_R$$
$$x_i = x_{iL} - x_{iR} \qquad i= 1,2,3,\ldots,k \qquad (4.1)$$
$$y = y_L - y_R$$



Şekil 4.1. Akım ayırıcı devresi

Giriş denklemlerinin elde edilmesi için Şekil 4.1'deki devre kullanılır. Bu devreden farklı literatürde akım ayırıcı devrelere rastlamak mümkündür (Frey D. R., 1994) (Tola ve Frey, 2000). Bu çalışmamızda Şekil 4.1'deki devre kullanılacaktır

(Frey D. R., 1994) (Masry, 2000). Bu devre kullanılarak u giriş sinyalinin u_L ve u_R olarak pozitif değerler elde edilmesi gerekmektedir.

Logaritmik tabanlı süzgeçler tasarlanırken sistemin transfer fonksiyonundan denklemler elde ediliyor ve daha sonra sistemin tasarlanmaya uygun olmaması halinde uygunlaştırma işlemi yapılmaktadır. Denklem 4.2'deki sisteme uygunlaştırma yapacak olursak;

$$\dot{\bar{x}} = \bar{\bar{A}}\bar{x} + \bar{B}u$$
$$y = \overline{P^T}\bar{x} + Du \tag{4.2}$$

Logaritmik tabanlı süzgeç tasarımı yapılabilmesi için denklem 4.2'de verilen sistem denklemlerinin DC ve AC gerçeklenme koşulları sağlanmalıdır. A matrisinde köşegenler sıfır diğer değerlerinin pozitif olması gerekirde B matrisinde ise tüm değerler pozitif olmalıdır. Bu şartlar sağlanmadığı takdirde uygunlaştırma işlemi yapılır. Uygunlaştırma işlemi için Denklem 4.2'den Denklem 4.3'e geçilmesi gerekmektedir.

$$\overline{\dot{x}_L} = \overline{\bar{A}_P}\ \bar{x}_L + \ \overline{\bar{A}_n}\ \bar{x}_R + \ \bar{B}_P u_L + \bar{B}_n u_R - m\overline{x_L x_R}$$
$$y_L = \ \overline{P_P^T}\bar{x}_L + \ \overline{P_n^T}\bar{x}_R + D_P u_R + \ D_n u_L$$
$$\overline{\dot{x}_R} = \overline{\bar{A}_P}\ \bar{x}_R + \ \overline{\bar{A}_n}\ \bar{x}_L + \ \bar{B}_P u_R + \bar{B}_n u_L - m\overline{x_L x_R} \tag{4.3}$$
$$y_R = \ \overline{P_P^T}\bar{x}_R + \ \overline{P_n^T}\bar{x}_L + D_P u_L + \ D_n u_R$$

Katsayı matrisleri değerleri Denklem 4.4'de verildiği gibidir.

$$\bar{\bar{A}} = \overline{\bar{A}_p} - \overline{\bar{A}_n}$$
$$\bar{\bar{B}} = \overline{B_p} - \overline{B_n} \tag{4.4}$$
$$\bar{P} = \bar{P}_P - \bar{P}_L$$
$$D = D_P - D_P$$

Denklemler incelendiğinde alt sistem denklemlerinin Denklem 4.4'ten faydalanarak birbirinden çıkarılmasıyla Denklem 4.2 elde edilir. A_p matrisinin köşegenleri negatif veya pozitif olabilirken dikkat edilmesi gereken bir husus vardır. Eğer köşegenler pozitif olursa her satır için köşegen katsayısıyla orantılı olarak durum değişkeni negatif olmak zorundadır. A_p matrisinde köşegenler dışındaki elemanlar pozitifken $B_p, . B_n$ matrislerinde tüm değerler pozitif veya sıfır olarak olmalıdır. Matris satırlarından $. A_p, . A_n, . B_p \; ve \; . B_n$ değerlerinden en az bir tanesinin sıfırdan farklı olması gerekli şartlar arasında yer alır.

4.2. AB Sınıfı Fark Alan Süzgeç Denklemlerinin Elde Edilmesi

Logaritmik ortamda tasarım yapılırken dikkat edilmesi gereken en önemli nokta tasarımın DC ve AC denge kriterlerine uygun olmasıdır. Sistem uygunlaştırma işlemleri AB sınıfı fark alan yapı her zaman kullanılabilir. Ayrıca bu yapı kullanılarak her türlü sistem tasarımı ve uygunlaştırma işlemleri yapılmaktadır. Bu tasarım esnasında daima avantaj sağlar. Sistem uygunlaştırma işlemlerinde bazı işlemler yapılmaktadır. Bu işlemler bütün süzgeç çeşitlerinde aynı şekilde yapılmaktadır. Denklem 4.5'de ikinci dereceden bir süzgecin denklemleri verilmektedir.

$$\begin{aligned} \dot{x}_1 &= a_{11}x_1 + a_{12}x_2 + b_1u \\ \dot{x}_2 &= a_{21}x_1 + a_{22}x_2 + b_2u \\ y &= x_1 + du \end{aligned} \tag{4.5}$$

Denklem 4.5'teki birinci denklem AB sınıfı fark alan yapıda sağ ve sol denklemleri olarak yazılırsa;

$$\begin{aligned} \dot{x}_{1L} &= a_{11}x_{1L} + a_{12}x_{2L} + b_1u_L \\ \dot{x}_{1R} &= a_{11}x_{1R} + a_{12}x_{2R} + b_1u_R \end{aligned} \tag{4.6}$$

Bu denklemlerin gerçeklenmesi için DC ve AC koşulları sağlamak zorundadır. Bu nedenle $\dot{x}_1$'li başlayan denklemde x_1 teriminin katsayısı negatif diğerleri pozitif olmalıdır (Tola A. T., 1999). Bu durumda daha sonra uygulanacak uygunlaştırma

işlemleri için $a_{11} > 0$ ya da sıfır olamamalıdır. Ayrıca devrenin ana denklemlerini değiştirmeyecek bir giriş fonksiyonu uygunlaştırma için tercih edilmiştir.

$$\dot{x}_{1L} = a_{11}x_{1L} + a_{12}x_{2L} + b_1u_L - mx_{1L}x_{1R}$$
$$\dot{x}_{1R} = a_{11}x_{1R} + a_{12}x_{2R} + b_1u_R - mx_{1L}x_{1R} \quad (4.7)$$

Uygunlaştırma işleminin yapılabilmesi için gerekli en önemli şart m değerinin a_{11} büyük olması gerekir. Eğer bu şart sağlanamazsa A matrisindeki köşegen katsayısı negatif olmadığı için uygunlaştırma işlemi tamamlanmamış olacaktır. Bu yapıda istenmeyen bir diğer husus ise $a_{12} < 0$ olmasıdır. Bu şekilde olursa köşegen dışındaki matris elemanı negatif olacağı için gerekli şart sağlanmamış olmaktadır. Böyle bir durumla karşılaşıldığında bulunduğu yarı düzlemden diğer yarı düzleme taşınarak uygunlaştırma işlemi tamamlanmış olur. Bu durum Denklem 4.8'de gösterildiği gibidir.

$$\dot{x}_{1L} = a_{11}x_{1L} + |a_{12}|x_{2L} + b_1u_L - mx_{1L}x_{1R}$$
$$\dot{x}_{1R} = a_{11}x_{1R} + |a_{12}|x_{2R} + b_1u_R - mx_{1L}x_{1R} \quad (4.8)$$

Ayrıca uygunlaştırma için B vektörüne de bakılması gerekmektedir. Şayet Denklem 4.6'da verilen b_1 değeri sıfırdan küçük olursa bu durumda uygunlaştırma işlemleri bir öncekinde yapılan işlemlerle aynıdır. Özetle $b_1 < 0$ olması durumda giriş işareti sol taraftaysa sağ devresine sağ taraftaysa sol devreye aktarılır. Bu şekilde uygunlaştırma işlemi yapılarak Denklem 4.9'daki gibi yazılır.

$$\dot{x}_{1L} = a_{11}x_{1L} + a_{12}x_{2L} + |b_1|u_L - mx_{1L}x_{1R}$$

$$\dot{x}_{1R} = a_{11}x_{1R} + a_{12}x_{2R} + |b_1|u_R - mx_{1L}x_{1R} \quad (4.9)$$

Bu işlemler AB sınıfı fark alan yapıdaki tüm süzgeçler için kullanılabilir. Daha yüksek dereceli olması uygulama yapısında değişiklik oluşturmamaktadır. İşlemler tamamlandıktan sonra sistem denklemleri durum uzay yöntemi kullanılarak devre

denklemleri oluşturulup uygun fonksiyonlar yazılır. Bu fonksiyonlar Denklem 4.10'da gösterilmektedir.

$$u_L = I_s e^{\frac{v_{0L}}{v_t}} \quad u_R = I_s e^{\frac{v_{0R}}{v_t}}$$

$$x_{1L} = I_s e^{\frac{v_{1L}}{v_t}} \quad x_{1R} = I_s e^{\frac{v_{1R}}{v_t}} \tag{4.10}$$

$$x_{2L} = I_s e^{\frac{v_{2L}}{v_t}} \quad x_{2R} = I_s e^{\frac{v_{2R}}{v_t}}$$

Denklem 4.7'de eşleşme fonksiyonları yazıldıktan sonra birinci denklemde eşitliğin iki tarafı $\frac{CV_t}{I_s e^{\frac{V_{1L}}{v_t}}}$ ile ikinci denklemde ise $\frac{CV_t}{I_s e^{\frac{V_{1R}}{v_t}}}$ ile çarpılır. Denklem 4.11'de tekrar gösterilir.

$$C\dot{V}_{lL}=a_{11}\, CV_t + a_{12}\, CV_t\, e^{(V_{2L}-V_{1L})/Vt} + b_1\, CV_t e^{(V_{0L}-V_{1L})/Vt} - CV_t m I_s e^{\frac{v_{1R}}{v_t}} \tag{4.11}$$

$$C\dot{V}_{lR}= a_{11}\, CV_t + a_{12}\, CV_t\, e^{(V_{2R}-V_{1R})/Vt} + b_1\, CV_t e^{(V_{0R}-V_{1R})/Vt} - CV_t m I_s e^{\frac{v_{1L}}{v_t}}$$

Denklem 4.11'deki devrenin sadeleştirmesi yapılması gerekmektedir. Ayrıca bazı matematiksel kabullenmeler yapılarak devre tasarımı anlaşılır ve kolay bir hal alacaktır. Bu doğrultuda Denklem 4.12 yazılır.

$$I_{f_1} = |a_{11}|\, CV_t \tag{4.12}$$

$$I_{f_2} = a_{12} CV_t = I_s e^{\frac{V_{f2}}{v_t}} \tag{4.13}$$

$$I_{f_3} = b_1 CV_t = I_s e^{\frac{V_{f3}}{v_t}} \tag{4.14}$$

$$m = \frac{1}{CV_t} \tag{4.15}$$

$$C\dot{V}_{lL}= - I_{f_1} + I_s\, e^{(V_{f2}+V_{2R}-V_{1R})/Vt} + I_s e^{(V_{f3}+V_{0R}-V_{1R})/Vt} - I_s e^{\frac{v_{1L}}{v_t}} \tag{4.16}$$

$$C\dot{V}_{lR} = -\ I_{f_1} + I_s\, e^{(V_{f2}+V_{2R}-V_{1R})/Vt} + I_s e^{(V_{f3}+V_{0R}-V_{1R})/Vt} - I_s e^{\frac{v_{1L}}{v_t}} \quad (4.17)$$

Denklem dikkatli bir şekilde incelenecek olursa eşitliğin sol tarafı bir ucu topraklanmış bir kapasite üzerinden geçen akımı, sağ tarafındakiler ise transistörler üzerindeki akımı temsil etmektedirler. Birinci durum değişkenine ait sistem denklemleri kullanılarak bu denklemler elde edilmiş olur. Ayrıca yüksek dereceli süzgeçler de bu şekilde durum denklemleri kullanılarak tasarlanmış olur. Bir sonraki bölümde dördüncü derece alçak geçiren Chebyshev süzgeç tasarımında daha detaylı açıklamalar yer verilecektir.

4.3. Dördüncü Derece AB Sınıfı Fark Alan Chebyshev Süzgeç Tasarımının Gerçeklenmesi

Dördüncü derece alçak geçiren filtrenin transfer fonksiyonu aşağıdaki gibi ifade edilmektedir.

$$\mathrm{H(s)}=\frac{\mathrm{Y(s)}}{\mathrm{U(s)}}=\frac{\mathrm{Iout(s)}}{\mathrm{Iin(s)}} \quad (4.18)$$

$$\mathrm{H(s)} = \frac{a_0{\omega_0}^4}{s^4+b_3\omega_0 s^3+b_2{\omega_0}^2 s^2+b_1{\omega_0}^3 s+b_0{\omega_0}^4} \quad (4.19)$$

Belirtilen fonksiyonda ω_0 filtrenin kesim frekansıdır. Denklemde belirtilen pay katsayıları (a_0) ve payda katsayıları (b_0, b_1, b_2, b_3) gerçek sayılardır. Birinci derece diferansiyel denklemlerden oluşan durum uzay sentez yönteminde, değişkenler düğüm voltajlarının basit üstellerinden meydana gelir. B fonksiyonları birinci dereceden denklemlere dönüştürüldüğünde;

$$\dot{x}_1 = \omega_0 x_2 \quad (4.16)$$
$$\dot{x}_2 = \omega_0 x_3 \quad (4.17)$$
$$\dot{x}_3 = \omega_0 x_4 \quad (4.18)$$
$$\dot{x}_4 = -b_0\omega_0 x_1 - b_1\omega_0 x_2 - b_2\omega_0 x_3 - b_3\omega_0 x_4 + a_0\omega_0 u \quad (4.19)$$

Çıkış denklemi bağıntısı :

$$y = x_1 \tag{4.20}$$

Ortaya çıkan denklemler incelendiğinde u giriş, y çıkış, x_1, x_2, x_3, x_4 durum değişkenleridir. AB sınıfı fark alan yapıya uygun olması açısından durum değişkenleri, giriş ve çıkış sinyallerini Denklem 4.21'deki gibi sağ ve sol taraf olarak iki kısma ayırır.

$$x_1 = x_{1L} - x_{1R} \tag{4.21}$$
$$x_2 = x_{2L} - x_{2R} \tag{4.22}$$
$$x_3 = x_{3L} - x_{3R} \tag{4.23}$$
$$x_4 = x_{4L} - x_{4R} \tag{4.24}$$
$$u = u_L - u_R \tag{4.25}$$
$$y = y_L - y_R \tag{4.26}$$

Süzgeç devresini tasarlayabilmek için sağ denklemleri ve sol denklemleri uygunca düzenlenir. Sağ ve sol eşitlikleri uygunlaştırılırsa :

$$\dot{x}_{1L} = \omega_0 x_{2L} - \frac{\omega_0}{I_{f_1}} x_{1L} x_{1R} \tag{4.27}$$
$$\dot{x}_{2L} = \omega_0 x_{3L} - \frac{\omega_0}{I_{f_1}} x_{2L} x_{2R} \tag{4.28}$$
$$\dot{x}_{3L} = \omega_0 x_{4L} - \frac{\omega_0}{I_{f_1}} x_{3L} x_{3R} \tag{4.29}$$
$$\dot{x}_{4L} = -b_0\omega_0 x_{1L} - b_1\omega_0 x_{2L} - b_2\omega_0 x_{3L} - b_3\omega_0 x_{4L} + a_0\omega_0 u_L - \frac{\omega_0}{I_{f_1}} x_{3L} x_{3R} \tag{4.30}$$

Sağ taraf için denklemler tekrar yazılırsa;

$$\dot{x}_{1R} = \omega_0 x_{2R} - \frac{\omega_0}{I_{f_1}} x_{1L} x_{1R} \tag{4.31}$$
$$\dot{x}_{2R} = \omega_0 x_{3R} - \frac{\omega_0}{I_{f_1}} x_{2L} x_{2R} \tag{4.32}$$
$$\dot{x}_{3R} = \omega_0 x_{4R} - \frac{\omega_0}{I_{f_1}} x_{3L} x_{3R} \tag{4.33}$$
$$\dot{x}_{4R} = -b_0\omega_0 x_{1R} - b_1\omega_0 x_{2R} - b_2\omega_0 x_{3R} - b_3\omega_0 x_{4R} + a_0\omega_0 u_R - \frac{\omega_0}{I_{f_1}} x_{3L} x_{3R} \tag{4.34}$$
$$y_R = x_{1R} \tag{4.35}$$

Denklem 4.31-4.35'e üstel aktarım fonksiyonu uygulanması neticesinde sistem doğrusal olmayan bölüme taşınan üstel tasarım fonksiyonları seçimini yaparken, BJT'nin üstel aktarım fonksiyonuna uygun fonksiyon tercih edildiğinde, BJTnin β'sı sonsuz olarak kabul edilir.

$$x_{1L} = I_s e^{\frac{v_{1L}}{v_t}} \qquad x_{1R} = I_s e^{\frac{v_{1R}}{v_t}}$$

$$x_{2L} = I_s e^{\frac{v_{2L}}{v_t}} \qquad x_{2R} = I_s e^{\frac{v_{2R}}{v_t}}$$

$$x_{3L} = I_s e^{\frac{v_{3L}}{v_t}} \qquad x_{3R} = I_s e^{\frac{v_{3R}}{v_t}} \tag{4.36}$$

$$x_{4L} = I_s e^{\frac{v_{4L}}{v_t}} \qquad x_{4R} = I_s e^{\frac{v_{4R}}{v_t}}$$

$$u_L = I_s e^{\frac{v_{0L}}{v_t}} \qquad u_R = I_s e^{\frac{v_{0R}}{v_t}}$$

I_s saturasyon akımı, V_t ise termal gerilimidir. Denklem 4.27,4.28,4.29 ve 4.30 da, eşitliğin iki tarafı $\frac{CV_t}{I_s e^{\frac{V_{1L}}{v_t}}}$ ile çarpılırsa;

$$C\dot{V}_{lL} = \omega_0 C V_t e^{(V_{2L}-V_{1L})/Vt} - \frac{\omega_0}{I_{f1}} C V_T I_s e^{\frac{V_{1\mathbb{R}}}{Vt}}$$

$$C\dot{V}_{2L} = \omega_0 C V_t e^{(V_{3L}-V_{2L})/Vt} - \frac{\omega_0}{I_{f1}} C V_T I_s e^{\frac{V_{2\mathbb{R}}}{Vt}}$$

$$C\dot{V}_{3L} = \omega_0 C V_t e^{(V_{4L}-V_{3L})/Vt} - \frac{\omega_0}{I_f} C V_T I_s e^{\frac{V_{3\mathbb{R}}}{Vt}} \tag{4.37}$$

$$CV_{4L} = b_0\omega_0 C V_t e^{(V_{1L}-V_{4L})/Vt} + b_1\omega_0 C V_t e^{(V_{2R}-V_{4L})/Vt} + b_2\omega_0 C V_t e^{(V_{3R}-V_{4L})/Vt} -$$

$$b_3\omega_0 C V_t + a_0\omega_0 C V_t e^{(V_{0L}-V_{4L})/Vt} - \frac{\omega_0}{I_{f1}} C V_t I_s e^{\frac{v_{4R}}{v_t}}$$

$$y_R = I_s e^{\frac{v_{1R}}{v_t}}$$

$I_{f_1}, I_{f_2}, I_{f_3}, I_{f_4}, I_{f_5}, I_{f_6}$ sabit akım değerleri tekrar gibi yazılırsa;

$$I_{f_1} = \omega_0 C V_t$$

$$I_{f_2} = b_0\omega_0 C V_t$$

$$I_{f_3} = b_1\omega_0 C V_t \tag{4.38}$$

$$I_{f_4} = b_2\omega_0 CV_t$$

$$I_{f_5} = b_3\omega_0 CV_t$$

$$I_{f_6} = a_0\omega_0 CV_t$$

Sabit akım değerleri üstel olarak şu şekilde belirtilebilir ;

$$I_s e^{\frac{V_{f1}}{V_t}}, I_s e^{\frac{V_{f2}}{V_t}}, I_s e^{\frac{V_{f3}}{V_t}}, I_s e^{\frac{V_{f4}}{V_t}}, I_s e^{\frac{V_{f5}}{V_t}} \; I_s e^{\frac{V_{f6}}{V_t}} \quad (4.39)$$

Sol taraftaki denklemler aşağıdaki bağıntılara dönüşür.

$$C\dot{V}_{lL} = I_s e^{(V_{2L}+V_{f1}-V_{1L})/Vt} - I_s e^{\frac{v_{1R}}{v_t}} \quad (4.40)$$

$$C\dot{V}_{2L} = I_s e^{(V_{3L}+V_{f1}-V_{2L})/Vt} - I_s e^{\frac{v_{1R}}{v_t}} \quad (4.41)$$

$$C\dot{V}_{3L} = I_s e^{(V_{4L}+V_{f1}-V_{3L})/Vt} - I_s e^{\frac{v_{1R}}{v_t}} \quad (4.42)$$

$$C\dot{V}_{4L} = I_s e^{(V_{1R}+V_{f2}-V_{4L})/Vt} + I_s e^{(V_{2R}+V_{f3}-V_{4L})/Vt} + I_s e^{(V_{3R}+V_{f4}-V_{4L})/Vt} - I_{f_5} + I_s e^{(V_{0L}+V_{f6}-V_{4L})/Vt} - I_s e^{\frac{v_{4R}}{v_t}} \quad (4.43)$$

Sol taraf çıkış bağıntısı :

$$y_L = I_s e^{\frac{v_{1L}}{v_t}} \quad (4.44)$$

Denklem 4.40'ın sol kısmındaki terim bir kapasitörün akımını belirtirken, sağ kısmındaki terimler de sabit bir akım kaynağı, ayrıca transistörlerin kollektör akımlarını göstermektedir. Sağlanan bu yöntemle sağ taraftaki denklemler ortaya çıkar ;

$$C\dot{V}_{lR} = I_s e^{(V_{2R}+V_{f1}-V_{1R})/Vt} - I_s e^{\frac{v_{1L}}{v_t}} \quad (4.45)$$

$$C\dot{V}_{2R} = I_s e^{(V_{3R}+V_{f1}-V_{2R})/Vt} - I_s e^{\frac{v_{1L}}{v_t}} \quad (4.46)$$

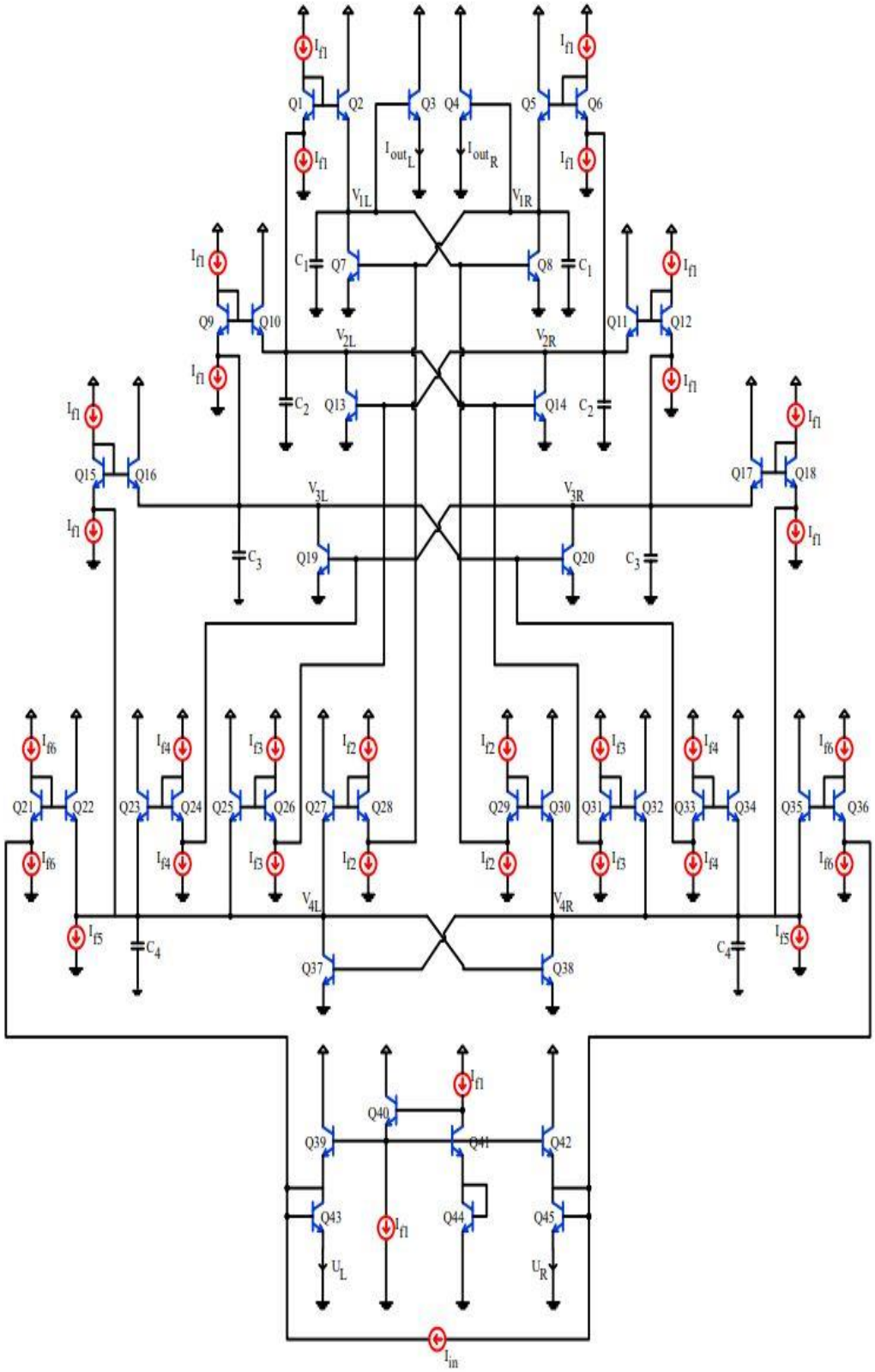
$$C\dot{V}_{3R} = I_s e^{(V_{4R}+V_{f1}-V_{3R})/Vt} - I_s e^{\frac{v_{1L}}{v_t}} \quad (4.47)$$

$$C\dot{V}_{4R} = = I_s e^{(V_{1L}+V_{f2}-V_{4R})/Vt} + I_s e^{(V_{2L}+V_{f3}-V_{4R})/Vt} + I_s e^{(V_{3L}+V_{f4}-V_{4R})/Vt} - I_{f_5} + I_s e^{(V_{0L}+V_{f6}-V_{4R})/Vt} - I_s e^{\frac{v_{4L}}{v_t}} \quad (4.48)$$

Sağ taraf çıkış bağıntısı :

$$y_R = I_s e^{\frac{v_{1R}}{v_t}} \quad (4.49)$$

AB sınıfı dördüncü derece alçak geçiren Chebyshev süzgeç devresini Şekil 4.2.'de görüldüğü gibi tasarlanabilmektedir. Akım ayırıcı devresiyle giriş akımı sol ve sağ akımlara ayrılır. Akım ayırıcısı *uL* ve *uR* 'yi üretmektedir.



Şekil 4.2. Dördüncü Derece Fark Alıcı AB-Sınıfı Logaritmik Ortam Chebyshev Alçak Geçiren Süzgeç

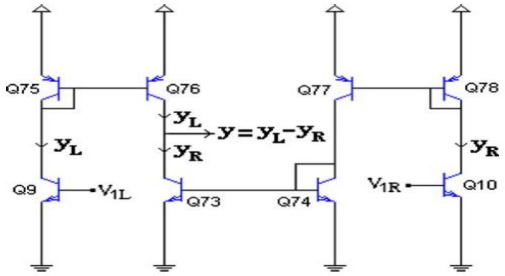
4.3.1. Benzetim sonuçları

Yapılan bu çalışmada devrenin benzetimi hem ideal Bf =10000, hem de AT&T CBIC-U2 transistörleri kullanılarak Pspice programıyla simülasyon sonuçları elde edilmiştir. Chebyshev yaklaşımı için benzetim değerleri pay ve payda katsayıları kullanılarak şu şekilde hesaplama işlemi yapılmıştır; K=1, V_{cc}=2.5V, V_t=25.6mV, I_{f1}=400uA, I_{f2}=110uA, I_{f3}=296uA, I_{f4} =581.2uA I_{f5} =380uA, I_{f6} =110uA C_1= C_2 = C_3 = C_4 = C_5 C_6 =50pF. Belirtilen süzgecin merkez kesim frekansı f_0=50MHz olarak belirlenir. Şekil 4.2.'de gerçekleştirilen süzgecin farklı frekanslarda kazanç değeri hesaplanmış ve Şekil 4.6.'da gösterilmektedir. Şekil 4.4. ve Şekil 4.5.'te ideal ve gerçek transistör kullanılmasıyla ortaya çıkan kazanç cevabı ve faz cevapları görülmektedir. Çizelge 4.1.'deki katsayılar kullanılarak (0.1desibel için) Çizelge 4.3.'deki akım değerleri hesaplanmıştır. Önerilen alçak geçiren Chebyshev süzgecin farklı parametre toleransları altında cevabı Şekil 4.7.'de sunulmuştur. Monte Carlo, süzgecin parametre toleransları analizi, Pspice programı kullanılarak yapılır.

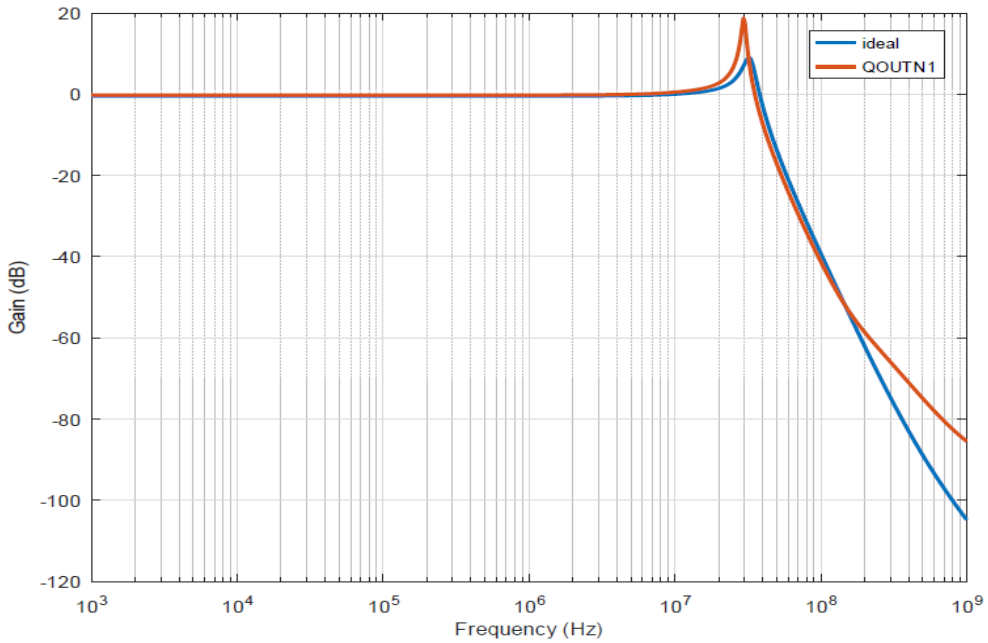
Çizelge 4.1. Farklı desibel değerleri için akım değerleri

Filtre Çeşidi	f0	K	I_{f1}	I_{f2}	I_{f3}	I_{f4}	I_{f5}	I_{f6}	C
0.1dB Chebyshev	50Mhz	1	400uA	329uA	811uA	1053uA	723uA	329uA	50pF
0.5dB Chebyshev	50Mhz	1	400uA	151uA	410uA	684uA	478uA	151uA	50pF
1dB Chebyshev	50Mhz	1	400uA	110uA	296uA	581uA	380uA	110uA	50pF
2dB Chebyshev	50Mhz	1	400uA	82uA	206uA	502uA	286uA	82uA	50pF
3dB Chebyshev	50Mhz	1	400uA	70uA	161uA	467uA	232uA	70uA	50pF

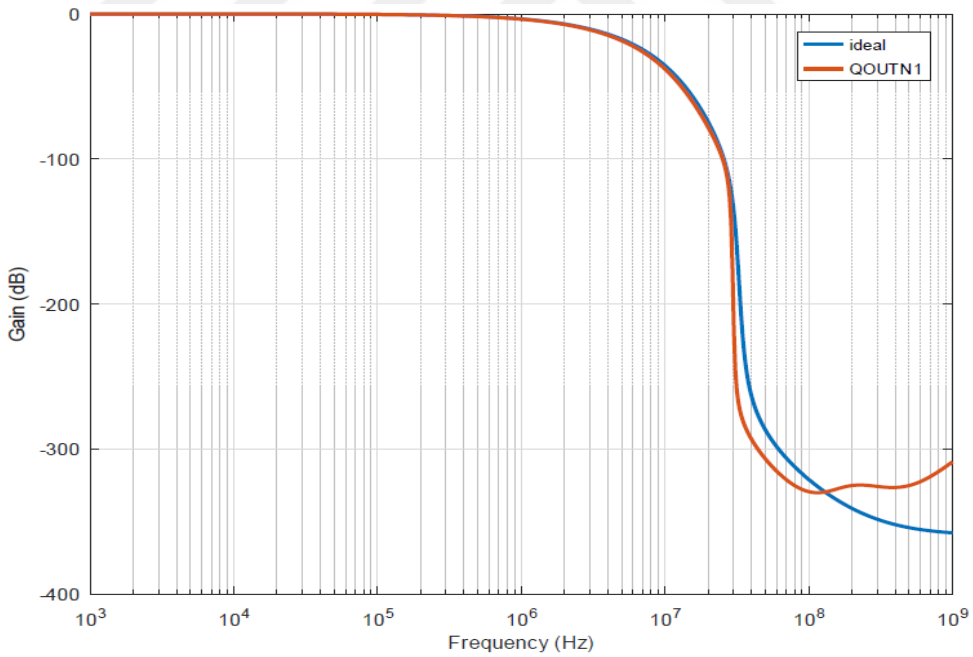
Devrenin çıkışındaki akımların farkları Şekil 4.3.'te gösterilen devrede kullanılarak yapılmaktadır.



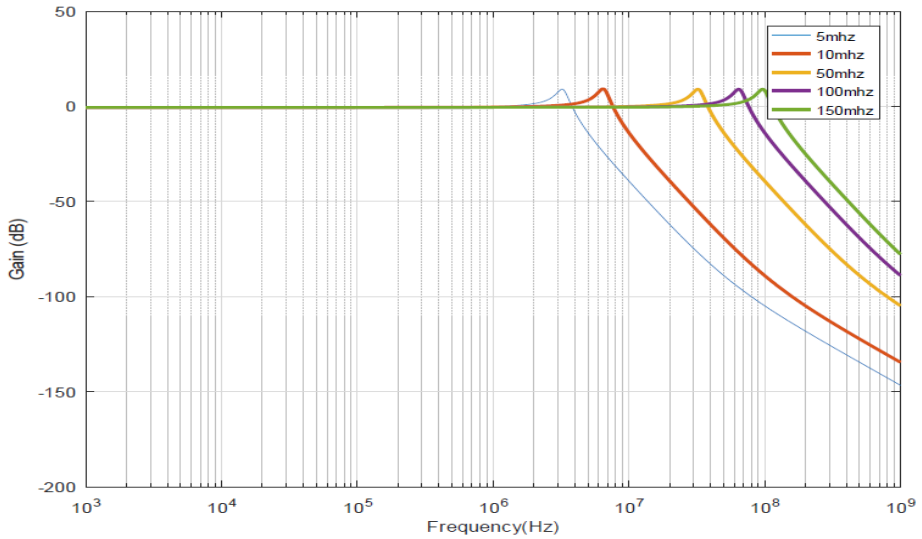
Şekil 4.3. Fark alıcı devre



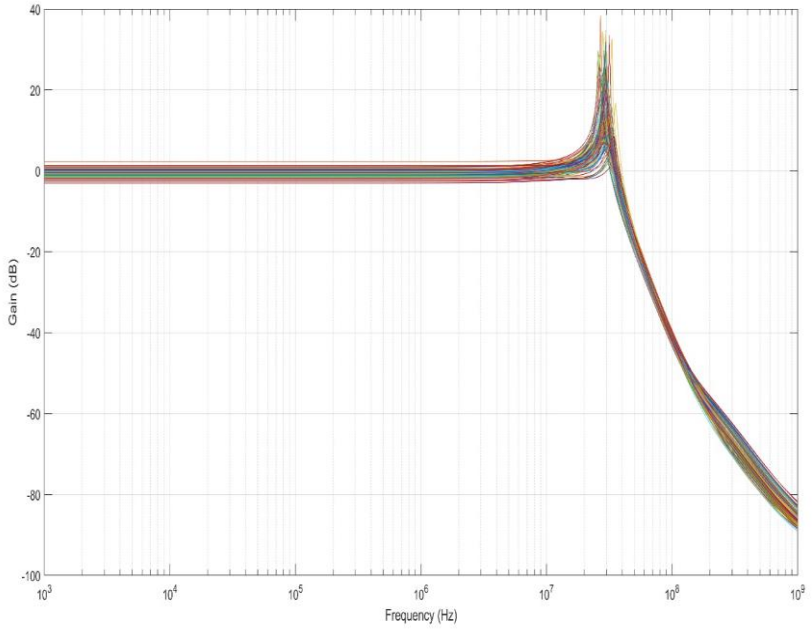
Şekil 4.4. Tasarlanan süzgecin kazanç frekans Cevabı



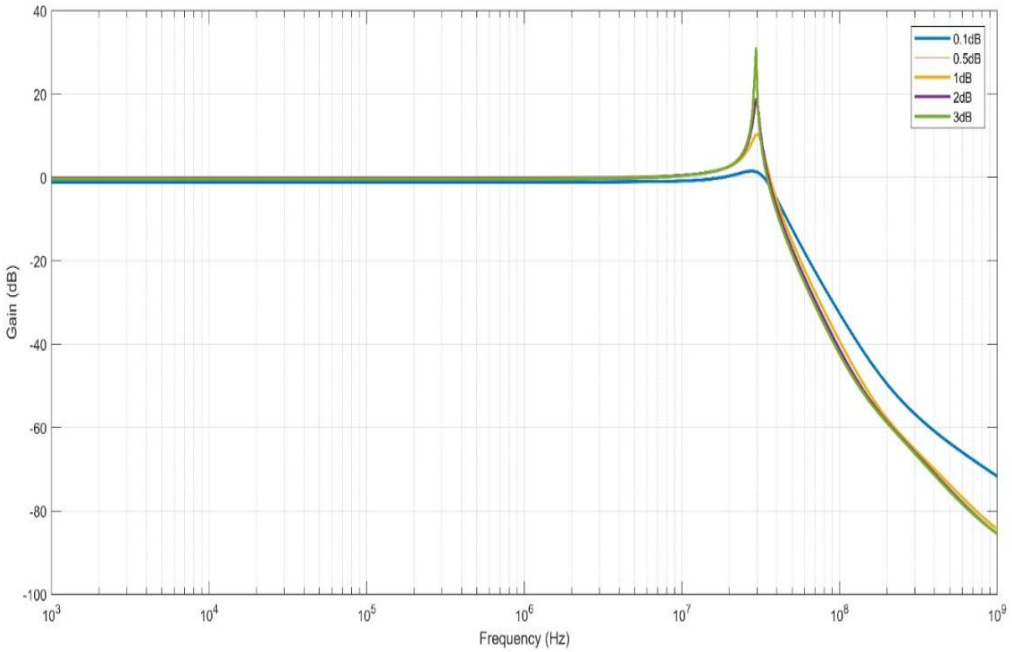
Şekil 4.5. Tasarlanan süzgecin faz frekans Cevabı



Şekil 4.6. Alçak geçiren süzgecin farklı frekanslarda kazanç frekans Cevabı



Şekil 4.7. Tasarlanan Süzgecin Monte Carlo Analiz



Şekil 4.8. Tasarlanan Süzgecin Farklı Kazanç Değerleri Analizi

5. SONUÇLAR ve ÖNERİLER

5.1. Sonuçlar

Bu çalışmada dördüncü derece fark alıcı AB sınıfı Chebyshev logaritmik ortam süzgeci tasarlanmak istenmiştir. Önceki bölümlerde anlatıldığı gibi matematiksel temeller esas alınmıştır. Materyal ve yöntem bölümünde anlatılan teorik bilgiler kullanılarak denklemler oluşturulup akım ve kapasitör değerleri hesaplanarak devre gerçekleştirilmiştir. Akım kazancı yüksek transistörler kullanılarak simülasyon sonuçları elde edilmiştir. Pspice programı yardımıyla Chebyshev süzgeç karakteristiği gözlemlenmiştir. Akabinde gerçek transistör kullanılarak süzgecin analizi yapılarak idealle karşılaştırma yapılmıştır. Logaritmik ortam süzgeçlerinde gerçek transistör kullanıldığında β değiştiği için sonuçlar ideal transistörle farklılık göstermektedir. Fakat literatürdeki çalışmalar incelendiğinde bu farklılıkların süzgeç karakteristiğini etkilemediği saptanmıştır (Frey D. R., 1996) (Tola A. T., 2000).

5.2. Öneriler

Chebyshev süzgeç yaklaşımıyla akım değerleri değiştirilerek farklı kazançlar elde edilmiştir. Tasarım yapılırken akım kaynağının değiştirilmesiyle kesim frekansı ve kalite faktörünün ayarlanabilmesi planlanmıştır. Besleme gerilimi düşük seviyede tutularak devrenin PSPICE programındaki simülasyonlarıyla doğruluğu saptanmıştır. Yapılan çalışmada devrede düşük güç tüketimi, düşük gürültü İstenilen başlıca özellikler arasında yer alırken Ayrıca yüksek frekans uygulamalarında kullanılabilmesi, elektronik olarak kolayca ayarlanabilmesi ve Chebyshev süzgecin sağladığı avantajlardan ötürü analog sinyal işleme uygulamalarında yeni çalışmalara önemli bir yardım sağlayacağı öngörülmektedir.

Bundan sonraki çalışmalarda yüksek mertebeli alçak geçiren Chebyshev süzgeçler tasarlanabilir. Ayrıca farklı devre elemanlarının kullanımıyla düşük

frekanslarda çalışabilmesi birçok biyomedikal sistemlerde tercih edilmesine sebep olacaktır.

KAYNAKLAR

ADAMS, R. 1979. Filtering in Log Domain. 63 rd AES Conference. 4.

ADAMS, R. (1979). Filtering in Log Domain. 63 rd AES Conf., (s. pp. 1470.).

ARSLANALP , R., AND YÜCE, E. (2009). A BJT technology-based current-mode tunable all-pass filter. Microelectronics Journal, vol. 40, no. 6, pp. 921-927.

ARSLANALP, R. (2011). Elektronik Ayarlanabilir Analog İşlem Blok Tasarımları. Pamukkale Üniversitesi, Fen Bilimleri Enstitüsü, Doktora Tezi, Denizli 162s.

BAKİ, A. R. (2001). Log-Domain Filtering: Disk-Drive Applications and Distortion. McGill University, Institute Of Science, Master Thesis, Montreal 120s.

BRACKET, P. O., AND SEDRA, A. S. (1976). Direct SFG Simulation of LC LadderNetworks with Applications to Active Filter Design. IEEE Transactions on, Circuits and Systems, CAS-23(2): 61-67.

CHANG, C. (1993). Novel universal current-mode filter with single-input and 3 outputs using only 5 current conveyors. Electronics Letters , vol. 29, no. 23, pp.2005-2007.

DELİYANNIS, T., SUN, Y., AND FIDLER, J. K. (1999). Continuous-Time Active Filter Design. (1nd Ed.) CRC Press LLC, ISBN- 0-8493-2573-0.

DINDAR, M. (2013). Video Frekans Uygulamaları için A-Sınıfı Logaritmik Ortam Eliptik Süzgeç Tasarımı. Denizli: Pamukkale Üniversitesi, Fen Bilimleri Enstitüsü,Yüksek Lisans Tezi.

DRAKAKIS, E. M., AND PAYNE, A. J. (1999). Log-Domain State-Space: A Systematic Transistor Level Approach for Log-Domain Filtering. IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing,, 46(3): 290–305.

DUERDEN , G. D., ROBERTS, G. W., AND DEEN, M. J. (2001). The development of bipolar log domain filters in a Standard CMOS process. IEEE International Symposium on Circuits and Systems, NSW,1: 145-148.

EDWARDS, R. T., AND CAUWENBERGHS, G. (2000). Synthesis of Log-domain Filters from First-Order Building Blocks. Analog Integrated Circuits and Signal Processing,, 22: 177-186.

EL-MASRY, E. I., AND WU, J. (2000). Fully Differential Class-AB Log-Domain Integrator. Analog Integrated Circuits and Signal Processing, 25, 35-46,.

ESKIYERLI, M., PAYNE, A. J., AND TOUMAZOU, C. (1996). State Space Synthesis Of Biquads Based On The MOSFET Square Law. Proceeding Of IEEE ISCAS Atalanta, vol. 1, pp. 321-324.

FERRI , G., AND GUERRINI, N. C. (2010). Low Voltage, Low Power CMOS Current Conveyors. 1st ed. Springer.

FEŞTILA, L., GROZA, R., CIRLUGEA, M., AND FAZAKAS, A. (2007). Modular analysis and design of log-domain circuits based on LIN↔ELIN transformations. Analog Integrated Circuits Signal Processing, 231–249.

FREY, D. R. (1979). Filtering in the log-domain. 63rd AES Conference. New York.

FREY, D. R. (1993a). Log-domain filtering: an approach to current-mode filtering. IEE Proc.-G, Circuits Syst., (s. Devices, 140 (6), 406-416.).

FREY, D. R. (1994). Current Mode Class AB Second Order Filter. Electronics Letters, pp. 205-206.
FREY, D. R. (1996). Exponential state space filters: A generic current-mode design strategy. IEEE Trans. on Circuits and Systems-I: Fundamental 43,, (s. 39-42.).
FREY, D. R. (1999). Distortion compensation in log-domain filters using state-space techniques. IEEE Trans Circuits Syst Pt.–II, 46 (7).
FREY, EL-GAMAL, BAKI, AND BAR-DOR. (1996b,1997;2000).
JHONSON, D. E. (1976). Introduction to Filter Theory, Prientice-Hall,, ISBN: 0 13 483776 2.
KESKIN, A., PAL, K., AND HANCIOĞLU, E. (2008). Resistorless first-order all-pass filter with electronic tuning. AEÜ-International Journal of Electronics and Communications, vol. 62, no. 4, pp. 304-306.
KIRÇAY, A. (2007). New Possibilities for the Design of Class-A and Differential Class-AB Log-Domain Filters Using State-Space Synthesis Method. Dokuz Eylul University, Graduate School of Natural and Applied Sciences, Phd thesis, İzmir 231s.
KIRÇAY, A. (2014). High-Q Current-Mode CMOS Companding Bandpass Tunable Filter. Advances in Robotics, Mechatronics and Circuits, ISBN: 978-1- 61804-242-2.
KIRÇAY, A., AND ÇAM, U. (2006). State-Space Synthesis of Current-Mode First-Order Log-Domain Filters. Turk J Elec Engin, 14(3): 399-416.
KIRÇAY, A., AND ÇAM, U. (2008). Differential Type Class-AB Second-Order Log-Domain Notch Filter. IEEE Transactions on circuits and Systems-I, 55(5): 1203-1212.
KIRÇAY, A., AND ÇAM, U. (2009). A new 5th-order differential type class-AB log-domain. Analog Integrated Circuits Signal Processing. ., 60: 221–229.
KONTOGIANNOPOULOS, N., AND PSYCHALINOS, C. (2005). Log-Domain Filtering by Simulating the Topology of Passive Prototypes . IEEE Transactions On Circuits And Systems—I: Regular Papers, vol. 52, no. 10, 2043- 2054.
KRISHNAPURA, N. (2000). Large Dynamic Range Dynamically Biased Log-Domain Filters. Columbia University.
LEUNG, V. W., AND ROBERTS, G. W. (2000). Effects of Transistor Nonidealities on High-Order Log-Domain Ladder Filter Frequency Responses. IEEE Transactions On Circuits And Systems—II: Analog And Dıgıtal Sıgnal Procssing, Vol. 47, No. 5.
MAHATTANAKUL, J., AND TOUMAZOU, C. (1997). Modular Log-Domain Filter . Electronics Letters, vol. 33, Issue. 13, pp. 1130-1131.
MASRY, J. W. (2000). Fully differential class-AB log-domain integrator. Integrated Circuits and Signal Processing, 25 (1), 35-46.
MINAEİ, S., AND TURKOZ, S. (2004). Current-mode electronically tunable universal filter using only plus-type current controlled conveyors and grounded capacitors. ETRI Journal,, vol. 26, no. 4, pp. 292-296 .
NGARMNİL, J., TOUMAZOU, C., & LANDE, T. S. (1995). A fully tuneable micropower log domain filter. Proc. ESSCIRC, (s. 86-89).
PANDEY , N., AND PAUL, S. (2004). All-pass filters based on CCII- and CCCII-. International Journal of Electronics, vol. 91, no. 8, pp. 485-489.

PERRY, D., AND ROBERTS, G. W. (1995). Log-Domain Filters Based on LC Ladder Synthesis. IEEE International Symposium On Circuits and Systems, (s. vol. 1, pp. 311-314.).

PERRY, D., AND ROBERTS, G. W. (1995). Log-Domain Filters Based On LC Ladder Synthesis. International Symposium on Circuits and Systems, 0-7803-2570-2.

POOKAIYAUDOM, S., AND MAHATTANAKUL, J. (1995). A 3.3 volt high-frequency capacitorless electronically-tunable log domain oscillators. Proc. ISCAS, 829-832.

PROMME, P., AND WONGPROMMOON, N. (2013). Tunable CMOS-based Current Mode Fifth-order Ladder Low-pass Filter. 36th International Conference on Telecommunications and Signal Processing (TSP).

PSYCHALINOS, C., AND VLASSIS, S. (2002). On the Exact Realization of Log Domain Elliptic Filters Using the Signal Flow Graph Approach, IEEE. Analog and Digital Signal Processing, vol. 49,-pp. 770-774.

PUNZENBERGER, M. (1997). A 1.2-V Low-Power BiCMOS. IEEE Journal Of Solıd-State Circuits, Vol. 32, No. 12.

ROBERTS, G. W., AND LEUNG, V. W. (2001). Design and analysis of integrator-based log-domain filter circuits. Kluwer Academic Publishers.

ROBERTS, G., AND SEDRA, A. S. (1989). All current-mode frequency selective circuits. Electronics Letters, , vol. 25, no. 12, pp. 759-761.

SEDRA, A. S., AND SMİTH, K. (1998). Microelectronics Circuits, (4nd Ed.) Oxford University Press, ISBN 0-19-511663-1, 1237 p.

SEEVİNCK, E. (1990). Companding Current-mode Integrator: A New Circuit Principle for Continuous-time Monolithic Filters. Electronics Letters, (s. vol.26, pp. 2046-2047).

SURAV Yılmaz, Ş. (2005). Logaritmik Ortam Filtrelerinin Sistematik Sentezi. Pamukkale Üniversitesi, Fen Bilimleri Enstitüsü, Yüksek Lisans Tezi, Denizli 153s.

TOKER, A., OZCAN, S., KUNTMAN, H., AND ÇİÇEKÇİOĞLU, O. (2001). Supplementary all-pass sections with reduced number of passive elements using a single current conveyor. International Journal of Electronics, vol. 88, no. 9, pp. 969-976.

TOLA, A. T. (2000). A Study Of Nonideal Log Domain and Differential Class AB Filters. Lehigh University, Institute Of Science, Phd Thesis, Bethlehem 250s.

TOLA, A. T., AND FREY, D. R. (2000). A Study Of Different Class AB Log Domain First Order Filters. Analog Integrated Circuits and Signal Processing , Vol.22 pp.57-70 .

TSIVIDIS, Y. P. (1998). Externally Linear Integrators. IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, Vol. 45, pp.1181-1187.

TSIVIDIS, Y., AND GOPINATHAN, V. a. (1990). Companding in Signal Processing. Electronics Letters, vol. 26,, (s. pp. 1331-1332.).

VAN VALKENBURG, M. E. (1987). Analog Fitler Design. University of Illionis at Urbana-Champaign, s.2,17.

WILSON, B. (1989). Analog current mode circuits. International Journal of Electrical Engineering Education, vol. 26, no. 3, pp. 206-223.

XU, Z., AND EL-MASRY, E. I. (2004). Synthesis Of Log-Domain Filter With Well-Defined Operating Point. IEEE International Symposium on Circuits and Systems (ISCAS), 0-7803-8251-X.

YU, G. J., LIU, B. D., HSU, Y. J., AND HUANG, C. Y. (2000). Design of log domain low-pass filters by MOSFET square law. Proc. The Second IEEE Asia Pacific Conf. on ASICs, pp. 9-12.

YUCE, E., AND MINAEI, S. (2008). Universal current-mode filters and parasitic impedance effects on the filter performances. International Journal of Circuit Theory and Applications,, vol. 36, no. 2, pp. 161-171.

EKLER

EK 1 : Psipce programında kullanılan AT&T CBIC-R transistörlerin parametleri

MODEL NX2 NPN (+ IS=1.840E-16 XTI=3.000E+00 EG=1.110E+00
+ VAF=7.200E+01VAR=4.500E+00 BF=1.036E+02 ISE=1.686E-19
+ NE=1.400E+00 IKF=5.400E-02 XTB=0.000E+00 BR=1.000E+01
+ ISC=1.605E-14 NC=1.800E+00 IKR=5.400E-02 RC=1.140E+01
+ CJC=3.980E-13 MJC=2.400E-01 VJC=9.700E-01 FC=5.000E-01
+ CJE=2.400E-13 MJE=5.100E-01 VJE=8.690E-01 TR=4.000E-09
+ TF=10.51E-12 ITF=3.500E-02 XTF=2.300E+00 VTF=3.500E+00
+ PTF=0.000E+00 XCJC=9.000E-01 CJS=1.150E-13 VJS=7.500E-01
+ MJS=0.000E+00 RE=1.848E+00 RB=5.007E+01 RBM=1.974E+00
+ KF=0.000E+00 AF=1.000E+00)

.MODEL PX2 PNP (+ IS=1.027E-16 XTI=3.000E+00 EG=1.110E+00
+ VAF=3.000E+01 VAR=4.500E+00 BF=5.228E+01 ISE=9.398E-20
+ NE=1.400E+00 IKF=5.412E-02 XTB=0.000E+00 BR=7.000E+00
+ ISC=1.027E-14 NC=1.800E+00 IKR=5.412E-02 RC=3.420E+01
+ CJC=4.951E-13 MJC=3.000E-01 VJC=1.230E+00 FC=5.000E-01
+ CJE=2.927E-13 MJE=5.700E-01 VJE=8.800E-01 TR=4.000E-09
+ TF=20.05E-12 ITF=2.001E-02 XTF=1.534E+00 VTF=1.800E+00
+ PTF=0.000E+00 XCJC=9.000E-01 CJS=1.150E-13 VJS=7.500E-01
+ MJS=0.000E+00 RE=1.848E+00 RB=3.271E+01 RBM=9.902E-01
+ KF=0.000E+00 AF=1.000E+000