T.C.
SAKARYA UYGULAMALI BİLİMLER ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

EVİRİCİ ARAYÜZLÜ DAĞITIK ENERJİ KAYNAKLARI TABANLI MİKRO ŞEBEKELERDE GÜÇ PAYLAŞIMI VE KARARLILIK ANALİZİ

YÜKSEK LİSANS TEZİ

Ali Kuyumcu

Enstitü Anabilim Dalı	**:**	**ELEKTRİK ve ELEKTRONİK MÜHENDİSLİĞİ**
Tez Danışmanı	**:**	**Doç. Dr. Murat KARABACAK**

Ağustos 2020

T.C.
SAKARYA UYGULAMALI BİLİMLER ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

EVİRİCİ ARAYÜZLÜ DAĞITIK ENERJİ KAYNAKLARI TABANLI MİKRO ŞEBEKELERDE GÜÇ PAYLAŞIMI VE KARARLILIK ANALİZİ

YÜKSEK LİSANS TEZİ

Ali KUYUMCU

Enstitü Anabilim Dalı : ELEKTRİK ve ELEKTRONİK MÜHENDİSLİĞİ

Bu tez 12/08/2020 tarihinde aşağıdaki jüri tarafından oybirliği ile kabul edilmiştir.

JÜRİ	BAŞARI DURUMU
Jüri Başkanı: Prof. Dr. Ali Fuat BOZ	Başarılı
Üye: Doç. Dr. Murat KARABACAK	Başarılı
Üye: Dr. Öğr. Üyesi Fuat KILIÇ	Başarılı

BEYAN

Tez içindeki tüm verilerin akademik kurallar çerçevesinde tarafımdan elde edildiğini, görsel ve yazılı tüm bilgi ve sonuçların akademik ve etik kurallara uygun şekilde sunulduğunu, kullanılan verilerde herhangi bir tahrifat yapılmadığını, başkalarının eserlerinden yararlanılması durumunda bilimsel normlara uygun olarak atıfta bulunulduğunu, tezde yer alan verilerin bu üniversite veya başka bir üniversitede herhangi bir tez çalışmasında kullanılmadığını beyan ederim.

Ali KUYUMCU

12/08/2019

TEŞEKKÜR

Yüksek lisans eğitim sürecimde vermiş olduğu lisansüstü derslerinden faydalandığım, yüksek lisans tez konumu bir TÜBİTAK projesi kapsamında planlayan, bilgi ve tecrübeleri ile tez süresinde çalışmalarıma destek olan danışmanım Sayın Doç. Dr. Murat KARABACAK'a içtenlikle teşekkür ederim.

Yüksek lisans eğitimim sürecinde tanışıp ve ardından bir ömür boyu olmak üzere hayatımı birleştirdiğim sevgili eşim Arş. Gör. Zeliha Çağla KUYUMCU'ya bu süreçte gösterdiği sağduyu, özveri ve sabırdan dolayı teşekkürlerimi sunuyorum. Ayrıca lisans eğitimimin ilk günlerinden itibaren hem dostluk hem de meslektaşlık bağlarıyla bağlı olduğum, sürekli olarak fikir alışverişinde bulunduğum değerli arkadaşım Arş. Gör. Halil İbrahim YÜKSEK'e teşekkür ederim.

Maddi ve manevi desteklerini hayatım boyunca arkamda hissettiğim anneme, babama ve ağabeyime kalpten teşekkürlerimi sunuyorum.

Bu tez çalışması, Türkiye Bilimsel ve Teknolojik Araştırma Kurumu (TÜBİTAK) tarafından, Teknoloji ve Yenilik Destek Programları Başkanlığı (TEYDEP) 1505 Üniversite-Sanayi İşbirliği Destek Programı kapsamında gerçekleştirilen 5190011 numaralı, "HİBRİT VE ELEKTRİK TAHRİKLİ GEMİLER İÇİN 550 KVA ŞEBEKE EVİRİCİSİNİN TASARIMI VE ÜRETİMİ" başlıklı proje kapsamında desteklenmiştir. Desteklerinden dolayı TÜBİTAK'a teşekkür ederiz.

İÇİNDEKİLER

TEŞEKKÜR ..... **i**
İÇİNDEKİLER ..... **ii**
KISALTMALAR ..... **iv**
SİMGELER ..... **v**
TABLOLAR LİSTESİ ..... **viii**
ŞEKİLLER LİSTESİ ..... **ix**
ÖZET ..... **xiii**
SUMMARY ..... **xiv**

BÖLÜM 1.
GİRİŞ **1**
1.1. Giriş 1
1.2. Tezin Amacı 7
1.3. Tezin İçeriği 8

BÖLÜM 2.
MİKRO ŞEBEKELERDE DENETİM **9**
2.1. Şebeke Eviricileri 10
2.2. Şebeke Besleyen Eviriciler 10
2.3. Şebeke Destekleyen Eviriciler 11
2.4. Mikro Şebeke Denetiminde Referans Eksen Takımları 12
2.4.1. Durağan referans eksen takımı ($\alpha\beta$) 12
2.4.2. Senkron referans eksen takımı (dq) 13
2.4.3. abc referans eksen takımı 14
2.5. Mikro Şebekelerde Hiyerarşik Denetim Sistemi 15
2.5.1. Sıfırıncı seviye denetim 15
2.5.2. Birinci seviye denetim 20
2.5.3. İkinci seviye denetim 21
2.5.4. Üçüncü seviye denetim 21
2.6. Eviricilerin Paralel Çalışması 22
2.6.1. Klasik droop denetimi 25
2.6.2. Güç açısı droop denetim 40
2.6.3. Sanal empedans denetimi 43
2.6.4. Sanal Empedans, güç açısı droop ve klasik droop denetim 50
2.6.5. Robust droop denetim 54
2.6.6. dq eksen takımında akım tabanlı droop denetim 59

BÖLÜM 3.
ÜÇ FAZLI MİKRO ŞEBEKE EVİRİCİLERİNİN MODELLENMESİ VE DENETİMİ 62
3.1. Sinüzoidal Darbe Genişlik Ayarı 63
3.2. İkinci Dereceden Alçak Geçiren Filtreli ve Kuplaj Endüktanslı Üç Fazlı Eviricinin Tasarımı ve Modellenmesi 68
3.2.1. abc referans eksenlerinde LC filtreli üç fazlı eviricinin modellenmesi 70
3.2.2. dq referans eksenlerinde LC filtreli üç fazlı eviricinin modellenmesi 71
3.3. dq Referans Eksen Takımında Akım ve Gerilim Denetimcilerinin Tasarlanması 75
3.3.1. Akım denetimcisinin tasarlanması 76
3.3.2. Gerilim denetimcisinin tasarlanması 79

BÖLÜM 4.
MİKRO ŞEBEKELERİN KÜÇÜK SİNYAL KARARLILIK ANALİZİ 84
4.1. Doğrusallaştırma 85
4.2. Şebeke Eviricisinin Küçük Sinyal Modeli 89
4.2.1. Güç denetimcisi küçük sinyal modeli 89
4.2.2. Gerilim denetimcisi küçük sinyal modeli 94
4.2.3. Akım denetimcisi küçük sinyal modeli 95
4.2.4. LC filtre ve kuplaj endüktansı küçük sinyal modeli 97
4.2.5. Bir eviricinin tam küçük sinyal modeli 99
4.2.6. Tüm eviricilerin birleştirilmiş küçük sinyal modeli 103
4.3. İletim Şebekesinin Küçük Sinyal Modeli 104
4.4. Yüklerin Küçük Sinyal Modeli 106
4.5. Mikro Şebekenin Tam Küçük Sinyal Modeli 108

BÖLÜM 5.
KÜÇÜK SİNYAL KARARLILIK ANALİZİ VE SİMÜLASYON SONUÇLARI 112
5.1. Mikro Şebekeye Ait Özdeğerlerin Elde Edilmesi ve Kararlılık Analizi 112
5.2. Mikro Şebekede Yük Değişimleri Meydana Gelmesi Durumunda Küçük Sinyal Kararlılık Analizininden Elde Edilen Cevap 117
5.3. Droop Katsayılarının Kararlılığa Etkisi 118
5.3.1. Aktif güç droop katsayısının kararlılığa etkisi 119
5.3.2. Reaktif güç droop katsayısının kararlılığa etkisi 122
5.3.3. Güç denetimcisi alçak geçiren filtre kesim frekansının kararlılığa etkisi 125
5.4. Droop Katsayılarına Göre Eviriciler Arasında Güç Paylaşımı 127
5.5. Sonuç ve Öneriler 129
KAYNAKLAR 131
ÖZGEÇMİŞ 137

KISALTMALAR

AA	: Alternatif akım
DA	: Doğru akım
DG	: Dağıtık Üretim
LPF	: Alçak Geçiren Filtre
MPPT	: Maksimum güç noktası izleme
PCC	: Ortak bağlantı noktası
PD	: Oransal-türev
PI	: Oransal-integral
PR	: Oransal-Resonatör
RES	: Yenilenebilir enerji kaynakları
RMS	: Etkin değer
SDGA	: Sinüzoidal Darbe Genişlik Ayarı

SİMGELER

$\boldsymbol{A_{MG}}$	: Sistem matrisi
$\boldsymbol{A}$	: Durum matrisi
$\boldsymbol{B}$	: Giriş matrisi
$\boldsymbol{C}$	: Çıkış matrisi
$\boldsymbol{C_f}$	: Filtre Kapasitansı (Farad)
$\boldsymbol{D}$	: İleri-besleme matrisi
$\boldsymbol{DQ}$	: Ortak referans eksen takımı
$\boldsymbol{dq}$	: Senkron referans eksen takımı
$\boldsymbol{E}$	: Evirici çıkış gerilimi
$\boldsymbol{f}$	: Frekans
$\boldsymbol{i_d, i_q}$	: dq eksenlerinde akım
$\boldsymbol{i_\alpha, i_\beta}$	: $\alpha\beta$ eksenlerinde akım
$\boldsymbol{K_{Pc}, K_{Ic}}$	: Akım denetimcisi katsayıları
$\boldsymbol{K_{Pv}s, K_{Iv}}$	: Gerilim denetimcisi katsayıları
$\boldsymbol{K_{inv}}$	: Evirici kazancı
$\boldsymbol{L_c, r_c}$	: Kuplaj endüktansı, kuplaj endüktansı iç direnci

L_f, r_f : Filtre endüktansı, filtre endüktansı iç direnci

m : SDGA Modülasyon katsayısı

m_p : Aktif güç droop katsayısı

n_q : Reaktif güç droop katsayısı

P : Aktif güç

Q : Reaktif güç

$\mathbf{R}$: Direnç (Ω)

r_N : Sanal direnç

S : Görünür güç

T_{dq} : Park dönüşüm matrisi

$T_{\alpha\beta}$: Clarke dönüşüm matrisi

V_{dc} : DA kaynak gerilimi

V_o : Ortak bağlantı noktasının (PCC) gerilimini

v_d, v_q : dq eksenlerinde gerilim

v_α, v_β : $\alpha\beta$ eksenlerinde gerilim

ω : Açısal frekans

X_C : Kapasitif reaktans (Ω)

X_L : Endüktif reaktans (Ω)

$\mathbf{Z}$: Empedans (Ω)

$\boldsymbol{\phi_d}$, $\boldsymbol{\phi_q}$: Gerilim denetimcisi durum değişkenleri

$\boldsymbol{\gamma_d}$, $\boldsymbol{\gamma_q}$: Akım denetimcisi durum değikenleri

$\boldsymbol{\alpha\beta}$: Durağan referans eksen takımı

$\boldsymbol{\tau_i}$: Zaman sabiti

$\boldsymbol{\delta}$: Güç açısı

$\boldsymbol{\theta}$: Empedans açısı

TABLOLAR LİSTESİ

Tablo 1.1 : Güç sistemleri hakkında uluslararası standartlar. 4
Tablo 5.1 : Sisteme ait parametre değerleri. 113
Tablo 5.2 : $mp = 40 \times 10 - 6$ ve $nq = 120 \times 10 - 6$ için sistemin çalışma noktasındaki akım, gerilim ve açısal hız değerleri. 113
Tablo 5.3 : $mp = 40 \times 10 - 6$ ve $nq = 120 \times 10 - 6$ için AMG matrisinin özdeğerleri 114

ŞEKİLLER LİSTESİ

Şekil 1.1 : Mikro şebekenin genel yapısı. 2
Şekil 2.1 : Çalışma modlarına göre mikro şebeke eviricileri. 9
Şekil 2.2 : Şebeke eviricisi eşdeğer devresi; kontrollü gerilim kaynağı. 10
Şekil 2.3 : Şebeke besleyen evirici eşdeğer devresi; kontrollü akım kaynağı. 11
Şekil 2.4 : Şebeke destekleyen evirici eşdeğer devresi; kontrollü akım kaynağı..... 12
Şekil 2.5 : Şebeke destekleyen evirici eşdeğer devresi; kontrollü gerilim kaynağı. 12
Şekil 2.6 : abc ve $\alpha\beta$ referans eksen takımlarının vektörel gösterimi. 13
Şekil 2.7 : abc ve dq referans eksen takımlarının vektörel gösterimi. 14
Şekil 2.8 : Mikro şebekelerde hiyerarşik denetim sistemi. 15
Şekil 2.9 : Mikro şebekelerde sıfırıncı seviye denetim yöntemleri. 16
Şekil 2.10 : Şebeke eviricisinde sıfırıncı seviye denetim blok diyagramı. 17
Şekil 2.11 : Şebeke besleyen eviricide sıfırıncı seviye denetim blok diyagramı. 18
Şekil 2.12 : Şebeke destekleyen eviricide şebeke bağlantılı sıfırıncı seviye denetim blok diyagramı. 19
Şekil 2.13 : Şebeke destekleyen eviricide ada modlu sıfırıncı seviye denetim blok diyagramı. 19
Şekil 2.14 : Birinci seviye denetim yöntemleri. 20
Şekil 2.15 : İdeal gerilim kaynağı olarak modellenmiş paralel bağlı eviriciler. 22
Şekil 2.16 : İdeal evirici ve Z empedansı üzerinden güç aktarımı. 23
Şekil 2.17 : R evirici; P∼E ve Q∼ − ω droop denetim grafikleri. 27
Şekil 2.18 : R evirici; P∼E ve Q∼ − ω droop denetim blok diyagramı. 27
Şekil 2.19 : L evirici; P∼ω ve Q∼E droop denetim grafikleri. 29
Şekil 2.20 : L evirici; P∼ω ve Q∼E droop denetim blok diyagramı. 29
Şekil 2.21 : P∼ − ω ve Q∼ − E droop denetim grafikleri. 31
Şekil 2.22 : P∼ − ω ve Q∼ − E droop denetim blok diyagramı. 31
Şekil 2.23 : Paralel bağlı R evirici devresi. 32
Şekil 2.24 : Paralel bağlı L evirici devresi. 35
Şekil 2.25 : Paralel bağlı C evirici devresi. 38
Şekil 2.26 : Güç açısı droop denetim blok diyagramı. 42
Şekil 2.27 : Droop denetim ve sanal empedans denetimi blok diyagramı. 44
Şekil 2.28 : dq eksenlerinde evirici eşdeğer devreleri. 46
Şekil 2.29 : dq eksenlerinde sanal empedans eklenmiş evirici eşdeğer devreleri. 46
Şekil 2.30 : dq eksensenlerinde sanal empedans blok diyagramı. 48
Şekil 2.31 : Belirlenen sınırlara göre elde edilen R-X grafiği. 50
Şekil 2.32 : Sanal empedans eklenmiş eşdeğer devre ile gerçek devre arasındaki benzerlik. 51
Şekil 2.33 : R eviricilerde robust droop denetim blok diyagramı. 55

Şekil 2.34 : L eviricilerde robust droop denetim blok diyagramı 57
Şekil 2.35 : C eviricilerde robust droop denetim blok diyagramı 58
Şekil 2.36 : dq eksen takımında akım tabanlı droop denetim blok diyagramı 60
Şekil 3.1 : Üç fazlı iki seviyeli evirici topolojisi.....62
Şekil 3.2 : SDGA' da referans ve taşıyıcı sinyallerin karşılaştırılması sonucu elde edilen anahtarlaman darbeleri. 64
Şekil 3.3 : SDGA'ya ait (a) referans ve taşıyıcı sinyali, (b) a fazı gerilimi vao, (c) b fazı gerilimi vbo, (d) c fazı gerilimi vco, (e) hat gerilimi vab , (f) hat gerilimi vbc ve (g) hat gerilimi vca. 66
Şekil 3.4 : SDGA'da modülasyon katsayısı ile genlik arasındaki ilişki. 67
Şekil 3.5 : LC filtreli üç fazlı iki seviyeli evirici.....69
Şekil 3.6 : LC filtre endüktansı ve kapasitesinin elektriksel dq eşdeğer devresi. 73
Şekil 3.7 : LC filtre endüktansı ve kapasitesinin Laplace domeninde dq eşdeğer devresi. 75
Şekil 3.8 : Mikro şebeke eviricisi ve denetimcilerin genel gösterimi. 76
Şekil 3.9 : dq referans eksen takımında mikro şebeke eviricisine ait denetim blok diyagramı. 76
Şekil 3.10 : dq referans eksen takımında akım denetimcisi tasarımı için denetim blok diyagramı.....77
Şekil 3.11 : Akım denetimcisi bode diyagramı. 79
Şekil 3.12 : dq referans eksen takımında akım denetimcili üç fazlı evirici için indirgenmiş denetim blok diyagramı.....79
Şekil 3.13 : dq referans eksen takımında gerilim denetimcisi tasarımı için denetim blok diyagramı.....80
Şekil 3.14 : Akım ve gerilim denetimcili üç fazlı iki seviyeli mikro şebeke eviricisine ait denetim blok diyagramı.....81
Şekil 3.15 : Gerilim denetimcili sistemin bode diyagramı.....82
Şekil 3.16 : Mikro şebeke eviricisine ait genel denetim blok diyagramı. 83
Şekil 4.1 : Evirici eksen takımından ortak referans eksen takımına geçiş grafiği. 91
Şekil 4.2 : Güç denetimcisi blok diyagramı. 92
Şekil 4.3 : dq eksenlerinde gerilim denetimcisi blok diyagramı. 94
Şekil 4.4 : dq eksenlerinde akım denetimcisi blok diyagramı. 96
Şekil 4.5 : Evirici eksen takımından ortak referans eksen takımına geçiş grafiğinin küçük sinyal eşdeğeri. 100
Şekil 4.6 : Tüm sistemin durum uzay küçük sinyal modeli şematik gösterimi. 102
Şekil 4.7 : Mikro şebeke sistemi 105
Şekil 4.8 : Mikro şebeke sisteminde bara gerilimlerinin sanal direnç ile elde edilmesi. 108
Şekil 5.1 : Mikro şebekeye ait Plecs simülasyonu görüntüsü. 113
Şekil 5.2 : Tablo 5.3'deki özdeğerlerin reel ve sanal eksen üzerinde gösterimi. 114
Şekil 5.3 : Şekil 5.2'nin sağ yarı düzleme yakın özdeğerlerini görebilmek için yakınlaştırılmış görüntüsü. 115
Şekil 5.4 : $mp = 40 \times 10 - 6$ ve $nq = 120 \times 10 - 6$ için a) aktif güç paylaşımı ve b) reaktif güç paylaşımı. 116

Şekil 5.5 : $mp = 40 \times 10 - 6$ ve $nq = 120 \times 10 - 6$ için her iki eviriciye ait a) d eksenlerindeki gerilimlerin, b) q eksenlerindeki gerilimlerin ve c) eviricilere ait frekanların zamana göre değişimi. 116
Şekil 5.6 : $mp = 40 \times 10 - 6$ ve $nq = 120 \times 10 - 6$ için her iki eviriciye ait sürekli haldeki abc eksenlerinde a) yük geriliminin ve b) yük akımının zamana göre değişimi. 117
Şekil 5.7 : $t = 10s$'de $R = 2\Omega$ paralel yüklenme durumunda a) $i = 1$. eviricinin d ekseninde çıkış akımı, b) $i = 1$. eviricinin q ekseninde çıkış akımı, c) $i = 2$. eviricinin d ekseninde çıkış akımı ve d) $i = 2$. eviricinin q ekseninin çıkış akımı simülasyon ve küçük sinyal modeli cevapları. 118
Şekil 5.8 : Reaktif güç droop katsayısı $nq = 120 \times 10 - 6$ ve aktif güç droop katsayısı $0.4 \times 10 - 6 < mp < 6.6 \times 10 - 4$ aralığında seçildiğinde elde edilen özdeğerlerin kök yer eğrisi. 119
Şekil 5.9 : $mp = 0.4 \times 10 - 6$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 120
Şekil 5.10 : $mp = 6.59 \times 10 - 4$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 120
Şekil 5.11 : $mp = 6.6 \times 10 - 4$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 121
Şekil 5.12 : $mp = 6.65 \times 10 - 4$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 121
Şekil 5.13 : Aktif güç droop katsayısı $mp = 200 \times 10 - 6$ ve reaktif güç droop katsayısı $60 \times 10 - 6 < mp < 225 \times 10 - 6$ aralığında seçildiğinde elde edilen özdeğerlerin kök yer eğrisi 122
Şekil 5.14 : $nq = 120 \times 10 - 6$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 123
Şekil 5.15 : $nq = 220 \times 10 - 6$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 123
Şekil 5.16 : $nq = 225 \times 10 - 6$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 124
Şekil 5.17 : $nq = 230 \times 10 - 6$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi. 124
Şekil 5.18 : Alçak geçiren filtre kesim frekansı $2\pi \times 10 < \omega c < 2\pi \times 100$ aralığında değiştirilerek küçük sinyal kararlılık analiziden elde edilen kök yer eğrisi. 125
Şekil 5.19 : $\omega c = 2\pi \times 15$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi. 126
Şekil 5.20 : $\omega c = 2\pi \times 16$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi. 126
Şekil 5.21 : $\omega c = 2\pi \times 17$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi. 127
Şekil 5.22 : $\omega c = 2\pi \times 50$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi. 127

Şekil 5.23 : $mp1 = 20 \times 10 - 6$, $mp2 = 40 \times 10 - 6$ve $nq(1,2) = 120 \times 10 - 6$ seçildiğinde a) aktif güç paylaşımı, b) reaktif güç paylaşımı ve c) evircilere ait frekans değişimi. 128

EVİRİCİ ARAYÜZLÜ DAĞITIK ENERJİ KAYNAKLARI TABANLI MİKRO ŞEBEKELERDE GÜÇ PAYLAŞIMI VE KARARLILIK ANALİZİ

ÖZET

Dağıtık enerji kaynaklarının ana şebekeye veya belirli bölgesel yüklere elektrik enerjisini güç elektroniği dönüştürücüleri üzerinden sağlamasından dolayı mikro şebekeler geleneksel güç sistemlerine göre daha esnek ve üstündür. Ancak evirici ara yüzlü mikro şebekelerin tasarımı ve denetimi daha karmaşık bir yaklaşım gerektirdiği için daha zordur.

Bu tez çalışmasında, ada modlu çalışan evirici ara yüzlü mikro şebekenin küçük sinyal kararlılık analizi, hiçbir parametre ihmal edilmeden yapılmıştır. Literatürde paralel bağlı eviriciler arasında güç paylaşımını gerçekleştirmek için birçok yöntem önerilmiştir. Bunlardan eviriciler arasında haberleşme ağına ihtiyaç duyulan yöntemler güvenilirlik açısından zayıftır. Bu çalışmada ele alınan mikro şebekede yer alan eviriciler arasındaki güç paylaşımı droop tabanlı denetim yöntemi kullanılarak sağlanmıştır. Bu yöntemin diğerlerine göre en önemli üstünlüğü, eviriciler arasında haberleşme ağına ihtiyaç duyulmadan güç paylaşımı yapabilmesidir. Bununla birlikte, esneklik ve farklı dağıtık enerji kaynaklarının mikro şebekeye kolaylıkla entegre edilebilmeleri droop tabanlı denetim yöntemlerinin diğer önemli üstünlükleri olarak görülmektedir. Yapılan gerçek zamanlı simülasyonlar sonucunda, droop tabanlı denetim yöntemleri ile aktif ve reaktif güçlerin eviriciler arasında doğru bir şekilde paylaşıldığı görülmüştür.

Mikro şebeke tasarımında, aktif ve reaktif droop denetimci katsayıları, güç filtresi kesim frekansı, gerilim ve akım PI denetimci kazançları gibi parametre değerleri belirlenirken, belirli çalışma noktaları arasında sistemin kararlı çalışması temin edilmelidir. Bu amaçla mikro şebekenin herhangi bir çalışma noktasındaki kararlılığını incelemek için tüm sisteme ait küçük sinyal modeli elde edilerek kararlılık analizi yapılmıştır. İlgili çalışma noktası için sistem matrisi gerilim, akım ve açısal frekans değerleri gerçek zamanlı simülasyondan ölçülerek oluşturulmuştur. Elde edilen bu sistem matrisinin öz değerleri mikro şebekenin kararlılığını belirlemektedir. Bu analize göre, aktif ve reaktif güç droop katsayıları ile güç filtrelerinin kesim frekansının, mikro şebekenin kararlı çalışmasını etkileyen en önemli parametreler olduğu anlaşılmıştır. Bu parametrelerin kararlı çalışma sağlayan sınır değerleri, yapılan küçük sinyal kararlılık analizi üzerinden elde edilmiş, gerçek zamanlı simülasyon sonuçları ile karşılaştırılmıştır. Sonuç olarak, analiz ve simülasyon sonuçları yüksek doğrulukta tutarlılık göstermektedir.

Anahtar Kelimeler: Mikro şebeke, Dağıtık Enerji Kaynakları, Küçük Sinyal Analizi, Durum Uzay Modeli, Evirici, Droop Denetimci, Akım PI Denetimci, Gerilim PI Denetimci.

POWER SHARING AND STABILITY ANALYSIS IN MICROGRID BASED ON DISTRIBUTED ENERGY RESOURCES WITH INVERTER INTERFACE

SUMMARY

Microgrids are more flexible and superior to conventional power systems, as distributed energy sources provide electrical energy to the mains or to specific regional loads through power electronic converters. However, design, control and analysis of inverter interfaced microgrids are challenging tasks, since there are many parameters, which cannot be neglected, affecting stability of the microgrid. In this thesis, small signal stability analysis of a inverter interfaced microgrid operating in islanded mode is done without neglecting any microgrid parameters. Many methods have been proposed in the literature to realize power sharing between parallel connected inverters. The ones requiring a communication network among inverters are of reliability concerns in terms of safe operation of the microgrid. In this study, power sharing between inverters is achieved by using the droop-based control method. The most important advantage of this method over others is to implement power sharing without needing a communication network between inverters. In addition, flexibility and easily integrating of different distributed energy sources to the microgrid can also be considered the other important superiorities of droop-based control methods. As a result of real-time simulations, it has been observed that active and reactive powers are correctly shared between the inverters using the droop-based control methods. In determination of active and reactive droop coefficients, power filter cutoff frequency, and voltage and current PI controller gains in the microgrid design, stable operation of the microgrid should be ensured between certain operating points. To this end, in order to examine stability of the microgrid at any operating point, stability analysis was performed by building a small signal model of the entire system. The system matrix is established by measuring voltage, current and angular frequency of the related operating point from the real-time simulation. The eigenvalues of system matrix conclude stability of the microgrid. According to this analysis, active and reactive power droop coefficients and the cuttoff frequency of power filters are the most important parameters affecting the stable operation of the microgrid. The limit values of these parameters ensuring stable operation of the microgrid were obtained through the small signal stability analysis and compared with the real-time simulation results. Consequently, stability analysis and simulation results show a high consistency with each other.

Keywords: Microgrid, Distributed Energy Sources, Small Signal Stability, State Space Model, Inverter, Droop Control, Current PI Controller, Voltage PI Controller, Eigenvalue Analysis.

BÖLÜM 1. GİRİŞ

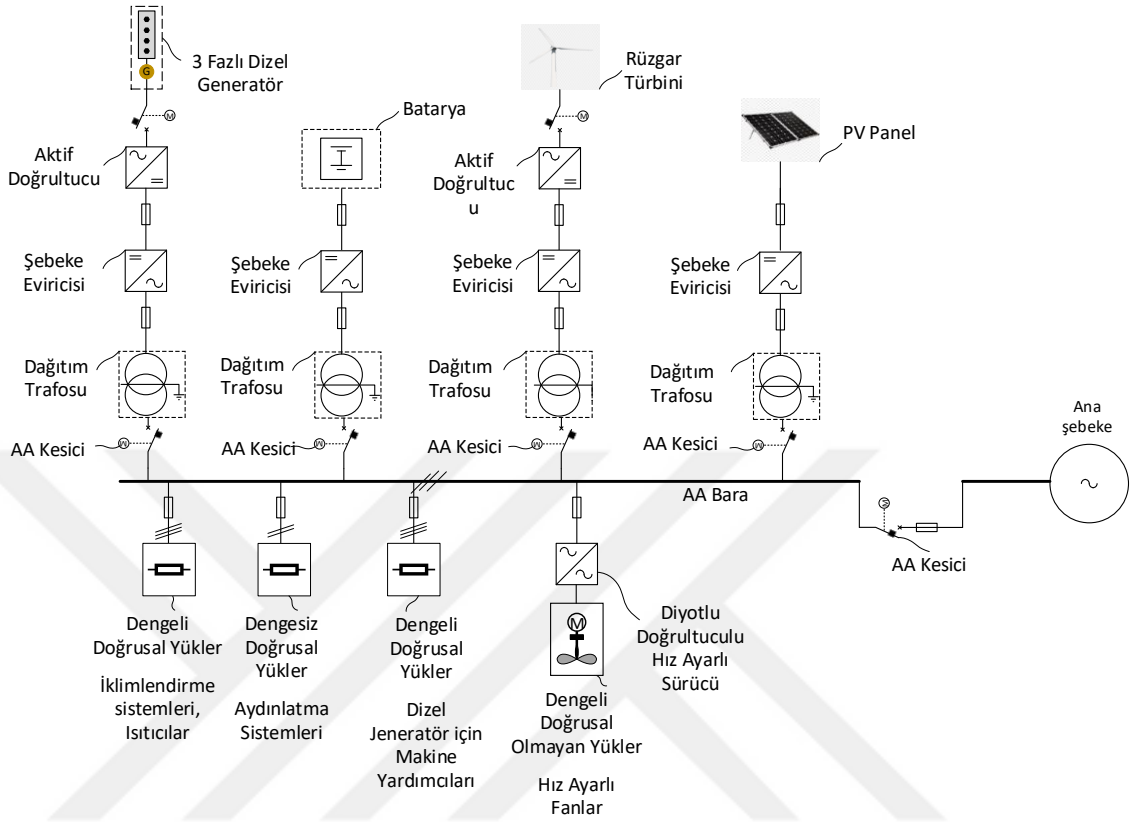
1.1. Giriş

Geleneksel olarak elektrik enerjisi üretiminin doğal çevre üzerinde yarattığı olumsuz etkileri azaltma, sürekli olarak artan elektrik enerjisi ihtiyacını karşılama ve elektrik enerjisinin üretimi, iletimi ve dağıtımında güç sistemlerinin kalitesi, güvenilirliği ve kararlılığının artırılmasına olan ihtiyaç yenilenebilir enerji kaynakları (RES) ve dağıtık üretim (DG) aracılığıyla karşılanmaya çalışılmaktadır. Kömür, petrol ve doğalgaz gibi birçok geleneksel kaynak ile dağıtık güç üretimi gerçekleştirilmektedir. Ancak artan elektrik enerjisi ihtiyacı ve bu kaynakların hem doğal çevreye olan olumsuz etkileri hem de sınırlı kaynakların aşırı kullanımı, gelecekte geleneksel enerji kaynaklarının tükenmesine sebep olacaktır. Artan elektrik enerjisi ihtiyacının bir diğer sonucu olarak elektrik şebekelerinin kapasitelerinin arttırılması ve daha uzaktaki elektriksel yüklerin beslenebilmesi için iletim hatlarının uzatılması, elektrik enerjisi üretim maliyetleri ve iletim-dağıtım kayıplarını artırmaktadır. Sözü geçen tüm bu problemlerin ortadan kaldırılması için en yaygın çözüm olan rüzgar enerjisi, solar enerji, güneş enerjisi gibi dağıtık enerji kaynaklarının AA mikro şebekeler üzerinden yerel-bölgesel yüklere veya ana şebekeye elektrik enerjisi sağlamasıdır [1–4]. AA terimi, tekrar olmaması için tezin geri kalan kısmında mikro şebeke için kullanılmamıştır.

Mikro şebekeler küçük ölçekli yenilenebilir veya geleneksel dağıtık enerji kaynaklarının birleşiminden oluşurlar. Dolayısıyla belirli bölgelere dağılmış enerji kaynakları, yakınlarında bulunan yüklere elektriksel enerji sağlayabilirler. Ayrıca ihtiyaç duyulması halinde ana şebeke bağlantılı veya ada modlu çalışabilirler. Bu açılardan bakıldığında mikro şebekeler geleneksel şebekelere göre daha esnek ve üstündür [5–7].

Genel anlamda mikro şebekeler, ana şebeke bağlantılı veya ana şebekeden bağımsız bir şekilde ada modlu çalışabilen, güç anahtarları aracılığıyla denetlenebilen esnek elektrik dağıtım şebekeleridir. Mikro şebekeler, şebeke bağlantılı çalıştıklarında aralarında aktif ve reaktif güç akışı meydana gelir [8]. Gereksinim duyulması halinde mikro şebekeden

ana şebekeye güç aktarımı yapılırken, aksi durumda mikro şebeke ana şebekeden güç çekebilir [9-10].



Şekil 1.1 : Mikro şebekenin genel yapısı.

Mikro şebekelerin ana şebekeden bağımsız bir şekilde ada modlu çalışabilme yeteneği de vardır. Bu duruma, özellikle ana şebekede mikro şebekenin kararlı çalışmasını etkileyecek bir hata meydana geldiğinde ihtiyaç duyulur. Mikro şebeke ve ana şebeke arasındaki bağlantıyı sağlayan AA kesici açıldığında, mikro şebeke ada modlu çalışmaya devam edebilmelidir. Bu tezin konusu olan, belirli yükleri beslemek için tasarlanmış sadece ada modlu çalışan mikro şebekeler de mevcuttur. Eğer dağıtık enerji kaynakları güç elektroniği dönüştürücüleri (genelikle güç eviricileri) üzerinden yüke enerji aktarımı yapıyorsa çalışma gerilimi ve frekansı değerleri güç dönüştürücülerinin uygun şekilde denetlenmesiyle elde edilir [11].

Mikro şebekede, dağıtık enerji kaynakları ile yük barası arasında enerji aktarımı yapan arayüz olarak güç eviricileri işlevlerine göre üç ana başlıkta incelenebilir. Bunlar; şebeke eviricileri (grid forming), şebeke besleyen eviriciler (grid feeding) ve şebeke destekleyen eviriciler (grid supporting) olarak adlandırılır. Şebeke eviricileri, ana şebekeden bağımsız

olarak belirli yükleri beslemek için tasarlanırlar, ada modlu evirici olarak da isimlendirilen bu eviriciler bu tezin konusunu teşkil etmektedir. Çalışma gerilimi ve frekansları, uygulanan denetim yöntemine göre belirlenir. Bu anlamda ana şebekenin varlığına ihtiyaç duymazlar. Şebeke besleyen eviriciler ise ana şebekenin güç ihtiyacını sağlamak üzere ana şebekeye bağlı olarak çalışırlar. Ana şebekeye aktarılmak istenen referans aktif ve reaktif güç değerlerine göre referans akımları belirlenir. Şebeke destekleyen eviriciler ise ana şebekenin gerilim-frekans kararlılığına katkı sağlamak amacıyla tasarlanırlar. Şebeke destekleyen ve şebeke besleyen evriciler, şebeke bağlantılı (grid connected) evericiler başlığı altında incelenir. Bölüm 2.1-2.3'de şebeke eviricisi, şebeke besleyen evirici ve şebeke destekleyen eviricilerin çalışması hakkında ayrıntılı bilgiler verilmiştir [11–14].

Geleneksel güç sistemlerinde, büyük güçlü jeneratörlerin eylemsizlik momentlerinin büyük olması güç sisteminde meydana gelen gerilim ve/veya frekans osilasyonlarını bastırmada önemli rol oynar. Mikro şebekelerde ise dağıtık üretim birimleri şebekeye güç elektroniği dönüştürücüleri üzerinden bağlandığından, geleneksel jeneratörler ile karşılaştırıldığında sistemdeki gerilim ve/veya frekans osilasyonlarına karşı daha hassastırlar. Sonuç olarak kararsızlığa eğilimlidirler [15–19].

Mikro şebekeler elektrik enerjisi üretim maliyetini düşürmesi, sistemin güvenilirliğini ve güç kalitesini artırması, ana şebekenin gerilim kararlılığına destekte bulunması gibi birçok üstünlüğe sahiptirler. Ancak, evirici ara yüzlü dağıtık enerji kaynakları tabanlı mikro şebekeler karmaşık analiz ve tasarım boyutuna sahiptir. Analiz ve tasarım boyutunun başlıca önemli noktaları; kararlılık analizi, senkronizasyon sistemi, kısa devre koruma, güç yönetimi, güç kalitesi ve geri beslemeli denetim konularıdır [9,20].

Mikro şebekeler, uluslararası standartları ve gereksinimleri sağlayacak şekilde tasarlanırlar. Tablo 1.1'de verilen IEC60092-101, Lloyd's Register, STANAG1008, American Bureau of Shipping 2008, IEEE Std.45-2002 ve EN 50160:2010 gibi çeşitli standartlar gerilim, frekans ve toplam harmonik bozunum (THD) için sağlanması gereken sınır değerleri belirler. Mikro şebekelerin standartlara uygun, güvenilir ve verimli çalışmasını sağlamak amacıyla çok işlevli bir kapalı çevrim denetim sisteminin tasarlanması gerekmektedir. Bu denetim sisteminin gerilim-frekans regülasyonu, yük paylaşımının doğru bir şekilde yapılması, ana şebeke ile senkronizasyon, mikro şebeke

ve ana şebeke arasında güç akışının denetlenmesi ve çalışma maliyetlerinin optimizasyonu gibi birçok konuda çözüm üretme potansiyeline sahip olması gerekmektedir. Yukarıda konusu geçen gereklilikler denetim sisteminin sıfırıncı [12,21,22] , birinci, ikinci ve üçüncü seviye denetim olarak hiyerarşik bir şekilde ortaya çıkmasına sebep olmuştur [12,23,24]. Bölüm 2.5'de mikro şebekelerdeki hiyerarşik denetim sistemi hakkında ayrıntılı bilgilere yer verilmiştir.

Tablo 1.1 : Güç sistemleri hakkında uluslararası standartlar.

Standartlar	*Gerilim (%)*	*Frekans (%)*	*THD (%)*
IEC60092-101	+6, -10 ± 20 (1.5s)	±5 ± 10 (5s)	5 (40.)
Lloyd's Register	+6, -10 ± 20 (1.5s)	±5 ± 10 (5s)	8 (50.)
STANAG1008	±5 ±16 (2s)	±3 ±4 (2s)	5 (40.)
American Bureau of Shipping 2008	+6, -10 ± 20 (1.5s)	±5 ± 10 (5s)	5 (40.)
IEEE Std.45-2002	±5 ±16 (2s)	±3 ±4 (2s)	5 (40.)
EN 50160:2010	±10	±1	8

Mikro şebekeler, düşük, orta veya yüksek gerilimli olabilmektedir. Orta ve yüksek gerilimli mikro şebekelerdeki eviriciler, elektrik enerjisinin dağıtık enerji kaynaklarından alınıp uzun iletim hatları aracılığıyla yüke iletilmesini sağlarlar. Bu tezin konusu olan düşük gerilimli mikro şebekelerde ise iletim hattı çok kısadır. Birbirlerinden belli uzaklıklarda bulunan eviriciler aynı ortak bağlantı noktasına (Point of Common Coupling-PCC) bağlı olduklarından paralel bağlı olarak çalışırlar. Ayrıca tek bir enerji kaynağından veya çoklu enerji kaynaklarından elde edilen elektrik enerjisi bir veya birden çok paralel bağlı evirici aracılığıyla mikro şebekeye bağlanabilir. Eviricilerin yukarıda

anlatıldığı gibi paralel bağlanmalarının en önemli sebepleri; güç artırımı yapmak, sistemin çalışmasını sürekli kılmak için yedekleme ve çalışma güvenilirliğini sağlamaktır. Ayrıca, aynı güç için birden çok eviricinin paralel bağlanması ile her bir evirici daha düşük akımlar için tasarlanır. Dolayısıyla yüksek güçlü eviricilerin tasarlanması kolaylaşır ve güç elektroniği elemanlarında termal sınırlarının aşılmasından doğabilecek problemlerin önüne geçilmiş olur [7,9].

Paralel bağlı eviricilerden oluşan mikro şebekelerde birinci seviye denetim mikro şebekelere uygulanan hiyerarşik denetim sistemleri arasında ilk sırada gelen denetim sistemidir. Mikro şebekedeki her bir eviricinin referans gerilim ve açı bilgisi birinci seviye denetimden elde edilir. Elde edilen bu referanslara göre, her bir dağıtık üretim birimi aracılığıyla ortak bağlantı noktasına bağlı ve yerel yükler beslenir. Bu sırada her bir evirici, anma güç değerlerine bağlı olarak talep edilen toplam aktif ve reaktif gücü paylaşırlar [25,26]. Paralel bağlı eviricilerden oluşan mikro şebekelerde, birinci seviye denetim eviriciler arasında haberleşmeye ihtiyaç duyulup duyulmamasına bağlı olarak iki grupta ele alınabilir. Eviriciler arasında haberleşmeye dayalı birinci seviye denetimde, merkezi denetim (centralized control), dağıtık denetim (distributed control) ve master-slave denetim gibi denetim sistemleri bulunmaktadır [21,27,28]. Paralel bağlı eviriciler arasında haberleşmeye gerek kalmadan uygulanan birinci seviye denetim yöntemleri ise genel olarak droop tabanlı denetim sistemleri olarak isimlendirilir [25,27,29]. Haberleşmeye dayalı birinci seviye denetim güç paylaşımının doğru bir şekilde gerçekleşmesi, yüksek güç kalitesi, iyi bir dinamik cevap ve sirkülasyon akımlarının bastırılması gibi üstünlüklere sahip olabilmektedir. Ancak, birbirlerinden uzak yerlerde bulunan dağıtık enerji kaynaklarına bağlı mikro şebeke eviricilerinin denetiminde haberleşme ağları bulunması, sistemin güvenli çalışması açısından sakıncalıdır [30].

Herhangi bir sebeple eviriciler arasındaki haberleşmenin sekteye uğraması, mikro şebekenin kararsızlığa gitmesine neden olabilir. Bu sebeple mikro şebekedeki her bir evirici için referans gerilim ve açı değerlerinin haberleşmeye bağlı olmaksızın yerel olarak elde edilebildiği droop tabanlı denetim yöntemleri yaygın olarak tercih edilir. Haberleşmesiz şekilde, aktif ve reaktif güç paylaşımının otomatik olarak gerçekleştirildiği güç paylaşımı denetim yöntemine droop denetim yöntemi denir [30]. Ayrıca esneklik, dizel jeneratörler de dahil olmak üzere yeni dağıtık enerji kaynaklarının eviriciler üzerinden kolaylıkla sisteme adapte edilebilmeleri, yedekleme ve kolay

uygulanabilirlik gibi özelliklerinden dolayı droop tabanlı denetim yöntemleri haberleşmeye dayalı denetim yöntemlerine göre daha güvenilir görülmektedir. Bu üstünlüklerine rağmen, çıkış empedansı uyumsuzluğu, doğrusal olmayan ve dengesiz yüklerin varlığı ve sirkülasyon akımlarından dolayı klasik droop denetim yöntemi istenen performansı kendi başına sağlamada yeterli olmayabilir [30-33]. Klasik droop denetim yöntemlerinin istenilen performansı sağlamada yetersiz kaldığı noktalar için literatürde önerilmiş güç açısı droop denetim [34–37], sanal empedans denetimi [30,31,38], robust droop denetim [39] ve akım tabanlı droop denetim [40] yöntemleri bulunmakta olup, bunlar hakkında Bölüm 2.6'da ayrıntılı bilgilere yer verilmiştir.

Mikro şebekeler, dağıtık enerji kaynaklarından alınan enerjiyi ana şebekeye veya yüklere eviriciler üzerinden aktardığı için senkron veya asenkron generatör tabanlı geleneksel güç sistemlerine göre daha esnek çalışabilirler. Yukarıda bahsedildiği gibi geleneksel güç sistemleri ve güç elektroniği dönüştürücülerine dayalı olarak tasarlanan mikro şebekelerin eylemsizlik momentlerinin olmaması, kararlılık analizi açısından da farklı yaklaşımların ele alınmasını gerektirmektedir. Bu sebeple, geleneksel güç sistemlerindeki kararlılık analizleri ile mikro şebekelerdeki kararlılık analizleri benzer olmakla birlikte farklı yaklaşımları da içerir [41,42].

Senkron generatörlerden oluşan geleneksel güç sistemlerinde kararlılık analizleri; rotor açısı kararlılığı, gerilim kararlılığı ve frekans kararlılığı olarak üç ana başlıkta toplanmıştır. Rotor açısı kararlılığı generatörlerin bir bozucuya maruz kaldıklarında güç sistemindeki diğer generatörlerle senkronize şekilde çalışabilmelerine devam etme yeteneği olarak tanımlanır. Kararlı çalışma için generatör rotorundaki elektromanyetik moment ile mekanik moment arasındaki denge sağlanmalıdır. Gerilim kararlılığı ise güç sisteminin bir bozucuya maruz kalması durumunda tüm baralardaki gerilimlerin kalıcı hale gelebilme yeteneği olarak tanımlanır. Kararlı çalışmayı her bir baradaki güç dengesi etkiler. Benzer şekilde frekans kararlılığı ise farklı çalışma koşullarında güç sisteminin anma frekansında çalışma sağlayabilme yeteneği olarak tanımlanır. Bütün bu kararlılık analizleri, birbirlerinden bağımsız değildir, aralarında ilişki vardır. Frekans kararlılığının sağlanması için kaynaktan çekilen güç ile yüke aktarılan ve kayıp güçlerin dengesi analiz edilir [15,42].

Mikro şebekelerde güç kaynağı olarak dağıtık enerji kaynakları kullanılır. Dizel jeneratörler gibi bazı dağıtık enerji kaynakları mikro şebekeye doğrudan bağlanabildiği gibi PV panelleri, rüzgâr türbinleri, küçük boyutlu gaz türbinleri, batarya, freewheeling enerji depolama üniteleri ve süper kapasitörler gibi dağıtık enerji kaynakları eviriciler üzerinden mikro şebekeye bağlanabilirler [10,41].

Mikro şebekelerde kararlılık, şebeke bağlantılı ve ada modlu çalışmaya göre iki ana başlıkta incelenebilir. Ada modlu çalışan mikro şebekede kararlılık, uygulanan denetim sistemine, mikro şebeke topolojisine ve yüklerin çeşitliliğine bağlıdır [43]. Geleneksel güç sistemlerindeki senkron generatörlerde bulunan rotor açısı kararlılığı ada modunda çalışan mikro şebekede bulunmadığından büyük sinyal (large signal) kararlılık analizi (geçici durum kararlılık analizi), eğer denetim algoritmasında eylemsizlik momenti taklit edilmiyorsa, yapılmaz. Dolayısıyla, ada modlu çalışan mikro şebekede klasik denetim yöntemleri için küçük sinyal kararlılık analizi (kalıcı durum kararlılık analizi) yapılır. Analizde, frekans ve gerilimin her ikisi birden değişken olarak ele alınır. Şebeke bağlantılı çalışmada ise şebeke gerilimi sabit olarak ele alınıp sadece frekansın değişken olarak ele alınması genelde yeterlidir [44,45]. Şebeke bağlantılı çalışmada da eğer eylemsizlik momenti taklit edilmiyorsa, büyük sinyal kararlılık analizine gerek kalmaz [10].

1.2. Tezin Amacı

Bu çalışmada, ada modlu çalışan mikro şebekede paralel bağlı eviricilerin tasarlanması, yerel olarak kapalı çevrim denetimi ve kararlılık analizinin gerçekleştirilmesi amaçlanmıştır. Aktif ve reaktif güç droop katsayıları, güç denetimcisinde yer alan alçak geçiren filtrenin kesim frekansı, eviricilere ait gerilim ve akım denetimcilerinin PI katsayıları sistemin geçici ve kalıcı hal performanslarını etkileyen parametrelerdir. Dolayısıyla, bu parametrelerin uygun şekilde seçimi sistemin kararlı çalışması açısından önemlidir. Bu kapsamda, küçük sinyal kararlılık analizi ile tüm sistemin küçük sinyal modeli üzerinden sistemin kararlı çalışmasını sağlayacak şekilde sistem parametrelerinin belirlenmesi amaçlanmıştır.

1.3. Tezin İçeriği

Bu tezde, ada modlu çalışan mikro şebekelerin tasarımı, denetimi ve kararlılık analizi ele alınmıştır. Bu kapsamda tez beş bölümden oluşmaktadır. Birinci bölümde, mikro şebekenin tanımı, geleneksel güç sistemleri ve dağıtık enerji üretimindeki yeri hakkında literatür bilgileri verilmiştir. Bununla birlikte, mikro şebekelerin çalışma durumlarına göre genel yapısı, denetimi ve tasarımı hakkında ilgili çalışmalara atıflar yapılmıştır.

İkinci bölümde, paralel bağlı mikro şebeke eviricileri literatürde ele alındığı şekliyle şebeke eviricileri, şebeke besleyen ve şebeke destekleyen eviriciler olarak sınıflandırılmıştır. Ayrıca, mikro şebeke eviricilerinin analiz edildikleri abc, $\alpha\beta$ ve dq referans eksenleri ve hiyerarşik denetim sistemi (sıfırıncı, birinci, ikinci ve üçüncü seviye denetim) hakkında bilgiler verilmiştir. Paralel bağlı çalışan eviriciler arasındaki aktif ve reaktif güç paylaşımının teorik analizi yapılarak, R, L ve C eviricileri için klasik droop denetim yöntemleri ve güç paylaşımı ayrıntılı olarak açıklanmıştır. Son olarak, klasik droop denetim yöntemlerinin bazı zayıflıklarını gidermek için literatüre sunulan güç açısı, sanal empedans, robust ve akım tabanlı droop denetim yöntemleri ele alınmıştır.

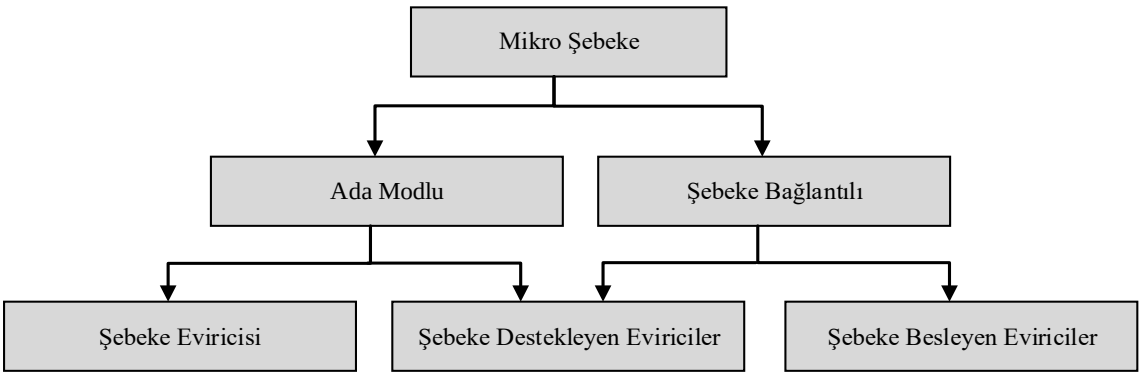
Üçüncü bölümde, mikro şebekelerde kullanılan üç fazlı iki seviyeli eviricilerin denetimi ve tasarımı ele alınmıştır. Eviricide bulunan güç anahtarlarının anahtarlama sinyalleri için sinüzoidal darbe genişlik ayarı (SDGA) yöntemi kullanılmıştır. Eviriciye ait filtre, akım ve gerilim denetimcilerinin dq modelleri elde edilmiş ve denetimcilerin tasarımı ayrıntılı bir şekilde açıklanmıştır.

Dördüncü bölümde, doğrusal olmayan sistemlerin belirli bir çalışma noktasında doğrusallaştırılması açıklanıp, şebeke eviricisine ait güç, gerilim, akım denetimcileri, LC filtre ve kuplaj endüktansı küçük sinyal modelleri elde edilmiştir. Ardından mikro şebekede yer alan tüm eviricilerin, iletim şebekesinin ve yüklerin birleştirilmiş küçük sinyal modeli oluşturularak sistem matrisi elde edilmiştir.

Son bölüm, ele alınan mikro şebekenin PLECS paket programı ile simülasyonuna ve elde edilen küçük sinyal modelinin kararlılık analizi sonuçlarına ayrılmıştır.

BÖLÜM 2. MİKRO ŞEBEKELERDE DENETİM

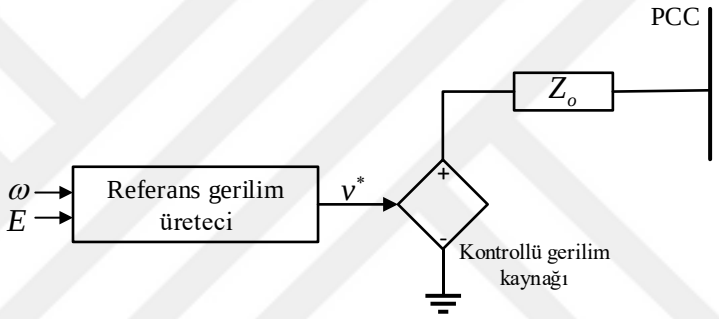
Mikro şebekeler, ana şebekeden bağımsız bir şekilde ada modlu (islanded mode, standalone mode) ve/veya şebeke bağlantılı (grid connected, grid tied) çalışabilen, paralel bağlı birden çok güç dönüştürücüsü, dağıtık enerji kaynakları ve yüklerden oluşan ayrık elektrik sistemleridir. AA mikro şebekeler hem yenilenebilir hem de geleneksel enerji kaynaklarına uygulanması bakımından daha üstün olduklarından DA mikro şebekelere göre daha yaygındır. Dağıtık enerji kaynakları genellikle güç eviricileri ile yüke enerji aktarırlar. Bu sebeple, mikro şebekelerdeki paralel bağlı güç eviricilerinin denetimi, mikro şebekenin performansı ve kararlılığında büyük öneme sahiptir. Mikro şebekelerdeki denetim sistemi, aktif ve reaktif güç paylaşımını eviricilerin kapasitelerine göre sağlarken aynı zamanda mikro şebekenin kararlı çalışmasını da sağlamalıdır. Bunlara ek olarak, mikro şebekenin çalışma koşullarına göre belirlenen gerilim ve frekans sapması, belirli sınırlar içinde kalacak şekilde ve şebeke bağlantılı ile ada modlu çalışma arasındaki geçişlerde senkronizasyonu sağlayacak şekilde denetim sistemi tasarlanmalıdır. Mikro şebekelerdeki güç elektroniği eviricileri, çalışma durumlarına göre şebeke (grid-forming), şebeke besleyen (grid-feeding) ve şebeke destekleyen evirici (grid-supporting, grid following) olmak üzere üç kısma ayrılabilir [12,13,23,47].



Şekil 2.1 : Çalışma modlarına göre mikro şebeke eviricileri.

2.1. Şebeke Eviricileri

Şebeke eviricileri, yüke belirli bir genlikte ve frekanstaki gerilimi sağlamak üzere şebekeden bağımsız olarak kendi başlarına ada modlu çalışabilirler. Bu eviriciler, Şekil 2.2'deki gibi düşük çıkış empedanslı ideal AA gerilim kaynağı olarak modellenebilirler. İdeal gerilim kaynağının referans genliği E^* ve açısal frekansı ω^* belirli bir denetim yöntemi (droop denetim) uygulanarak elde edilir. Şebeke eviricilerinin belirli referans gerilimi E^* ve frekans ω^* değerlerinde ideal AA gerilim kaynakları olarak çalışabilmeleri için kapalı çevrim denetim uygulanır. Bu eviriciler, ideal gerilim kaynağı olmalarından dolayı düşük çıkış empedansına sahiptirler. Bu nedenle sistemdeki diğer şebeke eviricileri ile çalışırken hassas bir şekilde senkronizasyon sağlanmalıdır [12,23].

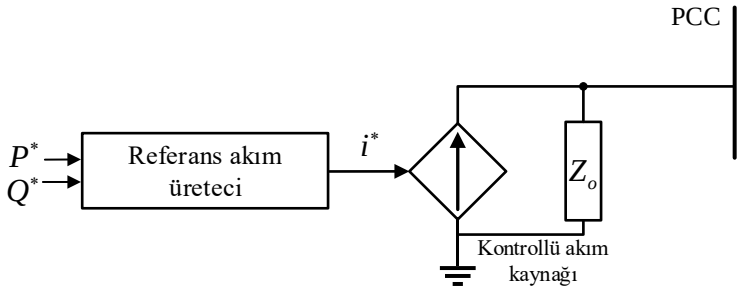


Şekil 2.2 : Şebeke eviricisi eşdeğer devresi; kontrollü gerilim kaynağı.

2.2. Şebeke Besleyen Eviriciler

Şebeke besleyen eviriciler, ana şebekeye güç aktarımı yapmak için tasarlanıp, doğrudan ana şebekeye bağlı olarak çalışırlar. Bu eviriciler, Şekil 2.3'te gösterildiği gibi yüksek bir çıkış empedansı ile ana şebekeye bağlı ideal akım kaynağı olarak modellenirler. Şebeke besleyen eviricilerde, aktif ve reaktif güç aktarımının kararlı bir şekilde yapılabilmesi için, ideal akım kaynağının şebeke bağlantı noktasındaki (PCC) AA gerilimi ile senkronize olması gerekmektedir. Şebeke besleyen eviriciler, kontrollü akım kaynağı olarak modellendiklerinden yüksek çıkış empedansına sahiptirler. Bu eviriciler, şebeke bağlantılı çalışırken, sistemdeki diğer şebeke besleyen eviriciler ile paralel bağlı çalışırlar. Şebeke besleyen eviriciler, şebekeye aktarılması istenen referans aktif güç P^* ve reaktif gücün Q^* denetlenmesiyle sistemin gerilim-frekans kararlılığında iyileştirilmesinde rol oynarlar. Akım kaynağı olarak denetlenen şebeke besleyen eviricilerin çalışabilmeleri

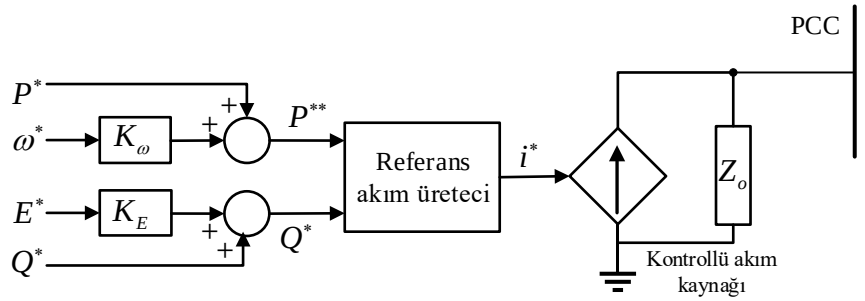
için referans gerilim ve frekans değerleri, bağlı oldukları ana şebekeden alınır. Bu nedenle, bu eviriciler ada modlu olarak kendi başına çalışamazlar [12,23].



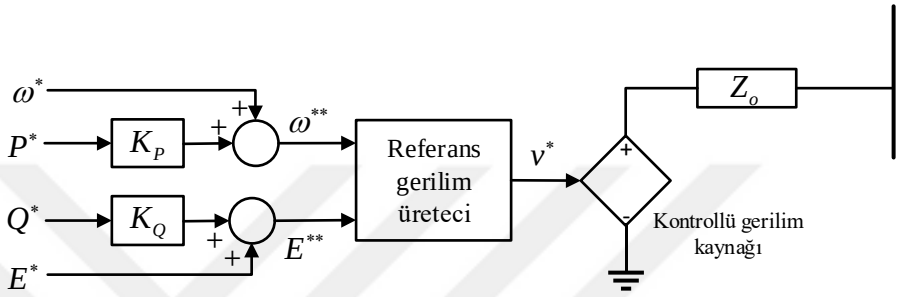
Şekil 2.3 : Şebeke besleyen evirici eşdeğer devresi; kontrollü akım kaynağı.

2.3. Şebeke Destekleyen Eviriciler

Şebeke destekleyen eviriciler, ana şebekedeki gerilim ve frekans regülasyonuna katkı sağlamak amacıyla, belirli miktarda aktif ve reaktif güç aktarımı sağlamak üzere tasarlanırlar. Bu eviriciler başka herhangi bir referans gerilim ve frekans bilgisi sağlayan şebeke eviricisi veya generatör olmaksızın ada modlu veya şebekeye bağlı olarak çalışabilirler. Şekil 2.4'te gösterildiği gibi bu eviriciler ideal akım kaynağı olarak tasarlandıklarında, şebeke besleyen eviricilerde olduğu gibi referans gerilim ve frekans değerleri için bir ana şebekeye ihtiyaç duyarlar. Ancak, Şekil 2.5'te gösterildiği gibi bir bağlantı empedansı ile gerilim kaynağı olarak denetlendiklerinde hem şebeke bağlantılı hem de ada modlu çalışabilirler. Bu eviricilerin en önemli görevi, şebekeye aktarılan aktif ve reaktif gücün denetlenmesi ile şebekenin gerilim-frekans kararlılığına katkıda bulunmaktır. Ayrıca, kontrollü akım kaynağı olarak ele alındıklarında, hem mikro şebekeye bağlı yükleri besler hem de şebekenin gerilim-frekans kararlılığına katkıda bulunurlar. Bu eviriciler, bir bağlantı empedansı ile şebekeye bağlı kontrollü gerilim kaynağı olarak ele alındıklarında, şebekeye aktardıkları aktif ve reaktif güçler, eviricinin çıkışındaki gerilim, ortak bağlantı noktası gerilimi ve bağlantı empedansına bağlı olarak belirlenir[12], [23].



Şekil 2.4 : Şebeke destekleyen evirici eşdeğer devresi; kontrollü akım kaynağı.



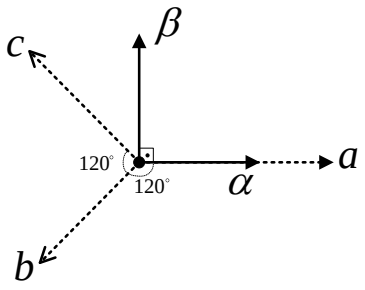
Şekil 2.5 : Şebeke destekleyen evirici eşdeğer devresi; kontrollü gerilim kaynağı.

2.4. Mikro Şebeke Denetiminde Referans Eksen Takımları

Mikro şebekelerde kapalı çevrim denetim, durağan (αβ), senkron (dq) ve abc referans eksen takımları olmak üzere üç farklı referans eksen takımında gerçekleştirilebilir [47]. Her bir referans eksen takımı için uygun denetimciler kullanılarak, mikro şebekenin gerilim ve frekans kapalı çevrim denetimi gerçekleştirilmeye çalışılır [23].

2.4.1. Durağan referans eksen takımı ($\alpha\beta$)

Mikro şebekede, abc referans eksen takımında ölçülen akım ve gerilimler Clarke dönüşümü kullanılarak durağan referans eksen takımına (αβ) dönüştürülür. α ve β eksen takımında elde edilen akım ve gerilimler sinüzoidal formda olduğundan, bu sinüzoidal formda işaretleri denetleyebilecek uygun denetimciler seçilmelidir [23,48]. Şekil 2.6'da abc referans eksen ve durağan referans eksen takımlarının vektörel gösterimi verilmiştir.



Şekil 2.6 : abc ve $\alpha\beta$ referans eksen takımlarının vektörel gösterimi.

Denklem 2.1 ve 2.2'de Clarke dönüşümü ve dönüşüm matrisi $T_{\alpha\beta}$ verilmiştir.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} T_{\alpha\beta} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \tag{2.1}$$

$$\begin{bmatrix} T_{\alpha\beta} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 2 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \tag{2.2}$$

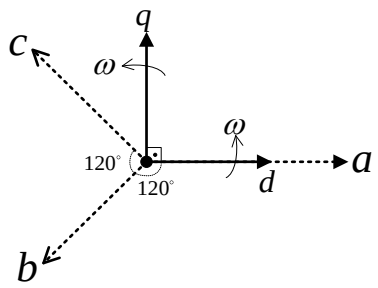
Literatürde yaygın olarak kullanılan oransal-integral denetimci sinüzoidal işaretlerde kalıcı hal hatalarını gideremediğinden durağan referans eksen takımında tercih edilmemektedir. Oransal-rezonatör denetimci (PR Controller) sinüzoidal işaretlerde istenilen denetim performansını sağladığından yaygın olarak tercih edilmektedir. Denklem 2.3'te verilen PR denetimci rezonans frekansında yüksek kazanç sağladığından kalıcı hal hatalarını iyi bir şekilde giderebilir.

$$G_{PR_{\alpha\beta}}(s) = \begin{bmatrix} K_p + \frac{K_i s}{s^2 + \omega^2} & 0 \\ 0 & K_p + \frac{K_i s}{s^2 + \omega^2} \end{bmatrix} \tag{2.3}$$

2.4.2. Senkron referans eksen takımı (dq)

α ve β eksenlerinde elde edilen akım ve gerilimler Park dönüşümü kullanılarak senkron referans eksen takımına (dq) dönüştürülür. Elde edilen d ve q bileşenleri DA formda

olduğundan denklem 2.6'da verilen PI denetimciler kullanılarak istenilen denetim performansı elde edilebilir [23]. PR denetimcilerin aksine PI denetimciler DA işaretlerde çalışıldığında kalıcı hal hatalarını giderebilirler. Şekil 2.6'da abc referans eksen ve senkron referans eksen takımlarının vektörel gösterimi verilmiştir.



Şekil 2.7 : abc ve dq referans eksen takımlarının vektörel gösterimi.

Denklem 2.4 ve denklem 2.5'te Park dönüşümü ve dönüşüm matrisi T_{dq} verilmiştir.

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} T_{dq} \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \tag{2.4}$$

$$\begin{bmatrix} T_{dq} \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) \\ -\sin(\theta) & \cos(\theta) \end{bmatrix} \tag{2.5}$$

$$G_{PI_{dq}}(s) = \begin{bmatrix} K_p + \dfrac{K_i}{s} & 0 \\ 0 & K_p + \dfrac{K_i}{s} \end{bmatrix} \tag{2.6}$$

2.4.3. abc referans eksen takımı

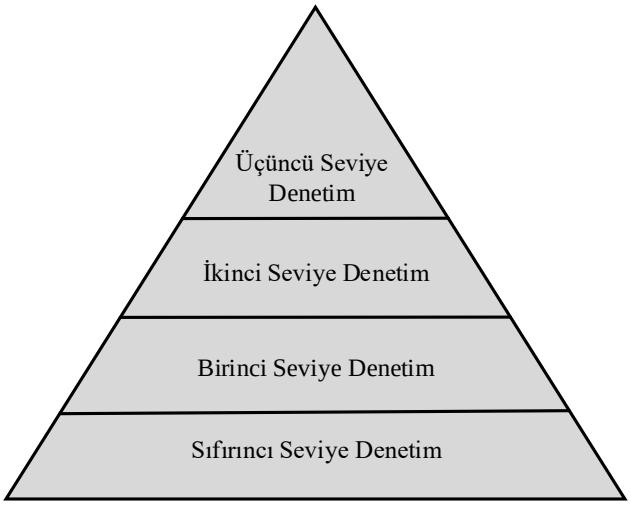
abc referans ekseninde kapalı çevrim denetimci tasarlanırken üç fazlı akım ve gerilimlerin her bir fazı için denetimci tasarlanır. Ancak üçgen bağlı, yıldız bağlı veya nötr noktasının topraklanmış olup olmamasına göre denetimci tasarımı değişiklik gösterir. Dinamik cevap performansları yüksek olduğundan histerizis ve dead-beat gibi doğrusal olmayan denetimciler abc referans eksen takımlarında daha çok tercih edilirler [23,49].

Durağan ve abc eksenlerinde yapılan denetimde yüksek bant genişliğine ihtiyaç duyulur, bu durum ise yüksek anahtarlama frekansı gerektirir. Bu yüzden büyük güçlü, düşük

anahtarlama frekanslı sistemlerde, genelde senkron referans eksenlerde denetim tercih edilir. Senkron referans eksenlerde yapılan kapalı çevrim denetim, geri ve ileri beslemelerdeki ofsetlerden (dc bileşenler) kararlılık açısından etkilenmez, ayrıca sensör doğruluk oranına karşı, abc ve durağan eksenlerde yapılan kapalı çevrim denetime göre daha duyarsızdır. Ek olarak, anahtarlama frekansı ve analog – sayısal örneklemeden dolayı oluşan gecikme dikkate alındığında, senkron referans eksenlerde yapılan denetim daha dayanıklı ve kararlıdır. Durağan ve abc eksenlerinde yapılan denetim, offset, gecikme ve sensör doğruluğuna karşı kararlılık ve denetim performansı noktalarında duyarlıdır.

2.5. Mikro Şebekelerde Hiyerarşik Denetim Sistemi

Mikro şebekelerde hiyerarşik bir denetim sistemi oluşturmak, şebekenin çalışma maliyetini düşürmek, verimini artırmak, kararlı çalışmasını sağlamak ve sistemin kapalı denetimini en iyi şekilde sağlamak için önemlidir. Bu nedenle, mikro şebekelerdeki denetim sistemi sıfırıncı (zero level control), birinci (primary control), ikinci (secondary control) ve üçüncü seviye denetim (tertiary control) olarak dört ana başlıkta incelenebilir [23,27,29,47].

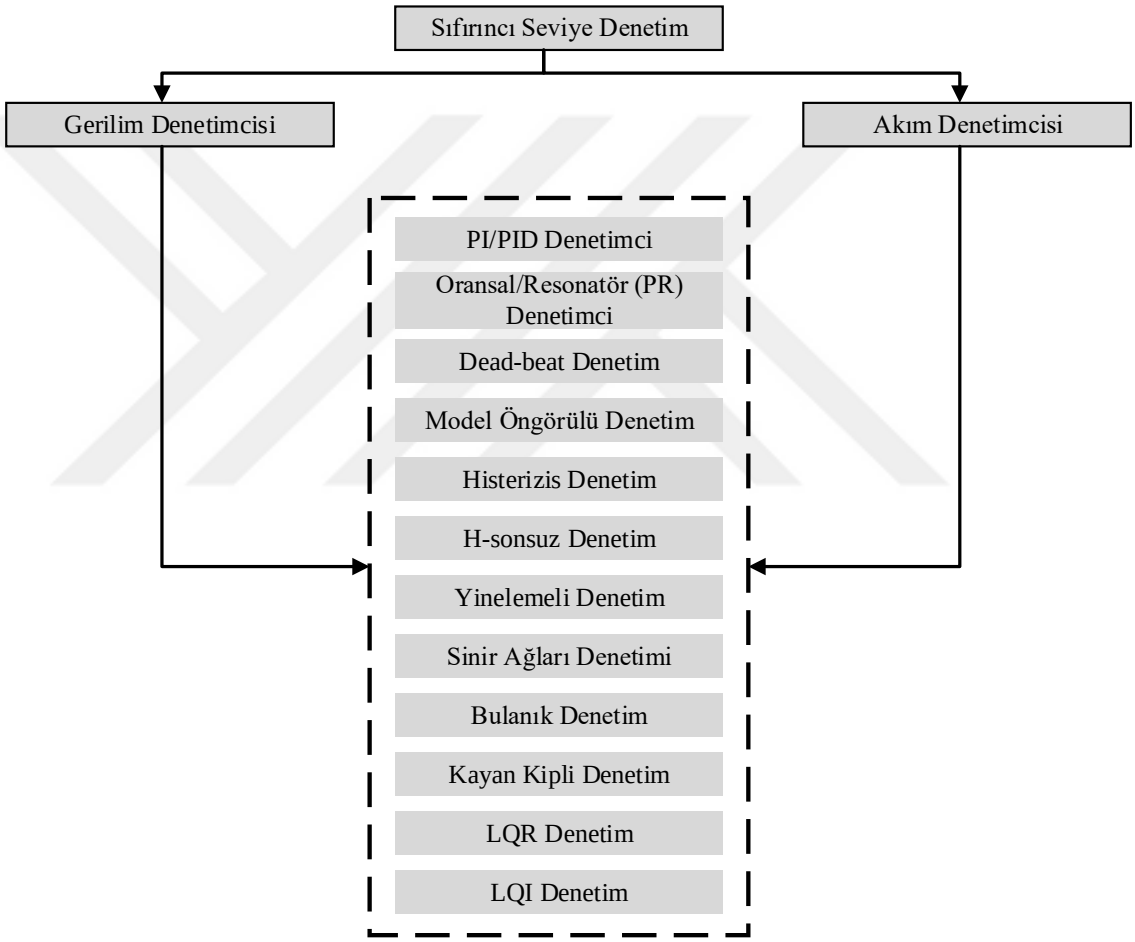


Şekil 2.8 : Mikro şebekelerde hiyerarşik denetim sistemi.

2.5.1. Sıfırıncı seviye denetim

Sıfırıncı seviye denetim, evirici çıkış gerilimi regülasyonunu sağlamak amacıyla oluşturulan akım ve gerilim denetimcilerinden oluşur [12]. Birinci ve ikinci seviye

denetimden elde edilen referans aktif güç, reaktif güç ve frekans bilgilerinden elde edilen referans gerilim, sıfırıncı seviye denetimde gerilim döngüsünden geçerek akım referansını oluşturur. Bu akım referansı akım döngüsünden geçerek eviricinin anahtarlaması için gereken referans sinyal elde edilir. Sıfırıncı seviye denetimde çoğunlukla iç gerilim ve akım döngüleri durağan αβ eksen takımında PR denetimci ve senkron (döner) dq eksen takımlarında PI denetimciler kullanılarak gerçekleştirilir. Bunların yanı sıra literatürde birçok farklı denetim yöntemi kullanılmıştır [11,22]. Şekil 2.9'da bu yöntemlerden birçoğu verilmiştir.



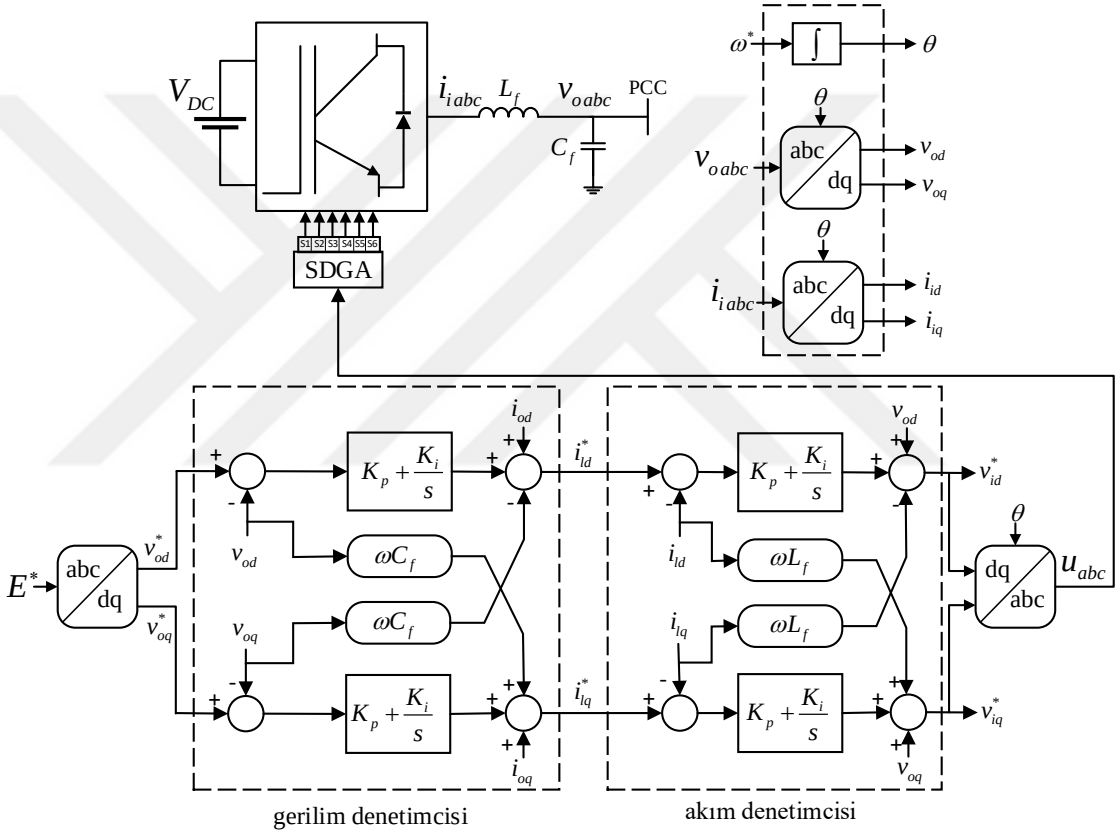
Şekil 2.9 : Mikro şebekelerde sıfırıncı seviye denetim yöntemleri.

2.5.1.1. Şebeke eviricisinde sıfırıncı seviye denetim

Şebeke eviricisi denetim sisteminin referans girişleri E^* ve ω^*, ortak bağlantı noktasında istenen gerilim ve frekans değerleridir. Evirici anahtarlama sinyalinin üretilmesi için, Şekil 2.10'da gösterildiği gibi kaskad bağlı iki adet gerilim ve akım denetim döngüsü

kullanılır. Gerilim denetim döngüsü çıkış geriliminin referans değeri takip etmesini sağlarken, akım denetim döngüsü eviricinin çıkış akımını denetler. Dolayısıyla iç döngünün denetlediği filtre endüktasından (L_f) geçen akım, filtre kapasitesini (C_f) çıkışta istenen referans gerilimi elde edecek şekilde şarj etmeye çalışır [11].

Şekil 2.10'da görüldüğü gibi, gerilim denetimcisinde referans gerilim ile ölçülen çıkış gerilimi arasındaki hata PI denetimciden geçirilerek akım referansı elde edilir. Elde edilen bu akım referansı ile eviricinin çıkış akımı arasındaki hataya bağlı olarak eviricinin çıkış akımı denetlenir.

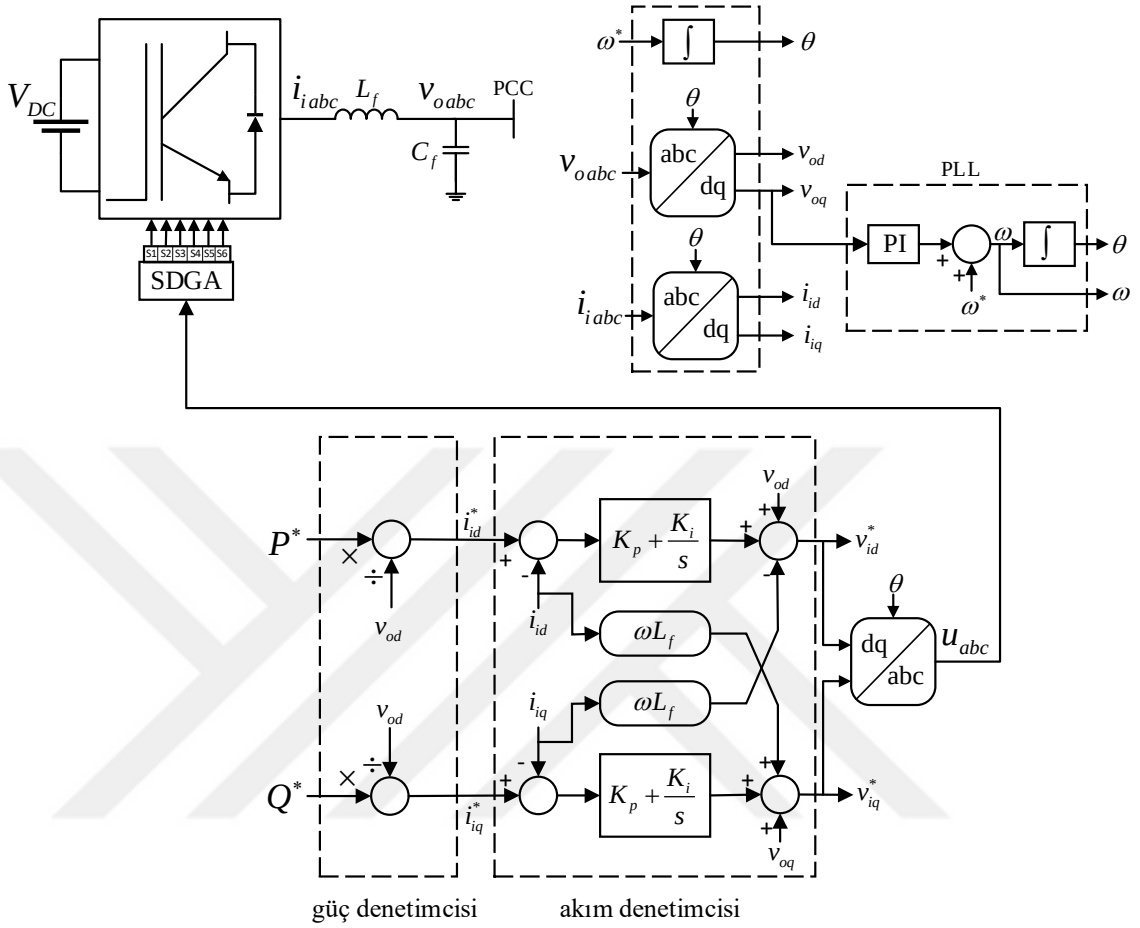


Şekil 2.10 : Şebeke eviricisinde sıfırıncı seviye denetim blok diyagramı.

2.5.1.2. Şebeke besleyen eviricilerde sıfırıncı seviye denetim

Şekil 2.11'de gösterildiği gibi, şebeke besleyen eviricilerde de iki adet denetim döngüsü bulunmaktadır. Bunlar, şebekeye aktarılacak güç için referans akım oluşturan güç denetimcisi ve şebekeye verilen akımı denetleyen akım denetimcisi döngüleridir. Akım referansı, referans aktif ve reaktif güce bağlı olarak elde edilerek akım denetim

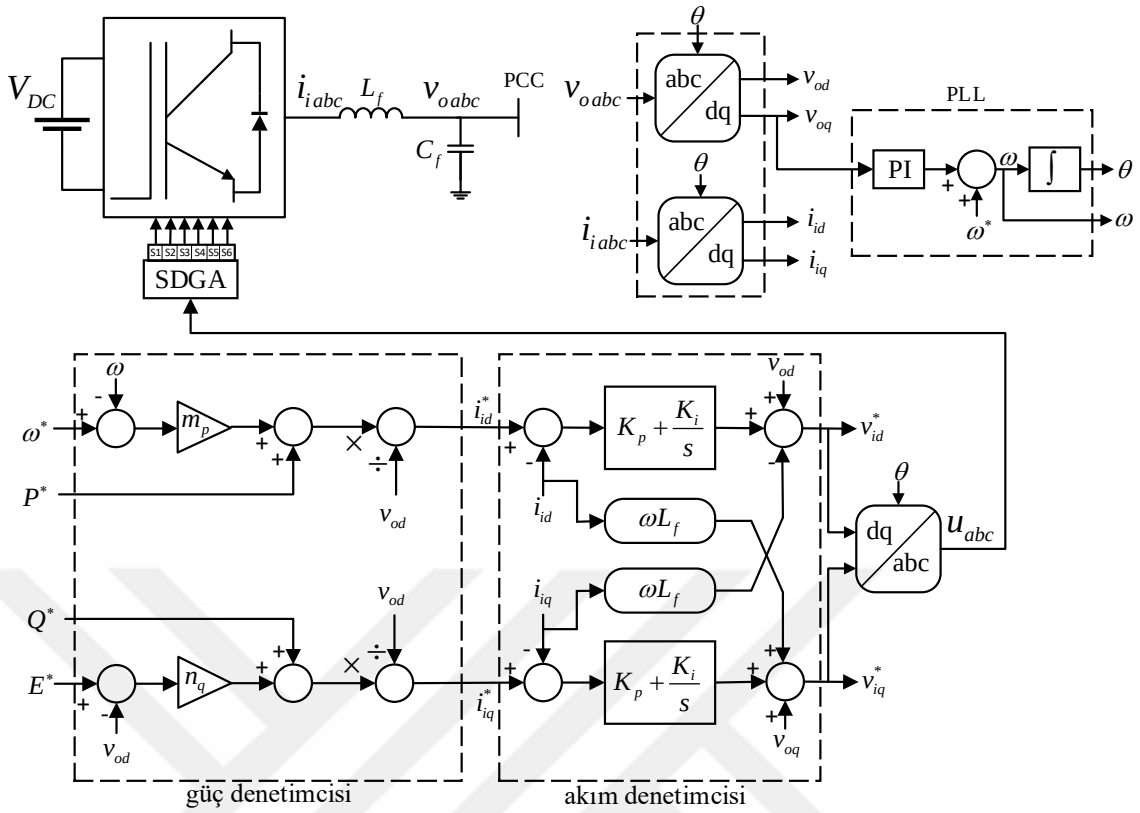
döngüsünün girişine verilir. Elde edilen akım referansı, eviricinin şebekeye aktarması gereken aktif ve reaktif gücü belirler [11].



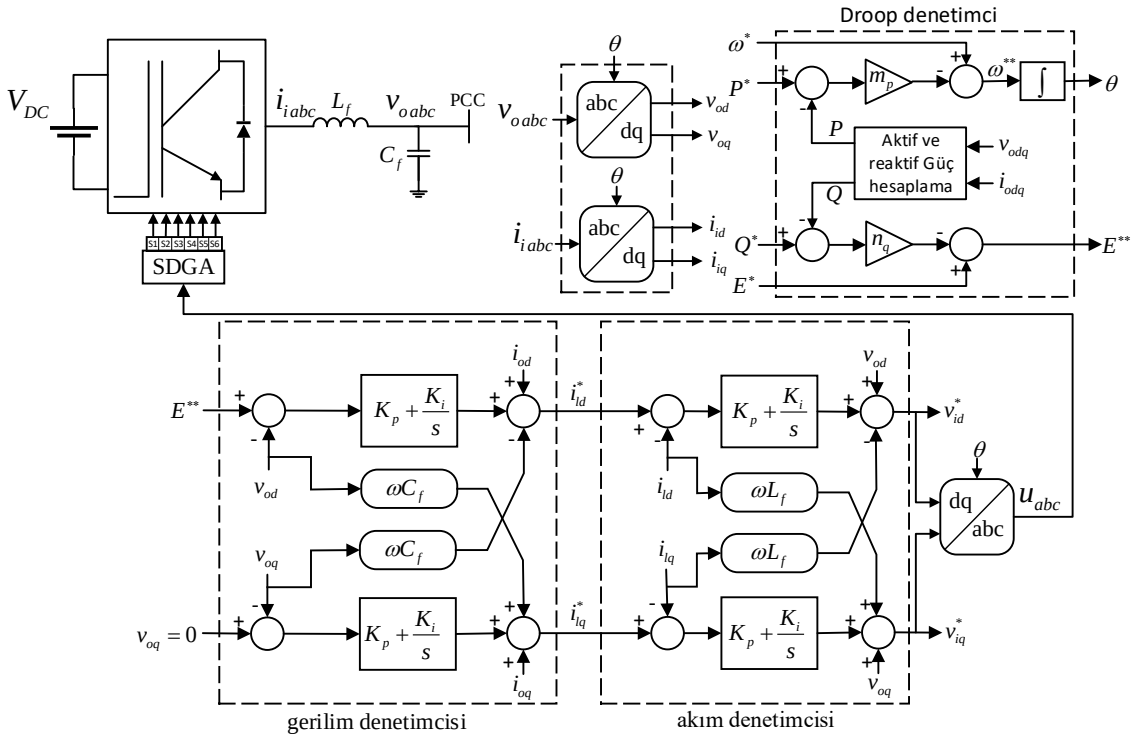
Şekil 2.11 : Şebeke besleyen eviricide sıfırıncı seviye denetim blok diyagramı.

2.5.1.3. Şebeke destekleyen eviricilerde sıfırıncı seviye denetim

Şebeke destekleyen eviricilerde kaskad bağlı gerilim ve akım denetim döngülerinin yanı sıra referans gerilim genliği ve frekansının elde edilebilmesi için güç denetimcisi de bulunur. Şekil 2.12 ve Şekil 2.13'te şebeke destekleyen eviricilere ait denetim blok diyagramları verilmiştir [11].



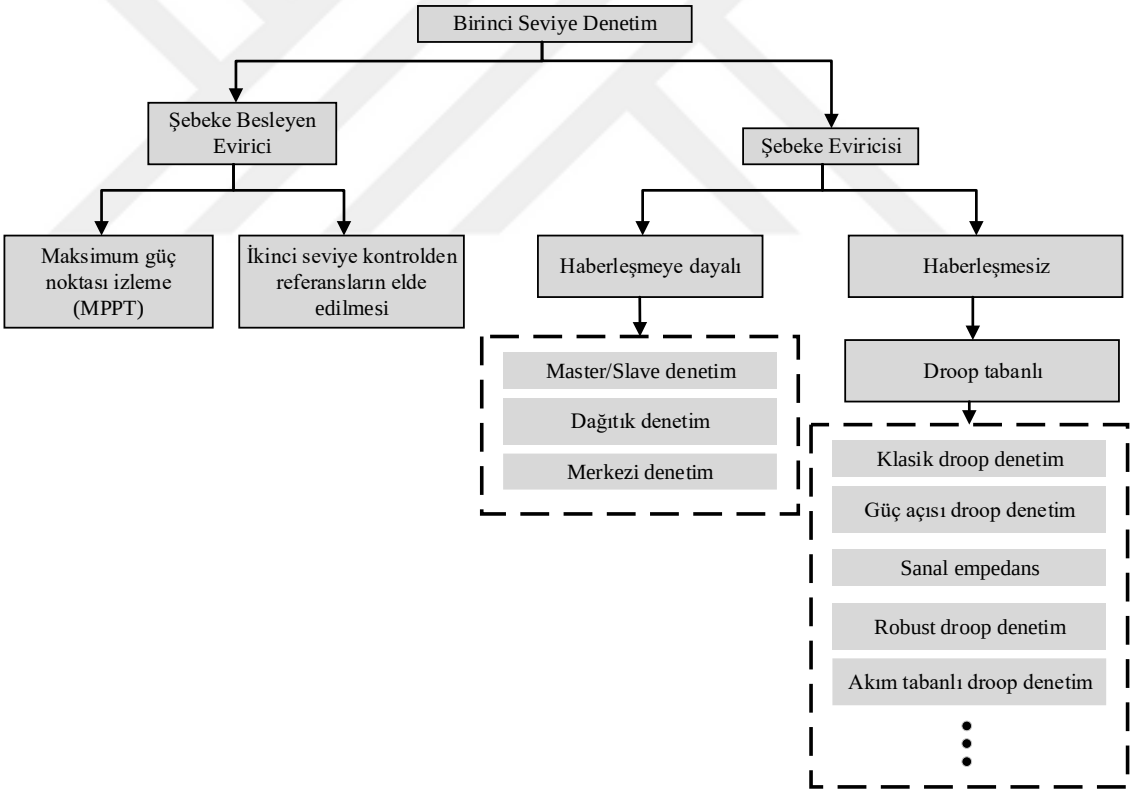
Şekil 2.12 : Şebeke destekleyen eviricide şebeke bağlantılı sıfırıncı seviye denetim blok diyagramı.



Şekil 2.13 : Şebeke destekleyen eviricide ada modlu sıfırıncı seviye denetim blok diyagramı.

2.5.2. Birinci seviye denetim

Birinci seviye denetim, frekans ve gerilim gibi yerel değişkenlerin denetlenmesi için tasarlanan denetim sistemi olup, paralel bağlı eviriciler arasında haberleşmeye gereksinimine göre iki grupta incelenebilir. Droop denetim yöntemleri, her bir evirici için yerel olarak uygulandığında, haberleşmeye gereksinim duymadan yerel denetim sağlanır. Paralel bağlı eviriciler arasında referans gerilim genliği ve frekans bilgisi, mikro şebekeye bağlı her bir dağıtık güç eviricisinde yerel olarak elde edilerek, iç akım ve gerilim denetim döngülerine (sıfırıncı seviye denetim) iletilir. Akım ve gerilim denetim döngüleri, bu referanslara bağlı olarak eviricinin çıkışında istenilen gerilimi ve akımı sağlamaya çalışır. Bu sayede, mikro şebekedeki her bir dağıtık güç dönüştürücüsü arasında aktif ve reaktif güç paylaşımı doğru bir şekilde gerçekleştirilmeye çalışılır. Şekil 2.14'de birinci seviye denetim yöntemlerinden birçoğu gösterilmiştir[12,21,29].



Şekil 2.14 : Birinci seviye denetim yöntemleri.

2.5.3. İkinci seviye denetim

İkinci seviye denetimde, birinci seviye denetimden farklı olarak, mikro şebekedeki dağıtık eviriciler arasında haberleşme ağı bulunur [24]. Bu haberleşme ağı aracılığıyla merkezi olarak her bir eviricinin çalışma koşullarını sağlayacak şekilde sürekli hal hataları giderilir. Bu denetim seviyesinde, mikro şebekenin gerilimi E ve frekansı ω ölçülerek, referans gerilim genliği ve frekans ile karşılaştırılır. Elde edilen gerilim ve frekans sapması her bir eviriciye gönderilerek, çıkış gerilimlerinin belirlenen referans değerlerde tutulması sağlanır. Bu şekilde mikro şebeke ile eviriciler arasında senkronizasyonun sağlanması amacıyla ölçülen faz bilgisi her bir eviriciye gönderilir.

Şebeke destekleyen eviricilerde ikinci seviye denetim yöntemi, şebeke gerilimini ve frekansını anma değerlerine getirmek için referans aktif ve reaktif güç değerlerinin belirleyerek droop denetim katsayılarını (m_p ve n_q) ayarlar [24,29,12]. Bu denetim seviyesinde her bir eviricinin frekans sapması eşit olurken, hat empedanslarının farklı değerlerde olması durumunda her bir şebeke için gerilim sapması farklı değerler alır. Bu durumda referans aktif ve reaktif güç değerleri her bir eviricide birinci seviye denetim aracılığıyla elde edilerek, mikro şebekeye dengeli bir şekilde güç aktarılması sağlanır. Mikro şebekede gerilim veya frekans sapması meydana geldiğinde, ikinci seviye denetim yöntemi devreye girerek eviricinin gerilim ve frekans değerlerini anma değerlerinde tutmaya çalışır. Geleneksel generatörler ile kıyaslandığında, şebeke destekleyen eviriciler gerilim ve frekans sapmalarına daha hızlı cevap verir.

2.5.4. Üçüncü seviye denetim

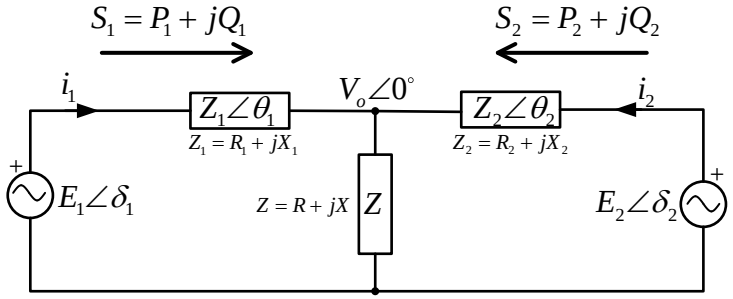
Üçüncü seviye denetim mikro şebekedeki güç akışından sorumludur. Mikro şebeke ve ana şebeke arasında transfer edilmesi gereken güç miktarı optimal olarak hesaplanıp, referans güç değerleri belirlenerek her bir eviriciye iletilir. İkinci ve üçüncü seviye denetim, mikro şebekenin çalışma şartlarını sağlamak üzere, şebeke besleyen ve şebeke destekleyen eviricilerin denetiminde kullanılırlar [11]. Şebeke bağlantılı çalışmada üçüncü seviye denetim gibi yüksek seviyeli denetim yapıları ile dağıtık eviricilerin referans aktif ve reaktif güç değerleri belirlenir. Şebeke besleyen eviricilerde, birinci seviye denetim kullanılarak Maksimum Güç Noktası İzleme (MPTT) gibi algoritmalar yardımıyla, en yüksek verim ile güç aktarımı yapabilmek için hem şebeke bağlantılı hem

de ada modlu çalışmada referans aktif ve reaktif güç değerleri belirlenir. Ancak, şebeke besleyen eviriciler her bir dağıtık güç dönüştürücüsünün kapasitesine ve uygun çalışma şartlarına bağlı olarak ikinci seviye denetim ile belirlenen referans aktif ve reaktif güç paylaşımı da yapabilirler. Şebeke besleyen eviricilerde üçüncü seviye denetim, maliyet, kaynakların kapasitesi, enerjinin verimli bir şekilde iletimi ve dağıtımı gibi ekonomik kısıtlara bağlı olarak optimum çalışma şartlarını sağlayacak şekilde elektriksel parametrelerin elde edilmesi için tasarlanır [12].

Şebeke destekleyen eviricilerde üçüncü seviye denetim yöntemi, ikinci seviye denetim yöntemi herhangi bir sebeple gerilim ve frekans sapmalarına cevap veremediğinde devreye girerek frekans ve gerilim değerlerini anma değerlerinde tutmaya çalışır. Mikro şebeke ada modlu çalıştırılırken, şebeke eviricileri mikro şebekenin anma gerilim ve frekans değerlerini denetler. Mikro şebekenin anma gerilim ve frekansını şebeke eviricileri belirlediğinden ikinci seviye denetim sadece şebekeye bağlanma veya ada moduna geçme durumlarında devreye girerek mikro şebekenin gerilimi ve frekansı ile eviricinin gerilim ve frekansının senkronize olmasını sağlar [51].

2.6. Eviricilerin Paralel Çalışması

Paralel bağlı eviricilerde, aktif ve reaktif güçlerin eviriciler arasında doğru bir şekilde paylaşılması ve sistemin kararlı bir şekilde çalışmasının sağlanması gerekmektedir. Literatürde en çok droop denetim yöntemi mikro şebekelerde uygulanmıştır. Droop denetim yönteminin benimsenmesinin en önemli nedeni eviriciler arasında haberleşme ağı olmaksızın aktif ve reaktif güç paylaşımını sağlamasıdır [29,50–54,31,39]. Şekil 2.15'te ideal gerilim kaynağı olarak modellenmiş eviricilerin paralel bağlanması gösterilmiştir. Eviricilerin referans gerilimleri denklem 2.7 ve denklem 2.8'de verilmiştir.

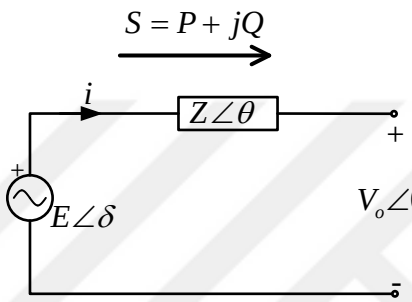


Şekil 2.15 : İdeal gerilim kaynağı olarak modellenmiş paralel bağlı eviriciler.

$$v_1 = \sqrt{2}E\sin\left(\omega_1 t + \delta_1\right) \tag{2.7}$$

$$v_2 = \sqrt{2}E\sin\left(\omega_2 t + \delta_2\right) \tag{2.8}$$

Şekil 2.16'da E eviricinin çıkış gerilimini, V_o ortak bağlantı noktası (PCC) gerilimini ve δ güç açısını ifade etmektedir. İdeal gerilim kaynağı olarak modellenen evirici bir empedans üzerinden ortak bağlantı noktasına (PCC) aktif ve reaktif güç aktarımı yapar ve evirici yüklendikçe $V_o\angle 0°$ geriliminin genliği düşer.



Şekil 2.16 : İdeal evirici ve Z empedansı üzerinden güç aktarımı.

Şekil 2.16'da çevre denklemi, denklem 2.9'da verilmiştir.

$$E\angle\delta = \left(Z\angle\theta\right)I + V_o\angle 0^\circ \tag{2.9}$$

$$E\left(\cos\delta + j\sin\delta\right) = Z\left(\cos\theta + j\sin\theta\right)I + V_o \tag{2.10}$$

Denklem 2.10'dan devre akımı ifadesi denklem 2.11'deki gibi elde edilir.

$$I = \frac{E\left(\cos\delta + j\sin\delta\right) - V_o}{Z\cos\theta + jZ\sin\theta} \tag{2.11}$$

$R = Zcos\theta$ ve $X = Zsin\theta$ olduğundan denklem 2.11'de yerine konulursa denklem 2.12 elde edilir.

$$I = \frac{E\left(\cos\delta + j\sin\delta\right) - V_o}{R + jX} \tag{2.12}$$

Denklem 2.12'nin paydası eşleniği ile çarpılırsa denklem 2.13 aşağıdaki gibi elde edilir.

$$I = \frac{1}{R^2 + X^2}\left[\left(RE\cos\delta - RV_o + EX\sin\theta\right) + j\left(RE\sin\delta - EX\cos\theta + XV_o\right)\right] \tag{2.13}$$

Denklem 2.13'te devre akımının eşleniği verilmiştir.

$$I^* = \frac{1}{R^2 + X^2}\left[\left(RE\cos\delta - RV_o + EX\sin\theta\right) - j\left(RE\sin\delta - EX\cos\theta + XV_o\right)\right] \tag{2.14}$$

Üç fazlı dengeli sistemler için görünür güç ifadesi denklem 2.15'teki gibidir;

$$S = 3EI^* \tag{2.15}$$

Denklem 2.13'te elde edilen akım ifadesinin eşleniği olan denklem 2.14, Denklem 2.15'te yerine konulursa aktif ve reaktif güç bileşenlerinden oluşan görünür güç ifadesi denklem 2.16'daki gibi elde edilir.

$$S = \frac{3}{R^2 + X^2}\left[\begin{array}{l}\left(RE^2 - REV_o\cos\delta + EV_oX\sin\delta\right) \\ + j\left(XE^2 - REV_o\sin\theta - EV_oX\cos\delta\right)\end{array}\right] \tag{2.16}$$

Denklem 2.16'da reel kısım aktif gücü verirken sanal kısım reaktif güç ifadesini verir. Aktif güç P ve reaktif güç Q sırasıyla denklem 2.17 ve denklem 2.18'de verilmiştir.

$$P = \frac{3}{R^2 + X^2}\left(RE^2 - REV_o\cos\delta + EV_oX\sin\delta\right) \tag{2.17}$$

$$Q = \frac{3}{R^2 + X^2}\left(XE^2 - REV_o\sin\delta - EV_oX\cos\delta\right) \tag{2.18}$$

Sistemdeki aktif gücün (P) ve reaktif gücün (Q) hangi parametrelere bağlı olduğunu bulabilmek için duyarlılık analizi yapılmalıdır. Sistemde R ve X sabit kabul edilirse yerel değişkenler olan evirici çıkış gerilimi E ve güç açısı δ'nın değişiminin aktif ve reaktif güçte meydana getirdiği değişim denklem 2.19-2.21'de verilmiştir.

$$\frac{dP}{d\delta} = \frac{3\left(REV\sin\delta + EVX\cos\delta\right)}{R^2 + X^2} \tag{2.19}$$

$$\frac{dP}{dE} = \frac{3\left(2RE - RV\cos\delta + VX\sin\delta\right)}{R^2 + X^2} \tag{2.20}$$

$$\frac{dQ}{d\delta} = \frac{3\left(-REV\cos\delta + EVX\sin\delta\right)}{R^2 + X^2} \tag{2.21}$$

$$\frac{dQ}{dE} = \frac{3\left(2XE - RV\sin\delta - VX\cos\delta\right)}{R^2 + X^2} \tag{2.22}$$

Güç açısı δ gerçekte oldukça küçük olduğundan $sin\delta \cong 0$ ve $cos\delta \cong 1$ kabulleri yapılabilir. Bu durumda aktif güç P ve reaktif güç Q'nün güç açısı δ ve eviricinin çıkış gerilimi E parametrelerine olan duyarlılığı aşağıda verilen denklem 2.23-2.26'daki gibi olur.

$$\frac{dP}{d\delta} = \frac{3EVX}{R^2 + X^2} \tag{2.23}$$

$$\frac{dP}{dE} = \frac{3\left(2RE - RV\right)}{R^2 + X^2} \tag{2.24}$$

$$\frac{dQ}{d\delta} = \frac{-3REV}{R^2 + X^2} \tag{2.25}$$

$$\frac{dQ}{dE} = \frac{3\left(2XE - VX\right)}{R^2 + X^2} \tag{2.26}$$

2.6.1. Klasik droop denetimi

Önceki bölümlerde belirtildiği gibi şebeke eviricileri seri bağlı çıkış empedanslı ideal gerilim kaynağı olarak modellenebilirler [31]. Bu durumda, çıkış empedansının $Z\angle\theta$ resistif, endüktif veya kapasitif olmasına göre farklı droop denetim yöntemleri uygulanır. Bunlara ek olarak gerçekte eviricinin çıkış empedansı daima saf rezistif, endüktif ya da kapasitif olamaz. Kompleks empedans durumunda ($Z = R + jX$), $R \neq 0$ ve $X \neq 0$, aktif ve reaktif güçler birbirlerinden tam bağımsız olarak denetlenemezler. Aktif ve reaktif güçler arasındaki kuplajı ortadan kaldırmak için denetim döngüsüne sanal empedans eklenir veya sanal $P - Q$ ekseni veya sanal $\omega - E$ ekseni dönüşümleri gibi ortagonal eksen dönüşümleri kullanılır [32,51,54–56].

2.6.1.1. R evirici-($P\sim E$) ve ($Q\sim -\omega$) droop denetim

Evirici çıkış empedansı $Z\angle\theta$ resistif olduğunda (R evirici) $\theta = 0°$ ve dolayısıyla $R = Zcos(0°)$ ve $X = 0$ olur [57,58,56]. Bu durumda aktif ve reaktif güç denklem 2.27 ve denklem 2.28'deki gibi elde edilir.

$$P = \frac{3}{R}\left(E^2 - EV\cos\delta\right) \tag{2.27}$$

$$Q = \frac{3}{R}\left(-EV\sin\delta\right) \tag{2.28}$$

Aktif ve reaktif güçlerin duyarlılık analizinden elde edilen denklem 2.23-2.26 aşağıda verilen denklem 2.29-2.32 olarak elde edilir.

$$\frac{dP}{d\delta} = 0 \tag{2.29}$$

$$\frac{dP}{dE} = \frac{3\left(2E - V\right)}{R} \tag{2.30}$$

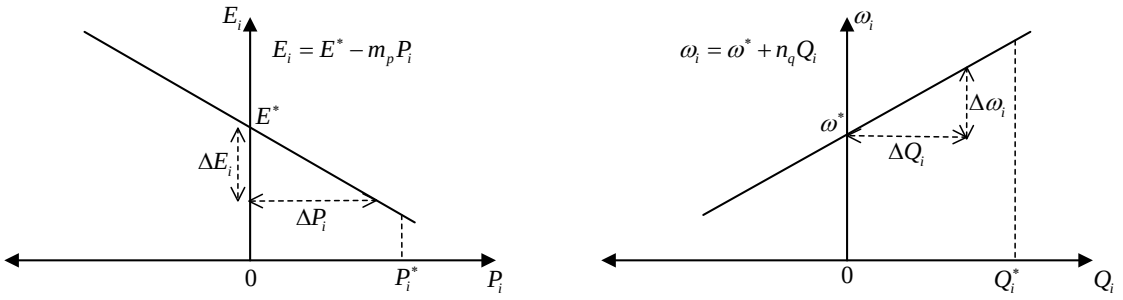
$$\frac{dQ}{d\delta} = \frac{-3EV}{R} \tag{2.31}$$

$$\frac{dQ}{dE} = 0 \tag{2.32}$$

Denklem 2.30'da görüldüğü gibi aktif güç P, eviricinin çıkış gerilimi E'ye bağlı olarak değişirken, denklem 2.31'de reaktif güç Q evricinin güç açısı $-\delta$'ya bağlı olarak değişir. Yapılan varsayımlara göre, denklem 2.29'da güç açısı δ değişiminin aktif güçte değişim meydana getirmediği görülür. Ayrıca, denklem 2.32'de görüldüğü gibi evirici çıkış gerilimi E reaktif güçte değişim meydana getirmez. Dolayısıyla aktif güç P, evirici çıkış gerilimi E ve reaktif güç Q, eviricinin güç açısı δ ile denetlenebilir [31]. Bu durumda $P\sim E$ ve $Q\sim -\omega$ arasındaki ilişkiye bağlı olarak droop denetim yöntemi uygulanabilir [59]. Sistemde bulunan her bir evirici için ($i = 1,2,\dots,n$) droop denetim denklemleri, denklem 2.33 ve denklem 2.34'te verilmiştir.

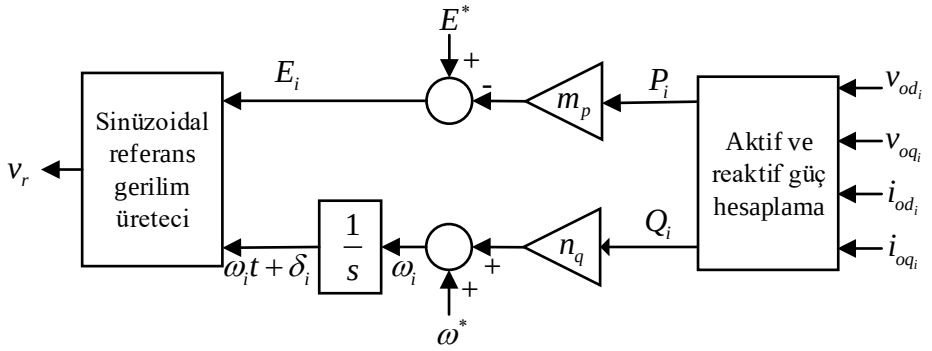
$$E_i = E^* - m_p P_i \tag{2.33}$$

$$\omega_i = \omega^* + n_q Q_i \tag{2.34}$$



Şekil 2.17 : R evirici; (P~E) ve (Q~ − ω) droop denetim grafikleri.

Denklem 2.33'te m_p aktif güç droop katsayısı ve denklem 2.34'te n_q reaktif güç droop katsayısı olarak adlandırılır. Şekil 2.17'de görüldüğü gibi eviricinin yüke aktardığı aktif güç arttıkça eviricinin çıkış gerilimi E_i referans değerinden azalarak ΔE_i kadar sapma gösterir. Bu durum paralel bağlı her bir evirici için geçerlidir. Sistemdeki paralel bağlı her bir evirici aktif güç aktarımı yaparak yük tarafından çekilen toplam aktif güç eviriciler arasında paylaşılır. Benzer şekilde eviricinin yüke aktardığı reaktif güç arttıkça eviricinin açısal frekansı ω_i referans değerinden artarak $\Delta\omega_i$ kadar sapma gösterir. R evirici için $P{\sim}E$ ve $Q{\sim} - \omega$ droop denetim blok diyagramı Şekil 2.18'de verilmiştir.



Şekil 2.18 : R evirici; (P~E) ve (Q~ − ω) droop denetim blok diyagramı.

2.6.1.2. L evirici-($P\sim\omega$) ve ($Q\sim E$) droop denetim

Evirici çıkış empedansı $Z\angle\theta$ endüktif olduğunda, $\theta = 90°$ ve dolayısıyla $R = 0$ ve $X = Zsin(90°) > 0$ olur [56,61]. Bu durumda aktif ve reaktif güç denklem 2.35 ve denklem 2.36'daki gibi elde edilir.

$$P = \frac{3}{X}\left(EV\sin\delta\right) \tag{2.35}$$

$$Q = \frac{3}{X}\left(E^2 - EV\cos\delta\right) \tag{2.36}$$

Aktif ve reaktif güçlerin duyarlılık analizinden elde edilen denklem 2.23-2.26 aşağıda verilen denklem 2.37-2.40 olarak elde edilir.

$$\frac{dP}{d\delta} = \frac{3EV}{X} \tag{2.37}$$

$$\frac{dP}{dE} = 0 \tag{2.38}$$

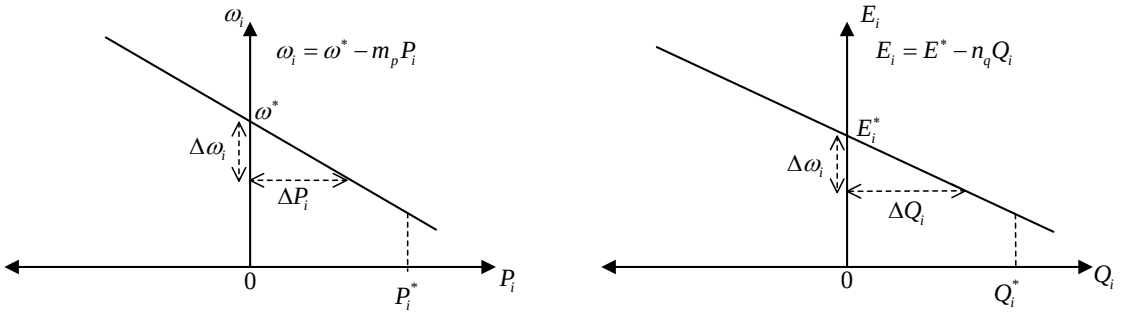
$$\frac{dQ}{d\delta} = 0 \tag{2.39}$$

$$\frac{dQ}{dE} = \frac{3\left(2E - V\right)}{X} \tag{2.40}$$

Denklem 2.37'de görüldüğü gibi aktif güç P, eviricinin güç açısı δ'ya bağlı olarak değişirken, denklem 2.40'ta reaktif güç Q ise eviricinin çıkış gerilimin E'ye bağlı olarak değişir. Yapılan varsayımlara göre, denklem 2.38'de evirici çıkış gerilimi E'nin değişiminin aktif güçte değişim meydana getirmemektedir. Ayrıca denklem 2.39'da görüldüğü gibi, eviricinin güç açısı δ reaktif güçte değişim meydana getirmez. Dolayısıyla aktif güç P, eviricinin güç açısı δ ve reaktif güç Q, evirici çıkış gerilimi E ile denetlenebilir. Bu durumda $P\sim\omega$ ve $Q\sim E$ arasındaki ilişkiye bağlı olarak droop denetim yöntemi uygulanır [31]. Sistemde bulunan her bir evirici için ($i = 1,2,\dots,n$) droop denetim denklemleri denklem 2.41 ve denklem 2.42'de verilmiştir.

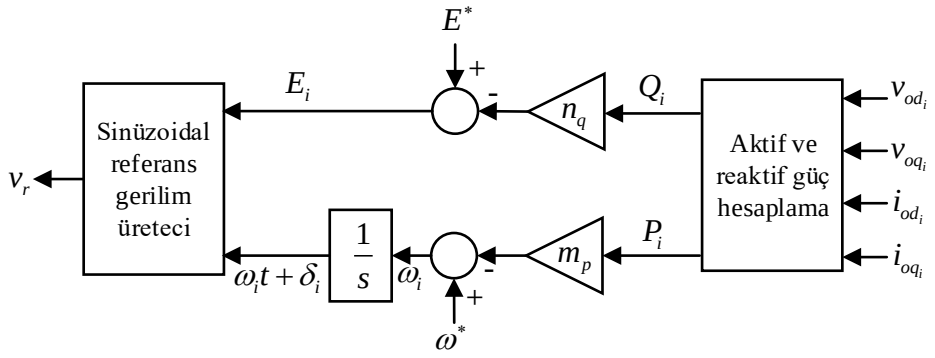
$$\omega_i = \omega^* - m_p P_i \tag{2.41}$$

$$E_i = E^* - n_q Q_i \tag{2.42}$$



Şekil 2.19 : L evirici; (P∼ω) ve (Q∼E) droop denetim grafikleri.

Denklem 2.41'de m_p aktif güç droop katsayısı ve denklem 2.42'de n_q reaktif güç droop katsayısı olarak adlandırılır. Şekil 2.19'da görüldüğü gibi eviricinin yüke aktardığı aktif güç arttıkça eviricinin açısal frekansı ω_i referans değerinden azalarak $\Delta\omega_i$ kadar sapma gösterir. Sistemdeki paralel bağlı her bir evirici aktif güç aktarımı yaparak yük tarafından çekilen toplam aktif gücü paylaşır. Benzer şekilde eviricinin yüke aktardığı reaktif güç arttıkça çıkış gerilimi E_i referans değerinden azalarak ΔE_i kadar sapma gösterir. L evirici için $P{\sim}\omega$ ve $Q{\sim}E$ droop denetim blok diyagramı Şekil 2.20'de verilmiştir.



Şekil 2.20 : L evirici; (P∼ω) ve (Q∼E) droop denetim blok diyagramı.

2.6.1.3. C evirici-$(P{\sim}-\omega)$ ve $(Q{\sim}-E)$ droop denetim

Evirici çıkış empedansı $Z < \theta$ kapasitif olduğunda $\theta = -90°$ ve dolayısıyla $R = 0$ ve $X = Zsin(-90°) < 0$ olur [62,31]. Bu durumda aktif ve reaktif güç denklem 2.43 ve denklem 2.44'teki gibi elde edilir.

$$P = \frac{3}{X}\left(EV\sin\delta\right) \tag{2.43}$$

$$Q = \frac{3}{X}\left(E^2 - EV\cos\delta\right) \tag{2.44}$$

Aktif ve reaktif güçlerin duyarlılık analizinden elde edilen denklem 2.23-2.26 aşağıda verilen denklem 2.45-2.48 olarak elde edilir.

$$\frac{dP}{d\delta} = \frac{3EV}{X} \tag{2.45}$$

$$\frac{dP}{dE} = 0 \tag{2.46}$$

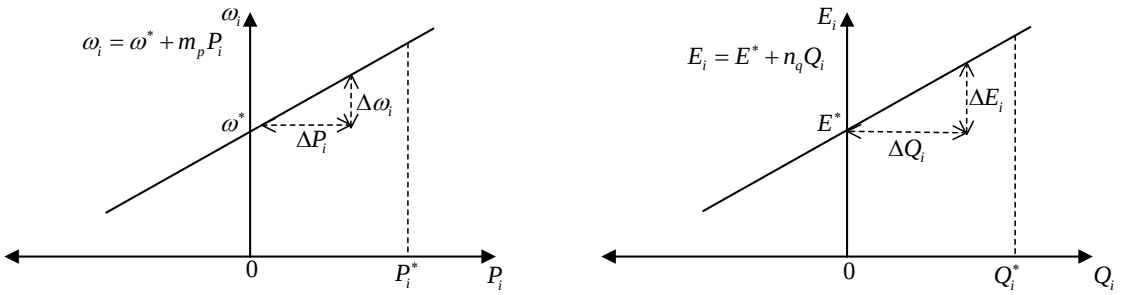
$$\frac{dQ}{d\delta} = 0 \tag{2.47}$$

$$\frac{dQ}{dE} = \frac{3\left(2E - V\right)}{X} \tag{2.48}$$

Denklem 2.45'te görüldüğü gibi aktif güç P, evricinin güç açısı $-\delta$'ya bağlı olarak değişirken, denklem 2.48'de reaktif güç Q ise eviricinin çıkış gerilimi $-E$'ye bağlı olarak değişir. Yapılan varsayımlara göre, denklem 2.46'da evirici çıkış gerilimi E'nin değişiminin aktif güçte değişim meydana getirmemektedir. Ayrıca denklem 2.37'de görüldüğü gibi eviricinin güç açısı δ reaktif güçte değişim meydana getirmez. Dolayısıyla aktif güç P, eviricinin güç açısı δ ve reaktif güç Q, evirici çıkış gerilimi E ile denetlenebilir [31]. Bu durumda $P \sim -\omega$ ve $Q \sim -E$ arasındaki ilişkiye bağlı olarak droop denetim yöntemi uygulanır. Sistemde bulunan her bir evirici için $(i = 1,2,\ldots,n)$ droop denetim denklemleri denklem 2.49 ve denklem 2.50'de verilmiştir.

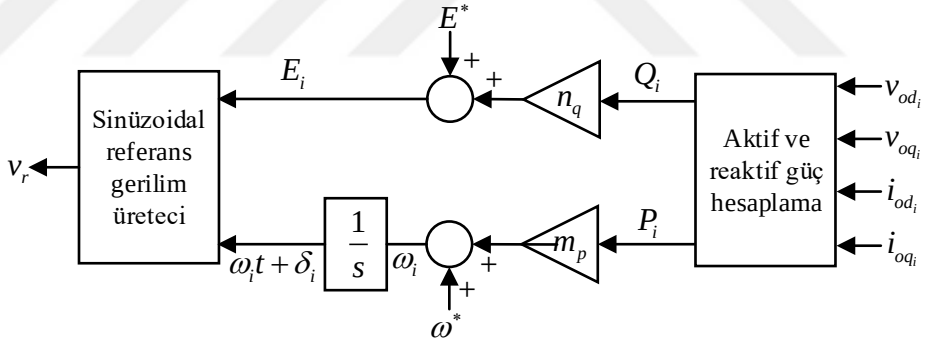
$$\omega_i = \omega^* + m_p P_i \tag{2.49}$$

$$E_i = E^* + n_q Q_i \tag{2.50}$$



Şekil 2.21 : (P∼ − ω) ve (Q∼ − E) droop denetim grafikleri.

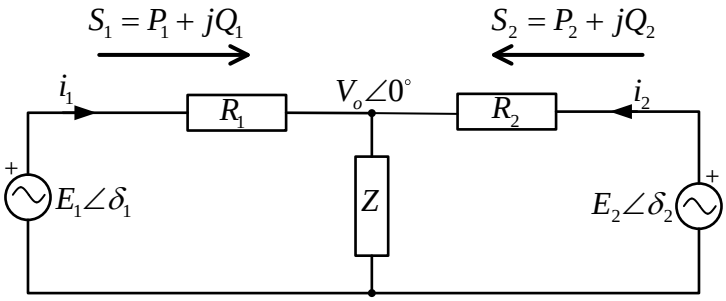
Denklem 2.49'da m_p aktif güç droop katsayısı ve denklem 2.50'de n_q reaktif güç droop katsayısı olarak adlandırılır. Şekil 2.21'de görüldüğü gibi eviricinin yüke aktardığı aktif güç arttıkça eviricinin açısal frekansı ω_i referans değerinden artarak $\Delta\omega_i$ kadar sapma gösterir. Sistemdeki paralel bağlı her bir evirici anma güç değerine göre aktif güç aktarımı yaparak yük tarafından çekilen toplam aktif gücü paylaşırlar. Benzer şekilde eviricinin yüke aktardığı reaktif güç arttıkça eviricinin çıkış gerilimi E_i referans değerinden artarak ΔE_i kadar sapma gösterir. Her bir evirici yüke aktarılan toplam reaktif gücü paylaşır. L evirici için $P{\sim}\omega$ ve $Q{\sim}E$ droop denetim blok diyagramı Şekil 2.22'de verilmiştir.



Şekil 2.22 : (P∼ − ω) ve (Q∼ − E) droop denetim blok diyagramı.

2.6.1.4. Paralel bağlı R eviricilerde aktif ve reaktif güç paylaşımı

Şekil 2.15'teki paralel bağlı iki evirici dikkate alındığında R, L ve C evirici için aktif ve reaktif güçlerin evirici çıkış gerilimi E ve güç açısı δ'ya bağlı olarak değiştiği gösterilmiştir. Paralel bağlı R eviriciler için aktif güç ifadeleri denklem 2.51 ve denklem 2.52'de verilmiştir.



Şekil 2.23 : Paralel bağlı R evirici devresi.

$$P_1 = \frac{3}{R_1}\left(E_1^{\,2} - E_1 V_o \cos\delta_1\right) \tag{2.51}$$

$$P_2 = \frac{3}{R_2}\left(E_2^{\,2} - E_2 V_o \cos\delta_2\right) \tag{2.52}$$

Denklem 2.53 ve 2.54, denklem 2.55'te yerlerine konulursa denklem 2.56 elde edilir.

$$E_1 = E^* - m_{p1} P_1 \tag{2.53}$$

$$E_2 = E^* - m_{p2} P_2 \tag{2.54}$$

$$\Delta E = E_2 - E_1 \tag{2.55}$$

$$\Delta E = m_{p1} P_1 - m_{p2} P_2 \tag{2.56}$$

Her bir eviricideki gerilim sapması ΔE denklem 2.56'daki gibi bulunur. Aktif güç paylaşımının doğru bir şekilde gerçekleşebilmesi için $\Delta E = 0$ dolayısıyla $E_1 = E_2$ olmalıdır. Bu durumda denklem 2.56'dan hareketle denklem 2.57 ve 2.58 yazılabilir.

$$m_{p1} P_1 = m_{p2} P_2 \tag{2.57}$$

$$\frac{m_{p1}}{m_{p2}} = \frac{P_2}{P_1} \tag{2.58}$$

Denklem 2.58'in geçerli olabilmesi için aktif güç droop katsayıları m_{p1}, m_{p2} ve aktif güçler P_1, P_2 arasında denklem 2.59'daki eşitlik sağlanmalıdır. Bu durumda R eviricide

aktif güç paylaşımının doğru bir şekilde yapılabilmesi için her bir evirici için güç ifadesini veren denklem 2.51 ve denklem 2.52'ye bakıldığında eviricilerin çıkış direnci olan R_1 ve R_2 ile aktif güç droop katsayıları m_{p1}, m_{p2} arasında denklem 2.60 ve 2.61'de verilen eşitliğin sağlanması gerekmektedir.

$$m_{p1}\left(\frac{3}{R_1}\left(E_1^{\,2}-E_1V_o\cos\delta_1\right)\right)=m_{p2}\left(\frac{3}{R_2}\left(E_2^{\,2}-E_2V_o\cos\delta_2\right)\right) \tag{2.59}$$

$$\frac{m_{p1}}{R_1}=\frac{m_{p2}}{R_2} \tag{2.60}$$

$$\delta_1=\delta_2 \tag{2.61}$$

Paralel bağlı R eviriciler için reaktif güç ifadeleri denklem 2.62 ve 2.63'de verilmiştir.

$$Q_1=\frac{3}{R_1}\left(-E_1V_o\sin\delta_1\right) \tag{2.62}$$

$$Q_2=\frac{3}{R_2}\left(-E_2V_o\sin\delta_2\right) \tag{2.63}$$

Denklem 2.64 ve 2.65, denklem 2.66'da yerlerine konulursa;

$$\omega_1=\omega^*+n_{q1}Q_1 \tag{2.64}$$

$$\omega_2=\omega^*+n_{q2}Q_2 \tag{2.65}$$

$$\Delta\omega=\omega_2-\omega_1 \tag{2.66}$$

$$\Delta\omega=n_{q2}Q_2-n_{q1}Q_1 \tag{2.67}$$

her bir R eviricideki frekans sapması $\Delta\omega$ denklem 2.67'deki gibi bulunur. Reaktif güç paylaşımının doğru bir şekilde gerçekleşebilmesi için $\Delta\omega=0$ dolayısıyla $\omega_1=\omega_2$ olmalıdır. Bu durumda denklem 2.67'den hareketle denklem 2.68 ve denklem 2.69 yazılabilir.

$$n_{q1}Q_1 = n_{q2}Q_2 \tag{2.68}$$

$$\frac{n_{q1}}{n_{q2}} = \frac{Q_2}{Q_1} \tag{2.69}$$

Denklem 2.69'in geçerli olabilmesi için reaktif güç droop katsayıları n_{q1}, n_{q2} ve reaktif güçler Q_1, Q_2 arasında denklem 2.70'teki eşitlik sağlanmalıdır. R eviricide reaktif güç paylaşımının doğru bir şekilde yapılabilmesi için her bir evirici için reaktif güç ifadesini veren denklem 2.62 ve denklem 2.63'e bakıldığında eviricilerin çıkış gerilimleri E_1, E_2 ve güç açıları δ_1 ,δ_2 arasında $E_1 = E_2$ ve $\delta_1 = \delta_2$ ilişkisinin olması gerekmektedir. Bu durumda denklem 2.71 ve 2.72 aşağıdaki gibi elde edilir;

$$n_{q1}\left(\frac{3}{R_1}\left(-E_1V_o\sin\delta_1\right)\right) = n_{q2}\left(\frac{3}{R_2}\left(-E_2V_o\sin\delta_2\right)\right) \tag{2.70}$$

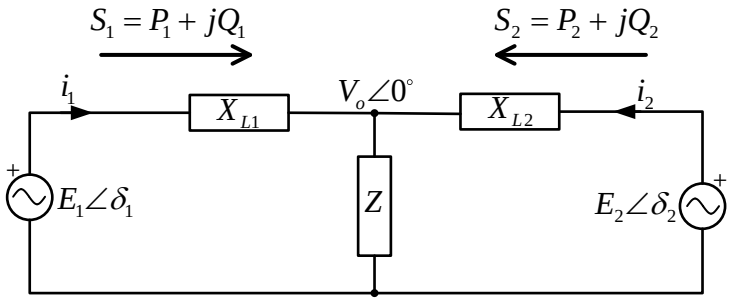
$$\frac{n_{q1}}{R_1} = \frac{n_{q2}}{R_2} \tag{2.71}$$

$$E_1 = E_2 \tag{2.72}$$

R eviricilerde denklem 2.71 ve 2.72'de verilen eşitlikler sağlandığında aktif güç droop katsayıları ile orantılı olarak aktif güç paylaşımı gerçekleşir. Dolayısıyla reaktif güç paylaşımı da reaktif güç katsayılarına orantılı bir şekilde gerçekleşir.

2.6.1.5. Paralel bağlı L eviricilerde aktif ve reaktif güç paylaşımı

Paralel bağlı L eviriciler için aktif güç ifadeleri denklem 2.73 ve 2.74'te ve L evirici devresi Şekil 2.24'te verilmiştir.



Şekil 2.24 : Paralel bağlı L evirici devresi.

$$P_1 = \frac{3}{X_{L1}}\left(E_1 V_{o1} \sin \delta_1\right) \tag{2.73}$$

$$P_2 = \frac{3}{X_{L2}}\left(E_2 V_{o2} \sin \delta_2\right) \tag{2.74}$$

Denklem 2.75 ve 2.76, denklem 2.77'de yerlerine konulursa;

$$\omega_1 = \omega^* - m_{p1} P_1 \tag{2.75}$$

$$\omega_2 = \omega^* - m_{p2} P_2 \tag{2.76}$$

$$\Delta\omega = \left(\omega^* - m_{p2} P_2\right) - \left(\omega^* - m_{p1} P_1\right) \tag{2.77}$$

$$\Delta\omega = m_{p1} P_1 - m_{p2} P_2 \tag{2.78}$$

her bir L eviricideki frekans sapması $\Delta\omega$ denklem 2.78'deki gibi bulunur. Aktif güç paylaşımının doğru bir şekilde gerçekleşebilmesi için $\Delta\omega = 0$ dolayısıyla $\omega_1 = \omega_2$ olmalıdır. Bu durumda L eviriciler için denklem 2.78'den hareketle denklem 2.79 ve 2.80 yazılabilir.

$$m_{p1} P_1 = m_{p2} P_2 \tag{2.79}$$

$$\frac{m_{p1}}{m_{p2}} = \frac{P_2}{P_1} \tag{2.80}$$

Denklem 2.80'in geçerli olabilmesi için aktif güç droop katsayıları m_{p1}, m_{p2} ve aktif güçler P_1, P_2 arasında denklem 2.81'deki eşitlik sağlanmalıdır. L eviricide aktif güç paylaşımının doğru bir şekilde yapılabilmesi için her bir evirici için güç ifadesini veren denklem 2.73 ve 2.74'e bakıldığında eviricilerin endüktif çıkış empedansı olan X_1, X_2 ile aktif güç droop katsayıları m_{p1}, m_{p2} arasında denklem 2.82 ve 2.83'te verilen eşitliğin sağlanması gerekmektedir.

$$m_{p1}\left(\frac{3}{X_{L1}}\left(E_1 V_{o1}\sin\delta_1\right)\right)=m_{p2}\left(\frac{3}{X_{L2}}\left(E_2 V_{o2}\sin\delta_2\right)\right) \tag{2.81}$$

$$\frac{m_{p1}}{X_{L1}}=\frac{m_{p2}}{X_{L2}} \tag{2.82}$$

$$E_1=E_2 \tag{2.83}$$

Paralel bağlı L eviriciler için reaktif güç ifadeleri denklem 2.84 ve 2,85'te verilmiştir.

$$Q_1=\frac{3}{X_{L1}}\left(E_1^{\,2}-E_1 V_o\cos\delta_1\right) \tag{2.84}$$

$$Q_2=\frac{3}{X_{L2}}\left(E_2^{\,2}-E_2 V_o\cos\delta_2\right) \tag{2.85}$$

Denklem 2.86 ve 2.87, denklem 2.88'de yerlerine konulursa;

$$E_1=E^*-n_{q1}Q_1 \tag{2.86}$$

$$E_2=E^*-n_{q2}Q_2 \tag{2.87}$$

$$\Delta E=E_2-E_1 \tag{2.88}$$

$$\Delta E=n_{q1}Q_1-n_{q2}Q_2 \tag{2.89}$$

her bir eviricideki gerilim sapması ΔE denklem 2.89'daki gibi bulunur. Reaktif güç paylaşımının doğru bir şekilde gerçekleşebilmesi için $\Delta E = 0$ dolayısıyla $E_1 = E_2$ olmalıdır. Bu durumda denklem 2.89'dan hareketle denklem 2.90 ve 2.91 yazılabilir.

$$n_{q1}Q_1 = n_{q2}Q_2 \tag{2.90}$$

$$\frac{n_{q1}}{n_{q2}} = \frac{Q_2}{Q_1} \tag{2.91}$$

Denklem 2.91'in geçerli olabilmesi için reaktif güç droop katsayıları n_{q1}, n_{q2} ve reaktif güçler Q_1, Q_2 arasında denklem 2.92'deki eşitlik sağlanmalıdır. L eviricide reaktif güç paylaşımının doğru bir şekilde yapılabilmesi için her bir evirici için reaktif güç ifadesini veren denklem 2.84 ve 2.85'e bakıldığında eviricilerin çıkış gerilimleri E_1 , E_2 ve güç açıları δ_1 , δ_2 arasında $E_1 = E_2$ ve $\delta_1 = \delta_2$ ilişkisinin olması gerekmektedir. Bu durumda denklem 2.93 ve 2.94 aşağıdaki gibi elde edilir;

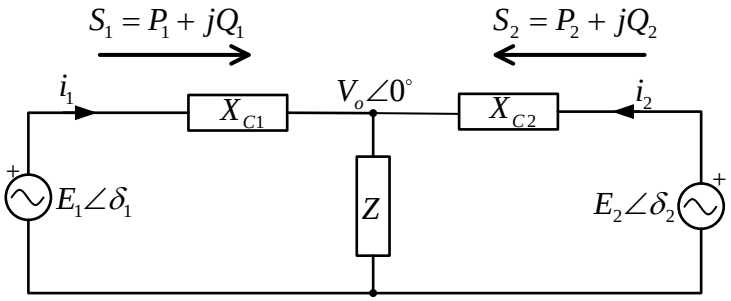
$$n_{q1}\left(\frac{3}{X_{L1}}\left(E_1^{\,2} - E_1 V_o \cos\delta_1\right)\right) = n_{q2}\left(\frac{3}{X_{L2}}\left(E_2^{\,2} - E_2 V_o \cos\delta_2\right)\right) \tag{2.92}$$

$$\frac{n_{q1}}{X_{L1}} = \frac{n_{q2}}{X_{L2}} \tag{2.93}$$

$$\delta_1 = \delta_2 \tag{2.94}$$

2.6.1.6. Paralel bağlı C eviricilerinde aktif ve reaktif güç paylaşımı

Paralel bağlı C eviriciler için aktif güç ifadeleri denklem 2.95 ve 2.96'da ve paralel bağlı C evirici devresi Şekil 2.25'te verilmiştir.



Şekil 2.25 : Paralel bağlı C evirici devresi.

$$P_1 = \frac{3}{X_{C1}}\left(E_1 V_0 \sin \delta_1\right) \tag{2.95}$$

$$P_2 = \frac{3}{X_{C2}}\left(E_2 V_0 \sin \delta_2\right) \tag{2.96}$$

Denklem 2.97 ve 2.98, denklem 2.99'da yerlerine konulursa;

$$\omega_1 = \omega^* + m_{p1} P_1 \tag{2.97}$$

$$\omega_2 = \omega^* + m_{p2} P_2 \tag{2.98}$$

$$\Delta\omega = \omega_2 - \omega_1 \tag{2.99}$$

$$\Delta\omega = m_{p2} P_2 - m_{p1} P_1 \tag{2.100}$$

her bir C eviricideki frekans sapması $\Delta\omega$ denklem 2.100'deki gibi bulunur. Aktif güç paylaşımının doğru bir şekilde gerçekleşebilmesi için $\Delta\omega = 0$ dolayısıyla $\omega_1 = \omega_2$ olmalıdır. Bu durumda denklem 2.100'den hareketle denklem 2.101 ve 2.102 yazılabilir.

$$m_{p1} P_1 = m_{p2} P_2 \tag{2.101}$$

$$\frac{m_{p1}}{m_{p2}} = \frac{P_2}{P_1} \tag{2.102}$$

Denklem 2.102'nin geçerli olabilmesi için aktif güç droop katsayıları m_{p1}, m_{p2} ve aktif güçler P_1, P_2 arasında denklem 2.103'teki eşitlik sağlanmalıdır. Bu durumda C eviricide

aktif güç paylaşımının doğru bir şekilde yapılabilmesi için her bir evirici için güç ifadesini veren denklem 2.95 ve 2.96'ya bakıldığında eviricilerin kapasitif çıkış empedansı olan X_{C1}, X_{C2} ile aktif güç droop katsayıları m_{p1}, m_{p2} arasında denklem 2.103'te verilen eşitliğin sağlanması gerekmektedir.

$$m_{p1}\left(\frac{3}{X_{C1}}\left(E_1 V_0 \sin\delta_1\right)\right) = m_{p2}\left(\frac{3}{X_{C2}}\left(E_2 V_0 \sin\delta_2\right)\right) \tag{2.103}$$

$$\frac{m_{p1}}{X_{C1}} = \frac{m_{p2}}{X_{C2}} \tag{2.104}$$

$$E_1 = E_2 \tag{2.105}$$

Paralel bağlı C eviriciler için reaktif güç ifadeleri denklem 2.106 ve 2.107'de verilmiştir.

$$Q_1 = \frac{3}{X_{C1}}\left(E_1^{\,2} - E_1 V_o \cos\delta_1\right) \tag{2.106}$$

$$Q_2 = \frac{3}{X_{C2}}\left(E_2^{\,2} - E_2 V_o \cos\delta_2\right) \tag{2.107}$$

Denklem 2.108 ve 2.109, denklem 2.110'de yerlerine konulursa;

$$E_1 = E^* + n_{q1} Q_1 \tag{2.108}$$

$$E_2 = E^* + n_{q2} Q_2 \tag{2.109}$$

$$\Delta E = E_2 - E_1 \tag{2.110}$$

$$\Delta E = n_{q1} Q_1 - n_{q2} Q_2 \tag{2.111}$$

her bir eviricideki gerilim sapması ΔE denklem 2.111'deki gibi bulunur. Reaktif güç paylaşımının doğru bir şekilde gerçekleşebilmesi için $\Delta E = 0$ dolayısıyla $E_1 = E_2$ olmalıdır. Bu durumda denklem 2.11'den hareketle denklem 2.112 ve 2.113 yazılabilir.

$$n_{q1}Q_1 = n_{q2}Q_2 \tag{2.112}$$

$$\frac{n_{q1}}{n_{q2}} = \frac{Q_2}{Q_1} \tag{2.113}$$

Denklem 2.113'ün geçerli olabilmesi için reaktif güç droop katsayıları n_{q1}, n_{q2} ve reaktif güçler Q_1, Q_2 arasında denklem 2.114'teki eşitlik sağlanmalıdır. Bu durumda C eviricide reaktif güç paylaşımının doğru bir şekilde yapılabilmesi için her bir evirici için reaktif güç ifadesini veren denklem 2.106 ve 2.107'ye bakıldığında eviricilerin çıkış gerilimleri E_1 , E_2 ve güç açıları δ_1 , δ_2 arasında $E_1 = E_2$ ve $\delta_1 = \delta_2$ ilişkisinin olması gerekmektedir. Bu durumda denklem 2.115 ve 2.116 aşağıdaki gibi elde edilir;

$$n_{q1}\left(\frac{3}{X_{C1}}\left(E_1{}^2 - E_1 V_o \cos\delta_1\right)\right) = n_{q2}\left(\frac{3}{X_{C2}}\left(E_2{}^2 - E_2 V_o \cos\delta_2\right)\right) \tag{2.114}$$

$$\frac{n_{q1}}{X_{C1}} = \frac{n_{q2}}{X_{C2}} \tag{2.115}$$

$$\delta_1 = \delta_2 \tag{2.116}$$

2.6.2. Güç açısı droop denetim

Klasik droop denetim yönteminde kullanılan aktif ve reaktif güç droop katsayıları arttırıldığında daha iyi güç paylaşımı sağlanırken mikro şebeke eviricisinin çıkış gerilim ve frekansı standartların dışına çıkacak şekilde düşebilir. Bu açıdan klasik droop denetim yönteminde güç paylaşımı ve gerilim regülasyonu arasında ters orantı (trade-off) mevcuttur. Güç paylaşımı ve gerilim regülasyonu arasındaki bu ters orantı sistemin dinamik cevabını, kararlılığını ve güç paylaşımını doğrudan etkileyen aktif ve reaktif güç droop katsayılarının seçimini kısıtlar. Ayrıca aktif ve reaktif güçlerin hesaplanmasında kullanılan alçak geçiren filtrelerin bant genişliği eviricinin kapalı çevrim modelinden daha dar aralıkta olduğu için sistemin dinamik cevabını ve kararlılığını alçak geçiren filtre ve droop denetimci parametreleri belirler. Sonuç olarak klasik droop denetim yöntemi

kullanılarak hem istenen dinamik performans hem de sürekli hal performansının elde edilemediği çalışma şartları olabilir [35,36].

Majumder ve arkadaşları [37] yaptıkları çalışmada güç açısı δ ve evirici çıkış gerilimi E'ye bağlı olarak elde edilmiş güç açısı droop denetim yöntemini sunmuşlardır. Bu çalışmada verilen droop denetim denklemleri denklem 2.117 ve 2.118'de verilmiştir.

$$\delta = \delta^* - m_p P \tag{2.117}$$

$$E = E^* - n_q Q \tag{2.118}$$

Denklem 2.117'de aktif güç P, güç açısı δ'ya bağlı olarak değişirken, denklem 2.18'de reaktif güç Q, evirici çıkış gerilimi E'ye bağlı olarak değişir. Güç açısı droop denetim yönteminin klasik droop denetim yöntemine göre en önemli üstünlüğü ideal durumda frekans sapmasının olmamasıdır. $\delta = \int \omega dt$ denklem 2.117'de yerine konulursa aşağıda verilen denklem 2.119 elde edilir.

$$\omega = \omega^* - m_p \frac{dP}{dt} \tag{2.119}$$

Klasik droop denetim yöntemindeki $m_p P$ ifadesi yerini güç açısı droop denetim yönteminde $m_p \frac{dP}{dt}$ ifadesine bırakmıştır. Bu anlamda güç açısı droop denetim yöntemi özel bir klasik droop denetim yöntemi olarak görülebilir. Uygulamada denklem 2.119'da bulunan türev ifadesi yüksek frekanslı gürültülere neden olabileceğinden bu ifade yerine kesim frekansı w_c olan yüksek geçiren filtre kullanılır [35]. Bu durumda elde edilen ifade denklem 2.120'de verilmiştir.

$$\omega = \omega^* - m_p \frac{s}{s + \omega_c} P \tag{2.120}$$

Literatürde güç açısı droop denetim kullanılarak hem istenen dinamik performansı hem de sürekli halde gerilim regülasyonu kısıtlarını sağlayacak modifiye edilmiş droop denetim yöntemleri sunulmuştur [35]. Denklem 2.121 ve 2.122'de güç açısı δ ve evirici çıkış gerilimi E'ye bağlı olarak elde edilmiş güç açısı droop denetim denklemleri

verilmiştir. Denklem 2.121'de aktif güç P, güç açısı δ'ya bağlı olarak değişirken, denklem 2.122'de reaktif güç Q, evirici çıkış gerilimi E'ye bağlı olarak değişir.

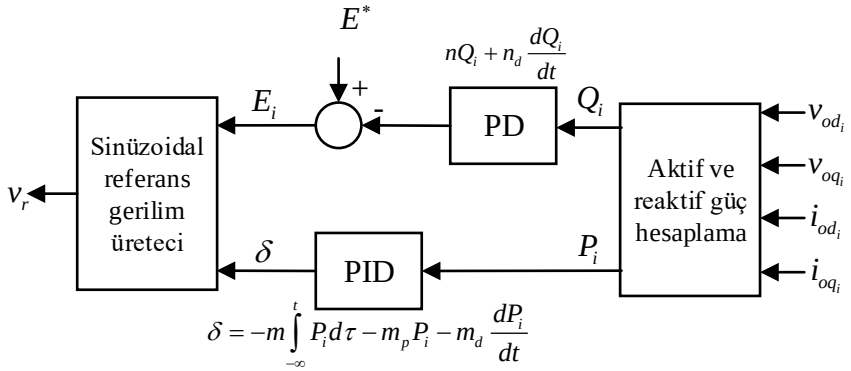
$$\delta = -m\int_{-\infty}^{t} P d\tau - m_p P - m_d \frac{dP}{dt} \tag{2.121}$$

$$E = E^* - nQ - n_d \frac{dQ}{dt} \tag{2.122}$$

Denklemlerde sırasıyla m, m_p ve m_d aktif güce ait integral, oransal ve türevsel ifadelerin katsayıları, n ve n_d ise reaktif güce ait oransal ve türevsel ifadelerin katsayılarıdır. Önerilen bu denetim yöntemi sayesinde sistemin dinamik cevabı istenen performansı sağlayacak şekilde düzenlenebilir. $\delta = \int \omega dt$ olduğundan denklem 2.121'de yerine konulursa aşağıda verilen denklem 2.123 elde edilir.

$$\omega = -mP - m_p \frac{dP}{dt} - m_d \frac{d^2P}{dt^2} \tag{2.123}$$

Denklem 2.122 ve denklem 2.123'den görüldüğü gibi, sistem sürekli halde iken türev ifadeleri sıfır olacağından kalıcı halde denklem 2.121 ve 2.122'de verilen denklemler ile güç açısı droop denetimi aynı performansı gösterirler. Burada m ve n katsayıları klasik droop denetimdeki m_p ve n_q katsayılarına karşılık gelir ve sürekli halde istenen gerilim regülasyonunu sağlayacak şekilde tasarlanırlarken, denklem 2.123'deki m_p, m_d ve n_d katsayıları istenen dinamik performası ve kararlılığı sağlayacak şekilde tasarlanır. Şekil 2.26'da güç açısı droop denetim yöntemi blok diyagramı gösterilmiştir.



Şekil 2.26 : Güç açısı droop denetim blok diyagramı.

2.6.3. Sanal empedans denetimi

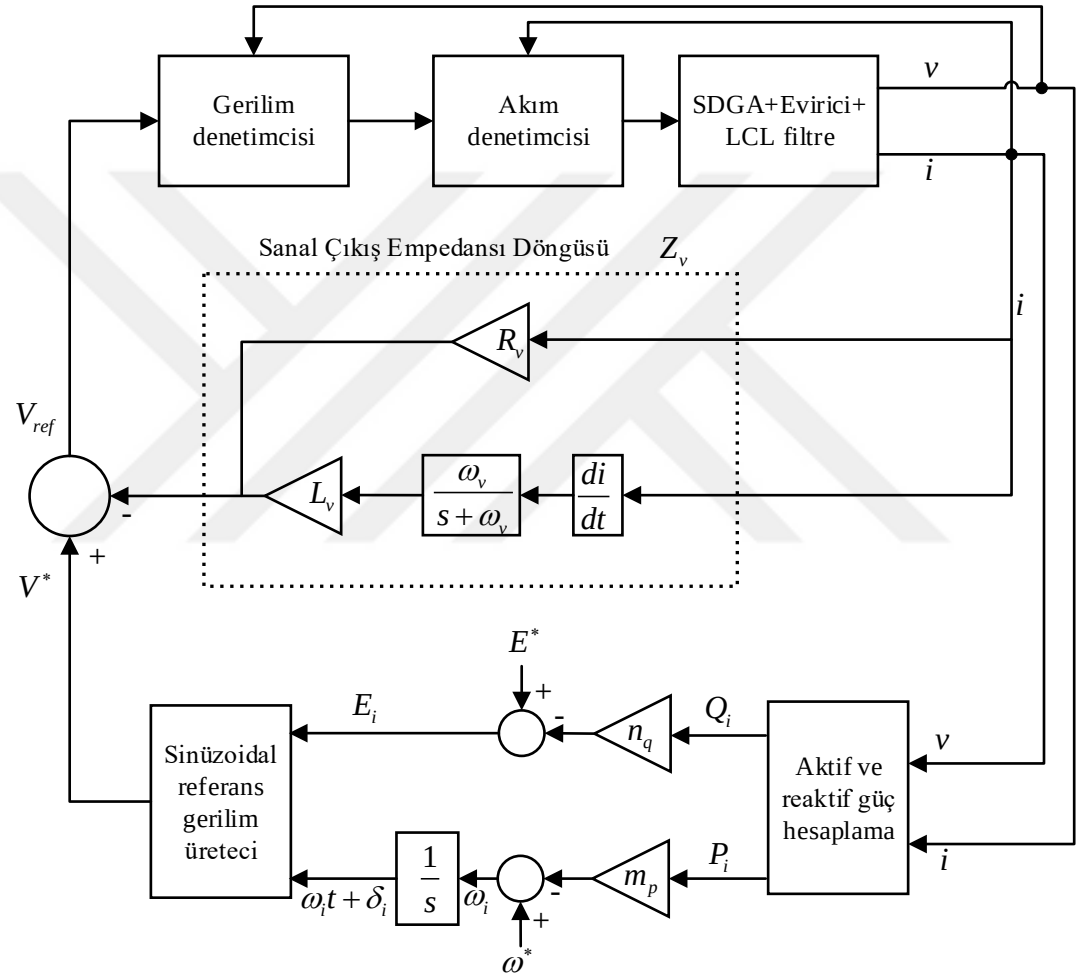
Mikro şebekelerdeki paralel bağlı eviricilerde güç paylaşımını doğru bir şekilde gerçekleştirmek için droop denetim yöntemi yaygın olarak kullanılır. Ancak bu yöntemde geçici ve sürekli hal performansı hat empedansındaki farklılıklara, parametre değişimlerine ve bozuculara karşı oldukça duyarlıdır. Evirici çıkışına bağlanan büyük değerde kuplaj endüktansı veya uzun iletim hatlarının büyük değerde endüktansa sahip olmalarından dolayı, evirici endüktif olarak kabul edilir. Ancak gerçekte her zaman saf endüktif, rezistif ve ya kapasitif çıkış empedansı yerine bunların kombinasyonundan oluşan kompleks çıkış empedansına sahip olurlar [30,38,52]. Bu durumda θ, $\theta = 0$ (R evirici), $\theta = 90$ (L evirici), $\theta = -90$ (C evirici) değerlerinden farklı değerler alır. Dolayısıyla eviricideki aktif ve reaktif güçler arasında θ açısına bağlı olarak kuplaj meydana gelir ve aktif ve reaktif güçler birbirlerinden bağımsız olarak denetlenemezler. Bunun yanı sıra, birbirlerinden uzak ve farklı mesafelerde bulunan mikro şebeke eviricilerinde hat empedansları birbirlerinden farklı değerler alır [32]. Önceki bölümlerde anlatıldığı gibi R eviricide aktif güç paylaşımı (denklem 2.33) ve L evirici (denklem 2.41) ve C eviricide (denklem 2.50) reaktif güç paylaşımı eviricinin çıkış gerilimleri ve ortak bağlantı noktası (PCC) gerilimine bağlı olarak gerçekleşir. Evirici çıkış gerilimlerinin farklı olması durumunda ilgili güçler doğru bir şekilde paylaşılamaz. Evirici çıkış gerilimleri arasındaki farklar ve parametre değişimlerinin bir diğer önemli sonucu da eviriciler arasında sirkülasyon akımları meydana getirmesidir. Sirkülasyon akımlarının nedeniyle aşırı akım sorunları oluşabilir ve eviricilerin paralel çalışması sekteye uğrayabilir [32]. Sonuç olarak paralel bağlı eviriciler arasında empedans uyumsuzluğu durumunda mikro şebekelerde droop denetim yöntemi istenen geçici ve sürekli hal performansını kendi başına sağlayamaz.

Denklem 2.17 ve 2.18, Z ve θ' ya göre düzenlenirse aktif ve reaktif güçler aşağıda verilen denklem 2.124 ve 2.125'teki gibi elde edilir. Denklemlerden görüldüğü gibi kompleks empedans durumunda θ hem aktif hem de reaktif güç paylaşımına etki ederek aktif ve reaktif güçler arasında kuplaj meydana getirir.

$$P = \frac{3V}{Z}\left(\left(E - V\right)\cos\theta + E\delta\sin(\theta)\right) \tag{2.124}$$

$$Q = \frac{3V}{Z}\left((E - V)\sin(\theta) - E\delta\cos(\theta)\right) \tag{2.125}$$

Mikro şebeke eviricilerinde çıkış empedansları istenen performansı sağlayacak şekilde düzenlenebilir. Bunun için sanal çıkış empedansı (virtual impedance) döngüsü droop denetim yöntemine eklenir [38,57]. Şekil 2.27'de droop denetim ve sanal çıkış empedansı döngüsünün blok diyagramı gösterilmektedir.



Şekil 2.27 : Droop denetim ve sanal empedans denetimi blok diyagramı.

Denklem 2.126'da $Z_v(s)$ sanal çıkış empedansı ve V^* evirivi çıkış gerilimi referansıdır. Denklem 2.127'de R_v sanal direnç ve L_v sanal endüktans olarak gösterilmiştir. Çıkış akımının türevinden dolayı meydana gelebilecek yüksek frekans gürültülerini bastırmak için kesim frekansı ω_s olan alçak geçiren filtre kullanılır.

$$V_{ref} = V^* - Z_v(s)i \tag{2.126}$$

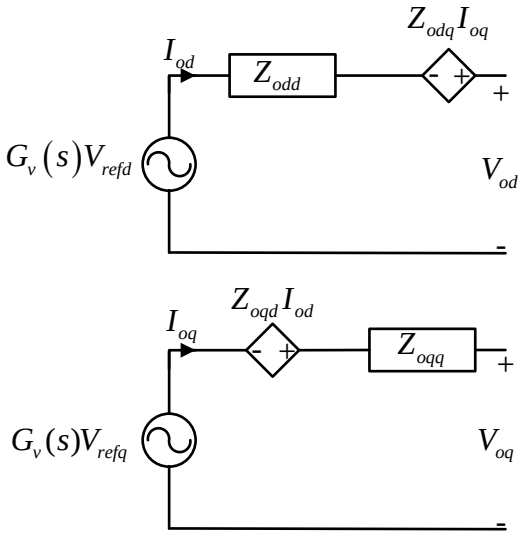
$$Z_v = R_v + \frac{\omega_s}{s+\omega_s} sL_v \tag{2.127}$$

Droop denetimden elde edilen referans çıkış geriliminden sanal çıkış empedansı döngüsünden gelen sinyal çıkarılarak, eviriciye sanal rezistif, endüktif ya da kompleks empedans uygulanabilir. Bu sayede yukarıda bahsedilen problemler giderilerek aktif ve reaktif güç paylaşımı sağlanır. Kompleks sanal empedans çıkış gerilimi temel frekansında daha çok endüktif karakterli davranırken, yüksek dereceli harmonik frekanslarda daha çok rezistif karakterli davrandığından sirkülasyon akımlarını azaltmada rol oynar. Sadece rezistif sanal empedans uygulandığında gerilim düşümü kompleks sanal empedans uygulanmasına göre daha yüksek olur. Sanal kompleks empedans uygulanarak θ açısı ayarlanabilir ve aktif ve reaktif güçler arasındaki kuplaj giderilebilir.

2.6.3.1. dq referans eksen takımında sanal empedans denetimi

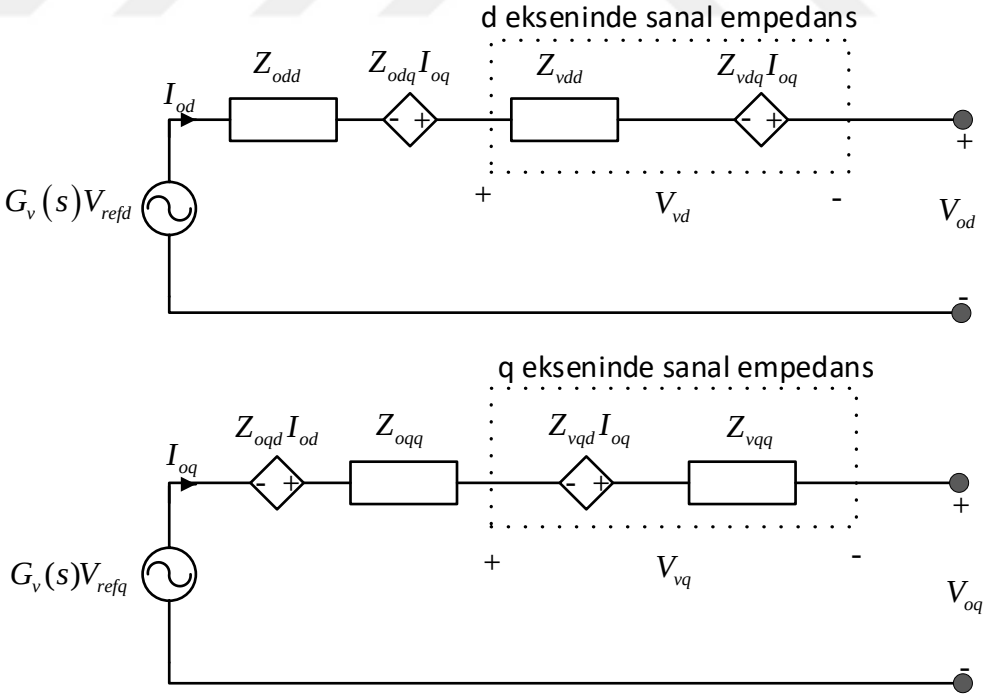
Mikro şebeke eviricisindeki kaskad bağlı gerilim ve akım denetimcileri dq referans eksen takımında tasarlandığında sanal empedans döngüsüde aynı referans eksen takımında tasarlanmalıdır. Şekil 2.28'de eviricinin dq referans ekseninde Thevenin eşdeğer devresi verilmiştir [57].Bu eşdeğer devreye Kirchhoff gerilim yasası uygulandığında eviricinin dq referans eksen takımında çıkış gerilimleri V_{od} ve V_{oq} denklem 2.128' deki gibi elde edilir.

$$\begin{bmatrix} V_{od} \\ V_{oq} \end{bmatrix} = \begin{bmatrix} G_v(s) & 0 \\ 0 & G_v(s) \end{bmatrix} \begin{bmatrix} V_{refd} \\ V_{refq} \end{bmatrix} - \begin{bmatrix} Z_{odd} & Z_{odq} \\ Z_{oqd} & Z_{oqq} \end{bmatrix} \begin{bmatrix} I_{od} \\ I_{oq} \end{bmatrix} \tag{2.128}$$



Şekil 2.28 : dq eksenlerinde evirici eşdeğer devreleri.

Denklem 2.128'de Z_{odq} ve Z_{oqq}, d ve q eksenleri arasında çapraz kuplaj endüktanslarıdır. Eşdeğer devreye sanal empedans uygulanması durumunda hem d hem de q eksenlerinde bu çapraz kuplaj endüktansları bulunmalıdır. Şekil 2.29'da sanal empedansların Thevenin eşdeğer devresine eklenmiş hali gösterilmiştir.



Şekil 2.29 : dq eksenlerinde sanal empedans eklenmiş evirici eşdeğer devreleri.

Sanal empedanslı eşdeğer devreye Kirchhoff gerilim yasası uygulandığında eviricinin dq referans eksen takımında çıkış gerilimleri V_{od} ve V_{oq} denklem 2.129'daki gibi elde edilir.

$$\begin{bmatrix} V_{od} \\ V_{oq} \end{bmatrix} = \begin{bmatrix} G_v(s) & 0 \\ 0 & G_v(s) \end{bmatrix} \begin{bmatrix} V_{refd} \\ V_{refq} \end{bmatrix} - \begin{bmatrix} Z_{odd} & Z_{odq} \\ Z_{oqd} & Z_{oqq} \end{bmatrix} \begin{bmatrix} I_{od} \\ I_{oq} \end{bmatrix} - \begin{bmatrix} Z_{vdd} & Z_{vdq} \\ Z_{vqd} & Z_{vqq} \end{bmatrix} \begin{bmatrix} I_{od} \\ I_{oq} \end{bmatrix} \tag{2.129}$$

Denklem 2.129'da sanal empedans matrisi, denklem 2.130'daki gibidir.

$$Z_{v-dq} = \begin{bmatrix} Z_{vdd} & Z_{vdq} \\ Z_{vqd} & Z_{vqq} \end{bmatrix} \tag{2.130}$$

Bu durumda sanal empedanstan dolayı meydana gelen gerilin düşümü V_{v-dq} denklem 2.131'de verilmiştir.

$$V_{v-dq} = \begin{bmatrix} Z_{vdd} & Z_{vdq} \\ Z_{vqd} & Z_{vqq} \end{bmatrix} \begin{bmatrix} I_{od} \\ I_{oq} \end{bmatrix} \tag{2.131}$$

Sanal empedans matrisinde yer alan Z_{vdd}, Z_{vqq}, Z_{vdq} ve Z_{vqd} empedansları rezistif, endüktif veya kapasitif olabilirler. Denklem 2.132-2.134'de sanal rezistans, endüktans ve kapasitans durumunda Z_{v-dq} matrisleri sırasıyla verilmiştir.

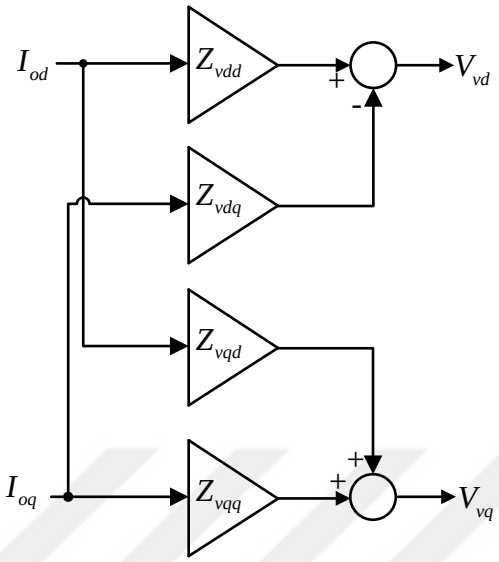
$$Z_{v-dq-R} = \begin{bmatrix} R_v & 0 \\ 0 & R_v \end{bmatrix} \tag{2.132}$$

$$Z_{v-dq-L} = \begin{bmatrix} sL_v & -\omega L_v \\ \omega L_v & sL_v \end{bmatrix} \tag{2.133}$$

$$Z_{v-dq-C} = \begin{bmatrix} \frac{1}{C_v}\left(\frac{s}{s^2+\omega^2}\right) & \frac{1}{C_v}\left(\frac{s}{s^2+\omega^2}\right) \\ -\frac{1}{C_v}\left(\frac{s}{s^2+\omega^2}\right) & \frac{1}{C_v}\left(\frac{\omega}{s^2+\omega^2}\right) \end{bmatrix} \tag{2.134}$$

Sanal endüktansta yer alan türev ifadesinden meydana gelebilecek gürültüleri önlemek için yüksek geçiren filtre kullanılabilir. Ayrıca sanal kapasitanstan meydana gelebilecek kararsız durumları gidermek için ikinci dereceden genelleştirilmiş integratör (SOGI-

Second Order Generalized Integrator) kullanılabilir. Şekil 2.30'da dq referans eksen takımında sanal empedans blok diyagramı verilmiştir [57].



Şekil 2.30 : dq eksensenlerinde sanal empedans blok diyagramı.

2.6.3.2. dq referans eksen takımında sanal empedansın belirlenmesi

Son durumda dq referans eksen takımında elde edilen eşdeğer devre ve eviriciye bağlı hat dikkate alındığında toplam empedans Z, eviricinin çıkış empedansı Z_{o-dq}, sanal empedans Z_{v-dq} ve hat empedansı Z_{l-dq}'nün toplamından oluşmaktadır (denklem 2.135).

$$Z_{dq} = Z_{o-dq} + Z_{v-dq} + Z_{l-dq} \tag{2.135}$$

Denklem 2.135'te;

$$Z_{dq} = R + jX \tag{2.136}$$

$$R = R_o + R_v + R_l \tag{2.137}$$

$$X = X_o + X_v + X_l \tag{2.138}$$

Mikro şebekedeki her bir evirici için toplam empedans Z_{dq} değeri güç paylaşımını ve kararlığı doğrudan etkiler. Dolayısıyla sanal empedans Z_{v-dq} değeri her bir evirici için uygun bir şekilde seçilerek eviriciler arasındaki empedans farklılıkları giderilir [38].

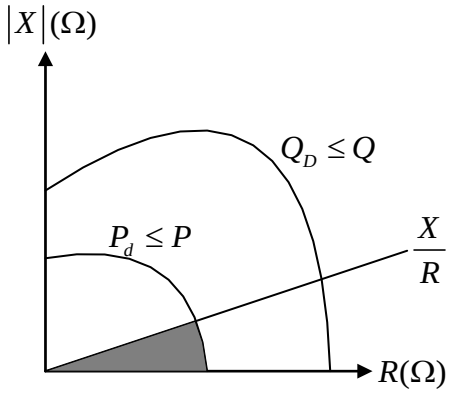
Sonuç olarak düzgün yük paylaşımı ve mikro şebekenin kararlılığı sağlanır. Sistemin toplam empedansının belirlenmesinde her bir dağıtık enerji kaynağının kapasitesi, aktif ve reaktif güçler arasındaki kuplajın azaltılması ($\frac{R}{X}$ oranı) gibi kısıtlar dikkate alınarak sanal empedans ve eviricinin çıkış empedansı parametreleri belirlenmelidir. Çünkü hat empedansı parametreleri fiziksel olarak denetlenemezler.

Her bir dağıtık enerji kaynağı için aktif ve reaktif güç sınırlarının belirlenmesi devredeki toplam empedans Z'ye bağlı olarak denklem 2.139 ve 2.140'taki gibi elde edilir. Burada P ve Q dağıtık enerji kaynağının sağlayabileceği en yüksek güç değerleri ve P_D(talep edilen aktif güç değeri) ve Q_D(talep edilen reaktif güç değeri) yük tarafından çekilen güç değerleri olsun. Bu durumda talep edilen güçler P_D ve Q_D kaynağın enerji kapasitesi olan P ve Q değerlerini aşmaması gerekir. $P_D < P$ ve $Q_D < Q$ kısıtları sağlanmalıdır.

$$R^2 - \frac{EV\cos(\delta) - V^2}{P_D} R_k + X^2 - \frac{EV\sin(\theta)}{P_D} X \leq 0 \tag{2.139}$$

$$R^2 - \frac{EV\sin(\delta)}{Q_D} R + X^2 - \frac{EV\cos(\theta) - V^2}{P_D} X \leq 0 \tag{2.140}$$

Aktif ve reaktif güçler arasındaki kuplaj R eviricide $\frac{R}{X}$, L evirici ve C eviricide ise $\frac{X}{R}$ oranına bağlıdır. Bu oranlar literatürde genellikle 4 olarak alınır. Bu oranların arttırılması aktif ve reaktif güçler arasındaki kuplajı düşürür. Ancak bu oranların arttırılması ile evirici çıkış gerilimi düşer ve dolayısıyla yüke enerji aktarma kapasitesi azalır. Ayrıca sanal empedans değerleri yukarıda verilen kısıtları sağlayacak bölgede seçilirken daha düşük R sistemin geçici durum cevabını kötüleştirir ve daha yüksek empedans seçimi toplam empedans üzerinde düşen gerilimi artırır. Dolayısıyla geçici durum cevabı ile gerilim düşümü arasındaki ters orantı (trade-off) dikkate alınarak seçim yapılmalıdır. Yukarıda verilen kısıtlar ile elde edilen grafik Şekil 2.31'de gösterilmiştir. Tüm kısıtları sağlayan taralı bölgede uygun sanal empedans değerleri seçilmelidir.

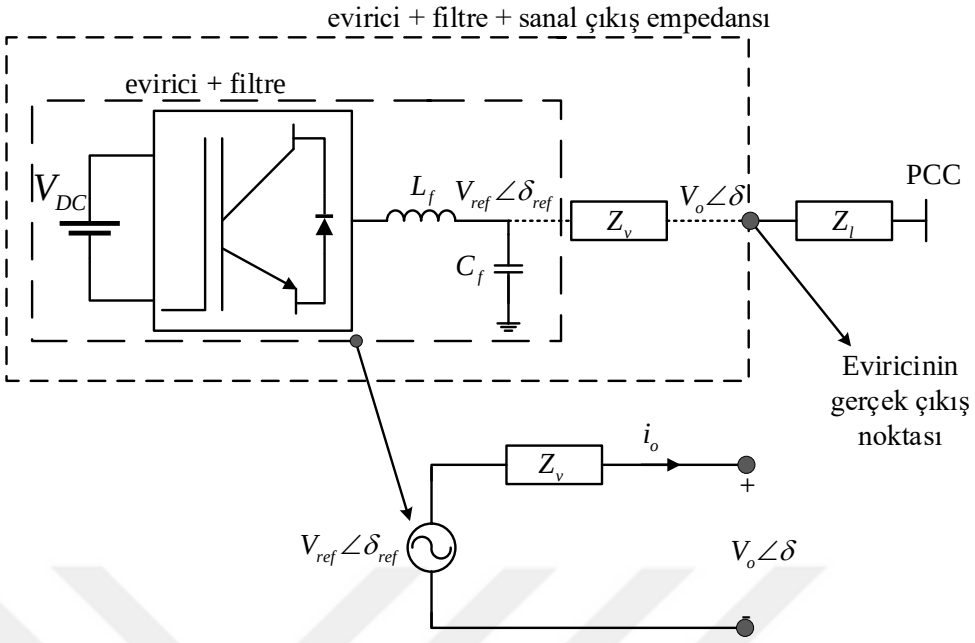


Şekil 2.31 : Belirlenen sınırlara göre elde edilen R-X grafiği.

2.6.4. Sanal Empedans, güç açısı droop ve klasik droop denetim

Yao Sun ve arkadaşları [34] yaptıkları çalışmada sanal empedans, güç açısı droop ve klasik droop denetim yöntemleri arasındaki benzerlik ilişkisini ortaya koymuşlardır. Bu benzerlik ilişkisinden hareketle modifiye edilmiş PD (oransal+ türev) droop denetim yöntemi elde edilebilir. Sanal empedans, droop denetimin önceki bölümlerde bahsedilen bazı zayıflıklarını gidermek için ayrı bir geri besleme döngüsü ile denetim yöntemine eklenir. Bu sayede eviricinin çıkış empedansı istenen performansı sağlayacak şekilde değiştirilir. Ancak eviricinin çıkış gerilimi eklenen sanal empedanstan dolayı düşer. İdeal durumda, eviricinin referans gerilimi hatasız olarak takip ettiği varsayılırsa, sanal empedans uygulanmadığında droop denetimden gelen referans gerilim $V_{ref}\angle\delta_{ref}$, kaskad bağlı gerilim ve akım iç denetim döngülerinden geçerek referans anahtarlama sinyalini oluşturur. Bu referans anahtarlama sinyali ile eviricinin çıkış gerilimi elde edilir. Sanal çıkış empedansı döngüsü denetim yöntemine eklenirse, bu durumda droop denetim döngüsünden elde edilen referans gerilim $V_{ref}\angle\delta_{ref}$ ve sanal çıkış empedansı döngüsünden kaynaklanan gerilim düşümü arasındaki fark evirici referans sinyalini oluşturur. Sanal çıkış empedansı durumunda evirici referans sinyali denklem 2.141'de verilmiştir. Denetim yöntemine eklenen sanal empedans döngüsünün eşdeğer devresi Şekil 2.32'de verilmiştir.

$$v_o = v_{ref} - Z_v i_o \tag{2.141}$$



Şekil 2.32 : Sanal empedans eklenmiş eşdeğer devre ile gerçek devre arasındaki benzerlik.

2.6.4.1. Sanal empedans ve güç açısı droop denetim arasındaki benzerlik

Şekil 2.32 dikkate alınırsa eviricinin çıkış akımı i_o denklem 2.142'deki gibi ifade edilebilir.

$$i_o = \frac{V_{ref}\angle\delta_{ref} - V_o\angle\delta_o}{R_v + jX_v} \tag{2.142}$$

Eviricinin çıkış gücü ifadesi denklem 2.143'teki gibi elde edilir.

$$P + jQ = \left(V_o\angle\delta\right)\left(\frac{V_{ref}\angle\delta_{ref} - V_o\angle\delta_o}{R_v + jX_v}\right)^* \tag{2.143}$$

$$P = \frac{V_{ref}}{R^2 + X^2}\left[R_v\left(V_{ref} - V_o\cos(\delta_{ref} - \delta)\right) + X_v V_o \sin(\delta_{ref} - \delta)\right] \tag{2.144}$$

$$Q = \frac{V_{ref}}{R^2 + X^2}\left[-R_v V_o \sin(\delta_{ref} - \delta) + X_v\left(V_{ref} - V_o\cos(\delta_{ref} - \delta)\right)\right] \tag{2.145}$$

Aktif gücü gösteren denklem 2.144 ve reaktif gücü gösteren denklem 2.145'te sırasıyla $V_o \sin(\delta_o - \delta)$ ve $V_{ref} - V_o \cos(\delta_o - \delta)$ ifadeleri çekilirse, denklem 2.146 ve 2.147 elde edilir.

$$V_o \sin(\delta_{ref} - \delta) = \frac{X_v P - R_v Q}{V_{ref}} \tag{2.146}$$

$$V_{ref} - V_o \cos(\delta_{ref} - \delta) = \frac{R_v P + X_v Q}{V_{ref}} \tag{2.147}$$

$\cos(\delta_o - \delta) = 1$ ve $\sin(\delta_o - \delta) = \delta_o - \delta$ olarak alınırsa denklem 2.148 ve 2.149 elde edilir.

$$\delta_{ref} - \delta \cong \frac{X_v P - R_v Q}{V_{ref} V_o} \tag{2.148}$$

$$V_{ref} - V_o \cong \frac{R_v P + X_v Q}{V_{ref}} \tag{2.149}$$

Sanal çıkış empedansı $Z_v = jX_v$ sanal empedans olarak şeçilirse yukarıdaki denklemler aşağıda verilen denklem 2.150 ve 2.151 elde edilir.

$$\delta_{ref} - \delta \cong \frac{X_v}{V_{ref} V_o} P \tag{2.150}$$

$$V_{ref} - V_o \cong \frac{X_v}{V_{ref}} Q \tag{2.151}$$

Denklem 2.150 ve 2.151'de görüldüğü gibi, denetim yöntemine sanal empedans eklenmesi durumunda, eviricinin çıkışındaki aktif güç P ,güç açısına δ ve reaktif güç Q ise eviricinin çıkış gerilimine V bağlı olur. Bu açıdan bakıldığında sanal empedans denetiminde denklem 2.152 güç açısı droop denetimine ($P \sim \delta$) karşılık gelirken, denklem 2.153 klasik gerilim droop denetimine ($Q \sim V$) karşılık gelir [34].

$$\delta \cong \delta_{ref} - m_d P \tag{2.152}$$

$$V_o \cong V_{ref} - n_d Q \tag{2.153}$$

Denklem 2.152 ve 2.153'te;

$$m_d = \frac{X_v}{V_{ref} V_o} \ , n_d = \frac{X_v}{V_{ref}}$$

2.6.4.2. Sanal empedans ve güç açısı droop denetimi ile geliştirilmiş droop denetimi

Güç açısı δ ile açısal frekans ω arasında $\delta = \int \omega dt$ ilişkisi olduğuna göre denklem 2.152'de yerine konulursa aşağıda verilen denklem 2.154 elde edilir.

$$\omega = \omega^* - m_d \frac{dP}{dt} \tag{2.154}$$

Klasik frekans droop denetim ($P \sim \delta$) ile denklem 2.154 şeklinde elde edilen sanal empedans denetim denklemleri göz önünde bulundurularak denklem 2.155'te verilen geliştirilmiş frekans droop denetim denklemi elde edilir [63].

$$\omega = \omega^* - m_p P - m_d \frac{dP}{dt} \tag{2.155}$$

Benzer şekilde klasik gerilim droop denetim ile sanal empedans denetim denklemleri (denklem 2.153) göz önünde bulundurularak denklem 2.156'da verilen geliştirilmiş gerilim droop denetim denklemi elde edilir.

$$V_o = V^* - \left(n_q + n_d\right) Q \tag{2.156}$$

Elde edilen geliştirilmiş droop denetim denklemlerine bakılırsa, sanal empedans denetiminden gelen m_d katsayısı (denklem 2.155'teki türevsel ifade) sistemin dinamik cevabına etki ederken sürekli halde klasik frekans droop denetim katsayısı m_p geçerliliğini korur. Denklem 2.156'da gerilim droop katsayısı ($n_q + n_d$) klasik gerilim droop denetime göre sanal empedans denetiminden gelen n_d katsayısı sebebiyle artmıştır.

Denklem 2.155'te elde edilen geliştirilmiş frekans droop denetim aynı zamanda PD (oransal+türevsel) droop denetim olarak adlandırılabilir. Güç açısı δ'ya bağlı olarak elde edildiğinde denklem 2.155 ifadesi aşağıda verilen denklem 2.157'deki gibi elde edilir.

$$\delta = \delta^* - m_p \int_{-\infty}^{t} P d\tau - m_d P \tag{2.157}$$

Denklem 2.157'deki gibi güç açısı droop denetimi uygulandığında geliştirilmiş droop denetimi (PD droop denetimi), PI (oransal+integral) güç açısı droop denetimi ile eşdeğer olur[34].

2.6.5. Robust droop denetim

Klasik droop denetim yönteminde zamanla devre parametrelerinin değişmesinden dolayı hat empedanslarında meydana gelen değişiklikler, nümerik hesaplama hataları, ölçüm hataları, gürültü ve bozucular gibi birçok etkiden dolayı aktif ve reaktif güç paylaşımının doğru bir şekilde gerçekleştirilmesi zorlaşır. Bu sebeple yukarıda bahsedilen etkilere karşı daha güvenilir ve sağlam denetim yapıları geliştirilmelidir. Bu bölümde R-L-C eviricilerinde robust droop denetim yöntemi açıklanacaktır [31,59,60].

2.6.5.1. R eviricilerde robust droop denetim

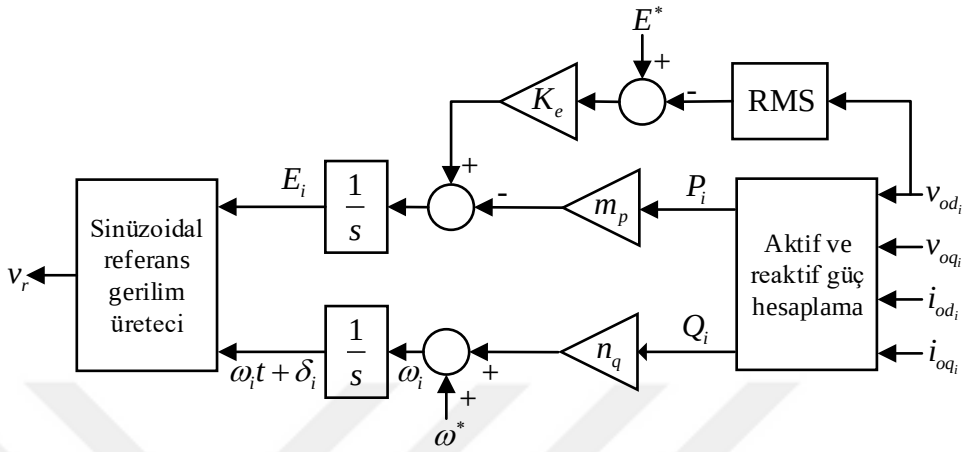
Klasik droop denetim yönteminde verilen denklem 2.33 aşağıda verilen denklem 2.158 şeklinde düzenlenebilir. Denklem 2.159'daki gibi ΔE_i'nin zamana bağlı integrali alındığında, eviriciler şebeke bağlantılı çalıştıklarında sürekli halde referans gerilim E^* ile eviricinin gerilimi E_i arasındaki hata ΔE_i sıfır olur. Bu sayede şebekeye aktarılmak istenen güç tam olarak aktarılır [31,60,62].

$$\Delta E_i = E_i - E^* = -m_{pi} P_i \tag{2.158}$$

$$E_i = \int \Delta E_i dt \tag{2.159}$$

Ancak ada modlu çalışan eviricilerde ΔE_i hem yükün artması ile çıkış geriliminin düşmesinden hem de droop denetimden dolayı meydana gelen gerilim düşümünden dolayı hiçbir zaman sıfır olmaz. Dolayısı ile şebeke bağlantılı ve ada modlu çalışan eviriciler için farklı denetimcilerin tasarlanması gerekir. Ada modlu çalışan eviricilerde gerilim farkını standartlar tarafından belirlenen değerde tutmak gerekir. Bu sebeple yukarıda bahsedildiği gibi yüklenme nedeniyle meydana gelen $E^* - V_o$ gerilim farkının

uygun bir şekilde geri beslenerek eviricinin çıkış gerilimi istenen seviyede tutulmaya çalışılır. Bu sayede Şekil 2.33'deki gibi parametre değişimlerinden ve bozuculardan daha az etkilenen dayanıklı (robust) bir denetim yöntemi elde edilir.



Şekil 2.33 : R eviricilerde robust droop denetim blok diyagramı.

Mikro şebekede paralel bağlı her bir evirici için E^* ve V_o (RMS) değerleri aynı olduğundan ve denklem 2.160'daki ifadede K_e değeri aynı seçilirse denklem 2.161 elde edilir.

$$m_{pi}P_i = \left(E^* - V_o\right)K_e \tag{2.160}$$

$$P_i = \frac{\left(E^* - V_o\right)K_e}{m_{pi}} \tag{2.161}$$

Denklem 2.161'de $m_{pi}P_i$ paralel bağlı her bir evirici için eşit değer alır. Bu durumda denklem 2.161'de görüldüğü gibi R eviricisinde aktif güç paylaşımı eviricinin çıkış empedansından bağımsız hale gelir. Dolayısı ile paralel bağlı eviricilerin çıkış gerilimleri E_i farklı olsa bile aktif güç paylaşımı doğru bir şekilde gerçekleştirilir. Bu yöntemde yük gerilimi V_o'nun paralel bağlı her bir evirici tarafından doğru bir şekilde ölçülmesi önemlidir. Ölçümden dolayı meydana gelebilecek $\Delta V_o = \Delta V_{o2} - \Delta V_{o1}$ gibi gerilim farkları $n_i P_i$ değerinin her bir evirici için farklı olmasına sebep olur. Tüm eviricilerde yük gerilimi doğru bir şekilde ölçülebilirse ΔV_o gerilim farkı sıfır olur ve dolayısıyla aktif güç paylaşımı doğru bir şekilde gerçekleşir. Denklem 2.161'de P'nin V_o'ya göre türevi

alınırsa, yük gerilimi etkin değeri ölçüm hatası ΔV_o'nun aktif güçte meydana getirdiği değişim denklem 2.164'teki gibi elde edilir.

$$\Delta P_2 - \Delta P_1 = -\frac{K_e}{m_{pi}} \Delta V_{o2} - \left(-\frac{K_e}{m_{pi}} \Delta V_{o1} \right) \tag{2.162}$$

$$\Delta P_2 - \Delta P_1 = -\frac{K_e}{m_{pi}} \left(\Delta V_{o2} - \Delta V_{o1} \right) \tag{2.163}$$

$$\Delta P = -\frac{K_e}{m_{pi}} \left(\Delta V_o \right) \tag{2.164}$$

Denklem 2.162-2.164'te;

$$\Delta P_i = -\frac{K_e}{m_{pi}} \Delta V_{oi} \ , \ \Delta P_1 = -\frac{K_e}{m_{p1}} \Delta V_{o1}, \quad \Delta P_2 = -\frac{K_e}{m_{p2}} \Delta V_{o2}$$

Paralel bağlı iki eviricide $P_1 + P_2 = P_1^* + P_2^*$ olur. Bu durumda bu iki evirici arasında gerçekleşen aktif güç paylaşımında ΔV_o'nun sebep olacağı yüzde bağıl hata denklem 2.165'teki gibi elde edilir. $m_{P1} = m_{P2}$ ve $P_1^* = P_2^*$ olarak alınırsa;

$$\%\, hata_P = \frac{P_2}{P_2^*} - \frac{P_1}{P_1^*} = \frac{\Delta P_2}{P_2^*} - \frac{\Delta P_1}{P_1^*} = \frac{\Delta P_2 - \Delta P_1}{P_i^*} = -\frac{K_e}{m_{pi} P_i^*} \left(\Delta V_o \right) \tag{2.165}$$

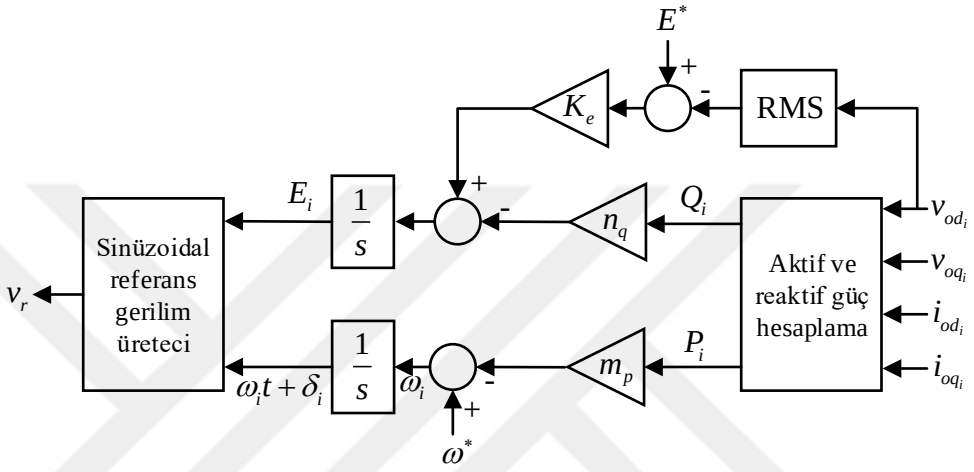
Denklem 2.160'tan yük gerilimi V_o denklem 2.166'daki gibi elde edilir;

$$V_o = E^* - \frac{m_{pi}}{K_e} P_i = E^* - \frac{m_{pi} P_i}{K_e E^*} E^* \tag{2.166}$$

Denklem 2.166'da görüldüğü gibi yük tarafından çekilen aktif güç arttıkça yük gerilimi V_o referans gerilimine E^* yaklaşır. Sonuç olarak bu yöntemde yüklenmeden dolayı meydana gelen gerilim düşümü de azaltılmış olur. Denklem 2.166'daki $\frac{m_{pi} P_i}{K_e E^*}$ gerilim düşümü oranı olarak adlandırılır ve hem droop denetimden hem de yüklenmeden dolayı meydana gelen gerilim düşümleri ile karşılaştırıldığında daha küçük değerler alır.

2.6.5.2. L eviricilerde robust droop denetim

L eviricisinde R eviricisinde bahsedilen dezavantajları gidermek için klasik droop denetim yöntemine ek olarak şekildeki gibi robust droop denetim yöntemi uygulanabilir. Dolayısıyla hat empedansındaki farlılıklara, parametre değişimlerine, gürültü ve bozuculara karşı daha dayanıklı (robust) bir çalışma sağlanır [31,62]. Şekil 2.34'te L eviricisine ait robust droop denetim blok diyagramı verilmiştir.



Şekil 2.34 : L eviricilerde robust droop denetim blok diyagramı

Şebekede paralel bağlı her bir evirici için E^* ve V_o (RMS) değerleri aynı olduğundan dolayı ve denklem 2.167'deki ifadede K_e değeri aynı seçilirse denklem 2.168 elde edilir.

$$n_{qi}Q_i = \left(E^* - V_o\right)K_e \tag{2.167}$$

$$Q_i = \frac{\left(E^* - V_o\right)K_e}{n_{qi}} \tag{2.168}$$

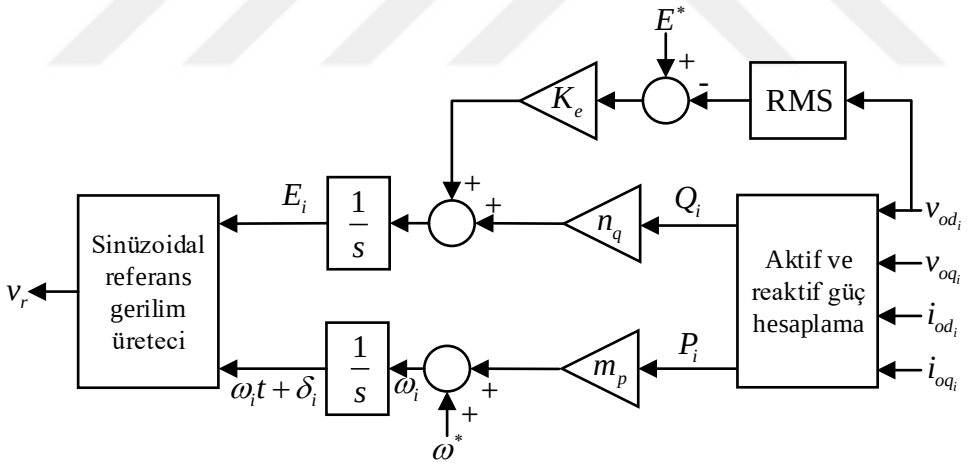
Sürekli halde $n_{qi}Q_i$ paralel bağlı her bir evirici için eşit değer alır. Denklem 2.168'de görüldüğü gibi L eviricinde de reaktif güç paylaşımı hat empedansından bağımsız olarak gerçekleştirilir. Sürekli halde her bir eviricinin çalışma frekansı aynı olduğundan dolayı aktif güç paylaşımı da doğru bir şekilde gerçekleşir. Denklem 2.167'den yük gerilimi V_o denklem 169'daki gibi elde edilir.

$$V_o = E^* - \frac{n_{qi}}{K_e} Q_i = E^* - \frac{n_{qi} Q_i}{K_e E^*} E^* \tag{2.169}$$

Yük gerilimini istenen aralıkta tutmak için K_e yeterince büyük seçilmelidir. Ayrıca R eviricilerinde yapılan analizler L ve C eviricileri içinde yapılarak yük gerilimi V_o'nun ölçülmesinde meydana gelebilecek hataların yük paylaşımına etkisi benzer şekilde irdelenebilir.

2.6.5.3. C eviricilerde robust droop denetim

R ve L eviricilerinde klasik droop denetim yönteminin zayıflıklarını gidermek ve daha dayanıklı(robust) bir denetim elde etmek için oluşturulan robust droop denetim yöntemi C eviricilerine de aynı şekilde uygulanabilir. Bu sayede C eviricileri de hat empedansındaki farklılıklara, parametre değişimlerine ve gürültü ve bozuculara karşı daha kararlı çalışabilir [31]. Şekil 2.35'te C eviricisine ait robust droop denetim blok diyagramı verilmiştir.



Şekil 2.35 : C eviricilerde robust droop denetim blok diyagramı

Şebekede paralel bağlı her bir evirici için E^* ve V_o (RMS) değerleri aynı olduğundan denklem 2.170'teki ifadede K_e değeri aynı seçilirse denklem 2.171 elde edilir.

$$n_{qi} Q_i = -\left(E^* - V_o\right) K_e \tag{2.170}$$

$$Q_i = \frac{-\left(E^* - V_o\right)K_e}{n_{qi}} \tag{2.171}$$

Sürekli halde $n_{qi}Q_i$ paralel bağlı her bir evirici için eşit değer alır. Denklem 2.171'de görüldüğü gibi C eviricisinde de reaktif güç paylaşımı hat empedansından bağımsız olarak gerçekleştirilir. Daha önce de bahsedildiği gibi sürekli halde her bir eviricinin çalışma frekansı aynı olduğundan aktif güç paylaşımı da doğru bir şekilde gerçekleşir. Denklem 2.170'ten yük gerilimi V_o denklem 2.172'deki gibi elde edilir. Yük gerilimini istenen aralıkta tutmak için K_e yeterince büyük seçilmelidir.

$$V_o = E^* + \frac{n_{qi}}{K_e}Q_i = E^* + \frac{n_{qi}Q_i}{K_eE^*}E^* \tag{2.172}$$

2.6.6. dq eksen takımında akım tabanlı droop denetim

Üç fazlı çıkış akımı ve gerilimine T_{dq} dönüşümü uygulandığında dq referans eksen takımında çıkış gerilimi v_o, $v_{odq} = (v_{od} + jv_{oq})e^{j\omega t}$ ve çıkış akımı i_o, $v_{odq} = (v_{od} + jv_{oq})e^{j\omega t}$ olarak elde edilir. dq referans eksen takımında aktif güç P ve raktif güç Q denklem 2.173 ve 2.174'te verilmiştir. Denklemlerde görülen ω_c kesim frekansına sahip alçak geçiren filtreler aktif ve reaktif güç ölçümünde yüksek frekanslı bileşenleri filtreleyerek ortalama çıkış güçleri P ve Q'yü verirler.

$$P = \frac{\omega_c}{s + \omega_c}\left(v_{od}i_{od} + v_{oq}i_{oq}\right) \tag{2.173}$$

$$Q = \frac{\omega_c}{s + \omega_c}\left(v_{oq}i_{od} - v_{od}i_{oq}\right) \tag{2.174}$$

Akım tabanlı droop denetim yönteminde, evirici çıkış akımı ve gerilimi dq referans eksen takımında elde edilir ve droop denetim dq ekseninde gerçekleştirilir [40]. Üç fazlı dengeli bir sistemde V_{od} sadece da bileşene sahipken $V_{oq} = 0$ olarak alınabilir. Bu durumda ani aktif (p) ve reaktif güçler (q) aşağıda verilen denklem 2.175 ve denklem 2.176'daki gibi elde edilir.

$$p = v_{od} i_{od} \tag{2.175}$$

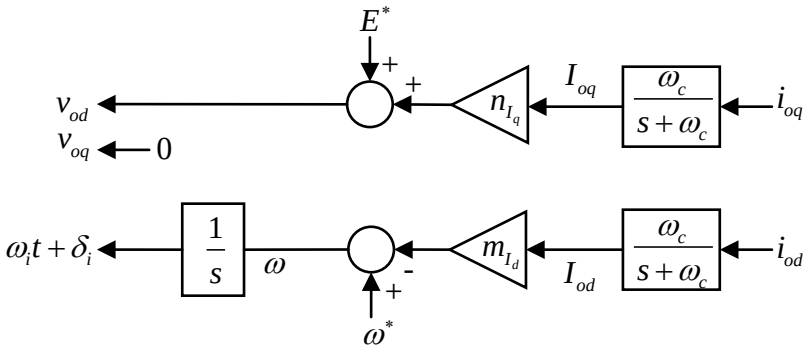
$$q = -v_{od} i_{oq} \tag{2.176}$$

Sistem sürekli hale girdiğinde $V_{od} \cong E$ olduğu varsayılırsa ani aktif ve reaktif güçler sırasıyla çıkış akımının d ekseni bileşeni i_{od} ve q ekseni bileşeni i_{oq} değişkenlerine bağlı olarak denetlenebilir. Bu durumda klasik droop denetimde verilen denklem 2.41 ve denklem 2.42 yerine, dq eksenlerinde akım tabanlı ($I_d \sim \omega$ – $I_q \sim E$) droop denetim yöntemi uygulanabilir. Denklem 2.177'de $I_d \sim \omega$ droop denetim ifadesi ve denklem 2.178'de $I_q \sim E$ droop denetim ifadesi verilmiştir. Denklemlerde I_{od} ve I_{oq} evirici çıkış akımları i_{od} ve i_{oq}'nün alçak geçiren filtre ile filtrelenmiş derğerlerini göstermektedir.

$$\omega = \omega^* - m_{Id} I_{od} \tag{2.177}$$

$$v_{od} = E^* - n_{Iq} I_{oq} \ , v_{oq} = 0 \tag{2.178}$$

Denklem 2.177 ve 2.178'de görüldüğü gibi akım tabanlı droop denetim yöntemi dq referans eksen takımlarında uygulanabilir. Şekil 2.36'da dq eksenlerinde akım tabanlı droop denetim blok diyagramı gösterilmiştir [40].



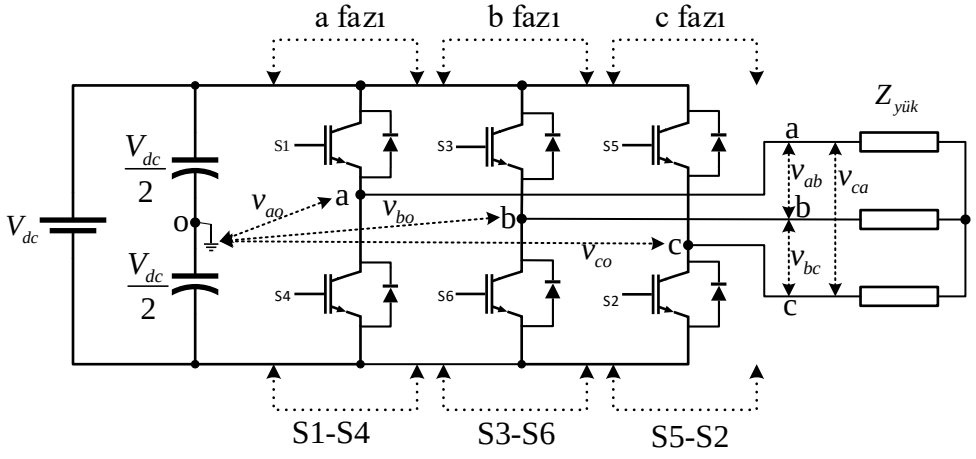
Şekil 2.36 : dq eksen takımında akım tabanlı droop denetim blok diyagramı

Alçak geçiren filtreden geçirilmiş aktif ve reaktif güçler yerine dq eksen takımında filtrelenmiş çıkış akımları I_{od} ve I_{oq} ile oluşturulan akım tabanlı droop denetim klasik droop denetim yöntemine göre dinamik cevabı daha hızlıdır. Bunun sebebi aktif ve reaktif gücün iyi bir şekilde filtrelenmesi için gerekli kesim frekansının ω_c, evirici çıkış akımlarının filtrelenmesi için gerekli kesim frekansından daha düşük değerde olmasıdır.

Bu durumda alçak geçiren filtrenin zaman sabiti klasik droop denetime göre akım tabanlı droop denetimde daha küçük olacaktır. Dolayısıyla denetimci yük değişimlerine daha hızlı tepki vererek sistemin dinamik cevabını iyileştirir. Akım tabanlı droop denetimde sistemin dinamik cevabı m_{I_d} ve n_{I_q} droop katsayılarına bağımlıdır.

BÖLÜM 3. ÜÇ FAZLI MİKRO ŞEBEKE EVİRİCİLERİNİN MODELLENMESİ VE DENETİMİ

Bu bölümde, çıkışında LC filtre bulunan ve bir kuplaj endüktansı ile iletim hattına bağlı üç fazlı iki seviyeli eviricinin denetimi ve modellenmesi ele alınacaktır. Mikro şebekelerde DA kaynak enerjisi evirici aracılığıyla yüke aktarılır. Üç fazlı sistemlerde yaygın olarak Şekil 3.1'de verilen üç fazlı iki seviyeli evirici kullanılır. Eviricide bulunan altı adet güç elektroniği anahtarı için sıfırıncı seviye denetimden elde edilen anahtarlama referans sinyalleri kullanılarak anahtarlama darbeleri üretilir. Bu şekilde eviricinin çıkışındaki gerilimin genliği ve frekansı denetlenebilir. Literatürde evirici çıkış geriliminin ve frekansının denetlenmesi için kullanılan anahtarlama yöntemlerine genel olarak darbe genişlik ayarı (DGA-pulse with modulation (PWM)) denir. DGA yöntemi kullanılarak eviricinin çıkışında elde edilen gerilim saf sinüzoidal ve harmonik bileşenlerin toplamından oluşan farklı doluluk oranlarına sahip kare dalga gerilimdir. Eviricinin çıkışında istenen saf sinüzoidal gerilim ile birlikte kullanılan DGA yöntemine göre farklı harmonik gerilimler ortaya çıkar. Ortaya çıkan bu harmonik gerilimler evirici çıkışında bulunan LC filtre aracılığıyla süzülerek sonuçta evirici çıkışında saf sinüzoidal gerilim elde edilir.



Şekil 3.1 : Üç fazlı iki seviyeli evirici topolojisi

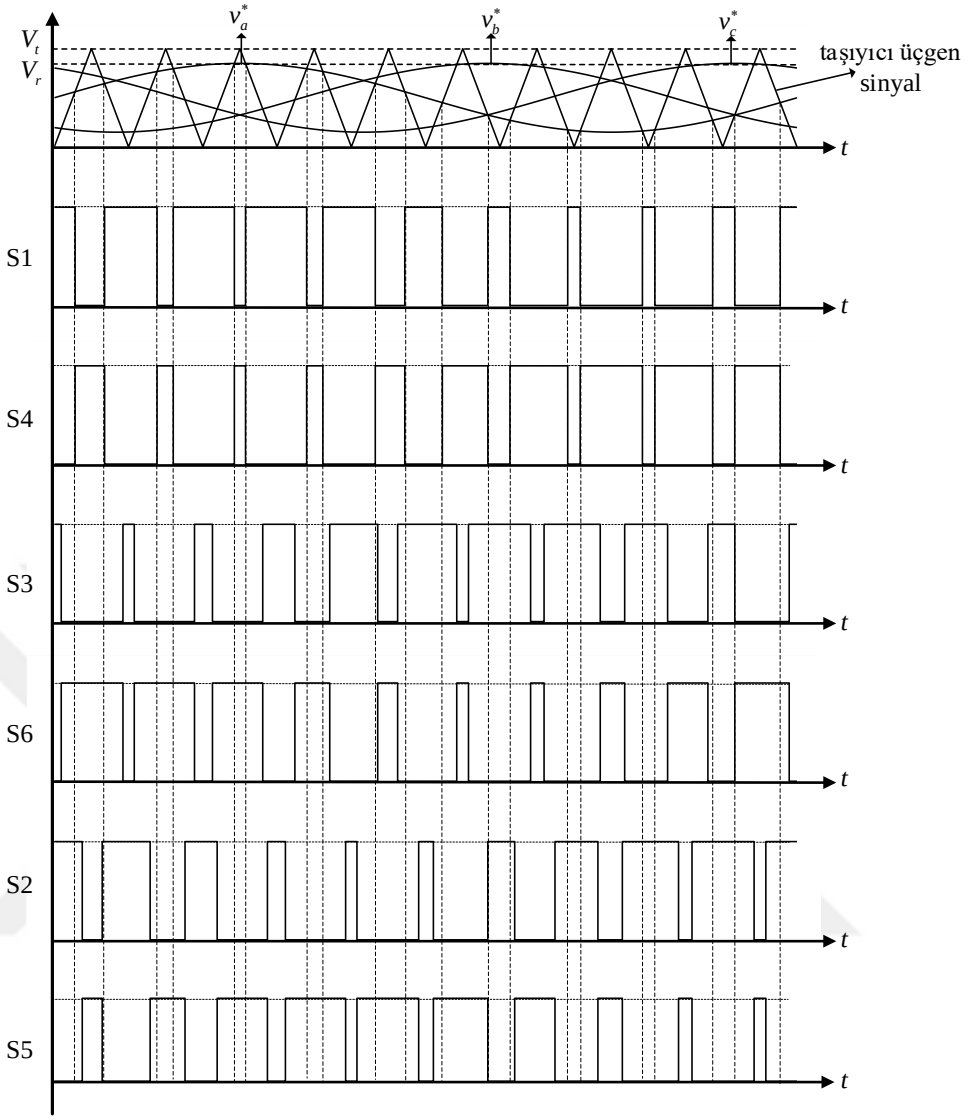
3.1. Sinüzoidal Darbe Genişlik Ayarı

Literatürde farklı dönüştürücü topolojileri için birçok DGA yöntemi geliştirilmiştir. Eviriciler için geliştirilen DGA yöntemlerindeki temel amaç standartları sağlayacak şekilde harmonikleri ortadan kaldırmak ve çıkışta istenen saf sinüzoidal gerilimi sağlamaktır. Eviricilerin anahtarlanmasında sinüzoidal DGA (SDGA), üçüncü harmonik katkılı DGA ve uzay vektör DGA gibi yöntemler yaygın olarak kullanılmakla birlikte basit ve kolay uygulanabilir olması açısından bu çalışmada SDGA yöntemi tercih edilmiştir [65]. Bu yöntemde eviricinin çıkışında istenen ortalama gerilim ve akım formunu sağlamak için güç elektroniği anahtarlarının çalışma oranı (duty cycle) belirlenir. Her bir anahtarın çalışma oranı genellikle referans sinyal ile üçgen veya testere dişi sinyalin karşılaştırılması ile belirlenir. Üçgen veya testere dişi sinyal taşıyıcı (carrier) sinyal olarak adlandırılır ve bu sinyalin frekansı ω_t dönüştürücünün anahtarlama frekansını belirler. Referans sinyalin frekansı ω_r ise eviricinin çıkışında istenen saf sinüzoidal gerilimin frekansını belirler. Çoğu uygulamada değişken frekanslı anahtarlamanın sebep olabileceği elektromanyetik girişim ($\frac{dv}{dt}, \frac{di}{dt}$) gibi sebeplerden dolayı taşıyıcı sinyalin frekansı ω_t sabit tutulur. Üç fazlı eviricilerin anahtarlanması için aralarında $120°$ faz farkı olan v_a^*, v_b^* ve v_c^* referans sinyalleri bir üçgen taşıyıcı sinyal ile karşılaştırılır. Bu karşılaştırma sonucunda 3 fazlı eviricide bulunan üç kol için üç adet anahtarlama darbesi üretilir. Kaynağı kısa devreden korumak için aynı kolda bulunan iki anahtardan biri iletimde iken diğeri iletime sokulmaz. Bu sebeple karşılaştırma sonucunda elde edilen üç adet anahtarlama darbe sinyalinin tersi alınarak aynı koldaki diğer anahtarın anahtarlama darbe sinyalleri elde edilir. Denklem 3.1-3.3'te referans sinüzoidal sinyaller verilmiştir. V_r referans sinyallerin genliğidir ve her faz için aynı değeri alır.

$$v_a^* = V_r \sin(\omega t) \tag{3.1}$$

$$v_b^* = V_r \sin(\omega t - 2\pi/3) \tag{3.2}$$

$$v_c^* = V_r \sin(\omega t + 2\pi/3) \tag{3.3}$$



Şekil 3.2 : SDGA' da referans ve taşıyıcı sinyallerin karşılaştırılması sonucu elde edilen anahtarlaman darbeleri.

v_t taşıyıcı üçgen sinyal ve V_t bu sinyalin genliği olmak üzere Şekil 3.2'de taşıyıcı, referans sinyaller ve eviricideki her bir anahtar için anahtarlama darbeleri gösterilmiştir. Şekil 3.3b'de a fazı gerilimi v_{ao} taşıyıcı üçgen sinyal ile v_a^* referans geriliminin karşılaştırılmasıyla elde edilir. $v_a^* > v_t$ olduğunda a fazındaki S1 anahtarı iletime girer ve a fazı gerilimi $v_{ao} = 0.5V_{dc}$ değerini alır. $v_a^* < v_t$ olduğunda ise darbe sinyali sıfır değerini alarak anahtar kesime gider ve $v_{ao} = 0$ olur. Benzer şekilde $v_b^* > v_t$ve $v_b^* > v_t$ olduğunda v_b^* ve v_c^* referans sinyalleri de taşıyıcı üçgen sinyal ile karşılaştırılarak her bir faza ait anahtarlar iletime girerek $v_{bo} = 0.5V_{dc}$ ve $v_{co} = 0.5V_{dc}$ değerlerini alırlar. $v_b^* < v_t$ ve $v_b^* < v_t$ olduğunda $v_{bo} = 0\ V$ ve $v_{co} = 0\ V$ olur. Açıklanan bu mantıksal işlemlere

göre Şekil 3.2'de verilen her bir aralık için hangi anahtarların iletimde olduğu belirlenebilir.

a, b ve c fazlarının devrenin referans noktası o'ya göre gerilimleri v_{ao}, v_{bo}, v_{co} Şekil 3.3b, Şekil 3.3c ve Şekil 3.3d'deki gibi elde edilir. Faz gerilimleri ile hat gerilimleri arasındaki ilişkiler denklem 3.4-3.6'da verilmiştir.

$$v_{ab} = v_{ao} - v_{bo} \tag{3.4}$$

$$v_{bc} = v_{bo} - v_{co} \tag{3.5}$$

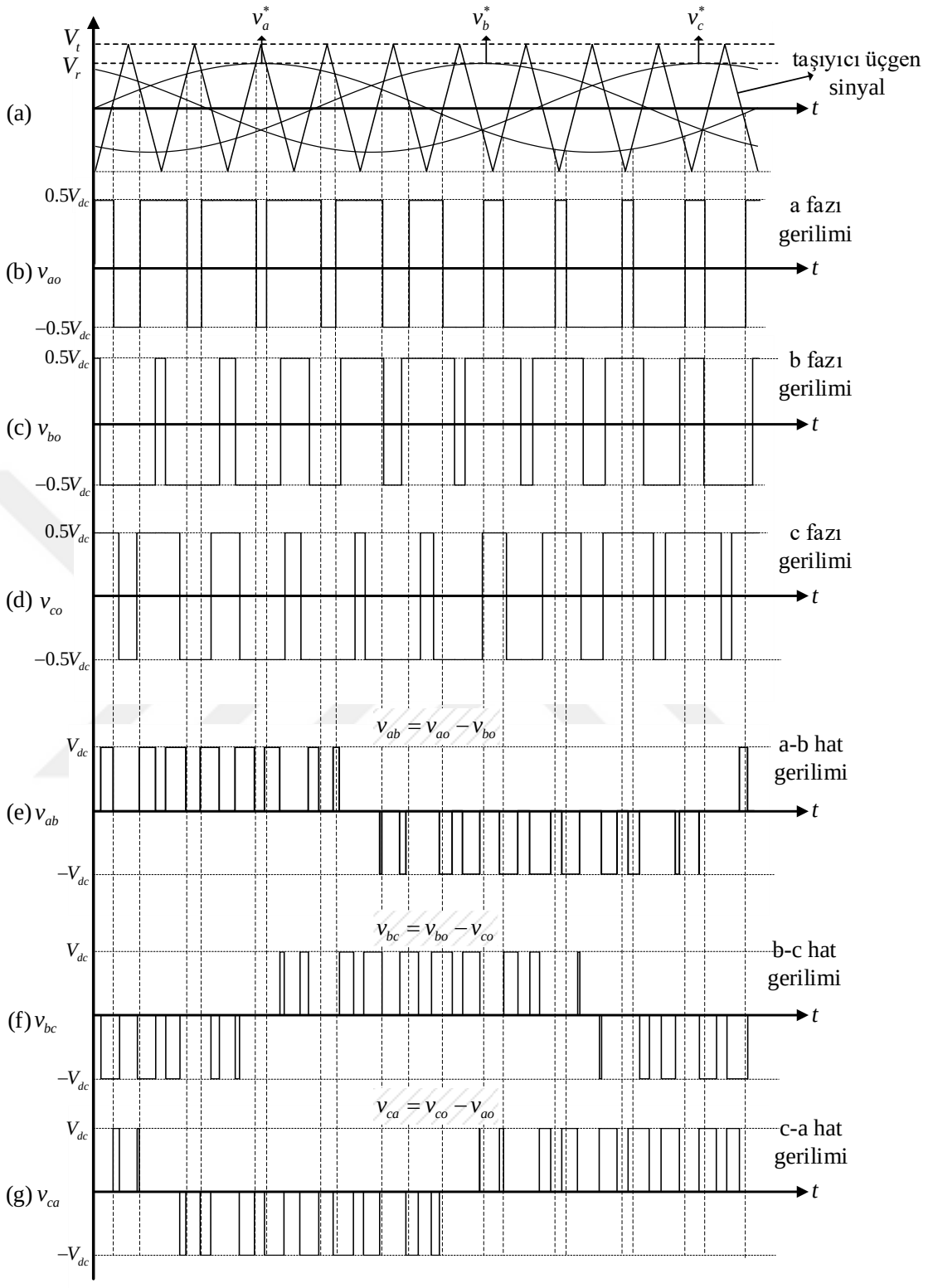
$$v_{ca} = v_{co} - v_{ao} \tag{3.6}$$

Yukarıda verilen denklemlerden hareketle Şekil 3.3e, Şekil 3.3f ve Şekil 3.3g'de hat gerilimleri elde edilmiştir. Faz gerilimlerinin tepe değeri $0.5\,V_{dc}$ iken hat gerilimlerinin tepe değerinin V_{dc} olur.

Denklem 3.7'de verilen referans sinyalin genliği V_r ile taşıyıcı üçgen sinyalin genliği V_t arasındaki orana modülasyon katsayısı denir.

$$m = \frac{V_r}{V_t} \tag{3.7}$$

Evirici çıkış geriliminin denetimi sırasında taşıyıcı üçgen sinyalin genliği sabit tutularak referans sinyalin genliği V_r değiştirilir, dolayısıyla modülasyon katsayısı değiştirilir ve çıkış gerilimi denetlenir. Şekil 3.4'te görüldüğü gibi modülasyon katsayısı m'nin aldığı değere göre evirici doğrusal bölge, aşırı modülasyon bölgesi veya kare dalga bölgesinde çalışır. Eviricinin doğrusal bölgede çalışabilmesi için modülasyon katsayısı m'nin $0 < m \leq 1$ aralığında olması gerekir. $m > 1$ ise evirici aşırı modülasyon bölgesinde çalışır ve modülasyon katsayısı m ile evirici faz gerilimi ile arasındaki doğrusallık bozulur. Yaklaşık olarak $m > 3.24$ olduğunda ise evirici kare dalga bölgesinde çalışır. Doğrusal bölgede ($m \leq 1$) a fazı için v_{ao} geriliminin temel dalga bileşeni v_{ao1} denklem 3.8'de verilmiştir. v_{ao1} temel dalga gerilimi doğrusal bölgede sinüzoidaldir ve v_a^* referans gerilimi ile aynı faza ve frekansa sahiptir. Ayrıca a fazına ait temel dalga gerilimi v_{ao1} doğrusal bölgede m katsayısına ile doğru orantılı olarak değişir.



Şekil 3.3 : SDGA'ya ait (a) referans ve taşıyıcı sinyali, (b) a fazı gerilimi v_{ao}, (c) b fazı gerilimi v_{bo}, (d) c fazı gerilimi v_{co}, (e) hat gerilimi v_{ab} , (f) hat gerilimi v_{bc} ve (g) hat gerilimi v_{ca}.

Faz gerilimleri ile hat gerilimleri arasında $v_{ab} = \sqrt{3}v_{ao}$ olduğundan hareketle hat gerilimine ait temel dalganın etkin değeri denklem 3.9'da verilmiştir.

$$v_{ao1} = m\frac{V_{dc}}{2}\sin(\omega t) \tag{3.8}$$

$$v_{ab1rms} = m\frac{V_{dc}\sqrt{3}}{2\sqrt{2}} \tag{3.9}$$

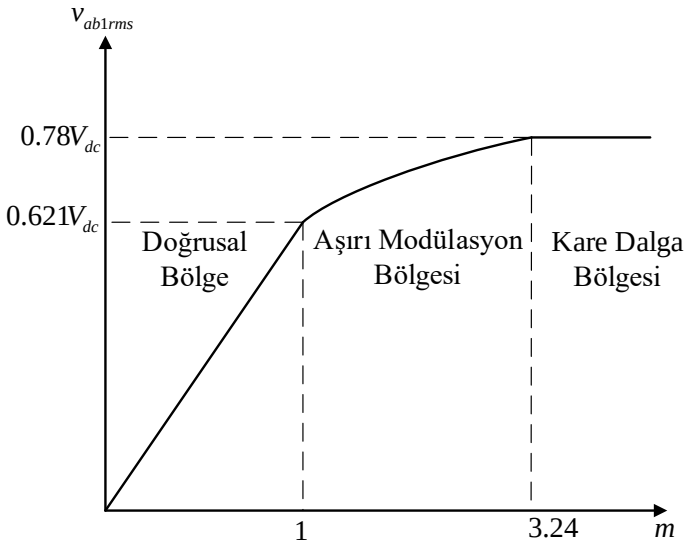
Doğrusal bölgede hat gerimi maksimum değerimi $m = 1$ iken alır.

$$v_{ab1rms-\max} = 0.612V_{dc} \tag{3.10}$$

Kare dalga çalışma durumunda ($m \geq 3.24$), a fazı için v_{ao} geriliminin temel dalga bileşeni v_{ao1} ve hat gerilimlerinin etkin değeri v_{ab1rms} sırasıyla denklem 3.11 ve denklem 3.12'de verilmiştir.

$$v_{ao1} = \frac{4}{\pi}\frac{V_{dc}}{2}\sin(\omega t) \tag{3.11}$$

$$v_{ab1rms} = \frac{4}{\pi}\frac{V_{dc}}{2}\frac{\sqrt{3}}{\sqrt{2}} = 0.78V_{dc} \tag{3.12}$$



Şekil 3.4 : SDGA'da modülasyon katsayısı ile genlik arasındaki ilişki.

Denklem 3.12'de görüldüğü gibi kare dalga çalışma modunda modülasyon katsayısının hat geriliminin genliği üzerinde etkisi yoktur. Bu çalışma modunda, genlik denetimi yapabilmek için kaynak gerilimi V_{dc}'nin değiştirilmesi gerekir.

3.2. İkinci Dereceden Alçak Geçiren Filtreli ve Kuplaj Endüktanslı Üç Fazlı Eviricinin Tasarımı ve Modellenmesi

SDGA Evirici çıkışında elde edilen gerilim anahtarlamadan ve yükün çektiği harmonik akımlarından dolayı saf sinüzoidal formda olmaz. Bu sebeplerle evirici çıkışında meydana gelen düşük frekanslı, yüksek frekanslı ve anahtarlama frekansındaki harmonikler eviricinin denetimini zorlaştırır. Üç fazlı bir sistem düşünüldüğünde evirici çıkışında meydana gelen harmonikler mikro şebekenin denetiminde göz önünde bulundurulmazsa sıfırıncı ve birinci seviye denetimden elde edilen referans sinyaller bozulur ve dolayısıyla sistemin denetimi zorlaşır. Meydana gelebilecek problemleri ortadan kaldırmak için evirici çıkışına alçak geçiren filtre bağlanarak harmonikler filtrelenir ve evirici çıkışında saf sinüzoidal gerilim elde edilir. Literatürde L, LC ve LCL gibi birçok alçak geçiren filtre topolojisi sunulmuştur [66].

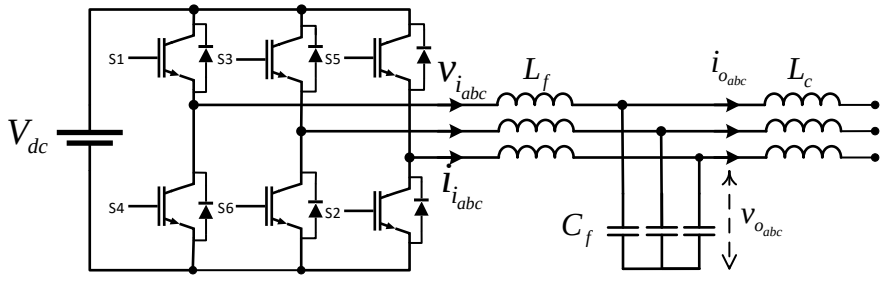
Bu çalışmada, evirici çıkışında ikinci dereceden alçak geçiren LC filtre kullanılmıştır. Evirici çıkış gerilimi LC filtrede bulunan kapasite gerilimidir. Ayrıca evirici ile mikro şebeke iletim hattı arasına L_C kuplaj endüktansı bağlanmıştır. L_C endüktansı hat endüktansı ile birlikte evirici ve yük arasındaki toplam endüktansı oluşturur. Burada L_C kuplaj endüktansı iletim hattını daha çok endüktif hale getirdiğinden, aktif ve reaktif güç arasındaki kuplajı azaltır ve dolayısıyla L-eviriciler için uygun olan $P{\sim}f - Q{\sim}V$ droop denetiminde (denklem 2.41 ve denklem 2.42) eviricinin birinci seviye denetiminde uygulanabilir hale gelir

Filtre kapasitesi C_f ve filtre endüktansı L_f'nın seçiminde anahtarlama frekansı f_s önemli bir parametredir. Düşük güçlü uygulamalarda daha yüksek anahtarlama frekansına çıkılabilirken yüksek güçlü uygulamalarda anahtarlama kayıpları dikkate alınarak daha düşük anahtarlama frekansı kullanılır. Bu nedenle düşük güçlü yüksek frekanslı uygulamalar için L filtre anahtarlamadan kaynaklanan harmonikleri bastırmada yeterli olabilir. Ancak yüksek güçlü düşük frekanslı uygulamalarda bu harmonikleri bastırmak için tasarlanması gereken L filtre maliyetli ve büyük hacimli olacaktır. L filtre yerine LCL

filtre kullanılarak yukarıda bahsedilen kısıtlar sağlanabilir. LCL filtre evirici çıkış gerilimindeki düşük dereceli harmonikleri daha iyi bastırabilir. Doğrusal veya doğrusal olmayan yük durumunda harmonik bozulmayı azaltmak için evirici çıkış empedansı minimum olmalıdır. Bu nedenle LCL filtrenin kesim frekansı belirlenirken C_f kapasitesi maksimum, L_f endüktansı minimum olacak şekilde seçilmelidir. Bu durum LC filtrenin toplam maliyetini, ağırlığını ve hacmini düşürür. Ancak filtre kapasitesinin artırılması, filtredeki reaktif gücü artırır. Ayrıca yüksek güçlü uygulamalarda anahtarlama frekansı arttıkça eviricinin verimi düşer. Bu anlamda eviricinin verimini etkileyen en önemli faktör anahtarlama frekansıdır çünkü eviricideki toplam kaybın büyük bölümünü anahtarlama kayıpları oluşturur. Öte yandan anahtarlama frekansı arttıkça LCL filtrenin boyutu ve maliyeti düşer. Ancak anahtarlama frekansı ile eviricinin verimi arasındaki ters orantı (trade-off) LCL filtre tasarımını sınırlandırır. LCL filtrenin kesim frekansı f_c denklem 3.13'te verilmiştir.

$$f_c = \frac{1}{2\pi}\sqrt{\frac{L_f + L_c}{L_f L_c C_f}} \tag{3.13}$$

LCL filtre kesim frekansı $f_c = 1.5\ kHz$, $L_f = 97uF$ ve $L_c = 295uF$ olarak seçildiğinde LCL filtre kapasitesi denklem 3.13'ten $C_f = 150uF$ olarak bulunur. Uygulamada C_f'nin sahip olduğu iç direnç L_f'nin iç direncine göre çok küçük olduğundan ihmal edilebilir. L_f'nin sahip olduğu iç direnç $r_f = 1.3m\Omega$ ve L_c'nin sahip olduğu iç direnç $r_f = 0.9m\Omega$ olarak alınmıştır.



Şekil 3.5 : LC filtreli üç fazlı iki seviyeli evirici.

3.2.1. abc referans eksenlerinde LC filtreli üç fazlı eviricinin modellenmesi

Şekil 3.5'teki LC filtreye Kirchhoff gerilim ve akım yasası uygulanırsa üç fazlı gerilim ve akımlar için denklem 3.14 ve 3.15 aşağıdaki gibi elde edilir.

$$v_{iabc} = r_f i_{iabc} + L_f \frac{di_{iabc}}{dt} + v_{oabc} \tag{3.14}$$

$$i_{iabc} = C_f \frac{dv_{oabc}}{dt} + i_{oabc} \tag{3.15}$$

$v_{iabc}, v_{oabc}, i_{iabc}, i_{oabc}$ denklem 3.16'da verilen üç fazlı akım ve gerilimlerdir.

$$v_{iabc} = \begin{bmatrix} v_{ia} \\ v_{ib} \\ v_{ic} \end{bmatrix}, i_{iabc} = \begin{bmatrix} i_{ia} \\ i_{ib} \\ i_{ic} \end{bmatrix}, v_{oabc} = \begin{bmatrix} v_{oa} \\ v_{ob} \\ v_{oc} \end{bmatrix}, i_{oabc} = \begin{bmatrix} i_{oa} \\ i_{ob} \\ i_{oc} \end{bmatrix} \tag{3.16}$$

Denklem 3.14 her bir faz gerilimi ve akımı için yazılırsa, Kirchhoff gerilim yasasına göre denklem 3.14-3.19 aşağıdaki gibi elde edilir.

$$r_f i_{ia} + L_f \frac{di_{ia}}{dt} + v_{oa} - v_{ia} = 0 \tag{3.17}$$

$$r_f i_{ib} + L_f \frac{di_{ib}}{dt} + v_{ob} - v_{ib} = 0 \tag{3.18}$$

$$r_f i_{ic} + L_f \frac{di_{ic}}{dt} + v_{oc} - v_{ic} = 0 \tag{3.19}$$

Yukarıdaki denklemler matris formunda düzenlenip eşitliklerin her iki tarafı L_f'ye bölünürse denklem 3.20 aşağıdaki gibi elde edilir.

$$\frac{d}{dt}\begin{bmatrix} i_{ia} \\ i_{ib} \\ i_{ic} \end{bmatrix} = \frac{1}{L_f}\begin{bmatrix} v_{ia} \\ v_{ib} \\ v_{ic} \end{bmatrix} - \frac{1}{L_f}\begin{bmatrix} v_{oa} \\ v_{ob} \\ v_{oc} \end{bmatrix} - \frac{r_f}{L_f}\begin{bmatrix} i_{ia} \\ i_{ib} \\ i_{ic} \end{bmatrix} \tag{3.20}$$

Denklem 3.15 her bir faz gerilimi ve akımı için yazılırsa Kirchhoff akım yasasına göre denklem 3.21-3.23 aşağıdaki gibi elde edilir.

$$i_{ia} = C_f \frac{dv_{oa}}{dt} + i_{oa} \tag{3.21}$$

$$i_{ib} = C_f \frac{dv_{ob}}{dt} + i_{ob} \tag{3.22}$$

$$i_{ic} = C_f \frac{dv_{oc}}{dt} + i_{oc} \tag{3.23}$$

Yukarıdaki denklemler matris formunda düzenlenirse denklem 3.24 aşağıdaki gibi elde edilir.

$$\frac{d}{dt}\begin{bmatrix} v_{oa} \\ v_{ob} \\ v_{oc} \end{bmatrix} = \frac{1}{C_f}\begin{bmatrix} i_{ia} \\ i_{ib} \\ i_{ic} \end{bmatrix} - \frac{1}{C_f}\begin{bmatrix} i_{oa} \\ i_{ob} \\ i_{oc} \end{bmatrix} \tag{3.24}$$

3.2.2. dq referans eksenlerinde LC filtreli üç fazlı eviricinin modellenmesi

3.2.2.1. LC filtre kapasitesinin dq modeli

Şekil 3.5'te verilen üç fazlı sistemde bulunan LC filtre kapasitesine ait dinamik denklem vektörel olarak denklem 3.25'te verilmiştir.

$$\frac{d}{dt} v_{oabc} = \frac{1}{C_f} i_{iabc} - \frac{1}{C_f} i_{oabc} \tag{3.25}$$

Denklemdeki her bir vektörel ifade, $\overrightarrow{f_{abc}} = (\vec{f}_d + \vec{f}_q)e^{j\theta}$ eşitliği kullanılarak dq referans eksen takımlarında denklem 3.26 ve denklem 3.26'daki gibi elde edilebilir.

$$\frac{d}{dt}\left[\left(v_{od} + jv_{oq}\right)e^{j\theta}\right] = \frac{1}{C_f}\left[\left(i_{id} + ji_{iq}\right)e^{j\theta}\right] - \frac{1}{C_f}\left[\left(i_{od} + ji_{oq}\right)e^{j\theta}\right] \tag{3.26}$$

$$\frac{d}{dt}\left(v_{od}e^{j\theta}\right) + j\frac{d}{dt}\left(v_{oq}e^{j\theta}\right) = \frac{1}{C_f}\left[\left(i_{id} + ji_{iq}\right)e^{j\theta}\right] - \frac{1}{C_f}\left[\left(i_{od} + ji_{oq}\right)e^{j\theta}\right] \tag{3.27}$$

Yukarıdaki denklemlerde $\theta = \omega t$ olduğuna göre gerekli türevler alınıp denklemler düzenlenirse;

$$\left(\frac{dv_{od}}{dt}\right)e^{j\omega t} + j\omega e^{j\omega t}v_{od} + j\left(\frac{dv_{oq}}{dt}\right)e^{j\omega t} + j^2\omega e^{j\omega t}v_{oq} = \frac{1}{C_f}\left[\left(i_{id} + ji_{iq}\right)e^{j\omega t}\right] - \frac{1}{C_f}\left[\left(i_{od} + ji_{oq}\right)e^{j\omega t}\right] \tag{3.28}$$

$$\cancel{e^{j\omega t}}\left(\left(\frac{dv_{od}}{dt}\right) + j\omega v_{od} + j\left(\frac{dv_{oq}}{dt}\right) + j^2\omega v_{oq}\right) = \cancel{e^{j\omega t}}\begin{pmatrix}\frac{1}{C_f}\left[\left(i_{id} + ji_{iq}\right)\right] \\ -\frac{1}{C_f}\left[\left(i_{od} + ji_{oq}\right)\right]\end{pmatrix} \tag{3.29}$$

$$\left(\frac{dv_{od}}{dt} - \omega v_{oq}\right) + j\left(\frac{dv_{oq}}{dt} + \omega v_{od}\right) = \frac{1}{C_f}\left(\left(i_{id} - i_{od}\right) + j\left(i_{iq} - i_{oq}\right)\right) \tag{3.30}$$

Denklem 3.31'de d eksenine ve denklem 3.32'de q eksenine ait dinamik denklemler elde edilir. Elde edilen filtre kapasitesine ait dinamik denklemlerin dq eksenlerinde elektriksel eşdeğer devre karşılıkları Şekil 3.6'da verilmiştir.

$$\frac{dv_{od}}{dt} - \omega v_{oq} = \frac{1}{C_f}\left(i_{id} - i_{od}\right) \tag{3.31}$$

$$\frac{dv_{oq}}{dt} + \omega v_{od} = \frac{1}{C_f}\left(i_{iq} - i_{oq}\right) \tag{3.32}$$

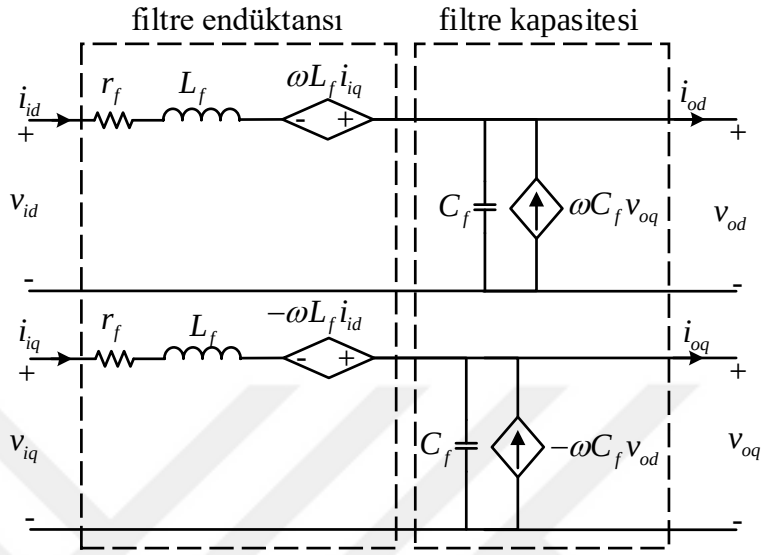
Yukarıdaki denklemlerin Laplace domenindeki karşılıkları aşağıda verilen denklem 3.33 ve 3.34'teki gibi olur. dq eksenlerinde elde edilen LC filtre kapasitesine ait dinamik denklemlerin Laplace domeninde blok diyagram gösterimi Şekil 3.7'de verilmiştir.

$$sC_f V_{od}(s) = \omega C_f V_{oq}(s) + I_{id}(s) - I_{od}(s) \tag{3.33}$$

$$sC_f V_{oq}(s) = -\omega C_f V_{od}(s) + I_{iq}(s) - I_{oq}(s) \tag{3.34}$$

Denklem 3.33'te d ekseni üzerinde bulunan q ekseni bileşeni $\omega C_f V_{oq}(s)$ ve denklem 3.34'te q ekseni üzerinde bulunan d ekseni bileşeni $-\omega C_f V_{od}(s)$ eksenler arasında kuplaj

meydana getirir. Bu durumda eksenlerin birbirlerinden bağımsız olarak denetlenebilmeleri için akım denetimcisinde bu bileşenlerin zıt işaretlileri eklenerek d ve q eksenleri arasındaki kuplaj ortadan kaldırılır.



Şekil 3.6 : LC filtre endüktansı ve kapasitesinin elektriksel dq eşdeğer devresi.

3.2.2.2. LC filtre endüktansının dq modeli

Şekil 3.5'te verilen üç fazlı sistemde bulunan LC filtre endüktansına ait dinamik denklem vektörel olarak denklem 3.35'te verilmiştir.

$$\frac{di_{iabc}}{dt} = \frac{-r_f}{L_f} i_{iabc} + \frac{1}{L_f} v_{iabc} - \frac{1}{L_f} v_{oabc} \tag{3.35}$$

Yukarıdaki denklemde her bir vektörel ifade, $\vec{f} = (\vec{f}_d + \vec{f}_q)e^{j\theta}$ eşitliği kullanılarak dq referans eksen takımlarında denklem 3.36 ve 3.37'deki gibi elde edilebilir;

$$\frac{d}{dt}\left[\left(i_{id} + ji_{iq}\right)e^{j\theta}\right] = \frac{-r_f}{L_f}\left[\left(i_{id} + ji_{iq}\right)e^{j\theta}\right] + \frac{1}{L_f}\begin{pmatrix}\left[\left(v_{id} + jv_{iq}\right)e^{j\theta}\right] \\ -\left[\left(v_{od} + jv_{oq}\right)e^{j\theta}\right]\end{pmatrix} \tag{3.36}$$

$$\frac{d}{dt}\left(i_{id}e^{j\theta}\right) + j\frac{d}{dt}\left(i_{iq}e^{j\theta}\right) = \frac{-r_f}{L_f}\left(\left(i_{id} + ji_{iq}\right)e^{j\theta}\right) + \frac{1}{L_f}\begin{pmatrix}\left[\left(v_{id} + jv_{iq}\right)e^{j\theta}\right] \\ -\left[\left(v_{od} + jv_{oq}\right)e^{j\theta}\right]\end{pmatrix} \tag{3.37}$$

$\theta = \omega t$ olduğuna göre yukarıdaki denklemlerde türevler alınırsa aşağıda verilen denklem 3.38-3.40 elde edilir.

$$\left(\frac{di_{id}}{dt}\right)e^{j\omega t} + j\omega e^{j\omega t} i_{id} + j\left(\frac{di_{iq}}{dt}\right)e^{j\omega t} + j^2\omega e^{j\omega t} i_{iq} = \frac{-r_f}{L_f}\left(\left(i_{id} + ji_{iq}\right)e^{j\omega t}\right) + \frac{1}{L_f}\left(\left[\left(v_{id} + jv_{iq}\right)e^{j\omega t}\right] - \left[\left(v_{od} + jv_{oq}\right)e^{j\omega t}\right]\right) \tag{3.38}$$

$$\cancel{e^{j\omega t}}\left[\frac{di_{id}}{dt} + j\omega i_{id} + j\frac{di_{iq}}{dt} + j^2\omega i_{iq}\right] = \cancel{e^{j\omega t}}\left(\begin{array}{l}\frac{-r_f}{L_f}\left(\left(i_{id} + ji_{iq}\right)\right) \\ + \frac{1}{L_f}\left(\left[\left(v_{id} + jv_{iq}\right)\right] - \left[\left(v_{od} + jv_{oq}\right)\right]\right)\end{array}\right) \tag{3.39}$$

$$\left(\frac{di_{id}}{dt} - \omega i_{iq}\right) + j\left(\frac{di_{iq}}{dt} + \omega i_{id}\right) = \left(\frac{-r_f}{L_f} i_{id} + \frac{1}{L_f}\left(v_{id} - v_{od}\right)\right) + j\left(\begin{array}{l}\frac{-r_f}{L_f} + i_{iq} \\ + \frac{1}{L_f}\left(v_{iq} - v_{oq}\right)\end{array}\right) \tag{3.40}$$

Denklem 3.41'de d eksenine ve denklem 3.42'de q eksenine ait dinamik denklemler verilmiştir. Elde edilen filtre endüktansına ait dinamik denklemlerin dq eksenlerinde elektriksel eşdeğer devresi Şekil 3.6'da verilmiştir.

$$\frac{di_{id}}{dt} - \omega i_{iq} = \frac{-r_f}{L_f} i_{id} + \frac{1}{L_f}\left(v_{id} - v_{od}\right) \tag{3.41}$$

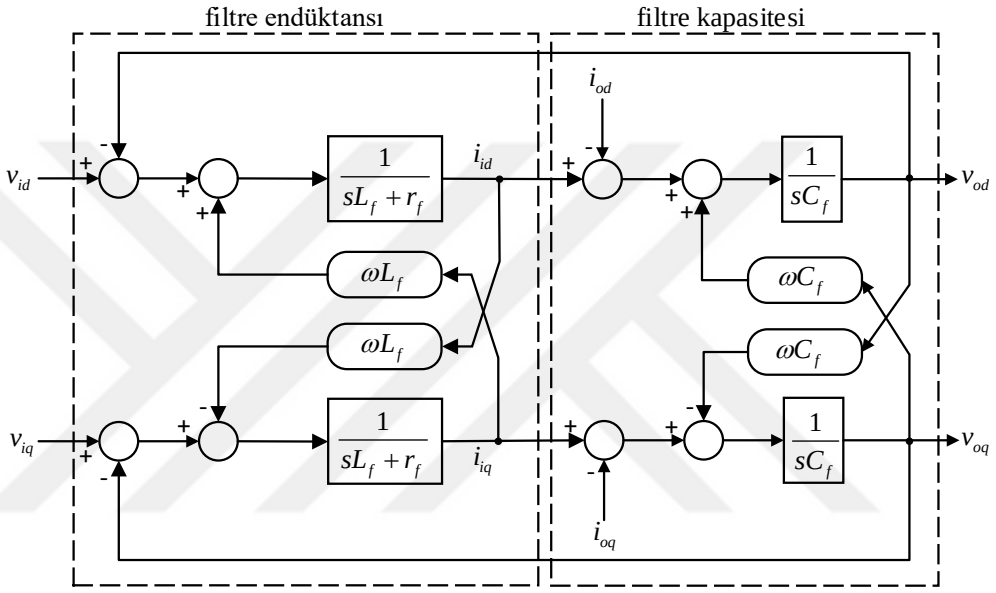
$$\frac{di_{iq}}{dt} + \omega i_{id} = \frac{-r_f}{L_f} + i_{iq} + \frac{1}{L_f}\left(v_{iq} - v_{oq}\right) \tag{3.42}$$

Yukarıda elde edilen denklemlerin Laplace domenindeki karşılıkları aşağıda verilen denklem 3.43 ve 3.44'teki gibi olur. dq eksenlerinde elde edilen LC filtre endüktansına ait dinamik denklemlerin Laplace domeninde blok diyagram gösterimi Şekil 3.7'de verilmiştir.

$$sL_f I_{id}(s) = -r_f I_{id}(s) + \omega L_f I_{iq}(s) + \left(V_{id}(s) - V_{od}(s)\right) \tag{3.43}$$

$$sL_f I_{iq}(s) = -r_f I_{iq}(s) - \omega L_f I_{id}(s) + \left(V_{iq}(s) - V_{oq}(s)\right) \tag{3.44}$$

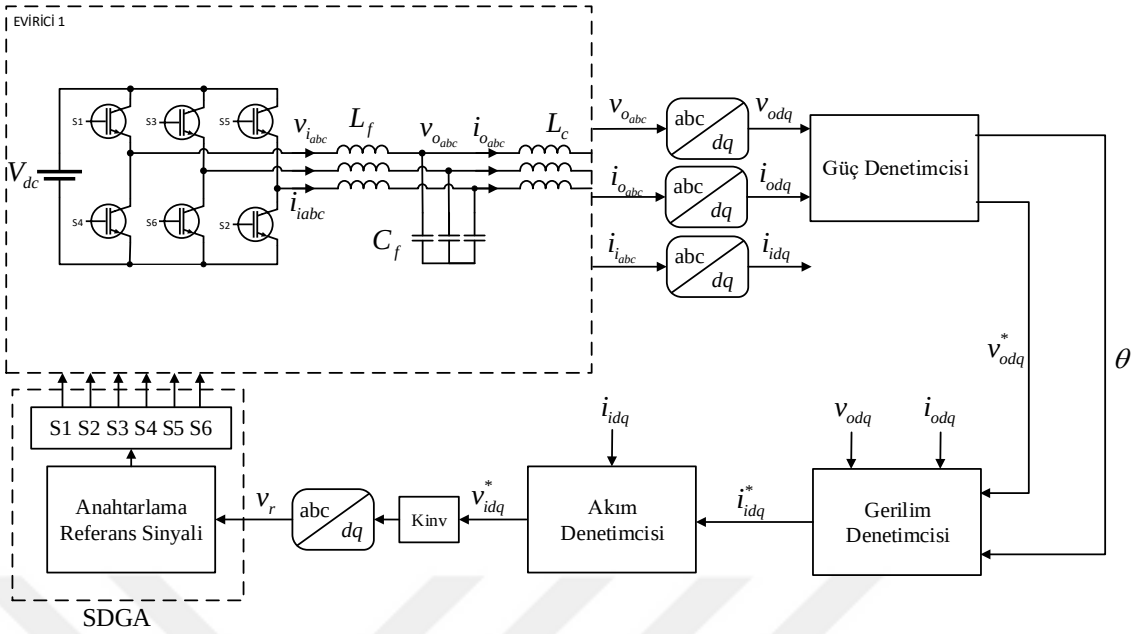
Denklem 3.43'te d ekseni üzerinde bulunan q ekseni bileşeni $\omega L_f I_{iq}(s)$ ve denklem 3.44'te q ekseni üzerinde bulunan d ekseni bileşeni $-\omega L_f I_{id}(s)$ eksenler arasında kuplaj meydana getirir. Bu durumda eksenlerin birbirlerinden bağımsız olarak denetlenebilmeleri için akım denetimcisinde bu bileşenlerin zıt işaretlileri eklenerek d ve q eksenleri arasındaki kuplaj ortadan kaldırılır.



Şekil 3.7 : LC filtre endüktansı ve kapasitesinin Laplace domeninde dq eşdeğer devresi.

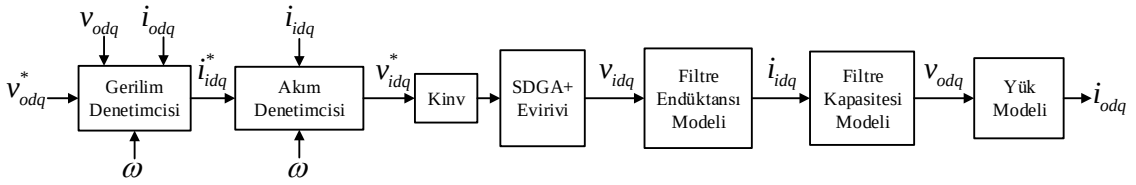
3.3. dq Referans Eksen Takımında Akım ve Gerilim Denetimcilerinin Tasarlanması

Güç denetimcisinden elde edilen referans genlik ve açısal hız bilgisi gerilim ve akım denetimcilerinden geçerek SDGA anahtarlama için üç fazlı referans sinyaller üretilir. Bu üç fazlı referans sinyaller taşıyıcı sinyal ile karşılaştırılarak eviricinin çıkış geriliminin temel dalgası denklem 3.8'deki gibi elde edilir. Şekil 3.8'de mikro şebeke eviricisine ait genel denetim blok diyagram verilmiştir. Denetimcilerin tasarımında, gecikmeler, sensörlerdeki doğruluk hatası ve ofsetler, anahtarlamadaki ideal olmayan durumlar ihmal edilmiştir.



Şekil 3.8 : Mikro şebeke eviricisi ve denetimcilerin genel gösterimi.

Akım ve gerilim denetimcilerinin tasarlanması için SDGA, evirici ve LC filtrenin Laplace uzayında modellenmesi gerekir. Önceki başlıklarda LC filtrenin Laplace uzayındaki modeli verilmiştir. Şekil 3.9'da dq referans eksen takımında mikro şebeke eviricisine ait denetim blok diyagramı verilmiştir. Gerilim denetimcisi referans gerilim ve açı bilgisi Şekil 3.8'de görüldüğü gibi güç denetimcisinden elde edilmektedir.

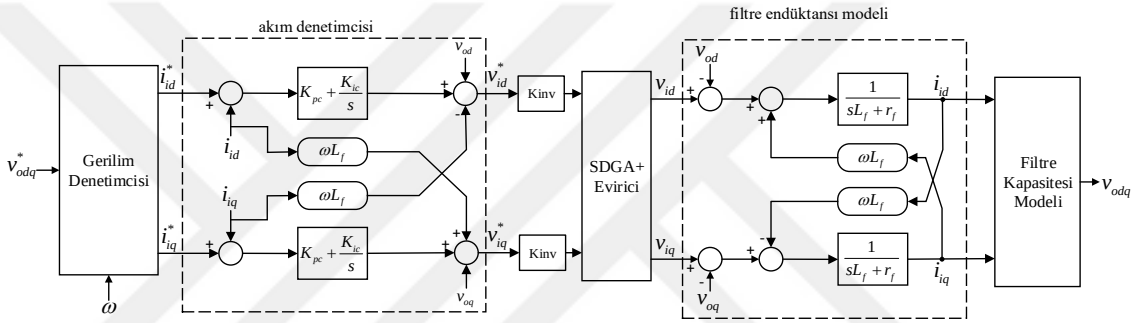


Şekil 3.9 : dq referans eksen takımında mikro şebeke eviricisine ait denetim blok diyagramı.

3.3.1. Akım denetimcisinin tasarlanması

Akım denetimcisi tasarlanırken LC filtre endüktansı ve evirici kazancı dikkate alınır. LC filtre endüktansına ve akım denetimcisine ait blok diyagram Şekil 3.10'da verilmiştir. Akım denetimcisinde LC filtre endüktansı akımı i_{idq} denetlenerek gerilim denetimcisinden elde edilen referans akım i^*_{idq} sağlanmaya çalışılır. Bu sırada filtre endüktansının dq eksenlerinde ortaya çıkan kuplaj bileşenlerinin eksenler üzerindeki etkileşimini ortadan kaldıracak şekilde $-\omega L_f I_{iq}(s)$ ve $\omega L_f I_{id}(s)$ kuplaj bileşenleri

sırasıyla akım denetimcisinde d ve q eksenlerine eklenir. Akım denetimcisinden elde edilen referans sinyalin v_{idq}^{*} üç fazlı evirici çıkışında elde edilebilmesi için evirici kazancını kompanze edecek şekilde K_{inv} katsayısı hesaplanıp akım denetimcisinden sonra eklenir. Birçok çalışmada işlem kolaylığı sağlaması açısından evirici kazancı 1 olarak seçilir. Bu durumda akım denetimcisinden elde edilen referans gerilimi v_{idq}^{*} doğrudan evirici çıkış gerilimi v_{idq}'ye eşit olduğu varsayılır. Ancak uygulamada eviricinin kazancı dikkate alınmalıdır. Bu sebeple akım denetimcisinden elde edilen v_{idq}^{*} gerilimi $K_{inv} = \frac{V_t}{\frac{V_{dc}}{2}}$ kazancı ile çarpılarak SDGA için üç fazlı referans sinyallerin genliği elde edilir.



Şekil 3.10 : dq referans eksen takımında akım denetimcisi tasarımı için denetim blok diyagramı.

$G_{fL}(s) = \frac{1}{sL_f + r_f}$ ve $G_{PIc}(s) = \frac{K_{pc}s + K_{ic}s}{s}$ olmak üzere Şekil 3.10'da blok diyagramı verilen d ve q eksenlerinde referans endüktans akımı i_{idq}^{*} ile gerçek endüktans akımı i_{idq} arasındaki transfer fonksiyonu denklem 3.45-3.53'te elde edilmiştir.

$$I_{id}(s) = G_{fL}(s)\left(V_{id}(s) - V_{od}(s) + \omega L_f I_{iq}(s)\right) \tag{3.45}$$

$$I_{iq}(s) = G_{fL}(s)\left(V_{iq}(s) - V_{oq}(s) - \omega L_f I_{id}(s)\right) \tag{3.46}$$

$$V_{id}(s) = U_d(s) + V_{od}(s) - \omega L_f I_{iq}(s) \tag{3.47}$$

$$V_{iq}(s) = U_q(s) + V_{oq}(s) + \omega L_f I_{id}(s) \tag{3.48}$$

$$U_d(s) = G_{PIc}(s)\left(I_{id}^{*}(s) - I_{id}(s)\right) \tag{3.49}$$

$$U_q(s) = G_{PIc}(s)\left(I_{iq}^*(s) - I_{iq}(s)\right) \tag{3.50}$$

$$I_{id}(s) = G_{fL}(s)\begin{pmatrix} G_{PIc}(s)(I_{id}^*(s) - I_{id}(s) + \cancel{V_{od}}(s) - \cancel{\omega L_f I_{iq}(s)} \\ \cancel{-V_{od}(s)} + \cancel{\omega L_f I_{iq}(s)} \end{pmatrix} \tag{3.51}$$

$$I_{iq}(s) = G_{fL}(s)\begin{pmatrix} G_{PIc}(s)\left(I_{iq}^*(s) - I_{iq}(s)\right) + \cancel{V_{oq}(s)} + \cancel{\omega L_f I_{id}(s)} \\ \cancel{-V_{od}}(s) - \cancel{\omega L_f I_{id}(s)} \end{pmatrix} \tag{3.52}$$

$$\frac{I_{idq}(s)}{I_{idq}^*(s)} = \frac{G_{fL}(s)G_{PIc}}{1 + G_{fL}(s)G_{PIc}} \tag{3.53}$$

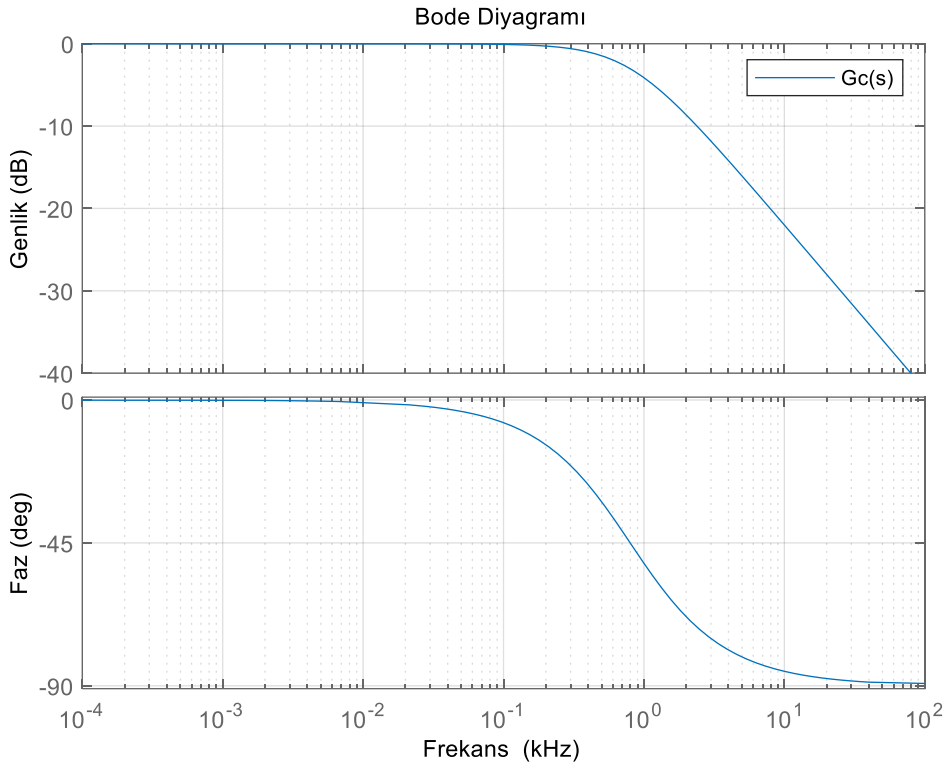
$G_{fL}(s) = \frac{1}{sL_f + r_f}$ ve $G_{PIc}(s) = \frac{K_{pc}s + K_{ic}}{s}$ denklem 3.53'te yerine konulursa akım denetimcisi kapalı çevrim transfer fonksiyonu $G_c(s)$ denklem 3.54'teki gibi elde edilir.

$$G_c(s) = \frac{I_{idq}}{I_{idq}^*} = \frac{G_{fL}(s)G_{PIc}(s)}{1 + G_{fL}(s)G_{PIc}(s)} = \frac{K_{pc}s + K_{ic}}{L_f s^2 + \left(r_f + K_{pc}\right)s + K_{ic}} \tag{3.54}$$

K_{pc}=0.485 ve $K_{ic} = 0.65$ olarak seçildiğinde akım kontrolcüsü kapalı çevrim transfer fonksiyonu;

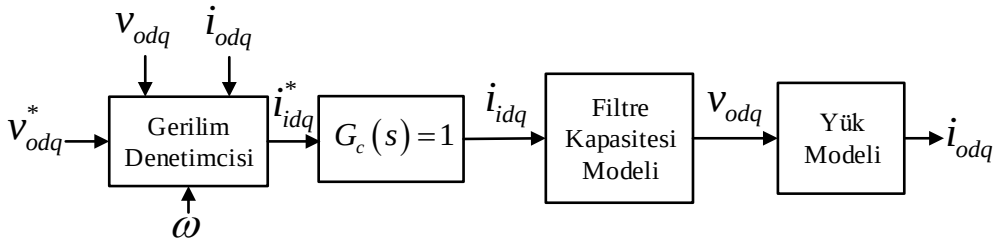
$$G_c(s) = \frac{0.485s + 0.65}{9.7 \times 10^{-5} s + 0.4863s + 0.65} \tag{3.55}$$

olarak elde edilir. Şekil 3.11'de, denklem 3.55'te verilen transfer fonksiyonuna ait bode diyagramı verilmiştir. Gerilim denetimcisi tasarlanırken akım denetimcisi kapalı çevrim transfer fonksiyonuna ait bant genişliği dikkate alınır. Gerilim denetimcisi kapalı çevrim transfer fonksiyonuna ait bant genişliği akım denetimcisi kapalı çevrim transfer fonksiyonuna ait bant genişliğinden daha küçük olacak şekilde tasarlanır. Akım denetimcisi kazancı 0 dB olacağından akım denetimcisi transfer fonksiyonu $G_c(s) = 1$ birim kazanç olarak alınabilir.



Şekil 3.11 : Akım denetimcisi bode diyagramı.

Bu durumda Şekil 3.10'da verilen denetim blok diyagramı aşağıda verilen Şekil 3.12'deki gibi indirgenebilir.

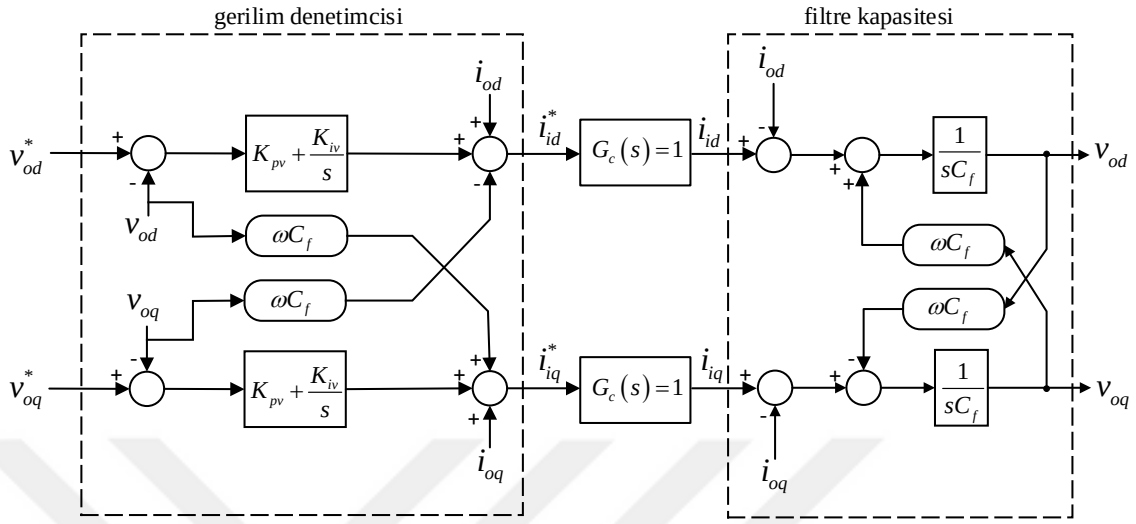


Şekil 3.12 : dq referans eksen takımında akım denetimcili üç fazlı evirici için indirgenmiş denetim blok diyagramı.

3.3.2. Gerilim denetimcisinin tasarlanması

Şekil 3.13'te gerilim denetimcisi, akım denetimcisi ve filtre kapasitesi Laplace modeli blok diyagramları verilmiştir. Gerilim denetimcisi LC filtre çıkışındaki v_{od} gerilimini güç denetimcisinden elde edilen referans gerilimini v^*_{od} sağlayacak şekilde denetler. Ayrıca filtre kapasitesinin dq eksenlerinde ortaya çıkan kuplaj bileşenlerinin eksenler üzerindeki

etkileşimini ortadan kaldıracak şekilde $-\omega C_f V_{oq}(s)$ ve $\omega C_f V_{od}(s)$ kuplaj bileşenleri sırasıyla gerilim denetimcisinde d ve q eksenlerine eklenir.



Şekil 3.13 : dq referans eksen takımında gerilim denetimcisi tasarımı için denetim blok diyagramı.

$G_{fC}(s)=\frac{1}{sC_f}$ ve $G_{PIc}(s)=\frac{K_{pv}s+K_{iv}s}{s}$ olmak üzere Şekil 3.13'te blok diyagramı verilen d ve q eksenlerinde referans çıkış gerilimi v^*_{odq} ile gerçek çıkış gerilimi v_{odq} arasındaki transfer fonksiyonu denklem 3.56-3.62'de elde edilmiştir.

$$I_{id}(s)=\left(G_{PIv}(s)\left(V^*_{od}(s)-V_{od}(s)\right)-\omega C_f V_{oq}(s)+I_{od}(s)\right) \tag{3.56}$$

$$I_{iq}(s)=\left(G_{PIv}(s)\left(V^*_{oq}(s)-V_{oq}(s)\right)+\omega C_f V_{od}(s)+I_{oq}(s)\right) \tag{3.57}$$

$$V_{od}(s)=G_{fC}(s)\left(I_{id}(s)+\omega C_f V_{oq}(s)-I_{od}(s)\right) \tag{3.58}$$

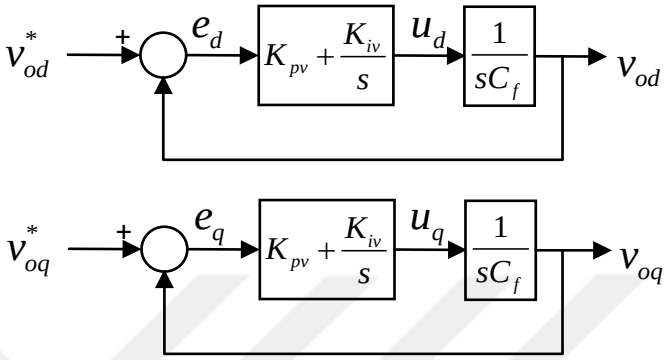
$$V_{oq}(s)=G_{fC}(s)\left(I_{iq}(s)-\omega C_f V_{od}(s)-I_{oq}(s)\right) \tag{3.59}$$

$$V_{od}(s)=G_{fC}(s)\begin{pmatrix} G_{PIv}(s)\left(V^*_{od}(s)-V_{od}(s)\right) \\ +\cancel{\left(-\omega C_f V_{oq}(s)+I_{od}(s)\right)}+\cancel{\omega C_f V_{oq}(s)-I_{od}(s)} \end{pmatrix} \tag{3.60}$$

$$V_{oq}(s)=G_{fC}(s)\begin{pmatrix} G_{PIv}(s)\left(V^*_{oq}(s)-V_{oq}(s)\right) \\ +\cancel{\left(\omega C_f V_{od}(s)+I_{oq}(s)\right)}-\cancel{\omega C_f V_{od}(s)-I_{oq}(s)} \end{pmatrix} \tag{3.61}$$

$$G_v(s) = \frac{V_{odq}(s)}{V^*_{odq}(s)} = \frac{G_{fC}(s)G_{PIv}(s)}{1 + G_{fC}(s)G_{PIv}(s)} \tag{3.62}$$

Denklem 3.62'de verilen dq eksenlerindeki transfer fonksiyonunun blok diyagramı Şekil 3.14'te verilmiştir.



Şekil 3.14 : Akım ve gerilim denetimcili üç fazlı iki seviyeli mikro şebeke eviricisine ait denetim blok diyagramı.

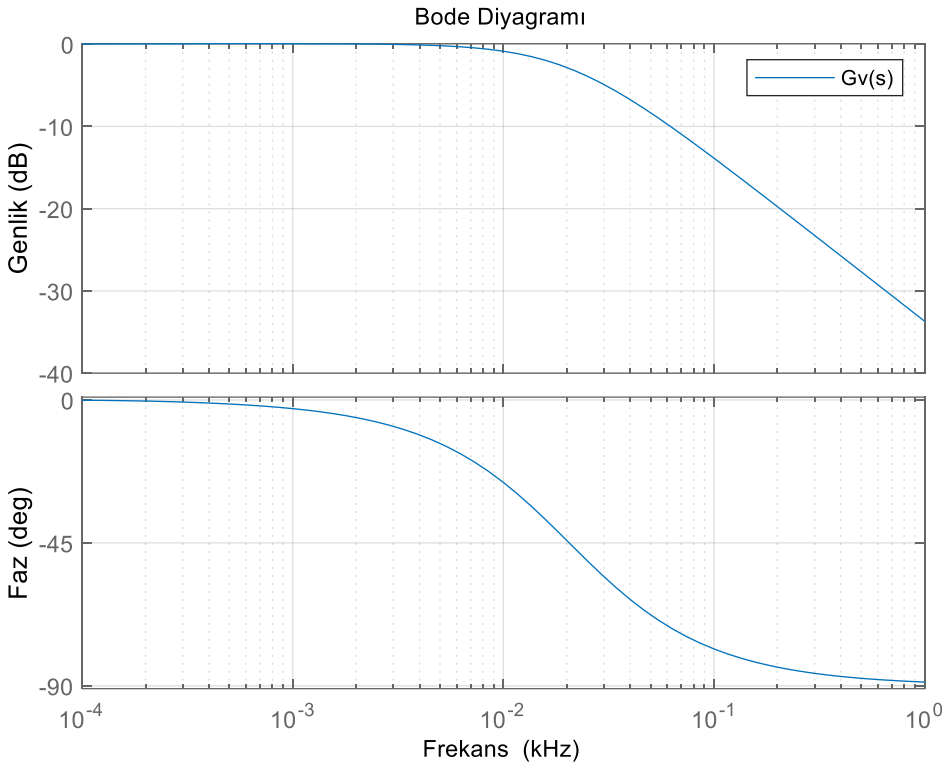
$G_{fC}(s) = \frac{1}{sC_f}$ ve $G_{PIc}(s) = \frac{K_{pv}s + K_{iv}s}{s}$ denklem 3.62'de yerine konulursa dq eksenlerinde transfer fonksiyonu denklem 3.63'teki gibi elde edilir.

$$G_v(s) = \frac{V_{odq}(s)}{V^*_{odq}(s)} = \frac{K_{pv}s + K_{iv}}{C_f s^2 + K_{pv}s + K_{iv}} \tag{3.63}$$

$K_{pv} = K_{iv} = 0.0195$ olarak seçildiğinde elde edilen gerilim denetimcisi kapalı çevrim transfer fonksiyonu denklem 3.64'te verilmiştir.

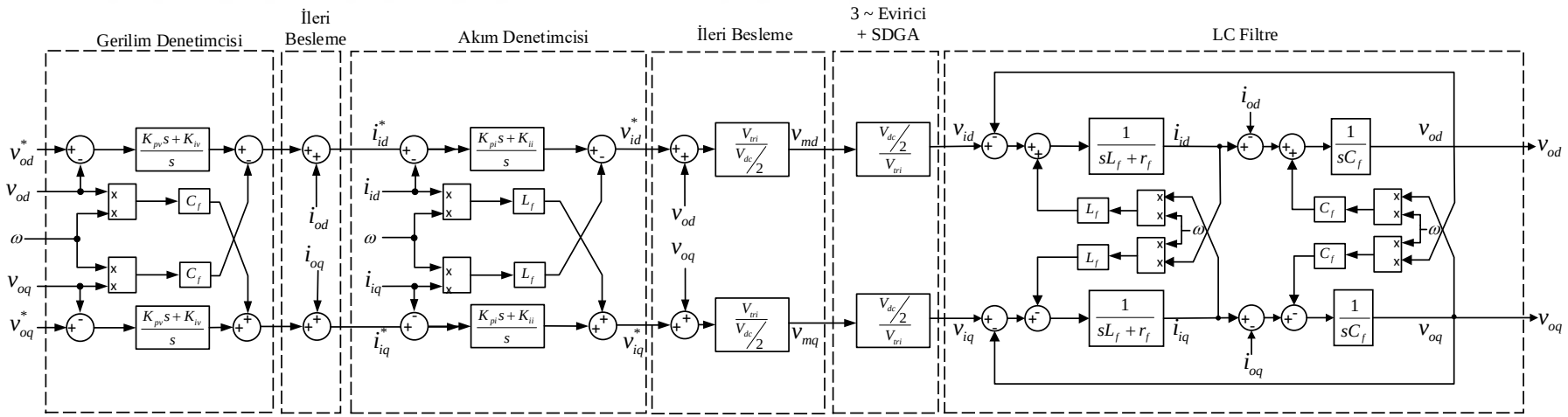
$$G_v(s) = \frac{0.0195s + 0.0195}{0.15 \times 10^{-3} s + 0.0195 + 0.0195} \tag{3.64}$$

Şekil 3.15'te denklem 3.64'te verilen transfer fonksiyonuna ait bode diyagramı verilmiştir.



Şekil 3.15 : Gerilim denetimcili sistemin bode diyagramı.

Şekil 3.15'te verilen bode diyagramı Şekil 3.11'de verilen bode diyagramı ile karşılaştırıldığında gerilim denetimcili sistemin bant genişliği akım denetimcisi bant genişliği aralığında kaldığından $G_c(s) = 1$ kabulü uygundur. Şekil 3.16'da mikro şebeke eviricine ait genel denetim blok diyagramı verilmiştir.



Şekil 3.16 : Mikro şebeke eviricisine ait genel denetim blok diyagramı.

BÖLÜM 4. MİKRO ŞEBEKELERİN KÜÇÜK SİNYAL KARARLILIK ANALİZİ

Küçük sinyal kararlılığı güç sisteminin bozuculara maruz kalması durumunda gösterdiği kararlı kalma yeteneği olarak açıklanabilir. Güç sistemleri gibi dinamik sistemlerin davranışı n adet birinci dereceden doğrusal olmayan diferansiyel denklem ile denklem 4.1'deki gibi modellenebilir. Denklem 4.1'de r sistem giriş sayısı ve t zaman değişkenidir.

$$\dot{x}_i = f_i\left(x_1, x_2, ..., x_n; u_1, u_2, ..., u_r; t\right) \tag{4.1}$$

Denklem 4.1 vektör matris formunda denklem 4.2'deki gibi gösterilir.

$$\dot{x} = f\left(x, u, t\right) \tag{4.2}$$

Denklem 4.2'de;

$$x = \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix},\ u = \begin{bmatrix} u_1 \\ u_2 \\ \vdots \\ u_n \end{bmatrix},\ f = \begin{bmatrix} f_1 \\ f_2 \\ \vdots \\ f_n \end{bmatrix}$$

x vektörü durum vektörü (state vector), $x_i (i = 1,2,..,n)$ durum değişkenleri (state variables), u sistem giriş matrisidir. Durum değişkenlerinin zamana göre türevleri sıfır olarak alınırsa denklem 4.2 aşağıdaki gibi sadeleştirilebilir.

$$\dot{x} = f\left(x, u\right) \tag{4.3}$$

Sistemin çıkış değişkenleri matris formunda denklem 4.4'teki gibidir. Denklem 4.4'te sistem çıkışı durum değişkenleri ve giriş değişkenlerine bağlı olarak elde edilir.

$$y = g\left(x,u\right) \tag{4.4}$$

Denklem 4.4)'te;

$$y = \begin{bmatrix} y_1 \\ y_2 \\ \vdots \\ y_m \end{bmatrix},\ g = \begin{bmatrix} g_1 \\ g_2 \\ \vdots \\ g_m \end{bmatrix}$$

y çıkış vektörü, g durum ve giriş değişkenlerinin sistemin çıkışına olan etkisini gösteren fonksiyonlardan oluşan vektördür.

Denklem 4.4'teki fonksiyonlar doğrusal ise sistem doğrusaldır. Doğrusal bir sistemde eğer sistem matrisi tekil olmayan bir matris değil ise bir adet denge noktası (equilibrium-singular point) bulunur. Ancak doğrusal olmayan sistemlerde birden çok denge noktası vardır. Denge noktasında durum değişkenlerinin türevi sıfırdır. Dolayısıyla denklem 4.5'te gösterildiği gibi durum değişkenleri sabit ve zamanla değişmez. x_o denge noktasındaki x vektörüdür.

$$f\left(x_o\right) = 0 \tag{4.5}$$

Denge noktaları sistemlerin dinamik cevapları hakkında bilgi verebilen karakteristik özelliklere sahiptir. Dolayısıyla sistemlerin denge noktalarındaki analizlerinden hareketle kararlılıkları hakkında bilgi sahibi olunabilir.

Doğrusal bir sistemin kararlılığı sistem girişinden bağımsızdır. Sıfır girişli kararlı bir sistem başlangıç koşullarından bağımsız bir şekilde daima denge noktasına ulaşır. Ancak doğrusal olmayan bir sistemin kararlılığı ise sistem girişine ve başlangıç koşullarına bağlıdır. Bu bölümde mikro şebeke sistemi belirli bir denge noktası (çalışma noktası) etrafında doğrusallaştırılarak elde edilen sistem matrisi üzerinden küçük sinyal kararlılık analizi yapılmıştır.

4.1. Doğrusallaştırma

Doğrusal olmayan sistemlerin doğrusal olmayan diferansiyel denklemler ile ifade edildiği denklem 4.2 doğrusallaştırılarak küçük sinyal analizi yapılabilir. x_o durum

değişkenlerinin başlangıç koşulları ve u_o küçük sinyal analizinin yapılacağı denge noktasındaki sistem giriş vektörü olsun. Bu durumda denklem 4.2 aşağıda verilen denklem 4.6 halini alır.

$$\dot{x}_o = f\left(x_o, u_o\right) = 0 \tag{4.6}$$

Denklem 4.6'da verilen durum değişkenleri denklem 4.7 ve 4.8'deki gibi Δx ve Δu kadar küçük bir sapmaya uğratılırsa;

$$x = x_o + \Delta x \tag{4.7}$$

$$u = u_o + \Delta u \tag{4.8}$$

Yeni durumlar için doğrusal olmayan denklem 4.9 sağlanmalıdır.

$$\dot{x} = \dot{x}_o + \Delta\dot{x} = f\left(x_o + \Delta x, u_o + \Delta u\right) \tag{4.9}$$

Doğrusal olmayan fonksiyon $f(x,u)$ Taylor serisi uygulanırsa ve ikinci ve daha yüksek dereceli terimler ihmal edilirse aşağıda verilen denklem 4.10 elde edilir.

$$\dot{x}_i = f_i\left(x_o, u_o\right) + \frac{\partial f_i}{\partial x_1}\Delta x_1 + \frac{\partial f_i}{\partial x_2}\Delta x_2 + \cdots + \frac{\partial f_i}{\partial x_n}\Delta x_n + \frac{\partial f_i}{\partial u_1}\Delta u_1 + \cdots + \frac{\partial f_i}{\partial u_r}\Delta x_r \tag{4.10}$$

$\dot{x}_{io} = f_i(x_o, u_o)$ olduğundan denklem 4.10'da yerine konulursa aşağıda verilen denklem 4.11 elde edilir. Denklem 4.11'de $(i = 1,2,\ldots,n)$.

$$\Delta\dot{x}_i = \frac{\partial f_i}{\partial x_1}\Delta x_1 + \frac{\partial f_i}{\partial x_2}\Delta x_2 + \cdots + \frac{\partial f_i}{\partial x_n}\Delta x_n + \frac{\partial f_i}{\partial u_1}\Delta u_1 + \cdots + \frac{\partial f_i}{\partial u_r}\Delta x_r \tag{4.11}$$

Benzer şekilde denklem 4.4 Taylor serisine açılırsa aşağıdaki verilen denklem 4.12 olarak elde edilir. Denklem 4.12'de ($j = 1,2,\ldots,m$).

$$\Delta y_i = \frac{\partial g_j}{\partial x_1}\Delta x_1 + \frac{\partial g_j}{\partial x_2}\Delta x_2 + \cdots + \frac{\partial g_j}{\partial x_n}\Delta x_n + \frac{\partial g_j}{\partial u_1}\Delta u_1 + \cdots + \frac{\partial g_j}{\partial u_r}\Delta x_r \tag{4.12}$$

Sonuç olarak denklem 4.11 ve 4.12'nin doğrusallaştırılmış eşitlikleri aşağıda verilen matris formunda düzenlenirse denklem 4.13 ve 4.14 elde edilir.

$$\Delta\dot{x} = A\Delta x + B\Delta u \tag{4.13}$$

$$\Delta y = C\Delta x + D\Delta u \tag{4.14}$$

Denklem 4.13 ve 4.14'te A durum matrisi, B giriş matrisi, C çıkış matrisi ve D ileri-besleme(feed-forward) matrisi olarak adlandırılır.

$$A = \begin{bmatrix} \frac{\partial f_1}{\partial x_1} & \frac{\partial f_1}{\partial x_2} & \cdots & \frac{\partial f_1}{\partial x_n} \\ \frac{\partial f_2}{\partial x_1} & \frac{\partial f_2}{\partial x_1} & \cdots & \frac{\partial f_2}{\partial x_n} \\ \vdots & \vdots & \vdots & \vdots \\ \frac{\partial f_n}{\partial x_1} & \frac{\partial f_n}{\partial x_2} & \cdots & \frac{\partial f_n}{\partial x_n} \end{bmatrix}_{nxn} \quad B = \begin{bmatrix} \frac{\partial f_1}{\partial u_1} & \frac{\partial f_1}{\partial u_2} & \cdots & \frac{\partial f_1}{\partial u_r} \\ \frac{\partial f_2}{\partial u_1} & \frac{\partial f_2}{\partial u_1} & \cdots & \frac{\partial f_2}{\partial u_e} \\ \vdots & \vdots & \vdots & \vdots \\ \frac{\partial f_n}{\partial u_1} & \frac{\partial f_n}{\partial u_2} & \cdots & \frac{\partial f_n}{\partial u_r} \end{bmatrix}_{nxr} \tag{4.15}$$

$$C = \begin{bmatrix} \frac{\partial g_1}{\partial x_1} & \frac{\partial g_1}{\partial x_2} & \cdots & \frac{\partial g_1}{\partial x_n} \\ \frac{\partial g_2}{\partial x_1} & \frac{\partial g_2}{\partial x_1} & \cdots & \frac{\partial g_2}{\partial x_n} \\ \vdots & \vdots & \vdots & \vdots \\ \frac{\partial g_n}{\partial x_1} & \frac{\partial g_n}{\partial x_2} & \cdots & \frac{\partial g_n}{\partial x_n} \end{bmatrix}_{nxn} \quad D = \begin{bmatrix} \frac{\partial g_1}{\partial u_1} & \frac{\partial g_1}{\partial u_2} & \cdots & \frac{\partial g_1}{\partial u_r} \\ \frac{\partial g_2}{\partial u_1} & \frac{\partial g_2}{\partial u_1} & \cdots & \frac{\partial g_2}{\partial u_e} \\ \vdots & \vdots & \vdots & \vdots \\ \frac{\partial g_n}{\partial u_1} & \frac{\partial g_n}{\partial u_2} & \cdots & \frac{\partial g_n}{\partial u_r} \end{bmatrix}_{nxr} \tag{4.16}$$

Denklem 4.13 ve 4.14'e Laplace dönüşümü uygulanırsa durum denklemleri aşağıda verilen denklem 4.17 ve 4.18'deki gibi elde edilir.

$$s\Delta x(s) - \Delta x(0) = A\Delta x(s) + B\Delta u(s) \tag{4.17}$$

$$\Delta y(s) = C\Delta x(s) + D\Delta u(s) \tag{4.18}$$

Sistemin transfer fonksiyonunu bulmak amacıyla denklem 4.17 düzenlenirse;

$$\Delta x(s)(sI - A) = \Delta x(0) + B\Delta u(s) \tag{4.19}$$

$$\Delta x(s) = (sI - A)^{-1}\left(\Delta x(0) + B\Delta u(s)\right) \tag{4.20}$$

$$\Delta x(s) = \frac{adj(sI - A)}{\det(sI - A)}\left(\Delta x(0) + B\Delta u(s)\right) \tag{4.21}$$

Denklem 4.21, denklem 4.18'de yerine konulursa;

$$\Delta y(s) = C(sI - A)^{-1}\left(\Delta x(0) + B\Delta u(s)\right) + D\Delta u(s) \tag{4.22}$$

$$\Delta y(s) = C\frac{adj(sI - A)}{\det(sI - A)}\left(\Delta x(0) + B\Delta u(s)\right) + D\Delta u(s) \tag{4.23}$$

olarak bulunur.

Denklem 4.21 ve 4.23'te $\Delta x(s)$ ve $\Delta y(s)$'in başlangıç koşullarına ve sistem girişlerine bağlı olduğu görülür. Her iki denklemin kökleri aşağıda verilen denklem 4.24'ten elde edilir.

$$\det(sI - A) = 0 \tag{4.24}$$

Yukarıda verilen denklemi sağlayan s değerleri A matrisinin özdeğerleri (eigenvalue) olarak adlandırılır. Bu özdeğerler sistemin karakteristiği hakkında bilgi verdiği için denklem 4.24 A matrisinin karakteristik denklemi olarak adlandırılır.

Doğrusal olmayan bir sistemin küçük sinyal kararlılık analizi yukarıda elde edilen A matrisinin özdeğerleri aracılığıyla incelenebilir. Lyapunov'un birinci yöntemine (Lyapunov's first method) göre özdeğerler negatif ve reel eksen üzerinde ise sistem asimptotik kararlı ya da özdeğerler pozitif değerli ise sistem kararsızdır.

A matrisinin özdeğeri $\lambda = \lambda_1, \lambda_2, \ldots, \lambda_n$ olsun. A matrisinin özdeğerleri $A\Phi = \lambda\Phi$ ($\Phi \neq 0$) çözümünden elde edilir. Burada A matrisi nxn boyutunda, Φ matrisi $nx1$ boyutunda ve λ vektörü $nx1$ boyutundadır. $A\Phi = \lambda\Phi$ eşitliği düzenlenirse;

$$(A - \lambda I)\Phi = 0 \tag{4.25}$$

Denklem 4.25'in çözümü için aşağıda verilen denklem 4.26 kullanılır;

$$\det\left(A-\lambda I\right)=0 \tag{4.26}$$

Denklem 4.26'nın çözümünden A matrisinin özdeğerlerini veren karakteristik denklem elde edilir.

4.2. Şebeke Eviricisinin Küçük Sinyal Modeli

Bu çalışmada şebeke eviricisi olarak Şekil 3.8'de gösterilen üç fazlı iki seviyeli SDGA yöntemi ile anahtarlanan evirici topolojisi ele alınmıştır. Şebeke eviricisinin küçük sinyal modeli elde edilirken kabul edilen varsayımlar aşağıda verilmiştir:

- Evirici girişinde bulunan dağıtık enerji kaynağı ideal DA kaynak olarak ele alındığından DA bara dinamikleri ihmal edilmiştir [67].
- Evirici çıkışında bulunan LC filtrenin anahtarlamadan dolayı meydana gelen harmonikleri tam olarak bastırdığı varsayıldığından anahtarlamanın etkisi ihmal edilmiştir [67].
- Gerçek uygulamalarda mikroişlemciler üzerinden yapılan dijital anahtarlamadan dolayı meydana gelen gecikmeler bu çalışmanın kapsamı dışında olduğundan ihmal edilmiştir [68].

4.2.1. Güç denetimcisi küçük sinyal modeli

Bu çalışmada mikro şebeke eviricileri dq eksenlerinde denetlendiğinden aktif ve reaktif güçler dq eksenlerinde elde edilen akım ve gerilimler kullanılarak hesaplanmıştır. Denklem 2.1 ve 2.4'te Clarke ve Park dönüşümleri gösterilmiştir. Bu dönüşümler kullanılarak üç fazlı akım ve gerilimler $\alpha\beta$ ve dq eksenlerinde elde edilir. abc referans eksenlerinde üç fazlı gerilim ve akımlar denklem 4.27'de verilmiştir.

$$\begin{aligned}
&v_a(t)=V\sqrt{2}\cos\left(\omega t\right) && ,\ i_a(t)=I\sqrt{2}\cos\left(\omega t+\phi\right)\\
&v_b(t)=V\sqrt{2}\cos\left(\omega t-\frac{2\pi}{3}\right) && ,\ i_b(t)=I\sqrt{2}\cos\left(\omega t-\frac{2\pi}{3}+\phi\right)\\
&v_c(t)=V\sqrt{2}\cos\left(\omega t+\frac{2\pi}{3}\right) && ,\ i_c(t)=I\sqrt{2}\cos\left(\omega t+\frac{2\pi}{3}+\phi\right)
\end{aligned} \tag{4.27}$$

Üç fazlı nötr noktası olmayan sistemlerde sıfır sıralı bileşenlerin bulunmadığı dikkate alınırsa, $\alpha\beta$ eksenlerinde gerilim ve akım vektörleri aşağıda verilen denklem 4.28 ve 4.29'daki gibi ifade edilebilir.

$$\vec{e} = v_\alpha + jv_\beta \tag{4.28}$$

$$\vec{i} = i_\alpha + ji_\beta \tag{4.29}$$

Denklem 4.27'de verilen üç fazlı akım ve gerilimlere denklem 2.1'deki Clarke transformasyonu uygulanırsa v_α ve v_β aşağıda verilen denklem 4.30'daki gibi bulunur.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} \sqrt{3}V\cos(\omega t) \\ \sqrt{3}V\sin(\omega t) \end{bmatrix} \tag{4.30}$$

Benzer şekilde üç fazlı akımlar için işlemler yapılırsa yukarıda verilen akım ve gerilim vektörleri aşağıda verilen denklem 4.31 ve 4.32'deki gibi elde edilir.

$$\vec{e} = v_\alpha + jv_\beta = \sqrt{3}V\cos\left(\omega t + \phi_v\right) + j\sqrt{3}V\sin\left(\omega t + \phi_v\right) = \sqrt{3}Ve^{j(\omega t + \phi_v)} \tag{4.31}$$

$$\vec{i} = i_\alpha + ji_\beta = \sqrt{3}V\cos\left(\omega t + \phi_I\right) + j\sqrt{3}V\sin\left(\omega t + \phi_I\right) = \sqrt{3}Ve^{j(\omega t + \phi_I)} \tag{4.32}$$

$\alpha\beta$ eksenlerinde elde edilen gerilim ve akım vektörlerinden hareketle görünür güç(S) denklem 4.33-4.35'teki gibi hesaplanır.

$$S = \vec{e} \times \vec{i}^{\,*} \tag{4.33}$$

$$S = \left(v_\alpha + jv_\beta\right)\left(i_\alpha - ji_\beta\right) \tag{4.34}$$

$$S = \underbrace{\left(v_\alpha i_\alpha + v_\beta i_\beta\right)}_{\tilde{p}} + j\underbrace{\left(v_\beta i_\alpha - v_\alpha i_\beta\right)}_{\tilde{q}} \tag{4.35}$$

Denklem 4.35'te görüldüğü gibi görünür güç ifadesinin reel kısmı aktif güce ($\tilde{p}$) karşılık gelirken, sanal kısım reaktif güce ($\tilde{q}$) karşılık gelmektedir. $\alpha\beta$ eksenlerinde elde edilen aktif ve reaktif güçler denklem 2.4'te verilen Park dönüşümü uygulanarak dq

eksenlerinde elde edilebilir. dq eksenlerindeki akım ve gerilim vektörlerinden hareketle elde edilen aktif ve reaktif güç denklemleri denklem 4.36 ve 4.37'de verilmiştir.

$$\tilde{p} = v_d i_d + v_q i_q \tag{4.36}$$

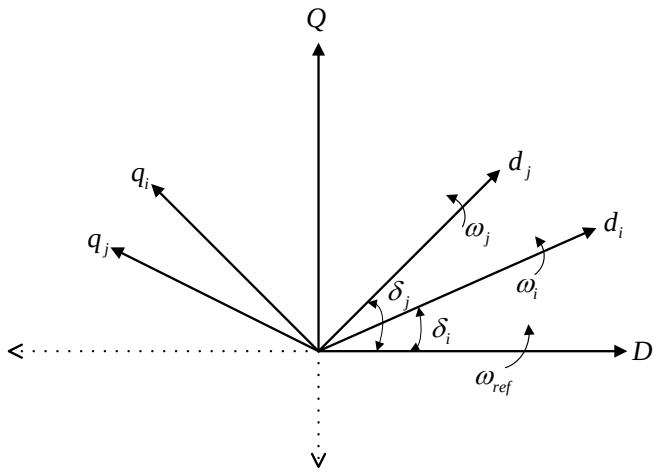
$$\tilde{q} = v_q i_d - v_d i_q \tag{4.37}$$

Denklem 2.41 ve 2.42'de bu tezde kullanılan droop denetim yöntemine ait denklemler kolaylık sağlaması açısından denklem 4.38 ve 4.39'da tekrar verilmiştir. Verilen denklemlerde m_p aktif güç droop katsayısı ve n_q reaktif güç droop katsayısıdır.

$$\omega^* = \omega_n - m_p P \tag{4.38}$$

$$v_{od}^* = v_{odn} - n_q Q \tag{4.39}$$

Mikro şebekede bulunan her bir evirici kendisine ait bir dq referans eksen takımında modellenir. Ancak her bir eviriciye bağlı elektriksel şebeke ve yük denklemleri dq referans eksen takımında modellenmek istendiğinde ortak bir referans eksen takımına geçiş yapılmalıdır. Bu sebeple mikro şebekedeki tüm referans eksen takımları T_i dönüşüm matrisi kullanılarak ortak referans eksen takımına (DQ) dönüştürülür. Şekil 4.1'de küçük harfle belirtilen eksenler ($dq_{i,j}$) her bir eviriciye ait referans eksen takımını gösterirken büyük harfle belirtilen eksenler (DQ) ortak referans eksen takımını göstermektedir.



Şekil 4.1 : Evirici eksen takımından ortak referans eksen takımına geçiş grafiği.

Denklem 4.40'ta bir eviriciye ait referans eksen takımından ortak referans eksen takımına dönüşümü sağlayan T_i dönüşüm matrisi verilmiştir.

$$f_{DQi} = \underbrace{\begin{bmatrix} \cos(\delta_i) & -\sin(\delta_i) \\ \sin(\delta_i) & \cos(\delta_i) \end{bmatrix}}_{T_i} f_{dqi} \tag{4.40}$$

Denklem 4.40'ta verilen δ_i, i. eviriciye ait referans eksen takımı ile ortak referans eksen takımı arasındaki açıya karşılık gelir. Bu çalışmada birinci eviriciye ait referans eksen takımı ortak referans eksen takımı olarak seçilmiştir ($\omega_{com} = \omega_{i=1}$).

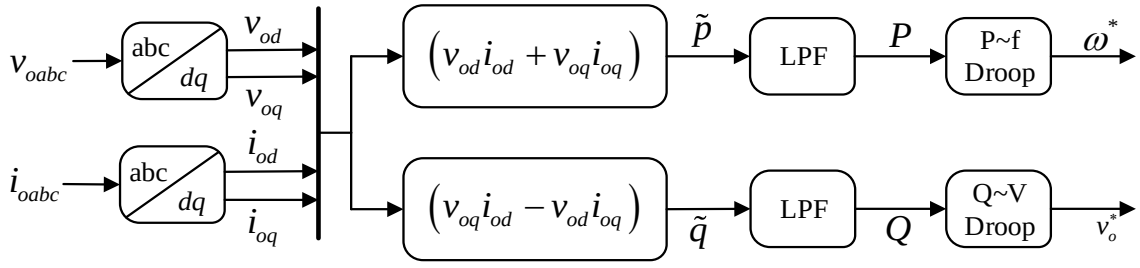
$$\delta_i = \int \left(\omega_i^* - \omega_{com} \right) dt \tag{4.41}$$

Elde edilen ani aktif ve reaktif güçler denklem 4.42 ve 4.43'teki gibi bir alçak geçiren filtreden geçirilerek temel dalgaya ait aktif ve reaktif güçler elde edilir. Bu güçler ($P \sim f$) − ($Q \sim V$) droop denetleyicilerine iletilir.

$$P = \frac{\omega_c}{s + \omega_c} \tilde{p} \tag{4.42}$$

$$Q = \frac{\omega_c}{s + \omega_c} \tilde{q} \tag{4.43}$$

Droop denetleyicisi çıkışında mikro şebekedeki her bir evirici için referans gerilim genliği ve açısı elde edilerek kaskad bağlı gerilim ve akım denetleyicilerine iletilir. Şekil 4.2'de bir eviriciye ait güç denetimcisi blok diyagramı verilmiştir.



Şekil 4.2 : Güç denetimcisi blok diyagramı.

Güç denetimcisinin küçük sinyal modelinin elde edilebilmesi için denklem 4.38-4.43 belirli bir çalışma noktası etrafında doğrusallaştırılır. Doğrusallaştırma işlemi sonucunda

aşağıda verilen denklem 4.44-4.46 elde edilir. Aşağıdaki denklemlerde yer alan büyük harflerle gösterilen I_{od}, I_{oq}, V_{od} ve V_{oq} doğrusallaştırma yapılan sistemin çalışma noktasındaki çıkış akımı ve gerilimi değerleridir.

$$\Delta\dot{\delta} = -m_p \Delta P - \Delta\omega_{com} \tag{4.44}$$

$$\Delta\dot{P} = -\omega_c \Delta P + \omega_c I_{od} \Delta v_{od} + \omega_c I_{oq} \Delta v_{oq} + \omega_c V_{od} \Delta i_{od} + \omega_c V_{oq} \Delta i_{oq} \tag{4.45}$$

$$\Delta\dot{Q} = -\omega_c \Delta Q + \omega_c I_{oq} \Delta v_{od} - \omega_c I_{od} \Delta v_{oq} - \omega_c V_{oq} \Delta i_{od} + \omega_c V_{od} \Delta i_{oq} \tag{4.46}$$

Yukarıda denklemler matris formunda düzenlenirse güç denetimcisine ait küçük sinyal modeli denklem 4.47 ve 4.48'deki gibi elde edilir.

$$\begin{bmatrix} \Delta\dot{\delta} \\ \Delta\dot{P} \\ \Delta\dot{Q} \end{bmatrix} = A_P \begin{bmatrix} \Delta\delta \\ \Delta P \\ \Delta Q \end{bmatrix} + B_P \begin{bmatrix} \Delta i_{idq} \\ \Delta v_{odq} \\ \Delta i_{odq} \end{bmatrix} + B_{P_{\omega com}} \left[\Delta\omega_{com}\right] \tag{4.47}$$

$$\begin{bmatrix} \Delta\omega \\ \Delta v_{od} \\ \Delta v_{oq} \end{bmatrix} = C_P \begin{bmatrix} \Delta\delta \\ \Delta P \\ \Delta Q \end{bmatrix} \tag{4.48}$$

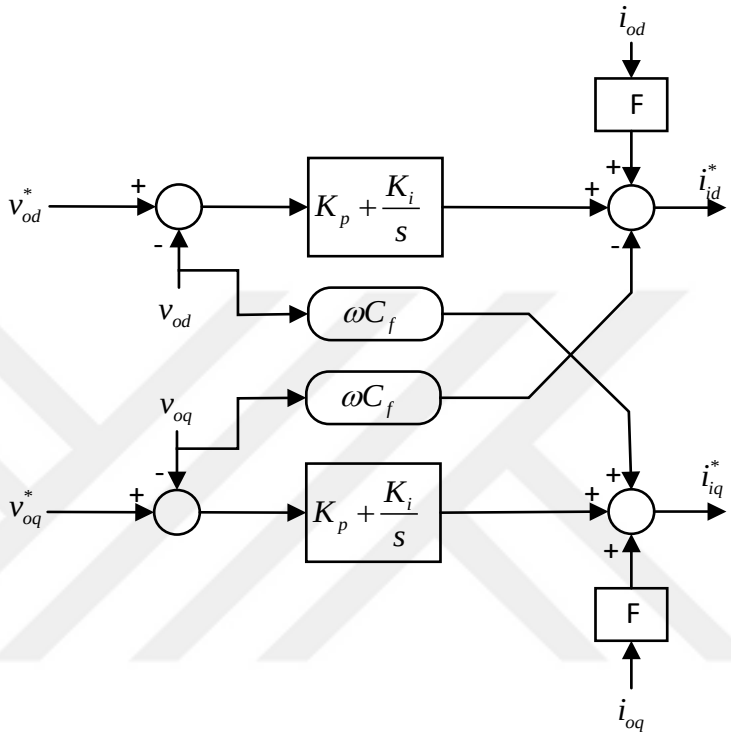
Denklem 4.47 ve 4.48'de;

$$A_P = \begin{bmatrix} 0 & -m_p & 0 \\ 0 & -\omega_c & 0 \\ 0 & 0 & -\omega_c \end{bmatrix}, B_{P_{\omega com}} = \begin{bmatrix} -1 \\ 0 \\ 0 \end{bmatrix}, B_P = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & \omega_c I_{od} & \omega_c I_{oq} & \omega_c V_{od} & \omega_c V_{oq} \\ 0 & 0 & -\omega_c I_{oq} & \omega_c I_{od} & \omega_c V_{oq} & -\omega_c V_{od} \end{bmatrix}$$

$$C_P = \begin{bmatrix} 0 & -m_p & 0 \\ 0 & 0 & -n_q \\ 0 & 0 & 0 \end{bmatrix}, C_P = \begin{bmatrix} \left[C_{P_\omega}\right]_{1\times 3} \\ \left[C_{P_v}\right]_{2\times 3} \end{bmatrix}_{3\times 3}$$

4.2.2. Gerilim denetimcisi küçük sinyal modeli

Şekil 4.3'te verilen gerilim denetimcisi dikkate alındığında evirici çıkış geriliminin denetimi PI denetimciler tarafından gerçekleştirilmektedir. Denklem 4.49 ve 4.50'de gerilim denetimcisine ait durum değişkenleri olarak ϕ_d ve ϕ_q verilmiştir.



Şekil 4.3 : dq eksenlerinde gerilim denetimcisi blok diyagramı.

$$\frac{d\phi_d}{dt} = v_{od}^* - v_{od} \tag{4.49}$$

$$\frac{d\phi_q}{dt} = v_{oq}^* - v_{oq} \tag{4.50}$$

Gerilim denetimcisinin çıkışında elde edilen dq eksenlerindeki referans akım i_{id}^* ve i_{iq}^* denklemleri denklem 4.51 ve 4.52'de verilmiştir.

$$i_{id}^* = Fi_{od} - \omega_n C_f v_{oq} + K_{pV}\left(v_{od}^* - v_{od}\right) + K_{iv}\frac{\left(v_{od}^* - v_{od}\right)}{s} \tag{4.51}$$

$$i_{iq}^{*} = Fi_{oq} + \omega_n C_f v_{od} + K_{pV}\left(v_{oq}^{*} - v_{oq}\right) + K_{iv}\frac{\left(v_{oq}^{*} - v_{oq}\right)}{s} \tag{4.52}$$

Yukarıda verilen durum denklemleri ve gerilim denetimcisi çıkış ifadelerine doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.53-4.56 elde edilir.

$$\Delta\dot{\phi}_d = \Delta v_{od}^{*} - \Delta v_{od} \tag{4.53}$$

$$\Delta\dot{\phi}_q = \Delta v_{oq}^{*} - \Delta v_{oq} \tag{4.54}$$

$$\Delta i_{id}^{*} = K_{iV}\Delta\phi_d + K_{pV}\Delta V_{od}^{*} - K_{pV}\Delta v_{od} - \omega C_f \Delta v_{oq} - C_f V_{oq}\Delta\omega + F\Delta i_{od} \tag{4.55}$$

$$\Delta i_{iq}^{*} = K_{iV}\Delta\phi_q + K_{pV}\Delta V_{oq}^{*} - K_{pV}\Delta v_{oq} + \omega C_f \Delta v_{od} + C_f V_{od}\Delta\omega + F\Delta i_{oq} \tag{4.56}$$

Elde edilen denklemler matris formunda düzenlenirse;

$$\begin{bmatrix}\Delta\dot{\phi}_d \\ \Delta\dot{\phi}_q\end{bmatrix} = [0]_{2x2}\begin{bmatrix}\Delta\phi_d \\ \Delta\phi_q\end{bmatrix} + B_{V1}\begin{bmatrix}\Delta v_{od}^{*} \\ \Delta v_{oq}^{*}\end{bmatrix} + B_{V2}\begin{bmatrix}\Delta i_{idq} \\ \Delta v_{odq} \\ \Delta i_{odq}\end{bmatrix} \tag{4.57}$$

$$\begin{bmatrix}\Delta i_{id}^{*} \\ \Delta i_{iq}^{*}\end{bmatrix} = C_V\begin{bmatrix}\Delta\phi_d \\ \Delta\phi_q\end{bmatrix} + D_{V1}\begin{bmatrix}\Delta v_{od}^{*} \\ \Delta v_{oq}^{*}\end{bmatrix} + D_{V2}\begin{bmatrix}\Delta i_{idq} \\ \Delta v_{odq} \\ \Delta i_{odq}\end{bmatrix} + E_V\left[\Delta\omega\right] \tag{4.58}$$

Denklem 4.57 ve 4.8'de;

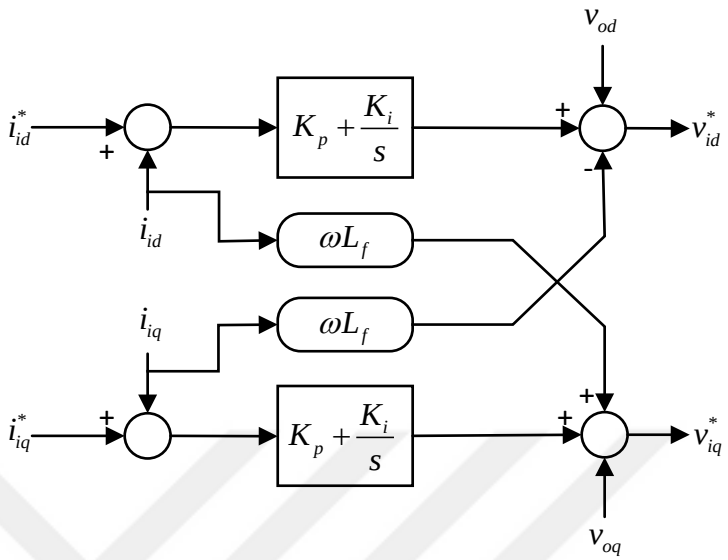
$$B_{V1} = \begin{bmatrix}1 & 0 \\ 0 & 1\end{bmatrix}, B_{V2} = \begin{bmatrix}0 & 0 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & -1 & 0 & 0\end{bmatrix}, C_V = \begin{bmatrix}K_{iv} & 0 \\ 0 & K_{iv}\end{bmatrix}, D_{V1} = \begin{bmatrix}K_{pv} & 0 \\ 0 & K_{pv}\end{bmatrix}$$

$$D_{V2} = \begin{bmatrix}0 & 0 & -K_{pV} & -\omega C_f & F & 0 \\ 0 & 0 & \omega C_f & -K_{pV} & 0 & F\end{bmatrix}, E_V = \begin{bmatrix}-C_f V_{oq} \\ C_f V_{od}\end{bmatrix}$$

4.2.3. Akım denetimcisi küçük sinyal modeli

Şekil 4.4'te akım denetimcisi blok diyagramı verilmiştir. Filtre endüktansı akımı denetimi şekilde verilen akım denetimcisi tarafından gerçekleştirilmektedir. Akım denetimcisine

ait durum değişkenleri olarak γ_d ve γ_q aşağıda denklem 4.59 ve denklem 4.60'ta verilmiştir.



Şekil 4.4 : dq eksenlerinde akım denetimcisi blok diyagramı.

$$\frac{d\gamma_d}{dt} = i_{id}^* - i_{id} \tag{4.59}$$

$$\frac{d\gamma_q}{dt} = i_{iq}^* - i_{iq} \tag{4.60}$$

Akım denetimcisi blok diyagramı dikkate alındığında çıkışında elde edilen dq eksenleri referans gerilim v_{id}^* ve v_{iq}^* eşitlikleri denklem 4.61 ve 4.62'de verilmiştir.

$$v_{id}^* = -\omega L_f i_{iq} + K_{pC}\left(i_{id}^* - i_{id}\right) + K_{iC}\frac{\left(i_{id}^* - i_{id}\right)}{s} + v_{od} \tag{4.61}$$

$$v_{iq}^* = \omega L_f i_{id} + K_{pC}\left(i_{iq}^* - i_{iq}\right) + K_{iC}\frac{\left(i_{iq}^* - i_{iq}\right)}{s} + v_{oq} \tag{4.62}$$

Akım denetimcisine ait durum denklemleri ve akım denetimcisi çıkış ifadelerine doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.63-4.66 elde edilir.

$$\dot{\Delta}\gamma_d = \Delta i_{id}^* - \Delta i_{id} \tag{4.63}$$

$$\Delta\dot{\gamma}_q = \Delta i_{iq}^* - \Delta i_{iq} \tag{4.64}$$

$$\Delta v_{id}^* = K_{iC}\Delta\gamma_d + K_{pC}\Delta i_{id}^* - K_{pC}\Delta i_{id} - \omega_n L_f \Delta i_{iq} - L_f I_{iq}\Delta\omega + \Delta v_{od} \tag{4.65}$$

$$\Delta v_{iq}^* = K_{iC}\Delta\gamma_q + K_{pC}\Delta i_{iq}^* - K_{pC}\Delta i_{iq} + \omega_n L_f \Delta i_{id} + L_f I_{id}\Delta\omega + \Delta v_{oq} \tag{4.66}$$

Yukarıda verilen denklemler matris formunda düzenlenirse;

$$\begin{bmatrix}\Delta\dot{\gamma}_d \\ \Delta\dot{\gamma}_q\end{bmatrix} = [0]_{2x2}\begin{bmatrix}\Delta\gamma_d \\ \Delta\gamma_q\end{bmatrix} + B_{C1}\begin{bmatrix}\Delta i_{id}^* \\ \Delta i_{id}^*\end{bmatrix} + B_{C2}\begin{bmatrix}\Delta i_{idq} \\ \Delta v_{odq} \\ \Delta i_{odq}\end{bmatrix} \tag{4.67}$$

$$\begin{bmatrix}\Delta v_{id}^* \\ \Delta v_{iq}^*\end{bmatrix} = C_C\begin{bmatrix}\Delta\gamma_d \\ \Delta\gamma_q\end{bmatrix} + D_{C1}\begin{bmatrix}\Delta i_{id}^* \\ \Delta i_{iq}^*\end{bmatrix} + D_{C2}\begin{bmatrix}\Delta i_{idq} \\ \Delta v_{odq} \\ \Delta i_{odq}\end{bmatrix} + E_C\left[\Delta\omega\right] \tag{4.68}$$

Denklem 4.67 ve 4.68'de;

$$B_{C1} = \begin{bmatrix}1 & 0 \\ 0 & 1\end{bmatrix}, B_{C2} = \begin{bmatrix}-1 & 0 & 0 & 0 & 0 & 0 \\ 0 & -1 & 0 & 0 & 0 & 0\end{bmatrix}\ C_C = \begin{bmatrix}K_{iC} & 0 \\ 0 & K_{iC}\end{bmatrix}, D_{C1} = \begin{bmatrix}K_{pC} & 0 \\ 0 & K_{pC}\end{bmatrix},$$

$$D_{C2} = \begin{bmatrix}-K_{pC} & -\omega L_f & 1 & 0 & 0 & 0 \\ \omega L_f & -K_{pC} & 0 & 1 & 0 & 0\end{bmatrix},\ E_C = \begin{bmatrix}-L_f I_{iq} \\ L_f I_{id}\end{bmatrix}$$

4.2.4. LC filtre ve kuplaj endüktansı küçük sinyal modeli

Şekil 3.6'da gösterildiği gibi mikro şebeke eviricisi çıkışında bulunan LC filtre ve kuplaj endüktansı modeli dq eksenlerinde aşağıda verilen diferansiyel denklemler (denklem 4.69-4.74) ile ifade edilir. Burada mikro şebeke eviricisinin akım denetimcisinden elde edilen v_{idq}^* referans sinyalini evirici çıkışında sağladığı ($v_{idq} = v_{idq}^*$) varsayılır.

$$\frac{di_{id}}{dt} = \frac{-r_f}{L_f}i_{id} + \omega i_{iq} + \frac{1}{L_f}v_{id} - \frac{1}{L_f}v_{od} \tag{4.69}$$

$$\frac{di_{iq}}{dt} = \frac{-r_f}{L_f}i_{iq} - \omega i_{id} + \frac{1}{L_f}v_{iq} - \frac{1}{L_f}v_{oq} \tag{4.70}$$

$$\frac{dv_{od}}{dt} = \omega v_{oq} + \frac{1}{C_f} i_{id} - \frac{1}{C_f} i_{od} \tag{4.71}$$

$$\frac{dv_{oq}}{dt} = -\omega v_{od} + \frac{1}{C_f} i_{iq} - \frac{1}{C_f} i_{oq} \tag{4.72}$$

$$\frac{di_{od}}{dt} = \frac{-r_c}{L_c} i_{od} + \omega i_{oq} + \frac{1}{L_c} v_{od} - \frac{1}{L_c} v_{bd} \tag{4.73}$$

$$\frac{di_{oq}}{dt} = \frac{-r_c}{L_c} i_{oq} - \omega i_{od} + \frac{1}{L_c} v_{oq} - \frac{1}{L_c} v_{bq} \tag{4.74}$$

Yukarıda verilen denklem 4.69-4.74'e belirli bir çalışma noktasında doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.75-4.80 elde edilir.

$$\Delta \dot{i}_{id} = \frac{-r_f}{L_f} \Delta i_{id} + \omega_o \Delta i_{iq} + \frac{1}{L_f} \Delta v_{id} - \frac{1}{L_f} \Delta v_{od} + I_{iq} \Delta\omega \tag{4.75}$$

$$\Delta \dot{i}_{iq} = \frac{-r_f}{L_f} \Delta i_{iq} - \omega_o \Delta i_{id} + \frac{1}{L_f} \Delta v_{iq} - \frac{1}{L_f} \Delta v_{oq} - I_{id} \Delta\omega \tag{4.76}$$

$$\Delta \dot{v}_{od} = \omega_o \Delta v_{oq} + \frac{1}{C_f} \Delta i_{id} - \frac{1}{C_f} \Delta i_{od} + V_{oq} \Delta\omega \tag{4.77}$$

$$\Delta \dot{v}_{oq} = -\omega_o \Delta v_{od} + \frac{1}{C_f} \Delta i_{iq} - \frac{1}{C_f} \Delta i_{oq} - V_{od} \Delta\omega \tag{4.78}$$

$$\Delta \dot{i}_{od} = \frac{-r_c}{L_c} \Delta i_{od} + \omega_o \Delta i_{oq} + \frac{1}{L_c} \Delta v_{od} - \frac{1}{L_c} \Delta v_{bd} + I_{oq} \Delta\omega \tag{4.79}$$

$$\Delta \dot{i}_{oq} = \frac{-r_c}{L_c} \Delta i_{oq} - \omega_o \Delta i_{od} + \frac{1}{L_c} \Delta v_{oq} - \frac{1}{L_c} \Delta v_{bq} - I_{od} \Delta\omega \tag{4.80}$$

Yukarıda verilen denklemler matris formunda düzenlenirse LC filtre ve kuplaj endüktansının küçük sinyal modeli aşağıda verilen denklem 4.81'deki gibi elde edilir.

$$\begin{bmatrix} \Delta\dot{i}_{idq} \\ \Delta\dot{v}_{odq} \\ \Delta\dot{i}_{odq} \end{bmatrix} = A_{LCL}\begin{bmatrix} \Delta i_{idq} \\ \Delta v_{odq} \\ \Delta i_{odq} \end{bmatrix} + B_{LCL1}\left[\Delta v_{idq}\right] + B_{LCL2}\left[\Delta v_{bdq}\right] + B_{LCL3}\left[\Delta\omega\right] \tag{4.81}$$

Denklem 4.81'de;

$$A_{LCL} = \begin{bmatrix} \frac{-r_f}{L_f} & \omega_o & \frac{-1}{L_f} & 0 & 0 & 0 \\ -\omega_o & \frac{-r_f}{L_f} & 0 & \frac{-1}{L_f} & 0 & 0 \\ \frac{1}{C_f} & 0 & 0 & \omega_o & \frac{-1}{C_f} & 0 \\ 0 & \frac{1}{C_f} & -\omega_o & 0 & 0 & \frac{-1}{C_f} \\ 0 & 0 & \frac{1}{L_c} & 0 & \frac{-r_c}{L_c} & \omega_o \\ 0 & 0 & 0 & \frac{1}{L_c} & -\omega_o & \frac{-r_c}{L_c} \end{bmatrix}, B_{LCL1} = \begin{bmatrix} \frac{1}{L_f} & 0 \\ 0 & \frac{1}{L_f} \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}, B_{LCL2} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ \frac{-1}{L_c} & 0 \\ 0 & \frac{-1}{L_c} \end{bmatrix},$$

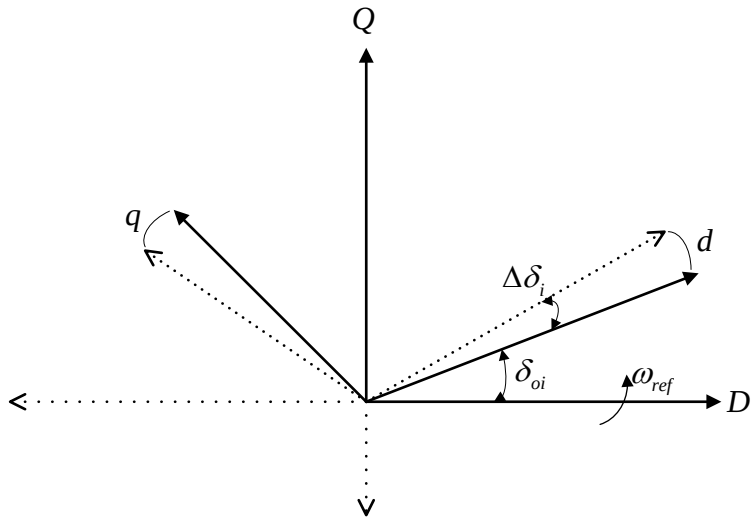
$$B_{LCL3} = \begin{bmatrix} I_{iq} & -I_{id} & V_{oq} & -V_{od} & I_{oq} & -I_{od} \end{bmatrix}^T$$

4.2.5. Bir eviricinin tam küçük sinyal modeli

Mikro şebeke eviricilerinin ortak bir referans eksen takımında modellenebilmesi için çıkış değişkenlerinin ortak referans eksen takımlarında ifade edilmeleri gerekir. Bir eviricinin çıkış durumları Δi_{odq} denklem 4.82'de verilen dönüşüm matrisi T_i kullanılarak ortak referans eksen takımında elde edilir.

$$\begin{bmatrix} i_{oD} \\ i_{oQ} \end{bmatrix} = \underbrace{\begin{bmatrix} \cos(\delta) & -\sin(\delta) \\ \sin(\delta) & \cos(\delta) \end{bmatrix}}_{T_i}\begin{bmatrix} i_{od} \\ i_{oq} \end{bmatrix} \tag{4.82}$$

Şekil 4.5'te evirici eksen takımından ortak referans eksen takımına geçişin küçük sinyal eşdeğeri gösterilmiştir.



Şekil 4.5 : Evirici eksen takımından ortak referans eksen takımına geçiş grafiğinin küçük sinyal eşdeğeri.

Yukarıda verilen denklem 4.82'den ortak referans eksen takımında (DQ) çıkış akımı i_{oDQ} denklemleri aşağıdaki gibi elde edilir.

$$i_{oD} = \cos(\delta) i_{od} - \sin(\delta) i_{oq} \tag{4.83}$$

$$i_{oQ} = \sin(\delta) i_{od} + \cos(\delta) i_{oq} \tag{4.84}$$

Denklem 4.83 ve 4.84'e doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.85 ve 4.86 elde edilir.

$$\Delta i_{oD} = \cos(\delta_o)\Delta i_{od} - \sin(\delta_o)\Delta i_{oq} + \left(-I_{od}\sin(\delta_o) - I_{oq}\cos(\delta_o)\right)\Delta\delta \tag{4.85}$$

$$\Delta i_{oQ} = \sin(\delta_o)\Delta i_{oq} + \cos(\delta_o)\Delta i_{oq} + \left(I_{od}\cos(\delta_o) - I_{oq}\sin(\delta_o)\right)\Delta\delta \tag{4.86}$$

Denklem 4.85 ve 4.86 matris formunda düzenlenirse bir eviriciye ait çıkış akımı i_{odq} ortak referans eksen takımında küçük sinyal modeli (Δi_{oDQ}) aşağıda verilen denklem 4.87'deki gibi elde edilir.

$$\left[\Delta i_{oDQ}\right] = T_s\left[\Delta i_{odq}\right] + T_c\left[\Delta\delta\right] \tag{4.87}$$

Denklem 4.87'de;

$$T_s = \begin{bmatrix} \cos(\delta_o) & -\sin(\delta_o) \\ \sin(\delta_o) & \cos(\delta_o) \end{bmatrix},\ T_c = \begin{bmatrix} -I_{od}\sin(\delta_o) - I_{oq}\cos(\delta_o) \\ I_{od}\cos(\delta_o) - I_{oq}\sin(\delta_o) \end{bmatrix}$$

Benzer şekilde ortak bağlantı noktası gerilimi v_{bDQ} ortak referans eksen takımında elde edilip evirici küçük sinyal modelinin girişini oluşturur. Dolayısıyla v_{bDQ} gerilimi ortak referans eksen takımından eviricinin kendisine ait referans eksen takımına dönüştürülmelidir. Bu durumda T_i matrisinin tersi kullanılarak ortak referans eksen takımından eviriciye ait referans eksen takımına geçilebilir.

$$\begin{bmatrix} v_{bd} \\ v_{bq} \end{bmatrix} = \underbrace{\begin{bmatrix} \cos(\delta) & \sin(\delta) \\ -\sin(\delta) & \cos(\delta) \end{bmatrix}}_{T_i^{-1}} \begin{bmatrix} v_{bD} \\ v_{bQ} \end{bmatrix} \tag{4.88}$$

Yukarıda verilen denklem 4.88'den eviriciye ait referans eksen takımında (dq) ortak bağlantı noktası gerilimi v_{bdq} denklemleri denklem 4.89 ve 4.90'da verilmiştir.

$$v_{bd} = \cos(\delta)v_{bD} + \sin(\delta)v_{bQ} \tag{4.89}$$

$$v_{bq} = -\sin(\delta)v_{bD} + \cos(\delta)v_{bQ} \tag{4.90}$$

Denklem 4.89 ve 4.90'a doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.91 ve 4.92 elde edilir.

$$\Delta v_{bd} = \cos(\delta_o)\Delta v_{bD} + \sin(\delta_o)\Delta v_{bQ} + \left(-V_{bD}\sin(\delta_o) + V_{bQ}\cos(\delta_o)\right)\Delta\delta \tag{4.91}$$

$$\Delta v_{bq} = -\sin(\delta_o)\Delta v_{bD} + \cos(\delta_o)\Delta v_{bQ} + \left(-V_{bD}\cos(\delta_o) - V_{bQ}\sin(\delta_o)\right)\Delta\delta \tag{4.92}$$

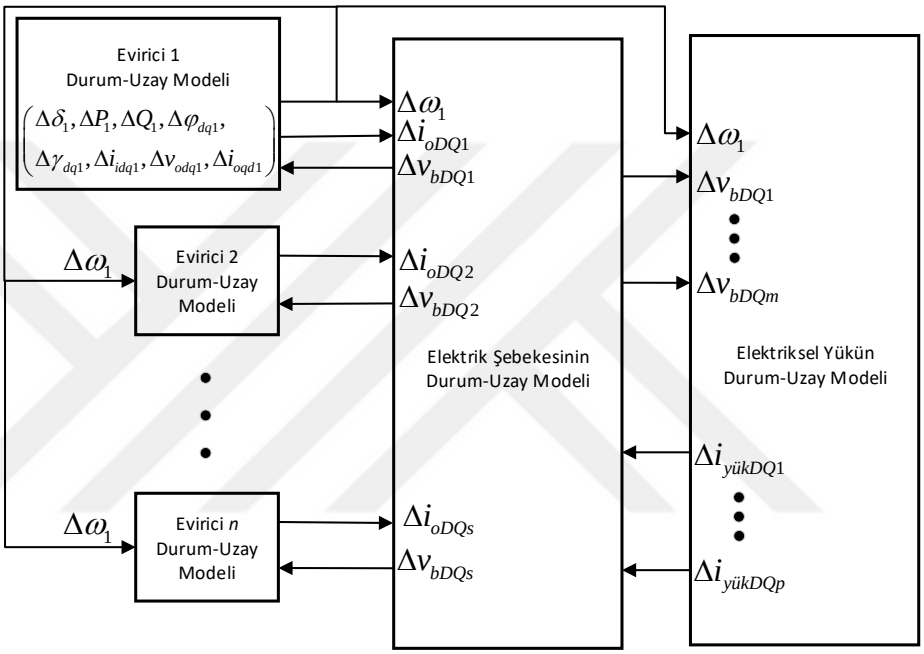
Denklem 4.91 ve 4.92 matris formunda düzenlenirse bir eviricinin kendi referans eksen takımındaki (dq) ortak bağlantı noktası gerilimi denklem 4.93'teki gibi elde edilir.

$$\left[\Delta v_{bdq}\right] = T_s^{-1}\left[\Delta v_{bDQ}\right] + T_V^{-1}\left[\Delta\delta\right] \tag{4.93}$$

Denklem 4.93'te;

$$T_V^{-1} = \begin{bmatrix} -V_{bD}\sin(\delta_o) + V_{bQ}\cos(\delta_o) \\ -V_{bD}\cos(\delta_o) - V_{bQ}\sin(\delta_o) \end{bmatrix}$$

Bir eviricinin tam küçük sinyal modeli güç denetimcisi (denklem 4.47 ve 4.48), gerilim denetimcisi (denklem 4.57 ve 4.58), akım denetimcisi (denklem 4.67 ve 4.68), evirici çıkışındaki LC filtre ve kuplaj endüktansının (denklem 4.81) küçük sinyal modellerinin bir araya getirilmesinden elde edilir. Bu durumda bir eviriciye ait toplam 13 adet durum ($\Delta\delta_i$, ΔP_i, ΔQ_i, $\Delta\varphi_{dqi}$, $\Delta\gamma_{dqi}$, Δi_{idqi}, Δv_{odqi}, Δi_{odqi}), 3 adet giriş (Δv_{bdq}, $\Delta\omega_{com}$) ve 2 adet çıkış (Δi_{odq}) mevcuttur. İstisna olarak sadece referans eksenleri ortak referans eksen takımı olarak seçilen eviricinin 3 adet çıkış değişkeni ($\Delta i_{odq}, \Delta\omega_{com}$) mevcuttur.



Şekil 4.6 : Tüm sistemin durum uzay küçük sinyal modeli şematik gösterimi.

Şekil 4.6'da tüm sistemin durum uzay küçük sinyal modelinde eviricilerin giriş ve çıkışlarını gösteren grafik verilmiştir. Sonuç olarak mikro şebekedeki bir eviriciye ait tüm durum değişkenlerinin dikkate alınarak elde edilmiş tam küçük sinyal modeli denklem 4.94 ve 4.95'te verilmiştir.

$$\Delta\dot{x}_{inv-i} = A_{inv-i}\left[\Delta x_{inv-i}\right] + B_{inv-i}\left[\Delta v_{bDQi}\right] + B_{i\omega com}\left[\Delta\omega_{com}\right] \tag{4.94}$$

$$\begin{bmatrix}\Delta\omega_i \\ \Delta i_{oDQi}\end{bmatrix} = \begin{bmatrix}C_{inv-\omega i} \\ C_{inv-ci}\end{bmatrix}\left[\Delta x_{inv-i}\right] \tag{4.95}$$

Denklem 4.94 ve 4.95'te;

$$\Delta x_{inv-i} = \begin{bmatrix} \Delta\delta_i & \Delta P_i & \Delta Q_i & \Delta\varphi_{dqi} & \Delta\gamma_{dqi} & \Delta i_{idqi} & \Delta v_{odqi} & \Delta i_{odqi} \end{bmatrix}^T_{13x1}$$

$$A_{inv-i} = \begin{bmatrix} A_{Pi} & 0_{3\times2} & 0_{3\times2} & B_{Pi} \\ B_{V1i}C_{Pvi} & 0_{2\times2} & 0_{2\times2} & B_{V2i} \\ B_{V1i}D_{V1i}C_{Pvi} + B_{C1i}E_{Vi}C_{P\omega i} & B_{C1i}C_{Vi} & 0_{2\times2} & B_{C1i}D_{V2i} + B_{C2i} \\ \begin{pmatrix} B_{LCL1i}D_{C1i}D_{V1i}C_{Pvi} \\ +B_{LCL2i}\begin{bmatrix} T_{Vi}^{-1} & 0_{2\times2} \end{bmatrix} + B_{LCL3i}C_{P\omega i} \\ +B_{LCL1i}\left(D_{C1i}E_{Vi}C_{P\omega i} + E_{Ci}C_{P\omega i}\right) \end{pmatrix} & \left(B_{LCL1i}D_{C1i}D_{V1i}\right) & \left(B_{LCL1i}C_{Ci}\right) & \begin{pmatrix} A_{LCLi} \\ +B_{LCL1i}(D_{C1i}D_{V2i} + D_{C2i}) \end{pmatrix} \end{bmatrix}_{13\times13}$$

$$B_{inv-i} = \begin{bmatrix} [0]_{7\times2} \\ B_{LCL2i}T_{Si}^{-1} \end{bmatrix}_{13\times2}, \; B_{i\omega com} = \begin{bmatrix} B_{P\omega com} \\ [0]_{10\times1} \end{bmatrix}_{13\times1}, \; C_{inv-\omega i} = \begin{cases} \begin{bmatrix} C_{P\omega} & 0 & \dots & 0 \end{bmatrix}_{1x13} & , i = 1 \\ [0]_{1\times13} & , i \neq 1 \end{cases}$$

$$C_{inv-ci} = \begin{bmatrix} T_{Ci} & [0]_{2\times10} & T_{Si} \end{bmatrix}_{2x13}$$

4.2.6. Tüm eviricilerin birleştirilmiş küçük sinyal modeli

Mikro şebekede birbirlerinden uzakta bir elektrik şebekesi üzerinden ortak yükleri besleyen birden çok evirici bulunur. Her bir evirici için ortak referans eksen takımında tam küçük sinyal modeli oluşturulur. Daha sonra elektriksel şebeke ve yüklerin küçük sinyal modelleri ile birleştirilerek tüm mikro şebekenin küçük sinyal modeli elde edilir. Mikro şebekedeki eviricilerin oluşturduğu durum uzay küçük sinyal modeli denklem 4.96 ve 4.97'de verilmiştir.

$$\Delta\dot{x}_{INV} = A_{INV}\left[\Delta x_{INV}\right] + B_{INV}\left[\Delta v_{bDQ}\right] \tag{4.96}$$

$$\left[\Delta i_{oDQ}\right] = C_{INVc}\left[\Delta x_{INV}\right] \tag{4.97}$$

Denklem 4.96 ve 4.97'de;

$$\left[\Delta x_{INV}\right] = \begin{bmatrix} \Delta x_{inv-1} & \Delta x_{inv-2} & \cdots & \Delta x_{inv-s} \end{bmatrix}^T_{13s\,x13s}$$

$$\left[\Delta v_{bDQ}\right] = \begin{bmatrix} \Delta v_{bDQ1} & \Delta v_{bDQ2} & \cdots & \Delta v_{bDQm} \end{bmatrix}^T_{2m\,x1}$$

$$A_{INV}=\begin{bmatrix} A_{inv-1}+B_{1\omega com}C_{inv-\omega 1} & 0_{13\times 13} & 0_{13\times 13} & \cdots & 0_{13\times 13} \\ X_{mp} & A_{inv-2}+B_{2\omega com}C_{inv-\omega 2} & 0_{13\times 13} & \cdots & 0_{13\times 13} \\ X_{mp} & 0_{13\times 13} & \ddots & \ddots & \vdots \\ \vdots & \vdots & \ddots & \ddots & 0_{13\times 13} \\ X_{mp} & 0_{13\times 13} & \cdots & 0_{13\times 13} & \left(A_{inv-k}+B_{k\omega com}C_{inv-\omega k}\right) \end{bmatrix}_{13k\times 13k}$$

$$B_{INV}=\begin{bmatrix} B_{inv-1} & [0]_{13x2} & \cdots & [0]_{13x2} \\ [0]_{13x2} & B_{inv-2} & \cdots & [0]_{13x2} \\ \vdots & \vdots & \ddots & \vdots \\ [0]_{13x2} & [0]_{13x2} & [0]_{13x2} & B_{inv-s} \end{bmatrix}_{2sx2m} \qquad X_{mp}=\begin{bmatrix} 0 & m_p & 0 & \cdots & 0 \\ 0 & 0 & 0 & \cdots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \cdots & 0 \end{bmatrix}_{13\times 13}$$

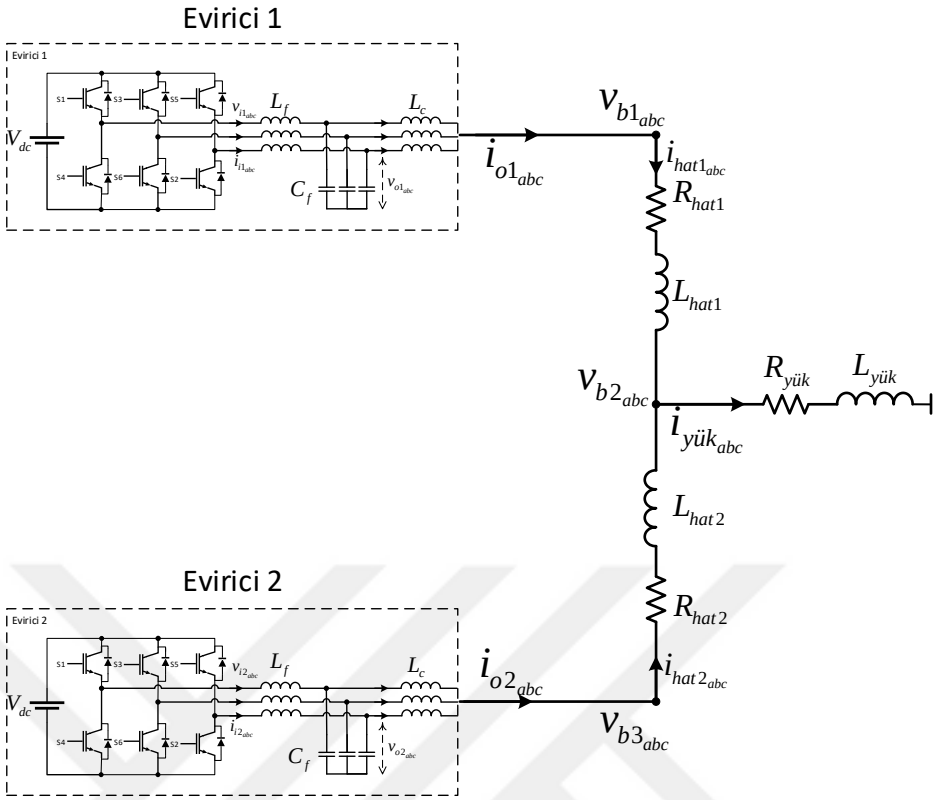
$$C_{INVc}=\begin{bmatrix} C_{inv-c1} & 0_{2x13} & \cdots & 0_{2x13} \\ 0_{2x13} & C_{inv-c2} & \cdots & 0_{2x13} \\ \vdots & \vdots & \ddots & 0_{2x13} \\ 0_{2x13} & 0_{2x13} & 0_{2x13} & C_{inv-cs} \end{bmatrix}_{2sx13s}$$

Bu tezde ele alınan mikro şebeke sistemi Şekil 4.7'de verilmiştir. Şekil 4.7'ye bakıldığında, 1 ve 3 numaralı baraya 1. ve 2. evirici bağlı iken 2 nolu baraya bağlı evirici bulunmamaktadır. Dolayısıyla sistemde iki adet evirici ve 3 adet bara bulunmaktadır. Bu durumda genel gösterim ile ele alınan sistem arasındaki boyut uyumsuzluğunu ortadan kaldırmak için denklem 4.96'da verilen B_{INV} matrisinin boyutu aşağıda verilen denklem 4.98'deki gibi tekrar düzenlenmelidir.

$$B_{INV}=\begin{bmatrix} B_{inv-1} & [0]_{13x2} & [0]_{13x2} \\ [0]_{13x2} & [0]_{13x2} & B_{inv-2} \end{bmatrix} \tag{4.98}$$

4.3. İletim Şebekesinin Küçük Sinyal Modeli

Şekil 4.7'de bu çalışmada ele alınan iletim şebekesi gösterilmiştir. Her bir evirici iletim şebekesinde bulunan iletim hatları üzerinden ortak yüke aktif ve reaktif güç aktarımı yapar. İletim şebekesinde n hat sayısı, m bara sayısı, s evirici sayısı ve p yük bağlantı noktalarının sayısı olmak üzere ortak referans eksen takımında j ve k baraları arasına bağlı i. iletim hattının dq eksenlerindeki genelleştirilmiş diferansiyel denklemleri aşağıdaki denklem 4.99 ve 4.100'de verilmiştir.



Şekil 4.7 : Mikro şebeke sistemi

$$\frac{di_{hatDi}}{dt} = \frac{-r_{hati}}{L_{hati}} i_{hatDi} + \omega_n i_{hatQi} + \frac{1}{L_{hati}} v_{bDj} - \frac{1}{L_{hati}} v_{bDk} \tag{4.99}$$

$$\frac{di_{hatQi}}{dt} = \frac{-r_{hati}}{L_{hati}} i_{hatQi} - \omega_n i_{hatDi} + \frac{1}{L_{hati}} v_{bQj} - \frac{1}{L_{hati}} v_{bQk} \tag{4.100}$$

Yukarıda verilen denklemlere belirli bir çalışma noktasında doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.101 ve 4.102 elde edilir.

$$\Delta\dot{i}_{hatDi} = \frac{-r_{hati}}{L_{hati}} \Delta i_{hatDi} + \omega_n \Delta i_{hatQi} + \Delta\omega I_{hatQi} + \frac{1}{L_{hati}} \Delta v_{bDj} - \frac{1}{L_{hati}} \Delta v_{bDk} \tag{4.101}$$

$$\Delta\dot{i}_{hatQi} = \frac{-r_{hati}}{L_{hati}} \Delta i_{hatQi} - \omega_n \Delta i_{hatDi} + \Delta\omega I_{hatDi} + \frac{1}{L_{hati}} \Delta v_{bQj} - \frac{1}{L_{hati}} \Delta v_{bQk} \tag{4.102}$$

Yukarıda verilen doğrusallaştırılmış durum denklemleri matris formunda düzenlenirse denklem 4.103 aşağıdaki gibi elde edilir.

$$\begin{bmatrix} \Delta \dot{i}_{hatDi} \\ \Delta \dot{i}_{hatQi} \end{bmatrix} = A_{NETi} \begin{bmatrix} \Delta i_{hatDi} \\ \Delta i_{hatQi} \end{bmatrix} + B_{1NETi} \begin{bmatrix} \Delta v_{bDj} \\ \Delta v_{bQj} \\ \Delta v_{bDk} \\ \Delta v_{bQk} \end{bmatrix} + B_{2NETi} \left[\Delta \omega_i \right] \tag{4.103}$$

Denklem 4.103'te;

$$A_{NETi} = \begin{bmatrix} \frac{-r_{hati}}{L_{hati}} & \omega_n \\ -\omega_n & \frac{-r_{hati}}{L_{hati}} \end{bmatrix},\ B_{1NETi} = \begin{bmatrix} \frac{1}{L_{hati}} & 0 & \frac{-1}{L_{hati}} & 0 \\ 0 & \frac{1}{L_{hati}} & 0 & \frac{-1}{L_{hati}} \end{bmatrix},\ B_{2NETi} = \begin{bmatrix} I_{hatQi} \\ I_{hatDi} \end{bmatrix}$$

İletim şebekesindeki tüm hat, bara ve yükler dikkate alınırsa iletim şebekesinin küçük sinyal durum uzay modeli aşağıda verilen denklem 4.104'teki gibi elde edilir.

$$\begin{bmatrix} \Delta \dot{i}_{hatD} \\ \Delta \dot{i}_{hatQ} \end{bmatrix} = A_{NET} \begin{bmatrix} \Delta i_{hatD} \\ \Delta i_{hatQ} \end{bmatrix} + B_{1NET} \begin{bmatrix} \Delta v_{bD} \\ \Delta v_{bQ} \end{bmatrix} + B_{2NET} \left[\Delta \omega \right] \tag{4.104}$$

Denklem 4.104'te;

$$A_{NET} = \begin{bmatrix} A_{NET1} & 0 & \cdots & 0 \\ 0 & A_{NET2} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & A_{NETn} \end{bmatrix}_{2n \times 2n},\ B_{1NET} = \begin{bmatrix} B_{1NET1} & B_{1NET2} & \cdots & B_{1NETn} \end{bmatrix}^T_{2n \times 2m}$$

$$B_{2NET} = \begin{bmatrix} B_{2NET1} & B_{2NET2} & \cdots & B_{2NETn} \end{bmatrix}^T_{2n \times 1}$$

4.4. Yüklerin Küçük Sinyal Modeli

Denklem 4.105 ve 4.106'da iletim şebekesine bağlı RL yüklerin dq eksenlerindeki genelleştirilmiş diferansiyel denklemleri verilmiştir.

$$\frac{di_{yükDi}}{dt} = \frac{-R_{yüki}}{L_{yüki}} i_{yükDi} + \omega_n i_{yükQi} + \frac{1}{L_{yüki}} v_{bDi} \tag{4.105}$$

$$\frac{di_{yükQi}}{dt} = \frac{-R_{yüki}}{L_{yüki}} i_{yükQi} + \omega_n i_{yükDi} + \frac{1}{L_{yüki}} v_{bQi} \tag{4.106}$$

Yukarıda verilen denklemlere belirli bir çalışma noktasında doğrusallaştırma işlemi uygulanırsa aşağıda verilen denklem 4.107 ve 4.108 elde edilir.

$$\Delta\dot{i}_{yükDi} = \frac{-R_{yüki}}{L_{yüki}} \Delta i_{yükDi} + \omega_o \Delta i_{yükQi} + I_{yükQi} \Delta\omega + \frac{1}{L_{yüki}} \Delta v_{bDi} \tag{4.107}$$

$$\Delta\dot{i}_{yükQi} = \frac{-R_{yüki}}{L_{yüki}} \Delta i_{yükQi} + \omega_o \Delta i_{yükDi} - I_{yükDi} \Delta\omega + \frac{1}{L_{yüki}} \Delta v_{bQi} \tag{4.108}$$

Yukarıda verilen doğrusallaştırılmış durum denklemleri matris formunda düzenlenirse denklem 4.109 aşağıdaki gibi elde edilir.

$$\begin{bmatrix} \Delta\dot{i}_{yükDi} \\ \Delta\dot{i}_{yükQi} \end{bmatrix} = A_{yüki} \begin{bmatrix} \Delta i_{yükDi} \\ i_{yükQi} \end{bmatrix} + B_{1yüki} \begin{bmatrix} \Delta v_{bDi} \\ \Delta v_{bQi} \end{bmatrix} + B_{2yüki} \left[\Delta\omega\right] \tag{4.109}$$

Denklem 4.109'da;

$$A_{yüki} = \begin{bmatrix} \frac{-R_{yüki}}{L_{yüki}} & \omega_o \\ -\omega_o & \frac{-R_{yüki}}{L_{yüki}} \end{bmatrix},\ B_{1yüki} = \begin{bmatrix} \frac{1}{L_{yüki}} & 0 \\ 0 & \frac{1}{L_{yüki}} \end{bmatrix},\ B_{2yüki} = \begin{bmatrix} I_{yükQi} \\ -I_{yükDi} \end{bmatrix}$$

Mikro şebekedeki tüm yükler dikkate alındığında elde edilecek küçük sinyal durum uzay modeli denklem 4.110'da verilmiştir.

$$\begin{bmatrix} \Delta\dot{i}_{yükD} \\ \Delta\dot{i}_{yükQ} \end{bmatrix} = A_{yük} \begin{bmatrix} \Delta i_{yükD} \\ i_{yükQ} \end{bmatrix} + B_{1yük} \begin{bmatrix} \Delta v_{bD} \\ \Delta v_{bQ} \end{bmatrix} + B_{2yük} \left[\Delta\omega\right] \tag{4.110}$$

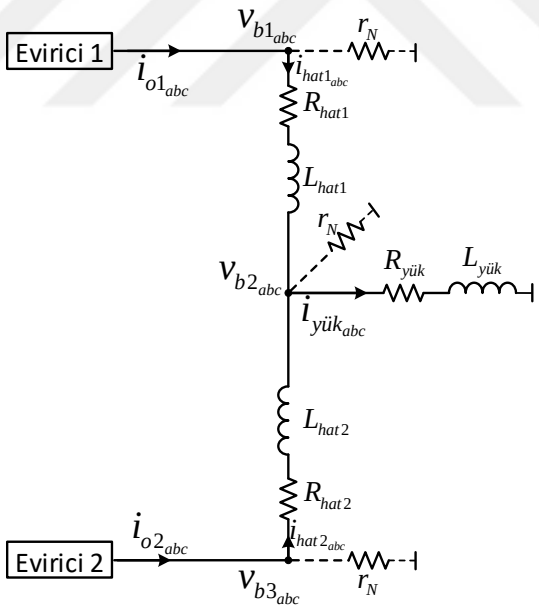
Denklem 4.110'da;

$$A_{YÜK}=\begin{bmatrix} A_{yük1} & 0_{2\times2} & \cdots & 0_{2\times2} \\ 0_{2\times2} & A_{yük2} & \cdots & 0_{2\times2} \\ \vdots & \vdots & \ddots & 0_{2\times2} \\ 0_{2\times2} & 0_{2\times2} & 0_{2\times2} & A_{yükp} \end{bmatrix}_{2px2p} , B_{1YÜK}=\begin{bmatrix} B_{1yük1} & B_{1yük2} & \cdots & B_{1yükp} \end{bmatrix}^T_{2p\times2m}$$

$$B_{2YÜK}=\begin{bmatrix} B_{2yük1} & B_{2yük2} & \cdots & B_{2yükp} \end{bmatrix}^T_{2p\times1}$$

4.5. Mikro Şebekenin Tam Küçük Sinyal Modeli

Mikro şebekede bara gerilimleri küçük sinyal modelin girişleridir. Bu sebeple bara gerilimleri yük her ne değerde olursa olsun doğru bir şekilde bilinmelidir. Şekil 4.8'de gösterildiği gibi küçük sinyal modelinin girişleri olan bara gerilimleri yüksek değerli bir sanal direnç r_N kullanılarak elde edilebilir. Sanal direnç r_N değeri yüksek olduğu için küçük siyal analizinde etkisi küçük olacaktır. Sanal direnç kullanılarak elde edilen bara geriliminin diferansiyel denklemleri denklem 4.111 ve 4.112'de verilmiştir.



Şekil 4.8 : Mikro şebeke sisteminde bara gerilimlerinin sanal direnç ile elde edilmesi.

$$v_{bDi}=r_N(i_{oDi}-i_{yükDi}-i_{hatDi,j}) \tag{4.111}$$

$$v_{bQi}=r_N\left(i_{oQi}-i_{yükQi}-i_{hatQi,j}\right) \tag{4.112}$$

Yukarıda verilen denklemler belirli bir çalışma noktasında doğrusallaştırılırsa aşağıda verilen denklem 4.113 ve 4.114 elde edilir.

$$\Delta v_{bDi} = r_N \left(\Delta i_{oDi} - \Delta i_{yükDi} - \Delta i_{hatDi,j} \right) \tag{4.113}$$

$$\Delta v_{bQi} = r_N \left(\Delta i_{oQi} - \Delta i_{yükQi} - \Delta i_{hatQi,j} \right) \tag{4.114}$$

Şekil 4.8'de verilen elektriksel şebeke ve yük bağlantısına göre bara gerilimlerinin durum uzay denklemleri aşağıdaki gibi elde edilir.

$$\Delta v_{bD1} = r_N \left(\Delta i_{oD1} - \Delta i_{hatD1} \right) \tag{4.115}$$

$$\Delta v_{bQ1} = r_N \left(\Delta i_{oQ1} - \Delta i_{hatQ1} \right) \tag{4.116}$$

$$\Delta v_{bD2} = r_N \left(\Delta i_{hatD1} + \Delta i_{hatD2} - \Delta i_{yükD} \right) \tag{4.117}$$

$$\Delta v_{bQ2} = r_N \left(\Delta i_{hatQ2} - \Delta i_{hatQ2} - \Delta i_{yükQ} \right) \tag{4.118}$$

$$\Delta v_{bD3} = r_N \left(\Delta i_{oD2} - \Delta i_{hatD2} \right) \tag{4.119}$$

$$\Delta v_{bQ3} = r_N \left(\Delta i_{oQ2} - \Delta i_{hatQ2} \right) \tag{4.120}$$

Yukarıda verilen denklemler matris formunda düzenlenirse aşağıda verilen denklem 4.121 elde edilir.

$$\begin{bmatrix} \Delta v_{bD1} \\ \Delta v_{bQ2} \\ \Delta v_{bD2} \\ \Delta v_{bQ2} \\ \Delta v_{bD3} \\ \Delta v_{bQ3} \end{bmatrix} = R_N \left(M_{INV} \begin{bmatrix} \Delta i_{oD1} \\ \Delta i_{oQ1} \\ \Delta i_{oD2} \\ \Delta i_{oQ2} \end{bmatrix} + M_{YÜK} \begin{bmatrix} \Delta i_{yükD} \\ \Delta i_{yükQ} \end{bmatrix} + M_{NET} \begin{bmatrix} \Delta i_{hatD1} \\ \Delta i_{hatQ1} \\ \Delta i_{hatD2} \\ \Delta i_{hatQ2} \end{bmatrix} \right) \tag{4.121}$$

Denklem 4.121'de;

$$R_N = \begin{bmatrix} r_N & 0 & 0 & 0 & 0 & 0 \\ 0 & r_N & 0 & 0 & 0 & 0 \\ 0 & 0 & r_N & 0 & 0 & 0 \\ 0 & 0 & 0 & r_N & 0 & 0 \\ 0 & 0 & 0 & 0 & r_N & 0 \\ 0 & 0 & 0 & 0 & 0 & r_N \end{bmatrix} \qquad M_{INV} = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}$$

$$M_{NET} = \begin{bmatrix} -1 & 0 & 0 & 0 \\ 0 & -1 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & -1 \end{bmatrix} \qquad M_{YÜK} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ -1 & 0 \\ 0 & -1 \\ 0 & 0 \\ 0 & 0 \end{bmatrix}$$

Denklem 4.97'de elde edilen $[\Delta i_{oDQ}]$ matrisi denklem 4.121'de yerine konulduğunda bara gerilimleri Δv_{bDQ} eviricilere ait durumlara $[\Delta x_{INV}]$ bağlı olarak elde edilir. Elde edilen bara gerilimleri matrisi denklem 4.96'da yerine konulursa tüm eviricilere ait küçük sinyal modeli aşağıda verilen denklem 4.122'deki gibi elde edilir.

$$\begin{aligned} [\Delta \dot{x}_{INV}] = &(A_{INV} + B_{INV} R_N M_{INV} C_{INVc})[\Delta x_{INV}] \\ &+ (B_{INV} R_N M_{NET})[\Delta i_{hatDQ}] \\ &+ (B_{INV} R_N M_{YÜK})[\Delta i_{yükDQ}] \end{aligned} \tag{4.122}$$

Denklem 4.121 ve 4.97 ifadeleri denklem 4.101'de yerine konulursa elektriksel şebekeye ait küçük sinyal modelinin eviricilerin durum değişkenleri Δx_{INV}, elektriksel şebeke durum değişkenleri Δi_{hat} ve yüke ait durum değişkenlerine $\Delta i_{yük}$ göre ifadesi denklem 5.123'teki gibi elde edilir.

$$\begin{aligned} [\Delta \dot{i}_{hatDQ}] = &(B_{1NET} R_N M_{INV} C_{INVc} + B_{2NET} C_{INVw})[\Delta x_{INV}] \\ &+ (A_{NET} + B_{1NET} R_{NET} M_{NET})[\Delta i_{hatDQ}] \\ &+ (B_{1NET} R_N M_{YÜK})[\Delta i_{yükDQ}] \end{aligned} \tag{4.123}$$

Benzer şekilde denklem 4.121 ve 4.97 ifadeleri denklem 4.110'da yerine konulursa yüklere ait küçük sinyal modeli aşağıda verilen denklem 4.124 şeklinde elde edilir.

$$\begin{aligned}\left[\Delta \dot{i}_{yükDQ}\right] &= \left(B_{1YÜK} R_N M_{INV} C_{INVc} + B_{2YÜK} C_{INV\omega}\right)\left[\Delta x_{INV}\right] \\ &+ \left(B_{1YÜK} R_N M_{NET}\right)\left[\Delta i_{hatDQ}\right] \\ &+ \left(A_{YÜK} + B_{1YÜK} R_N M_{YÜK}\right)\left[\Delta i_{yükDQ}\right]\end{aligned} \tag{4.124}$$

Yukarıda elde edilen denklem 4.122-4.124 ifadeleri bir araya getirilerek tüm sistemi ifade eden tek bir sistem matrisi A_{MG} denklem 4.125'teki gibi elde edilir. Bu tezde A_{MG} matrisinin özdeğerlerini hesaplamak için Matlab eig() komutu kullanılmıştır.

$$\left[\Delta \dot{x}_{MG}\right] = A_{MG}\left[\Delta x_{MG}\right] \tag{4.125}$$

Denklem 4.125'te sistem matrisi A_{MG};

$$\left[\Delta x_{MG}\right] = \begin{bmatrix}\Delta x_{INV} & \Delta i_{hatDQ} & \Delta i_{yükDQ}\end{bmatrix}^T$$

$$A_{MG} = \begin{bmatrix} A_{INV} + B_{INV} R_N M_{INV} C_{INVc} & B_{INV} R_N M_{NET} & B_{INV} R_N M_{YÜK} \\ B_{1NET} R_N M_{INV} C_{INVc} + B_{2NET} C_{INVw} & A_{NET} + B_{1NET} R_{NET} M_{NET} & B_{1NET} R_N M_{YÜK} \\ B_{1YÜK} R_N M_{INV} C_{INVc} + B_{2YÜK} C_{INV\omega} & B_{1YÜK} R_N M_{NET} & A_{YÜK} + B_{1YÜK} R_N M_{YÜK} \end{bmatrix}$$

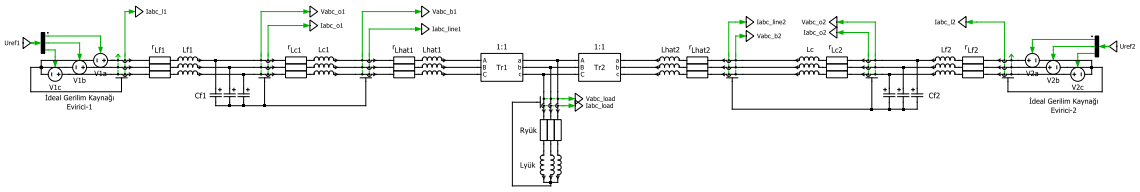
BÖLÜM 5. KÜÇÜK SİNYAL KARARLILIK ANALİZİ VE SİMÜLASYON SONUÇLARI

Bu bölümde Şekil 4.7'de verilen mikro şebeke sisteminin kararlılık analizi sonuçları ve farklı yüklenme durumlarında sistemin dinamik ve kalıcı hal cevapları verilmiştir. Sistem parametrelerinin sistemi kararsızlığa götürmeyecek şekilde seçilebilmesi için küçük sinyal kararlılık analizinden faydalanılmıştır. Şekil 4.7'de verilen sistemin belirli bir çalışma noktasında doğrusallaştırılması ile elde edilen küçük sinyal modeli üzerinden hesaplanan sistem matrisinin A_{MG} özdeğerleri sistemin kararlılığı hakkında bilgi verir. Bu sebeple öncelikle ele alınan mikro şebekeye ait sistem matrisi elde edilmiş sonrasında droop denetim katsayılarının değişiminin sistemin kararlılığı üzerindeki etkisi irdelenmiştir.

5.1. Mikro Şebekeye Ait Özdeğerlerin Elde Edilmesi ve Kararlılık Analizi

Denklem 4.125'te verilen sistem matrisinin elde edilebilmesi için Bölüm 4'de verilen küçük sinyal kararlılık analizine ait denklemler her bir evirici için Matlab ortamında oluşturulmuş ve eig() komutu kullanılarak A_{MG} matrisine ait özdeğerler elde edilmiştir. Bölüm 4'te belirtildiği gibi bir eviriciye ait toplam 13 adet durum değişkeni ($\Delta\delta_i$, ΔP_i, ΔQ_i, $\Delta\varphi_{dqi}$, $\Delta\gamma_{dqi}$, Δi_{idqi}, Δv_{odqi}, Δi_{odqi}) mevcuttur. Bununla birlikte denklem 4.125'te görüldüğü gibi hat ve yük akımları da durum değişkeni olarak ele alındığından bu çalışmada ele alınan mikro şebekede topolojisinde toplam 32 adet durum değişkeni bulunmaktadır. Dolayısıyla elde edilen sistem matrisi $32x32$ boyutunda olur ve 32 adet özdeğer elde edilir.

Sistem matrisi elde edilirken gerekli çalışma noktası akım ve gerilim değerleri ($\delta_o, \omega_o, I_{id}, I_{iq}, V_{od}, V_{oq}, V_{bD}, V_{bD}, I_{od}, I_{oq}, I_{hatD}, I_{hatQ}, I_{yükD}, I_{yükQ}$) Plecs simülasyonu üzerinden elde edilmiştir. Sistemin Plecs simülasyonu ekran görüntüsü Şekil 5.1'de verilmiştir.



Şekil 5.1 : Mikro şebekeye ait Plecs simülasyonu görüntüsü.

Tablo 5.1'de ele alınan mikro şebekeye ait parametreler verilmiştir. Aktif ve reaktif güç droop katsayıları m_p ve n_q her iki evirici için eşit değerde şeçilerek eviricilerin eşit güç paylaşması amaçlanmıştır.

Tablo 5.1 : Sisteme ait parametre değerleri.

Filtre parametreleri		*Hat ve yük parametreleri*		*Denetimci parametreleri*	
Parametre	*Değer*	*Parametre*	*Değer*	*Parametre*	*Değer*
L_f	$97\ \mu H$	R_{hat1}	$1\ m\Omega$	K_{pV}	0.0195
r_f	$1.3\ m\Omega$	L_{hat1}	$1\ \mu H$	K_{iV}	00195
C_f	$150\ \mu F$	R_{hat2}	$1\ m\Omega$	K_{pC}	0.485
L_c	$295\ \mu H$	L_{hat2}	$1\ \mu H$	K_{iC}	0.65
r_c	$0.9\ m\Omega$	$R_{yük1}$	$25.27\ m\Omega$	$m_{p(1,2)}$	40×10^{-6}
ω_c	$2\pi 50\ rad/s$	$L_{yük1}$	$444.78\ \mu H$	$n_{q(1,2)}$	120×10^{-6}
		r_N	$1000\ \Omega$	F	1

Tablo 5.1'de verilen parametreler ile koşturulan simülasyon sonucunda $m_p = 40 \times 10^{-6}$ ve $m_p = 120 \times 10^{-6}$ için sürekli halde mikro şebekenin çalışma noktasındaki akım, gerilim ve açısal hız değerleri Tablo 5.2'de verilmiştir.

Tablo 5.2 : $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için sistemin çalışma noktasındaki akım, gerilim ve açısal hız değerleri.

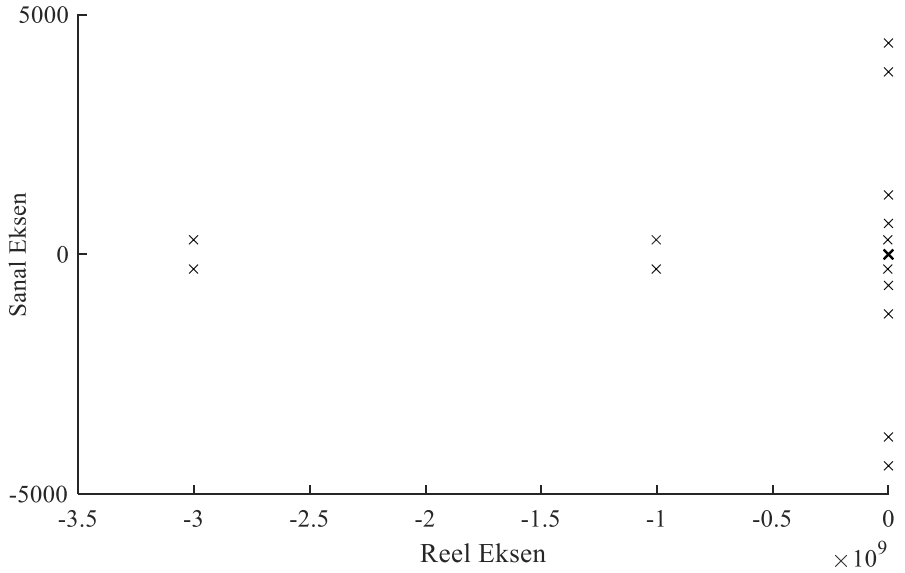
Parametre	Değer	Parametre	Değer
$v^*_{odq(i=1,2)}$	$[230\sqrt{2} \times 1.1 \quad 0]$	ω_n	$[\,2\pi \times 50 \quad 2\pi \times 50]$
δ_o	[0 0]	ω_o	$[\,2\pi \times 48.8 \quad 2\pi \times 48.8]$
I_{id}	[547.16 547.16]	I_{iq}	$[\,-370.86 \quad -370.86\,]$
V_{od}	[418.6 418.6]	V_{oq}	[0 0]
I_{od}	[547.17 547.17]	I_{oq}	$[\,-390 \quad -390\,]$
V_{bD}	[383.02 382.35 383.02]	V_{bQ}	$[\,-48.88 \quad -48.65 \quad -48.88\,]$
I_{hatD}	[547.17 547.17]	I_{hatQ}	$[\,-390 \quad -390\,]$
$I_{yükD}$	[1094.3]	$I_{yükQ}$	$[-780]$

Tablo 5.1 ve Tablo 5.2'de verilen parametler kullanılarak elde edilen sistem matrisi A_{MG}'nin özdeğerleri Tablo 5.3'te verilmiştir.

Tablo 5.3 : $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için A_{MG} matrisinin özdeğerleri

Özdeğerler:	Reel(λ)+Sanal(λ)
$\lambda_{1,2}$	-3002629907.80347 ± 304.997438788414i
$\lambda_{3,4}$	-3009362.90727935 ± 304.997438315787i
$\lambda_{5,6}$	-1003390827.14033 ± 304.997438758612i
$\lambda_{7,8}$	-2730.09710722858 ± 1240.58948213959i
$\lambda_{9,10}$	-2669.84470847834 ± 646.939886224755i
$\lambda_{11,12}$	-2505.87154544632 ± 4409.40481669509i
$\lambda_{13,14}$	-2500.28813548563 ± 3807.43339616673i
$\lambda_{15,16}$	-312.407388407947 ± 5.69671836703761i
$\lambda_{17,18}$	-311.566907314298 ± 7.72454038443166i
$\lambda_{19,20}$	-46.7291420953274 ± 16.3183397910757i
λ_{21}	-25.7332363363461 + 0.00000000000000i
$\lambda_{22,23}$	-1.15675990701407 ± 18.3833177522087i
$\lambda_{24,25}$	-1.10488036806567 ± 0.509122845504896i
$\lambda_{26,27}$	-1.43712144320805 ± 0.713115739576454i
$\lambda_{28,29}$	-0.904308600456352 ± 0.322201933958895i
$\lambda_{30,31}$	-0.793231063482105 ± 0.221341665452850i
λ_{32}	0.0+ 0.0i

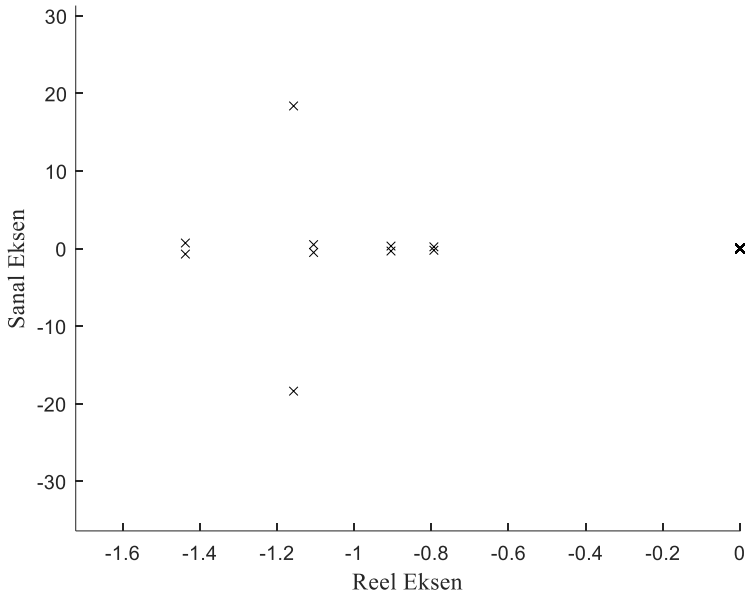
Tablo 5.3'te verilen özdeğerlerin reel ve sanal eksen üzerinde gösterimi Şekil 5.2'de verilmiştir.



Şekil 5.2 : Tablo 5.3'deki özdeğerlerin reel ve sanal eksen üzerinde gösterimi.

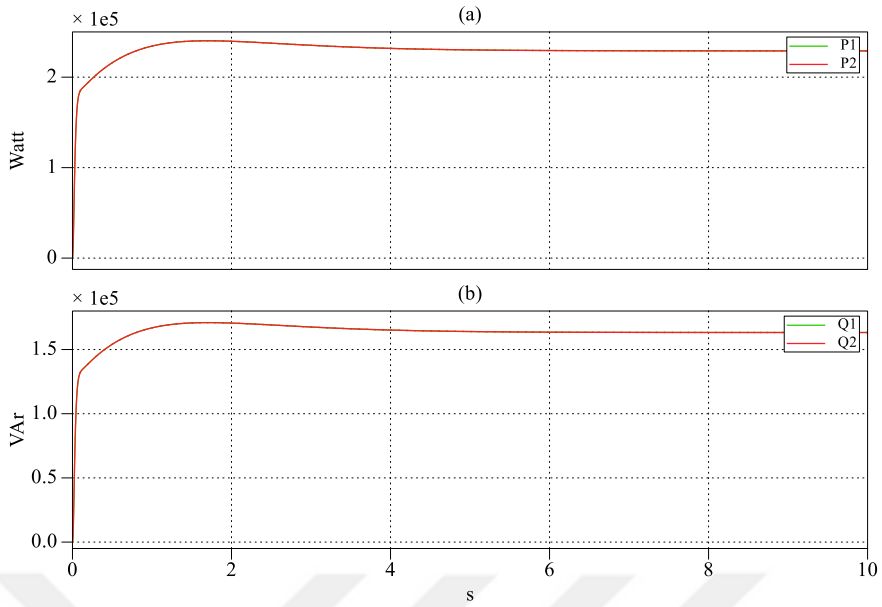
Sistemin ifade eden özdeğerlerin sağ yarı düzleme en yakın oldukları noktaları kolaylıkla görebilmek için Şekil 5.2'nin yakınlaştırılmış görüntüsü Şekil 5.3'te verilmiştir. Elde

edilen A_{MG} matrisinin özeğerleri incelendiğinde hiçbir özdeğerin reel eksende sağ yarı düzleme geçmediği görülmektedir. Dolayısıyla bu çalışma noktasında mikro şebeke kararlıdır.

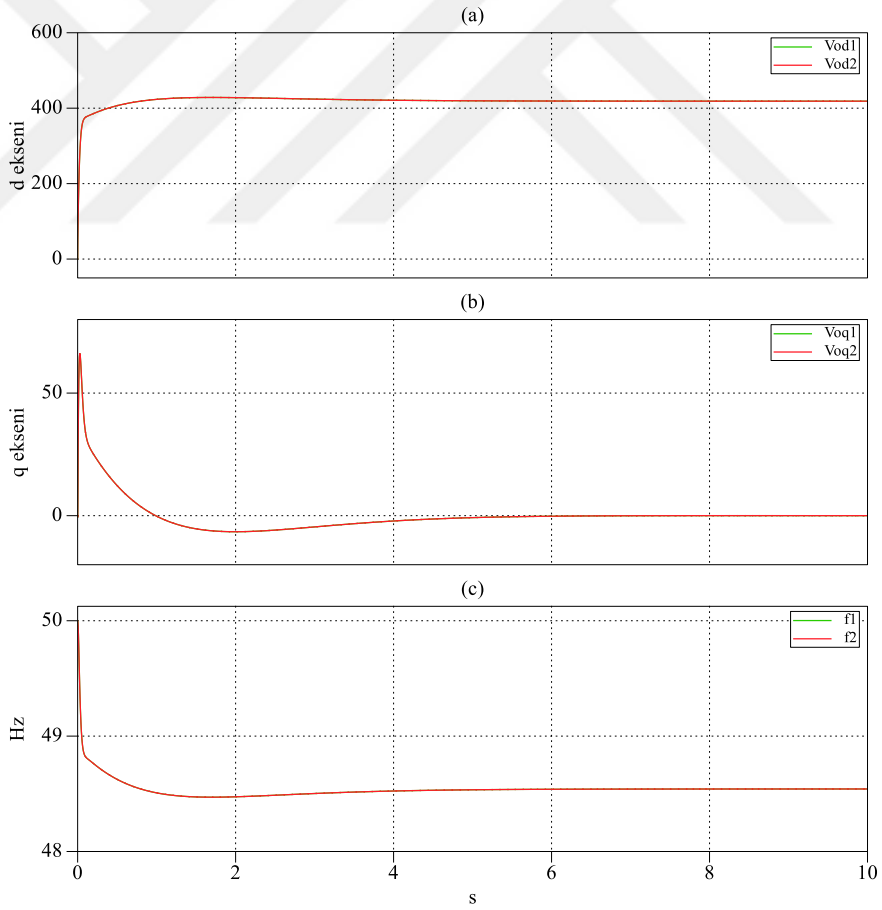


Şekil 5.3 : Şekil 5.2'nin sağ yarı düzleme yakın özdeğerlerini görebilmek için yakınlaştırılmış görüntüsü.

Şekil 5.4'te aktif ve reaktif güç katsayıları $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için mikro şebekede bulunan iki eviricinin iletim hattı üzerinden yüke aktardığı aktif ve reaktif gücün zamana bağlı değişimi gösterilmiştir. Şekil 5.4'te her iki evirici için droop kaysayıları aynı olduğundan aktif ve reaktif güçlerin eşit şekilde paylaşıldığı ve mikro şebekenin kararlı bir şekilde çalıştığı görülmektedir. Şekil 5.5'te eviricilerin dq eksenlerinde çıkış gerilimleri ve frekanslarının zamana bağlı olarak değişimleri gösterilmiştir. Uygulanan droop denetiminde $v_{od}^{*} = 230\sqrt{2} \times 1.1$, $v_{oq}^{*} = 0$ ve $\omega_n = 2\pi 50$ olarak belirlenmiştir. d ekseni referans gerilimi, kuplaj endüktansı ve iletim hattı üzerindeki gerilim düşümleri dikkate alındığında yüke aktarılan gerilimin standartları sağlayacak seviyede kalmasını sağlamak için %10 artırılmıştır. Şekil 5.5'te görüldüğü gibi, mikro şebekedeki her iki eviriviye ait dq eksenlerindeki gerilim ve frekans değişimleri, eviriciler eşit yük paylaşımı yaptıklarından dolayı üst üste binmiştir.

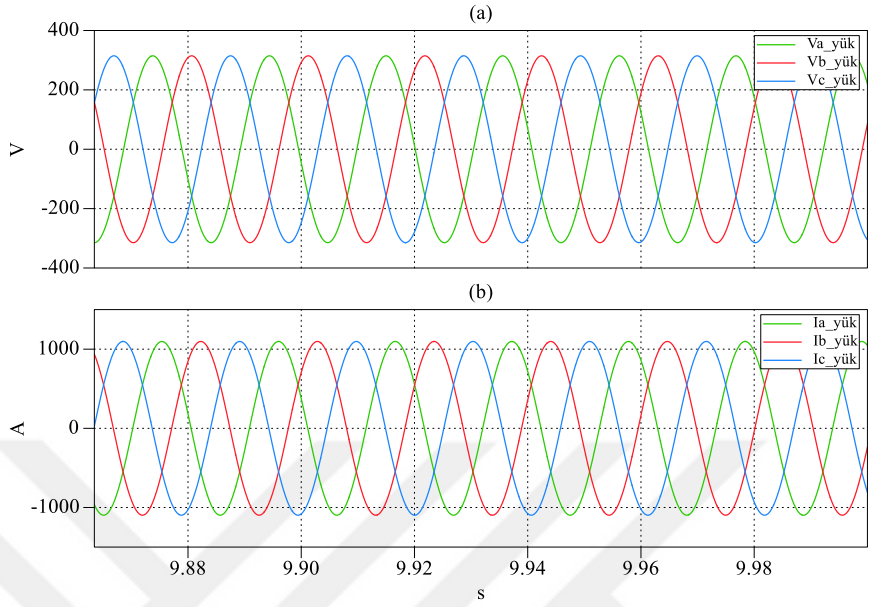


Şekil 5.4 : $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için a) aktif güç paylaşımı ve b) reaktif güç paylaşımı.



Şekil 5.5 : $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için her iki eviriciye ait a) d eksenlerindeki gerilimlerin, b) q eksenlerindeki gerilimlerin ve c) eviricilere ait frekanların zamana göre değişimi.

Şekil 5.6'da $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için her iki eviriciye ait yük gerilimi ve akımının abc eksenlerinde zamana göre değişimi verilmiştir.

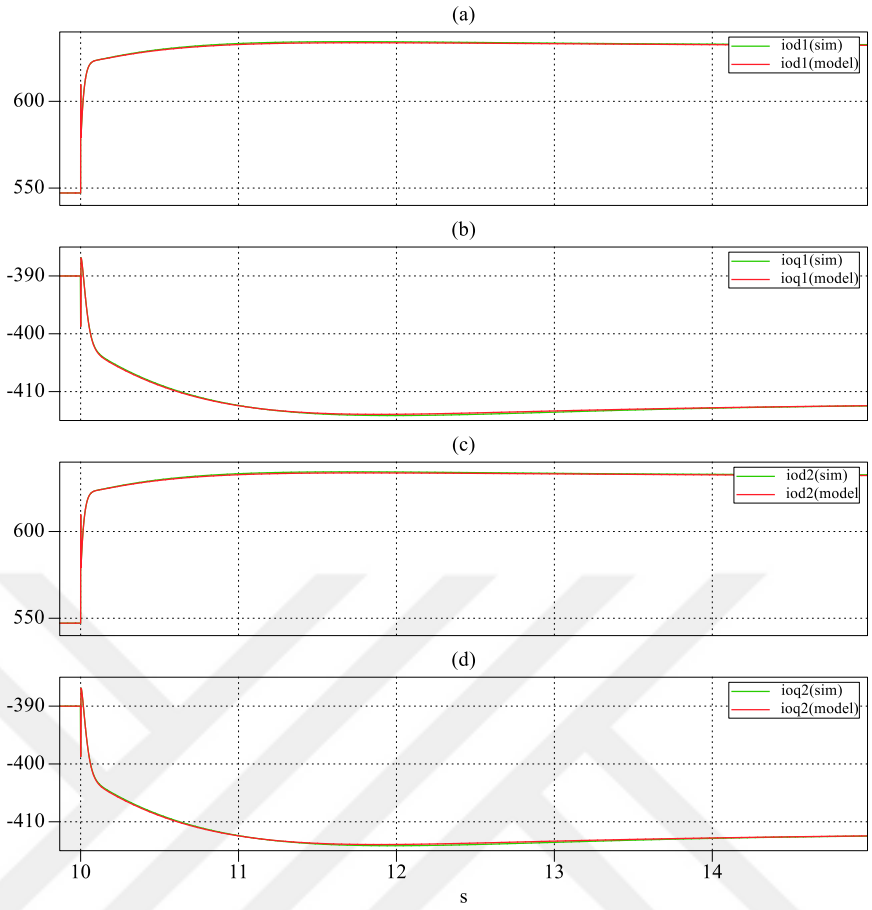


Şekil 5.6 : $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ için her iki eviriciye ait sürekli haldeki abc eksenlerinde a) yük geriliminin ve b) yük akımının zamana göre değişimi.

5.2. Mikro Şebekede Yük Değişimleri Meydana Gelmesi Durumunda Küçük Sinyal Kararlılık Analizininden Elde Edilen Cevap

Denklem 4.96 ve denklem 4.97'de verilen mikro şebekedeki eviricilere ait durum uzay modelinde bara gerilimleri (Δv_{bDQ1}, Δv_{bDQ2}, Δv_{bDQ3}) sistemin girişleri ve evirici çıkış akımları ($\Delta i_{odq1}, \Delta i_{odq2}$) sistemin çıkışlarıdır. Dolayısıyla gerçek zamanlı simülasyon üzerinden sisteme giriş verilip elde edilen cevap küçük sinyal modeli cevabı ile karşılaştırılabilir. Mikro şebeke sürekli halde belirli bir çalışma noktasında enerji akışını sağlarken sistemde yük değişimleri meydana geldiğinde bara gerilimlerindeki değişim giriş olarak alındığında, oluşturulan küçük sinyal modelinin cevabı evirici çıkış akımlarındaki değişime karşılık gelecektir.

Tablo 5.2'de verilen değerler mikro şebekenin başlangıç koşulları olarak ele alınıp $t = 10s$'de mikro şebekede bulunan yüke paralel olarak $R = 2\Omega$ değerinde bir yük bağlandığında elde edilen gerçek zamanlı sistem ve küçük sinyal modeli cevapları Şekil 5.7'de verilmiştir.



Şekil 5.7 : $t = 10s$'de $R = 2\Omega$ paralel yüklenme durumunda a) $i = 1$. eviricinin d ekseninde çıkış akımı, b) $i = 1$. eviricinin q ekseninde çıkış akımı, c) $i = 2$. eviricinin d ekseninde çıkış akımı ve d) $i = 2$. eviricinin q ekseninin çıkış akımı simülasyon ve küçük sinyal modeli cevapları.

Şekil 5.7'de görüldüğü gibi gerçek zamanlı simülasyon (yeşil) ve küçük sinyal modelinin yük değişimine karşı göstermiş olduğu dinamik ve sürekli hal cevabı (kırmızı) üst üste binmektedir. Dolayısıyla mikro şebeke sistemi ve elde edilen küçük sinyal modeli birbirini doğru bir şekilde tutmaktadır.

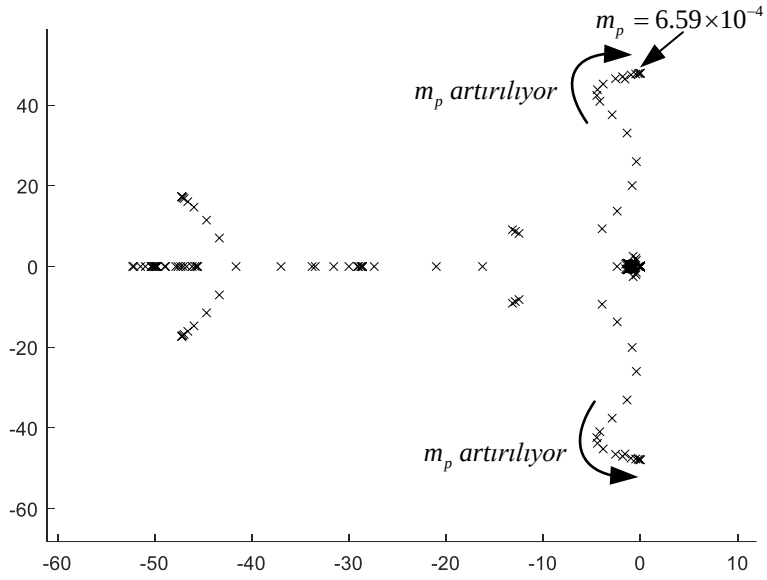
5.3. Droop Katsayılarının Kararlılığa Etkisi

Tablo 5.1'de verilen parametreler kullanılarak mikro şebekenin kararlı çalışmasını sağlayacak aktif ve reaktif güç droop katsayılarının sınırları küçük sinyal kararlılık analizi ile belirlenebilir.

5.3.1. Aktif güç droop katsayısının kararlılığa etkisi

Reaktif güç droop katsayısı n_q sabit tutulup aktif güç droop katsayısı m_p belirli bir aralıkta değiştirilerek her bir çalışma noktası için elde edilen özdeğerlerin kök yer eğrisindeki hareketi elde edilebilir. Özdeğerlerin sağ yarı düzleme geçiş yaptığı nokta sistemin kararsız bölgeye geçiş yaptığı noktadır ve aktif güç droop katsayısı için sınır değer olur. Uygulamada bu sınır değere yaklaşmayacak şekilde uygun denetimci katsayıları seçilmelidir.

Şekil 5.8'de $n_q = 120 \times 10^{-6}$ ve $0.4 \times 10^{-6} < m_p < 6.6 \times 10^{-4}$ aralığında seçildiğinde özdeğerlerin kök yer eğrisi verilmiştir.



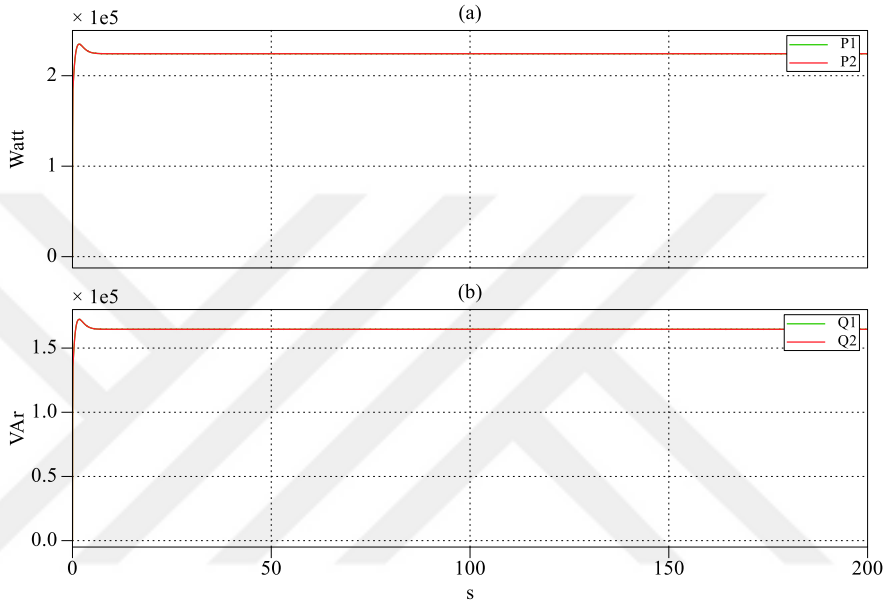
Şekil 5.8 : Reaktif güç droop katsayısı $n_q = 120 \times 10^{-6}$ ve aktif güç droop katsayısı $0.4 \times 10^{-6} < m_p < 6.6 \times 10^{-4}$ aralığında seçildiğinde elde edilen özdeğerlerin kök yer eğrisi.

Şekil 5.8'de görüldüğü gibi m_p arttırıldıkça özdeğerler sağ yarı düzleme doğru hareket ediyor. $m_p = 6.59 \times 10^{-4}$ iken mikro şebekeye ait özdeğerler reel eksen üzerinde olurken, $m_p = 6.6 \times 10^{-4}$ seçildiğinde özdeğerler sağ yarı düzleme giriş yaptığından mikro şebeke kararsız olur.

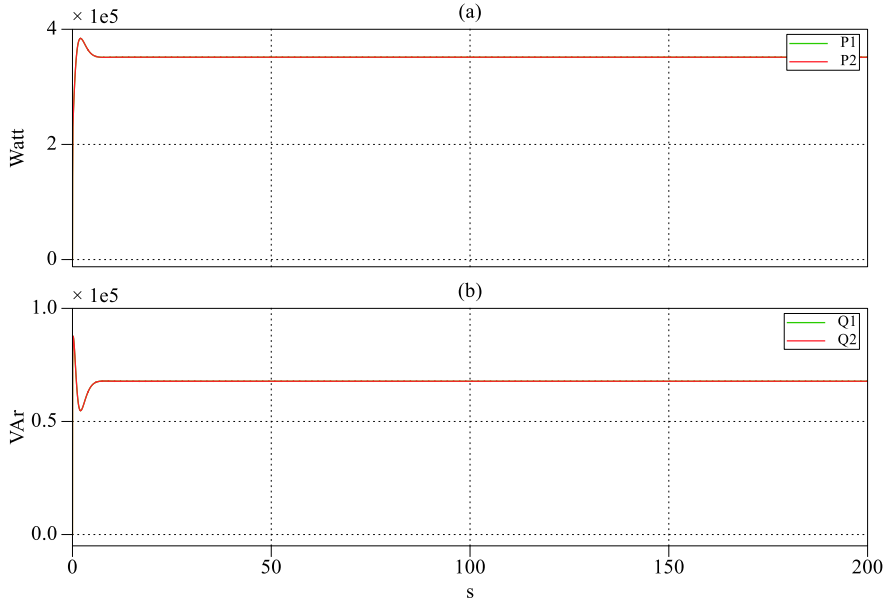
Küçük sinyal kararlılık analizi sonuçlarının gerçek zamanlı simülasyon sonuçları ile tutarlı olduğunu göstermek amacıyla Şekil 5.8'de verilen kök yer eğrisi ile simülasyon sonuçları dört farklı aktif güç droop katsayısı için karşılaştırılmıştır. Bunun için $n_q =$

120×10^{-6} sabit tutulup, $m_p = 0.4 \times 10^{-6}$(kararlı), $m_p = 6.59 \times 10^{-4}$(kararlı), $m_p = 6.6 \times 10^{-4}$(kararsız) ve $m_p = 6.65 \times 10^{-4}$(kararsız) olmak üzere dört farklı değer ile sonuçlar verilmiştir.

Şekil 5.9'da $m_p = 0.4 \times 10^{-6}$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi gösterilmiştir. Şekilde görüldüğü gibi mikro şebeke simülasyon sonuçlarına göre kararlı çalışmakta ve eşit güç paylaşmaktadır.



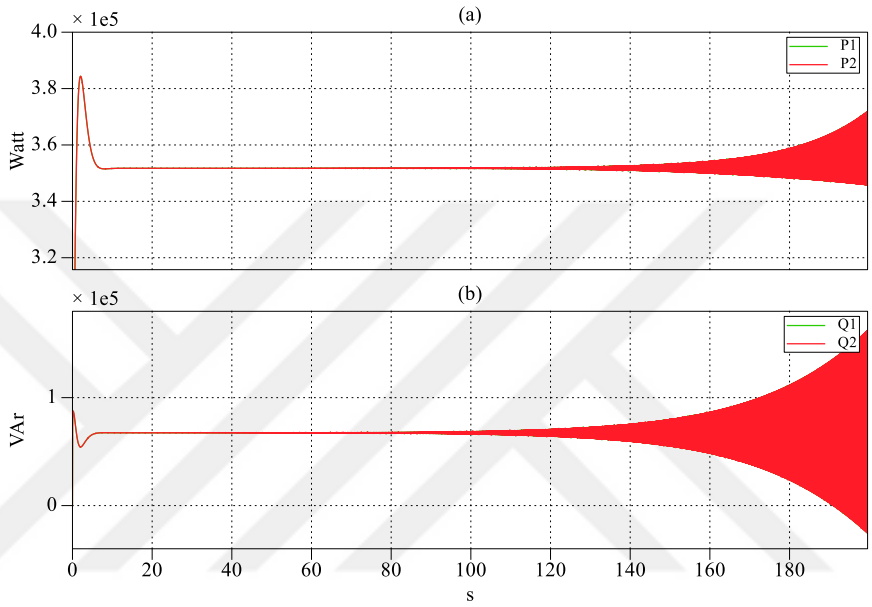
Şekil 5.9 : $m_p = 0.4 \times 10^{-6}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.



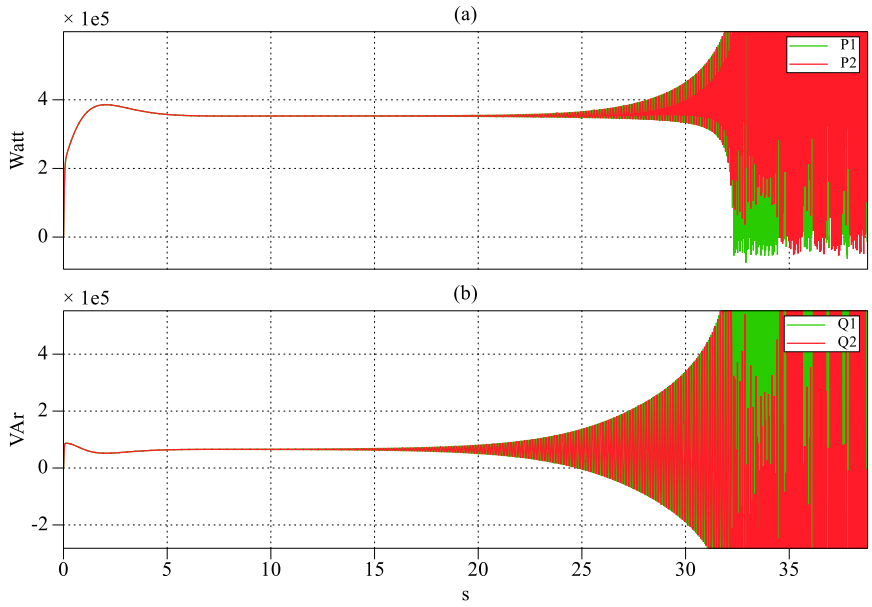
Şekil 5.10 : $m_p = 6.59 \times 10^{-4}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.

Benzer şekilde $m_p = 6.59 \times 10^{-4}$ olarak şeçildiğinde elde edilen aktif ve reaktif güçler Şekil 5.10'da verilmiştir. Simülasyon sonuçları küçük sinyal kararlılık analizi ile tutarlı bir şekilde mikro şebekenin kararlı çalıştığını göstermektedir.

$m_p = 6.6 \times 10^{-4}$ olarak seçildiğinde küçük sinyal kararlılık analizine göre mikro şebeke kararsız olur. Bu durum aşağıda verilen Şekil 5.11'de simülasyon sonuçlarında da açıkça görülmektedir.



Şekil 5.11 : $m_p = 6.6 \times 10^{-4}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.



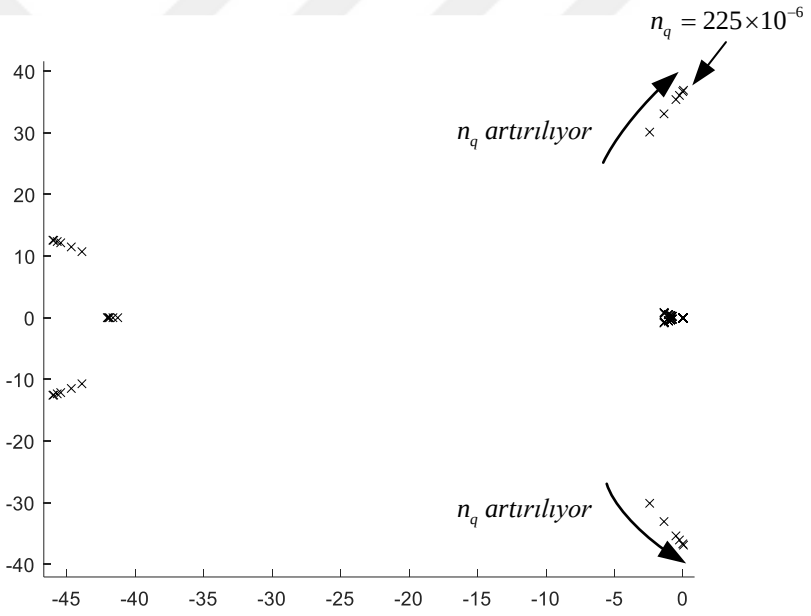
Şekil 5.12 : $m_p = 6.65 \times 10^{-4}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.

Şekil 5.12'de $m_p = 6.65 \times 10^{-4}$ için eviricilere ait aktif ve reaktif güçlerin zamana göre değişimleri verilmiştir. Sınır değerden itibaren aktif güç droop katsayısı artıtıldıkça mikro şebeke daha büyük osilasyonlar ile daha hızlı bir şekilde kararsızlığa gider.

5.3.2. Reaktif güç droop katsayısının kararlılığa etkisi

m_p sabit tutulup reaktif güç droop katsayısı n_q belirli bir aralıkta değiştirilerek elde edilen özdeğerlerin kök yer eğrisinden hareketle reaktif güç droop katsayısının kararlılık sınırları belirlenebilir.

Şekil 5.13'te $m_p = 200 \times 10^{-6}$ ve $60 \times 10^{-6} < n_q < 225 \times 10^{-6}$ aralığında seçildiğinde özdeğerlerin kök yer eğrisi verilmiştir.



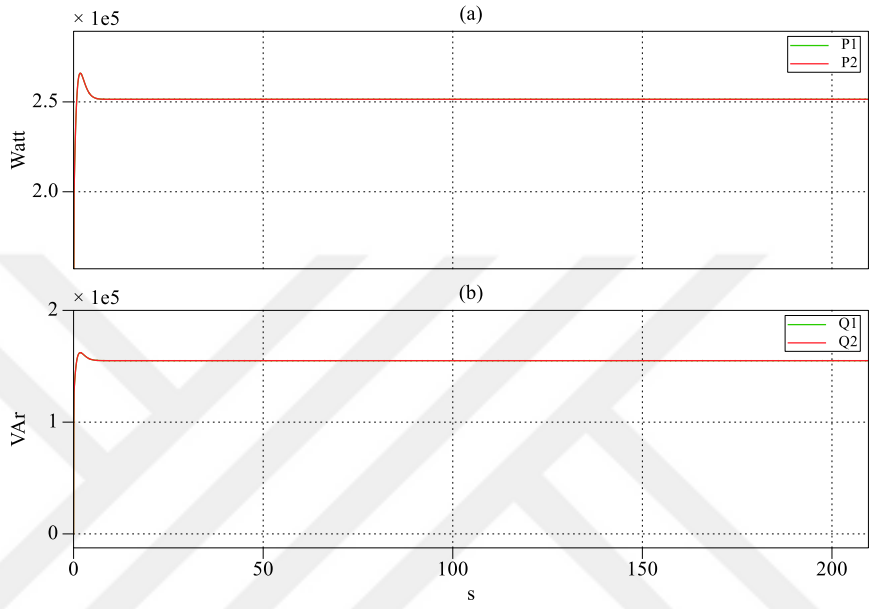
Şekil 5.13 : Aktif güç droop katsayısı $m_p = 200 \times 10^{-6}$ ve reaktif güç droop katsayısı $60 \times 10^{-6} < m_p < 225 \times 10^{-6}$ aralığında seçildiğinde elde edilen özdeğerlerin kök yer eğrisi

Şekil 5.13'te görüldüğü gibi n_q arttırıldıkça özdeğerler sağ yarı düzleme doğru hareket ediyor. $m_p = 200 \times 10^{-6}$ iken mikro şebekeye ait özdeğerler reel eksen üzerinde olurken, $m_p = 225 \times 10^{-6}$ seçildiğinde özdeğerler sağ yarı düzleme giriş yaptığından mikro şebeke kararsız olur.

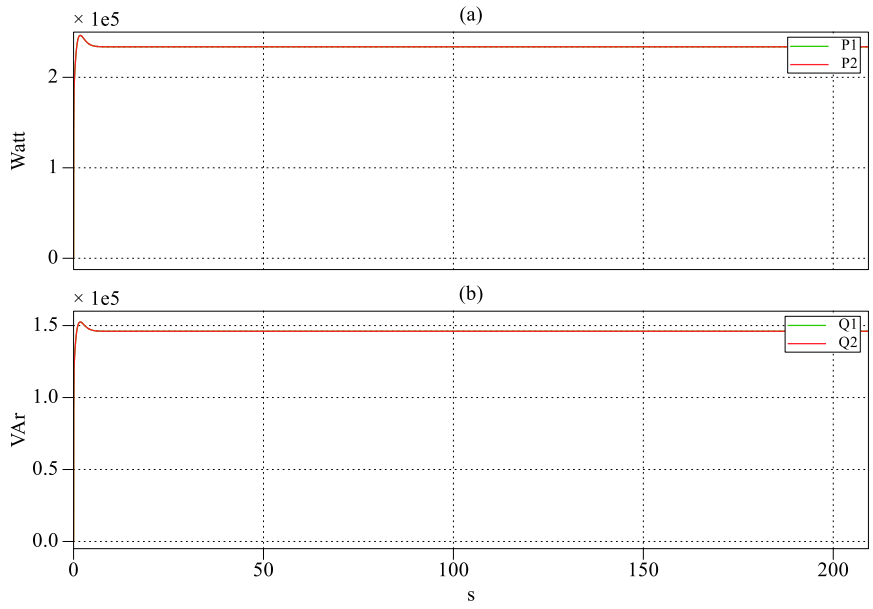
Küçük sinyal kararlılık analizi ile gerçek zamanlı simülasyon sonuçlarını karşılaştırmak için $m_p = 200 \times 10^{-6}$ sabit tutulup, $n_q = 120 \times 10^{-6}$(kararlı), $n_q = 220 \times$

10^{-6}(kararlı), $m_p = 225 \times 10^{-6}$(kararsız) ve $m_p = 230 \times 10^{-6}$(kararsız) olmak üzere dört farklı değer ile sonuçlar verilmiştir.

Şekil 5.14'de $n_q = 120 \times 10^{-6}$ ve Şekil 5.15'te $n_q = 220 \times 10^{-6}$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi gösterilmiştir. Kararlılık analizi ile tutarlı bir şekilde mikro şebeke bu çalışma noktalarında kararlıdır.

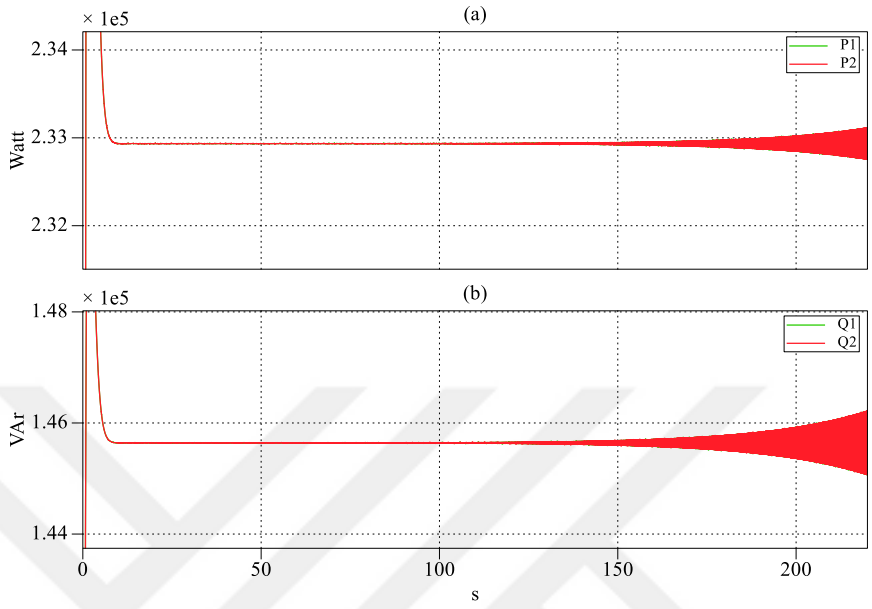


Şekil 5.14 : $n_q = 120 \times 10^{-6}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.

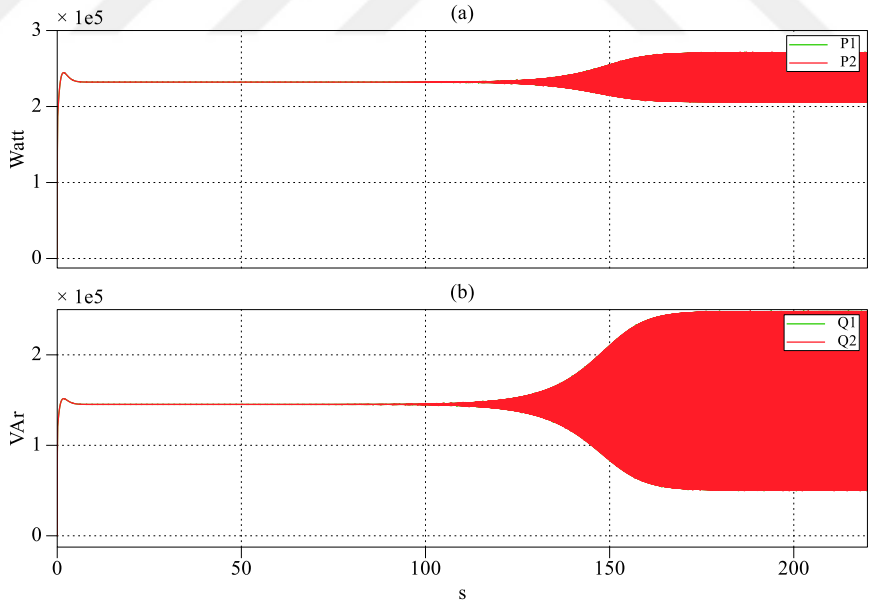


Şekil 5.15 : $n_q = 220 \times 10^{-6}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.

Şekil 5.16'da $n_q = 225 \times 10^{-6}$ ve Şekil 5.17'de $n_q = 230 \times 10^{-6}$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi gösterilmiştir. Kararlılık analizi ile tutarlı bir şekilde mikro şebeke bu çalışma noktalarında kararsızdır.



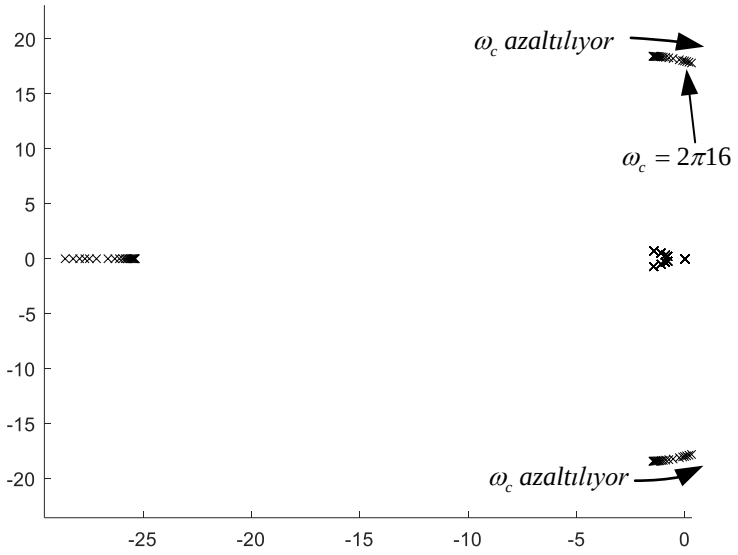
Şekil 5.16 : $n_q = 225 \times 10^{-6}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.



Şekil 5.17 : $n_q = 230 \times 10^{-6}$ için eviricilere ait a) aktif ve b) reaktif güçlerin zamana bağlı değişimi.

5.3.3. Güç denetimcisi alçak geçiren filtre kesim frekansının kararlılığa etkisi

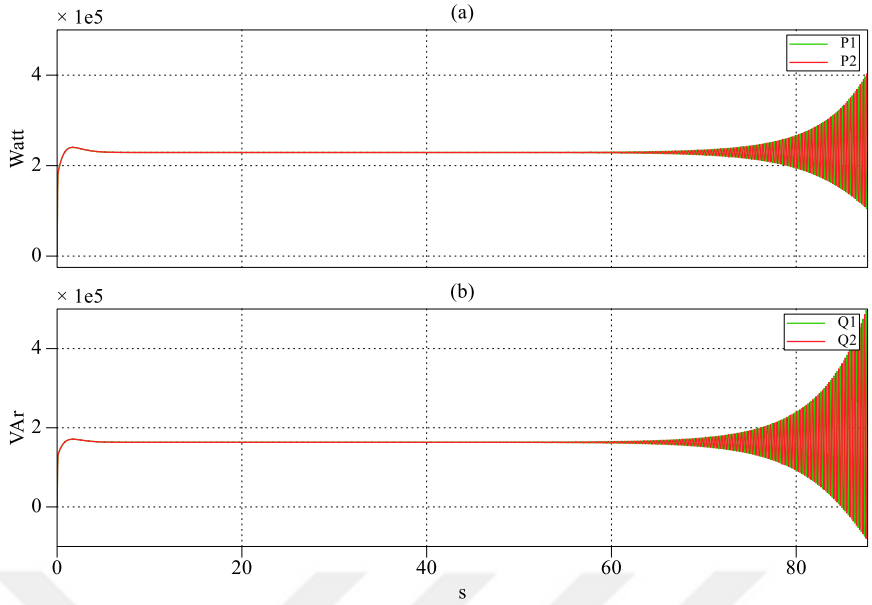
Güç denetimcisinde sistemin kararlılığı üzerinde etkisi olan bir diğer parametre alçak geçiren filtrenin kesim frekansı ω_c'dir. Tablo 5.1'de verilen parametreler ile alçak geçiren filtre kesim frekansı $2\pi \times 15 < \omega_c < 2\pi \times 100$ aralığında değiştirilerek küçük sinyal kararlılık analiziden elde edilen kök yer eğrisi Şekil 5.18'de verilmiştir.



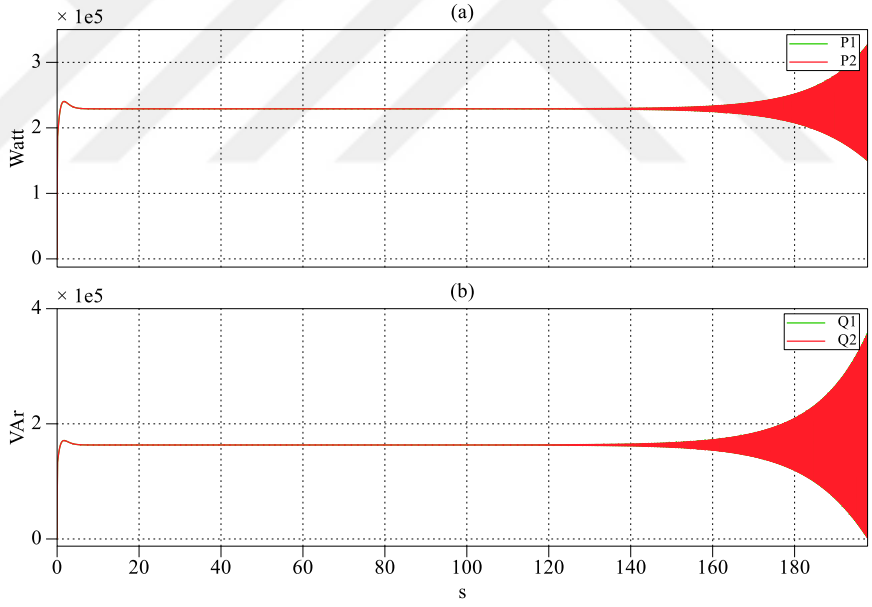
Şekil 5.18 : Alçak geçiren filtre kesim frekansı $2\pi \times 10 < \omega_c < 2\pi \times 100$ aralığında değiştirilerek küçük sinyal kararlılık analiziden elde edilen kök yer eğrisi.

Küçük sinyal kararlılık analizi ile gerçek zamanlı simülasyon sonuçlarını karşılaştırmak için $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ sabit tutulup $\omega_c = 2\pi \times 15$ (kararsız), $\omega_c = 2\pi \times 16$ (kararsız), $\omega_c = 2\pi \times 17$ (kararlı) ve $\omega_c = 2\pi \times 50$ (kararlı), olmak üzere dört farklı değer ile sonuçlar verilmiştir.

Şekil 5.19 ve Şekil 5.20'de, $\omega_c = 2\pi \times 15$ ve $\omega_c = 2\pi \times 16$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi gösterilmiştir. Küçük sinyal kararlılık analizi ile tutarlı bir şekilde mikro şebeke kararsızdır.

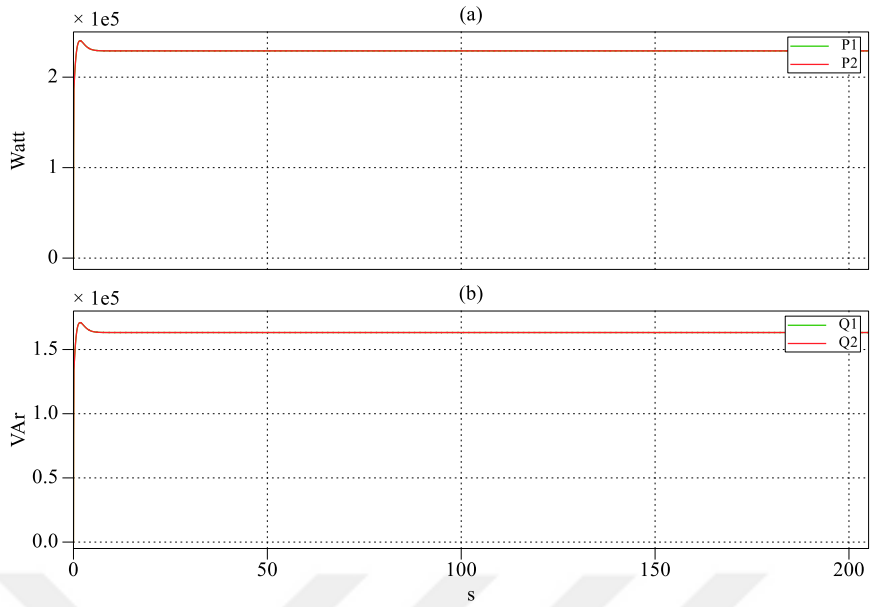


Şekil 5.19 : $\omega_c = 2\pi \times 15$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi.

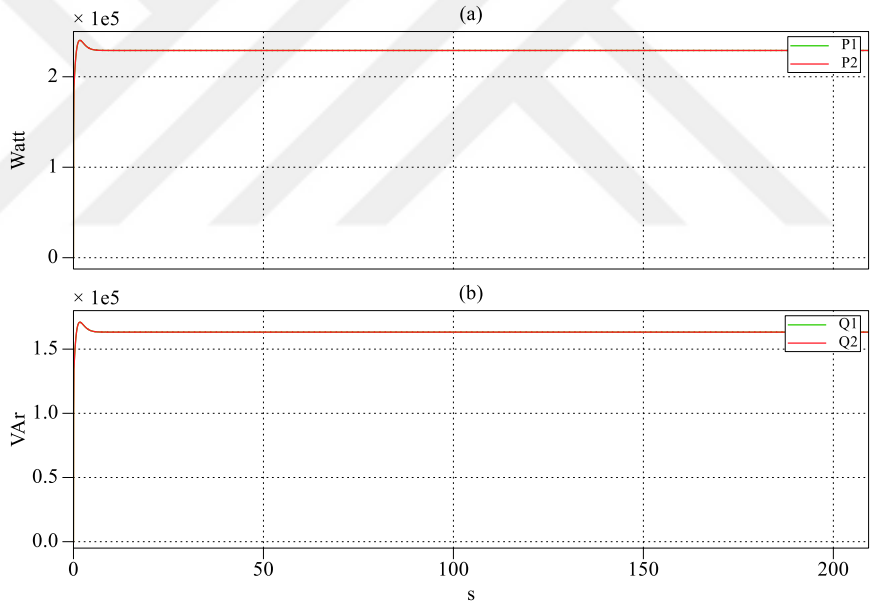


Şekil 5.20 : $\omega_c = 2\pi \times 16$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi.

Şekil 5.21 ve Şekil 5.22'de, $\omega_c = 2\pi \times 17$ ve $\omega_c = 2\pi \times 50$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi gösterilmiştir. Her iki şekilden mikro şebekenin kararlı çalıştığı görülmektedir.



Şekil 5.21 : $\omega_c = 2\pi \times 17$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi.



Şekil 5.22 : $\omega_c = 2\pi \times 50$ için eviricilere ait aktif ve reaktif güçlerin zamana bağlı değişimi.

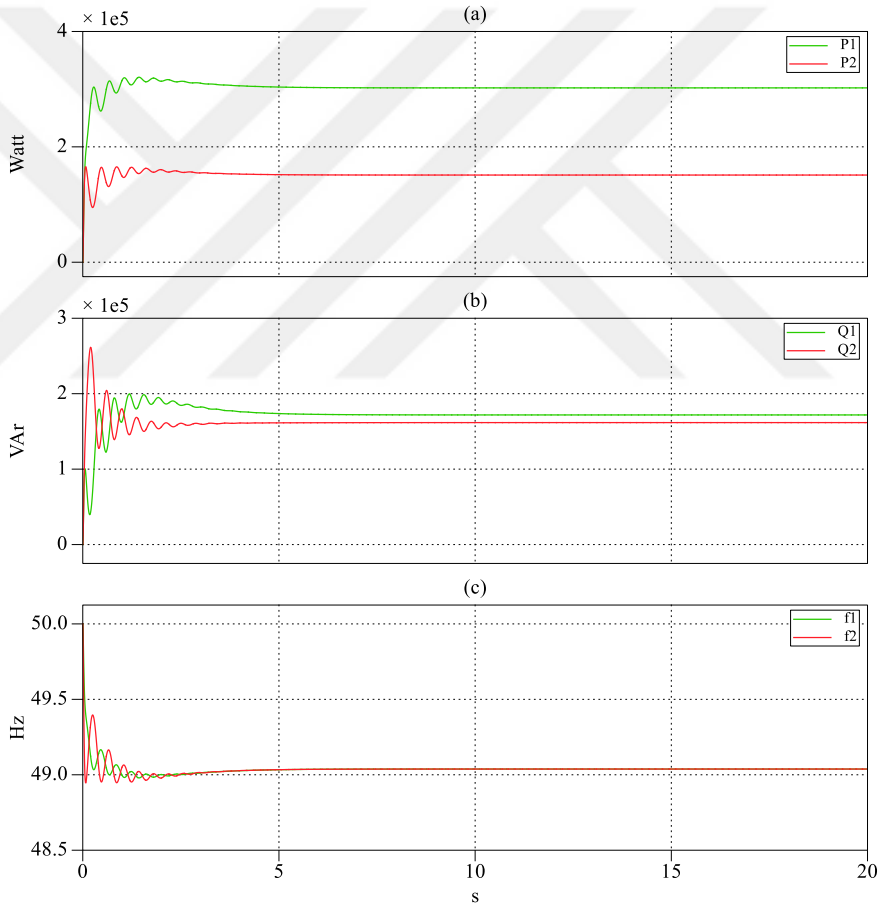
5.4. Droop Katsayılarına Göre Eviriciler Arasında Güç Paylaşımı

Bölüm 2.6'da uygulanan droop denetim yöntemine göre paralel bağlı eviriciler arasındaki güç paylaşımının aktif ve reaktif güç droop katsayılarına bağlı olarak gerçekleştiği gösterilmiştir. Bu başlık altında bu çalışmada kullanılan (P~ω) ve (Q~E) droop denetim

(L evirici) yönteminde aktif ve reaktif güç katsayılarının güç paylaşımına etkisi gerçek zamanlı simülasyon sonuçları verilerek incelenmiştir.

Tablo 5.1'de verilen parametrelerde aktif ve reaktif güç katsayıları m_p ve n_q her iki evirici için eşit alınarak eviricilerin eşit güç paylaşımı yapması sağlanmıştı. $m_p = 40 \times 10^{-6}$ ve $n_q = 120 \times 10^{-6}$ şeçildiğinde eviriciler arasında güç paylaşımı Şekil 5.4'te gösterilmiştir. Şekil 5.4'te eşit droop katsayıları ile aktif ve reaktif güçlerin eşit olarak paylaşıldığı görülmektedir.

Şekil 5.23'te $m_{p1} = 20 \times 10^{-6}$, $m_{p2} = 40 \times 10^{-6}$ve $n_{q(1,2)} = 120 \times 10^{-6}$ seçildiğinde eviriciler arasında meydana gelen güç paylaşımı gösterilmektedir.



Şekil 5.23 : $m_{p1} = 20 \times 10^{-6}$, $m_{p2} = 40 \times 10^{-6}$ve $n_{q(1,2)} = 120 \times 10^{-6}$ seçildiğinde a) aktif güç paylaşımı, b) reaktif güç paylaşımı ve c) evircilere ait frekans değişimi.

Eviriciler arasındaki aktif güç droop katsayıları oranı $m_{p1}/m_{p2} = 1/2$ olduğundan denklem 2.80 gereği $P_1/P_2 = 2$ olacak şekilde 1 nolu evirici 2 nolu eviricinin iki katı kadar aktif güç sağlamaktadır. İletim hattı saf endüktif olmadığından aktif güç ile reaktif

güç arasında meydana gelen kuplaj reaktif güç katsayıları her iki evirici için eşit olmasına rağmen reaktif güç paylaşımında bir miktar sapma meydana getirmiştir.

5.5. Sonuç ve Öneriler

Bu tezde evirici ara yüzlü dağıtık enerji kaynakları tabanlı ada modlu mikro şebekenin tasarımı ve küçük sinyal kararlılık analizi ele alınmıştır. Küçük sinyal modeli elde edilen mikro şebeke topolojisinde yer alan sistem parametrelerinin mikro şebeke kararlılığına etkisi kararlılık analizi ve gerçek zamanlı simülasyon sonuçları ile karşılaştırılmıştır.

Mikro şebekeye ait küçük sinyal modelinden elde edilen özdeğerler ile gerçek zamanlı simülasyondan elde edilen cevapların şekiller üzerinden karşılaştırılması yapılmıştır. Elde edilen sonuçlara göre gerçek zamanlı simülasyon sonuçları ile küçük sinyal kararlılık analizi yüksek oranda birbirini tutmaktadır. Dolayısıyla tasarlanan mikro şebekenin hem aktif ve reaktif güç paylaşımını doğru bir şekilde gerçekleştirmesini hem de sistemin kararlı çalışmasını sağlayacak sistem parametrelerinin sınırları küçük sinyal kararlılık analizi üzerinden doğru bir şekilde elde edilmiştir

Bu çalışmada yer alan varsayımlar ve kapsam dışında tutulan konular dikkate alındığında gelecek çalışmalara yön verebilecek öneriler maddeler aşağıda sıralanmıştır:

- İdeal gerilim kaynağı olarak ele alınan eviricide uygulamada var olan anahtarlama etkisi ve harmonikler dikkate alınarak kararlılık analizine dahil edilebilir.
- Uygulamada mikroişlemciler üzerinden gerçekleştirilen dijital anahtarlamadan meydana gelen gecikmeler modellenerek mikro şebekenin kararlılığına etkisi incelenebilir.
- Küçük sinyal kararlılık analizinden elde edilen özdeğerler için duyarlılık analizi yapılarak sistem parametrelerinin özdeğerler üzerindeki etkisi araştırılabilir. Bu sayede mikro şebekenin kararlılığında kritik öneme sahip parametreler belirlenir.
- Mikro şebekeye ait küçük sinyal modeli sistemin belirli bir çalışma noktasında doğrusallaştırılması ile elde edilir. Literatürde çalışma noktalarındaki akım ve gerilimler gerçek zamanlı simülasyon üzerinden elde edilmektedir. Bu durum küçük sinyal kararlılık analizinin işlem yükünü arttırmaktadır. Mikro şebekenin

incelenen çalışma noktasındaki akım ve gerilimlerinin bir güç akışı analizi üzerinden elde edilerek kararlılık analizinde işlem yükü azaltılabilir.

- Bu tezde, mikro şebekede paralel bağlı eviriciler arasında güç paylaşımını doğru bir şekilde gerçekleştirmek amacıyla literatürde yaygın olarak kullanılan L eviriciler için droop denetim yöntemi tercih edilmiştir. Bölüm 2'de yer verilen birçok farklı yöntem için küçük sinyal kararlılık analizi yapılabilir.

KAYNAKLAR

[1] R. H. Lasseter and P. Paigi, "Microgrid: A conceptual solution," *PESC Rec. - IEEE Annu. Power Electron. Spec. Conf.*, vol. 6, pp. 4285–4290, 2004.

[2] F. Blaabjerg, Z. Chen, and S. B. Kjaer, "Power electronics as efficient interface in dispersed power generation systems," *IEEE Trans. Power Electron.*, vol. 19, no. 5, pp. 1184–1194, 2004.

[3] C. L. Smallwood, "AND NON-AUTONOMOUS MICRO GRIDS Autonomous and Non-Autonomous Micro Grids," *Technology*, pp. 0–6.

[4] G. Dwr *et al.*, "Microgrid Architectures for Distributed Generation: A Brief Review," in *2017 IEEE PES Innovative Smart Grid Technologies Conference - Latin America (ISGT Latin America). Quito, Ecuador ???*, 2017.

[5] H. A. Rahman, M. S. Majid, A. Rezaee Jordehi, G. Chin Kim, M. Y. Hassan, and S. O. Fadhl, "Operation and control strategies of integrated distributed energy resources: A review," *Renew. Sustain. Energy Rev.*, vol. 51, pp. 1412–1420, 2015.

[6] B. S. Hartono, Budiyanto, and R. Setiabudy, "Review of microgrid technology," *2013 Int. Conf. Qual. Res. QiR 2013 - Conjunction with ICCS 2013 2nd Int. Conf. Civ. Sp.*, pp. 127–132, 2013.

[7] A. Hirsch, Y. Parag, and J. Guerrero, "Microgrids: A review of technologies, key drivers, and outstanding issues," *Renew. Sustain. Energy Rev.*, vol. 90, no. April, pp. 402–411, 2018.

[8] F. Blaabjerg, R. Teodorescu, S. Member, M. Liserre, A. V Timbus, and S. Member, "Overview of Control and Grid Synchronization for Distributed Power Generation Systems," *Ieee Trans. Ind. Electron.*, vol. 53, no. 5, pp. 1398–1409, 2006.

[9] D. E. Olivares *et al.*, "Trends in microgrid control," *IEEE Trans. Smart Grid*, vol. 5, no. 4, pp. 1905–1919, 2014.

[10] Z. Shuai *et al.*, "Microgrid stability: Classification and a review," *Renew. Sustain. Energy Rev.*, vol. 58, pp. 167–179, 2016.

[11] J. Rocabert, A. Luna, F. Blaabjerg, and P. Rodríguez, "Control of power converters in AC microgrids," *IEEE Trans. Power Electron.*, vol. 27, no. 11, pp. 4734–4749, 2012.

[12] M. A. Rahman and M. R. Islam, “Different control schemes of entire microgrid: A brief overview,” *2016 3rd Int. Conf. Electr. Eng. Inf. Commun. Technol. iCEEiCT 2016*, pp. 1–6, 2017.

[13] A. M. Bouzid, J. M. Guerrero, A. Cheriti, M. Bouhamida, P. Sicard, and M. Benghanem, “A survey on control of electric power distributed generation systems for microgrid applications,” *Renew. Sustain. Energy Rev.*, vol. 44, pp. 751–766, 2015.

[14] T. Morstyn, B. Hredzak, and V. G. Agelidis, “Control Strategies for Microgrids with Distributed Energy Storage Systems: An Overview,” *IEEE Trans. Smart Grid*, vol. 9, no. 4, pp. 3652–3666, 2018.

[15] Y. Zheng, “Virtual Inertia Emulation in islanded microgrids with energy storage system,” p. 70, 2016.

[16] M. P. N. Van Wesenbeeck, S. W. H. De Haan, P. Varela, and K. Visscher, “Grid tied converter with virtual kinetic storage,” *2009 IEEE Bucharest PowerTech Innov. Ideas Towar. Electr. Grid Futur.*, no. 1, pp. 1–7, 2009.

[17] N. D. Hatziargyriou and A. P. Sakis Meliopoulos, “Distributed energy sources: Technical challenges,” *Proc. IEEE Power Eng. Soc. Transm. Distrib. Conf.*, vol. 2, no. c, pp. 1017–1022, 2002.

[18] Q. C. Zhong and G. Weiss, “Synchronverters: Inverters that mimic synchronous generators,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 4, pp. 1259–1267, 2011.

[19] S. D’Arco and J. A. Suul, “Equivalence of virtual synchronous machines and frequency-droops for converter-based Microgrids,” *IEEE Trans. Smart Grid*, vol. 5, no. 1, pp. 394–395, 2014.

[20] S. Parhizi, H. Lotfi, A. Khodaei, and S. Bahramirad, “State of the art in research on microgrids: A review,” *IEEE Access*, vol. 3, pp. 890–925, 2015.

[21] J. M. Guerrero, M. Chandorkar, T. L. Lee, and P. C. Loh, “Advanced control architectures for intelligent microgridspart i: Decentralized and hierarchical control,” *IEEE Trans. Ind. Electron.*, vol. 60, no. 4, pp. 1254–1262, 2013.

[22] A. Timbus *et al.*, “Evaluation of Current Controllers for Distributed Power Generation Systems,” vol. 24, no. 3, pp. 654–664, 2009.

[23] M. A. Hossain, H. R. Pota, W. Issa, and M. J. Hossain, “Overview of AC microgrid controls with inverter-interfaced generations,” *Energies*, vol. 10, no. 9, pp. 0–27, 2017.

[24] M. Begum, L. Li, and J. Zhu, “Distributed control techniques for autonomous AC Microgrid-A brief review,” *5th IEEE Reg. 10 Humanit. Technol. Conf. 2017, R10-HTC 2017*, vol. 2018-Janua, pp. 357–362, 2018.

[25] Y. Han, H. Li, P. Shen, E. A. A. Coelho, and J. M. Guerrero, “Review of Active and Reactive Power Sharing Strategies in Hierarchical Controlled Microgrids,” *IEEE Trans. Power Electron.*, vol. 32, no. 3, pp. 2427–2451, 2017.

[26] U. B. Tayab, M. A. Bin Roslan, L. J. Hwai, and M. Kashif, “A review of droop control techniques for microgrid,” *Renew. Sustain. Energy Rev.*, vol. 76, no. November 2016, pp. 717–727, 2017.

[27] T. L. Vandoorn, J. D. M. De Kooning, B. Meersman, and L. Vandevelde, “Review of primary control strategies for islanded microgrids with power-electronic interfaces,” *Renew. Sustain. Energy Rev.*, vol. 19, pp. 613–628, 2013.

[28] O. Palizban, K. Kauhaniemi, and J. M. Guerrero, “Microgrids in active network management - Part I: Hierarchical control, energy storage, virtual power plants, and market participation,” *Renew. Sustain. Energy Rev.*, vol. 36, pp. 428–439, 2014.

[29] J. M. Guerrero, J. C. Vasquez, J. Matas, L. G. De Vicuña, and M. Castilla, “Hierarchical control of droop-controlled AC and DC microgrids - A general approach toward standardization,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 1, pp. 158–172, 2011.

[30] H. Mahmood, D. Michaelson, and J. Jiang, “Accurate reactive power sharing in an islanded microgrid using adaptive virtual impedances,” *IEEE Trans. Power Electron.*, vol. 30, no. 3, pp. 1605–1617, 2015.

[31] Q. C. Zhong and T. Hornik, *Control of Power Inverters in Renewable Energy and Smart Grid Integration*. 2012.

[32] W. Yao, M. Chen, J. Matas, J. M. Guerrero, and Z. M. Qian, “Design and analysis of the droop control method for parallel inverters considering the impact of the complex impedance on the power sharing,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 2, pp. 576–588, 2011.

[33] Y. W. Li and C. N. Kao, “An accurate power control strategy for power-electronics-interfaced distributed generation units operating in a low-voltage multibus microgrid,” *IEEE Trans. Power Electron.*, vol. 24, no. 12, pp. 2977–2988, 2009.

[34] Y. Sun, X. Hou, J. Yang, H. Han, M. Su, and J. M. Guerrero, “New Perspectives on Droop Control in AC Microgrid,” *IEEE Trans. Ind. Electron.*, vol. 64, no. 7, pp. 5741–5745, 2017.

[35] R. Majumder, A. Ghosh, G. Ledwich, and F. Zare, “Angle droop versus frequency droop in a voltage source converter based autonomous microgrid,” *2009 IEEE Power Energy Soc. Gen. Meet. PES ’09*, pp. 1–8, 2009.

[36] R. Majumder, A. Ghosh, G. Ledwich, and F. Zare, “Operation and control of hybrid microgrid with angle droop controller,” *IEEE Reg. 10 Annu. Int. Conf.*

Proceedings/TENCON, no. 1, pp. 509–515, 2010.

[37] R. Majumder, G. Ledwich, A. Ghosh, S. Chakrabarti, and F. Zare, "Droop control of converter-interfaced microsources in rural distributed generation," *IEEE Trans. Power Deliv.*, vol. 25, no. 4, pp. 2768–2778, 2010.

[38] J. He and Y. W. Li, "Analysis, design, and implementation of virtual impedance for power electronics interfaced distributed generation," *IEEE Trans. Ind. Appl.*, vol. 47, no. 6, pp. 2525–2538, 2011.

[39] Q. C. Zhong, "Robust droop controller for accurate proportional load sharing among inverters operated in parallel," *IEEE Trans. Ind. Electron.*, vol. 60, no. 4, pp. 1281–1290, 2013.

[40] H. J. Moon, Y. J. Kim, and S. Il Moon, "Frequency-based decentralized conservation voltage reduction incorporated into voltage-current droop control for an inverter-based islanded microgrid," *IEEE Access*, vol. 7, pp. 140542–140552, 2019.

[41] R. Majumder, "Some aspects of stability in microgrids," *IEEE Trans. Power Syst.*, vol. 28, no. 3, pp. 3243–3252, 2013.

[42] P. KUNDUR, "Power System Stability and Control." .

[43] X. Wang, J. M. Guerrero, and Z. Chen, "Control of grid interactive AC microgrids," *IEEE Int. Symp. Ind. Electron.*, pp. 2211–2216, 2010.

[44] H. Golpîra and H. Bevrani, "Microgrids impact on power system frequency response," *Energy Procedia*, vol. 156, no. September 2018, pp. 417–424, 2019.

[45] S. Rajamand, "Synchronous Generator Control Concept and Modified Droop for Frequency and Voltage Stability of Microgrid Including Inverter-Based DGs," *J. Electr. Eng. Technol.*, vol. 15, no. 3, pp. 1035–1044, 2020.

[46] A. Alfergani, K. A. Alfaitori, A. Khalil, and N. Buaossa, "Control strategies in AC microgrid: A brief review," *2018 9th Int. Renew. Energy Congr. IREC 2018*, no. March, pp. 1–6, 2018.

[47] H. Akagi, E. H. Watanabe, and M. Aredes, *Instantaneous Power Theory and Applications to Power Conditioning*. 2017.

[48] M. Savaghebi, A. Jalilian, J. C. Vasquez, and J. M. Guerrero, "Autonomous voltage unbalance compensation in an islanded droop-controlled microgrid," *IEEE Trans. Ind. Electron.*, vol. 60, no. 4, pp. 1390–1402, 2013.

[49] A. V. Timbus, R. Teodorescu, F. Blaabjerg, M. Liserre, and P. Rodriguez, "Linear and nonlinear control of distributed power generation systems," *Conf. Rec. - IAS Annu. Meet. (IEEE Ind. Appl. Soc.*, vol. 2, no. c, pp. 1015–1023, 2006.

[50] E. Planas, A. Gil-De-Muro, J. Andreu, I. Kortabarria, and I. Martínez De Alegría, "General aspects, hierarchical controls and droop methods in microgrids: A review," *Renew. Sustain. Energy Rev.*, vol. 17, pp. 147–159, 2013.

[51] S. M. Kzaviri, M. Pahlevani, P. Jain, and A. Bakhshai, "A review of AC microgrid control methods," *2017 IEEE 8th Int. Symp. Power Electron. Distrib. Gener. Syst. PEDG 2017*, pp. 1–8, 2017.

[52] J. M. Guerrero, N. Berbel, L. G. De Vicuña, J. Matas, J. Miret, and M. Castilla, "Droop control method for the parallel operation of online uninterruptible power systems using resistive output impedance," *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, vol. 2006, pp. 1716–1722, 2006.

[53] K. De Brabandere, B. Bolsens, J. Van Den Keybus, A. Woyte, J. Driesen, and R. Belmans, "A voltage and frequency droop control method for parallel inverters," *PESC Rec. - IEEE Annu. Power Electron. Spec. Conf.*, vol. 4, no. 4, pp. 2501–2507, 2004.

[54] J. M. Guerrero, L. G. De Vicuña, J. Matas, J. Miret, and M. Castilla, "Output impedance design of parallel-connected UPS inverters," *IEEE Int. Symp. Ind. Electron.*, vol. 2, no. 4, pp. 1123–1128, 2004.

[55] K. Mauch, "Parallel Operation of Single Phase Inverter Modules With No Control Interconnections," pp. 94–100.

[56] M. C. Chandorkar, D. M. Divan, and R. Adapa, "Control of parallel connected inverters in standalone ac supply systems," *IEEE Trans. Ind. Appl.*, vol. 29, no. 1, pp. 136–143, 1993.

[57] M. Ramezani, S. Li, and Y. Sun, "DQ-reference-frame based impedance and power control design of islanded parallel voltage source converters for integration of distributed energy resources," *Electr. Power Syst. Res.*, vol. 168, no. May 2018, pp. 67–80, 2019.

[58] S. Mukherjee, P. Shamsi, and M. Ferdowsi, "Impedance shaping for improved load sharing among inverters in AC microgrids," *2015 IEEE Energy Convers. Congr. Expo. ECCE 2015*, pp. 738–744, 2015.

[59] W. Issa and A. Elkhateb, "Virtual Impedance Impact on Inverter Control Topologies," *7th Int. IEEE Conf. Renew. Energy Res. Appl. ICRERA 2018*, pp. 1423–1428, 2018.

[60] J. M. Josep M. Guerrero1, Néstor Berbel, José Matas, Luis García de Vicuña and Escola, "Decentralized Control for Parallel Operation of Distributed Generation Inverters in Microgrids Using Resistive Output Impedance," *Electron. Eng.*, pp. 5149–5154, 2006.

[61] J. M. Guerrero, L. G. De Vicuña, J. Miret, J. Matas, and J. Cruz, "Output impedance

performance for parallel operation of UPS inverters using wireless and average current-sharing controllers," *PESC Rec. - IEEE Annu. Power Electron. Spec. Conf.*, vol. 4, pp. 2482–2488, 2004.

[62] Q. C. Zhong and Y. Zeng, "Universal Droop Control of Inverters with Different Types of Output Impedance," *IEEE Access*, vol. 4, pp. 702–712, 2016.

[63] Y. Sun, X. Hou, J. Yang, H. Han, M. Su, and J. M. Guerrero, "New Perspectives on Droop Control in AC Microgrid," *IEEE Trans. Ind. Electron.*, vol. 64, no. 7, pp. 5741–5745, 2017.

[64] Q. C. Zhong and Y. Zeng, "Parallel operation of inverters with different types of output impedance," *IECON Proc. (Industrial Electron. Conf.*, pp. 1398–1403, 2013.

[65] R. I. Amirnaser Yazdani, *Voltage Source Converters in Power Systems*. .

[66] I. Lorzadeh, M. Savaghebi, H. A. Abyaneh, and J. M. Guerrero, "Active damping techniques for LCL-filtered inverters-based microgrids," *Proc. - SDEMPED 2015 IEEE 10th Int. Symp. Diagnostics Electr. Mach. Power Electron. Drives*, pp. 408–414, 2015.

[67] N. Pogaku, M. Prodanović, and T. C. Green, "Modeling, analysis and testing of autonomous operation of an inverter-based microgrid," *IEEE Trans. Power Electron.*, vol. 22, no. 2, pp. 613–625, 2007.

[68] M. Bierhoff, R. Soliman, and J. R. Espinoza C, "Analysis and Design of Grid-Tied Inverter With LCL Filter," *IEEE Open J. Power Electron.*, vol. 1, pp. 161–169, 2020.

ÖZGEÇMİŞ

Ad-Soyad **:** Ali Kuyumcu

Doğum Tarihi ve Yeri **:** 06/12/1992 Çamlıhemşin/RİZE

E-posta **:** alikuyumcu@subu.edu.tr

ÖĞRENİM DURUMU:

- **Lisans** **:** 2017, Sakarya Üniversitesi, Mühendislik Fak., Elektrik ve Elektronik Mühendisliği

YAYINLAR:

- **Mühürcü, G., Kose, E., Muhurcu, A., & Kuyumcu, A.** "Parameter optimization of PI controller by PSO for optimal controlling of a buck converter's output," *International Artificial Intelligence and Data Processing Symposium (IDAP)* (pp. 1-*6). IEEE, 2017.*
- **Kuyumcu, A., Karabacak M. "**An Improved Harmonic Extraction Method for Grid Interactive Power Electronic Systems," *Proc. of the 2nd International Conference on Electrical, Communication and Computer Engineering (ICECCE), IEEE, 2020.*