T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

GÜÇ ELEKTRONİĞİ DÖNÜŞTÜRÜCÜLERİ İÇİN İTERASYONLA ÖĞRENEN BİR AKIM KONTROL YÖNTEMİNİN GELİŞTİRİLMESİ

AHMET TALHA DUDAK

YÜKSEK LİSANS TEZİ
ELEKTRİK MÜHENDİSLİĞİ ANABİLİM DALI
ELEKTRİK MAKİNALARI VE GÜÇ ELEKTRONİĞİ PROGRAMI

DANIŞMAN
DOÇ. DR. AHMET FARUK BAKAN

İSTANBUL, 2018

T.C.

YILDIZ TEKNİK ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ

GÜÇ ELEKTRONİĞİ DÖNÜŞTÜRÜCÜLERİ İÇİN İTERASYONLA ÖĞRENEN BİR AKIM KONTROL YÖNTEMİNİN GELİŞTİRİLMESİ

Ahmet Talha DUDAK tarafından hazırlanan tez çalışması 31.05.2018 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektrik Mühendisliği Anabilim Dalı'nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Tez Danışmanı

Doç. Dr. Ahmet Faruk BAKAN

Yıldız Teknik Üniversitesi

Jüri Üyeleri

Doç. Dr. Ahmet Faruk BAKAN

Yıldız Teknik Üniversitesi _____

Prof. Dr. Hacı BODUR

Yıldız Teknik Üniversitesi _____

Dr. Öğr. Üyesi Hakan AKÇA

İstanbul Gelişim Üniversitesi _____

Bu çalışma, 115E951 numaralı proje kapsamında TÜBİTAK tarafından desteklenmiştir.

ÖNSÖZ

Bu tez çalışmasında güç elektroniği dönüştürücüleri için yeni bir akım kontrol yöntemi gerçekleştirilmiştir. Kullanılan yöntem ile akım kontrolünün karmaşıklığının ortadan kaldırılması ve kontrol sistemini etkileyen birçok problemin çözümü hedeflenmiştir.

Tez çalışmam boyunca bana daima yol gösteren ve desteğini esirgemeyen tez danışmanım Sayın Doç. Dr. Ahmet Faruk BAKAN'a teşekkürlerimi sunarım.

Son olarak, maddi ve manevi desteklerini hiçbir zaman esirgemeyen değerli aileme sevgi, saygı ve teşekkürlerimi sunarım.

Mayıs, 2018

Ahmet Talha DUDAK

İÇİNDEKİLER

Sayfa

SİMGE LİSTESİ viii

KISALTMA LİSTESİ x

ŞEKİL LİSTESİ xi

ÇİZELGE LİSTESİ xiv

ÖZET xv

ABSTRACT xvii

BÖLÜM 1

GİRİŞ 1

1.1 Literatür Özeti 1
1.2 Tezin Amacı 3
1.3 Hipotez 3

BÖLÜM 2

TEK FAZLI GERİLİM KAYNAKLI İNVERTER 4

2.1 Gerilim Kaynaklı İnverterin Akım Kontrolü 6
2.1.1 Ölü Zaman 6
2.1.2 Gerilim Kaynaklı İnverterde Lineer Akım Kontrolü 7
2.1.3 Gerilim Kaynaklı İnverterde Lineer Olmayan Akım Kontrolü: Histerezis Akım Kontrolü 8
2.1.3.1 İki Seviyeli Tek Fazlı Gerilim Kaynaklı İnverterde Histerezis Akım Kontrolü 8
2.1.4 Gerilim Kaynaklı İnverterin Sayısal Akım Kontrolü 10

BÖLÜM 3

ADAPTİF HİSTEREZİS AKIM KONTROLÜ 12

3.1 Adaptif Histerezis Akım Kontrolü 12

3.2 Adaptif Histerezis Akım Kontrolünün Analizi 16
3.2.1 Örnekleme Periyodunun Analizi 17
3.2.2 DC Bara Gerilimlerindeki Dalgalanmanın Analizi 18
3.2.3 Akım Referansının Analizi 19
3.2.4 Filtre Endüktansının Analizi 20
3.2.5 Ölü Zaman Etkisinin Analizi 22

BÖLÜM 4

İTERASYONLA ÖĞRENEN KONTROL (ILC) YÖNTEMİ 23

4.1 Lineer Sistemler için ILC Yöntemi 24
4.1.1 Önceki İterasyon Öğrenmesi (PCL) 25
4.1.2 Mevcut İterasyon Öğrenmesi (CCL) 26
4.1.3 Önceki ve Mevcut İterasyon Öğrenmesi (PCCL) 27
4.1.4 Kaskad ILC 28
4.1.5 Artımsal Kaskad ILC 29
4.2 Lineer Olmayan Sistemler için ILC 31
4.2.1 GLC Koşulu 32
4.2.2 Aynı Başlangıç Koşulu 33
4.3 Adaptif Histeresis Akım Kontrolünün ILC Yöntemi Kullanılarak Gerçekleştirilmesi 34

BÖLÜM 5

SİMÜLASYON ÇALIŞMALARI 39

5.1 Sabit Bantlı Histerezis Akım Kontrolü 39
5.2 ILC Yöntemi ile Adaptif Histerezis Akım Kontrolü 40
5.2.1 Parametrelere Göre ILC Yönteminin Simülasyon Sonuçları 41
5.2.1.1 DC Bara Gerilimlerinin Değişken Olması Durumunda Simülasyon Sonuçları 43
5.2.1.2 Filtre Endüktansının Değerinin Hatalı Bilinmesi Durumunda Simülasyon Sonuçları 46
5.2.1.3 Şebeke Geriliminin Harmonikli Olması Durumunda Simülasyon Sonuçları 48
5.2.1.4 Ölü Zaman Kullanılması Durumunda Simülasyon Sonuçları 49
5.2.1.5 İncelenen Tüm Parametrelerin İdeal Olmaması Durumunda Simülasyon Sonuçları 52
5.2.2 ILC Yönteminin Öğrenme Hızının İncelenmesi 56
5.2.2.1 Sistem Parametrelerin İdeal Olması Durumunda Yakınsama Durumu 56
5.2.2.2 Sistem Parametrelerinin İdeal Olmaması Durumunda Yakınsama Durumu 58

BÖLÜM 6

SONUÇ VE ÖNERİLER 61

KAYNAKLAR 63

ÖZGEÇMİŞ 68

SİMGE LİSTESİ

V_{dc}	DC bara gerilimi
V_{dcP}	Pozitif DC bara gerilimi
V_{dcN}	Negatif DC bara gerilimi
V_o	İnverter çıkış gerilimi
L	Filtre endüktansı
r_L	Filtre endüktansının özdirenci
V_s	Şebeke gerilimi
T_1	İnverterin üst koldaki güç elemanı
T_2	İnverterin alt koldaki güç elemanı
D_1	İnverterin üst koldaki güç elemanının ters paralel bağlı diyodu
D_2	İnverterin alt koldaki güç elemanının ters paralel bağlı diyodu
G_1	İnverterin üst koldaki güç elemanına uygulanan kapı sinyali
G_2	İnverterin alt koldaki güç elemanına uygulanan kapı sinyali
i_L	Çıkış akımı
T_p	Anahtarlama periyodu
t_a	Üst koldaki anahtarın iletim süresi, alt koldaki anahtarın kesim süresi
t_b	Alt koldaki anahtarın iletim süresi, üst koldaki anahtarın kesim süresi
i_{ref}	Akım referansı
ΔI	Histerezis bant
Δi_1	t_a süresi boyunca endüktans akımındaki artış
Δi_2	t_b süresi boyunca endüktans akımındaki azalış
Δi_1^*	t_a süresi boyunca referans akımdaki artış
Δi_2^*	t_b süresi boyunca referans akımdaki artış
h	Endüktans akımındaki dalgalanma
m_1	t_a süresi boyunca endüktans akımının eğimi
m_2	t_b süresi boyunca endüktans akımının eğiminin mutlak değeri
m_{ref}	Akım referansının eğimi
V_L	Endüktans gerilimi
I_{refH}	Histerezis bandın üst sınır değeri
I_{refL}	Histerezis bandın alt sınır değeri
T_s	Örnekleme periyodu
f_p	Anahtarlama frekansı
y_r	Referans sinyal
y_i	Çıkış sinyali
e_i	Hata sinyali

u_i	Kontrol sinyali
P	Sistem modeli
M	Depolama birimi
C_{ff}	Önceki iterasyon kontrolcü katsayısı
C_{fb}	Mevcut iterasyon kontrolcü katsayısı
i	İterasyon sayısı
k	Örnek sayısı
G	Kapalı çevrim transfer fonksiyonu
F[.]	Alçak geçiren veya bant geçiren filtre
α	Unutma faktörü
T_{ref}	Referans anahtarlama periyodu
f	Çıkış frekansı

KISALTMA LİSTESİ

AC	Alternatif Akım (Alternative Current)
ADC	Analog Sayısal Dönüştürücü (Analog Digital Converter)
CCL	Mevcut İterasyon Öğrenmesi (Current Cycle Learning)
DAC	Sayısal Analog Dönüştürücü (Digital Analog Converter)
DC	Doğru Akım (Direct Current)
DSP	Sayısal Sinyal İşlemcisi (Digital Signal Processor)
EMI	Elektromanyetik Girişim (Electromagnetic Interference)
GLC	Global Lipschitz Sürekliliği (Global Lipschitz Continuity)
HCC	Histerezis Akım Kontrolü (Hysteresis Current Control)
ILC	İterasyonla Öğrenen Kontrol (Iterative Learning Control)
LPF	Alçak Geçiren Filtre (Low Pass Filter)
MPC	Model Tahminli Kontrol (Model Predictive Control)
PCCL	Önceki ve Mevcut İterasyon Öğrenmesi (Previous and Current Cycle Learning)
PCL	Önceki İterasyon Öğrenmesi (Previous Cycle Learning)
PI	Oransal İntegral (Proportional Integral)
PR	Oransal Rezonans (Proportional Resonant)
PWM	Darbe Genişlik Modülasyonu (Pulse Width Modulation)
THD	Toplam Harmonik Distorsiyonu (Total Harmonic Distortion)
VSI	Gerilim Kaynaklı İnverter (Voltage Source Inverter)

ŞEKİL LİSTESİ

Sayfa

Şekil 2.1 İki seviyeli tez fazlı gerilim kaynaklı inverter 4
Şekil 2.2 Sinüsoidal darbe genişlik modülasyonu, (a) blok diyagram, (b) dalga şekilleri 5
Şekil 2.3 Ölü zaman etkisi ile çıkış geriliminde oluşan değişim 7
Şekil 2.4 Klasik histerezis akım kontrolü 9
Şekil 2.5 Sayısal akım kontrol şeması 10
Şekil 3.1 Sabit frekanslı histerezis akım kontrolü için değişken tanımları 13
Şekil 3.2 Sabit frekanslı histerezis akım kontrolü için kontrol yapısı 16
Şekil 3.3 $T_s = 1\mu s$ (a) ve $T_s = 100\mu s$ (b) örnekleme süresi için sabit frekanslı histerezis akım kontrolü 17
Şekil 3.4 Histerezis akım kontrolünde DC bara gerilim dalgalanmalarının etkisi, (a) DC bara gerilimlerindeki dalgalanma hesaba katıldığında, (b) DC bara gerilimlerindeki dalgalanma hesaba katılmadığında 19
Şekil 3.5 Akım referansının eğim bilgisinin kullanılmaması durumunda değişimler, (a) *50Hz*'lik akım referansı için, (b) *400Hz*'lik akım referansı için 20
Şekil 3.6 Filtre endüktansının değerinin yanlış bilinmesi durumu, (a) gerçek değerinden daha küçük (*400µH*) bilinmesi durumu, (b) gerçek değerinden daha büyük (*600µH*) bilinmesi durumu 21
Şekil 3.7 Histerezis akım kontrolünde ölü zaman etkisi 22
Şekil 4.1 İterasyonla öğrenme yöntemi blok diyagramı 24
Şekil 4.2 PCL blok diyagramı 25
Şekil 4.3 CCL blok diyagramı 26
Şekil 4.4 PCCL blok diyagramı 27
Şekil 4.5 Kaskad ILC blok diyagramı 28
Şekil 4.6 Artımsal kaskad ILC blok diyagramı 31
Şekil 4.7 Endüktans akımı dalga şekli 35
Şekil 4.8 Örneklemeli ILC'de akım dalga şekli 36
Şekil 4.9 Önerilen kontrol sistemin şeması 37
Şekil 4.10 Önerilen kontrol yönteminin blok diyagramı 38
Şekil 5.1 Sabit bantlı histerezis akım kontrolü 40
Şekil 5.2 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=10kHz, L=1.5mH, $C_{ff} = 20.10^3$) 41
Şekil 5.3 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=10kHz, L=5mH, $C_{ff} = 5.10^3$) 42

Şekil 5.4 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 20.10^3) 42
Şekil 5.5 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=20kHz, L=5mH, C_{ff} = 5.10^3) 43
Şekil 5.6 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 15.10^3) 44
Şekil 5.7 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 3.10^3) 44
Şekil 5.8 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 15.10^3) 45
Şekil 5.9 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 3.10^3) 45
Şekil 5.10 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 15.10^3) 46
Şekil 5.11 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 4.10^3) 46
Şekil 5.12 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 15.10^3) 47
Şekil 5.13 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 4.10^3) 47
Şekil 5.14 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 10.10^3) 48
Şekil 5.15 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 3.10^3) 48
Şekil 5.16 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 10.10^3) 49
Şekil 5.17 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 4.10^3) 49
Şekil 5.18 Ölü zaman kullanılması durumunda simülasyon sonuçları (a), simülasyon sonucunun yakınlaştırılmış görüntüsü (b) (f_p=10kHz, L=1.5mH, C_{ff} = 20.10^3) 50
Şekil 5.19 Ölü zaman kullanılması durumunda simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 5.10^3) 51
Şekil 5.20 Ölü zaman kullanılması durumunda simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 20.10^3) 51
Şekil 5.21 Ölü zaman kullanılması durumunda simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 5.10^3) 52
Şekil 5.22 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 14.10^3) 53
Şekil 5.23 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 4.10^3) 53
Şekil 5.24 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 14.10^3) 53
Şekil 5.25 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 4.10^3) 54
Şekil 5.26 f_p=10kHz ve L=1.5mH için akımdaki harmonik içerik 54

Şekil 5.27 f_p=10kHz ve L=5mH için akımdaki harmonik içerik..... 55
Şekil 5.28 f_p=20kHz ve L=1.5mH için akımdaki harmonik içerik..... 55
Şekil 5.29 f_p=20kHz ve L=5mH için akımdaki harmonik içerik..... 55
Şekil 5.30 Sistem parametrelerin ideal olması durumunda 1.5mH filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 20.10^3$) 57
Şekil 5.31 Sistem parametrelerin ideal olması durumunda 5mH filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 20.10^3$) 57
Şekil 5.32 Sistem parametrelerin ideal olması durumunda 5mH filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 5.10^3$) 57
Şekil 5.33 5mH filtre endüktansı değeri için öğrenme katsayısı daha küçük seçildiğinde yakınsama durumu ($C_{ff} = 1.10^3$) 58
Şekil 5.34 5mH filtre endüktansı değeri için öğrenme katsayısı daha büyük seçildiğinde yakınsama durumu ($C_{ff} = 15.10^3$) 58
Şekil 5.35 Sistem parametrelerin ideal olmaması durumunda 1.5mH filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 14.10^3$) 59
Şekil 5.36 Sistem parametrelerin ideal olmaması durumunda 5mH filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 4.10^3$) 59
Şekil 5.37 5mH filtre endüktansı değeri için daha küçük öğrenme katsayısı seçilmesi halinde yakınsama durumu ($C_{ff} = 1.10^3$) 60
Şekil 5.38 5mH filtre endüktansı değeri için daha büyük öğrenme katsayısı seçilmesi halinde yakınsama durumu ($C_{ff} = 8.10^3$) 60

ÇİZELGE LİSTESİ

Sayfa

Çizelge 3.1 Bant hesabında kullanılan değişkenler ve açıklamaları 13
Çizelge 3.2 Histerezis akım kontrolünün analizi için kullanılan değerler 16
Çizelge 5.1 ILC yönteminde iki seviyeli gerilim kaynaklı inverter için kullanılan parametrelerin değerleri..... 40

ÖZET

GÜÇ ELEKTRONİĞİ DÖNÜŞTÜRÜCÜLERİ İÇİN İTERASYONLA ÖĞRENEN BİR AKIM KONTROL YÖNTEMİNİN GELİŞTİRİLMESİ

Ahmet Talha DUDAK

Elektrik Mühendisliği Anabilim Dalı

Yüksek Lisans Tezi

Tez Danışmanı: Doç. Dr. Ahmet Faruk BAKAN

Akım kontrolü güç elektroniği uygulamalarında önemli bir yer tutmaktadır. Akım kontrol performansı güç elektroniği dönüştürücülerinde dinamik cevap ve sistem kararlılığını doğrudan etkilemektedir. Bu tez çalışmasında hızlı dinamik cevap ve kararlılığa sahip olan histerezis akım kontrolü (HCC) gerçekleştirilmiştir.

Eski bir akım kontrol yöntemi olan analog HCC, dinamik cevap ve kararlılık açısından etkili bir yöntem olmasına rağmen anahtarlama frekansının değişken olması, tercih edilmemesine sebep olmaktadır. Çünkü değişken anahtarlama frekansı elektromanyetik girişim (EMI) ve filtre tasarımı zorluğu gibi problemlere sebep olmaktadır. Bu yüzden tasarımcılar sabit frekanslı kontrol yöntemlerini tercih etmektedir. Ancak bu kontrol yöntemleri detaylı analizler gerektirmektedir ve tasarım zorlaşmaktadır. HCC dinamik cevap ve kararlılık açısından diğer akım kontrol yöntemlerine göre avantajlıdır. Bu tez çalışmasında HCC'nin dezavantajları ortadan kaldırılarak güç elektroniği dönüştürücüleri için etkili bir akım kontrol yöntemi gerçekleştirilmiştir.

Analog HCC'deki değişken anahtarlama frekansı ve ölü zaman yüzünden banttaki taşmalar, bu kontrol yöntemi için önemli bir problem teşkil etmektedir. Bu sorunları çözmek için sayısal HCC gerçekleştirilmiştir. Sayısal HCC ile histerezis bant uyarmalı olarak değiştirilmektedir. DC bara geriliminin değişken olması, filtre endüktansının değeri, örnekleme süresi ve akım referansının eğimi sayısal HCC'de sınırlamalara sebep olmaktadır ve istenen kontrol gerçekleştirilememektedir. Bu parametrelerin etkisini ortadan kaldırmak amacıyla iterasyonla öğrenen kontrol (ILC) yöntemi ile histerezis bant

uyarmalı olarak kontrol edilmiş ve başarılı sonuçlar elde edilmiştir. Bu tez çalışmasında sonuçlar iki seviyeli tek fazlı şebekeye bağlı gerilim kaynaklı inverter (VSI) için elde edilmiştir.

Anahtar Kelimeler: Histerezis akım kontrolü, anahtarlama frekansı, iterasyonla öğrenen kontrol, gerilim kaynaklı inverter

ABSTRACT

DEVELOPMENT OF AN ITERATIVE LEARNING CURRENT CONTROL METHOD FOR POWER ELECTRONICS CONVERTERS

Ahmet Talha DUDAK

Department of Electrical Engineering

MSc. Thesis

Adviser: Assoc. Prof. Dr. Ahmet Faruk BAKAN

Current control has an important role in power electronics applications. Current control performance affects dynamic response and system stability directly in power electronics converters. In this thesis study, hysteresis current control (HCC), which has fast dynamic response and stability, is performed.

Analog hysteresis current control, which is an conventional current control method, is not preferred because of variable switching frequency although it is an effective method in terms of dynamic response and stability. Because variable switching frequency causes problems like electromagnetic interference (EMI) and filter design difficulty. Therefore, the designers prefer constant frequency control methods. However, these control methods are required detailed analyzes and the design becomes difficult in these control methods. HCC is advantageous according to the other control methods in terms of dynamic response and stability. In this thesis study, an effective current control method is performed for power electronics converters removing disadvantages of HCC.

Switching frequency is variable in HCC and the current may exceed the hysteresis band because of the dead time. Digital HCC is realized to solve these problems. Hysteresis band is changed adaptively with digital HCC. Variation in DC bus voltages, value of filter inductance, sampling period and slope of current reference cause limitations in HCC and aimed control can not be realized. In order to remove effect of these parameters, hysteresis band is controlled as adaptive using an iterative learning control (ILC) method

and succesful results are obtained. In this thesis study, the results are achieved for two level single phase grid connected voltage source inverter (VSI).

Keywords: Hysteresis current control, switching frequency, iterative learning control, voltage source inverter

BÖLÜM 1

GİRİŞ

1.1 Literatür Özeti

Akım kontrolü, hızlı dinamik cevap gerektiren güç elektroniği uygulamaları için önemlidir. Anahtarlama frekansı, PI (Oransal İntegral) ve PR (Oransal Rezonans) kontrolcü kullanan lineer kontrol sistemlerinde sabit olmasına rağmen, dinamik cevap açısından bakıldığında bu kontrolcüler istenilen cevabı verememektedir. Aynı zamanda kontrolcünün tasarımı zorlaşmakta ve ciddi zaman almaktadır. Gecikmeler, gürültü ve ölü zamanlar dikkate alınmamaktadır. Kontrolcü tasarımı, lineer olmayan güç elektroniği sistemlerinde lineer kabul edilerek gerçekleştirilir ki, bu durum istemeyen sonuçlara sebep olabilmektedir.

Lineer olmayan HCC gibi yöntemler ile güç elektroniği sistemlerini kontrol etmek mümkündür. Fakat HCC değişken anahtarlama frekansı ve sayısal olarak gerçekleştirme zorluğu yüzünden tercih edilmemektedir. Ancak, son yıllarda mikroişlemci teknolojisinin gelişmesi ile birlikte, HCC yönteminin sayısal olarak gerçekleştirilmesi artık daha kolaydır. Bu yüzden sayısal kontrol, analog HCC'nin dezavantajlarını ortadan kaldırmak için kullanılabilir.

HCC'de anahtarlama frekansını sabit tutmak için adaptif olarak bandın değiştirildiği çalışmalar vardır. Ancak, bu çalışmalar [1]-[5] yeterince başarılı sonuçlar vermemektedir. Bunların dışında, anahtarlama kayıplarını düşürmek için maksimum anahtarlama frekansını sınırlayan yöntemler de vardır [6]-[10].

HCC'de anahtarlama frekansını sabit tutmak için literatürde birçok yöntem sunulmuştur. Analog devreler kullanarak HCC'de frekansı sabit tutan çalışmalar vardır [6], [8], [11],

[13]-[15], [19], [22], [24], [31]. Ancak, günümüzde işlemcilerin gelişmesi ile birlikte analog devrelere olan ihtiyaç azalmaktadır.

HCC, anahtarlama frekansı, DC bara gerilimleri, filtre endüktansının değeri, örnekleme süresi, akım referansının eğim bilgisi ve ölü zaman gibi birçok parametreden etkilenmektedir. Bu yüzden bu sınırlamaları ortadan kaldırmak için çalışmalar yapılmıştır. Ancak çoğu çalışma bütünüyle parametre bağımlılığını ortadan kaldıramamıştır. [1], [6], [8], [11]-[15] deki çalışmalar DC bara değişimlerini dikkate almamıştır. Bu durum anahtarlama frekasının sabit tutulmasında engel teşkil etmektedir. [9], [14], [16]-[22] de kontrol performansı, ölü zaman yüzünden olumsuz etkilenmektedir. Bunlara ek olarak, akım referansının eğim bilgisinin önemli olduğu uygulamalarda [2], [4], [5], [23]-[26], eğer eğim bilgisi dikkate alınmazsa sabit frekanslı çalışma olumsuz etkilenmektedir.

Filtre endüktansının değeri, sabit frekanslı HCC'de önemli bir parametredir. Endüktans değerinin yanlış bilinmesi sabit frekanslı çalışmayı olumsuz etkilemektedir. Bazı çalışmalar [2], [18], [21], [27]-[30] endüktans değerini dikkate almazken, bazı çalışmalar [32]-[36] da tahmin yoluyla endüktans değerini elde etmektedir. Ama bu tahmin ekstra işlem yükü anlamına gelmektedir. [15] te endüktans duyarlılığı üzerine bir çalışma gerçekleştirilmiş ve teorik ile pratik endüktans etkileri arasında fark görülmüştür. [10], [11], [31] de parametre değişimlerinin dikkate alınmasını gerektirmeyen yöntemler sunulmuş, ancak yöntemler her koşul için gerçekleştirilmemiştir.

Bir diğer önemli parametre örnekleme süresidir. Örnekleme süresi ayrık zamanlı kontrol sistemlerinde dikkate alınması gerekir. Sayısal HCC'de küçük örnekleme süreleri daha doğru sonuçlar verir. Fakat bu örnekleme süresi işlemcinin üstesinden gelebileceği seviyede olmalıdır. HCC için üretilen akım referansı sinyali örneklenmiş bir sinyaldir ve akım kontrolünde kullanılan önemli bir parametredir. Bu yüzden örnekleme süresi akım kontrol performansını etkilemeyecek seviyede olmalıdır. [12], [17], [20], [27], [33], [35], [37], [38] de örnekleme süresinin etkisini görebiliriz. Bazı çalışmalarda yüksek performans için FPGA'ler kullanılmıştır. FPGA kullanımı bazı uygulamalarda maliyet açısından tercih edilmeyebilir. HCC'nin sayısal uygulamalarında birçok çalışma

mevcuttur. Predictive [3], [34], [38], sliding mode [39]-[41], fuzzy [4], [25] gibi farklı birçok sayısal kontrol yöntemleri bunlardan bazılarıdır.

1.2 Tezin Amacı

Bu tez çalışmasında hızlı bir dinamik cevap ve kararlılığa sahip akım kontrol yöntemi olan HCC'nin parametre hassasiyetini ortadan kaldırmak amaçlanmıştır. Bunun için iterasyonla öğrenen kontrol (ILC) algoritması önerilmiştir. Önerilen yöntem literatürdeki diğer yöntemlerle kıyaslandığında oldukça etkili bir yöntemdir. DC baradaki gerilimlerin değişken olması, filtre endüktasının değerinin yanlış bilinmesi, örnekleme süresi, akım referansının eğim bilgisinin olmaması ve ölü zaman gibi birçok etkiye rağmen ILC algoritmasının akım kontrolünü kararlı bir şekilde gerçekleştireceği düşünülmektedir. Tezde ilk olarak bu parametrelerin detaylı olarak analizi yapılacak ve sabit frekans açısından kontrol performansına etkisi gözlemlenecektir. Daha sonra ILC algoritmasının HCC'deki etkisi analiz edilecektir. Şebekeye enerji aktaran inverterlerde akım harmoniklerinin azaltılması ve toplam harmonik distorsiyonu (THD) performansının iyileştirilmesi konusunda katkı sağlanacaktır.

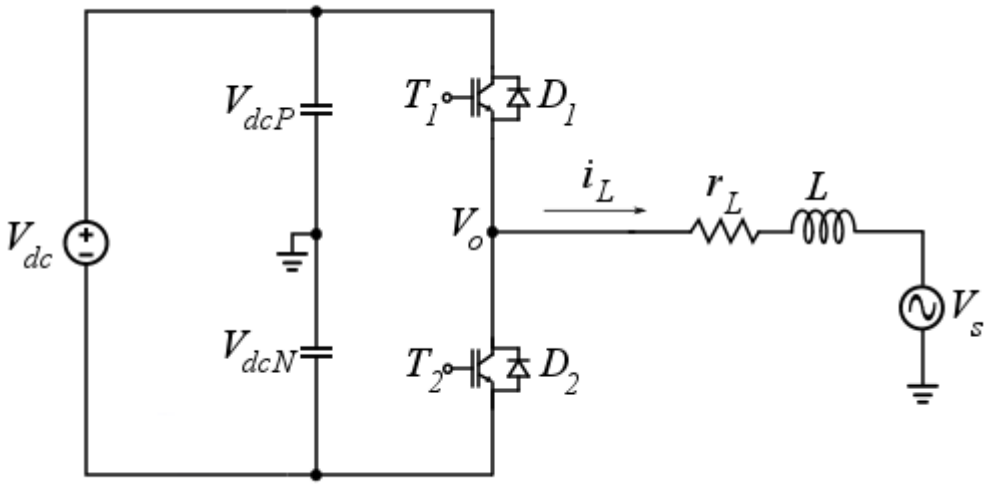
1.3 Hipotez

Akım kontrolü kapalı çevrim çalışan güç elektroniği sistemleri için önemlidir. Dinamik cevap ve kararlılık açısından oldukça etkili bir akım kontrol yöntemi olan HCC, değişken anahtarlama frekansı ortadan kaldırıldığında güç elektroniği uygulamalarında tercih edilen bir kontrol yöntemi olacaktır. Bu çalışmada parametrelerden bağımsız, sabit frekanslı ve etkili bir HCC yöntemi hedeflenmiştir. Yöntem şebekeye bağlı iki seviyeli tek fazlı gerilim kaynaklı inverter için test edilmiştir.

BÖLÜM 2

TEK FAZLI GERİLİM KAYNAKLI İNVERTER

Şekil 2.1'de tez çalışmasında üzerinde çalışılacak olan iki seviyeli tez fazlı gerilim kaynaklı inverter (VSI) gösterilmektedir. Bu geleneksel topoloji yapısı yarım köprü inverter olarak da bilinmektedir.

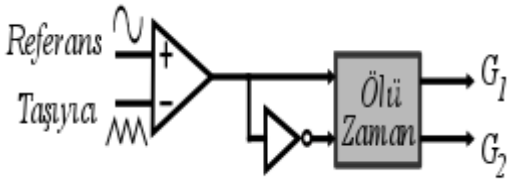


Şekil 2.1 İki seviyeli tez fazlı gerilim kaynaklı inverter

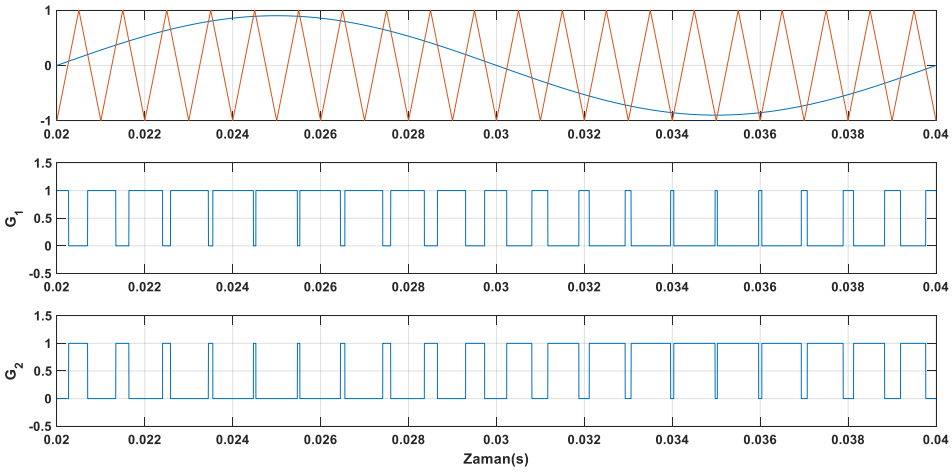
Şekil 2.1'de toplam DC bara gerilimi V_{dc} olmak üzere, pozitif ve negatif bara gerilimleri V_{dcP} ve V_{dcN} olarak ifade edilmiştir. Güç anahtarları, ters paralel bağlı D_1 ve D_2 diyotları ile beraber T_1 ve T_2 olarak ifade edilmiştir. İnverter çıkış gerilimi V_o'dur ve yük olarak filtre endüktansı L ile seri bağlı direnç r_L ve gerilim kaynağı olarak V_s tanımlanmıştır.

Darbe Genişlik Modülasyonu (PWM) gerilim kaynaklı inverterlerin AC çıkışı kontrol etmek için kullanılan temel kontrol yöntemidir. PWM, yüksek frekansta güç elemanlarının kapı sinyallerinin doluluk oranının kontrol edilmesidir. İki seviyeli gerilim

kaynaklı inverter için en sık kullanılan modülasyon tekniği sinüsoidal darbe genişlik modülasyon tekniğidir. Bu teknikte temel prensip, düşük frekanslı sinüsoidal referans sinyal ile yüksek frekanslı taşıyıcı sinyal olan üçgen dalganın karşılaştırılmasıdır. Referans sinyal taşıyıcı sinyalden büyük olduğunda üstteki güç anahtarı iletime girerken, alttaki eleman kesime girer ve inverter çıkışında pozitif DC bara gerilimi görülür. Referans sinyal taşıyıcı sinyalden daha küçük olduğunda alttaki güç elemanı iletime girerken, üstteki güç elemanı kesime girer ve inverter çıkışında negatif DC bara gerilimi görülür. Gerilim kaynaklı inverterde DC baranın kısa devre olmasını önlemek için anahtarların kapı sinyalleri arasına kısa süreli bir ölü zaman bırakılmaktadır [48]. Şekil 2.2(a)'da sinüsoidal PWM kontrol yapısı açıklanmaktadır. G_1 ve G_2 anahtarlara uygulanan kapı sinyalleri olup Şekil 2.2(b)'de gösterilmektedir.



(a)



(b)

Şekil 2.2 Sinüsoidal darbe genişlik modülasyonu, (a) blok diyagram, (b) dalga şekilleri

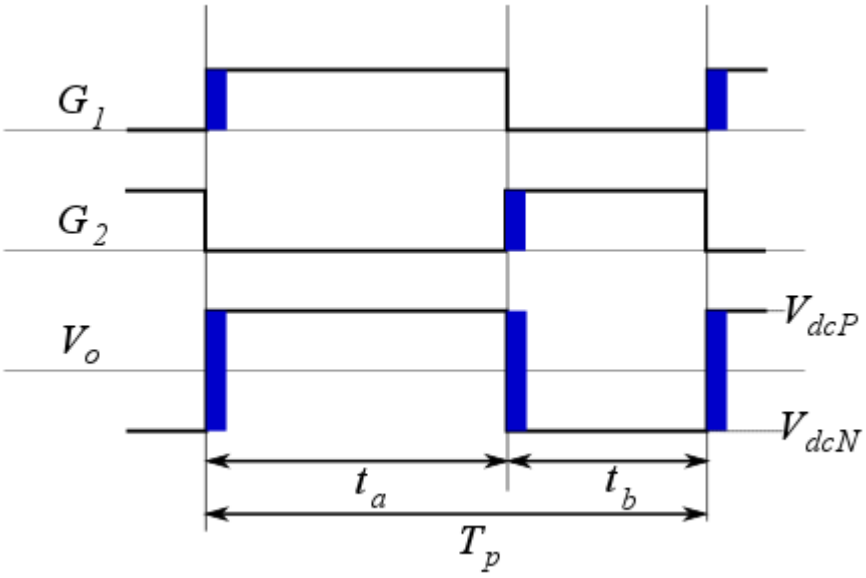
2.1 Gerilim Kaynaklı İnverterin Akım Kontrolü

Yarım köprü inverterin çalışma prensibinde üstteki güç anahtarı T_1 iletime girdiğinde inverter çıkış gerilimi V_{dcP} olur ve benzer şekilde alttaki güç anahtarı T_2 iletime girdiğinde inverter çıkış gerilimi V_{dcN} olmaktadır. Burada i_L çıkış akımı, güç elemanlarının kontrolü ile istenen şekilde kontrol edilebilmektedir. Çıkış akımının kontrolü güç elektroniği uygulamalarında birçok avantaj sağlamaktadır. Bu avantajlar, aşırı akım koruması, yük değişimine karşı dayanıklılık, kararlılık, hızlı dinamik cevap, ölü zaman etkisinin kompanze edilmesi ve DC bara değişimlerinin kompanze edilmesidir [48].

2.1.1 Ölü Zaman

Gerilim kaynaklı inverterlerde anahtarlama işlemi esnasında anahtarların kapı sinyalleri arasına ölü zaman eklenir. Ölü zaman eklemenin amacı, anahtarların DC barayı kısa devre etmesini engellemektir. Anahtarın kapı sinyalinden önce uygun bir gecikme uygulanması yoluyla bu işlem sağlanır. Böylece anahtarlama elemanlarının kısa devre olmasının önüne geçilmiş olur.

Ölü zaman etkisi Şekil 2.3 üzerinde açıklanmıştır. G_1 ve G_2, güç anahtarları T_1 ve T_2'nin kapı sinyalleridir. Kapı sinyalleri uygulanmadan önce, yani sinyalin yükselen kenarından önce uygun bir gecikme uygulanarak ölü zaman eklenir. Ancak bu durumda çıkış gerilimi istenenden farklı bir formda oluşur. Bu durum bir kompanzasyon ihtiyacı doğurmaktadır. Ayrıca bu tez çalışmasında yapılacak olan HCC'de ölü zaman yüzünden çıkış akımı histerezis bandın dışına taşmakta ve akım kontrol performansı bozulmaktadır.



Şekil 2.3 Ölü zaman etkisi ile çıkış geriliminde oluşan değişim

2.1.2 Gerilim Kaynaklı İnverterde Lineer Akım Kontrolü

PI ve PR kontrolcü kullanan lineer kontrol sistemlerinde, her anahtarlama periyodu sonunda ortalama akım okunarak hatanın düzeltilmesi yoluyla kontrol sinyalleri elde edilir ve anahtarlama işlemi gerçekleştirilir. Lineer kontrol sistemlerinde anahtarlama frekansı sabit olmasına rağmen, genellikle dinamik cevap düşüktür. Uygulamada PI ve PR kontrolcü katsayılarının, özellikle P teriminin yüksek seçilmesi, gürültü, sensör gecikmesi, anahtarlama dalgalanması ve ölü zaman nedeniyle mümkün olmamaktadır. P teriminin artırılamaması sistemin dinamik cevabını sınırlamaktadır. Ayrıca güç elektroniği sistemlerinin kontrolü konusunda çalışan araştırmacılar, zamanlarının önemli bir kısmını bu kontrolcülerin ayarlanmasına ayırmakta, buna rağmen dinamik cevap süresi istenilen seviyelere çıkarılamamaktadır. Güç elektroniği sistemlerinde frekans cevabı kullanılarak yapılan kontrolcü tasarımlarında sistem doğrusal kabul edilmekte, anahtarlama, gürültü ve ölü zaman etkileri dikkate alınmamaktadır. Dolayısıyla bu durum uygulamada beklenen neticeyi vermemektedir.

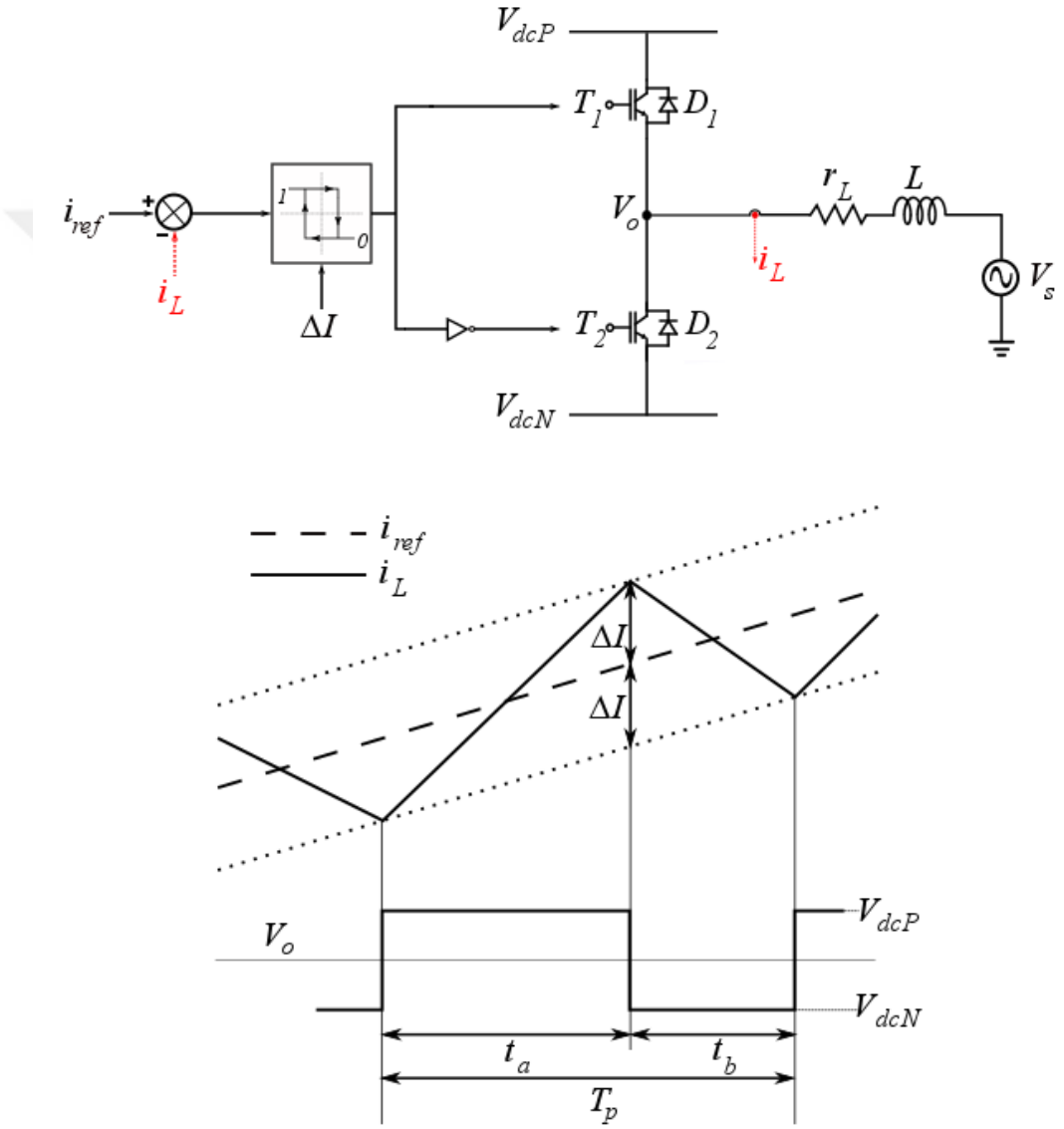
2.1.3 Gerilim Kaynaklı İnverterde Lineer Olmayan Akım Kontrolü: Histerezis Akım Kontrolü

Lineer olmayan bir akım kontrol yöntemi olan histerezis akım kontrolü, hızlı dinamik cevap, kararlılık ve basit bir yapıya sahiptir. Bu kontrol yönteminde akım bir bant içerisinde tutularak, akımın referansı takip etmesi sağlanır. Dinamik cevabı, basit yapısı ve yük parametrelerinden bağımsız bir yapıda olması HCC'yi ön plana çıkarmaktadır. Değişken anahtarlama frekansı ve sayısal olarak gerçekleştirme zorluğu histerezis akım kontrolünün bazı önemli dezavantajlarıdır. Bundan dolayı akım kontrolünde PWM yöntemi tercih edilmektedir. Sabit frekansta darbe genişliğinin değiştirilmesi ile yapılan PWM kontrolü dinamik cevap açısından histerezis akım kontrolüne göre yavaş olup, detaylı kontrolcü tasarım ve analizleri gerektirmektedir. Sistemin geniş bir aralıkta kararlı çalışması için seçilen kontrolcü katsayıları ile dinamik cevabın optimum olması sağlanamaz. Histerezis akım kontrolü analog devreler ile kolayca gerçekleştirilebilir. Fakat sayısal olarak gerçekleştirilmesi oldukça zordur. Histerezis akım kontrolü DSP (Sayısal Sinyal İşlemcisi) ile gerçekleştirildiğinde işlemcinin yükünü ciddi şekilde artırmaktadır. Ayrıca gürültü, ADC (Analog Sayısal Dönüştürücü) çözünürlüğü ve ADC hızı nedeniyle analog kontroldeki gibi akımın belirli bir bant içinde referansı takip etmesi sağlıklı bir şekilde sağlanamamaktadır. Gürültünün önlenmesi için ADC girişinde LPF (Alçak Geçiren Filtre) kullanılması durumunda histerezis akım kontrolünün çalışması bozulmaktadır. Çünkü histerezis kontrolünde ani değerlere göre karar verilmektedir. Histerezis kontrol yönteminin analog olarak gerçekleştirilmesi halinde, değişken anahtarlama frekansı ortaya çıkmaktadır. Anahtarlama frekansının değişken olması, uygulamalarda rezonans problemlerine yol açmaktadır. Frekansın kontrol edilememesi nedeniyle ses seviyesi kabul edilebilir düzeyin üzerine çıkmaktadır.

2.1.3.1 İki Seviyeli Tek Fazlı Gerilim Kaynaklı İnverterde Histerezis Akım Kontrolü

Tek fazlı gerilim kaynaklı inverter için klasik sabit bantlı histerezis akım kontrolü Şekil 2.4'te gösterilmiştir. Bu akım kontrolünde, ölçülen çıkış akımı referans akım ile karşılaştırılarak bir hata sinyali elde edilir. Bu hata sinyali bir histerezis kontrolcüden geçirilerek anahtarlama sinyalleri elde edilir. Eğer hata histerezis bandın üst sınır değerine eriştiyse alttaki güç anahtarı iletime girerek çıkış akımının azalması sağlanır ve

inverter çıkışında negatif DC bara gerilimi oluşur. Benzer şekilde, hata sinyali histerezis bandın alt sınır değerine eriştiğinde üstteki güç anahtarı iletime girerek çıkış akımının artması sağlanır ve inverter çıkışında pozitif DC bara gerilimi oluşur. Böylece akım hatasının histerezis bant içerisinde kalmasıyla, çıkış akımının referans akımı takip etmesi sağlanır. Bu yöntemin temel problemi frekansın değişken olmasıdır. Bu durum EMI ve filtre tasarımı açısından önemlidir.

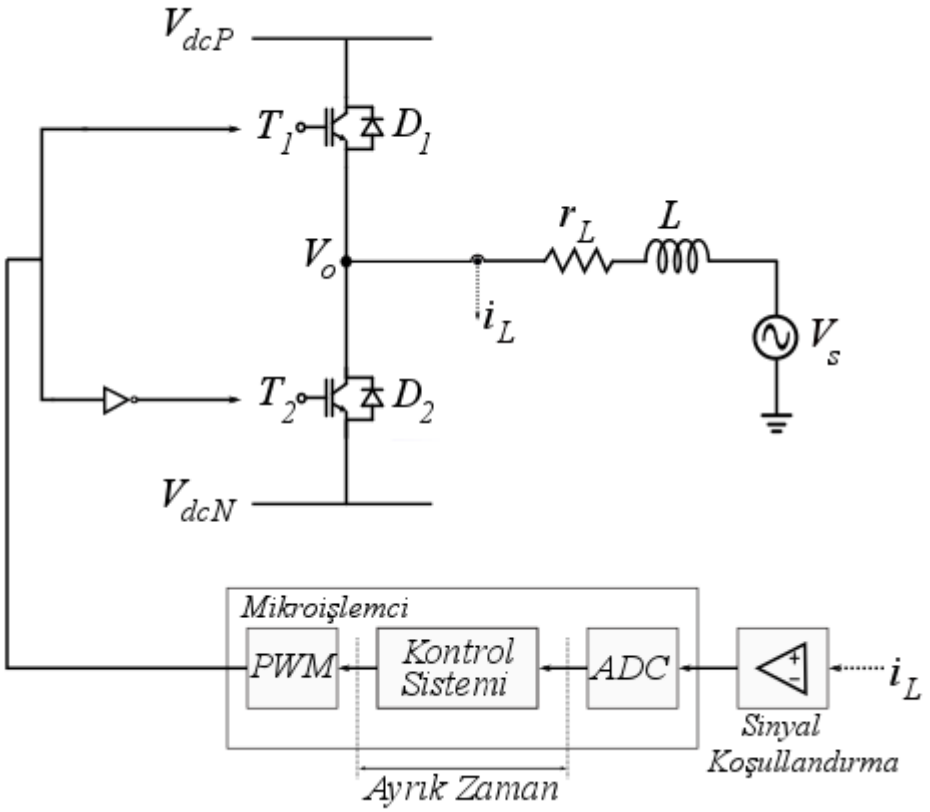


Şekil 2.4 Klasik histerezis akım kontrolü

Klasik histerezis akım kontrolünün değişken anahtarlama frekansı problemini çözmek için yöntem sayısal olarak gerçekleştirilmiştir. Böylece frekansı sabit tutacak şekilde histerezis bant her örnekleme süresinde hesaplanarak güncellenebilir.

2.1.4 Gerilim Kaynaklı İnverterin Sayısal Akım Kontrolü

Sayısal kontrol tekniğinde analog kontrol ayrık zamanlı olarak modellenmektedir. Sayısal kontrolcü tasarımında ilk adım verileri okuma işleminin uygun bir şekilde uygulanmasıdır. Verileri okuma işlemi analog sinyal koşullandırma devreleri ile yapılırken okunan veriler ADC ile sayısal sinyale çevrilir ve kullanılır. Bunun nedeni sistemin sürekli zaman bölgesinde çalışmasına karşın kontrolcünün çalışmasının ayrık zamanlı olarak gerçekleşmesidir. Bu dönüştürme işlemlerinin akım kontrol performansına etki etmemesi gerektiğinin bilinmesi önemlidir. Sinyalleri dönüştürme işleminde gürültüler yüzünden olabilecek bozucu etkilerden kaçınılmalıdır [49].



Şekil 2.5 Sayısal akım kontrol şeması

Şekil 2.5'te temel sayısal akım kontrol yapısı gösterilmiştir. Görüldüğü gibi kontrolün sayısal olarak gerçekleştirilmesi mikroişlemciler ile yapılmaktadır. Mikroişlemciler temel olarak ADC ve PWM birimlerine sahiptir. Veri okuma işleminde çıkış akımı sensör ile okunup sinyal koşullandırma devresi kullanılarak işlemciye verilir. ADC işleminden sonra akım kontrolü işlemci için uygun hale getirilir. Sinyal koşullandırma devresi, sensörden

elde edilen sinyalin ADC giriş gerilimi aralığından tam olarak yararlanacak şekilde güçlendirildiğini ve sinyalin filtrelendiğini garanti etmelidir. Ayrıca kontrolden kaynaklı gecikmeler, gürültü ve örnekleme ile PWM arasındaki senkronizasyon problemleri dikkate alınmalıdır.

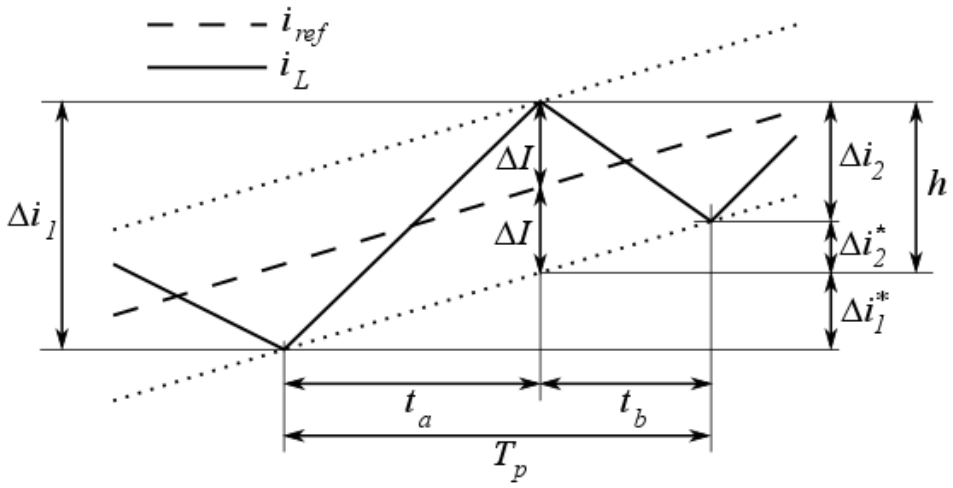
BÖLÜM 3

ADAPTİF HİSTEREZİS AKIM KONTROLÜ

İki seviyeli tek fazlı gerilim kaynaklı inverterde histerezis akım kontrolü, üst ve alt koldaki anahtarların kontrol edilmesiyle çıkış akımının istenen referansı takip ederek belirli bir bant içerisinde kalmasını hedefler. Şebekeye enerji aktaran inverterlerde akım, şebeke ile aynı fazda olan sinüzoidal bir işarettir. Aktif filtre ve kesintisiz güç kaynağı uygulamalarında ise akım sinüzoidal formdan farklı olabilmektedir. HCC yönteminde sabit bir bant için anahtarlama frekansı geniş bir aralıkta değişmektedir. Frekansın değişmesi şebeke gerilimi, DC bara gerilimi, endüktans değerlerine doğrudan bağlıdır. Histerezis akım kontrolünde bandın sabit olması durumunda değişken anahtarlama frekansı ortaya çıkmaktadır. Bu problemi çözmek için bandın değiştirilmesi yoluyla frekansı sabit tutma yoluna gidilmektedir.

3.1 Adaptif Histerezis Akım Kontrolü

Adaptif HCC bandın değiştirilmesi yoluyla frekansı sabit tutmayı hedefler. Frekansın yüksek olduğu yerlerde bandı genişletme ve frekansın düşük olduğu yerlerde bandı küçültme amacıyla band hesabı yapılmaktadır. Şekil 3.1 üzerinde, adaptif HCC için bant hesabı bir anahtarlama periyodundaki akım dalga şeklinden yola çıkarak açıklanmıştır. Akımın yükselme ve düşme sürelerini hesaplayarak frekansı sabit tutacak şekilde histerezis bant değerinin bulunması hedeflenmiştir.



Şekil 3.1 Sabit frekanslı histerezis akım kontrolü için değişken tanımları

Çizelge 3.1'de bant hesabında kullanılacak değişkenlerin açıklamaları listelenmiştir.

Çizelge 3.1 Bant hesabında kullanılan değişkenler ve açıklamaları

T_p	Anahtarlama periyodu
t_a	T_1'in iletim süresi
t_b	T_2'nin iletim süresi
ΔI_1	t_a süresi boyunca endüktans akımındaki artış
ΔI_2	t_b süresi boyunca endüktans akımındaki azalış
ΔI_1^*	t_a süresi boyunca referans akımdaki artış
ΔI_2^*	t_b süresi boyunca referans akımdaki artış
ΔI	Histerezis bant
h	Endüktans akımındaki dalgalanma
m_1	t_a süresi boyunca endüktans akımının eğimi
m_2	t_b süresi boyunca endüktans akımının eğiminin mutlak değeri
m_{ref}	Akım referansının eğimi

Sabit bir frekans için *h* değerinin bulunması için $T_p = t_a + t_b$ eşitliğinde t_a ve t_b süreleri, m_1, m_2 ve m_{ref} eğimleri ile devre parametreleri cinsinden yazılabilir. t_a aralığında endüktans akımındaki artış miktarı,

$$\Delta i_1 = h + \Delta i_1^* \tag{3.1}$$

$$\Delta i_1 = \frac{di_L}{dt} t_a = m_1 t_a \tag{3.2}$$

$$m_1 = \frac{V_L(t_a)}{L} = \frac{V_{dcP} - V_s}{L} \tag{3.3}$$

elde edilir. t_b aralığında akım referansının değişim miktarı,

$$\Delta i_1^* = \frac{di^*}{dt} t_a = m_{ref} t_a \tag{3.4}$$

bulunur. (3.1) ve (3.4) kullanılarak aşağıdaki eşitlikler elde edilir.

$$m_1 t_a = h + m_{ref} t_a \tag{3.5}$$

$$t_a = \frac{h}{m_1 - m_{ref}} \tag{3.6}$$

t_b'nin elde edilmesi için de benzer yol izlenir.

$$h = \Delta i_2 + \Delta i_2^* \tag{3.7}$$

$$\Delta i_2 = \frac{di_L}{dt} t_b = m_2 t_b \tag{3.8}$$

$$m_2 = -\frac{V_L(t_b)}{L} = \frac{V_{dcN} + V_s}{L} \tag{3.9}$$

elde edilir. t_b aralığında akım referansının değişim miktarı aşağıdaki gibidir.

$$\Delta i_2^* = \frac{di^*}{dt} t_b = m_{ref} t_b \tag{3.10}$$

(3.7), (3.8) ve (3.10) kullanılarak,

$$h = m_2 t_b + m_{ref} t_b \tag{3.11}$$

$$t_b = \frac{h}{m_2 + m_{ref}} \tag{3.12}$$

elde edilir. (3.6) ve (3.12) eşitlikleri kullanılarak toplam periyod hesaplanır.

$$T_p = t_a + t_b \tag{3.13}$$

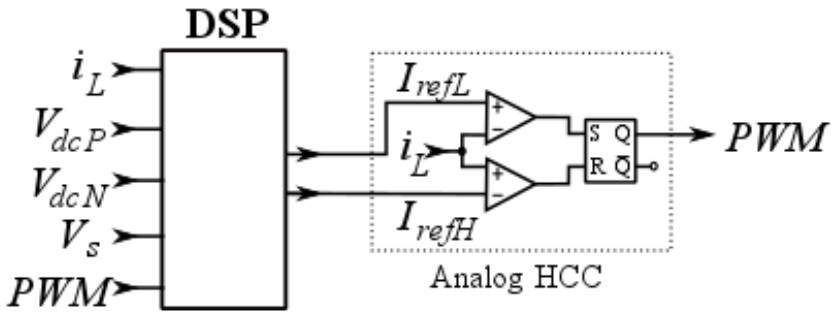
$$T_p = \frac{h}{m_1 - m_{ref}} + \frac{h}{m_2 - m_{ref}} \quad (3.14)$$

Buradan sabit periyod için histerezis bandı,

$$h = \frac{T_p \cdot (m_2 + m_{ref}) \cdot (m_1 - m_{ref})}{m_1 + m_2} \quad (3.15)$$

$$\Delta I = h/2 \quad (3.16)$$

olarak elde edilir. Yöntem, Şekil 2.1'deki devre için test edilmiştir. Faz kolunun pozitif elemanı iletimde iken endüktans akımı artmaktadır. Endüktans akımı I_{refH} değerini geçtiğinde RS flip flopun RESET bacağına bağlı olan karşılaştırıcının çıkışı lojik *1* olmaktadır. Bu durumda *PWM=0* olur ve akım azalmaya başlar. Endüktans akımı I_{refL} değerinin altına düştüğünde RS flip flopun SET bacağına bağlı olan karşılaştırıcının çıkışı lojik *1* olur. Bu durumda *PWM=1* olur ve akım artmaya başlar. Bu kontrol yapısı Şekil 3.2'de gösterilmiştir. İki adet karşılaştırıcı ve bir adet RS flip flop ile analog histerezis yönteminin gerçekleştirilmesi uzun yıllardır uygulanan eski bir yöntemdir. Bu analog temelli kontrol yapının tamamı DSP içerisinde gerçekleştirilebilir. Günümüzde yeni DSP'ler içerisinde karşılaştırıcı, DAC (Sayısal Analog Dönüştürücü) ve RS flip flop bulunmaktadır. *ΔI* bandı her T_s örnekleme süresinde DSP tarafından hesaplanarak, I_{refL} ve *ΔI* kullanılarak I_{refH} ve I_{refL} bulunup, bu değerler DAC'lara yüklenerek karşılaştırıcı girişlerine uygulanır. Bundan sonraki kısım donanımsal olarak çalışmaktadır. DSP'nin hesaplama yükü sadece *ΔI* bandını hesaplamaktan ibarettir. Hesaplama süresi (T_s) *10-100μs* arasında seçilebilir. Dolayısıyla yöntem DSP'de bir işlem yükü oluşturmamaktadır. Sabit frekans için (3.15) eşitliğinde verilen histerezis bant formülü kullanılmıştır. İnverter çıkışındaki akımın sinüzoidal bir referansı takip etmesi hedeflenmektedir. Önerilen yöntemde anahtarlama frekansını sabit tutmak üzere *ΔI* histerezis bandı değiştirilmektedir [45], [46].



Şekil 3.2 Sabit frekanslı histerezis akım kontrolü için kontrol yapısı

3.2 Adaptif Histerezis Akım Kontrolünün Analizi

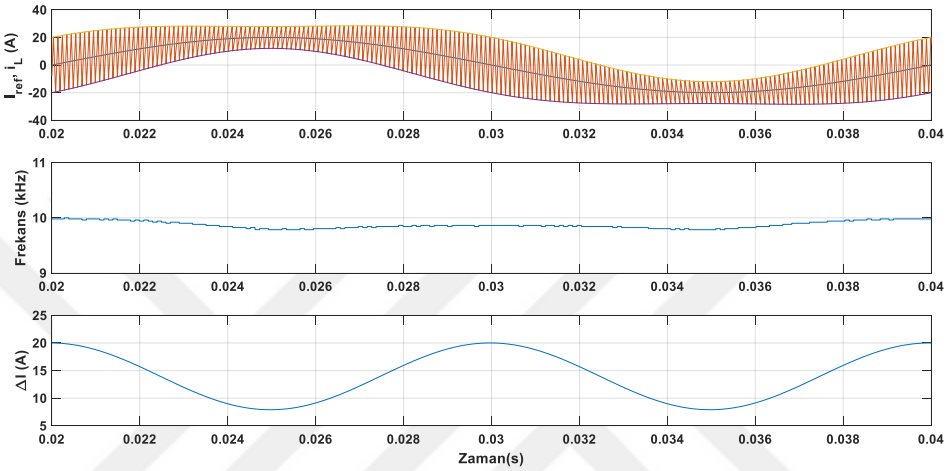
Sabit frekanslı histerezis akım kontrolünde eşitlik (3.15) kullanılarak elde edilen bant hesabı formülü kullanılmıştır. Ancak elde edilen formülden de görülebileceği gibi birçok parametre sistemi etkilemektedir. Her örnekleme periyodunda hesaplanan bant değeri ile bandı güncelleyerek frekansı sabit tutmaya çalışmak her koşul için sağlanamamaktadır. Özellikle örnekleme periyodu, DC bara gerilimlerinin değişimi, filtre endüktansının değeri, akım referansının eğimi ve ölü zamanlar sabit frekanslı akım kontrol performansını etkilemektedir. Histerezis akım kontrolünün parametreler açısından analizi iki seviyeli tek fazlı gerilim kaynaklı inverter için Çizelge 3.2'deki değerler kullanılarak yapılmıştır.

Çizelge 3.2 Histerezis akım kontrolünün analizi için kullanılan değerler

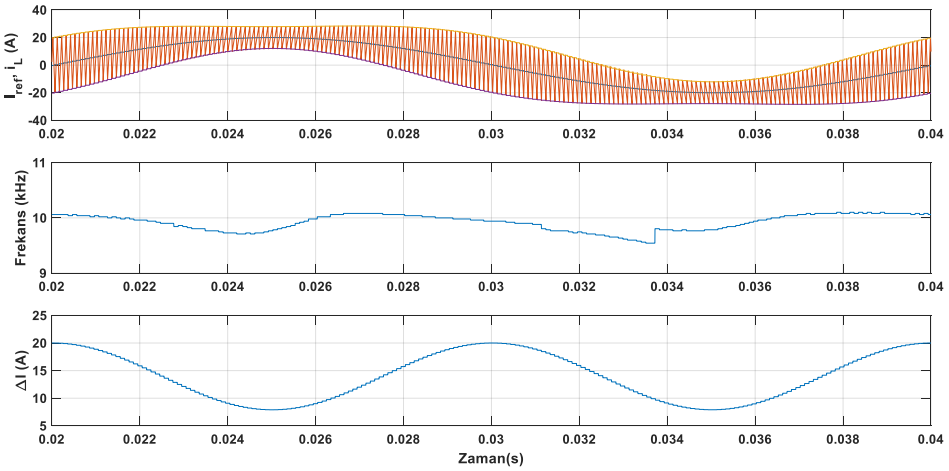
Örnekleme periyodu	T_s	*1-100µs*
Referans akım	I_{ref}	*20sin(2π50t)A*
DC bara gerilimleri	$V_{dcP} = V_{dcN}$	*400V*
Filtre endüktansı	*L*	*500µH*
Anahtarlama frekansı	f_p	*10kHz*

3.2.1 Örnekleme Periyodunun Analizi

Sabit frekanslı çalışmada histerezis bandın güncellenmesi her örnekleme periyodunda yapılmaktadır. Eğer örnekleme periyodu çok küçük seçilirse bandın hesabı işlemcinin işlem yükü açısından problem oluşturur. Örnekleme periyodunun histerezis akım kontrolüne etkisini görmek için $T_s = 1\mu s$ için sonuçlar Şekil 3.3(a) ve $T_s = 100\mu s$ için sonuçlar Şekil 3.3(b)'de gösterilmiştir.



(a)



(b)

Şekil 3.3 $T_s = 1\mu s$ (a) ve $T_s = 100\mu s$ (b) örnekleme süresi için sabit frekanslı histerezis akım kontrolü

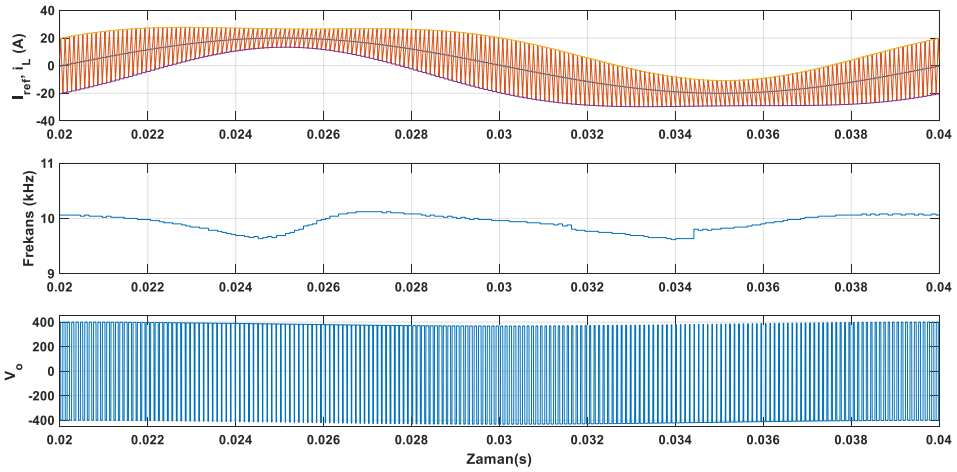
Şekil 3.3'te görüldüğü gibi düşük örnekleme süresindeki frekans dalgalanması ile yüksek örnekleme süresindeki frekans dalgalanması farkı kabul edilebilir seviyededir. Sonuç

olarak yüksek örnekleme süresi ile bandın güncellenmesi, işlemciler açısından histerezis akım kontrolünün uygulanabilirliğini ortaya koymaktadır. Burada diğer tüm parametrelerin etkisi dikkate alınmamıştır.

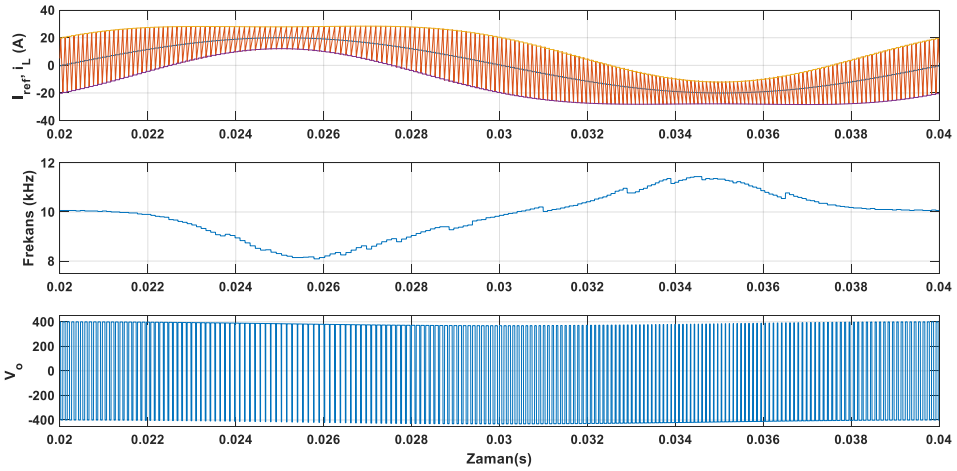
3.2.2 DC Bara Gerilimlerindeki Dalgalanmanın Analizi

Sabit frekanslı histerezis bant hesabında DC bara gerilimleri parametre olarak kullanılmaktadır. Bu yüzden bu gerilimlerdeki değişimler frekansı sabit tutma işlemini doğrudan etkilemektedir. Bu durum göz önüne alındığında DC bara gerilimlerinin ölçülerek bilinmesi gerekmektedir. Aksi takdirde sabit frekanslı akım kontrol performansı ciddi bir şekilde etkilenmektedir.

Şekil 3.4(a)'da pozitif ve negatif DC bara gerilimlerinin ölçülüp kullanıldığı durum için ve Şekil 3.4(b)'de pozitif ve negatif DC bara gerilimlerinin sabit $V_{dc}/2$ olarak kullanıldığı durum için sonuçlar gösterilmiştir. DC bara gerilimlerindeki değişimler dikkate alınmadığında frekanstaki dalgalanmanın ciddi oranda arttığı görülmektedir. Bu yüzden istenilen akım kontrol performansını elde edebilmek için bu durum göz önüne alınmalıdır.



(a)

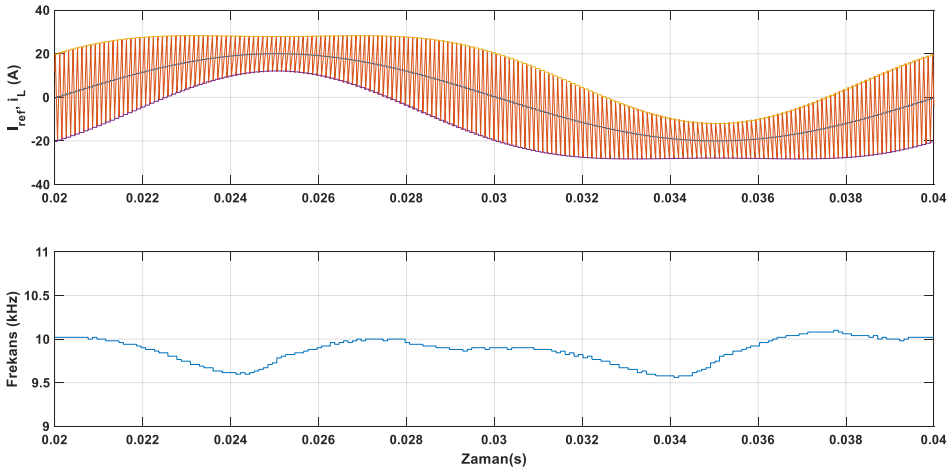


(b)

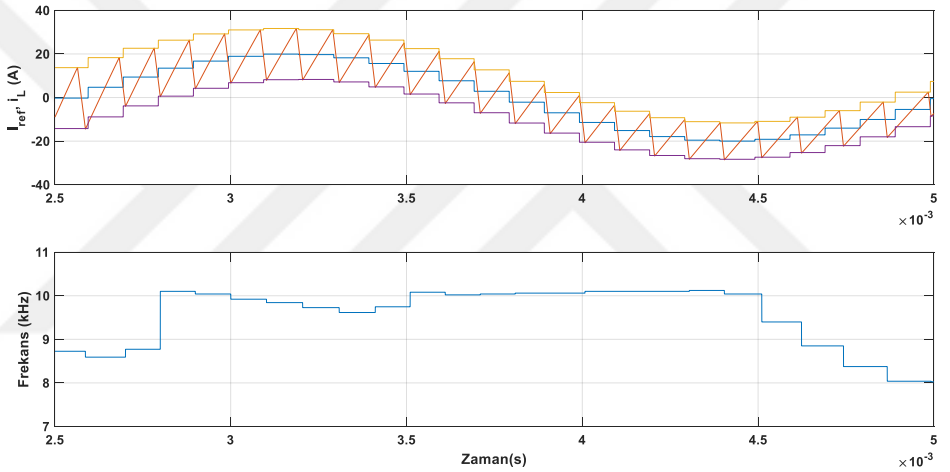
Şekil 3.4 Histerezis akım kontrolünde DC bara gerilim dalgalanmalarının etkisi, (a) DC bara gerilimlerindeki dalgalanma hesaba katıldığında, (b) DC bara gerilimlerindeki dalgalanma hesaba katılmadığında

3.2.3 Akım Referansının Analizi

Akım referansı sabit frekanslı kontrol için önemli bir parametredir. Özellikle *400Hz* gibi akım referansının hızlı değiştiği güç elektroniği uygulamaları ve lineer olmayan yüklerde akım referans bilgisi daha kritik hale gelmektedir. Akım referansının eğimi endüktans akımının yükselme ve düşme süresini etkilediği için anahtarlama periyodu da değişebilir. Bu yüzden bu eğim bilgisinin de dikkate alınması gereklidir. Şekil 3.5'te akım referansının eğim bilgisinin kullanılmadığı durum için sonuçlar gösterilmiştir. Sonuçlardan görüldüğü gibi 50Hz'lik akım referansı için frekanstaki bozulma akımın maksimum değerine yakın bölgelerde meydana gelmektedir. Ancak ciddi bir bozulma olmamaktadır. Fakat *400Hz*'lik akım referansı için frekanstaki dalgalanma büyük oranda artmaktadır. Bu durum göz önüne alındığında akım referansının hızlı değiştiği uygulamalarda sorunlar ortaya çıkabilir.



(a)

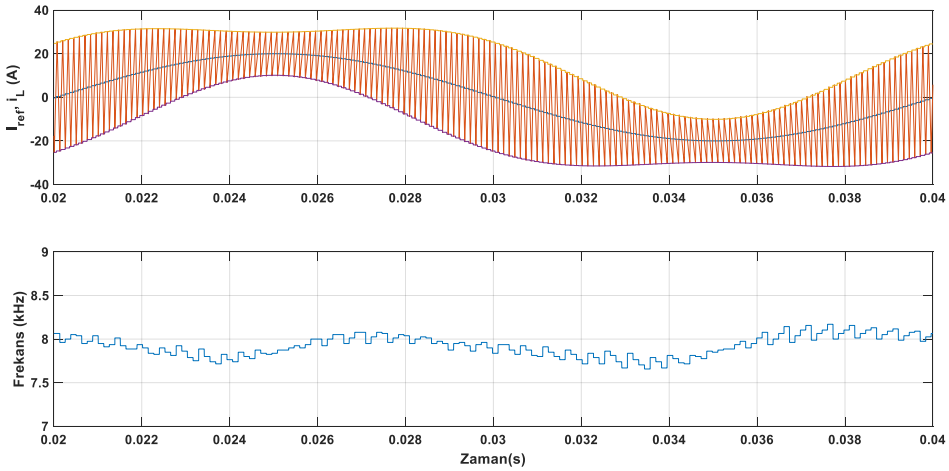


(b)

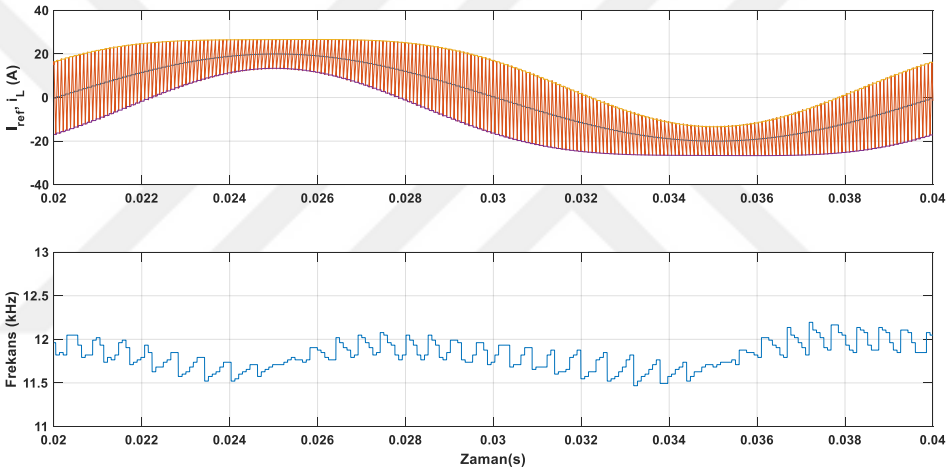
Şekil 3.5 Akım referansının eğim bilgisinin kullanılmaması durumunda değişimler, (a) *50Hz*'lik akım referansı için, (b) *400Hz*'lik akım referansı için

3.2.4 Filtre Endüktansının Analizi

Bant hesabında kullanılan filtre endüktansının değerinin doğru bilinmesi sabit frekanslı çalışma için önemlidir. Endüktans değerinin yanlış bilinmesi sabit frekanslı çalışmayı olumsuz etkilemektedir. Histerezis akım kontrolünde kullanılan endüktans değerinin gerçek değerinden büyük ya da küçük alınması durumunda farklı sonuçlar ortaya çıkmaktadır. Bu durumlar Şekil 3.6'da gösterilmiştir.



(a)



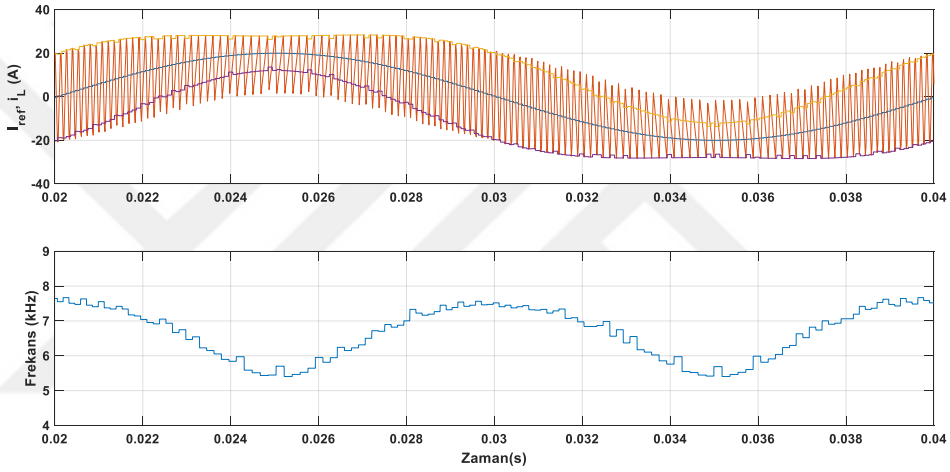
(b)

Şekil 3.6 Filtre endüktansının değerinin yanlış bilinmesi durumu, (a) gerçek değerinden daha küçük (*400µH*) bilinmesi durumu, (b) gerçek değerinden daha büyük (*600µH*) bilinmesi durumu

Şekil 3.6'dan da görüldüğü gibi filtre endüktansının doğru olarak bilinmesi gerekmektedir. Aksi takdirde hedeflenen çalışma frekansından ciddi sapmalar oluşmaktadır. Dolayısıyla endüktans konusu da göz önüne alınması gereken kritik bir konudur.

3.2.5 Ölü Zaman Etkisinin Analizi

Ölü zaman inverter faz kolunda kısa devre oluşmasını önlemek için gereklidir. Fakat ölü zaman yüzünden endüktans akımı histerezis bant dışına taşmaktadır. Özellikle yüksek frekanslarda endüktans akımının yükselme ve düşme süreleri hızlı olduğu için ölü zaman etkisi daha belirgin olmaktadır. Bu yüzden histerezis akım kontrolünde ölü zaman dikkate alınmalı ve ölü zaman etkisi kompanze edilmelidir. Aksi takdirde sabit frekansta çalışma gerçekleştirilemez. Şekil 3.7'de ölü zaman kaynaklı problemler gösterilmektedir. Endüktans akımı özellikle akımın maksimum ve minimum olduğu bölgelerde bandın dışına taşmaktadır.



Şekil 3.7 Histerezis akım kontrolünde ölü zaman etkisi

BÖLÜM 4

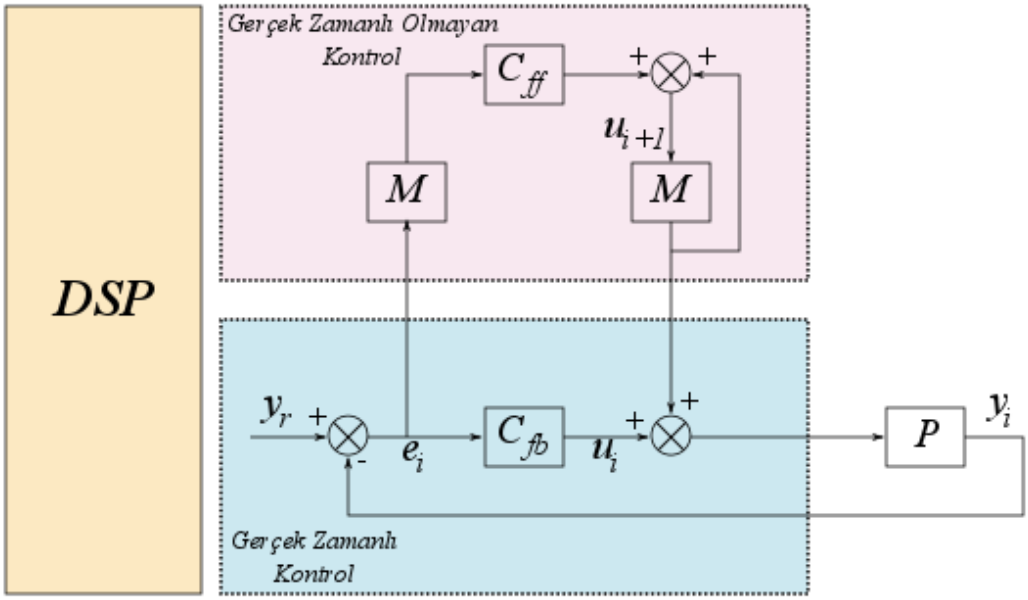
İTERASYONLA ÖĞRENEN KONTROL (ILC) YÖNTEMİ

Bu bölümde adaptif HCC yöntemini geliştirmek amacıyla kullanılan ILC yöntemi açıklanmıştır. Yöntem anahtarlama periyodunu ölçerek bandı ayarlamaktadır. Bant değeri kullanılarak akım referansının üst ve alt limitleri belirlenmektedir. Literatürde birden fazla ILC yöntemi yer almaktadır. Gerçek zamanlı endüstriyel kontrol problemlerinde PID ve model tahminli kontrol (MPC), kapalı çevrim döngülerinin büyük kısmını oluşturan iki kontrol yöntemidir. PID tip ILC yöntemi hata sinyalini kullanarak öğrenme işlemi gerçekleştirir. MPC ise seçilen bir hedef fonksiyon ile ilişkili optimum bir denetleyici tasarlamak için sistematik bir yaklaşım sağlar. Modelleme hataları ve dış etkenler referans yörüngesi çevresinde tekrarlanabilir olduğu için ILC yöntemi tarafından telafi edilebilir [47].

ILC yöntemi gerçek zamanlı uygulamalarda karşılaşılan kontrol problemlerini çözmede etkili ve basit yapılı bir yöntemdir. Ayrıca kontrol kalitesi ve güvenilirliği sebebiyle uygulamalarda tercih edilmektedir. Bu yöntem bir periyod içerisindeki önceki hata ve kontrol sinyal bilgisinin kullanılması ile gerçekleştirilmektedir. Hafıza tabanlı bir öğrenme mekanizmasına sahiptir. Yöntemin mikroişlemciler ile uygulanması oldukça kolaydır.

Yöntem tekrar eden öğrenme ile hem geçici hem de kararlı rejimde mükemmel bir takip yeteneğine sahiptir. Uygulamalarda doğru bir sistem modeli elde etmek kolay değildir. ILC yöntemi her durum ve koşulda en zor referans takibinde bile etkili bir yöntemdir. Kontrol kompanzasyonu için gerekli sinyaller bu yöntem ile kolaylıkla elde edilebilir.

Şekil 4.1'de ILC yöntemi blok diyagramı gösterilmektedir. Burada y_r referans sinyal, y_i çıkış sinyali, e_i hata sinyali, u_i kontrol sinyali, P sistem modeli, M depolama birimi ve C_{ff} ile C_{fb} kontrolcüleri ifade etmektedir.



Şekil 4.1 İterasyonla öğrenme yöntemi blok diyagramı

4.1 Lineer Sistemler için ILC Yöntemi

Lineer sistemler için ILC yöntemi beş başlık altında incelebilir. Bunlar, önceki iterasyon öğrenmesi (PCL), mevcut iterasyon öğrenmesi (CCL), önceki ve mevcut iterasyon öğrenmesi (PCCL), kaskad öğrenme ve artımsal kaskad öğrenmedir. PCL, CCL ve PCCL gömülü yapıda ILC yöntemidir ve ILC yönteminin temelini oluştururlar.

Gömülü yapı, çoğu mevcut gerçek zamanlı ILC yöntemi şemasının ortak yapısıdır. Dolayısıyla, bir ILC mekanizması mevcut bir kontrol sistemine dahil edilecekse, ya ana yürütme programının yeniden yazılması gerekecek ya da mikrodenetleyicinin değiştirilmesi gerekecektir. Birçok gerçek uygulamada, maliyet ve güvenlik kısıtlamaları nedeniyle denetleyicinin yeniden yapılandırması kabul edilemez. Böyle bir durumda kaskad öğrenme yönteminin kullanılması uygundur. Kaskad yapısından dolayı ILC yönteminin mevcut kontrol döngüsüne gömülmesi gerekmez, böylece sistem donanımının veya ana yürütme programının yeniden yapılandırılmasına gerek kalmaz [47].

4.1.1 Önceki İterasyon Öğrenmesi (PCL)

PCL için öğrenme kuralı aşağıdaki eşitlikler ile ifade edilmiştir. Tüm iterasyonlar için referans sinyalin değişmediği kabul edilmiştir.

$$y_i = Pu_i \tag{4.1}$$

$$e_i = y_r - y_i \tag{4.2}$$

$$u_{i+1} = u_i + C_{ff}e_i \tag{4.3}$$

Eşitlik (4.3)'te u_i ve e_i önceki iterasyondan gelen kontrol ve hata sinyalleridir. u_{i+1} ise mevcut iterasyonun kontrol sinyalidir.

$$e_{i+1} = y_r - y_{i+1} = y_r - Pu_{i+1} \tag{4.4}$$

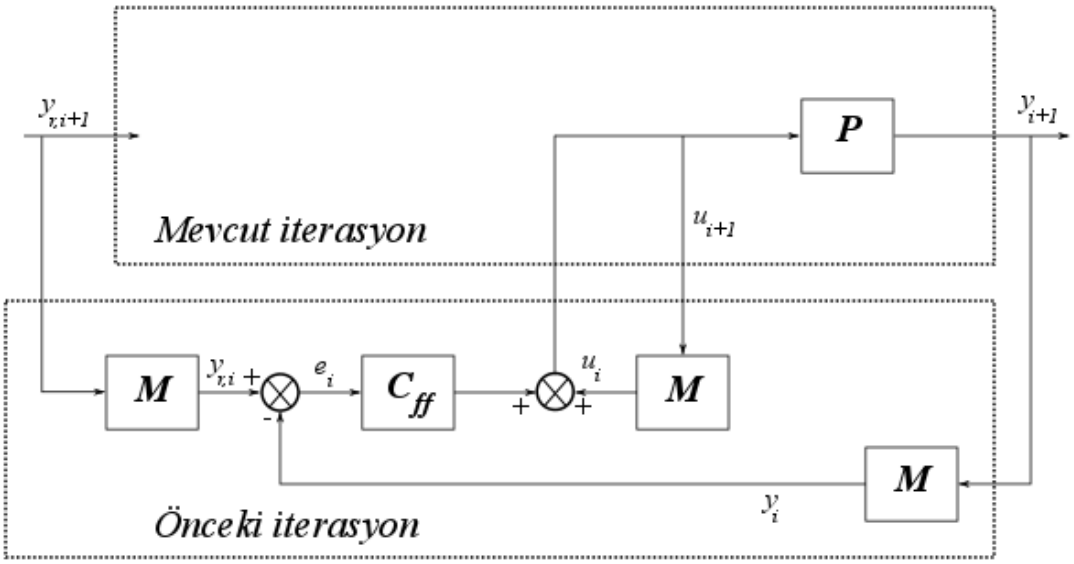
$$\begin{aligned} e_{i+1} &= y_r - P(u_i + C_{ff}e_i) \\ &= y_r - Pu_i - PC_{ff}e_i \\ &= (1 - PC_{ff})e_i \end{aligned} \tag{4.5}$$

Eşitlik (4.5)'e göre yakınsama durumu,

$$\frac{e_{i+1}}{e_i} = 1 - PC_{ff} \tag{4.6}$$

$$\left\| \frac{e_{i+1}}{e_i} \right\| = \|1 - PC_{ff}\| < 1 \tag{4.7}$$

Eşitlik (4.7)'deki gibi elde edilir. Şekil 4.2'de PCL blok diyagramı gösterilmiştir.



Şekil 4.2 PCL blok diyagramı

4.1.2 Mevcut İterasyon Öğrenmesi (CCL)

Açık çevrim yapısı nedeniyle önceki iterasyon algoritması küçük ve tekrarsız bozulmalara karşı hassas olabilir. Bu durum geribesleme tabanlı öğrenme yöntemi olan mevcut iterasyon algoritması kullanılarak düzeltilebilir. CCL için öğrenme ifadesi eşitlik (4.8)'da verilmiştir.

$$u_{i+1} = u_i + C_{fb}e_{i+1} \tag{4.8}$$

Referans sinyalin değişmediği kabul edilirse aşağıdaki eşitlikler yazılabilir.

$$e_{i+1} = y_r - y_{i+1} = y_r - Pu_{i+1} \tag{4.9}$$

$$\begin{aligned} e_{i+1} &= y_r - P(u_i + C_{fb}e_{i+1}) \\ &= y_r - Pu_i - PC_{fb}e_{i+1} \end{aligned}$$

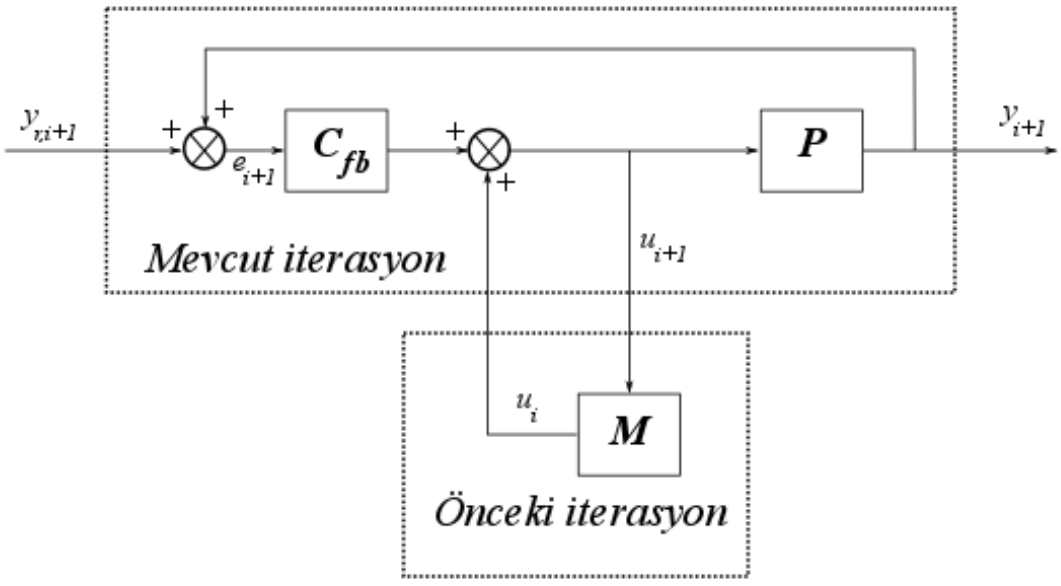
$$\left(1 + PC_{fb}\right)e_{i+1} = e_i \tag{4.10}$$

Eşitlik (4.10)'a göre yakınsama durumu,

$$\frac{e_{i+1}}{e_i} = \frac{1}{1+PC_{fb}} \tag{4.11}$$

$$\left\|\frac{e_{i+1}}{e_i}\right\| = \left\|\frac{1}{1+PC_{fb}}\right\| < 1 \tag{4.12}$$

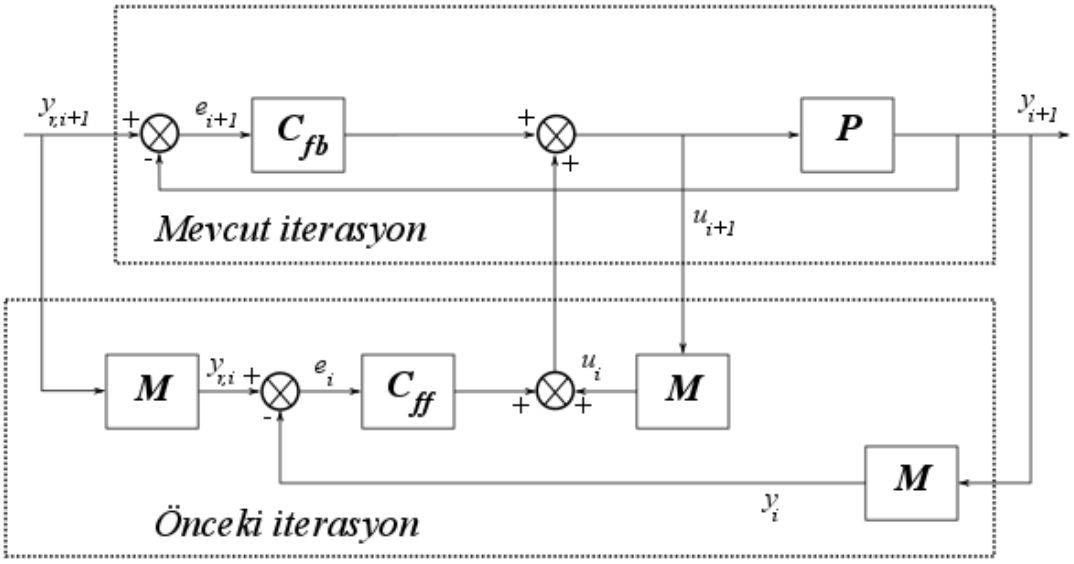
eşitlik (4.12)'daki gibi elde edilir. Şekil 4.3'te CCL blok diyagramı gösterilmiştir.



Şekil 4.3 CCL blok diyagramı

4.1.3 Önceki ve Mevcut İterasyon Öğrenmesi (PCCL)

Bu öğrenme algoritması hem önceki hem de mevcut iterasyon bilgisi kullanan hibrit bir algoritmadır. Her iki yöntemin de avantajlarını içermektedir. Genel olarak iterasyonla öğrenme kuralı denklem (4.13) ile ifade edilmektedir.



Şekil 4.4 PCCL blok diyagramı

$$u_{i+1}(k) = u_i(k) + C_{ff}e_i(k) + C_{fb}e_{i+1}(k) \tag{4.13}$$

Yakınsama durumu ise eşitlik (4.14)'de ifade edilmiştir.

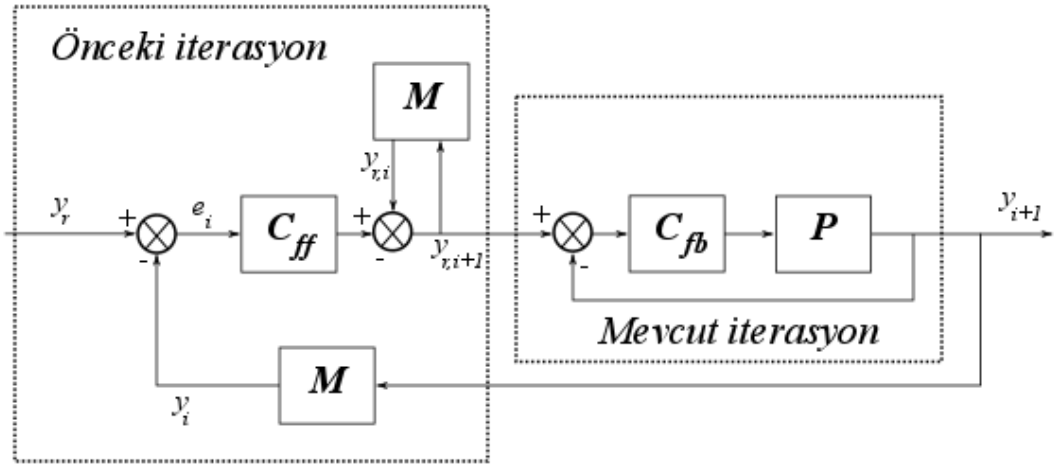
$$\left\| \frac{1-PC_{ff}}{1+PC_{fb}} \right\| < 1 \tag{4.14}$$

Burada C_{ff} önceki iterasyon hatasını düzelten bir öğrenme katsayısı iken, C_{fb} mevcut iterasyon hatasını düzelten sabit bir öğrenme katsayısıdır. "*i*" indisi iterasyon sayısını ifade ederken, "*k*" indisi örneklenmiş sinyalin örnek sayısını yani oluşturulan dizinin kaçıncı elemanı olduğunu ifade etmektedir. Eğer C_{ff} sıfır olursa sistem mevcut iterasyon hatasını kullanan bir öğrenme algoritması haline gelirken, C_{fb} sıfır olursa önceki iterasyon hatasını kullanan bir öğrenme algoritması haline gelmektedir. Burada kontrolcüler PID tip kontrolcülerdir. Burada önceki çevrimden gelen hatanın *k.* örneği geçici durum algoritmasında kullanılan sinyali ifade ederken, sistemde herhangi bir bozulmayı kompanze etmek amacıyla geçici olmayan durumdaki sinyali ifade etmek amacıyla *k+1.*

hata sinyali kullanılarak olası bozulmaların önüne geçilmiş olur. Bu durum önceki çevrim hatasını kullanmanın avantajlı yönlerinden birini ortaya koymaktadır. Şekil 4.4'te PCCL blok diyagramı gösterilmiştir.

4.1.4 Kaskad ILC

Kaskad yapılı ILC, mevcut iterasyon için üretilen yeni referans sinyali ile önceki iterasyonun çıkış sinyalini kullanır. Kaskad yapısından dolayı ILC'nin mevcut kontrol iterasyonuna gömülmesine gerek yoktur. Böylece sistem donanımının yeniden yapılandırılmasına gerek kalmaz. Önemli olan nokta referans sinyalin yeniden programlanmasıdır ve bu kolayca uygulanabilmektedir. Şekil 4.5'te kaskad ILC blok diyagramı gösterilmiştir.



Şekil 4.5 Kaskad ILC blok diyagramı

$$y_i = G y_{r,i} \tag{4.15}$$

$$e_i = y_r - y_i \tag{4.16}$$

$$y_{r,i+1} = y_{r,i} + C_{ff} e_i \tag{4.17}$$

$$y_{r,0} = y_r \tag{4.18}$$

Eşitlik (4.15)'de *G = PC / (1+PC)* kapalı çevrim transfer fonksiyonunu ifade eder. y_r, sabit çalışma periyodu boyunca tekrarlayan orijinal referans sinyalidir. $y_{r,i}$, mevcut iterasyon

için öğrenme yoluyla modifiye edilmiş referans sinyaldir. Eşitlik (4.17)'ye göre yakınsama durumu aşağıda verilmiştir.

$$
\begin{aligned}
e_{i+1} &= y_r - y_{i+1} \\
&= y_r - G y_{r,i+1} \\
&= y_r - G(y_{r,i} + C_{ff} e_i) \\
&= y_r - G y_{r,i} - G C_{ff} e_i \\
&= (1 - G C_{ff}) e_i
\end{aligned}
$$

$$\frac{e_{i+1}}{e_i} = 1 - G C_{ff} \tag{4.19}$$

$$\left\| \frac{e_{i+1}}{e_i} \right\| = \left\| 1 - \frac{PCC_{ff}}{1+PC} \right\| < 1 \tag{4.20}$$

4.1.5 Artımsal Kaskad ILC

Kaskad ILC'den farklı olarak iteratif olarak öğrenilen referans sinyal $y_{r,i+1}$, aşağıdaki gibi ifade edilebilir.

$$
\begin{aligned}
y_{r,i+1} &= y_{r,i} + C_{ff} e_i \\
&= y_{r,i-1} + \textstyle\sum_{j=0}^{1} C_{ff} e_{i-j} \\
&= \cdots \\
&= y_{r,0} + \textstyle\sum_{j=0}^{i} C_{ff} e_{i-j} \\
&= y_r + \textstyle\sum_{j=0}^{i} C_{ff} e_{i-j}
\end{aligned} \tag{4.21}
$$

Eşitlik (4.21)'e göre orijinal referans sinyali modifiye edilmektedir. Eğer iterasyon hataları sıfır ise referans sinyaller birbirine eşittir diyebiliriz ($y_{r,i+1} = y_r$). Yani, eğer mevcut iterasyon döngüsü ile orijinal referansın mükemmel bir şekilde takibi sağlanırsa kaskad ILC orijinal referans takibini son haliyle koruyacaktır.

Gerçek zamanlı uygulamalardaki kaskad ILC'de filtreleme işlemi önemli bir konudur. Filtreleme işlemi, ölçüm gürültüleri ve tekrarlamayan bozucu etkiler yüzünden genelde uygulanmaktadır. Alçak geçiren veya bant geçiren filtre ($F[.]$), ILC uygulamalarında yaygın

bir şekilde kullanılmaktadır. Filtrelendirilmiş gömülü ILC yöntemleri için eşitlik (4.22) ve kaskad ILC için eşitlik (4.23) yazılabilir.

$$u_{i+1} = F[u_i] + C_{ff} e_i \tag{4.22}$$

$$y_{r,i+1} = F\left[y_{r,i}\right] + C_{ff} e_i \tag{4.23}$$

Filtrelenmiş kaskad ILC eşitliğini açarsak,

$$\begin{aligned} y_{r,i+1} &= F\left[y_{r,i}\right] + C_{ff} e_i \\ &= F^2\left[y_{r,i-1}\right] + \textstyle\sum_{j=0}^{1} F^j\left[C_{ff} e_i\right] \\ &= \cdots \\ &= F^i\left[y_{r,0}\right] + \textstyle\sum_{j=0}^{i} F^j\left[C_{ff} e_i\right] \\ &= F^i[y_r] + \textstyle\sum_{j=0}^{i} F^j\left[C_{ff} e_i\right] \end{aligned} \tag{4.24}$$

eşitlik (4.24) ifadesi elde edilir. Eşitlik (4.24)'ten de görüldüğü gibi hatalar $e_0,\ldots,e_i$ sıfır olsa bile, orijinal referans değişebilir ($y_{r,i+1} = F^i[y_r] \neq y_r$). Yani, feedback döngüsü orijinal referansı mükemmel bir şekilde takip ederken, kaskad ILC orijinal referansı koruyamaz, sadece filtreleyebilir. Sonuç olarak y_r, genlik değişimi ve faz gecikmesi ile filtreleme işlemi $F^i[.]$ yüzünden orijinal değerinden sapacaktır. Bozucu etki ne kadar fazla olursa, filtreleme süresi i, o kadar fazla olacaktır. Orijinal referansı takip işlemi bu durumda başarılı bir şekilde yapılamayacaktır. Kaskad ILC'de bu problemi çözmek için artımsal bir yapı kullanılmaktadır. Artımsal kaskad ILC için öğrenme ifadesi aşağıda verilmiştir.

$$y_{r,i+1} = y_r + \Delta y_{r,i+1} \tag{4.25}$$

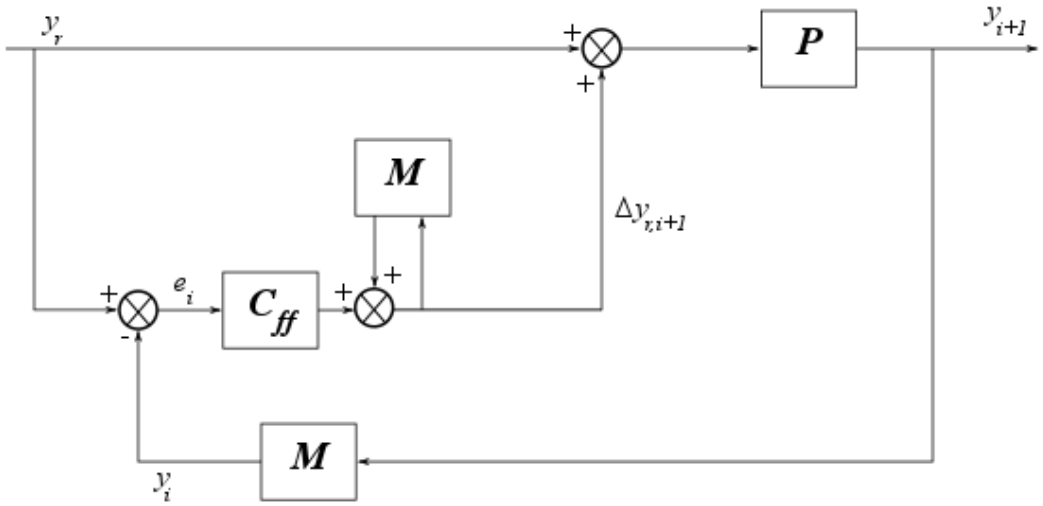
$$\Delta y_{r,i+1} = \Delta y_{r,i} + C_{ff} e_i \tag{4.26}$$

$$\Delta y_{r,0} = 0 \tag{4.27}$$

Eşitlik (4.25), artımsal kaskad ILC'nin öğrenme kuralıdır ve eşitlik (4.28)'deki gibi ifade edilebilir.

$$\begin{aligned} y_{r,i+1} &= y_r + \Delta y_{r,i+1} \\ &= \cdots \\ &= y_r + \textstyle\sum_{j=0}^{i} C_{ff} e_{i-j} \end{aligned} \tag{4.28}$$

Şekil 4.6'da artımsal kaskad ILC blok diyagramı gösterilmiştir.



Şekil 4.6 Artımsal kaskad ILC blok diyagramı

Filtrelenmiş artımsal kaskad ILC ifadesi ise eşitlik (4.29)'da belirtilmiştir.

$$
\begin{aligned}
y_{r,i+1} &= y_r + \Delta y_{r,i+1} \\
&= y_r + F\left[\Delta y_{r,i}\right] + C_{ff} e_i \\
&= y_r + F^2\left[\Delta y_{r,i-1}\right] + \textstyle\sum_{j=0}^{1} F^j\left[C_{ff} e_{i-j}\right] \\
&= \cdots \\
&= y_r + \textstyle\sum_{j=0}^{i} F^j\left[C_{ff} e_{i-j}\right]
\end{aligned}
\tag{4.29}
$$

Eşitlik (4.29)'da görüldüğü gibi filtreleme işlemi geçmiş hata sinyaline uygulanmaktadır. Eğer hatalar sıfır olursa orijinal referans değişmeyecektir ($y_{r,i+1} = y_r$).

4.2 Lineer Olmayan Sistemler için ILC

Pratik uygulamalarda, sistemlerin çoğu lineer değildir. ILC'nin lineer olmayan sistemlere uygulanabilir olması için iki gerekli koşul vardır. Bunlar, global Lipschitz süreklilik (GLC) koşulu ve aynı başlangıç koşuludur.

4.2.1 GLC Koşulu

GLC koşulu, *f(x,u,t)* ve *g(x,u,t)*'nin argümanlara göre global Lipschitz sürekli olduğu belirtir. $x_1, x_2 \in \mathbb{R}^n$ ve $u_1, u_2 \in \mathbb{R}$ için, L_f ve L_g sabitler olmak üzere aşağıdaki ifadeler elde edilir.

$$\|f(\boldsymbol{x_1}, u_1) - f(\boldsymbol{x_2}, u_2)\| \leq L_f(\|x_1 - x_2\| + |u_1 - u_2|) \tag{4.30}$$

ve

$$\|g(\boldsymbol{x_1}, u_1) - g(\boldsymbol{x_2}, u_2)\| \leq L_g(\|x_1 - x_2\| + |u_1 - u_2|) \tag{4.31}$$

Lineer bir sistem GLC fonksiyonunun özel bir durumudur. Örneğin, *f = Ax+bu*, matris modeli $\|A\|$ ve vektör modeli $\|b\|$'den oluşan iki Lipschitz sabitine sahiptir.

Pratik uygulamalarda, lineer olmayan fonksiyon *f(x)*'in GLC koşulunu sağlayıp sağlamadığını doğrudan kontrol etmek kolay olmayabilir. Bu durumda en uygun yöntem lineer olmayan fonksiyonun Jakobiyenini türetmektir.

f fonksiyonunun sürekliliğinden, $\xi \in [x_1, x_2]$ olmak üzere, ortalama değer teoremi ile eşitlik (4.32) yazılabilir.

$$f(x_1) - f(x_2) = \frac{\partial f}{\partial x}\Big|_{x=\xi} (x_1 - x_2) \tag{4.32}$$

Böylece GLC'ye benzer bir durum elde edebiliriz.

$$\|f(x_1) - f(x_2)\| \leq \frac{\partial f}{\partial x} \|x_1 - x_2\| \tag{4.33}$$

Sonuç olarak Lipschitz sabiti eşitlik (4.34)'daki gibi elde edilebilir.

$$\max_{\xi \in [x_1, x_2]} \left\| \frac{\partial f}{\partial x}\Big|_{x=\xi} \right\| \tag{4.34}$$

Çoğu mühendislik uygulamalarında GLC koşulu ile karşılaşılmaz. Örneğin anahtarlamalı relüktans motorlarındaki akım-moment ilişkisi lineer olmayan bir fonksiyon ($xe^{\alpha x}$) içerir. Burada *x*, stator akımı ve *α*, sınırlandırılmış bir parametredir ve fonksiyonun Jakobiyeni $(1+\alpha x)e^{\alpha x}$'dir ve her *x* için düzgün sınırlandırılamaz. Oysaki fiziksel değişkenler sıklıkla

sınırlandırılmaktadır. Örneğin tüm sürücü sistemlerinde stator akımı akım sınırlayıcı ile sınırlandırılmaktadır. Jakobiyen daima sonlu olduğundan, GLC koşulu her koşulda anahtarlamalı relüktans motoru için sağlanır.

4.2.2 Aynı Başlangıç Koşulu

Başlangıç koşulu, ILC uygulamalarında önemli rol oynar. ILC periyodik sistemlerde mükemmel bir referans takibi sağlarken, diğer yöntemlerin çoğu sonsuz bir zaman aralığı için asimptotik yaklaşım sunmaktadır ve aynı başlangıç koşulu gerektirmez. Çünkü bu kontrol yöntemlerinde başlangıç tutarsızlığı problem oluşturmaz. ILC'de ise başlangıç durumu içeren periyodik sistemler için tüm geçici rejim boyunca mükemmel takip gerekmektedir.

Başlangıç koşulu için beş farklı durum vardır.

(a) aynı başlangıç koşulu; ($x_i(0) = x_0(0)$, $x_i(0) = x_r(0)$, $y_i(0) = y_r(0)$)

(b) giderek artan başlangıç koşulu;

(c) sabit başlangıç kayması;

(d) belirli bir sınır içerisinde rastgele başlangıç koşulu;

(e) hizalama koşulu, önceki iterasyonun son durumunun, mevcut iterasyonun başlangıç durmu olması.

Bu koşulları sağlamanın en basit yolu, unutma faktörü ile ILC'yi yeniden düzenlemektir. Eşitlik (4.35)'de unutma faktörü için yeni öğrenme ifadesi verilmiştir.

$$u_{i+1}(t) = \alpha u_i(t) + \beta e_i(t) \tag{4.35}$$

Eşitlik (4.35)'te $\alpha \in (0,1]$, olmak üzere unutma faktörü olarak tanımlanmaktadır. α'nın etkisi başlangıç uyuşmazlığını önlemektir. β ise öğrenme katsayısıdır. Eşitlik (4.35)'ten,

$$\begin{aligned} u_{i+1}(0) &= \alpha u_i(0) + \beta e_i(0) \\ &= \alpha^2 u_{i-1}(0) + \alpha\beta e_{i-1}(0) + \beta e_i(0) \\ &= \cdots \\ &= \alpha^{i+1} u_0(0) + \beta \sum_{j=0}^{i} \alpha^{i-j} e_j(0) \end{aligned} \tag{4.36}$$

eşitlik (4.36) elde edilir. Başlangıç kontrol sinyali u_0 (0), uygulama problemlerinde daima sonludur. Bu yüzden sonsuz iterasyonda, $\alpha^{i+1}u_0$ (0) → 0 ifadesi yazılabilir.

$$|u_{i+1}(0)| \leq \beta \sum_{j=0}^{i} \alpha^{i-j} e_j(0) \tag{4.37}$$

$$\leq \beta\varepsilon \frac{1-\alpha^{i+1}}{1-\alpha} \tag{4.38}$$

Yukarıdaki eşitlikler $i \to \infty$ durumu içindir. Gerçek zamanlı ILC uygulamalarında α değeri [0.95, 0.99] aralığında seçilmesi önerilmektedir.

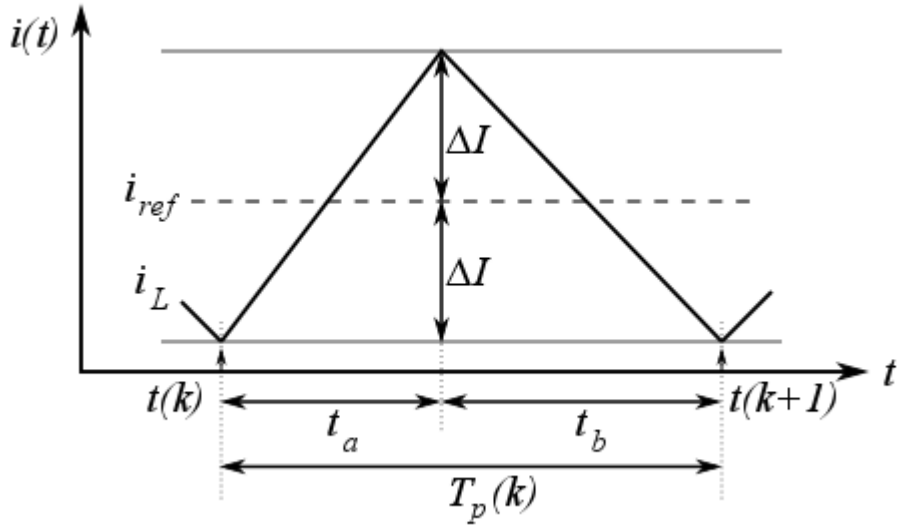
4.3 Adaptif Histeresis Akım Kontrolünün ILC Yöntemi Kullanılarak Gerçekleştirilmesi

ILC algoritması tekrar eden bozucu sinyallerin etkisini ortadan kaldırmayı ve referansı kusursuz bir şekilde takip etmeyi hedefler. ILC kontrole etki eden bu bozucu sinyalleri kompanze ederken bu sinyallerin önceden bilinmesini gerektirmez. Çünkü öğrenme algoritması bunu iterasyon yaparak öğrenmektedir.

Geri besleme kontrolcüsü sistemdeki belirsizlikleri barındırabilirken, ileri besleme kontrolcüsü ise yalnızca sistemin doğruluğu ölçüsünde performans gösterir. Bu durum ileri besleme kontrolcüsünün etkinliğini sınırlayabilir. ILC yöntemi açık çevrim kontrolünü iterasyon domainindeki geri besleme yoluyla üretir. Bu kontrol yöntemi belirsizliklere karşı oldukça dayanıklıdır.

HCC lineer olmayan bir akım kontrol yöntemidir. Sabit frekanslı HCC'de anahtarlama frekansı DC bara gerilimleri, filtre endüktansı ve akım referansının bir fonksiyonudur. Ancak DC bara gerilimlerinin değişken olması, filtre endüktansı değerinin yanlış bilinmesi ve akım referansının sinüsoidal olmaması durumu sabit frekanslı çalışmayı etkilemektedir. Bu yüzden sistemi ideal kabul ederek akım kontrolü yapmak, hatalı sonuçlar elde edilmesine sebep olacaktır. Bu durumun önüne geçmek için bu hatayı öğrenen ve hatayı kompanze eden ILC yöntemi kullanılabilir ve bu yönteme göre sistem modeli ile ilişkili optimal bir kontrolcü tasarlanır. Bu kontrolcü modelleme hatalarını ve kontrolcü performansını etkileyen bozucu sinyalleri kompanze edebilir. Adaptif HCC'de hesaplanan bant değerine ILC ile elde edilen kontrol sinyali eklenerek mükemmel bir referans takibi sağlanabilir.

Şekil 4.7'de endüktans akımı dalga şekli gösterilmektedir. Bu dalga şeklinde gösterilen bant genişliği matematiksel olarak hesaplanabilmektedir. Hesap yolu ile bulunan bant değeri adaptif histerezis akım kontrolünün referans modelini oluşturacaktır.



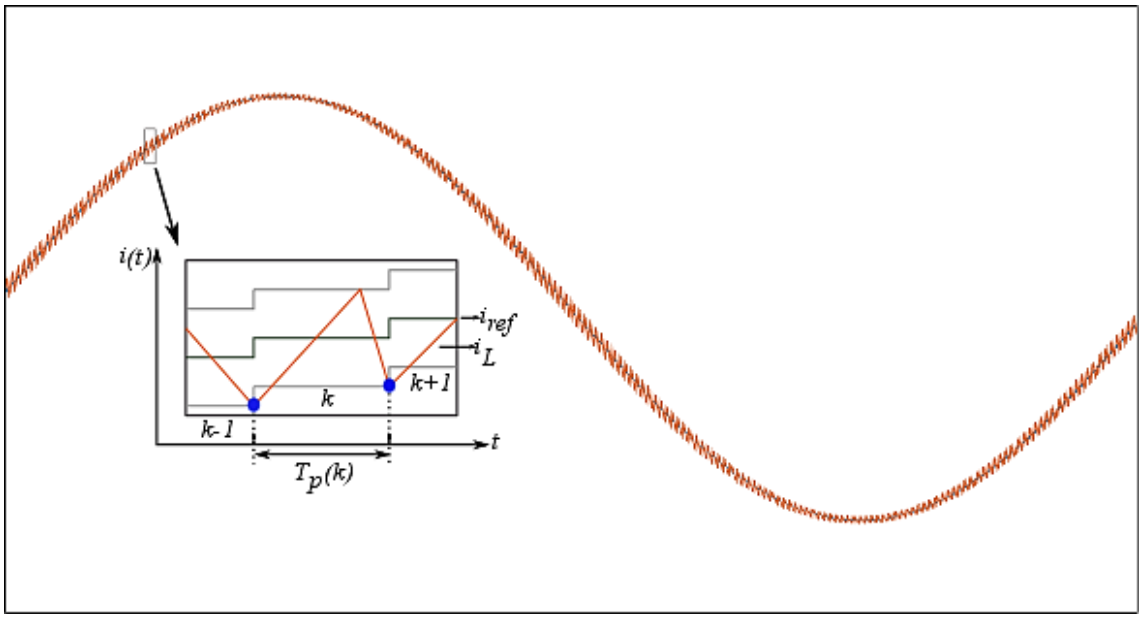
Şekil 4.7 Endüktans akımı dalga şekli

Bu yöntemde endüktans akımı histerezis bantların alt ve üst sınırlarına eriştiğinde anahtarlama işlemi gerçekleşmektedir. Burada bant genişliği referans akımın periyodu boyunca yani bir iterasyon içerinde frekansı sabit tutacak şekilde güncellenmektedir. Her anahtarlama periyodu sonunda güncellenen histerezis bant değeri ΔI, parametreler cinsinden matematiksel olarak ifade edilebilir.

$$\Delta I = 0.5 \cdot T_{ref} \frac{(V_{dc}/2 - V_s)\cdot(V_{dc}/2 + V_s)}{V_{dc} \cdot L} \tag{4.39}$$

Eşitlik (4.39)'da T_{ref} sabit frekanslı çalışmada istenen anahtarlama periyodunu ifade etmektedir. ILC algoritması ile elde edilen kontrol sinyali her anahtarlama periyodunda sisteme uygulanır ve örneklenmiş akım referansı bu periyod içerisinde sabit kabul edilir. Matematiksel olarak elde edilen bu bant değeri frekansı sabit tutma konusunda yetersiz kalmaktadır. Çünkü sistem DC bara gerilimi, endüktans değeri, örnekleme periyodu, akım referansı ve ölü zaman gibi birçok parametreye bağımlıdır. Bu problemleri çözmek için iterasyonla öğrenme algoritması önerilmiştir.

Şebekeye enerji aktaran gerilim kaynaklı inverterde akım referansı şebeke geriliminden elde edilmektedir. Elde edilen akım referansı işlemcinin adaptif HCC'de kullanacağı örneklenmiş referans akım sinyalidir. Örneklenmiş bu sinyalin örnekleme periyodu anahtarlama frekansı ile ilişkili olacaktır. Yani 10kHz anahtarlama frekansı için 100µs örnekleme periyodunda akım referansı oluşacaktır. Bu referans akım, şebeke ile senkron olduğundan periyodik bir sinyaldir ve ILC yönteminin bir iterasyon süresi aynı zamanda şebeke periyodudur. Böylece her şebeke periyodunda temel frekans(f)/anahtarlama frekansı(f_p) adedinde dizi elemanı oluşmaktadır. Bu dizi, ILC'nin bir iterasyonda kaydettiği bilgidir ve kontrol işleminde kullanılacaktır. Bu kontrol yöntemi aynı zamanda örneklemeli ILC yöntemi olarak da bilinmektedir.

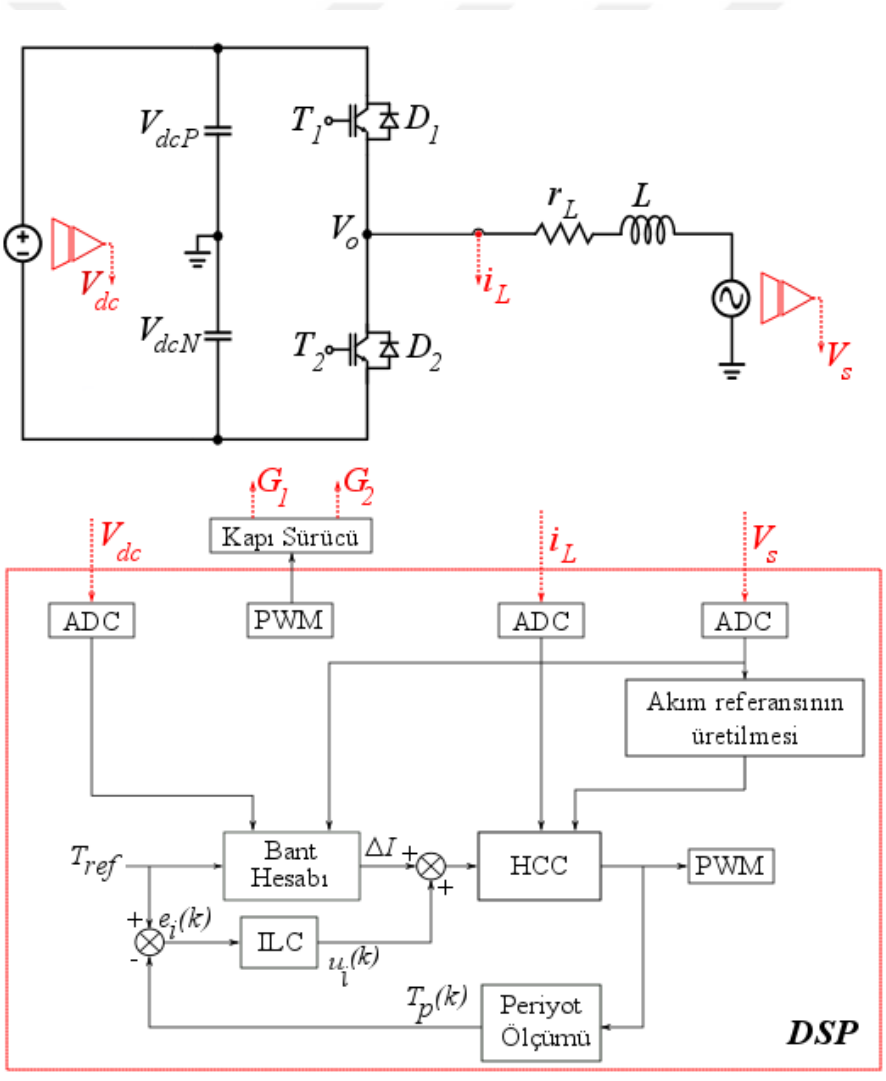


Şekil 4.8 Örneklemeli ILC'de akım dalga şekli

Şekil 4.8'de örneklemeli ILC'de akım dalga şekli gösterilmiştir. Önerilen adaptif HCC'de, mükemmel bir referans takibi için detaylı sistem modeline gerek yoktur. Çünkü ILC, istenen kontrol sinyalini öğrenmektedir. Örneklemeli ILC'de bir iterasyon süresi içerisinde bant değeri bir anahtarlama süresi geçtikten sonra güncellenmektedir. Bu yüzden örnekleme süresi önemli bir parametredir. 10kHz çalışma frekansına sahip bir sistemde örnekleme süresi 100µs'dir ve bu süre, işlemcilerin bant değerini güncellemesi için uygun bir süredir.

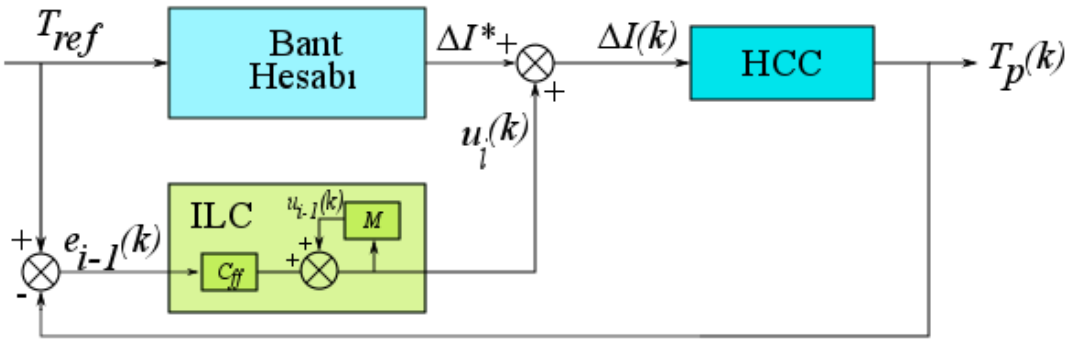
ILC, var olan klasik kontrolcüye ilave kaskad kontrolcü olarak kullanılabilir. Klasik kontrolcü geçici hal boyunca toplam kontrolün büyük bir kısmını gerçekleştirirken, kontrolcünün performansı yetersiz kalmaktadır. Kararlı halde ise ILC yüksek doğrulukta kontrol ve yakınsama sağlamaktadır. Bu yüzden önerilen yapı pratik uygulamalarda kullanışlı olmaktadır. Şekil 4.9'da önerilen kontrol sisteminin şeması gösterilmiştir.

Önerilen kontrolcü, HCC'de bant genişliği ve anahtarlama periyodu arasında ilişkiye göre, iteratif olarak anahtarlama süresindeki hatayı minimize edecek şekilde akım kontrolü yapmaktadır. Şekil 4.10'da gösterildiği gibi, anahtarlama periyodu, endüktans akımı alt bant değerine eriştiğinde ölçülür ve referans sinyal ile karşılaştırılır. Daha sonra elde edilen hata sinyali kontrolcünün girdisi olarak kullanılır.



Şekil 4.9 Önerilen kontrol sistemin şeması

Şekil 4.10'da T_{ref} referans sinyal, T_p çıkış sinyali, e_i hata sinyali, u_i kontrol sinyali olarak ifade edilebilir. Referans modelden hesaplanan bant değerine (ΔI^*) kontrol sinyali eklenerek adaptif HCC için en doğru histerezis bant ifadesi elde edilmiş olur. ILC bloğundaki C_{ff} öğrenme katsayısıdır ve M ise veri depolama birimini ifade eder. Kontrol sinyali $\Delta I(k)$, eşitlik (4.40)'daki gibi elde edilir.



Şekil 4.10 Önerilen kontrol yönteminin blok diyagramı

$$\Delta I(k) = \Delta I^* + u_i(k) \tag{4.40}$$

Eşitlik (4.40)'da elde edilen kontrol sinyali HCC için yeni histerezis bant değeridir ve sabit frekanslı çalışma problemsiz bir şekilde gerçekleştirilir.

Kontrol sinyali $u_i(k)$, modelleme hataları ve bozucu etkileri ortadan kaldırmak için kullanılır. Bu kontrol sinyali, hata sinyali $e_{i-1}(k)$ ve önceki iterasyonun kontrol sinyali olan $u_{i-1}(k)$ kullanılarak elde edilir. Hata sinyali $e_{i-1}(k)$, referans sinyal T_{ref} ve çıkış sinyali $T_p(k)$ arasındaki farktır. Burada $T_p(k)$, ölçülen anahtarlama periyodudur.

$$u_i(k) = u_{i-1}(k) + C_{ff} e_{i-1}(k) \tag{4.41}$$

$$e_{i-1}(k) = T_{ref} - T_p(k) \tag{4.42}$$

Öğrenme katsayısı C_{ff}, ILC'nin yakınsama durumuna göre seçilir.

$$\left|1 - C_{ff} G\right| < 1 \Longrightarrow 0 < C_{ff} < \frac{2}{G} \tag{4.43}$$

BÖLÜM 5

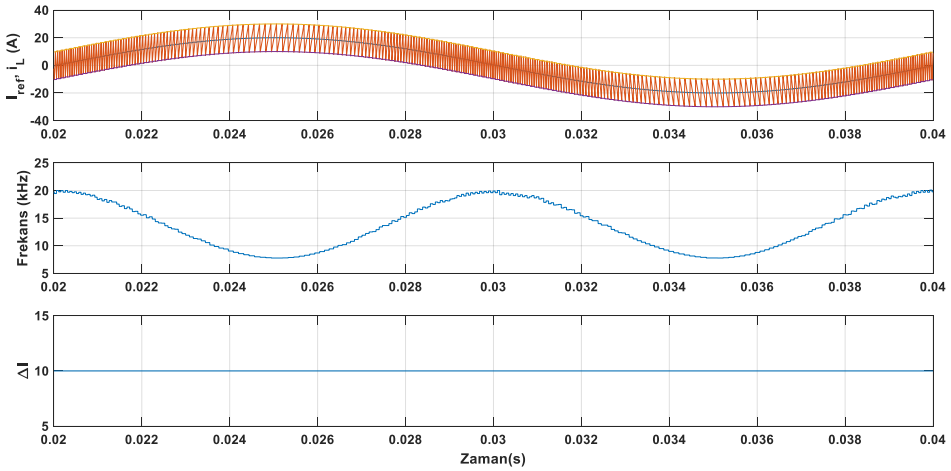
SİMÜLASYON ÇALIŞMALARI

Bu bölümde önerilen adaptif histerezis akım kontrolünün simülasyon sonuçları verilmiştir. Önerilen yöntemin modeli MATLAB ortamında m-file ile oluşturulmuştur. Simülasyon sonuçları şebekeye enerji aktaran iki seviyeli tek fazlı gerilim kaynaklı inverter için elde edilmiştir.

5.1 Sabit Bantlı Histerezis Akım Kontrolü

Sabit bantlı histerezis akım kontrolünde frekansın çok geniş bir aralıkta değiştiği Şekil 5.1'de görülmektedir. Histerezis bant değeri *10A* olarak belirlenmiştir ve frekansın *8kHz* ile *20kHz* arasında değiştiği görülmüştür. Frekansın çok geniş bir aralıkta değişmesinin nedeni endüktans akımının düşme ve yükselme sürelerinin her anahtarlama periyodunda değişmesidir. Frekansın bu kadar değişken olması güç elektroniği uygulamaları için istenmeyen bir durumdur.

Sabit bantlı HCC, dinamik cevap ve kararlılık açısından oldukça etkili bir akım kontrol yöntemidir. Tercih edilmemesinin en büyük nedeni değişken anahtarlama frekansına sahip olmasıdır. Frekansı sabitlemek için sayısal kontrol yöntemleri kullanılmaktadır. Ancak yine de, birçok parametre akım kontrolünü zorlaştırmaktadır. Yöntem sayısal olarak gerçekleştirildiği için kontrolden kaynaklı gecikmeler ve senkronizasyon problemleri sistemin çalışmasını etkilemektedir. Özellikle ölü zaman, sabit frekanslı HCC'yi ciddi oranda etkilemektedir. Ölü zaman dışında, DC bara gerilimlerinin değişken olması, filtre endüktansının değerinin yanlış bilinmesi, akım referansının sinüsoidal olmaması ve şebekeden kaynaklı problemler akım kontrolünde zorluklara yol açmaktadır.



Şekil 5.1 Sabit bantlı histerezis akım kontrolü

Bu bölümde, adaptif HCC'de karşılaşılan problemler ILC yöntemi kullanılarak çözülmüştür.

5.2 ILC Yöntemi ile Adaptif Histerezis Akım Kontrolü

Sabit bantlı histerezis akım kontrolünün problemlerini çözmek için ILC yöntemi kullanılmıştır. Bu yöntem sayesinde frekansın sabit tutulmasının yanı sıra, parametre değişimlerine karşı dayanıklı bir akım kontrolü sağlanmaktadır. Simülasyonlar Çizelge 5.1'deki değerlere göre gerçekleştirilmiştir.

Çizelge 5.1 ILC yönteminde iki seviyeli gerilim kaynaklı inverter için kullanılan parametrelerin değerleri

Şebeke gerilimi (V_s)	*220V/50Hz*
Anahtarlama frekansı (f_p)	*10kHz ve 20kHz*
DC bara gerilimi (V_{dc})	*800V*
Akım referansı (I_{ref})	*20sin(2πft)A*
Filtre endüktansı (L)	*1.5mH ve 5mH*

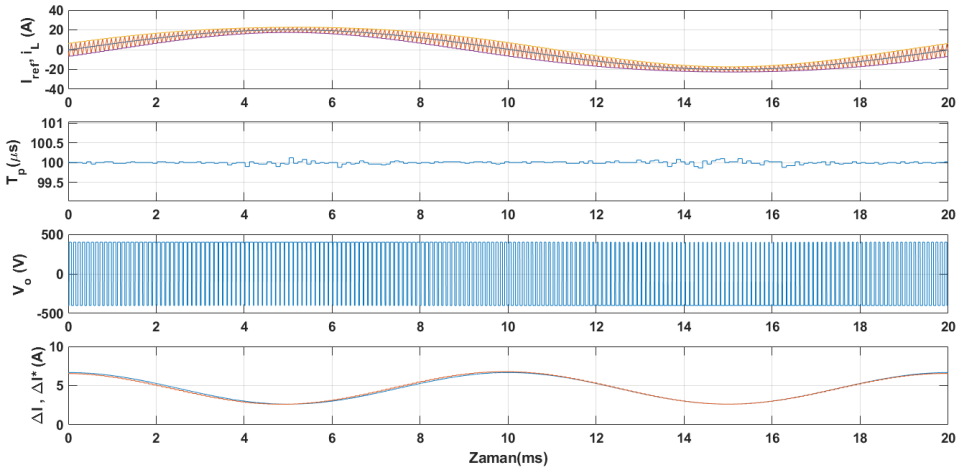
Çizelge 5.1'e göre simülasyon sonuçları, *220V/50Hz* şebeke gerilimi, *800V* DC bara gerilimi ve *20sin(2πft)A* akım referansı için elde edilmiştir. *10kHz* ve *20kHz* anahtarlama

frekansı ve *1.5mH* ile *5mH* filtre endüktansının değeri olmak üzere sonuçlar ayrı ayrı incelenmiştir.

5.2.1 Parametrelere Göre ILC Yönteminin Simülasyon Sonuçları

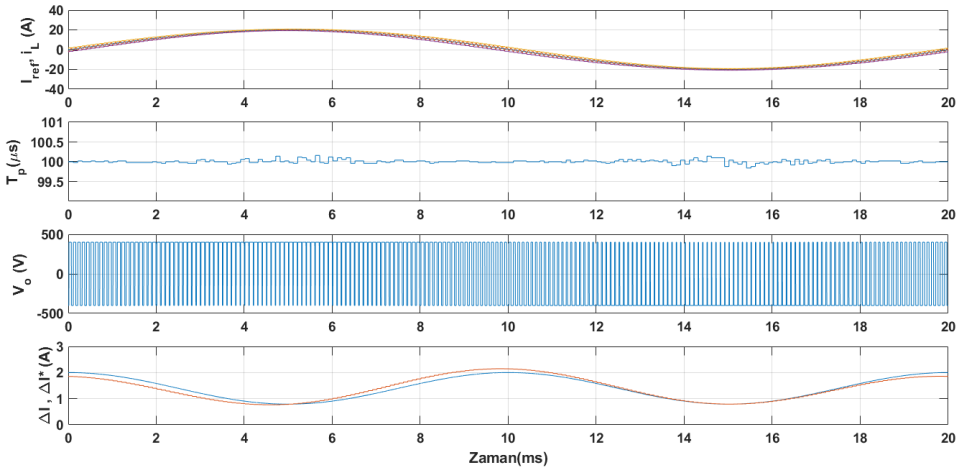
İki seviyeli tek fazlı gerilim kaynaklı inverterde adaptif HCC için ILC yöntemi sistem parametrelerinin farklı durumları için incelenmiştir. DC bara gerilimlerinin değişken olması, filtre endüktansının değerinin hatalı bilinmesi, şebeke geriliminde harmoniklerin olması ve ölü zamanın etkisi simülasyon sonuçları ile analiz edilmiştir ve ILC'nin başarımı sonuçlarda gösterilmiştir.

Şekil 5.2'de parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları gösterilmiştir. Sonuçlar *10kHz* anahtarlama frekansı ve *1.5mH* filtre endüktansı değeri için elde edilmiştir. Burada I_{ref} referans akım, i_L endüktans akımı, T_p anahtarlama periyodu, V_o inverter çıkış gerilimi, ΔI^* referans modelin hesaplanan histerezis bant değeri, ΔI ise ILC ile elde edilen yeni histerezis bant değeridir.



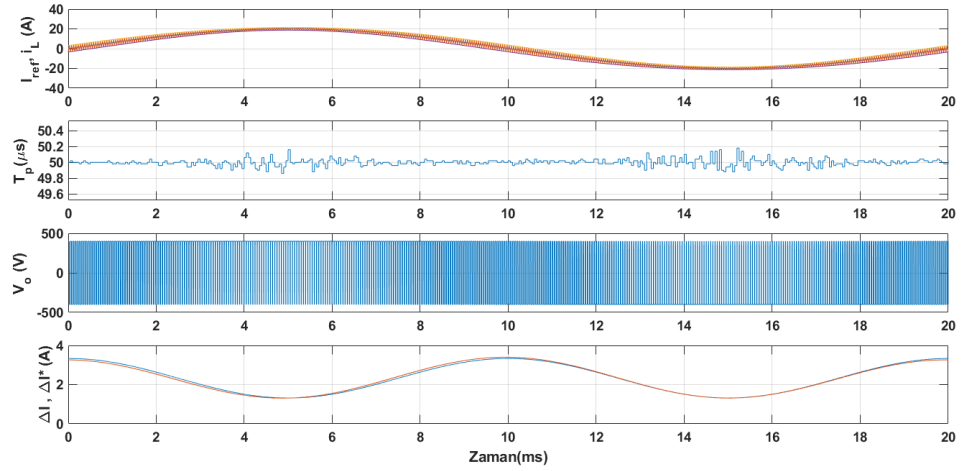
Şekil 5.2 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=10kHz, L=1.5mH, $C_{ff} = 20.10^3$)

Şekil 5.2'de ILC'nin başarımı açık bir şekilde görülmektedir. Frekansı sabit tutma işlemi oldukça başarılıdır ve sonuçlar *50*. iterasyona aittir. Burada öğrenme katsayısı $C_{ff} = 20.10^3$ seçilmiştir. Şekil 5.3'de *10kHz* anahtarlama frekansı ve *5mH* filtre endüktansı değeri için sonuçlar gösterilmiştir. Öğrenme katsayısı $C_{ff} = 5.10^3$ seçilmiştir.

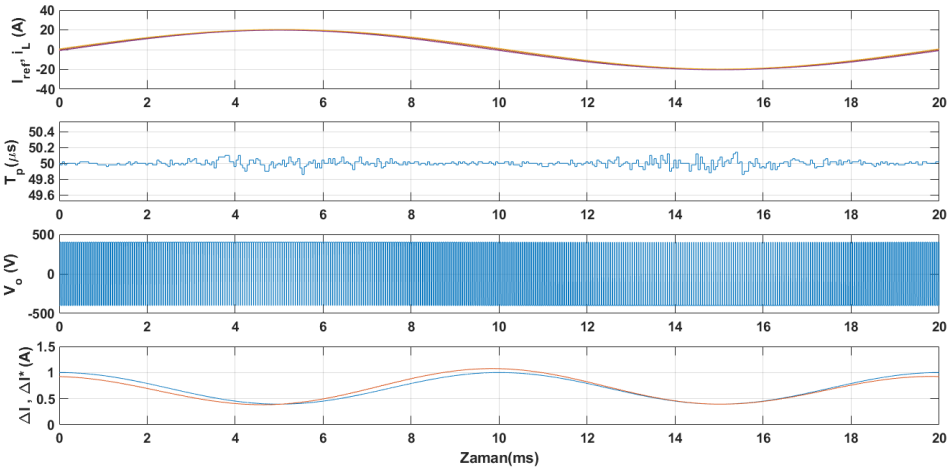


Şekil 5.3 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=10kHz, L=5mH, C_{ff} = 5.10^3)

Şekil 5.4'de *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için, Şekil 5.5'de ise *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.



Şekil 5.4 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 20.10^3)

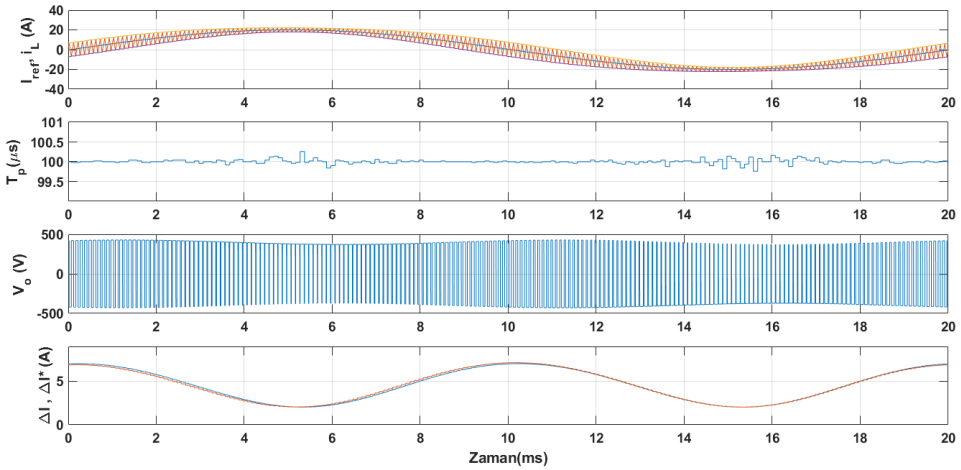


Şekil 5.5 Parametrelerin ideal olduğu ve doğru ölçüldüğü durum için ILC yönteminin sonuçları (f_p=20kHz, L=5mH, C_{ff} = 5.10^3)

İdeal durum için elde edilen sonuçlarda ILC yönteminin başarılı olduğu görülmektedir. Öğrenme katsayısının endüktans değeri değiştiğinde değerinin değiştiği görülmektedir. Çünkü hızlı bir şekilde öğrenme durumu bu katsayılar ile sağlanmaktadır. Bu öğrenme katsayıları ile kontrol sisteminin öğrenme süresi yaklaşık *20* iterasyonda olmaktadır. Sistem modeli değiştiğinden ILC'nin yakınsama durumu da farklılık göstermektedir ve dolayısıyla uygun olan öğrenme katsayısı da değişmektedir.

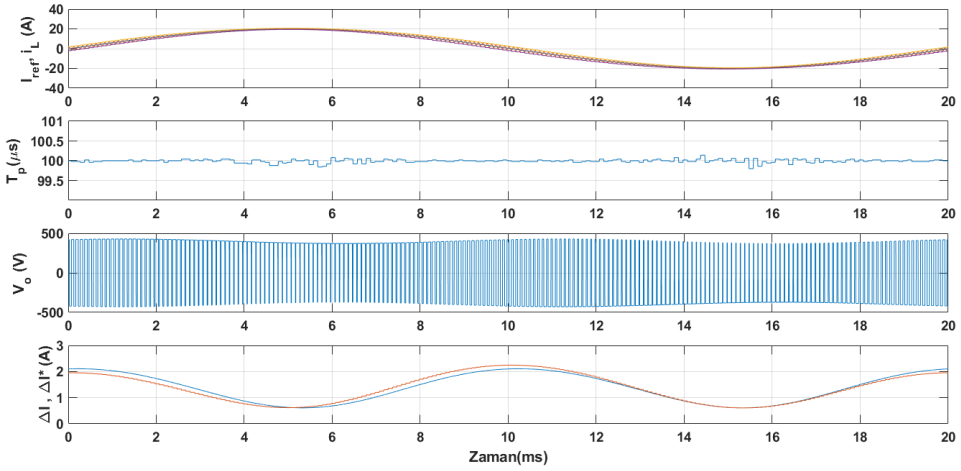
5.2.1.1 DC Bara Gerilimlerinin Değişken Olması Durumunda Simülasyon Sonuçları

Sonuçlar farklı frekans ve endüktans değerleri için incelenmiştir. DC bara gerilimleri haricindeki parametrelerin ideal olduğu kabul edilmiştir. Şekil 5.6'da *10kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları gösterilmiştir.



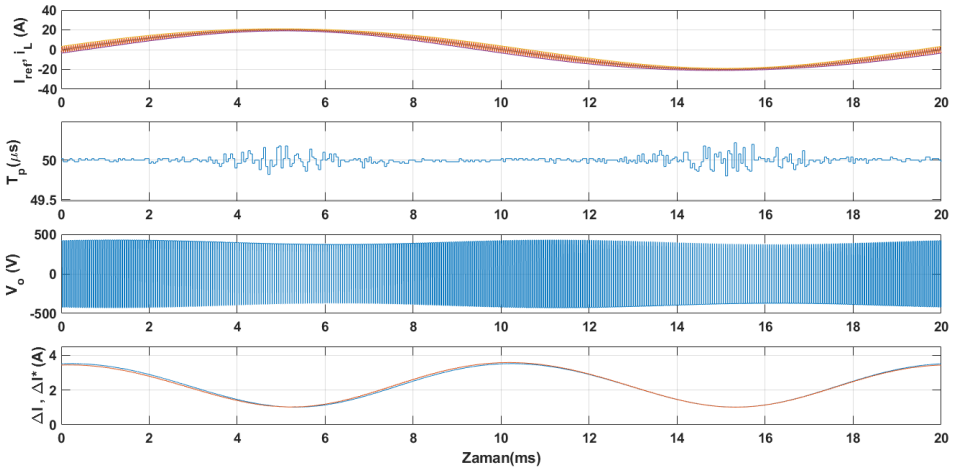
Şekil 5.6 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 15.10^3)

Şekil 5.7'de *10kHz* anahtarlama frekansı ve *5mH* endüktans değeri için simülasyon sonuçları gösterilmiştir.



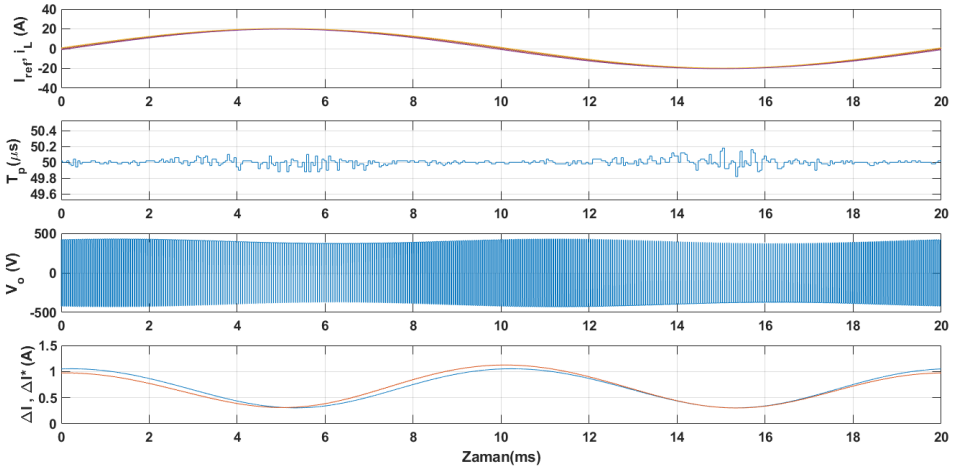
Şekil 5.7 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 3.10^3)

Şekil 5.8'de *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için simülasyon sonuçları gösterilmiştir.



Şekil 5.8 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 15.10^3)

Şekil 5.9'da *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için simülasyon sonuçları gösterilmiştir.

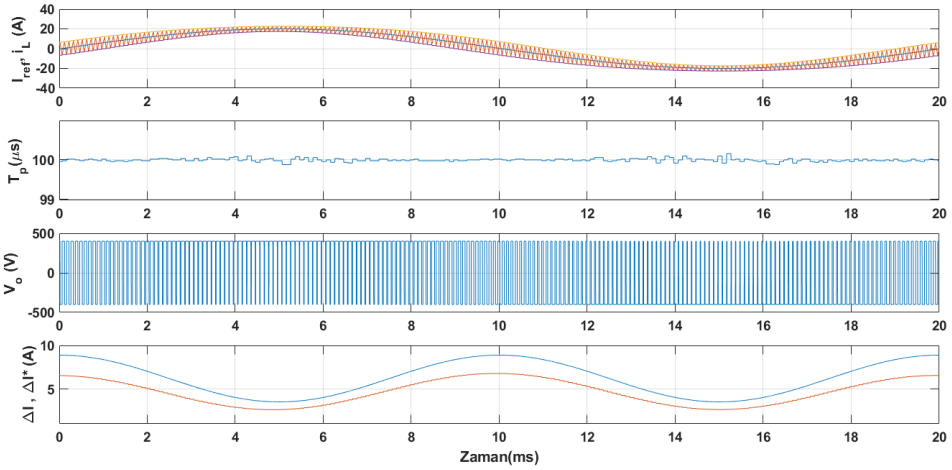


Şekil 5.9 DC bara gerilimlerinin değişken olması halinde simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 3.10^3)

Sonuçlardan görüldüğü gibi DC bara gerilimlerinin değişken olması halinde bile sabit frekanslı çalışma başarılı bir şekilde gerçekleştirilmektedir.

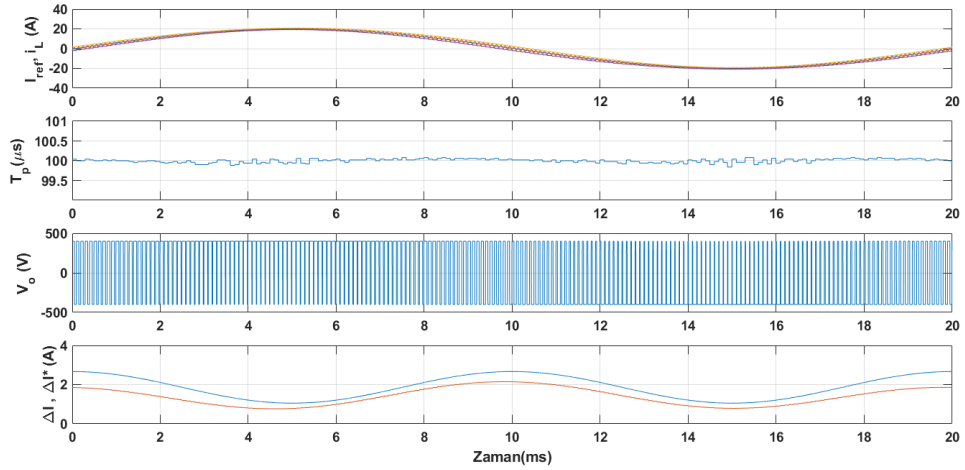
5.2.1.2 Filtre Endüktansının Değerinin Hatalı Bilinmesi Durumunda Simülasyon Sonuçları

Simülasyon sonuçlarında filtre endüktansının değeri gerçek değerinden *-%25* oranında hatalı olarak bilinmektedir. Diğer parametreler ideal kabul edilmiştir. Şekil 5.10'da *10kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için sonuçlar gösterilmiştir.



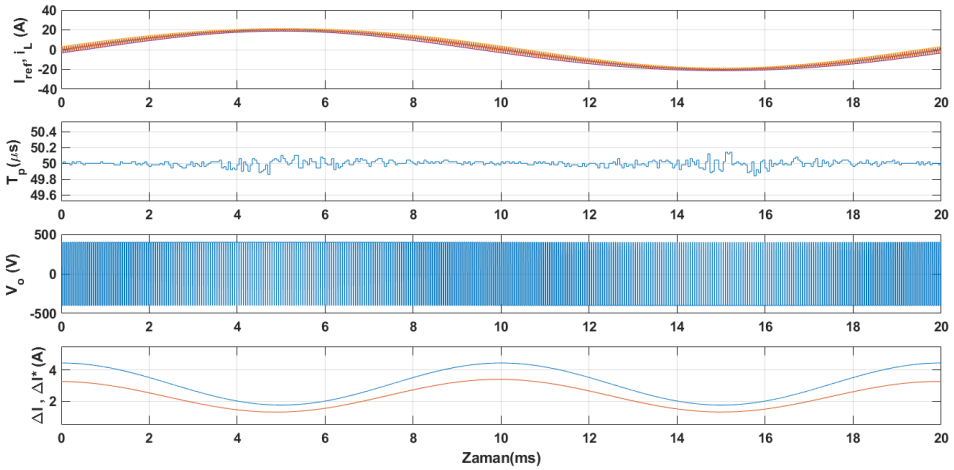
Şekil 5.10 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=*10kHz, L=1.5mH,* C_{ff} *= 15.10*^{3})

Şekil 5.11'de *10kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.



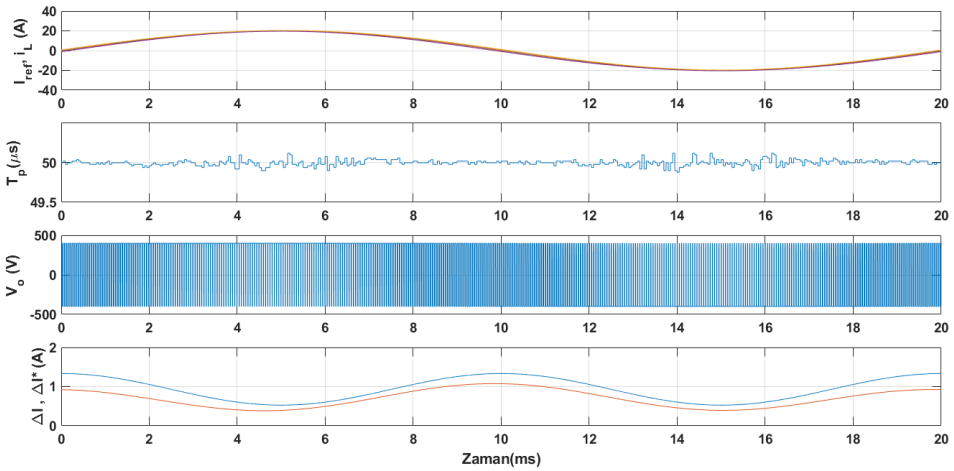
Şekil 5.11 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=*10kHz, L=5mH,* C_{ff} *= 4.10*^{3})

Şekil 5.12'de *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için sonuçlar gösterilmiştir.



Şekil 5.12 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=20kHz, L=1.5mH, $C_{ff} = 15.10^3$)

Şekil 5.13'te *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.

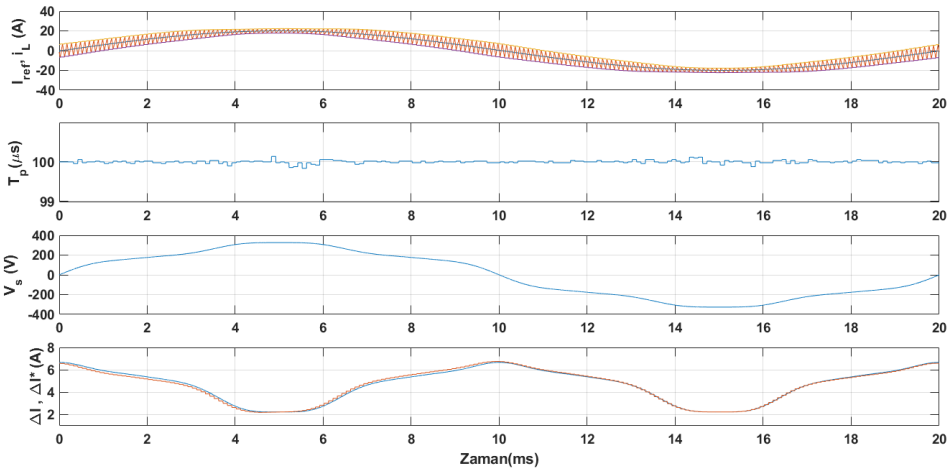


Şekil 5.13 Filtre endüktansının hatalı bilinmesi halinde simülasyon sonuçları (f_p=20kHz, L=5mH, $C_{ff} = 4.10^3$)

Sonuçlar filtre endüktansının değerinin hatalı bilinmesi durumunda bile sabit frekanslı çalışmanın doğru bir şekilde gerçekleştirildiğini göstermektedir.

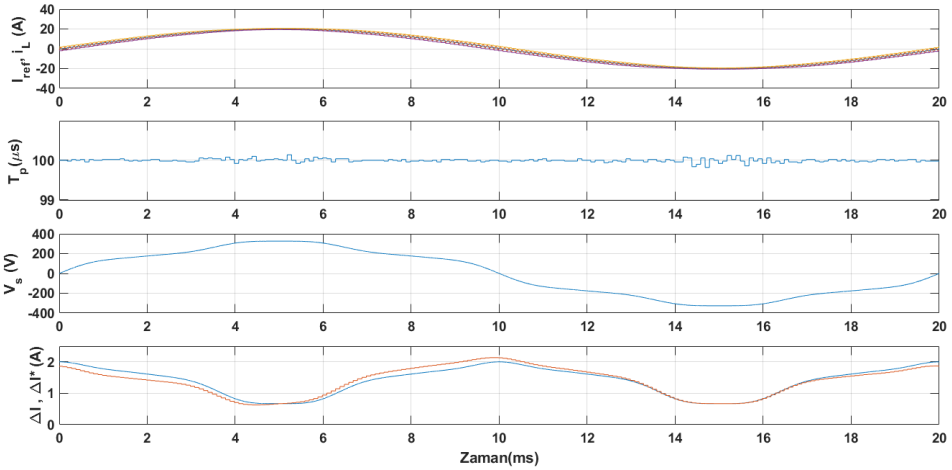
5.2.1.3 Şebeke Geriliminin Harmonikli Olması Durumunda Simülasyon Sonuçları

Sonuçlar şebekenin harmonikli olması durumu için elde edilmiştir. Diğer parametreler ideal kabul edilmiştir. Şekil 5.14'te *10kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için sonuçlar gösterilmiştir.



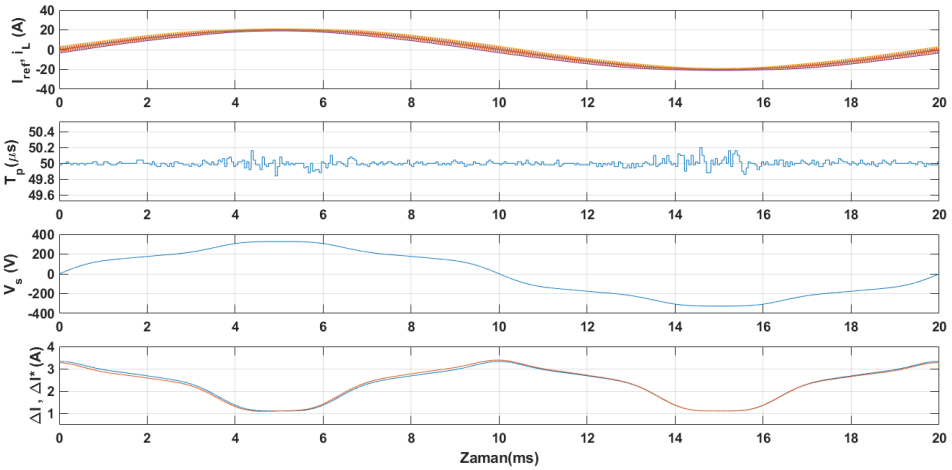
Şekil 5.14 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 10.10^3)

Şekil 5.15'te *10kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.



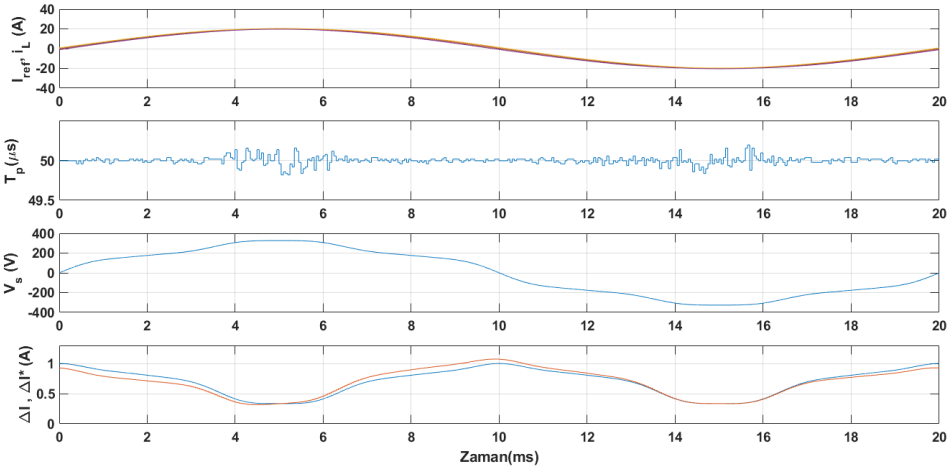
Şekil 5.15 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 3.10^3)

Şekil 5.16'da *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için sonuçlar gösterilmiştir.



Şekil 5.16 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 10.10^3)

Şekil 5.17'de *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.



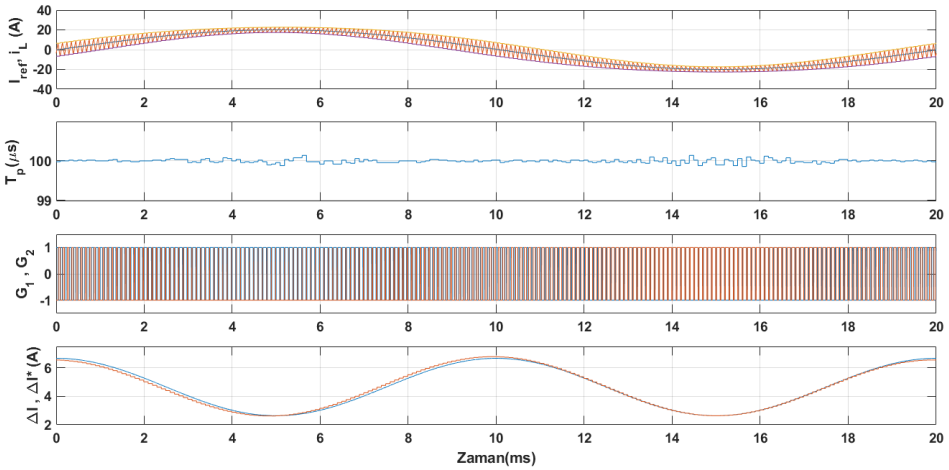
Şekil 5.17 Şebeke geriliminin harmonikli olması durumunda simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 4.10^3)

Şebekede harmonikler olması durumunda bile ILC yönteminin frekansı sabit tutmayı başarılı bir şekilde gerçekleştirdiği sonuçlardan görülmektedir.

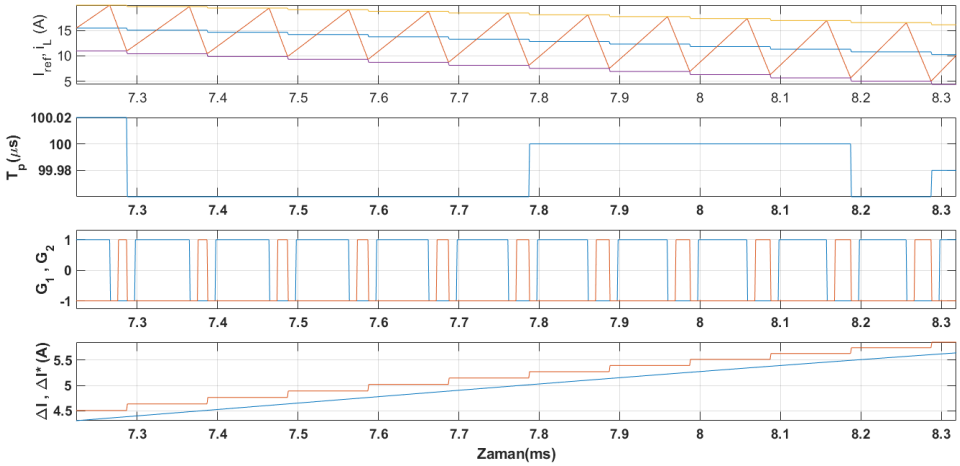
5.2.1.4 Ölü Zaman Kullanılması Durumunda Simülasyon Sonuçları

Ölü zaman süresinin anahtarlama periyodunun *%10*'u olması durumunda ILC yönteminin başarımı incelenmiştir. Diğer parametrelerin ideal olduğu kabul edilmiştir.

Sonuçlar farklı frekans ve endüktans değerleri için irdelenmiştir. Şekil 5.18'de *10kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için sonuçlar gösterilmiştir.



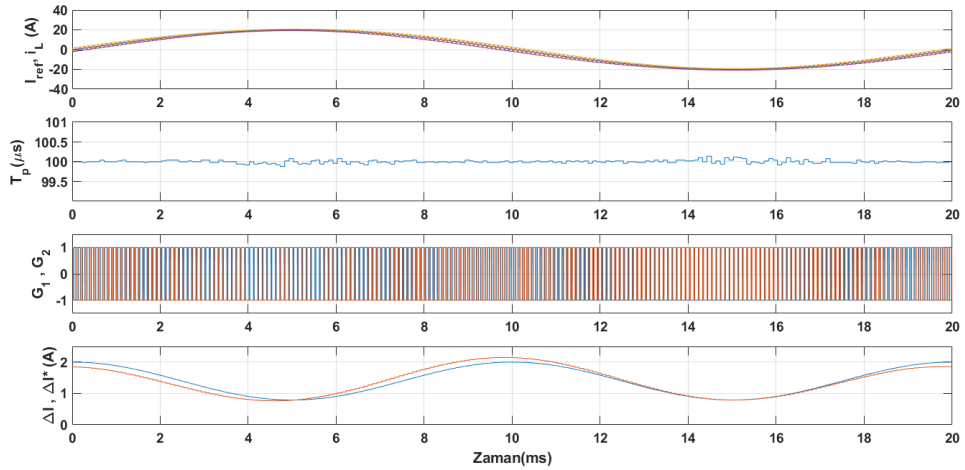
(a)



(b)

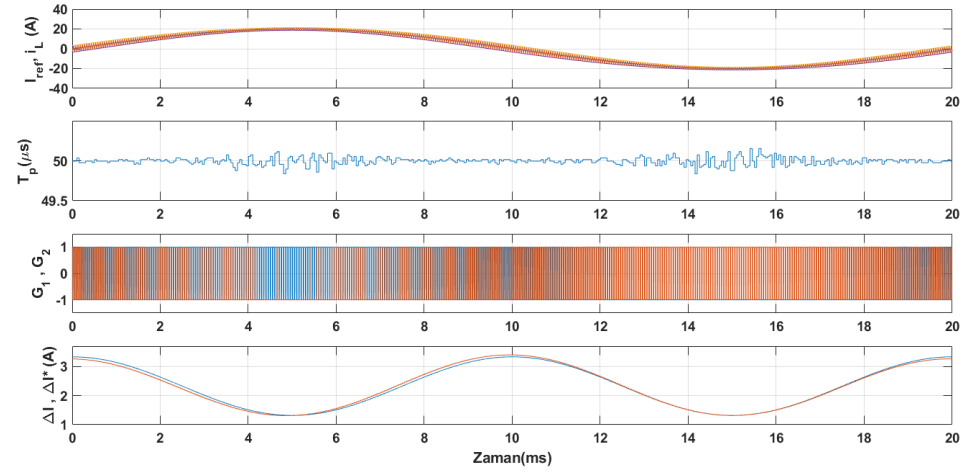
Şekil 5.18 Ölü zaman kullanılması durumunda simülasyon sonuçları (a), simülasyon sonucunun yakınlaştırılmış görüntüsü (b) (f_p=10kHz, L=1.5mH, C_{ff} = 20.10^3)

Şekil 5.18'de yakınlaştırılmış simülasyon sonucunda kapı sinyalleri arasındaki ölü zaman gösterilmiştir. Şekil 5.19'da *10kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.



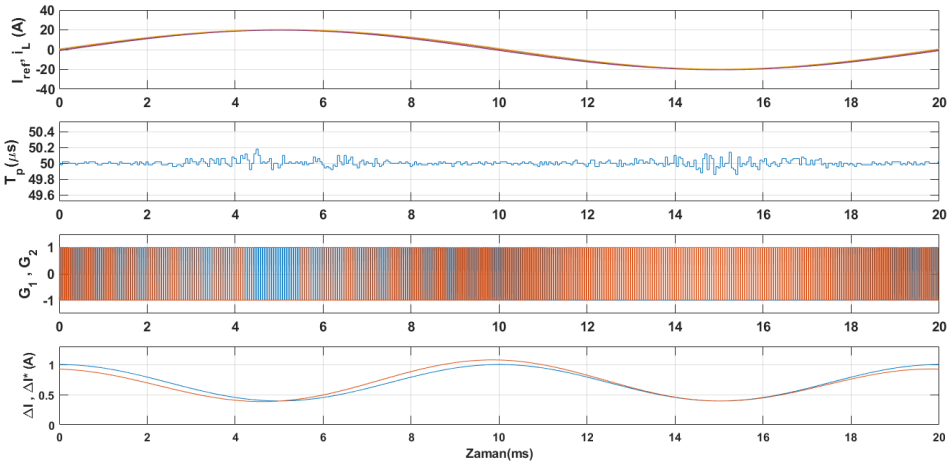
Şekil 5.19 Ölü zaman kullanılması durumunda simülasyon sonuçları (f_p=10kHz, L=5mH, $C_{ff} = 5.10^3$)

Şekil 5.20'de *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için sonuçlar gösterilmiştir. Bu anahtarlama frekansı için ölü zaman anahtarlama periyodunun *%10*'u, yani *5µs* seçilmiştir.



Şekil 5.20 Ölü zaman kullanılması durumunda simülasyon sonuçları (f_p=20kHz, L=1.5mH, $C_{ff} = 20.10^3$)

Şekil 5.21'de *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir.



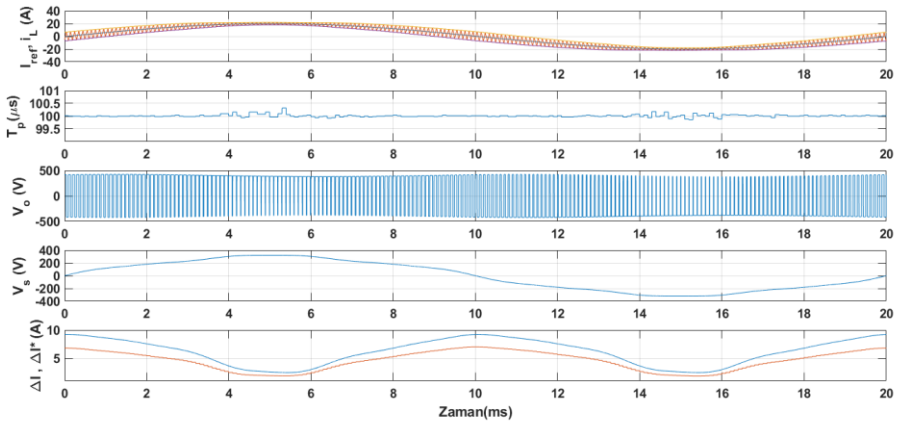
Şekil 5.21 Ölü zaman kullanılması durumunda simülasyon sonuçları (f_p=20kHz, L=5mH, $C_{ff} = 5.10^3$)

ILC yönteminde ölü zaman problemi başarılı bir şekilde giderilmiştir. Anahtarlama periyodunun *%10*'u kadar bir ölü zaman kullanılmasına rağmen frekansın başarılı bir şekilde sabit tutulduğu görülmüştür.

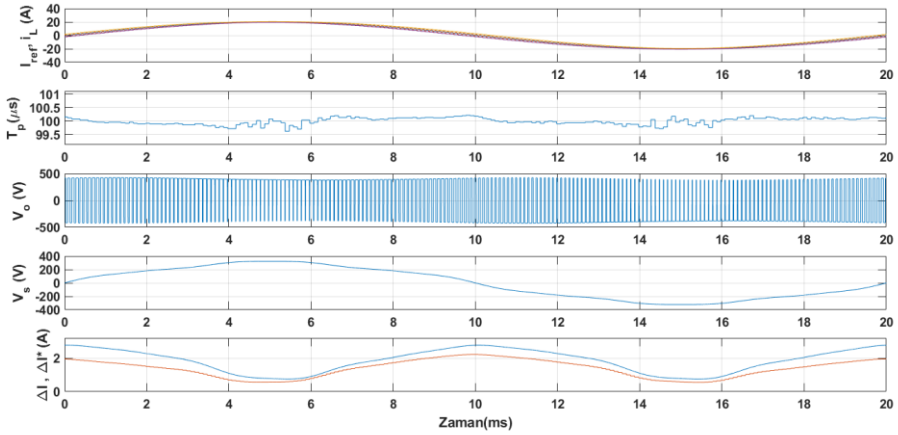
5.2.1.5 İncelenen Tüm Parametrelerin İdeal Olmaması Durumunda Simülasyon Sonuçları

Bu kısımda simülasyon sonuçları, DC bara gerilimlerinin değişken olduğu, endüktans değerinin hatalı bilindiği, şebeke geriliminin harmonikli olduğu ve ölü zamanların kullanıldığı durumların tümü için elde edilmiştir. Sonuçlar, istenmeyen tüm durumların meydana gelmesi halinde bile, ILC yönteminin başarılı olduğunu göstermektedir.

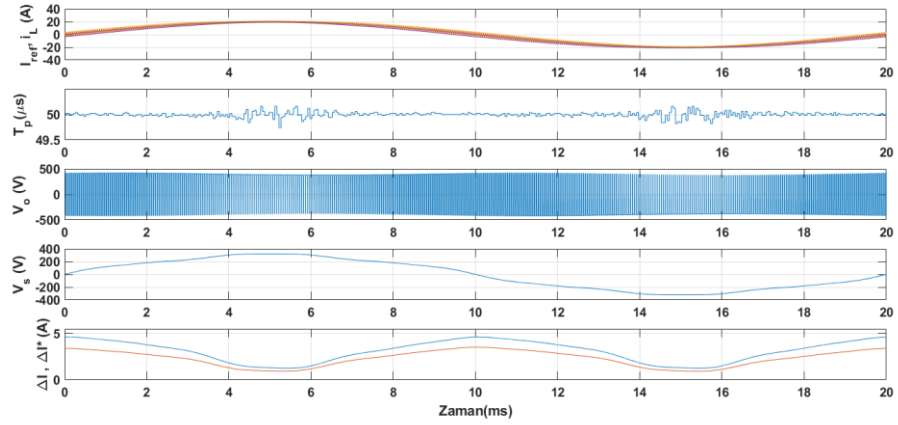
Şekil 5.22'de *10kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için, Şekil 5.23'te *10kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar elde edilmiştir. Şekil 5.24'te *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için ve son olarak Şekil 5.25'te *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için sonuçlar gösterilmiştir. Tüm bu durumlara rağmen, ILC yönteminin başarılı bir şekilde kontrolü gerçekleştirmesi yöntemin pratikte etkili bir yöntem olacağını göstermektedir.



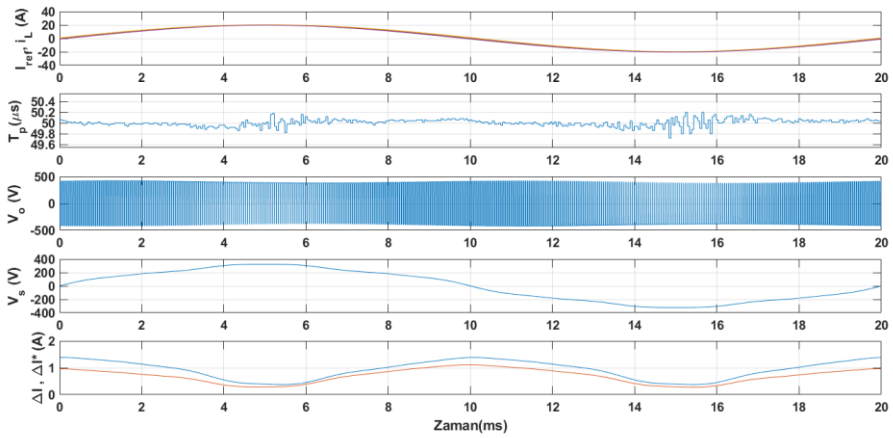
Şekil 5.22 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=10kHz, L=1.5mH, C_{ff} = 14.10^3)



Şekil 5.23 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=10kHz, L=5mH, C_{ff} = 4.10^3)

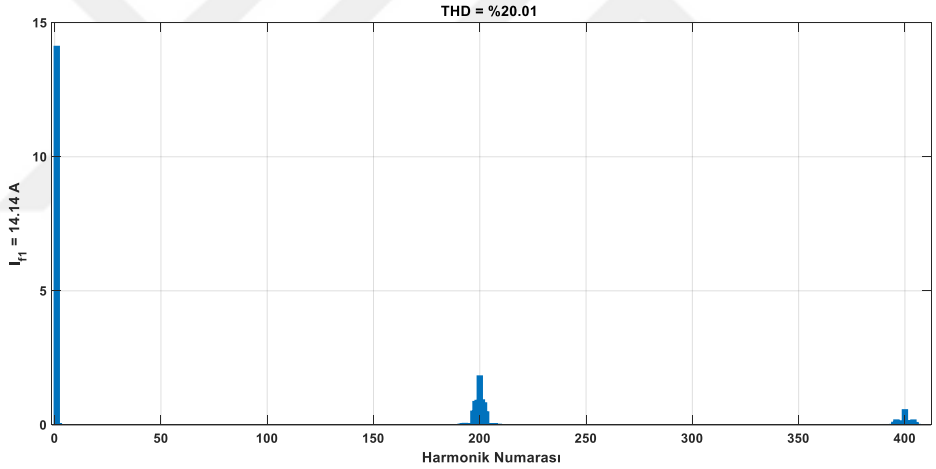


Şekil 5.24 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=20kHz, L=1.5mH, C_{ff} = 14.10^3)



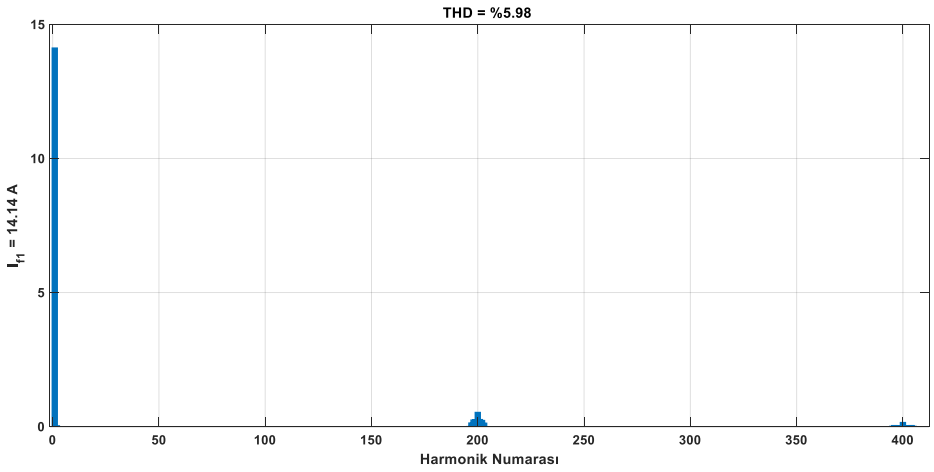
Şekil 5.25 Tüm parametrelerin ideal olmaması durumunda simülasyon sonuçları (f_p=20kHz, L=5mH, C_{ff} = 4.10^3)

Simülasyonda elde edilen sonuçlar harmonikler açısından da incelendiğinde, şebekeye enerji aktaran inverterin akım harmonikleri dört durum için aşağıda gösterilmiştir.

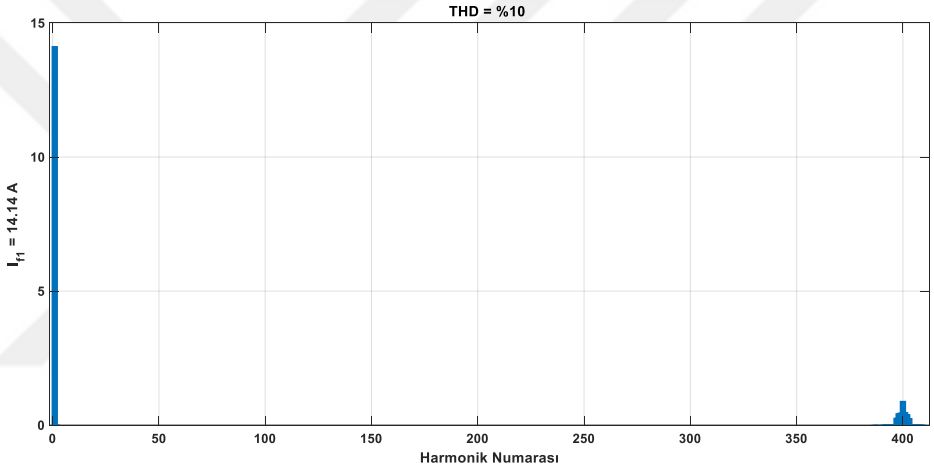


Şekil 5.26 f_p=10kHz ve L=1.5mH için akımdaki harmonik içerik

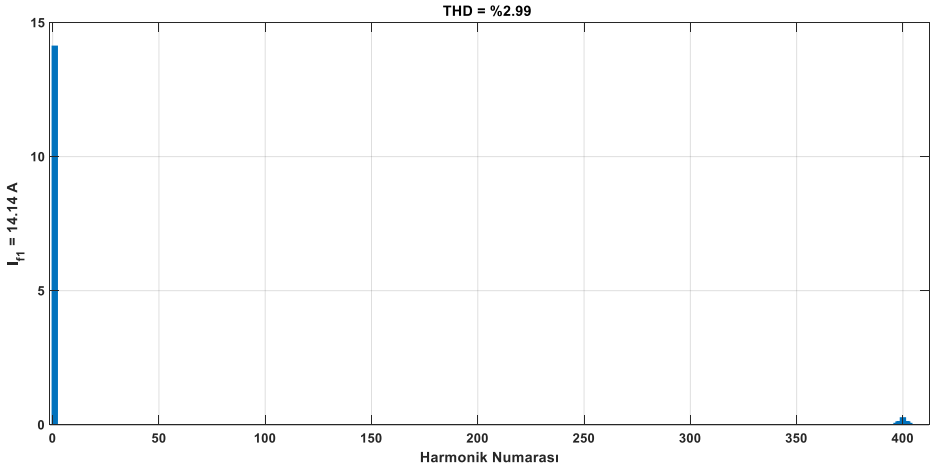
Şekil 5.26'da akımın temel bileşeni *14.14A* ve *THD=%20.01* olarak ölçülmüştür. Şekil 5.27'de *10kHz* anahtarlama frekansı ve *5mH* filtre endüktansı için akımın harmonik içerik incelenmiştir. Burada *THD=%5.98* olarak elde edilmiştir. Şekil 5.28'de ise *20kHz* anahtarlama frekansı ve *1.5mH* endüktans değeri için *THD=%10* olarak elde edilmiştir. Son olarak da Şekil 5.29'da *20kHz* anahtarlama frekansı ve *5mH* endüktans değeri için akımın harmonik içeri, yani *THD=%2.99* olarak elde edilmiştir.



Şekil 5.27 f_p=*10kHz* ve *L=5mH* için akımdaki harmonik içerik



Şekil 5.28 f_p=*20kHz* ve *L=1.5mH* için akımdaki harmonik içerik



Şekil 5.29 f_p=*20kHz* ve *L=5mH* için akımdaki harmonik içerik

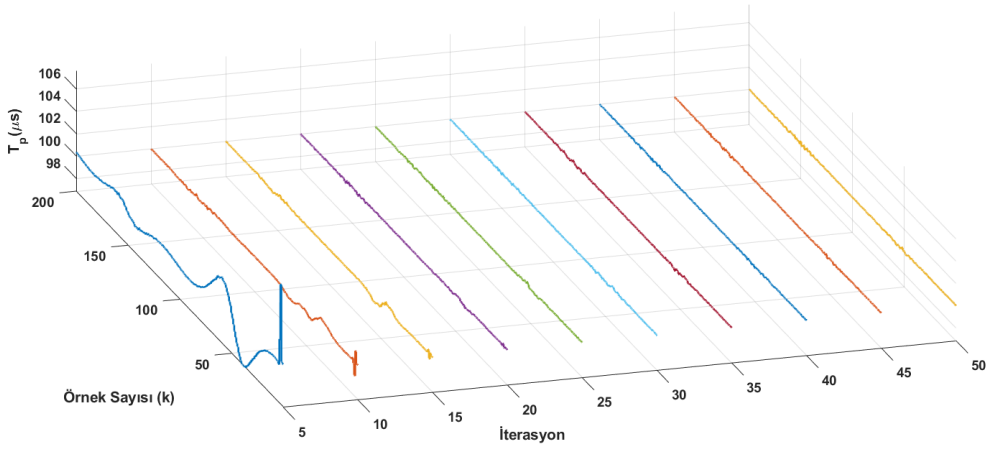
5.2.2 ILC Yönteminin Öğrenme Hızının İncelenmesi

ILC yönteminin öğrenme hızı sistem modeli ve öğrenme katsayısı ile ilişkilidir. Sistem modelinde gecikmeler, hatalar ve harmonikler gibi bozucu etkiler olması durumunda öğrenme işlemi etkilenmektedir. Sistem modeli değiştiğinde ILC yönteminin yakınsama durumu da değişmektedir. Sistem modeline göre uygun öğrenme katsayısı belirlemek optimum bir çözüm için faydalı olacaktır.

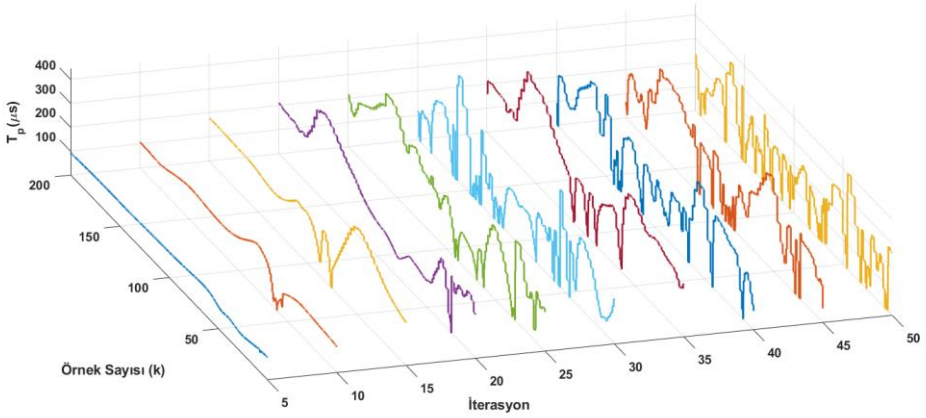
Burada, ILC yönteminin öğrenme hızı farklı sistem modelleri için gözlemlenmiştir. Referans anahtarlama periyodu ile ölçülen anahtarlama periyodu arasındaki hatanın kaçıncı iterasyonda sıfıra yakınsadığı incelenmiştir.

5.2.2.1 Sistem Parametrelerin İdeal Olması Durumunda Yakınsama Durumu

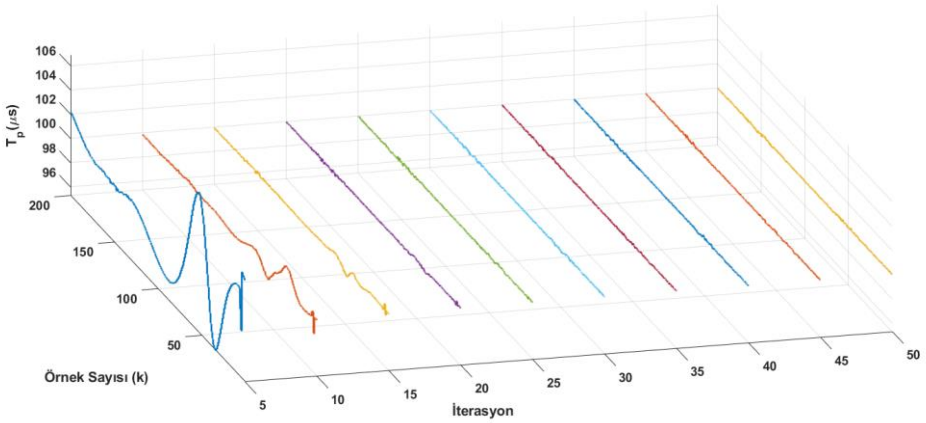
Yakınsama durumları *10kHz* anahtarlama frekansı için gözlemlenmiştir. Şekil 5.30'da sistem modelindeki tüm parametrelerin ideal kabul edilmesi durumunda yakınsama durumu gösterilmiştir. Burada endüktans değeri *1.5mH* olarak belirlenmiştir ve *15.* iterasyondan sonra frekansı sabit tutacak şekilde öğrenme işleminin gerçekleştiği görülmektedir. Şekil 5.31'de sistem modelinde bir değişiklik yapılarak endüktans değeri *5mH* olarak değiştirilmiştir. Ancak burada öğrenme katsayısı *1.5mH* endüktans değeri için kullanılan katsayı ile aynı tutulmuştur. Bu durumda belirli bir iterasyon yapıldıktan sonra bile referans periyodu takip etme başarılı bir şekilde yapılamamaktadır. Bu yüzden, *5mH* için yeni bir öğrenme katsayısı kullanılmış ve Şekil 5.32'de frekansı sabit tutma işlemi kabul edilebilir bir öğrenme süresinde gerçekleştirilmiştir. Bu sonuçlardan da anlaşılacağı üzere sistem modelindeki değişiklik öğrenme katsayısını doğrudan etkilemektedir. Şekil 5.33'te *5mH* endüktans değeri için öğrenme katsayısı daha küçük seçildiğinde öğrenme durumu gösterilmiştir. Burada öğrenme hızının daha yavaş olduğu açık bir şekilde görülmektedir. Şekil 5.34'de ise öğrenme katsayısı büyük seçilmiştir ve öğrenme işlemi olumsuz etkilenmektedir. Şekillerdeki grafiklerde bir şebeke periyodu boyunca her bir örneklenmiş sinyal için anahtarlama frekansı iterasyon sayısına göre ayrı ayrı gösterilmiştir. Geçici rejimde, hata henüz sıfıra yakınsamadığı için bir iterasyon içerisinde anahtarlama periyodu büyük bir aralıkta değişmektedir. Kararlı halde belirli bir miktarda iterasyon gerçekleştikten sonra frekansın tüm şebeke periyodu boyunca sabit ve istenen değerde olduğu görülmektedir.



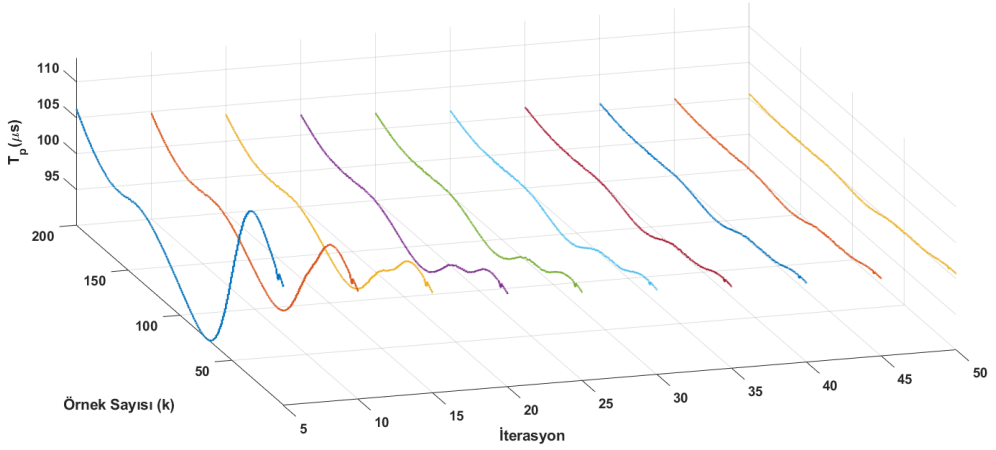
Şekil 5.30 Sistem parametrelerin ideal olması durumunda *1.5mH* filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 20.10^3$)



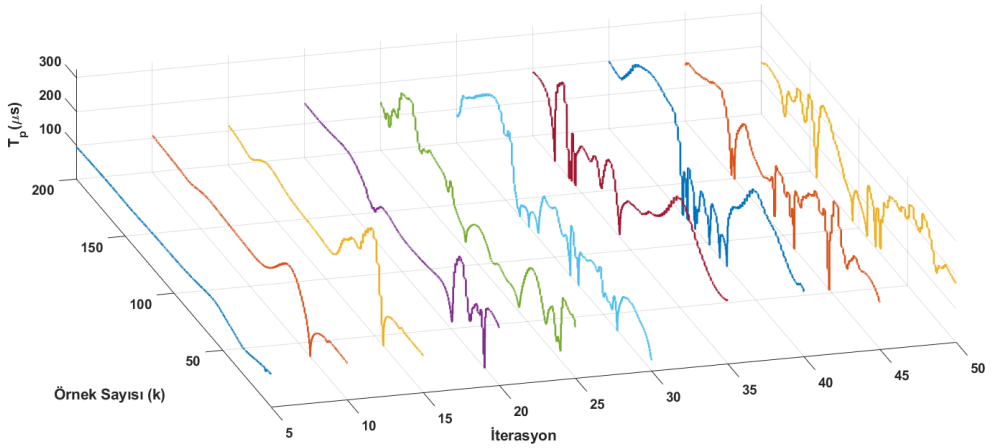
Şekil 5.31 Sistem parametrelerin ideal olması durumunda *5mH* filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 20.10^3$)



Şekil 5.32 Sistem parametrelerin ideal olması durumunda *5mH* filtre endüktansı değeri için yakınsama durumu ($C_{ff} = 5.10^3$)



Şekil 5.33 *5mH* filtre endüktansı değeri için öğrenme katsayısı daha küçük seçildiğinde yakınsama durumu ($C_{ff} = 1.10^3$)



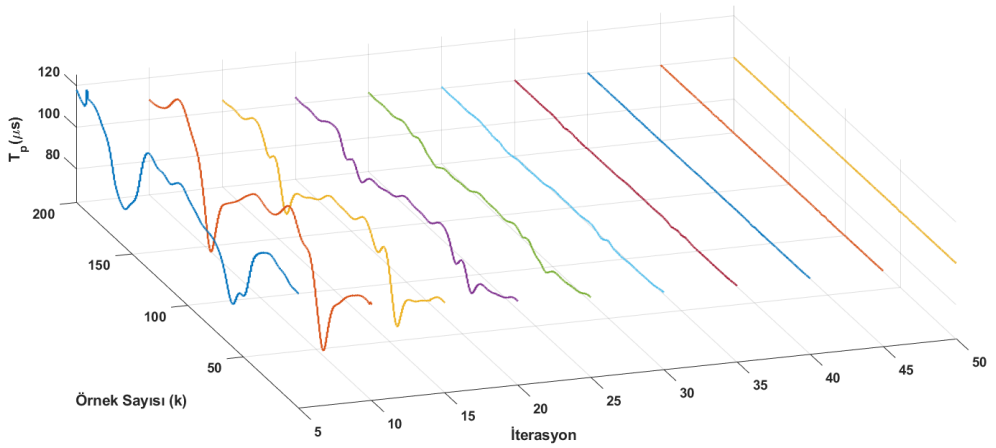
Şekil 5.34 *5mH* filtre endüktansı değeri için öğrenme katsayısı daha büyük seçildiğinde yakınsama durumu ($C_{ff} = 15.10^3$)

5.2.2.2 Sistem Parametrelerinin İdeal Olmaması Durumunda Yakınsama Durumu

Burada DC bara gerilimlerinin değişken olması, filtre endüktansı değerinin hatalı bilinmesi, şebeke geriliminde harmoniklerin olması ve ölü zaman kullanılması durumunda yakınsama durumu incelenmiştir. Adaptif HCC'de bu parametreler sistem modeline etki ettiğinden, ILC'nin yakınsama durumuna da etki etmektedir.

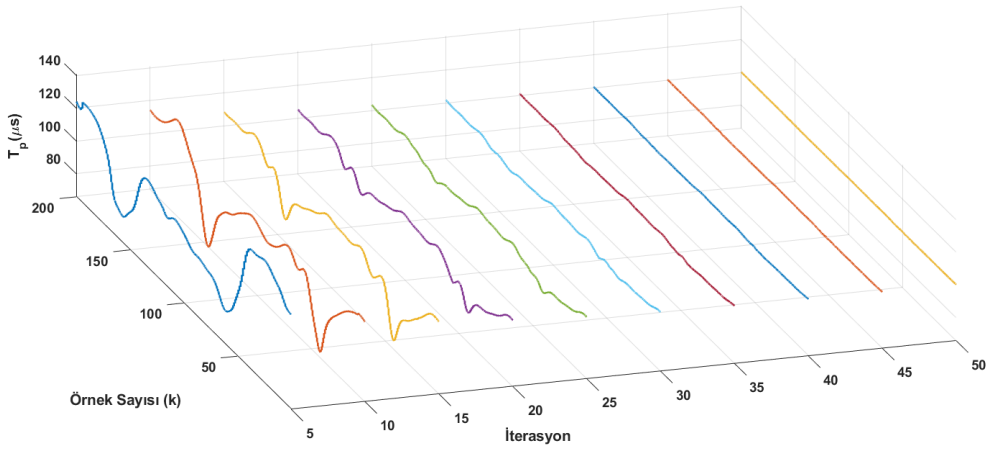
Sonuçlar farklı endüktans değerleri için incelenmiştir. Şekil 5.35'te parametrelerin ideal olmaması durumu ve *1.5mH* endüktans değeri için yakınsama durumu gösterilmiştir.

Yakınsama durumu yaklaşık 30-*35* iterasyon sonra gerçekleşmektedir. Sistem parametrelerinin ideal olmaması öğrenme hızını bir miktar düşürmüştür.



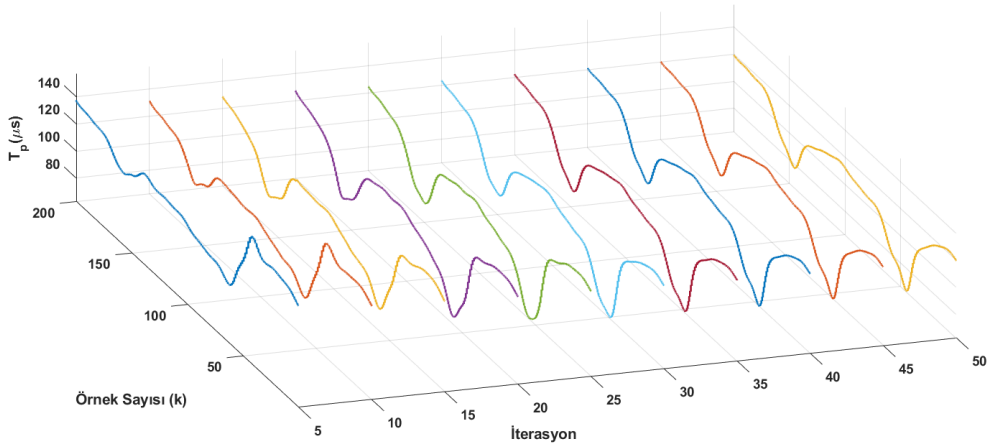
Şekil 5.35 Sistem parametrelerin ideal olmaması durumunda *1.5mH* filtre endüktansı değeri için yakınsama durumu (C_{ff} = *14.10*^{3})

Şekil 5.36'da filtre endüktansının değeri *5mH* ve öğrenme katsayısı C_{ff} = *4.10*^{3} olarak değiştirilmiş ve yakınsama durumu incelenmiştir. Sonuçlar uygun bir öğrenme katsayısı seçildiğinde farklı endüktans değerinde de hatanın sıfıra yakınsayabildiğini göstermektedir.

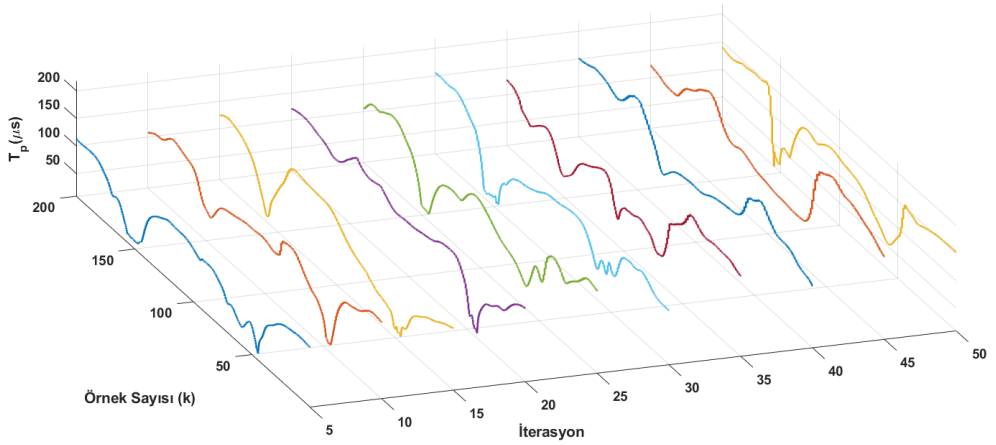


Şekil 5.36 Sistem parametrelerin ideal olmaması durumunda *5mH* filtre endüktansı değeri için yakınsama durumu (C_{ff} = *4.10*^{3})

Şekil 5.37'de *5mH* endüktans değeri için daha küçük bir öğrenme katsayısı seçilmesi durumunda ve Şekil 5.38'de daha büyük bir öğrenme katsayısı seçilmesi durumunda, yakınsama durumu gösterilmiştir.



Şekil 5.37 *5mH* filtre endüktansı değeri için daha küçük öğrenme katsayısı seçilmesi halinde yakınsama durumu ($C_{ff} = 1.10^3$)



Şekil 5.38 *5mH* filtre endüktansı değeri için daha büyük öğrenme katsayısı seçilmesi halinde yakınsama durumu ($C_{ff} = 8.10^3$)

Simülasyon sonuçlarından da görüldüğü gibi sistem modeli ile öğrenme katsayısı arasında doğrudan bir ilişki vardır. Bu yüzden ILC yöntemi uygulanırken kontrolcü tasarımında sistem modeli göz önüne alınıp, ona göre uygun öğrenme katsayısı belirlenmelidir. Literatürde katsayıların belirlenmesi için farklı yöntemler vardır. Bazı yöntemlerde bu katsayıların belirlenmesi de ILC yöntemi kullanılarak yapılmaktadır ve katsayılar otomatik olarak ayarlanmaktadır [47].

BÖLÜM 6

SONUÇ VE ÖNERİLER

Bu tez çalışmasında güç elektroniği dönüştürücüleri için ILC tabanlı adaptif histerezis akım kontrol yöntemi üzerine bir simülasyon çalışması yapılmıştır. Simülasyonlar MATLAB ortamında m-file ile gerçekleştirilmiştir. Sonuçlar, histerezis akım kontrolüne etki eden birçok parametre dikkate alınarak gerçekleştirilmiştir. Yapılan çalışmalar iki seviyeli tek fazlı şebekeye enerji aktaran gerilim kaynaklı inverter için test edilmiştir.

Klasik yöntem olan analog HCC'nin değişken anahtarlama frekansı problemine karşı, frekansı sabit tutmak amacıyla adaptif HCC yöntemi uygulanmıştır. Bu yöntem sayısal olarak gerçekleştirilmiştir. Öncelikle adaptif HCC için histerezis bant hesabı yapılmıştır. Anahtarın iletim ve kesim sürelerinin hesaplanması yoluyla toplam anahtarlama periyodu elde edilmiş ve bu süre sabit olacak şekilde histerezis bant değeri belirlenmiştir. Anahtarın iletim ve kesim süresi hesabı, endüktans akımının ve akım referansının değişim miktarlarına göre belirlenmiştir. Elde edilen bu histerezis bant eşitliğinin DC bara gerilimleri, endüktans değeri, akım referansının eğim bilgisi ve şebeke gerilimi gibi birçok parametreyi içerisinde barındırdığı görülmüştür. Bu parametrelerin dışında örnekleme süresi ve ölü zamanların da akım kontrol performansına etki ettiği gözlemlenmiştir. Bant hesabının her örnekleme süresinde bir yapıldığı göz önüne alındığında, bu sürenin işlemciler için uygun olması önemlidir. Faz kolundaki kısa devreyi önlemek için kullanılan ölü zaman endüktans akımının histerezis bant dışına taşmasına sebep olduğu görülmüştür. Sonuç olarak hesap yoluyla bandın güncellenmesi işlemi, birçok parametreye bağımlı olması sebebiyle uygulamada sorunları da beraberinde getirdiği fark edilmiştir.

Bu tez çalışmasının temel amacı, adaptif HCC yönteminin problemlerini çözmektir. Bu amaç doğrultusunda ILC tabanlı bir akım kontrol yöntemi geliştirilmiştir. ILC, gerçek zamanlı uygulamalarda mükemmel referans takibi yapabilen bir kontrol yöntemidir. ILC, periyodik olan uygulamalarda kullanılmaktadır. Bu tez çalışmasında da şebekeye enerji aktaran inverter uygulaması yapılmıştır. ILC'nin periyodu şebeke periyodu olarak belirlenmiştir. ILC'de her iterasyon içerisinde kontrol ve hata sinyallerinden oluşan diziler vardır. Bu dizilerin boyutları şebeke periyodu ve anahtarlama periyoduna göre belirlenir. Şebeke periyodu içerisinde ne kadar anahtarlama yapıldıysa dizinin boyutları da o kadar olacaktır. Bu tez çalışmasında kaskad yapılı ILC yöntemi kullanılmıştır. Kullanılan yöntemde öncelikle bant hesabı için klasik yöntem kullanılmış ve bu yöntemin yetersiz kaldığı durum ILC ile kompanze edilmiştir. ILC ile elde edilen kontrol sinyali hesap yoluyla elde edilen bant değerine eklenerek yeni bant değeri bulunmuştur. ILC yöntemi birçok farklı durum için test edilmiştir. DC bara gerilimlerinin değişken olması, filtre endüktansının değerinin yanlış bilinmesi, şebeke gerilimindeki harmonikler ve ölü zaman etkisi gibi birçok durumun ILC'nin çalışmasını etkilemediği görülmüştür. Bu durumlarda bile ILC'nin başarılı bir şekilde referansı takip ettiği görülmüştür. Sonuç olarak frekans hedeflenen değerde sabit tutulmuştur. Ayrıca şebekeye aktarılan akımdaki harmonik içerikler farklı frekans ve endüktans değerleri için incelenmiştir. Harmonik içeriğinin standartları sağladığı görülmüştür. Son olarak ILC'nin yakınsama durumu incelenmiş ve öğrenme hızının ideal durumlarda 15 iterasyonda, ideal olmayan durumlarda 35 iterasyonda yakınsamanın gerçekleştiği görülmüştür.

Geliştirilen ILC yöntemi ile güç elektroniği dönüştürücüleri için etkili bir akım kontrol yöntemi gerçekleştirilebilir. Bu yöntem sayesinde basit yapılı ve yüksek dinamik cevaba sahip HCC oldukça dayanıklı bir kontrol yöntemi haline gelmiştir. Bu yöntem ile karmaşık akım kontrol yapısı daha basit hale getirilebilir ve şebekeye enerji aktaran inverterlerde akım harmoniklerin azaltılması konusunda da önemli katkılar sağlanabilir.

KAYNAKLAR

[1] Rahman, K. M., Khan, M. R. ve Choudhury, M. A., (2003). "Implementation of Programmed Modulated Carrier HCC Based on Analytical Solution for Uniform Switching of Voltage Source Inverters", IEEE Transaction on Power Electronics, 18(1): 188–197.

[2] Gautam, S. ve Gupta, R., (2012). "Unified Time-Domain Formulation of Switching Frequency for Hysteresis Current Controlled AC/DC and DC/AC Grid Connected Converters", IET Power Electronics, 6(4): 683–692.

[3] Sonawane, A. J., Gawande, S. P., Kadwane, S. G. ve Ramteke, M. R., (2016). "Nearly Constant Switching Frequency Hysteresis-Based Predictive Control for Distributed Static Compensator Applications", IET Power Electronics, 9(11): 2174–2185.

[4] Panda, A. K. ve Patel, R., (2015). "Adaptive Hysteresis and Fuzzy Logic Controlled-Based Shunt Active Power Filter Resistant to Shoot-Through Phenomenon", IET Power Electronics, 8(10): 1963–1977.

[5] Fereidouni, A., Masoum M. A. S. ve Smedley, K. M., (2016). "Supervisory Nearly Constant Frequency Hysteresis Current Control for Active Power Filter Applications in Stationary Reference Frame", IEEE Power and Energy Technology Systems Journal, 3(1): 1–12.

[6] Pan, C. ve Chang, T., (1994). "An Improved Hysteresis Current Controller for Reducing Switching Frequency", IEEE Transaction on Power Electronics, 9(1): 97-104.

[7] Rahman, K. M., Khan, M. R., Choudhury M. A. ve Rahman, M. A., (1997). "Variable-Band Hysteresis Current Controllers for PWM Voltage-Source Inverters", IEEE Transaction on Power Electronics, 12(6): 964–970.

[8] Pan, C., Huang Y. ve Li, C., (2004). "An Error Bounded Current Controller With Constant Sampling Frequency", IEEE Transaction on Power Electronics, 19(3): 739–747.

[9] Suul, J. A., Ljøkelsøy, K., Midtsund T. ve Undeland, T., (2011). "Synchronous Reference Frame Hysteresis Current Control for Grid Converter Applications", IEEE Transaction on Industrial Applications, 47(5): 2183–2194.

[10] Wipasuramonton, P., Zhu, Z. Q. ve Howe, D., (2005). "Improved Current-Regulated Delta Modulator for Reducing Switching Frequency and Low-Frequency Current Error in Permanent Magnet Brushless AC Drives", IEEE Transaction on Power Electronics, 20(2): 475–484.

[11] Malesani, L. ve Tenti, P., (1990). "A Novel Hysteresis Control Method for PWM Inverters with Constant Modulation Frequency", IEEE Transaction on Industrial Applications, 26(1): 88–92.

[12] Mao, H., Yang, X., Chen, Z. ve Wang, Z., (2012). "A Hysteresis Current Controller for Single-Phase Three-Level Voltage Source Inverters", IEEE Transaction on Power Electronics, 27(7): 3330–3339.

[13] Kang, B.J. ve Liaw, C.M., (2001). "Robust Hysteresis Current-Controlled PWM Scheme with Fixed Switching Frequency", IEE Proceedings - Electric Power Applications, 148(6): 503-512.

[14] Malesani, L., Rossetto, L., Tomasin, P. ve Zuccato, A., (1996). "Digital Adaptive Hysteresis Current Control With Clocked Commutations and Wide Operating Range", IEEE Transaction on Industrial Applications, 32(2): 316-325.

[15] Ho, C. N., Cheung, V.S.P. ve Chung, H.S., (2009). "Constant-Frequency Hysteresis Current Control of Grid-Connected VSI Without Bandwidth Control", IEEE Transaction on Power Electronics, 24(11): 2484–2495.

[16] Buso, S., Fasolo, S., Malesani, L., Fellow, L. ve Mattavelli, P., (2000). "A Dead-Beat Adaptive Hysteresis Current Control", IEEE Transaction on Industrial Applications, 36(4): 1174–1180.

[17] Stefanutti, W., ve Mattavelli, P., (2006). "Fully Digital Hysteresis Modulation With Switching-Time Prediction", IEEE Transaction on Industrial Applications, 42(3): 763-769.

[18] Holmes, D. G., Davoodnezhad, R. ve Mcgrath, B. P., (2013). "An Improved Three-Phase Variable-Band Hysteresis Current Regulator", IEEE Transaction on Power Electronics, 28(1): 441–450.

[19] Davoodnezhad, R., Holmes, D. G. ve Mcgrath, B. P., (2014). "A Novel Three-Level Hysteresis Current Regulation Strategy for Three-Phase Three-Level Inverters", IEEE Transaction on Power Electronics, 29(11): 6100–6109.

[20] Buso, S. ve Caldognetto, T., (2015). "A Nonlinear Wide-Bandwidth Digital Current Controller for DC–DC and DC–AC Converters", IEEE Transaction on Industrial Electronics, 62(12): 7687–7695.

[21] Yi, H., Zhuo, F., Wang, F. ve Wang, Z., (2016). "A Digital Hysteresis Current Controller for With Mixed-Levels and Prediction-Based Sampling", IEEE Transaction on Power Electronics, 31(5): 3945–3957.

[22] Kapat, S., (2017). "Parameter-Insensitive Mixed-Signal Hysteresis-Band Current Control for Point-of-Load Converters with Fixed Frequency and Robust Stability", IEEE Transaction on Power Electronics, 32(7): 5760–5770.

[23] Buso, S., Malesani, L. ve Mattavelli, P., (1998). “Comparison of Current Control Techniques for Active Filter Applications”, IEEE Transaction on Industrial Electronics, 45(5): 722–729.

[24] Malesani, L., Mattavelli, P. ve Tomasin, P., (1997). “High-Performance Hysteresis Modulation Technique for Active Filters”, IEEE Transaction on Power Electronics, 12(5): 876–884.

[25] Suresh, Y., Panda, A.K. ve Suresh, M., (2011). “Real-time Implementation of Adaptive Fuzzy Hysteresis-Band Current Control Technique for Shunt Active Power Filter”, IET Power Electronics, 5(7): 1188–1195.

[26] Wang, L., Wong, M.-C., Lam, C.-S., Dai, N.-Y., Lao, K.-W. ve Wong, C.-K., (2015). “Non-Linear Adaptive Hysteresis Band Pulse-Width Modulation Control for Hybrid Active Power Filters to Reduce Switching Loss”, IET Power Electronics, 8(11): 2156–2167.

[27] Serpa, L. A., Round, S. D. ve Kolar, J. W., (2007). “A Virtual-Flux Decoupling Hysteresis Current Controller for Mains Connected Inverter Systems”, IEEE Transaction on Power Electronics, 22(5): 1766–1777.

[28] Du, R. ve Robertson, P., (2017). “Cost-Effective Grid-Connected Inverter for a Micro Combined Heat and Power System”, IEEE Transaction on Industrial Electronics, 64(7): 5360–5367.

[29] Ebrahimi, M. ve Khajehoddin, S. A., (2017). “Fixed Switching Frequency Generalized Peak Current Control (GPCC) of DC–AC Converters”, IEEE Transaction on Power Electronics, 32(8): 6605–6616.

[30] Bose, B. K., (1990). “An Adaptive Hysteresis-Band Current Control Technique of a Voltage-Fed PWM Inverter for Machine Drive System”, IEEE Transaction on Industrial Electronics, 31(5): 402–408.

[31] Malesani, L., Mattavelli, P. ve Tomasin, P., (1997). “Improved Constant-Frequency Hysteresis Current Control of VSI Inverters with Simple Feedforward Bandwidth Prediction”, IEEE Transaction on Industrial Applications, 33(5): 1194–1202.

[32] Wu, F., Li, X. ve Duan, J., (2015). “Improved Elimination Scheme of Current Zero-Crossing Distortion in Unipolar Hysteresis Current Controlled Grid-Connected Inverter”, IEEE Transaction on Industrial Informatics, 11(5): 1111–1118.

[33] Wu, F., Feng, F., Luo, L., Duan, J. ve Sun, L., (2015). “Sampling Period Online Adjusting-Based Hysteresis Current Control Without Band with Constant Switching Frequency”, IEEE Transaction on Industrial Electronics, 62(1): 270–277.

[34] Zhang, X., Wang, Y. ve Yu, C., (2016). “Hysteresis Model Predictive Control for High-Power Grid-Connected Inverters with Output LCL Filter”, IEEE Transaction on Industrial Electronics, 63(1): 246–256.

[35] Kumar, M. ve Gupta, R., (2017). “Sampled-Time-Domain Analysis of a Digitally Implemented Current Controlled Inverter”, IEEE Transaction on Industrial Electronics, 64(1): 217–227.

[36] Kömürcügil, H. ve Bayhan, S., (2017). “Variable- and Fixed-Switching-Frequency-Based HCC Methods for Grid-Connected VSI with Active Damping and Zero Steady-State Error”, IEEE Transaction on Industrial Electronics, 64(9): 7009–7018.

[37] Wu, F., Zhang, L. ve Wu, Q., (2013). “Simple Unipolar Maximum Switching Frequency Limited Hysteresis Current Control for Grid-Connected Inverter”, IET Power Electronics, 7(3): 933–945.

[38] Hu, Y., Deng, Y., Liu, Q. ve He, X., (2014). “Asymmetry Three-Level Gird-Connected Current Hysteresis Control with Varying Bus Voltage and Virtual Oversample Method”, IEEE Transaction on Power Electronics, 29(6): 3214–3222.

[39] Guzman, R., De Vicuña, L. G., Morales, J., Castilla, M. ve Matas, J., (2016). “Sliding-Mode Control for a Three-Phase Unity Power Factor Rectifier Operating at Fixed Switching Frequency”, IEEE Transaction on Power Electronics, 31(1): 758–769.

[40] Kömürcügil, H., Özdemir, S. ve Sefa, I., (2016). “Sliding-Mode Control for Single-Phase Grid-Connected LCL-Filtered VSI With Double-Band Hysteresis Scheme”, IEEE Transaction on Industrial Electronics, 63(2): 864–873.

[41] Biel, D. ve Arias, A., (2018). “Fixed Switching Period Discrete-Time Sliding Mode Current Control of a PMSM”, IEEE Transaction on Industrial Electronics, 65(3): 2039–2048.

[42] Drives, V.I.M., Ramchand, R., Gopakumar, K. ve Patel, C., (2012). “Online Computation of Hysteresis Boundary for Constant Switching Frequency Current-Error Space-Vector-Based Hysteresis Controller for VSI-Fed IM Drives”, IEEE Transaction on Power Electronics, 27(3): 1521–1529.

[43] Rebeiro, R. S. ve Uddin, M. N., (2012). “Performance Analysis of an FLC-Based Online Adaptation of Both Hysteresis and PI Controllers for IPMSM Drive”, IEEE Transaction on Industrial Applications, 48(1): 12–19.

[44] Wang, L., Wong, M.-C., Lam, C.-S., Dai, N.-Y., Lao, K.-W. ve Wong, C.-K., (2015). “Non-Linear Adaptive Hysteresis Band Pulse-Width Modulation Control for Hybrid Active Power Filters to Reduce Switching Loss”, IET Power Electronics, 8(11): 2156–2167.

[45] Bakan, A.F. ve Dudak, A.T., (2017). “Implementation of Digital Adaptive Hysteresis Current Control Technique”, ELECO 2017 10th International Conference on Electrical and Electronics Engineering, 30 November - 2 December 2017, BURSA.

[46] Bakan, A.F. ve Dudak, A.T., (2017). “Güç Elektroniği Dönüştürücüleri için Adaptif Histerezis Akım Kontrol Yönteminin Geliştirilmesi”, 1. Ulusal Elektrik Enerjisi Dönüşümü Kongresi, 21-22 Eylül 2017, ELAZIĞ.

[47] Xu, J.X., Panda, S.K. ve Lee, T.H., (2009). Real-time Iterative Learning Control, Springer-Verlag, Londra.

[48] Davoodnezhad, R., (2014). Hysteresis Current Regulation Of Voltage Source Inverters with Constant Switching Frequency, PhD Thesis, RMIT University School of Electrical and Computer Engineering, Australia.

[49] Buso, S. ve Mattavelli P., (2006). Digital Control in Power Electronics, First Edition, Morgan & Claypool, United States of America.

ÖZGEÇMİŞ

KİŞİSEL BİLGİLER

Adı Soyadı :Ahmet Talha DUDAK

Doğum Tarihi ve Yeri :08.02.1994 – Düzce

Yabancı Dili :İngilizce

E-posta :talhad@yildiz.edu.tr

ÖĞRENİM DURUMU

Derece	Alan	Okul/Üniversite	Mezuniyet Yılı
Lisans	Elektrik Mühendisliği	Yıldız Teknik Üniversitesi	2016
Lise	Fen Bilimleri	Düzce Anadolu Öğretmen Lisesi	2011

İŞ TECRÜBESİ

Yıl	Firma/Kurum	Görevi
2017-…	Yıldız Teknik Üniversitesi	Araştırma Görevlisi

YAYINLARI

Bildiri

1. Bakan, A.F. ve Dudak, A.T., (2017). “Güç Elektroniği Dönüştürücüleri için Adaptif Histerezis Akım Kontrol Yönteminin Geliştirilmesi”, 1. Ulusal Elektrik Enerjisi Dönüşümü Kongresi, 21-22 Eylül 2017, ELAZIĞ.

2. Bakan, A.F. ve Dudak, A.T., (2017). “Implementation of Digital Adaptive Hysteresis Current Control Technique”, ELECO 2017 10th International Conference on Electrical and Electronics Engineering, 30 November - 2 December 2017, BURSA.

Proje

1. Güç Elektroniği Dönüştürücüleri için Yeni Bir Akım Kontrol Yönteminin Geliştirilmesi ve Uygulanması / TÜBİTAK

ÖDÜLLERİ

1. Yıldız Teknik Üniversitesi Bölüm Üçüncülüğü-2016