Gazi Üniv. Müh. Mim. Fak. Der.
Cilt 29, No 1, 79-87, 2014

Journal of the Faculty of Engineering and Architecture of Gazi University
Vol 29, No 1, 79-87, 2014

SÜREKLİ ZAMANLI OTONOM KAOTİK DEVRE TASARIMI VE SİNYAL GİZLEME UYGULAMASI

Ünal ÇAVUŞOĞLU*, Yılmaz UYAROĞLU, İhsan PEHLİVAN*****
*Bilgisayar Mühendisliği, Teknoloji Fakültesi, Sakarya Üniversitesi, Sakarya
**Elektrik Elektronik Mühendisliği, Mühendisliki Fakültesi, Sakarya Üniversitesi, Sakarya
***Elektrik Elektronik Mühendisliği, Tekonoloji Fakültesi, Sakarya Üniversitesi, Sakarya
unalc@sakarya.edu.tr, **uyaroglu@sakarya.edu.tr**, **ipehlivan@sakarya.edu.tr**

(Geliş/Received: 04.02.2013; Kabul/Accepted: 09.01.2014)

ÖZET

Kaos ve kaotik sistemler birçok uygulama alanına sahiptir. Uygulama alanlarından biri de kaos ile güvenilir haberleşmedir. Kaotik işaretler, başlangıç şartlarına hassas bağımlıdırlar. Kaos tabanlı güvenilir haberleşme sistemleri, iletilecek bilgi işaretlerinin spektrumunu geniş bir sahaya yayabilmeleri, eşzamanlı olarak bildiri işaretlerini kodlayabilmeleri ve bu işlemleri basit ve pahalı olmayan kaotik devre düzenekleriyle gerçekleştirebilmeleri sebebiyle, literatürdeki standart geniş spektrumlu haberleşme sistemlerine alternatif olmuşlardır. Bu çalışmada sürekli zamanlı otonom kaotik sistemlerin devre tasarımı, 1996 yılında tanıtılan doğrusal olmayan Thomas sistemi (TS_96) üzerinde anlatılmış, ayrıca Lorenz sistemi üzerinde de PSpice-tabanlı bir sinyal gizleme uygulaması örneği verilmiştir. TS_96 sisteminin kaotik denklemleri elde edilmiş, kaotik devresi tasarlanmış, hem PSpice ortamında simüle edilmiş hem de fiziksel olarak elektronik devresi devre tasarımı yapılmıştır. Kaotik sinyal gizleme uygulaması için, Lorenz sistemi ele alınmış, Matlab ortamında nümerik olarak ve PSpice ortamında elektronik devre simülasyonu gerçekleştirilmiştir.

Anahtar kelimeler: Kaos, kaotik sistemler, kaotik devreler, kaotik senkronizasyon, kaotik gizleme, güvenli haberleşme

DESIGN OF A CONTINUOUS-TIME AUTONOMOUS CHAOTIC CIRCUIT AND APPLICATION OF SIGNAL MASKING

ABSTRACT

Chaos and chaotic systems have many fields of applications. One of the popular practical applications is secure communication. Chaotic signals depend on initial conditions very sensitively. Chaos-based secure communication systems have been the alternative of the standard spread-spectrum systems, since they are able to spread the spectrum of the information signals and simultaneously encrypt the information signals with chaotic circuitry which is simple and inexpensive.In this study, the circuit design of the continuous –time autonomous chaotic systems are explained in details based on nonlinear Thomas system(TS_96) which was introduced in 1996. In addition an example of the PSpice-based signal hiding implementation on the Lorenz system is given. The chaotic system equations of TS_96 are obtained, its chaotic circuit is designed, both its circuit design simulated in PSpice and is realized physically. For the signal hiding application with chaotic signal, the Lorenz system are considered, consequently its numerical simulations and electronical circuit simulations are realized in Matlab and PSpice environments.

Keywords: Chaos, chaotic systems, chaotic circuits, chaotic synchronization, chaotic hiding, secure communication

1. GİRİŞ (INTRODUCTION)

Gerçek hayattaki fiziksel sistemlerin çoğu, sistem değişikliklerinin belli bir bölgedeki değişimi için doğrusal davranış gösterirler. Ancak bu değişkenlerin doğrusal bölgenin dışında genel olarak değişimi sistemin doğrusal olmayan davranış göstermesine neden olur. Lorenz ve May'in çalışmaları[1-2] sonrasında kaotik dinamik çalışmalarında birçok önemli gelişmeler olmuştur. Lorenz 1963'de

atmosferik problemler için 3 tane doğrusal olmayan birinci dereceden adi diferansiyel denklemi kullanılmış, denklemler oldukça basit olmalarına rağmen elde edilen davranışların farklı parametrelerde çok değiştiği görülmüştür [3-4].

1984'te geliştirilen otonom Chua devresi [5], basit bir devre yapısına sahiptir, elektronikteki kaos olayının açıklanmasında model devre olmuştur ve çok yaygın olarak kullanılmıştır [6-7]. Kaos ile ilgili yapılan çalışmalarda değişik tipte kaotik davranış gösteren osilatörler [8], devre parametrelerinin kaotik dinamiklere etkileri [9], yarıiletkenlerdeki kaotik davranışlar gibi çok farklı alanlarda çalışmalar ortaya konulmuştur [10]. Genel olarak bir sistemin matematiksel modeli durum denklemleri ile tanımlanır [3].

$$\dot{x} = f_i(x_1, x_2, x_3 ..... x_n, t), \qquad x(0) = x_0, \qquad i = 1,2,3 ..... n$$

Eğer f_i fonksiyonlarını hepsi x_i değişkenlerine göre doğrusal ise sistem doğrusal olur ve durum denklemleri matris formunda basitçe ifade edilebilir. Bu durumda sistem sürekli hal cevabı olarak bir denge noktası davranışı (kararlı ya da kararsız) gösterir. Eğer herhangi bir f_i fonksiyonu doğrusal olmayan kısım içeriyorsa, bu sistem doğrusal olmayan sistem olarak adlandırılır. Bu durumda sistemin durum denklemleri matris formunda ifade edilemez. Sistemin sürekli hal cevabı, çoğunlukla limit döngü veya denge noktası davranışı gösterir. Doğrusal olmayan sistemlerin dinamik davranışlarının incelenmesi için çeşitli metotlar bulunmaktadır: Doğrusallaştırma tekniği, sinusoidal tanımlama fonksiyonu, Lyapunov'un üstelleri tanımlama metodu, Popov metodu [11]. Ancak bu teknikler, genellikle sadece ya yerel davranışları göz önüne aldığı için ya da sadece sistemin kararlılığını incelediği için sistemin global davranışlarını elde etmede yetersiz kalmaktadır.

Doğrusal olmayan dinamiklerin incelenmesi için geliştirilen bu metotlarla tanımlanamayan doğrusal olmayan davranışlar eğer giriş verilmeden elde ediliyorsa 'kaotik davranış' olarak adlandırılır. Bu davranışın limit döngüden farklı olan özellikleri temel olarak; Rastgele değil deterministik tipte olması, başlangıç şartlarına aşırı duyarlılık göstermesi, sınırsız sayıda değişik periyodik salınımlar içermesi, genliği ve frekansı tespit edilemeyen ancak sınırlı bir alan içerisinde değişen karmaşık davranışlar vermesi, gürültü benzeri güç spektrumuna sahip olması şeklinde sıralanabilir [3].

Kaos ve kaotik işaretler ile ilgili çalışmalara doğrusal olmayan sistemlerin modellenmesi, doğrusal olmayan filtreleme, bio-kaotik mühendisliği, dinamik bilgi sıkıştırma ve kodlama, kaotik haberleşme, hassas desen tanıma, kaotik salınımların yapay üretimi, kaotik dinamiklerin elektronik, optik, optoelektronik gerçekleştirilmesi, kaotik titreşimlerin belirlenmesi konuları örnek verilebilir.

Bu çalışmada ikinci bölümde kaos ve kaotik sistemler konusunda genel olarak bilgiler verilmiştir. Üçüncü bölümde kaotik eşzamanlılık ve kaotik sinyal gizleme hakkında genel bilgiler verilmiştir. Dördüncü bölümde Lorenz kaotik sistemi üzerinde PSpice-tabanlı örnek bir sinyal gizleme uygulaması yapılmıştır. Beşinci bölümde TS_96 sisteminin devre tasarimi ve gerçeklemesi yapılarak, PSpice simülasyon sonuçları ve osiloskop çıktıları sunulmuştur. Son bölüm ise sonuçlar ve değerlendirmeleri içermektedir.

2. KAOTİK EŞ ZAMANLILIK VE KAOTİK SİNYAL GİZLEME (CHAOTIC SYNCHRONIZATION AND CHAOTIC SIGNAL HIDING)

2.1. Kaotik Eş Zamanlılık (Chaotic Synchronization)

Kaotik eşzamanlı kaotik bir sistemi başka bir kaotik sistemle aynı davranışları göstermeye zorlamaktır. Pecora & Carroll' un kaotik sistemlerin eş zamanlı olabileceğini ispatlamasından [12] sonra konuyla ilgili birçok çalışma yapılmıştır [13-20]. Kaotik senkronizasyon aşağıdaki gibi tanımlanabilir:

$$\frac{dx}{dt} = f(x(t))$$

durum denklemi ile ifade edilen *n* boyutlu bir otonom sistem olsun. Bu otonom sistem keyfi olarak iki kısma ayrıldığında durum vektörü

$$x = \begin{bmatrix} x_D \\ x_R \end{bmatrix}$$

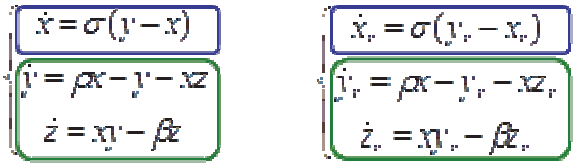
olacaktır. Burada *D* kısmı sürücü alt sistem; *R* kısmı ise cevap veren alt sistem olarak tanımlanmaktadır. Bu iki alt sistemin dinamikleri:

$$\begin{aligned} \dot{x}_D &= g(x_D, x_R) \\ \dot{x}_R &= h(x_D, x_R) \end{aligned} \qquad (1)$$

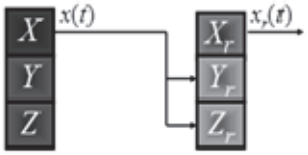
şeklinde ifade edilecektir. Pecora & Carroll, gerçek sistemin yanı sıra bu gerçek sistemin cevap veren kısmının bir kopyasını oluşturarak bu kısmın gerçek sistemdeki sürücü kısımla, yani x_D ile sürülmesi durumunda orijinal sistemin x_R dinamiği ile cevap veren kısmın kopyası durumundaki sistemin x_R' dinamiğinin aynı olacağını ispatlamıştır [12]. Bu durumda ;

$$\begin{aligned} \dot{x}_D &= g(x_D, x_R) \\ \dot{x}_R &= h(x_D, x_R) \\ \dot{x}'_R &= h(x_D, x'_R) \end{aligned} \tag{2}$$

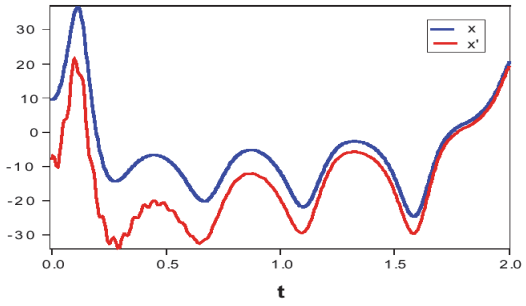
denklemleri elde edilecektir. Eğer t sonsuza gider ve $x_R - x'_R$ farkı da sıfıra yakınsarsa, alt sistem bileşenleri x_R ve x'_R asimptotik olarak birbirine yaklaşacaktır yani eş zamanlılık sağlanmış olacaktır. Eş zamanlılığı ifade eden alt sistemler ve blok diyagramı Şekil 1'de görülmektedir. Şekil 2' de ise eş zamanlılık sonrasına ait örnek kaotik sinyaller verilmiştir.



Verici Sistem Alıcı Sistem



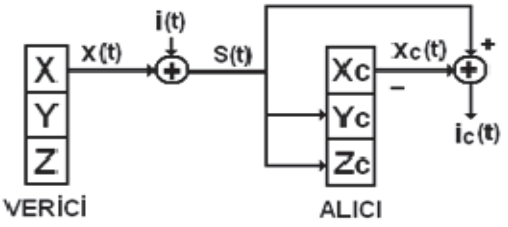
Şekil 1. Lorenz Sistemi üzerinde Pecora & Carroll eş zamanlılığını ifade eden alt sistemler ve blok diyagramı (Sub-systems and block diagram that stated Pecora & Carroll of the concurrency on Lorenz system)



Şekil 2. Eş zamanlılıktan sonra örnek kaotik sinyaller (After synchronization the example of the chaotic signals)

2.2. KAOTİK SİNYAL GİZLEME (CHAOTIC SIGNAL HIDING)

Pecora & Carroll'un ilk eş zamanlılık çalışmaları kaotik sistemlerin haberleşmede kullanımı üzerine birçok araştırma yapılmasına yol açmıştır [12]. Çalışılan konulardan biri, kaotik işaretlerle gizlenerek gönderilen bilgilerin karşı tarafta tekrar elde edilmesi olmuştur. Kaotik sinyallerin karakteristiği olan geniş-bantlı olma ve gürültüye benzeme özelliği sayesinde, bilgi sinyalinin kaotik işaret üzerinden taşınması haberleşme sistemlerinde modülasyon için güvenli bir ortam oluşturur. Kaotik haberleşme ile ilgili kaotik gizleme, kaos kaymalı anahtarlama, kaos modülasyonu gibi farklı kodlama ve kod çözme yöntemleri geliştirilmiştir. Kaos tabanlı sinyal gizleme ve kaotik modülasyon, analog iletişim sistemleri için geliştirilmiştir. Kaotik gizleme sistemi, göndericide oluşturulan bir kaotik sinyale doğrudan bilgi sinyalinin eklenmesidir. Bilgi sinyalinin iletilmesinden sonra, bilgi sinyali alıcıya ulaşır ve bazı sinyal işleme operasyonlarından sonra yeniden orjinal sinyal elde edilir [3], [12]. Kaotik sinyal gizlemenin mantığını gösteren blok diyagram Şekil 3'te görülmektedir. Kaotik gizlemedeki temel prensip; analog olan *i(t)* bilgi işaretini, verici kısımdaki *x(t)* kaotik işaretiyle gizlemek ve bu şekilde iletmektir. Bu amaçla *i(t)* bilgi işareti, gizleyici x(t) kaotik işaretiyle toplanır ve iletim ortamına aktarılır. İletilen *s(t)* işareti ikisinin toplamıdır. Alıcı kısımda ise, bir önceki bölümde anlatılan Pecora-Carroll yöntemine göre gerçekleştirilen senkronizasyonla, gizleyici *x(t)* işaretinin aynı formu oluşturulmakta ve senkronize olmuş olan $x_c(t)$ kaotik işareti, iletim ortamından gelen *s(t)* işaretinden çıkartılarak tekrar bilgi işareti elde edilmektedir.



Şekil 3. Kaotik sinyal gizlemenin mantığını gösteren blok diyagram (block diagram showing the logic of chaotic signal to hide)

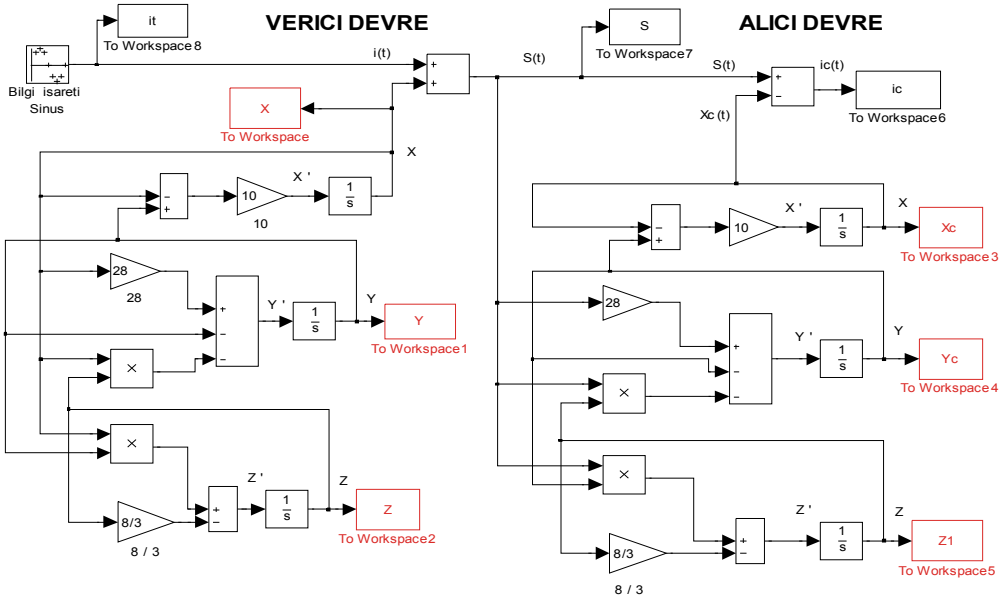
3. LORENZ SİSTEMİ İLE KAOTİK SİNYAL GİZLEME UYGULAMASI (IMPLEMENTATION OF CHAOTIC SIGNAL HIDING WITH LORENZ SYSTEM)

Lorenz sistemi ile kaotik bilgi gizleme uygulamasında kaotik verici ve kaotik alıcı sistemlerinin oluşturulması gerekmektedir. Bu sistemlerin oluşturulması için gerekli denklemler aşağıda (3) ve (4) nolu denklemlerde verilmiştir.

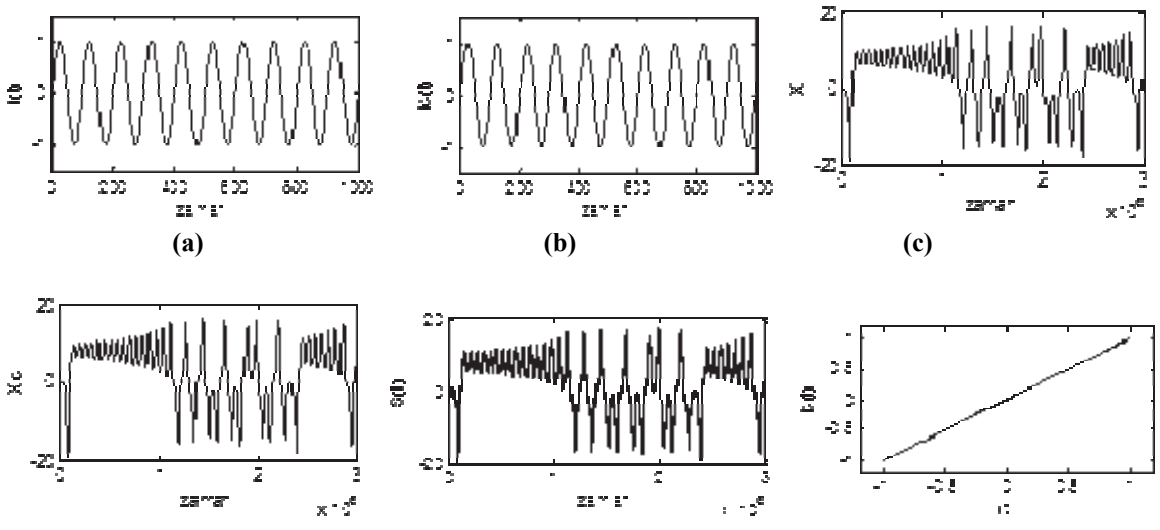
$$\begin{aligned} \dot{x} &= \sigma(y - x) \\ \dot{y} &= rx - xz - y \\ \dot{z} &= xy - bz \end{aligned} \tag{3}$$

$$\begin{aligned} \dot{x}_c &= \sigma(y_c - x_c) \\ \dot{y}_c &= rs(t) - s(t)z_c - y_c \\ \dot{z}_c &= s(t)y_c - bz_c \end{aligned} \tag{4}$$

Lorenz sisteminin Matlab-Simulink'de yapılan kaotik sinyal gizleme modellemesi Şekil 4'de verilmiştir. Simulink modelinde *i(t)* bilgi işareti olarak bir sin(Ωt) fonksiyonu kullanılmıştır. Sonraki aşamada, kaotik vericinin ürettiği kaotik sinyal *X(t)*, bilgi sinyali *i(t)*'nin üzerine eklenerek iletimi yapılacak olan gürültülü sinyal *S(t)* oluşturulmuş olur. Bu *S(t)* sinyali gizleme sistemine gönderilir. *S(t)* sinyali kaotik alıcıya ulaştığında, *Xc(t)* işaretinden çıkarılarak gerçek bilgi işareti *i(t)* yeniden elde edilmiş olur. Şekil 5 (a) ve (b)' de kaotik verici ve alıcının üretmiş olduğu sinyaller görülmektedir. Şekil 5 (c) ve (d) bilgi sinyali ve tekrar elde edilen bilgi sinyalleri, Şekil 5(e)'de iletim hattına gönderilen *S(t)=X(t)+i(t)* sinyali, Şekil 5 (f)'de ise, bilgi sinyali *i(t)* ile, tekrar elde dilen bilgi sinyali *ic(t)* arasındaki eş zamanlılık görülmektedir. Gönderilen bilgi sinyali *i(t)*'nin genliği 1V, ve frekansı 10KHz olan bir Sinüs dalgasıdır.

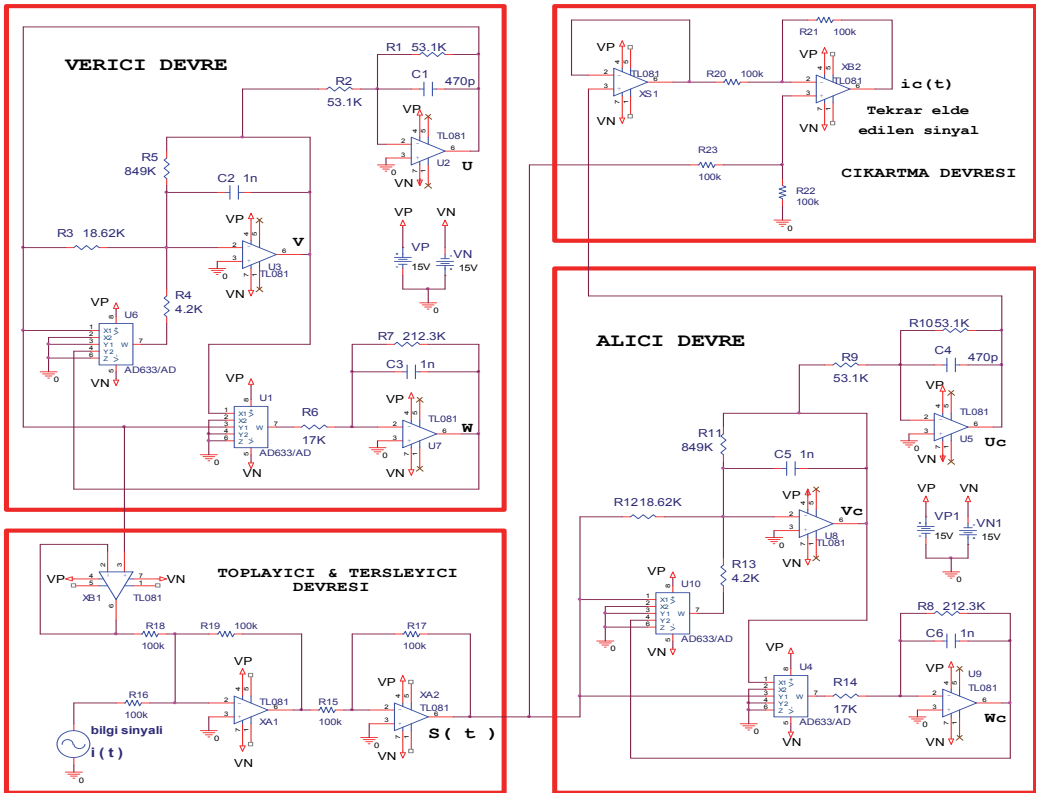


Şekil 4. Lorenz sistemi için kaotik sinyal gizleme devre modeli (The chaotic signal hiding circuit model for lorenz system)

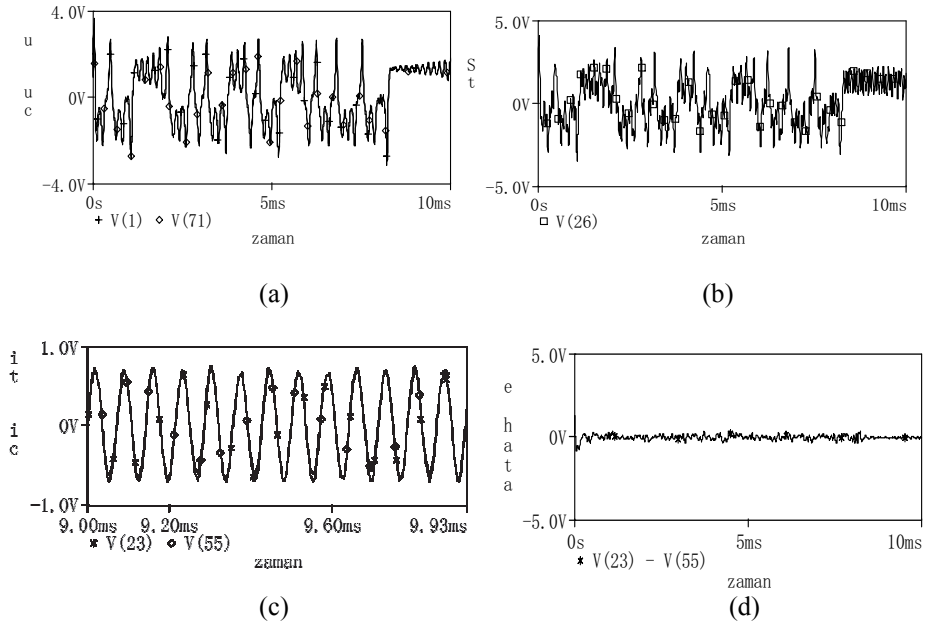


Şekil 5. Lorenz sistemi kaotik sinyal gizleme modeli simülasyon sonuçları : (a) Verici sistemin kaotik X sinyali, (b) Alıcı sistemin kaotik Xc sinyali, (c) Bilgi işareti, (1 V genlikli, 10KHz frekanslı sinüs dalgası), (d) Tekrar elde dilen bilgi sinyali, (e) İletilen sinyal S (t) = x(t) + i(t), (f) Bilgi sinyali i(t) ile, tekrar elde dilen bilgi sinyali ic(t) arasındaki eş zamanlılık (The results of the simulation model of chaotic signal hiding on lorenz system : (a) chaotic X signal of transmitter system, (b) chaotic Xc signal of receiver system, (c) information sign, (d) The obtained information signal again, (e) the transmitted signal S (t) = x(t) + i(t), (f) synchronization between information signal i(t) and obtained information signal again ic(t))

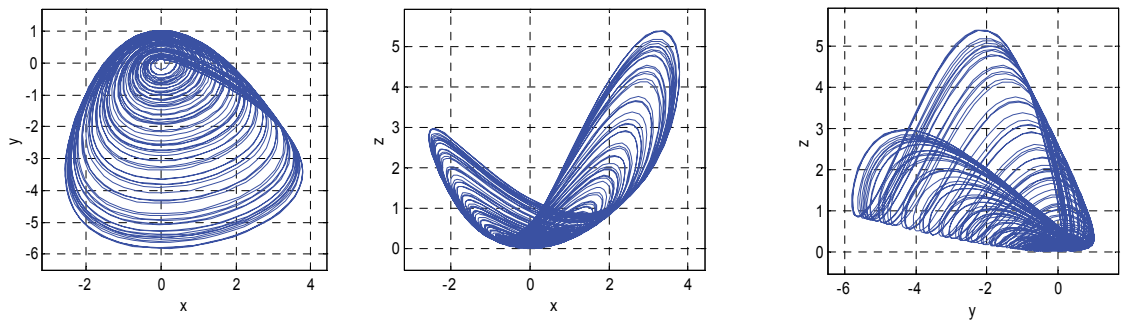
Lorenz sisteminin Pspice simülasyonu için yapılan kaotik sinyal gizleme devresi Şekil 6'da verilmiştir. Lorenz sistemi kaotik sinyal gizleme devresinin Pspice simülasyon sonuçları Şekil 7'de verilmiştir.



Şekil 6. Lorenz sisteminin Pspice kaotik sinyal gizleme devresi (PSpice chaotic signal hiding circuit of Lorenz system)



Şekil 7. Lorenz sistemi kaotik sinyal gizleme devresinin Pspice simülasyon sonuçları
(a) Verici sistemin U sinyali ile alıcı sistemin U_c sinyalinin zamana göre değişimi, (b) İletilen sinyal S(t) = U(t) + i(t), (c) Bilgi işareti (0.7V genlikli, 14KHz frekanslı Sinus dalgası) ile tekrar elde dilen bilgi sinyali, (d) Hata e(t) = i(t) - ic(t) (PSpice simulation results of chaotic signal hiding circuit (a) according to the time change U-signal of The transmitter system and Uc signal of receiver system, (b) the transmitted signal s (t) = U (t) + i (t), (c) Information sign (0.7V amplitude, frequency 14KHz sine wave) and the obtained information signal again, (d) the error e (t) = i (t) - ic (t)) 14KHz sine wave) and the obtained information signal again, (d) the error e (t) = i (t) - ic (t))



(a) (b) (c)

Şekil 8. (a) *x* sinyalinin *y* sinyaline göre değişimi (b) *x* sinyalinin *z* sinyaline göre değişimi (c) *y* sinyalinin *z* sinyaline göre değişimi ((a) change of x signal according to the signal y, (b) change of x signal according to the signal z, (c) change of y signal according to the signal z)

4. SÜREKLİ ZAMANLI OTONOM KAOTİK SİSTEMLERİNİN DEVRE TASARIMI VE GERÇEKLEMESİ (DESIGN AND IMPLEMENTATION OF CONTINUOUS-TIME AUTONOMOUS CHAOTIC CIRCUIT SYSTEMS)

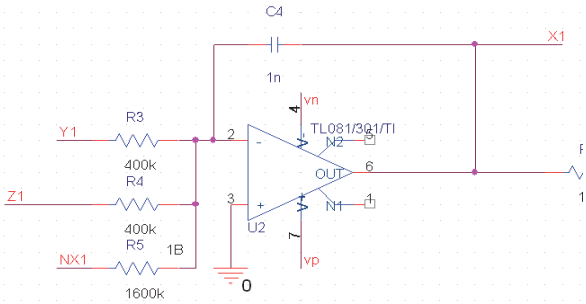
Thomas tarafından 1996 yılında bulunan doğrusal olmayan denklem sistemi (TS_96) aşağıda verilmiştir [21].

$$\begin{aligned}\dot{x}&=ax - y - z\\ \dot{y}&=x\\ \dot{z}&=x^2 - cz\end{aligned} \qquad (5)$$

Denklemleri için sırayla a=0.25, c=2 parametreleri ve x_0=0.1, y_0=0, z_0=0 ilk şartları için elde edilen x-y, x-z, y-z kaotik çekicileri Şekil 8'de verilmiştir.

4.1. TS_96 Devresinin Teorik Çalışılması (Circuit of TS_96 theoretical work)

TS_96 kaotik sisteminde 3 adet diferansiyel denklem bulunmaktadır. Devre tasarlanırken bu denklemler ayrı ayrı göz önüne alınarak tasarım yapılmıştır. Yapılan tasarımın denklemlerle olan uyumunu göstermek için devre katları ayrı ayrı analiz edilecektir.



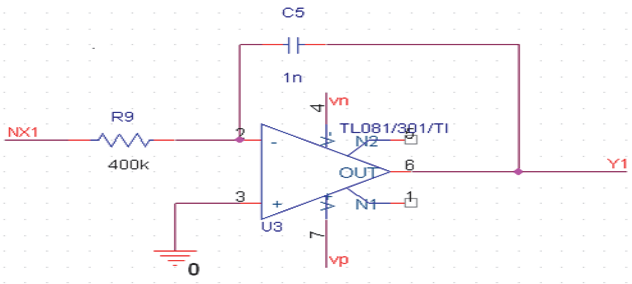
Şekil 9. TS_96 devre tasarımının x çıkışını veren devre (circuit that gives the x output of the TS_96 circuit design)

Şekil 9'daki devrede x çıkışı için op-amplı devrenin çıkış ifadesi:

$$x(t)=-\left(-\frac{1}{R_5 C_4}\right)\cdot\int_0^t x(t)dt+\left(-\frac{1}{R_3 C_4}\right)\cdot\int_0^t y(t)dt+\left(-\frac{1}{R_4 C_4}\right)\cdot\int_0^t z(t)dt \qquad (6)$$

olarak bulunur ve eşitliğin her iki tarafının türevi alınırsa denklem (7) elde edilir.

$$dx/dt=\frac{1}{C_4}\left[\left(\frac{x}{R_5}\right)-\left(\frac{y}{R_3}\right)-\left(\frac{z}{R_4}\right)\right] \qquad (7)$$



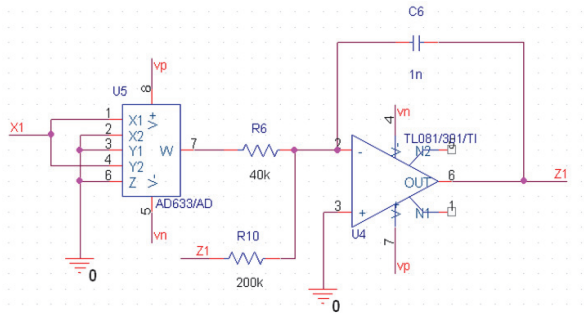
Şekil 10. TS_96 devre tasarımının y çıkışını veren devre (circuit that gives the y output of the TS_96 circuit design)

Şekil 10'daki devrede y çıkışı için op-amplı devrenin çıkış ifadesi:

$$y(t)=-\left(-\frac{1}{R_9 C_5}\right)\cdot\int_0^t x(t)dt \qquad (8)$$

olarak bulunur ve eşitliğin her iki tarafının türevi alınırsa denklem (9) elde edilir.

$$dy/dt=\frac{1}{C_5}\left(\frac{x}{R_9}\right) \qquad (9)$$



Şekil 11. TS_96 devre tasarımının z çıkışını veren devre (circuit that gives the z output of the TS_96 circuit design)

Şekil 11'deki devrede z çıkışı için op-amplı devrenin çıkış ifadesi:

$$z(t) = -\left(-\frac{1}{R_6 C_6}\right)\cdot\int_0^t x(t)\cdot x(t)dt + \left(-\frac{1}{R_{10} C_6}\right)\cdot\int_0^t z(t)dt \tag{10}$$

olarak bulunur ve eşitliğin her iki tarafının türevi alınırsa denklem (11) elde edilir.

$$dz/dt = \frac{1}{C_6}\left[\left(\frac{x^2}{R_6}\right)-\left(\frac{z}{R_{10}}\right)\right] \tag{11}$$

Devre parametreleri cinsinden elde edilen TS_96 denklemlerini bir arada gösterirsek,

$$\left.\begin{aligned} dx/dt &= \frac{1}{C_4}\left[\left(\frac{x}{R_5}\right)-\left(\frac{y}{R_3}\right)-\left(\frac{z}{R_4}\right)\right] \\ dy/dt &= \frac{1}{C_5}\left(\frac{x}{R_9}\right) \\ dz/dt &= \frac{1}{C_6}\left[\left(\frac{x^2}{R_6}\right)-\left(\frac{z}{R_{10}}\right)\right] \end{aligned}\right\} \tag{12}$$

haline gelir. TS_96 devresinde evirici kısmında kullanılan R_1 ve R_2 direnç değerleri 100K'dir. Devrede kapasitör değerleri 1nF seçilerek diğer direnç değerleri kondansatörlere göre belirlenmiştir. Cuomo ve Oppenheim'in yaptıkları çalışmaya göre [22] zamanlama skalası 2500'dir. Charlesworth, problemin kendi çözümünde olan fiziksel zaman (problem zamanı) ile, analog bilgisayarda incelenen çözüm zamanının (hesaplama zamanı) birbirinden çok farklı olabileceğini belirterek zamanlama ölçeğine duyulan ihtiyacın sebebini açıklamıştır[23]. Charlesworth' a göre *t* problem zamanı, τ hesaplama (devre) zamanı, β zaman skalalama faktörü olmak üzere, $\tau = \beta \times t$ 'dir. Bu çalışmada da devre gerçeklemesinde zaman ölçekleme faktörü β = 2500 alınmıştır.

Denklem (12)'de devre parametreleri cinsinden elde edilen TS_96 denklemleri ile orijinal TS_96 denklemlerini karşılaştırarak ve zaman ölçeklendirmesini de kullanarak tüm direnç ve kapasitör değerleri elde edilir. Birinci denklemdeki *a* parametresi;

$$a = \frac{1}{2500\cdot R_5\cdot C_4} \tag{13}$$

olur. a=0.25 ve C_4 = 1nF değeri yerine yazılırsa R_5 direnç değeri 1600K olarak bulunur. Denklemlerdeki katsayıları 1 olan terimlere ait direnç değerleri için;

$$1 = \frac{1}{2500\cdot R\cdot C} \tag{14}$$

olur. Kapasitör değerleri 1nF olduğuna göre katsayısı 1 olan terimlere ait R direnç değerleri R_3= R_4=R_9=400K olarak bulunur. Üçüncü denklemdeki x^2 terimine ait katsayı 1 olmasına rağmen çarpma entegresi x sinyallarini çarparken çıkışa 10 kat küçülterek verdiğinden dolayı, sinyali tekrar gerçek değerine çekmek için R_6 direnç değeri 400K yerine 40K olarak seçilir.

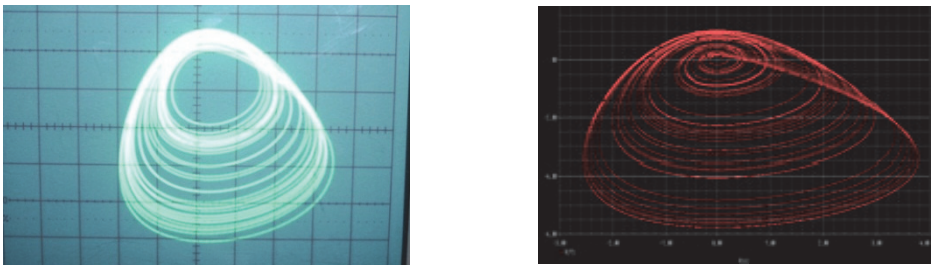
Üçüncü denklemdeki c parametresi için ise;

$$c = \frac{1}{2500\cdot R_{10}\cdot C_6} \tag{15}$$

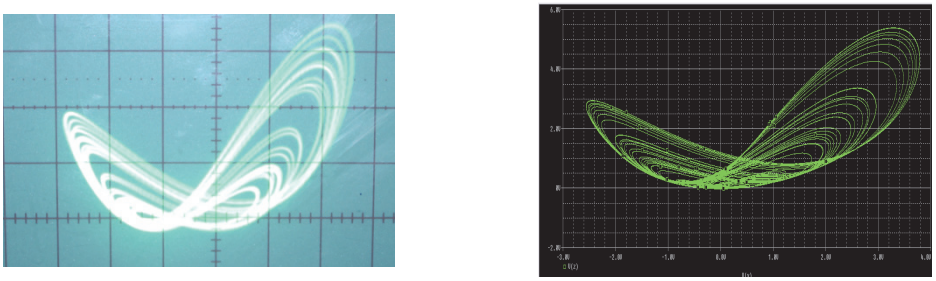
olur. c=2 ve C_6 = 1nF değeri yerine yazılırsa R_{10} direnç değeri 200K olarak bulunur.

4.2. TS_96 Devresinin PSpice ve Deneysel Çalışılması (PSpice and experimental work of TS_96 circuit)

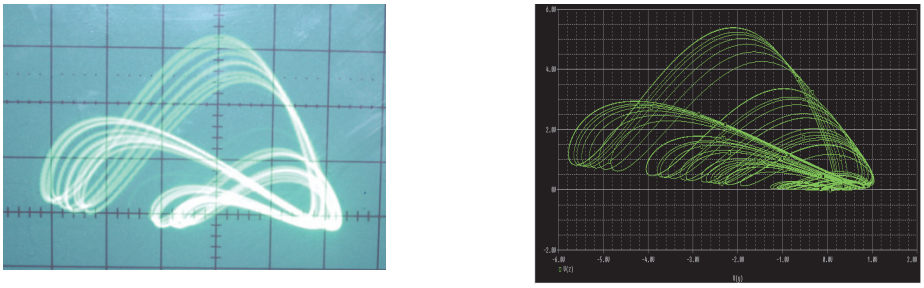
TS_96 devresi elektronik elemanlarla fiziksel olarak da gerçekleştirilmiştir. Elektronik devre tasarımı yapılan TS_96'nin PSpice simülasyonundan elde edilen x-y, x-z ve y-z sinyallerine ait faz portreleri ile gerçeklenen devrenin aynı sinyallere ait faz portrelerinin osiloskop ekran görüntüleri sırasıyla Şekil 12, 13 ve 14'de karşılaştırılmalı olarak görülmektedir. Şekil 8'deki nümerik (Matlab) analiz sonuçları ile Şekil 12, 13 ve 14'deki PSpice simülasyon sonuçları, gerçek devre sonuçları ile doğrulanmıştır.



Şekil 12. TS_96 PSspice simülasyon ve osilaskop çıktı sonucu (x-y kaotik çıkışı) (TS_96 PSspice simulation and oscilloscope output the result (x-y chaotic output))



Şekil 13. TS_96 PSpice simülasyon ve osilaskop çıktı sonucu (x-z kaotik çıkışı)
(TS_96 PSspice simulation and oscilloscope output the result (x-z chaotic output))



Şekil 14. TS_96 PSpice simülasyon ve osilaskop çıktısı sonucu (y-z kaotik çıkışı)
(TS_96 PSspice simulation and oscilloscope output the result (y-z chaotic output))

5. SONUÇLAR (CONCLUSIONS)

Bu makalede sürekli zamanlı otonom kaotik sistemlerin devre tasarımı TS_96 sistemi üzerinde anlatılmış, ayrıca Lorenz sistemi üzerinde de PSpice-tabanlı bir sinyal gizleme uygulaması örneği verilmiştir. İlk olarak TS_96 sistemi ele alınmış, devre parametreleri cinsinden kaotik denklemleri elde edilmiştir ve devre tasarımı yapılmıştır. Ayrıca TS_96 devre tasarımı hem PSpice ortamında simüle edilmiş hem de fiziksel olarak elektronik devresi gerçeklenmiştir. PSpice ortamından elde edilen faz portreleri ile fiziksel elektronik devreden alınan osiloskop ekranındaki faz portreleri arasında tam bir eşleşme sağlandığı görülmüştür. Başka bir bölümde, kaotik sinyal gizleme uygulaması yapmak amacıyla, Lorenz sistemi ele alınmış ve Pecora-Carroll yöntemine göre gerçekleştirilen eş zamanlıkla, verici devreden *x(t)* sinyali üzerine gizlenerek gönderilen *i(t)* bilgi işareti, alıcı devrede tekrar bozulmadan elde edilmiştir. Lorenz sistemi üzerinde yapılan kaotik sinyal gizleme çalışmaları hem Matlab ortamında nümerik olarak, hem de PSpice ortamında elektronik devre simülasyonu olarak elde edilmiştir. Bu makalede tanıtılan Lorenz ve TS_96 kaotik devreleri kaos tabanlı gerçek uygulamalarda bilinçli bir şekilde kaotik sinyal üretmek ve sinyal gizleme amaçlı uygulamalarda kullanmak için tercih edilebilir.

KAYNAKLAR (REFERENCES)

1. Lorenz, E. N., " Deterministic nonperiodic flow ", ***J. Atmos. Sci.*** ,Cilt 20,130–141,1963.
2. May, R. M. , "Simple mathematical models with very complicated dynamics", **Nature**, Cilt 261(5560), 459-467, 1976.
3. Kurt, E., Kasap, R., "**Karmaşanın Bilimi Kaos**", Nobel Yayınları, Ankara, Kasım 2011.
4. Ilya, P., "**The End Of Certainty:Time, Chaos**", Nobel Yayınları, ISBN: 975-8304-24-0; page-187, 1999.
5. Chua, L. O., Wu, C.W., Huang, A., Zhong, G., "A Universal Circuit for Studying and Generating Chaos-Part I: Routes to Chaos",

IEEE Trans. Circuits&Systems-I, Cilt 40, 732-761, 1993.

6. Li, Z. , Li, K., Wen, C., Soh, Y. C., "A new chaotic secure communication system**", IEEE Transactions on Communications**, Cilt 51, No 8, 1306-1312, 2003.
7. Torres, L.A.B. , Aguirre, L.A., "Inductorless Chua's circuit", **Electronics Letters**, Cilt 36, No 23,1915-1916, 2000.
8. Testa, J., Perez, J. ve Jeffries, C., "Evidence for universal chaotic behaviour of a nonlinear oscillator", **Phys. Rev. Lett.** , Cilt 48, 714-717, Mar. 1984.
9. Kurt, E., Cantürk, M., "Chaotic dynamics of resistively coupled DC-driven distinct Josephson junctions and the effects of circuit parameters", **Physica D: Nonlinear Phenomena**, Cilt 238, No 22, 2229-2237, 2009.
10. Kurt E., Cantürk, M., "Bıfurcatıons and hyperchaos from a dc drıven non-ıdentıcal Josephson Junctıon system", **Int. J. Bifurcation and chaos**, 20(11)(3725-3740). (2010).
11. Arcak, M., Larsen, M., Kokotović, P., " Circle and Popov criteria as tools for nonlinear feedback design", **Automatica**, Cilt 39, 643–650, 2003.
12. Pecora, L. M. , Carroll, T. L., " Synchronization in Chaotic Systems", **Phys. Rev. Lett.**, Cilt 64, 821-824,1990.
13. Cuomo, K. M., Oppenheim, A. V., Strogatz, S. H., "Synchronization of Lorenz-based chaotic circuits with applications to communications", **IEEE Trans. Circuits Syst.**; Cilt 40, No 10, 626–633, 1993.
14. Kocarev, L., Halle, K.S., Eckert, K., Chua, L.O., Parlitz, U., "Experimental Demonstration of Secure Communications via Chaotic Synchronization", **International J. of Bifurcation&Chaos**, Cilt 2, 709-713,1992.
15. Halle, K. S., Wu, C. W., Itoh, M., Chua, L.O., "Spread Spectrum Communication Through Modulation of Chaos", **International J. of Bifurcation&Chaos**, Cilt 3, 469-477,1993.
16. Dediu, H. , Kennedy, M. P, Hasler, M., "Chaos shift Keying: Modulation and Demodulation of a Chaotic Carrier Using Self-Synchronizing Chua's Circuits", **IEEE Trans. Circuits&Syst.-I**, Cilt 40, 634-642, 1993.
17. Wu, C. W., Chua, L., "A Simple Way to Synchronize Chaotic Systems vith Applications to Secure Communication Systems", **International J. of Bifurcation&Chaos**, Cilt 3,1919-1627, 1993.
18. Pehlivan, İ., Uyaroğlu, Y., "Simplified Chaotic Diffusionless Lorenz Attractor and its Application to Secure Communication Systems", **IET Communications**, Cilt 1, No 5, 1015-1022, 2007.
19. Uyaroğlu, Y., Pehlivan, İ., " Nonlinear Sprott94 Case A Chaotic Equation: Synchronization and Masking Communication Applications", **Computers and Electrical Engineering**, Cilt 36, No 6, 1093-1100, 2010.
20. Sundarpandian, V., Pehlivan, İ. "Analysis, Control, Synchronization and Circuit Design of a Novel Chaotic System", **Mathematical and Computer Modelling**, Cilt 55, 1904–1915, 2012.
21. Thomas, R., "Analyse et synthèse de systèmes à dynamique chaotique en termes de circuits de rétroaction (feedback)", **Bull. Cl. Sci. Acad. Roy. Belg.**, Cilt 7, 101–124,1996.
22. Cuomo, K. M., Oppenheim, A. V., "Circuit Implementation of Synchronized Chaos with applications to Communication", **Phys. Rev. Lett.,** Cilt 71, 65-68,1993.
23. Charlesworth, A. S., Fletcher, J. R., "**Systematic Analogue Computer Programming, 2nd edition**", Unwin Brothers Limited, 1974.