KOCAELİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ
ANABİLİM DALI

YÜKSEK LİSANS TEZİ

SAYISAL RADAR VİDEO DAĞITIM SİSTEMİ TASARIMI

SERKAN TURAN

KOCAELİ 2015

KOCAELİ ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ

ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ

ANABİLİM DALI

YÜKSEK LİSANS TEZİ

SAYISAL RADAR VİDEO DAĞITIM SİSTEMİ TASARIMI

SERKAN TURAN

Prof.Dr. Sarp ERTÜRK
Danışman, Kocaeli Üniv. .....

Doç.Dr. Ali Cafer GÜRBÜZ
Jüri Üyesi, TOBB ETÜ .....

Yrd.Doç.Dr. Sultan ALDIRMAZ ÇOLAK
Jüri Üyesi, Kocaeli Üniv. .....



Tezin Savunulduğu Tarih: 14.10.2015

ÖNSÖZ VE TEŞEKKÜR

Radarlar, gerek ticari gerek askeri bir çok platformda boğaz ve hava trafik kontrolü, meteorolojik ölçüm, yükseklik tespiti, seyrü sefer, hedef tespit ve takibi, atış kontrol sistemi gibi bir çok uygulamada sensör olarak kullanılmaktadırlar. Bu sensörlerin sağladığı veriler önceleri tamamen ayrık ve analog sinyallerden oluşmaktaydı. 1990'lı yıllardan itibaren kullanıma başlayan ethernet teknolojisi ile işlenmiş radar verilerinin ethernet ağı üzerinden iletimine geçilmiştir. 2000'li yılların başından itibaren yaygınlaşmaya başlayan Gigabit ethernet teknolojisi ile ham radar videosunun ethernet ağı üzerinden gönderilmesi önemli ivme kazanmıştır.

Bu tez çalışmasında yerli bir sayısal radar video dağıtım sistemi için ham ve/veya işlenmiş radar verilerin ethernet ağı üzerinden yayınlanması fonksiyonunu gerçekleştirebilecek gömülü sistem tasarımı ve temel sayısal radar video dağıtım fonksiyonları yazılımlarının icra edilmesi hedeflenmiştir. Hedeflenen çözümün aynı zamanda, sistem çözümlerinde ihtiyaç duyulan radar sinyal süzme ve sinyal işleme fonksiyonlarını icra edebilecek kapasiteye sahip olabilecek yeni nesil sinyal işleme donanımları barındırması amaçlanmıştır.

Bu çalışma ile öncelikle Türk Deniz Kuvvetleri'nin yerli tasarım LST, LPD, MILGEM-S projelerinde ihtiyaç duyduğu sayısal radar video dağıtım sistemi ihtiyaçlarının yerli olarak karşılanması, elde edilecek bilgi birikimi ile yerli boğaz trafik kontrol ve hava trafik kontrol sistemlerinin de geliştirilmesi alt yapısının oluşturulması hedeflenmiştir. Aynı zamanda mevcut platformlarda karşılaşılan üretimden kalkma ve modernizasyon ihtiyaçlarının yerlileştirilerek karşılanması amaçlanmıştır. Bunun yanında savunma sanayi kritik teknolojilerindeki bilgi birikiminin artmasına katkı sağlayacağı düşünülmektedir.

Yapılan çalışmanın ülkemiz savunma sanayinde dışa bağımlılığın azalmasına katkı sağlamasını ve bu alanda çalışma yapacak araştırmacılara alt yapı oluşturmasını temenni ederim.

Çalışmam esnasında her alanda yol gösteren danışmanım Prof. Dr. Sarp ERTÜRK'e, teknik destek aldığım değerli arkadaşım Yrd. Doç. Dr. Sultan ALDIRMAZ ÇOLAK'a, PCB tasarımını gerçekleştiren Müh.Serdar AY'a ve mekanik tasarımı gerçekleştiren Yük. Mak. Müh. Oğuz BENER'e teşekkürlerimi sunarım.

Bu tez çalışması 0062.STZ.2013-1 kod numaralı SANTEZ projesi kapsamında 2013910112428 numaralı sözleşme ile T.C Bilim Sanayi ve Teknoloji Bakanlığı ve HAVELSAN Hava Elektronik ve Sanayi A.Ş tarafından desteklenmiştir.

Haziran - 2015 Serkan TURAN

İÇİNDEKİLER

ÖNSÖZ VE TEŞEKKÜR i
İÇİNDEKİLER ii
ŞEKİLLER DİZİNİ iv
TABLOLAR DİZİNİ vii
SİMGELER VE KISALTMALAR DİZİNİ viii
ÖZET xii
ABSTRACT xiii
GİRİŞ 1
1. SAYISAL RADAR VİDEO DAĞITIM SİSTEMİ 5
1.1. Radar Sinyalleri ve İz (Hedef) İlişkisi 5
1.2. Analog ve Sayısal Radar Video Dağıtım Sistemi 7
1.3. Sayısal Radar Video Dağıtım Sistemi Fonksiyonları 8
1.3.1. Örnekleme 8
1.3.2. Yeniden örnekleme 9
1.3.3. Korelasyon 12
1.3.4. Hizalama 13
1.3.5. Sinyal durum tespiti 14
1.3.6. Test resmi üretimi 16
1.3.7. Video birleştirme 17
1.3.8. A-Scope video yayını 18
1.3.9. Sektör karartma 19
1.3.10. Video döndürme 19
1.3.11. Gerçek-Nispi sergileme 20
1.3.12. Ham video gönderimi 21
1.3.13. Sıkıştırma gereksinimi 24
1.3.14. Gecikme 27
1.3.15. Kullanıcı arayüzü 27
1.4. Radar İşaret Süzme Fonksiyonları 28
1.4.1. Otomatik kazanç kontrolü 28
1.4.2. Sensitivity time control 31
1.4.3. Fast time constant 33
1.5. Radar İşaret İşleme Fonksiyonları 35
1.5.1. Pulse compression 37
1.5.2. Moving target indicator 38
1.5.3. Doppler processing 40
1.5.4. Constant false alarm rate 42
1.5.5. Space time adaptive processing 43
1.5.6. Plot extraction 44
1.5.7. Tracking 46
1.5.8. İşaret işleme fonksiyonları performans analizi 47
2. GÖMÜLÜ SİSTEM TASARIMI 51
2.1. Radar Arayüzü (Analog/Ayrık) Tasarımı 54

2.2. FPGA Bloğu Tasarımı 60
2.3. DSP Bloğu Tasarımı 63
2.4. PCB Tasarımı 69
2.5. Mekanik (Cihaz) Tasarımı 74
2.5.1. RSIB - Radar sinyal işleme birimi 74
2.5.2. RSIC - Radar sinyal işleme cihazı 76
3. GÖMÜLÜ YAZILIM TASARIMI 80
3.1. FPGA Verilog-HDL Tasarımı 81
3.2. DSP Gömülü Yazılımı Tasarımı 86
4. TEST TECRÜBELERİ 91
4.1. Ham Video Dağıtımı (Örnekleme, Yeniden Örnekleme, Korelasyon) 92
4.2. Sinyal/Radar Durum Tespiti 93
4.3. Hizalama ve Döndürme 94
4.4. Gerçek/Nispi Sergileme 96
4.5. Test Resmi 97
4.6. Video Birleştirme 98
4.7. A-Scope Video Sergileme 99
4.8. Gecikme 99
4.9. Diğer Senaryolar 100
4.10. Benzetim Çalışmaları 101
SONUÇLAR VE ÖNERİLER 103
KAYNAKLAR 105
KİŞİSEL YAYINLAR VE ESERLER 122
ÖZGEÇMİŞ 123

ŞEKİLLER DİZİNİ

Şekil 1.1. Radar hedefi mesafe hesabı gösterimi 5
Şekil 1.2. Radar hedefi açı hesabı gösterimi 5
Şekil 1.3. Doppler kayması gösterimi 6
Şekil 1.4. Radar izi yüksekliği hesabı gösterimi 6
Şekil 1.5. Analog radar video dağıtım sistemi 7
Şekil 1.6. Sayısal radar video dağıtım sistemi gösterimi 8
Şekil 1.7. Tabanbant radar video örneklemesi gösterimi 8
Şekil 1.8. Örnek adedi - örnekleme frekansı ilişkisi 10
Şekil 1.9. Yeniden aşağı örnekleme gösterimi 11
Şekil 1.10. Belirli adet örnek için oluşturulan radar video verisi. 12
Şekil 1.11. Radar video hizalaması (a) hizalanmamış radar videosu (b) hizalanmış radar video görüntüsü 13
Şekil 1.12. Senkronizasyon işareti zamanlamasının frekana göre değişimi 14
Şekil 1.13. ACP işareti zamanlaması 15
Şekil 1.14. Baş ve kıç seyir radarı kapsama alanı 17
Şekil 1.15. PPI taktik ekran görüntüsü 18
Şekil 1.16. A-SCOPE video sergileme ekranı görüntüsü 18
Şekil 1.17. Sektör karartılmış görüntü örneği 19
Şekil 1.18. IFF anteni yerleşimi 19
Şekil 1.19. Gerçek-nispi referans açıları gösterimleri 20
Şekil 1.20. Senkronizasyon frekansına göre band genişliği değerleri 22
Şekil 1.21. Polar çözünürlüğe karşılık gelen band genişlikleri 23
Şekil 1.22. Sabit örnekleme hızında örnek adedi maksimum mesafe ilişkisi 24
Şekil 1.23. Sıkıştırılmış veri oranı (5:1) 25
Şekil 1.24. Temel sıkıştırma algoritmaları 26
Şekil 1.25. Tipik bir analog AGC çevrim gerçeklemesi 29
Şekil 1.26. AGC bloğu ve video etkisi 30
Şekil 1.27. Kötü deniz durumunda oluşan kargaşa 31
Şekil 1.28. Deniz kargaşası radar izi gösterimi 31
Şekil 1.29. Menzile göre kademeli STC zayıflatma grafiği. 32
Şekil 1.30. Radar ekosu ile STC eğrisi ilişkisi 32
Şekil 1.31. Yoğun yağmur durumunda oluşan radar ekranı görüntüsü 33
Şekil 1.32. Shifted-MTI kargaşa bastırımının iyileştirme faktörü (IF) grafiği 34
Şekil 1.33. Yığıntının mesafe ve açısal konumlandırılması 34
Şekil 1.34. Radar arama ortamı örneği 35
Şekil 1.35. Radar blok diyagramı 36
Şekil 1.36. Pulse compression modülasyon çeşitleri 37
Şekil 1.37. Pulse compression alıcı yapısı 37
Şekil 1.38. Yığıntılara ait hız bilgileri 38
Şekil 1.39. Yığıntılara ait olan hızın frekans spektrumu 38
Şekil 1.40. Single delay line canceller (two pulse canceller) 39
Şekil 1.41. Two pulse canceller frekans cevabı 39

Şekil 1.42. Doppler işleme sonucu frekans uzayı gösterimi 40
Şekil 1.43 Range-doppler haritası 41
Şekil 1.44. Range-doppler haritası çıkarımı gösterimi 41
Şekil 1.45. Genel CFAR blok diyagramı 42
Şekil 1.46. Faz dizinle elde edilen radar veri küpü 43
Şekil 1.47. Radar veri küpü kovarians matris üretimi 44
Şekil 1.48. Ardışık radar turları ile plot çıkarımı gösterimi 45
Şekil 1.49. Radar videosu plot-track döngüsü 45
Şekil 1.50. Geri beslemeli track süzgeci genel diyagramı 46
Şekil 1.51. Radar veri küpü sinyal işleme blokları 47
Şekil 1.52. Radar işaret işleme fonksiyonlarının zaman aralıkları 48
Şekil 2.1. Sayısal radar video dağıtım sistemi sinyal akış diyagramı 51
Şekil 2.2. Sayısal radar video dağıtım sistemi temel tasarım bileşenleri 52
Şekil 2.3. Sistem tasarımı blok diyagramı 53
Şekil 2.4. Diff-Amp Calculator ADC sürücü tasarımı devresi 55
Şekil 2.5. Radar arayüzü blok tasarımı 58
Şekil 2.6. ADC referans sinyali gösterimi 58
Şekil 2.7. Radar videosunun ADC'ye alternatif bağlanma yolları 59
Şekil 2.8. FPGA özellikleri 60
Şekil 2.9. FPGA bloğu tasarımı 61
Şekil 2.10. Radar video verisi akış diyagramı 62
Şekil 2.11. DSP pin atamalarının pin mulxtiplexed tool ile doğrulanması 64
Şekil 2.12. DSP blok tasarımı 65
Şekil 2.13. I2C Bus veri yolu yapısı 66
Şekil 2.14. Power calculator ile DSP güç tüketimi hesabı 66
Şekil 2.15. Ethernet fiziksel seviye çevirici bağlantı diyagramı 68
Şekil 2.16. DSP-FPGA arası SERDES şematik bağlantısı 68
Şekil 2.17. RSIU- Radar sinyal işleme ünitesi kartı tasarımı blok diyagramı 69
Şekil 2.18. PCB tasarımı blokları 70
Şekil 2.19. Üç boyutlu PCB üst yüzü görünüşü 70
Şekil 2.20. Üç boyutlu PCB alt yüzü görünüşü 71
Şekil 2.21. PCB'nin dizgisi yapılmamış görüntüsü 71
Şekil 2.22. Dizgisi tamamlanmış RSIU kartı 73
Şekil 2.23. RSIB ticari cihaz resimi 74
Şekil 2.24. PCB nin RSIU'ne montajı 75
Şekil 2.25. RSIU'nun yan görünüşleri 75
Şekil 2.26. RSIC askeri cihaz resmi 76
Şekil 2.27. RSIC cihaz içi yerleşim planı 79
Şekil 2.28. RSIU kartı çalıştırılması 79
Şekil 3.1. FPGA mantık devreleri tasarımı blok diyagramı 82
Şekil 3.2. FPGA radar bloğu mantık devreleri 83
Şekil 3.3. FPGA ISE proje dosyası 83
Şekil 3.4. FPGA radar bloğu sembolik gösterimi 84
Şekil 3.5. FPGA uart bloğu sembolik gösterimi 84
Şekil 3.6. Radar video yayını sıralı algoritması 85
Şekil 3.7. DSP dahili saat üretimi 87
Şekil 3.8. Radar video verisi aktarımı 88
Şekil 3.9. DSP uygulamaları grupları 88
Şekil 3.10. DSP kod geliştirme ortamı görüntüsü 89

Şekil 3.11. DSP hata ayıklama ekranı (debugger) görüntüsü 89
Şekil 3.12. DSP uygulaması temel akış diyagramı 90
Şekil 4.1. RSIC test konfigurasyonu 91
Şekil 4.2. Sayısal radar video yayını taktik ekran görüntüsü 92
Şekil 4.3. Taktik ekran radar durum indikatörleri 93
Şekil 4.4. Cihaz menüsü radar durum indikatörleri..... 93
Şekil 4.5. Menüden açısal (azimuth) hizalama değeri girilmesi 94
Şekil 4.6. Açısal olarak 30º saat yönünde hizalanmış taktik ekran videosu..... 94
Şekil 4.7. Menüden mesafesel (range) hizalama değeri girilmesi..... 95
Şekil 4.8. Mesafesel olarak 20 km hizalanmış taktik ekran videosu..... 95
Şekil 4.9. Menüden gerçek sergileme seçimi ve pruva açısı gösterimi..... 96
Şekil 4.10. Gerçek kuzeye göre sergilenen radar videosu (Pruva Açısı=60º)..... 96
Şekil 4.11. Üretilen statik test resmi..... 97
Şekil 4.12. Üretilen dinamik test resmi 97
Şekil 4.13. Birleştirilecek farklı iki radar kaynağı videosu 98
Şekil 4.14. Birleştirilmiş radar video taktik ekran görüntüsü (120º)..... 98
Şekil 4.15. A-Scope radar kaynağı videosu 99
Şekil 4.16. Gecikme analizi radar videoları 99
Şekil 4.17. Uzun menzilli sayısal radar video yayını değerleri..... 100
Şekil 4.18. Gerçak radar video yayını taktik ekran görüntüsü 100
Şekil 4.19. Orijinal 2-B radar verisinin (a) kutupsal, (b) kartezyen gösterimi..... 101
Şekil 4.20. Düzgün ve düzgün olmayan alt örnekleme karşılaştırması..... 102

TABLOLAR DİZİNİ

Tablo 1.1. Radar videosunun örneklemesi ile ilişkili sinyal parametreleri 9
Tablo 1.2. ZLIB sıkıştırma algoritması CPU tüketimi 26
Tablo 1.3. Kullanıcı arayüzü ayarları 27
Tablo 1.4. Radar işaret işleme uygulamaları 36
Tablo 1.5. Pulse-doppler işlemede sinyal işleme uygulamaları yüzdesi 48
Tablo 1.6. Pulse-doppler işleme sinyal işleme uygulamaları 49
Tablo 1.7. Sinyal işleme blokları genel işlem gücü gereksinimleri 50
Tablo 2.1. ADC driver temel parametreleri 54
Tablo 2.2. ADC temel parametreleri 56
Tablo 2.3. Yalıtıcı temel parametreleri 57
Tablo 2.4. Seviye çevirici temel parametreleri 57
Tablo 2.5. Radar arayüzü tasarımı temel bileşenleri 57
Tablo 2.6. Radar video örnekleme parametreleri 59
Tablo 2.7. FPGA bank gerilimleri ve arayüz atamaları 60
Tablo 2.8. FPGA bloğu tasarım elemanları listesi 62
Tablo 2.9. DSP işlemci temel özellikleri 64
Tablo 2.10. DSP bloğu temel devre elemanları 65
Tablo 2.11. DSP SERDES blokları ve protokol atamaları 67
Tablo 2.12. PCIe kart (RSIU) konektör pin atamaları 72
Tablo 2.13. RSIC Konektör pin atamaları 78
Tablo 3.1. Gömülü yazılım araçları 80
Tablo 3.2. Platform fonksiyon atamaları 80
Tablo 4.1. Platform fonksiyon atamaları 91
Tablo 4.2. Yeniden örnekleme örnek azaltımı değerleri 101

SİMGELER VE KISALTMALAR DİZİNİ

A : Amper, (A)
B : Radar video bant genişliği, (Hz)
BW : Radar video bant genişliği, (Hz)
BW_{polar} : Polar çozünürlüğe karşılık gelen bant genişliği, (Hz)
BWsynch : Senkronizasyon frekansına göre bant genişliği, (Hz)
c : Işık hızı, ($3x10^8$)
C_{azmth} : İstemci ekranı açısal çözünürlük sayısı
C_{range} : İstemci ekranı mesafe çözünürlüğü sayısı
C_{return} : Her bir senkronizasyon sinyali sonrası alınan örnek sayısı
dB : Desibel
E : Enerji, (J)
f_d : Doppler frekansı, (Hz)
f_s : Örnekleme frekansı, (Hz)
f_{synch} : Senkronizasyon sinyali frekansı, (Hz)
Gbps : Bir saniyede gönderilen veri miktarı, (Bit)
GHz : Giga hertz, (Hz)
h : Platformdan yükseklik, (m)
H : Zeminden yükseklik, (m)
k : Alçak geçiren süzgeç katsayıları
Kbps : Bir saniyede gönderilen veri miktarı, (Bit)
Kbyte : Veri oranı, (Byte)
Km : Kilometre, (m)
m : metre
M : Örnek azaltımı sayısı
Mbaud : Veri iletim oranı, (Bit)
Mbps : Bir saniyede gönderilen veri miktarı, (Bit)
Mbyte : Mega byte (Byte)
MHz : Mega hertz (Hz)
ms : Milisaniye
mV : Milivolt, (Volt)
n : Video çözünürlüğü, (Bit)
ns : Nono saniye, (s)
nV : Nanovolt, (Volt)
R : Hedef uzaklığı, (m)
T_{ant} : Anten dönüş süresi, (s)
T_s : Tekrarlama süresi, (s)
us : Mikro saniye, (s)
V_{p-p} : Uçtan uca gerilim değeri, (V)
α : Hedef açısı, (°)
Δt : Zaman farkı, (s)
τ : Tetikleyici darbe genişliği, (μs)
Δr : Radar mesafe çözünürlüğü, (m)

μsec : Mikro saniye, (s)

Kısaltmalar

A/D : Anolog/Digital (Analog/Sayısal)
AC : Alternate Current
ACP : Azimuth Change Pulse (Açısal Değişim Darbesi)
ADC : Analog to Digital Converter (Analog Sayısal Çevirici)
AGC : Automatic Gain Control (Otomatik Kazanç Kontrolü)
ALIVH : Any Layer Interstitial Via Hole (Katlar Arası Gömülü Geçiş Boşluğu)
AOA : Angle of Arrival (Ulaşım Açısı)
ARP : Azimuth Reset Pulse (Açısal Değişim Sıfırlama Darbesi)
ASTERIX : All Purpose Structured Eurocontrol Surveillance Information Exchange (Tüm Amaçlar İçin Yapılandırılmış Eurocontrol Gözetim Bilgi Değişim Formatı)
ATX : Advanced Technology Extended (Geliştirilmiş Yüksek Teknoloji)
CA : Cell Averaging (Hücre Ortalaması)
CAT : Category (Kategori)
CFAR : Constant False Alarm Rate (Sabit Hata Alarmı Oranı)
CMOS : Complementary Metal Oxide Semiconductor (Bütünleyici Metal Oksit Yarı İletken)
CNC : Computer Numerical Control (Bilgisayar Sayımlı Yönetim)
CPI : Coherent Processing Interval (Eş Evreli İşleme Aralığı)
CPU : Central Processing Unit (Merkezi İşlem Birimi)
CSI : Camera Sensor Interface (Kamera Sensör Arayüzü)
DC : Direct Current (Doğru Akım)
DDR : Double Data Rate (Çift Veri Oranı)
DFT : Discrete Fourier Transform (Ayrık Fourier Dönüşümü)
DIF : Differential (Farksal)
DMA : Direct Memory Access (Doğrudan Bellek Erişimi)
DPCA : Displaced Phased Center Antenna (Yer Değişimli Faz Odaklı Anten)
DSP : Digital Signal Processor (Sayısal İşaret İşleyicisi)
EMC : Electromagnetic Compatibility (Elektromanyetik Uyumluluk)
EMI : Electromagnetic Interference (Elektromanyetik Girişim)
EEPROM : Electronically Erasable Programable Read Only Memory (Elektriksel Silinir Programlanabilir Salt Okunur Bellek)
FFT : Fast Fourier Transfom (Hızlı Fourier Dönüşümü)
FIFO : First In First Out (İlk Giren İlk Çıkan)
FIR : Finite Impulse Response (Sonlu Dürtü Yanıtı)
FPGA : Field Programamble Gate Array (Alan Programlanabilir Kapı Dizileri)
FTC : Fast Time Constant (Hızlı Zaman Sabiti)
GFLOPS : Giga Floating Operation Per Second (Saniyedeki Noktalı İşlem Sayısı)
GMII : Gigabit Media Independant Interface (Gigabit Ortam Bağımsız Arayüz)
GMTI : Ground Moving Target Indicator (Karada Hareketli Hedef İndikatörü)
GNN : Global Nearest Neighbor (Genel En Yakın Komluluk)
GO : Greatest Of (En Büyük)
GPGPU : General Purpose Graphics Processing Unit (Genel Amaçlı Grafik İşlemci Birimi)

GPIO : General Purpose Input Output (Genel Amaçlı Giriş Çıkış)
GPU : Graphics Processing Unit (Grafik İşlemci Birimi)
HDL : Hardware Description Language (Donanım Tanımlama Dili)
HF : High Frequency (Yüksek Frekans)
IAGC : Instantaneous Automatic Gain Control(Anlık Kazanç Kontrolü)
IF : Intermediate Frequency (Ara Frekans)
IFF : Identification of Friend and Foe (Dost ve Düşman Tanımlama)
IFFT : Inverse Fast Fourier Transform (Ters Hızlı Fourier Dönüşümü)
IIC : Inter Integrated Circuit (Tümleşik Devre Arayüzü)
IIR : Infinite Impulse Response (Sonsuz Dürtü Yanıtı)
ISE : Integrated Synthesis Environment (Tümleşik Sentezleme Ortamı)
I2C : Inter Integrated Circuit (Tümleşik Devre Arayüzü)
JPDA : Joint Probabilistic Data Association (Birleşim Olasılıklı Veri İlişkisi)
JTAG : Joint Test Action Group (Ortak Test Çalışma Grubu)
LPD : Landing Platform Docks (Platform Yanaşma İskelesi)
LST : Landing Ship Tank (Tank Çıkarma Gemisi)
LUT : Look-up Table (İnceleme Tablosu)
M/D : Mevcut Değil
MHT : Multi Hypothesis Tracking (Çoklu Hipotezli İzleme)
MII : Media Independent Interface (Ortam Bağımsız Arayüz)
MILGEM : Milli Gemi
MMU : Memory Management Unit (Bellek Yönetim Birimi)
MSOP : Mini Small Outline Package (Küçük Dış Paket)
MSPS : Mega Sample Per Second (Saniyedeki Örnek Adedi)
MTI : Moving Target Indicator (Hareketli Hedef İndikatörü)
NDA : Non-Disclosure Agreement (Gizlilik Anlaşması)
OPS : Operation Per Second (Saniyedeki İşlem Sayısı)
OS : Order Statistic (Düzenlenmiş İstatistik)
PCB : Printed Circuit Board (Baskılı Devre Kartı)
PCI : Peripheral Component Interconnect (Çervebirim Bileşenleri Bağlantısı)
PHY : Physical Layer Tranciever (Fiziksel Seviye Çevirici)
PPI : Plan Position Indicator (Plan Pozisyon İndikatörü)
PRF : Pulse Repetition Frequency (Darbe Tekrar Sıklığı)
PRI : Pulse Repetition Interval (Darbe Tekrar Aralığı)
RADAR : Radio Detecting And Ranging (Radyo İle Tespit Etme ve Menzil Tayini)
RCW : Reset Configuration Word (Kalkındırma Ayarları Verisi)
RGMII : Reduced Gigabit Media Independent Interface (Azaltılmış Gigabit Ortam Bağımsız Arayüz)
RPM : Repeat Per Minute (Dakikada Tekrar Oranı)
RSIB : Radar Sinyal İşleme Birimi
RSIC : Radar Sinyal İşleme Cihazı
RSIU : Radar Sinyal İşleme Ünitesi
ROM : Read Only Memory (Sadece Okunabilir Bellek)
SAR : Synthetic Aperture Radar (Yapay Açıklıklı Radar)
SDRAM : Synchronous Dynamic Random Access Memory (Eş Zamanlı Dinamik Erişimli Bellek)
SE : Single Ended (Yalın Sonlandırılmış)
SERDES : Serializer De-serializer (Seri Seri Olmayan)

SFDR : Spurious Free Dynamic Range (Parazitten Muaf Dinamik Aralık)
SGMII : Serial Gigabit Media Independent Interface (Seri Gigabit Ortam Bağımsız Arayüz)
SHA : Sample and Hold Amplifier (Örnekle ve Tut Yükselteci)
SNN : Standard Nearest Neighboor (Standart En Yakın Komşuluk)
SNR : Signal to Noise Ratio (Sinyal Gürültü Oranı)
SMPS : Switch Mode Power Supply (Anahtarlamalı Mod Güç Kaynağı)
SO : Smallest Of (En Küçük)
SOC : System on Chip (Çip Üzerinde Sistem)
SOIC : Small Outline Integrated Circuit (Küçük Kılıflı Tümleşik Devre)
SPI : Serial Peripheral Interface (Seri Çevrebirim Arayüzü)
SRAM : Static Random Access Memory (Sabit Rastgele Erişimli Bellek)
SRIO : Serial Rapid Input Output (Seri Hızlı Giriş Çıkış)
STAP : Space Time Adaptive Processing (Uzay Zaman Adaptif İşleme)
STC : Sensitivity Time Control (Hassas Zaman Kontrölü)
TBD : Track Before Detect (Tespitten Önce İzleme)
TDS : Track During Scan (Tarama Esnasında İzleme)
TFLOPS : Tera Floating Operation Per Second (Saniyedeki Tera Noktalı İşlem)
TTL : Transistor Transistor Logic (Transistör Transistör Lojik)
TWS : Track While Scan (Tararken İzleme)
U/D : Uygulanabilir Değil
UART : Universal Asynchronous Receive and Transmit (Evrensel Asenkron Alma ve Gönderme)
UHF : Ultra High Frequency (Ultra Yüksek Frekans)
USB : Universal Synchronous Bus (Evrensel Seri Veriyolu)
VHF : Very High Frequency (Çok Yüksek Frekans)
2D : Two Dimentional (İki Boyutlu)

SAYISAL RADAR VİDEO DAĞITIM SİSTEMİ TASARIMI

ÖZET

Sayısal Radar Video Dağıtım Sistemi; bağımsız radar sinyallerinin sensörlerden (radarlardan) alınarak ethernet ağı üzerinden sayısal olarak iletilmesi amaçlı olarak kullanılan bir video dağıtım sistemidir. Bu sistemler, önceleri yoğun işçilik ve zahmet gerektiren yüksek maliyetli analog dağıtım mimarisi üzerine kurulu iken, teknolojik gelişmeler ile birlikte ağ üzerinden sayısal dağıtım mimarisi üzerine kurulmaya başlanmıştır. Bu bir yandan kullanım kolaylığı ile güncel ve gelişen komuta kontrol sistemlerine hızlı uyarlanabilirlik sağlarken diğer yandan maliyeti, işçiliği ve hata giderme sürelerini önemli oranda azaltmaktadır. Bu nedenle radar videolarının sayısal ağ üzerinden dağıtılmasına yönelik çalışmalar önemli oranda ivme kazanmıştır.

Projenin amacı; radar analog videolarının ayrık ve analog hatlarından alınarak işlenmesini ve ethernet ağı üzerinden gönderilmesini sağlayacak olan Radar Sinyal İşleme Cihazı prototipi tasarlamak ve gerekli olan süzme işlemlerini icra edecek gömülü uygulamaları geliştirerek sayısal radar video dağıtım sistemi fonksiyonunu icra etmektir.

Anahtar Kelimeler: DSP, FPGA, Radar Sinyal İşleme, Radar Sinyal Süzgeçleme, Radar Video Dağıtımı.

DIGITAL RADAR VIDEO DISTRIBUTION SYSTEM DESIGN

ABSTRACT

Digital Radar Video Distribution System is basically a video distribution system that takes discrete sensor (radar) signals as video source and digitally distributes combined data over ethernet network. The system is meanly used in military and civilian domains with increasing demand. Such systems were previously implemented upon analog distribution system architectures which require heavy workload and complexity in addition to excessive cost. But with the emerging of newer technologies, the system architectures began to be based on digital distribution over network. Thus, the system installation complexity and recovery time are effectively reduced as well as total system cost. As a result, preferability of the system is increasing rapidly around the globe.

The aim of this project is the design and prototyping of a Radar Signal Processing Device, which takes radar data from discrete radar interface then streams data over ethernet network after processing thus implementing to the function of digital radar video distribution system.

Keywords: DSP, FPGA, Radar Signal Processing, Radar Signal Filtering, Radar Video Streaming.

GİRİŞ

James Clerk Maxwell ile 1865 li yıllardan itibaren başlayan elektromanyetik alan çalışmaları 1904 yılında Telemobiloscope olarak sonuçlanmış ve su üstü trafiğinin düşük bir görünürlükle izlenmesi başarılmıştır. Bu uygulama radarın pratikteki ilk kullanımı olmuştur. 1921 yılında Magnetron'un icadı ile radarlar değişik uygulama alanları bulmuş, 1922'de Amerika Deniz Araştırmaları üssüne, 1930'da bir uçağa ve 1931'de bir gemiye uygulanmıştır. 1939 yılında Multicavity-Magnetron şekli ile radarlar B-17 uçaklarda kullanılmıştır. 1940'lı yıllardan itibaren farklı radarlar geliştirilmiş ve II. Dünya savaşında etkin bir şekilde kullanılarak geliştirilmeye devam edilmiştir [1].

RADAR kelimesi, RAdio Detecting And Ranging kelimesinden türetilmiştir. Radarlar temelde askeri ve sivil uygulamalarda; hedef tespit ve takibi, seyrü sefer, hava trafik kontrol, deniz trafik kontrol, sahil gözetleme ve hava durumu tahmini amaçlı olarak kullanılan sensörlerdir.

Radarlar karada konuşlandırılmış (ground based), hava (airborne), uzay (spaceborne) ve gemi (maritime) tabanlı radarlar olarak sınıflandırılabilirler. Ayrıca frekans bandı, anten tipi ve kullanılan dalga tipine özel olarak da sınıflandırılabilirler. Diğer bir sınıflandırma ise kullanım amacı ve fonksiyonuna göre, su üstü, arama ve yakalama (search and acqusition), izleme (tracking), tararken izleme (track while scan) atış kontrol, erken uyarı, ufuk ötesi, karada izleme (terrain following), sınır muhafaza (terrain avoidance) şeklinde yapılabilmektedir.

Radarlar en genel olarak kullandıkları dalga şekline göre veya çalışma frekanslarına göre sınıflandırılmaktadır. Kullanılan dalga şeklini dikkate aldığımızda darbeli (Pulsed) veya sürekli dalga (Continuous Wave) radarları olarak sınıflandırılırlar. Sürekli dalga radarları sürekli olarak elektromanyetik dalga yayarlar. Göndermeç ve almaç için ayrı antenler kullanırlar. Modülasyonsuz sürekli dalga radarları hedefin sadece dairesel hızını ve açısal pozisyonunu tam olarak ölçebilirler. Hedefin mesafe bilgisi ise temelde bazı modülasyon yöntemleri kullanılarak tespit edilmektedir.

Modülasyonsuz sürekli dalga radarların en yaygın kullanım yeri arama ve izleme radarlarında hız tespiti ve roket yönlendirmesidir. Darbe tipli radarlar ise sürekli dalga yerine darbe dizinleri göndermektedir (genellikle modülasyonlu). Bu kategorideki radarlar darbe tekrar sıklığı (Pulse Repetition Frequency-PRF) ile ilişkili olarak sınıflandırılır. Bunlar düşük PRF, orta PRF ve yüksek PRF radarlarıdır. Düşük PRF li radarlar genel olarak hedefin hız hesaplamasının (Doppler Kaymasının) önemli olmadığı mesafe hesaplamalarında kullanılırlar. Yüksek PRF li radarlar ise genellikle hedefin hızının ölçülmesinde kullanılırlar. Hem sürekli dalga hem de darbe tipli radarlar değişik modülasyon teknikleri ile hedefin mesafesi ve dairesel hızını hesaplayabilirler.

Kullanılan frekansa göre ise radarlar, HF (0,003-0,03 GHz), VHF(0,03-0,3 GHz), UHF (0,3-1,0 GHz), L-Band(1- 2 GHz), S-band (2-4 GHz), C-band (4-8 GHz), X-band (8-12 GHz), K_u-band (12-18 GHz), K-band (18-27 GHz), K_a-band (27 – 40 GHz), MMW-band (40-300 GHz) şeklinde sınıflandırılırlar. HF (High Frequency) radarlar elektromanyetik alanların iyonosferden yansımasını kullanarak görüş alanı içersindeki hedeflerin tespit edilmesinde kullanılırlar. VHF (Very High Frequency) ve UHF (Ultra High Frequency) bandları uzun menzilli erken uyarı radarlarda (Early Warning Radars - EWR) kullanılırlar. Bu tür radarlarda çok geniş dalga boyu ve çok uzak mesafe ölçümü için hassasiyet gereksinimi nedeni ile çok geniş bir çap gerekmektedir. L- band radarları genellikle karaya konuşlu ve gemiye konuşlu radar sistemleridir. Bu tip radarlar uzun menzilli askeri ve hava trafik kontrol arama radarları olarak kullanılırlar. Birçok karaya konuşlu ve gemiye konuşlu orta menzilli radarlar S-band-ında çalışırlar. Hava uyarı ve kontrol sistemleri ve hava tahmin sistemlerinde de S-bandı radarlar kullanılmaktadır. Bununla birlikte hava tahmin radar sistemleri çoğunlukla C-bandı radarlardır. Orta menzilli arama ve atış kontrol radarları ve metrik ölçüm radarları da C-bandı radarlardır. X bandı radarlar anten boyutunun fiziksel olarak limitli olduğu durumlarda kullanılırlar ve havada kullanılan birçok askeri radar bu sınıftadır. Daha yüksek frekans bandındaki radarlar (Ku, K ve Ka) polis trafik radarları ve sınır ihlali gibi kısa mesafe uygulamalarda kullanılırlar. Mili-Meter Wave (MMW) radarlar ise çok kısa mesafeli gözlemsel radar sistemlerinde kullanılmaktadırlar [2].

Radarların ürettiği veriler en genel anlamda işlenmemiş Level-I ham video verisi ve "moment" verisi olarak sağlanan işlenmiş Level-II hedef verisi olarak sınıflandırılmaktadır. Level-I radar verisi genellikle radar birimleri tarafından sinyal işleme amacı ile kullanılırken operasyonel amaçlı olarak operasyon merkezlerine iletmezler. Operasyonel amaçlı olarak işlenmiş Level-II radar videosu dağıtılmaktadır [3].

Günümüzde bir çok modern radar ürettiği veriyi Plot ve Track şeklinde (Level-II) sayısal biçimde iletse de, mevcut kullanımda olan ve yeni kurulmakta olan birçok radar elde ettiği ham veriyi (Level-I) halen analog ve ayrık sinyal biçimlerinde vermektedir. Analog sinyal, radar tarafından yayınlanan elektromanyetik dalgalardan kaynaklanan ve hedeften veya ortamdan yansıyan ekoyu (videoyu) ifade ederken, ayrık sinyaller ise yansıyan ekonun (videonun/hedefin) açısının ve mesafesinin saptanması için kullanılan ve radar tarafından üretilen sinyallerdir. Range-zero reference trigger ve ACP/ARP sinyal biçimleri, bu ayrık radar sinyal biçimlerinden en yaygın kullanılan radar video çıkışı sinyal biçimleridir [4].

Ham radar verilerinin (videosunun) operatör ekranlarında sergilenmesi operatöre, üretilen işlenmiş sentetik verilerin (Plot ve Track) doğruluğunun kontrolü fırsatı vermekle birlikte ada, dağ gibi tüm ortam resmini de izleme olanağı tanımaktadır. Bu nedenle yeni nesil radar ve komuta kontrol sistemlerinde sentetik verilerin sergilenmesi ağırlık kazansa da ham radar video sergilenmesi fonksiyonu korunma eğilimi göstermiştir. Bunun sonucunda ham radar verilerinin operatör ekranlarına ulaştırılması gereksinimi sürekliliğini korumuştur. Ham radar verilerinin/videosunun operatör ekranlarına taşınması isteri eski sistemlerde yukarıda bahsedilen analog ve ayrık radar sinyallerinin operatör bilgisayarlarına kadar taşınması ile karşılanmakta ancak bu yöntem pahalı olmakla birlikte, problem analiz ve çözümünü zor kılmakta ve artan sergileme ekranı ihtiyacı ile daha karmaşık bir yapı haline gelmekteydi. Bu nedenle, özellikle Gigabit ethernet teknolojisinin gelişmesi ile birlikte, yeni nesil ham radar video dağıtım fonksiyonu analog ve ayrık radar sinyallerinin sergileme bilgisayarlarına (konsollarına) taşınması yerine, sayısal olarak ulaştırılması çözümünü ortaya çıkarmıştır. Bu sistemler sayısal radar video dağıtım sistemi olarak anılmaktadır ve yabancı menşeili bir kaç savunma sanayi firmasından tedarik edilebilmektedir.

Bu çalışmada sayısal radar video dağıtım sisteminin kritik bileşeni olan ve radar arayüzü fonksiyonlarını icra eden Radar Sinyal İşleme Cihazı gömülü sistem tasarımı gerçekleştirilmiş ve temel sayısal video dağıtım sistemi fonksiyonları icra edilmiştir.

Çalışma öncelikle yerli olarak üretilen savaş gemilerinde deniz kuvvetlerinin ihtiyaç duyduğu sayısal radar video dağıtım sistemlerinin tamamen yerli olarak karşılanmasını amaçlamaktadır. Bununla birlikte mevcut askeri platformlarda var olan analog radar video dağıtım sistemlerinde kullanılan radar kartlarında gözlenen üretimden kalkma (obsolescence) problemlerine alternatif yerli bir çözüm üretmeyi de amaçlamaktadır. Bunun yanında tez çalışması sonrası yapılacak tamamlayıcı çalışmalar ile birlikte hava trafik kontrol ve boğaz trafik kontrol sistemlerinin yerli olarak geliştirilmesi altyapısının oluşturulması hedeflenmiştir. Son olarak, benzetim ortamlarında bu alanda yapılan akademik çalışmaların pratiğe geçilmesi ve ürün olabilmesini sağlayacak donanım alt yapısı ve bilgi birikiminin oluşturulması da amaçlanmıştır.

Bölüm 1'de sayısal radar video dağıtım sistemi ile ayrık radar sinyallerin ilişkisi detaylandırılmış ve temel sistem fonksiyonları verilmiştir. Bunun yanında tez sonrası çalışmalara temel teşkil edecek ve cihaz tasarımında dikkate alınması planlanan radar işaret süzme ve işaret işleme fonksiyonları hakkında temel bilgiler verilmiştir.

Bölüm 2'de, sayısal radar video dağıtım sistemi gereksinimlerini karşılayabilecek donanım tasarım kriterleri detaylandırılmış, FPGA ve DSP tasarım blokları verilmiştir. Tasarımın daha ileri radar işaret süzme ve işleme uygulamalarında kullanılabilmesi için dikkate alınan sinyal işleme performans gereksinimleri ele alınmış ve tasarıma etkileri irdelenmiştir.

Bölüm 3'de, sistem fonksiyonlarını icra edebilecek FPGA Verilog-HDL tasarımları ve DSP gömülü yazılım blokları detaylandırılmış ve yazılım algoritmaları verilmiştir.

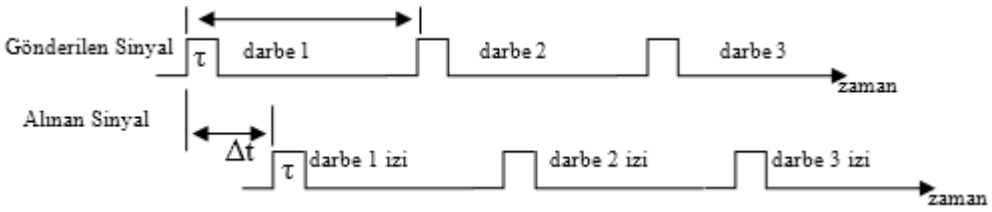
Bölüm 4'te, geliştirilen sistem çözümü ile icra edilen test faaliyetleri üzerinde durulmuş ve test sonuçları verilmiştir.

Son olarak, tez kapsamında yapılan çalışmalar, gözlenen sonuçlar ve başarı durumu değerlendirilmekte, ileriki çalışmalar için temel altyapı ve öneriler verilmektedir.

1. SAYISAL RADAR VİDEO DAĞITIM SİSTEMİ

1.1. Radar Sinyalleri ve İz (Hedef) İlişkisi

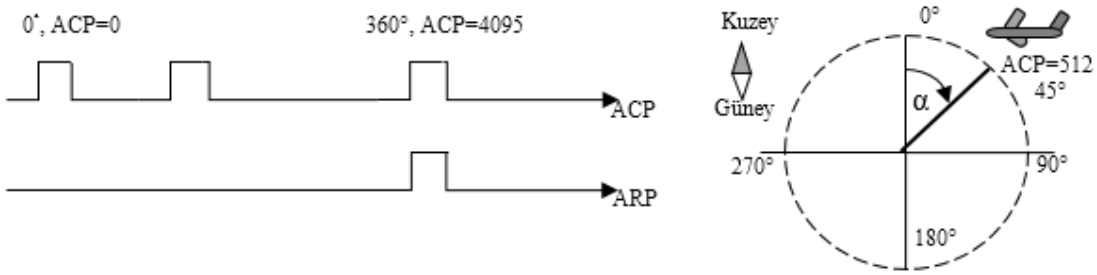
Radarlar ortam verilerini, açıyı (bearing) ve mesafeyi (ranging) tanımlayan değişik tiplerde ayrık sinyaller ile sağlamaktadır. Bunlardan en yaygın olanı Şekil 1.1 ve Şekil 1.2'de gösterildiği üzere ACP (Azimuth Change Pulse), ARP (Azimuth Reset Pulse) ve Master Trigger (MT) sinyalleridir [5]. ACP\ARP işaretleri açısal bilginin (radar dönüş bilgisi) MT ve Video (Echo) ise mesafe bilgisinin (enerjinin gönderim-alım zamanı) hesaplanmasında kullanılır.



Şekil 1.1. Radar hedefi mesafe hesabı gösterimi

Radar ekosundan elde edilen hedef uzaklığı Denklem (1.1) ile hesaplanmaktadır;

$$R=\frac{c\times\Delta t}{2} \tag{1.1}$$

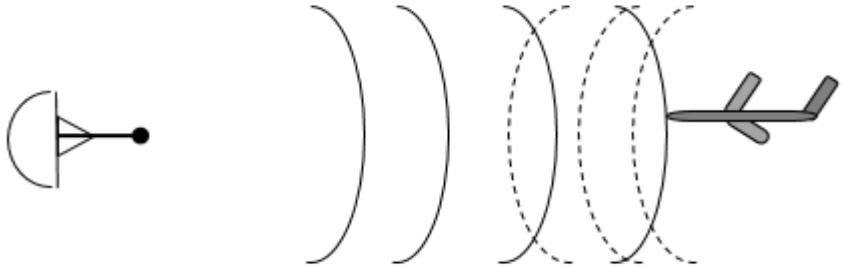


Şekil 1.2. Radar hedefi açı hesabı gösterimi

Radar ekosunundan elde edilen hedefin açısı ise Denklem (1.2) ile hesaplanmaktadır;

$$\alpha=\frac{\text{mevcutACP}}{360/\text{maksimumACP}} \tag{1.2}$$

Hareketli hedefler radarın gönderdiği dalgada faz kayması oluşturur. Bu faz kayması, Doppler etkisi olarak adlandırılır. Bu etki hareketli nesnelerin saptanması ve dairesel hızlarının hesaplanması amaçlı olarak kullanılmaktadır. Şekil 1.3'de Doppler etkisi görüntüsü verilmiştir. Doppler etkisi sayesinde ortamda bulunan dağ, tepe, orman gibi durağan cisimler (clutters) radar videosundan süzülebilmektedir [6].

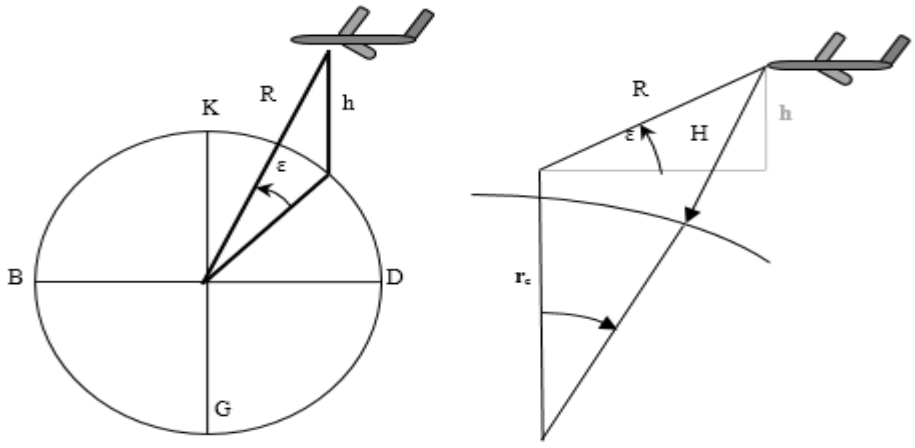


Şekil 1.3. Doppler kayması gösterimi

Denklem (1.3)'te hız hesabı verilmiştir;

$$f_d=\frac{2v}{c}\times f_0=\frac{2v}{\lambda} \tag{1.3}$$

Şekil 1.4'de yükseklik hesabı gösterilmiştir.



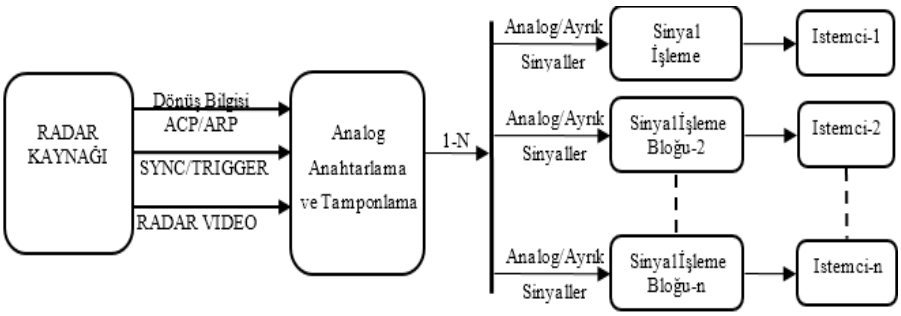
Şekil 1.4. Radar izi yüksekliği hesabı gösterimi

Denklem (1.4)'de gösterildiği gibi mesafe bilgisinin hesaplanması ve antenin baktığı yönün bilinmesi ile hedefin yüksekliği de bulunabilmektedir [7];

$$h=R\times \sin\varepsilon,\quad H=R\times\sin\varepsilon+\frac{R^2}{2r_c} \tag{1.4}$$

1.2. Analog ve Sayısal Radar Video Dağıtım Sistemi

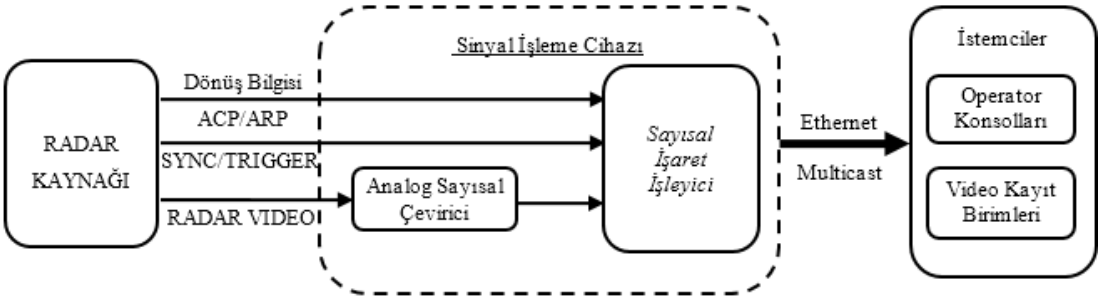
Analog Radar Video Dağıtım Sistemi, radar sistemlerinden elde edilen verilerin istemcilerde sergilenmesi için kullanılan bir analog video dağıtım sistemidir. Bu sistemde sensör sinyalleri Şekil 1.5'de gösterildiği gibi herbir istemci sergileme biriminin radar arayüzlerinden alınarak gerekli olan taktik ekran oluşturulur [8]. Bunun için platformda var olan sensör sinyalleri her bir istemciye bir analog anahtarlama matrisi vasıtası ile ulaştırılır ve her bir konsolda radar verilerini işleyen ve kutupsal veriden koordinat düzlemine veriyi çevirme işlemleri için bir donanım birimi bulundurulur. Bu tür video dağıtım sistemleri hem maliyet hem de teknolojik gelişmeler ile birlikte güncelliğini yitirmekte ve kullanımı giderek azalmaktadır.



Şekil 1.5. Analog radar video dağıtım sistemi

1980'li yıllarda kullanıma başlayan Ethernet ağları, veri dağıtımı teknolojisinin gelişmesi ile birlikte yaygın kullanım alanı bulmuştur ve veri dağıtımı sistem karmaşıklığını oldukça sadeleştirmiştir [9]. Bu önemli avantaj nedeni ile 1995'ten itibaren Ethernet ağları, askeri platformlarda video ve sensör verilerinin taşınmasında daha yoğun olarak kullanılmaya başlanmıştır [10].

Sayısal Radar Video Dağıtım sistemi temelde analog sensör video verisinin sayısallaştırılarak Ethernet ağı üzerinden dağıtılması uygulamasıdır. Şekil 1.6'da gösterildiği üzere bu mimaride tüm istemciler bir Ethernet ağı üzerinden radar verilerini almaktadır. Radar verisi bir noktada radar sinyal işleme cihazı (kartı) ile sayısallaştırılmakta ve ethernet ağından gönderilmektedir. Radar video dağıtımı konusunda dünya çapında önemli firmalar ürünlerinde bu yöntemi tercih etmektedir ve bu yaklaşım giderek yaygınlaşmaktadır. Araştırmalar sonucunda bu kapsamda yapılan çalışmaların patent altına alındığı görülmektedir [11].



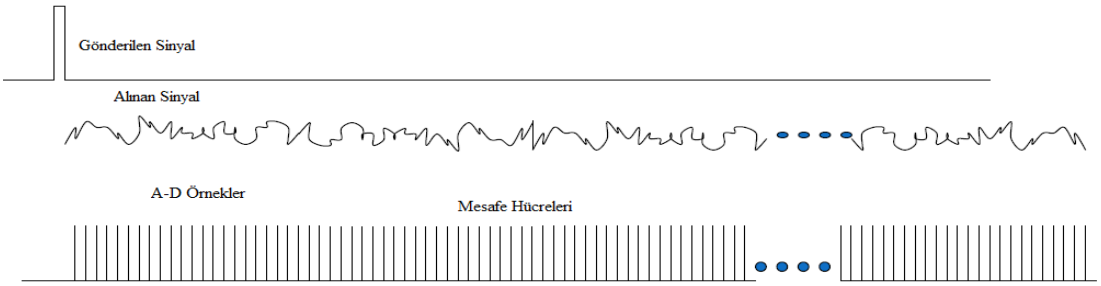
Şekil 1.6. Sayısal radar video dağıtım sistemi gösterimi

1.3. Sayısal Radar Video Dağıtım Sistemi Fonksiyonları

Sayısal Radar Video Dağıtım Sistemi temel olarak analog radar video verisinin sayısallaştırılması ve ethernet ağı üzerinden gönderilmesi şeklinde özetlenebilir. Bununla birlikte bu sayısallaştırma işlemi esnasında yeniden örnekleme, korelasyon, hizalama, birleştirme gibi değişik bir takım fonksiyonların da ağ paketi gönderimi öncesinde radar verisi üzerinde icra edilmesi gerekebilmektedir.

1.3.1. Örnekleme

Radar analog video örneklemesi sürekli olarak gerçekleştirilebilir ancak Şekil 1.7'de gösterildiği gibi radar senkronizasyon sinyalinin yükselen kenarı ile referans saptaması gerekmektedir. Bu sinyalden sonra alınan her bir örnek mesafe hücresine (range cell, range bin) karşılık gelecektir ve sonraki işlemler için temel oluşturacaktır. Bu işlevdeki bozukluklar istemci ekranlarında gözlenecek radar videosunun gerçek mesafede gözlenmesinde kaymalara sebep olacaktır. Dolayısı ile zaman ekseninde çok hassas örnekleme gerektirmektedir.



Şekil 1.7. Tabanbant radar video örneklemesi gösterimi

Radar video band genişliği radar tetikleme sinyali (zero-range trigger) darbe genişliği ilişkisi Denklem (1.5)'de verilmiştir [12];

$$B=\frac{1}{\tau} \tag{1.5}$$

Darbe süresine bağlı olarak değişen radar video band genişliği 5 MHz ile sınırlıdır [13]. Darbe genişliği ile ilişkili olarak radar mesafe çözünürlüğü Denklem (1.6)'da verilmiştir;

$$\Delta r=\frac{c}{2B} \tag{1.6}$$

Örnekleme hızı ise Nyquist teoremine göre sinyal band genişliğinin en az iki katı olarak seçilmelidir [14]. Buradan radar video örnekleme hızının en az radar senkronizasyon işareti darbe genişliğinde 2 adet örnek düşecek şekilde seçildiği görülmektedir. Bu durumda en az 10 MHz lik örnekleme hızı gerekmektedir. Ancak aşırı örnekleme (oversampling) ile daha kaliteli bilgi edinileceği ve yeniden örnekleme kayıplarının azaltılabileceği ön görülmektedir ve uygulamada 5x aşırı örnekleme gerçekleştirilecek şekilde 50 MHz kullanıldığı görülmüştür [15-19]. Radar video örneklemesinde temel teşkil eden sinyal parametreleri Tablo 1.1'de verilmiştir.

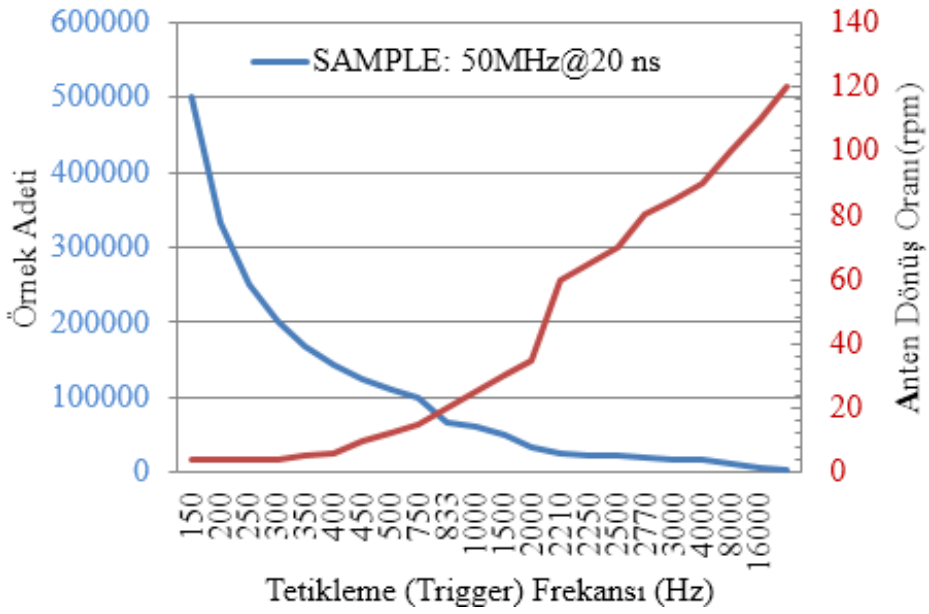
Tablo 1.1. Radar videosunun örneklemesi ile ilişkili sinyal parametreleri

Özellik	Değer	Birim
Tetikleyici Darbe Genişliği (τ)	0,1 - 10	μsec
Band Genişliği (ß)	0,1-10	MHz
Örnekleme Frekansı (f_s)	20-100	MHz
Tetikleyici Frekansı (PRF)	0,250 - 33	KHz
Tetikleyici Zaman Aralığı (PRI)	30,3 - 4000	μsec

1.3.2. Yeniden örnekleme

Kısa menzilli radarların (PRF'i yüksek) radar mesafe çözünürlüğü yüksek, anten dönüş oranları hızlı olmaktadır. Dolayısı ile yüksek çözünürlükte örnekleme gerektirmektedirler. Düşük çözünürlükte örneklenmesi çözünürlükte kayıplara neden olacaktır. Uzun menzilli radarların (PRF'i düşük) mesafe çözünürlükleri düşük, anten dönüş süreleri yavaş olmaktadır. Dolayısı ile düşük çözünürlükte az sayıda örnekleme

veya yüksek çözünürlükte çok fazla örnekleme gerektirmektedirler. Düşük çözünürlükte az sayıda örnek alındığında örnekleme oranı düşeceğinden (örneğin 10 MHz) analog video bant genişliği de düşecektir (5 MHz). Yüksek çözünürlükte çok fazla örnek (50 MHz) alındığı durumda ise tüm menzili kaplayacak örnek adedi çok fazla olacaktır. Bunun yanında örnekleme oranı ne kadar yüksek tutulur ise mesafedeki adım aralığı o kadar azalacağından mesafe çözünürlüğü iyileşecektir. Burada bahsedilen çözünürlük mesafe çözünürlüğü, örnekleme ekseni ise hızlı zaman eksenidir [20]. Şekil 1.8'de radar senkronizasyon (tetikleme) işareti frekansı ile örnek adedi ve anten dönüş oranı ilişkisi verilmiştir.



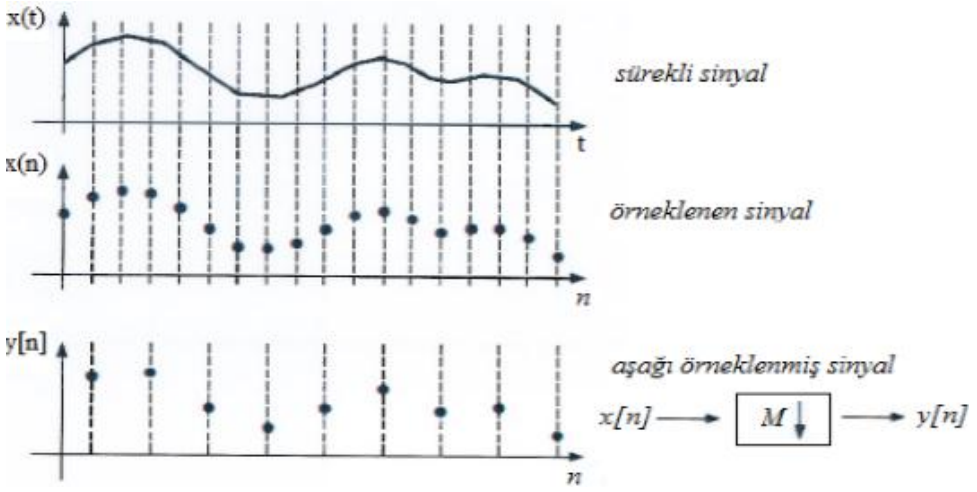
Şekil 1.8. Örnek adedi - örnekleme frekansı ilişkisi

Örnekleme hızına bağlı olarak her bir senkronizasyon çakmasında alınan örnek adedi (samples per return) genellikle 65535 (64K) adet olmaktadır. Bu durumda Şekil 1.8' de verilen örnek adetleri dikkate alındığında, örneğin 150 Hz lik bir uzun menzil radarında mesafe çözünürlüğünün sabit tutulması istenmesi durumunda (20ns@3metre - Denklem 1.1) örnek adedi 500K olmakta ve 64K ya indirgenmesi için örnekleme oranı çevirimi veya yeniden örnekleme gerekmektedir. Bu işlem örnek azaltımı ile gerçekleştirilebilmektedir. Bunun yanında radar video sergileme ekranında sergilenen polar video formatı çözünürlüğü genlikle 8012×8192 yi aşmamaktadır. Aynı zamanda ağ üzerinden ham video gönderiminde kullanılan paket yapıları 1K, 2K, 4K ve 8K gibi mesafe paketlerinden oluşmaktadır. Dolayısı ile mesafede alınan

örneklerin yeniden örneklenerek belirli orana indirgenmesi ihtiyacı burada da ortaya çıkmaktadır. Örnek azaltımı esnasında örtüşme önler bir alçak geçiren süzgeç ile işaret belirli bir bant genişliğinde tutulmaktadır. Bu durumda yeniden örnekleme işlemi Denklem (1.7)'de belirtildiği gibi ifade edilmektedir. Burada k alçak geçiren süzgecin katsayıları, x giriş işareti, M ise örnek azaltımı oranı şeklinde tanımlanmaktadır [21];

$$y(r)=\sum_{k=0}^{K} h(k)\, x(rM-k) \tag{1.7}$$

Yeniden örnekleme gereksinimlerinin diğer bazı örnekleri ve uygulanan yöntemler ile ilgili bilgiler kaynaklar [22-25]'de verilmiştir. Yeniden alt örneklemede yaygın kullanılan yöntem kırım (decimation) yöntemidir. Yeniden örneklemede video kayıpları oluşacaktır. Bunun minimum tutulacağı bir yöntem tercih edilmelidir. Genellikle kullanılan kırım yöntemi her bir yeniden örnekleme oranı adedinde tek bir çıkış üreten FIR (Finite Impulse Response) süzgeç şeklinde belirlenmektedir [26]. Bununla birlikte örnekleme oranı çeviriminin donanımsal olarak gerçeklendiği çalışmalarda mevcuttur. Şekil 1.9'da aşağı örnekleme gösterimi verilmiştir [27-28].

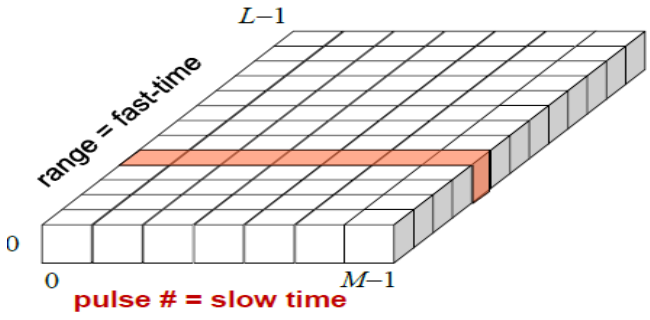


Şekil 1.9. Yeniden aşağı örnekleme gösterimi

Sayısal radar video dağıtım sisteminde yeniden örnekleme işlemi bir boyutlu hızlı zaman ekseninde gerçekleştirilen ve bir sonraki senkronizasyon işareti örnekleri alınmadan önce tamamlanması gereken bir fonksiyondur. Aksi halde veri tamponlama gerektirecek ve gerçek zamanlı video dağıtımında gecikmelere sebep olacaktır.

1.3.3. Korelasyon

İstemcide sergilenmesi gereken çözünürlük değeri veya istemci tarafından işlenmek üzere beklenen radar polar mesafe örnekleri değerleri radardan gelen örnek değerlerinden daha az sayıda ise (samples > range resolution) mesafede alınan belirli miktarda örneğin tek bir mesafe hücresinde birleştirilmesi gerekmektedir (Range Correlation). Bu işlev en yüksek örnek seçimi (peak-picking), ortalama değer alma (averaging) veya başka yöntemlerin kombinasyonu ile icra edilebilmektedir. Benzer şekilde belirli bir açıda alınan ve birden fazla radar referans sinyali referanslı olan video örnekleri de (returns per azimuth) sergilenmesi gereken değerden büyük ise (return[1] count > azimuth resolution) benzer yöntemler kullanılarak verilerin birleştirilmesi gerekmektedir. (Azimuth Correlation) [29]. Bunun yanında açısal olarak istemcinin gerektirdiği çözünürlükte video örneği alınmadığı durumda oluşan boş azimuth (sparse azimuth) alanları interpolasyon yöntemi ile doldurulmaktadır. Bu şekilde oluşturulan hızlı zaman ve yavaş zaman blokları Şekil 1.10'da gösterilmektedir [20]. Menzil korelasyonu işlemi hızlı zaman ekseninde, azimuth korelasyon işlemi ise yavaş zaman ekseninde icra edilmektedir. Bu blokların veya algoritmaları icra eden fonksiyonların işlemciyi yüklemeden donanımsal hızlandırıcılar ile icra edilmesi yönteminin incelenmesi gerekmektedir. Aksi durumda kullanılacak sıralı algoritmaların hızlı zaman ekseninde icra edilebileceği şekilde hızlı bir mimari tercih edilmelidir. Burada L, her bir mesafede alınan örnek adedi (range bin), M ise toplam referans sinyalini ifade etmektedir.

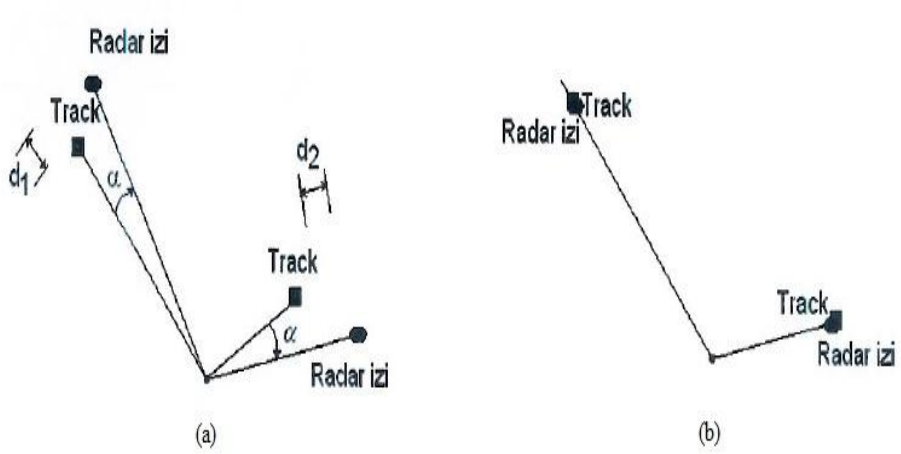


Şekil 1.10. Belirli adet örnek için oluşturulan radar video verisi

[1] Her bir referans sinyali sonrasında bir sonraki referans sinyaline kadar elde edilen radar verisidir.

1.3.4. Hizalama

Radarlarda icra edilen fonksiyonlardan kaynaklı işlem zamanı, radar video yayınında kullanılan donanımlar ve sergileme ekranındaki bir takım işlem zamanlarından kaynaklı olarak radar video sergilemesinde mesafe ve kerterizde kaymalar oluşmaktadır. Kayma oranları istemci ekranında sergilenen ve doğruluğu bilinen bir kaynak tarafından üretilen sentetik iz (track[1]) oluşturulduktan sonra bu nesnenin video sergileme ekranındaki yerleşimi ile sayısal radar video verisinin aynı ekran üzerinde sergilenmesi ile arada oluşan mesafe ve açı farkı ile anlaşılmaktadır. Şekil 1.11'de radar video segilemesinde oluşan kerterizde α derecesi kadar, mesafede ise d uzaklığı kadar kaydırılması gerektiği gözükmektedir. Bu kaydırma işlemi analog video dağıtım sistemlerinde her bir istemci bilgisayarına girilen parametreler vasıtası ile gerçekleştirildiğinden hem uygulama zorluğu oluşturmakta hem de eşlenik olmayan bir takım özelliklerden dolayı istemcilerde farklılıklar gösterebilmektedir.



Şekil 1.11. Radar video hizalaması (a) hizalanmamış radar videosu (b) hizalanmış radar video görüntüsü

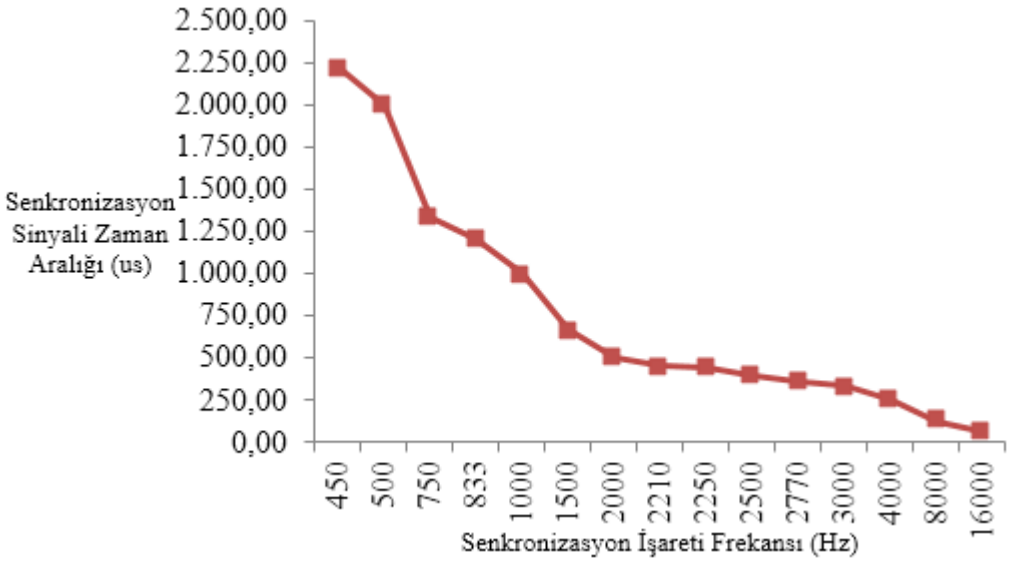
Sayısal radar video dağıtım sistemi bu fonksiyonun merkezi bir şekilde gerçekleştirilebilmesine olanak sağlamak durumundadır. Bunun için ayrık analog arayüzden alınan radar videosunun sayısala çevirilmesi esnasında mesafe ve kerterizde video verisinin kaydırılabilmesi için kullanıcı arayüzünde Azimuth Alignment, Range Alignment gibi parametre giriş değerlerine izin vermesi gerekmektedir.

[1] Radar verisinden elde edilen ve mesafesi, açısı, yönü, hızı ve büyüklüğü bilinen nesneleri ifade eder.

1.3.5. Sinyal durum tespiti

Radar mesafe ve kerteriz verileri Bölüm 1.1'de belirtildiği üzere bu bilgileri ifade eden ayrık sinyaller aracılığı ile sağlanmaktadır. Bu sinyaller; Composite SYNCH AN/UYQ-21, ASDE-3, Paralel Azimuth ve Synchro gibi değişik şekillerde sağlanabilmekte ancak ACP/ARP sinyal formatı yaygın olarak kullanılmaktadır. ACP/ARP sinyal formatında tanımlı sinyaller ise ACP, ARP ve SYNCH[1] sinyalleri olarak isimlendirilir. ACP ve ARP sinyalleri radarın açısal verisini sağlarken SYNCH sinyali ise yansıyan radar izi için mesafe referansı sağlamaktadır.

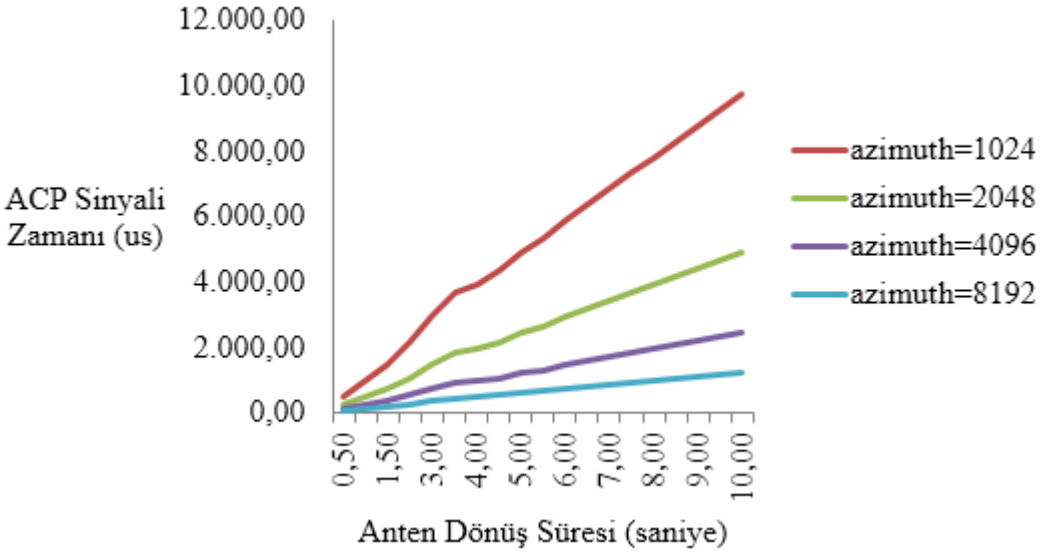
Senkronizasyon işareti darbe tekrar oranı zaman aralığı Şekil 1.12'de verilmiştir. Genellikle 15 Hz (66,6 ms) ile 16 KHz (62,5 µsn) arasında değişmektedir. Bununla birlikte minimum mesafe, Denklem (1.1)'de verilen ve τ ile ifade edilen gönderilen darbe genişliği ile ilişkili olacak şekilde tanımlanmaktadır. Uzun menzili radarlarda bu değer artarken kısa menzilli radarlarda bu değer azalmaktadır. Örneğin; hava savunma radarlarında 120 km (τ=800 µs), hava trafik kontrol radarlarında 250 m (τ=1,5 µs) menzil kullanılmaktadır. Dolayısı ile senkronizasyon işaretinin hem darbe genişliği hem de peryot değeri belirli aralıklarda değişkenlik göstermektedir.



Şekil 1.12. Senkronizasyon işareti zamanlamasının frekansa göre değişimi

[1] Aynı zamanda tetikleme sinyali (Master Trigger) olarak da isimlendirilmektedir.

Benzer şekilde yatay açıyı ifade eden tarama sıklığı da radar anten dönüş süresi ve antenin açısal çözünürlüğü ile ilişkilidir. Bu ilişki durumu Şekil 1.13'de verilmiştir. Genellikle bu değer 1024, 2048, 4096 veya 8192 olarak seçilmektedir. Anten dönüş süreleri de genellikle 500 ms ile 15 sn arasında değişim göstermektedir. Dolayısı ile açısal pozisyonu niteleyen ACP sinyalinin geliş sıklığı 61,03µs ile 14,64ms arasında değişim göstermektedir.



Şekil 1.13. ACP işareti zamanlaması

Radar sinyallerinin genlikleri her bir radarda farklılık göstermektedir. Örneğin tetikleme sinyali (trigger) 5 Volt'tan 60 Volt'a kadar değişiklik göstermektedir. Pozisyonu niteleyen ACP sinyalinin genliği ise 5 Volt ile 10 Volt arasında, referans noktasından geçişi simgeleyen ARP sinyalinin genliği ise 5 Volt ile 10 Volt arasında değişiklik göstermektedir. Video sinyali ise 2 Volt ile 5 Volt arasında değişiklik göstermekle birlikte bazen negatif olarak sağlanabilmektedir.

Sayısal radar video dağıtım sisteminde bu sinyallerin algılanarak video ile ilişkilendirilmesi ve sinyal durumlarını kullanıcı arayüzünde gerçek zamanlı olarak gösterebilecek şekilde bir arayüze sahip olması önemli bir fonksiyon olarak tanımlanmaktadır. Bu fonksiyon sistem hata ve kalkındırma (recovery) analizi açısından önem arz etmektedir. Tasarımın bu sinyallerin durumlarını algılayacak kaynaklara (Timer, Port, Event) sahip olması ve cihazın sinyal durumlarını kullanıcıya gösterebilecek şekilde bir arayüze sahip olması önemli görünmektedir.

1.3.6. Test resmi üretimi

Sistem entegrasyonu ve test faaliyetlerinde radar sistemlerinin hazır olmaması durumunda alt sistemlerin test faaliyetlerinin tamamlanması için radar izlerini benzetim yolu ile (simülasyon) elde eden kaynaklara ihtiyaç duyulmaktadır. Bu aynı zamanda çalışan sistemde arıza çıkması durumunda da kök nedenin (root cause) hızlı bulunmasını sağlamaktadır. Test video üretimi durağan (statik) veya hareketli (dinamik) video şeklinde olabilmektedir.

Durağan test videosu üretmek, sadece ilgili hafıza tamponlarının doldurulması ile gerçekleştirilebileceğinden mimari kaynakları kullanımı açısından bakıldığında önceden tanımlı yapıları barındırma amaçlı sadece hafıza gereksinimi ortaya çıkarmaktadır. En yaygın kullanılan durağan test videoları belirli mesafelerde çizdirilen halka (ring) şeklindeki izler ve belirli açılarda (genellikle 0, 90, 180, 270 derecelerde) belirli mesafe aralıklarında üretilen hedefler şeklindedir. Resimden polar koordinatlara çevirilmiş olan farklı logolar da durağan test resmi olarak kullanılabilmektedir. Bunun yanında durağan test resimleri sergileme ekranlarındaki kalibrasyon çalışmalarında ve hizalama gerektiren uygulamalarda da kullanılabilmektedirler.

Dinamik test videoları ise hafıza gereksinimi yanında bu hafıza üzerindeki veriler referans alınarak resmin dinamik olarak belirli bir biçimde değiştirilmesi gereksinimi ortaya çıkardığından test resmi değişim hızında ve seçilen senkronizasyon sinyali hızına uygun olarak düzenli değişim algoritmasının icrasını gerektirmektedir. Örneğin belli bir mesafe ve kerterizden belirli bir mesafe ve kerterize belirli bir hızda ve α açısında hareket eden bir uçağın olduğu bir senaryonun üretilmesi gibi. Bu senaryolar önceden tanımlı olabileceği gibi kullanıcı tarafından tanımlanabilmektedirler.

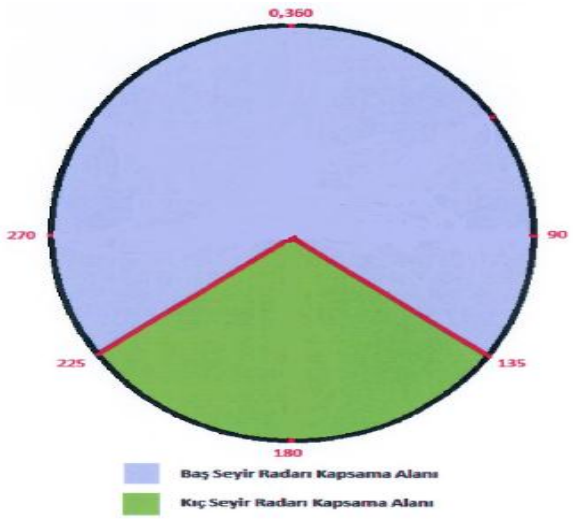
Sayısal radar video dağıtım sisteminde radar kaynağından bağımsız test videolarının sisteme sağlanabilmesinin tercih edilebilirlik, rekabet ve ürün kalitesi açısından önem arz ettiği görülmektedir. Muadil ürünlerin tümünde bu tür test resimleri mevcuttur. Bu işlevin gerçekleştirilebilmesi için kullanıcı arayüzünden test resmi seçim özelliğinin bulunması ve seçilen resimin ağ arayüzü üzerinden uygun formatta gönderilebilmesi gerekmektedir.

1.3.7. Video birleştirme

Deniz platformlarında seyir amaçlı kullanılan radarlar geminin ön kısmına ve arka kısmına monte edilecek şekilde genellikle iki adet olmaktadır. Şekil 1.14'de gösterildiği üzere platformun ön kısmına yerleştirilen radar anteni bir tam dönüş esnasında arka yöne döndüğünde gemi bacası nedeni ile kararmaktadır. Aynı durum arka tarafa yerleştirilen radar ön tarafa baktığı durumda da geçerlidir. Bu nedenle her iki radarın belirli kerterizde tarama yaptığı temel alınarak bu iki radar videosu birleştirilmektedir.

Sayısal radar video dağıtım sisteminde bu fonksiyonun icra edilebilmesi için sayısal çevrim yapacak sistemin iki farklı radara ait videoyu alabilmesi gerektiğinden iki farklı radar arayüzü gerekmektedir. Bunun yanında birleştirme gereksinimi nedeni ile en az bir radar videosunun belirli açıda kaydedilmesi gereği ortaya çıkmaktadır. Denklem (1.8)'de her bir azimuth değerine karşılık gelen açısal değer hesabı verilmiştir. Buradan 135° derece ile 225° arasında kalan ve doksan dereceye karşılık gelen azimuth sayısı, antenin bir tam tur dönüşü için üretilen toplam azimuth sayısının 4096 olması durumunda 1024 adettir. Bu durumda mesafe çözünürlüğü 1024 olması durumunda minimum kaydedilecek veri boyutu 1024 × 1024B = 1MByte olacaktır.

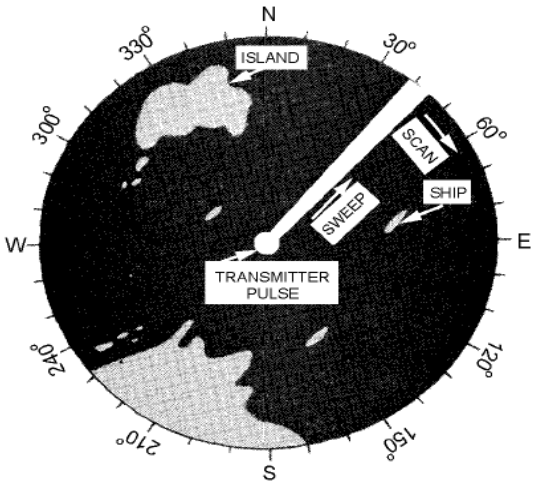
$$ACP_{açı} = 360 / ACP_{sayısı} \tag{1.8}$$



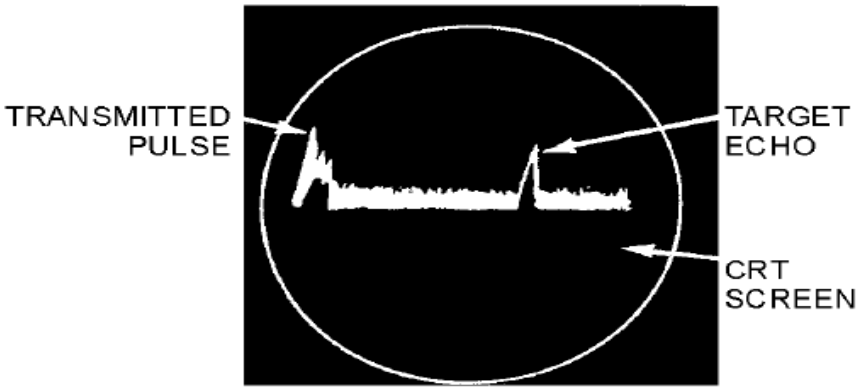
Şekil 1.14. Baş ve kıç seyir radarı kapsama alanı

1.3.8. A-Scope video yayını

Radar videosunun polar olarak sergilendiği ekran Şekil 1.15'de verilen PPI (Plan Position Indicator) ekranı olarak tanımlanır ve operatöre taktik bir görüntü sağlar. Bu ekranda operatör radara ait verilerin mesafesini ve açısını belirli aralıkla sönümlenen (sweep) dairesel tarama şeklinde gözlemlemektedir [30]. Bununla birlikte radardan yansıyan video genliğinin mesafe ekseninde çizdirilmesi ile elde edilen A-Scope videosu da özellikle atış kontrol amaçlı olarak yaygın kullanılan sergileme ekranıdır [31]. Şekil 1.16'da A-Scope ekran görüntüsü verilmiştir.



Şekil 1.15. PPI taktik ekran görüntüsü [30]

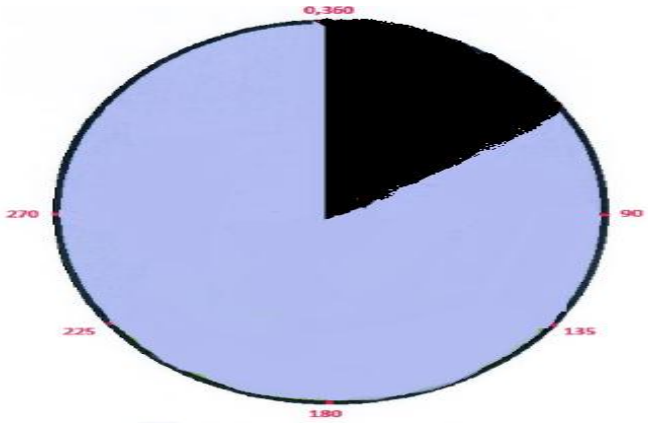


Şekil 1.16. A-SCOPE video sergileme ekranı görüntüsü [31]

Sayısal radar video dağıtım sistemi A-Scope video verisini de dağıtabilmelidir. Bu nedenle kerteriz sinyallerinden bağımsız senkronizasyon sinyali ile videoyu örnekleyebilmeli ve mesafe referanslı video paketleri oluşturabilmelidir.

1.3.9. Sektör karartma

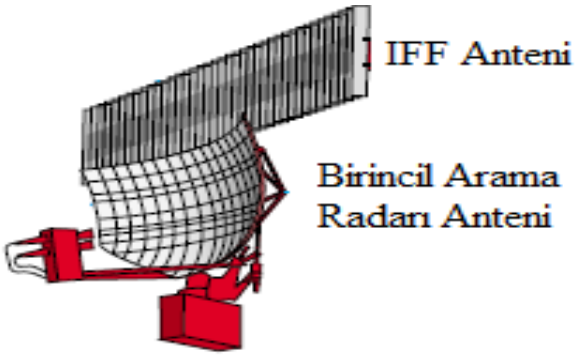
Bazı uygulamalar nedeni ile radar sergileme ekranında belirli alanlarda radar izlerinin sergilenmesi kapatılır. Yani radar video yayını sistemi belirtilen bu alana ya hiç video basmaz ya da tamamen video ile dolacak şekilde video gönderir. Bu fonksiyon karartma fonksiyonları tanımlamaları nedeni ile kullanıcı arayüzü, ek algoritmaların çalışması (hızlı ve yavaş zaman ekseninde) nedeni ile de ek işlem gücü gerektirmektedir. Şekil 1.17'de 45° lik bir sektörün karartılmış görüntüsü verilmiştir.



Şekil 1.17. Sektör karartılmış görüntü örneği

1.3.10. Video döndürme

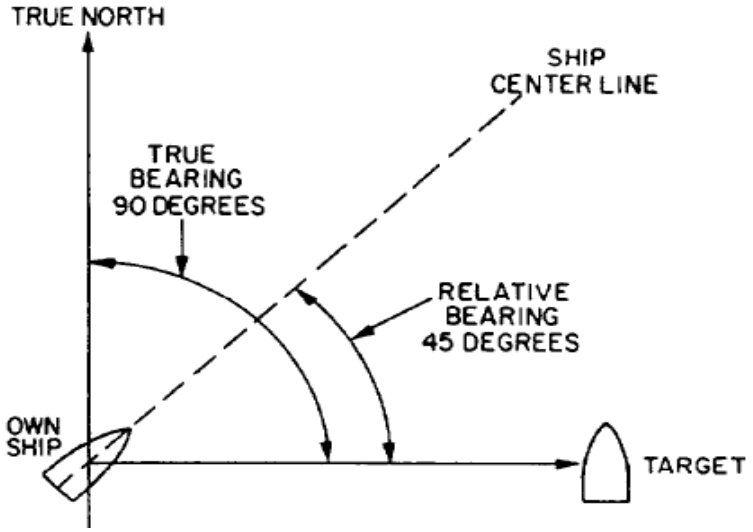
Platformlarda var olan IFF sistemi anteni gibi ikincil radar anteninin Şekil 1.18'de gösterildiği üzere platformda var olan birincil arama radarı sistemi antenine entegre olarak 180° tersine bakacak şekilde monte edildiği anlaşılmaktadır. Bu nedenle platformda var olan bazı kaynaklardan sağlanan radar video verisinin 180 derece döndürülmesi gereksinimi olduğu görülmektedir.



Şekil 1.18. IFF anteni yerleşimi

1.3.11. Gerçek-nispi sergileme

Platformlarda var olan açısal referans iki şekilde tanımlanmaktadır. Birincisi coğrafik olarak kuzeyi gösteren gerçek kuzey açısı (True Bearing) referansı diğeri ise platformun hareket yönünün oluşturduğu nispi kuzey açısı (Relative Bearing) şeklindedir [32]. Şekil 1.19'da bir hedefe ait gerçek ve nispi açı değerleri gösterilmektedir.



Şekil 1.19. Gerçek-nispi referans açıları gösterimleri [32]

Bölüm 1.1'de belirtildiği gibi radar açısal bilgileri ACP/ARP sinyal ikilisi ile ifade edilmektedir. ARP açısal referans sinyali, bazı radar sistemlerinde gerçek kuzey geçişlerinde bazı radar sistemlerinde ise nispi kuzey geçişlerinde sağlanmaktadır. Taktik ekran görüntüsü ise genellikle gerçek kuzey referanslı olarak sergilenmektedir. Dolayısı ile radardan alınan video verilerinin sergileme ekranı referans açısına uygun olarak gönderilmesi gerekmektedir. Bu bazen gerçek bazen de nispi sergileme olabilmektedir. Sayısal radar video dağıtım sisteminin bu fonksiyonu icra edebilmesi için platform pruva[1] bilgisini diğer alt sistemlerden alabilmesi ve alınan bu veri ile Denklem (1.7)'de verilen ilişki gereği azimuth değeri ile ilişkilendirmesi gerekmektedir. Kullanıcı arayüzünden seçilecek gerçek/nispi video yayını seçeneği ile hem gerçek hem de nispi olarak video yayını sağlaması gerektiği anlaşılmaktadır.

[1] Gemi kuzeyi ile gerçek kuzey arasındaki açı farkı (heading).

1.3.12. Ham video gönderimi

Giriş kısmında belirtildiği üzere ham radar videosunun operatör ekranlarında sergilenmesi operatöre, üretilen işlenmiş sentetik verilerin (Plot ve Track) doğruluğunun kontrolü fırsatını vermekle birlikte ada, dağ, orman gibi tüm ortam resmini de izleme olanağı tanımaktadır. Aynı zamanda radar video verisinin sıkıştırılmaksızın ham video verisi olarak gönderilmesi gönderen ve alan taraftaki sıkıştırma ve açma işlemlerinin sebep olacağı kaynak tüketimini (CPU, DSP, bellek, kaynakları) ortadan kaldıracaktır. Ayrıca gönderilen ham video ağ paketi boyutu aynı boyutta olacağından daha kararlı (deterministic) bir ağ davranışı sergileyecektir. Son olarak radar video verisinin ham video olarak gönderilmesi her bir sinyal alımında veri gönderimini mümkün kılacağından daha gerçek zamanlı bir davranış sergileyecektir [4].

Ham radar videosunun ağ üzerinden istemcilere gönderilmesi için birkaç farklı yöntem mevcuttur. Her bir senkronizasyon sinyalinde, her bir azimuth sinyalinde, bir kısım darbe verisinin belirli bir sektör aralığında gönderilmesi gibi. Bunlardan en yaygın olanı her bir azimuth sinyalinde senkronizasyon işareti referanslı mesafe değerlerinin gönderilmesi şeklindedir ve bu yaklaşım gerçek zamana en yakın olarak çalışmaktadır.

Ham video dağıtımında en temel konu video dağıtım ağında oluşacak bant genişliğidir. Gerekli olan band genişliği onlarca Mbps'dan yüzlerce Mbps değerlerine ulaşabilmektedir [33]. Temel olarak veri boyutu örnekleme frekansı ile örnekleme çözünürlüğüne (n) bağlı olarak Denklem (1.9)'da belirtildiği şekilde oluşacaktır;

$$BW_{max}=f_s \times n \tag{1.9}$$

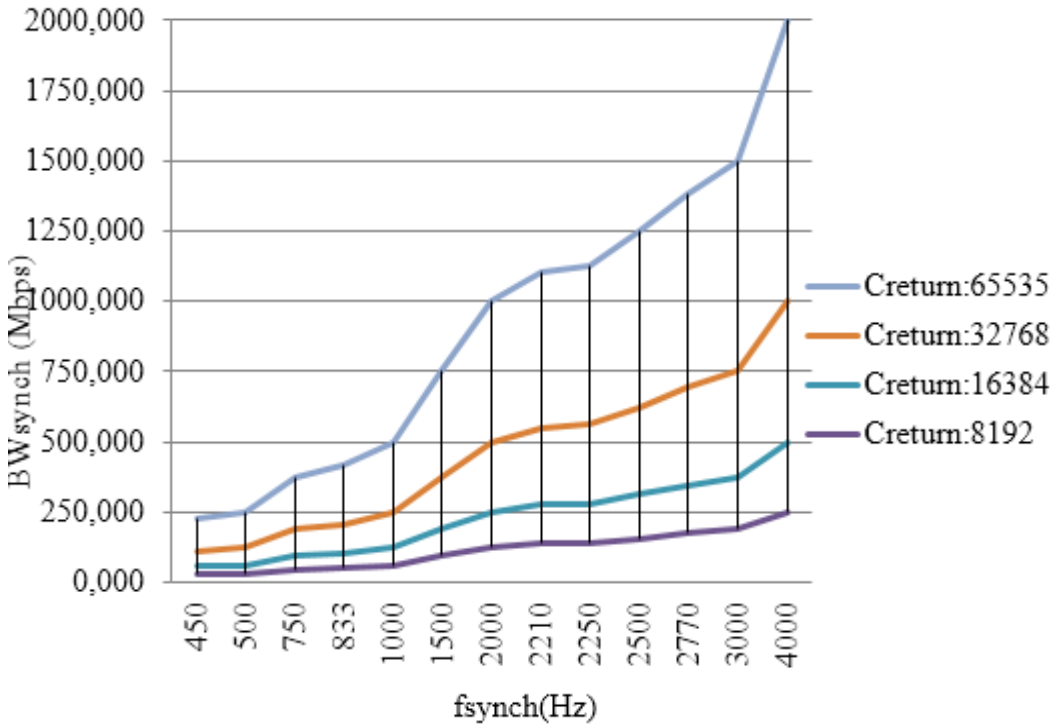
Örneğin; 50MHz hızında ve 8-bit çözünürlükte örneklenen radar video verisi 400Mbps'lık veri oluşturacaktır.Bu durum sürekli örnekleme durumu için geçerlidir. Ham radar video dağıtımında ise Şekil 1.7'de gösterildiği üzere örnekleme genellikle senkronizasyon sinyalinin (f_{synch}) yükselen kenarında başlar ve belirli adet (C_{return}[1]) örnek alınarak tamamlanır ve bir sonraki senkronizasyon sinyali beklenir. Bu durum sürekli olarak tekrarlanır. Belirli adet örnek değeri; örnekleme hızı, maksimum mesafe

[1] Sample count per return (Her bir senkronizasyon sinyali sonrası alınan örnek adedi).

gibi değerler ile ilişkilidir. Bu durumda oluşacak veri boyutu ise Denklem (1.10)'da belirtildiği şekilde hesaplanabilmektedir;

$$BW_{synch}=f_{synch}\times C_{return}\times n \quad (1.10)$$

Örneğin 1000 Hz'lik senkronizasyon sinyalinde 32K adet örnek alınması durumunda oluşacak veri oranı 262,144 Mbps şeklindedir. Burada 50MHz (T_s =20ns) örnekleme hızının korunduğu ancak Denklem (1.1)'de verilen ilişki nedeni ile maksimum mesafenin 32K (32K×20ns) örnek alınması durumunda 98 km olacağı not edilmelidir. Örnek adedi maksimum mesafe ilişkisi Şekil 1.22'de verilmiştir. Şekil 1.20'de en çok kullanılan senkronizasyon frekansı aralığına karşılık gelen belli örnekleme adedi değerlerinde bant genişliği grafiği verilmiştir.



Şekil 1.20. Senkronizasyon frekansına göre bant genişliği değerleri

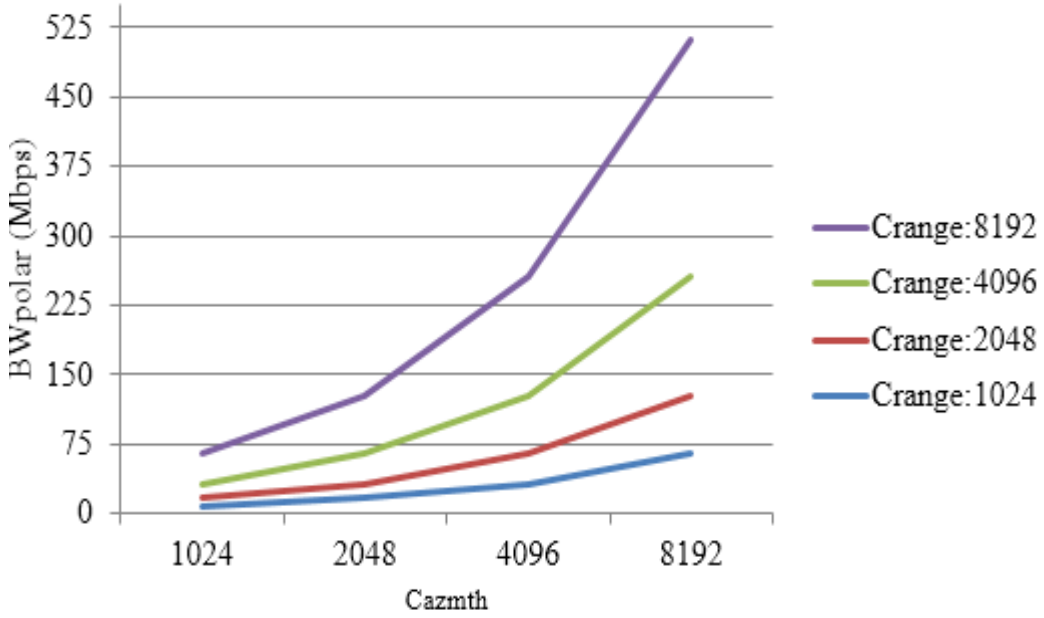
Son olarak; radar video verisinin sergilendiği operatör bilgisayarları taktik ekranları 1024×1024, 2048×2048, 4096×4096, 8192×8192[1] gibi kutupsal çözünürlüklerinde PPI ekran kullanmaktadırlar. Dolayısı ile sayısal radar video yayını yapan kaynak ham video gönderiminde, her bir örneklemede elde ettiği veriyi korele ederek veya yeniden

[1] İlk indis açısal çözünürlük (azimuth), ikinci indis mesafe çözünürlüğünü (range) belirtmektedir.

örnekleyerek 1024, 2048, 4096 veya 8192 adet mesafe öbeklerine düşürerek her bir azimuth sinyali ile göndermektedir. Bu durumda oluşacak veri boyutu Denklem (1.11)'de belirtildiği şekilde hesaplanabilmektedir;

$$BW_{polar} = C_{azmth} \times C_{range} \times n \ / T_{ant} \quad (1.11)$$

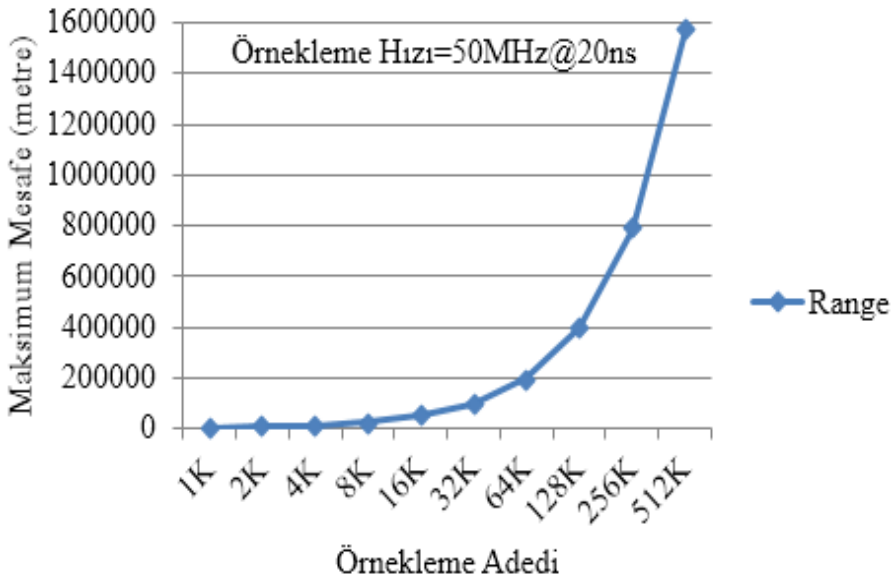
Burada C_{azmth} istemci ekranı açısal çözünürlüğünü, C_{range} istemci ekranı menzil çözünürlüğünü, T_{ant} ise anten dönüş süresini ifade etmektedir. Örneğin 2,2 saniyede dönen bir radar için 4096×4096 çözünürlükte oluşacak veri boyutu 61Mbps olarak hesaplanmaktadır. Şekil 1.21'de değişik kutupsal çözünürlüklere karşılık gelen bant genişliği değerleri 1sn anten dönüş oranı için verilmiştir.



Şekil 1.21. Polar çözünürlüğe karşılık gelen bant genişlikleri

Polar çözünürlük dikkate alındığında hat kapasitesinin izin vereceği maksimum anten dönüş oranı Denklem (1.12)'de verilmiştir;

$$T_{ant}(sn) = \frac{C_{azmth} \times C_{range} \times n}{1000 \times 1000 \times BW(Mbps)} \quad (1.12)$$



Şekil 1.22. Sabit örnekleme hızında örnek adedi maksimum mesafe ilişkisi

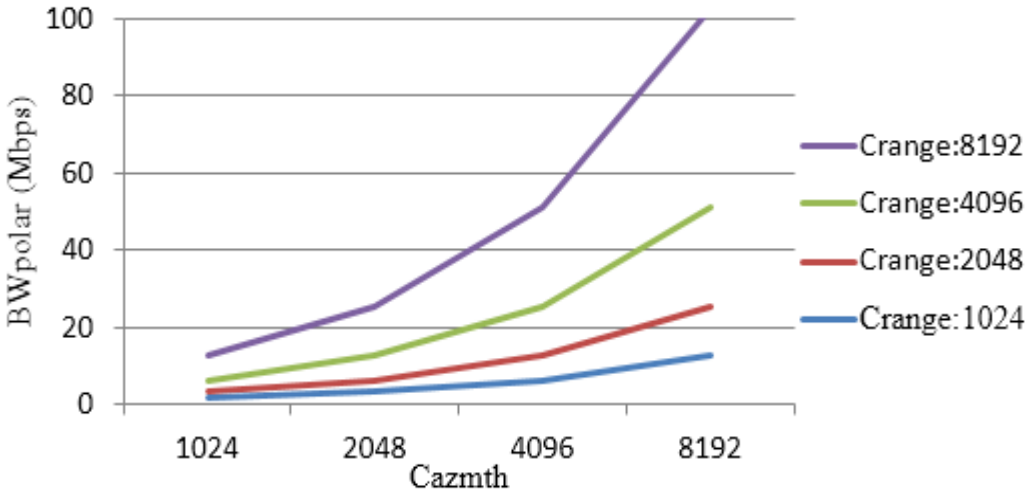
Sayısal radar video dağıtım sisteminde ham video iletimi için en çok kullanılan senaryolarda veri oranının 1Gbps'ın altında olduğu görülmektedir. Bu durumda Gbps bağlantı hızı ve jumbo frame [34] yapısının desteklenmesi sistem çözümü açısından ciddi kolaylıklar sağlayacaktır. Bununla birlikte birden fazla istemciye veri gönderileceği için çoklu istemci veri alımını destekleyen Multicast [35] paket gönderme yapısını sağlaması gerekmektedir.

Bunun yanında ham radar video gönderiminde 2009 yılından itibaren standard video dağıtım formatı olarak belirlenen ASTERIX CAT-240 bir çok üretici firma tarafından desteklenmektedir [36]. Avrupa hava trafik kontrol sistemlerinde radar video gönderim formatı olarak benimsenen bu standardın desteklenmesinin ürünün kalitesi ve rekabet edilebilirliği açısından önem arz ettiği anlaşılmıştır.

1.3.13. Sıkıştırma gereksinimi

Bölüm 1.3.12'de belirtildiği üzere operatör konsollarında sergilenecek kutupsal çözünürlükler için gerekli olan bant genişliği 1Gbps lık hızın altındadır ve özellikle radar video dağıtım sistemi için tahsisli Gbit ağların mevcut olduğu platformlarda sıkıştırma gereksinimi olmadığı anlaşılmaktadır. Bununla birlikte bir bağlantı üzerinden birden fazla radar video verisinin iletilmesine olanak sağladığından sensör sayısının çok fazla olduğu platformlar için tercih edilebilir. Örneğin; 5 te 1 oranında

veri sıkıştırıldığında Şekil 1.21'e karşılık gelen veri oranları Şekil 1.23'te verilmiştir. Görüldüğü üzere maksimum istemci çözünürlüğünde dahi oluşacak veri oranı 100 Mbps ın altında kalmaktadır. İşlem yükünden daha fazla feragat edilerek daha yüksek sıkıştırma oranları elde edilebilir. Genellikle sıkıştırma kullanıldığı durumlarda radar verisi 15Mbps'ı aşmamaktadır. Bu durumda 100 Mbps lık bir hattan 6 adet radar video verisi gönderilebilecektir. Sıkıştırma aynı zamanda radar verisinin kayıt edilmesi yönünden de avantaj sağlamaktadır.

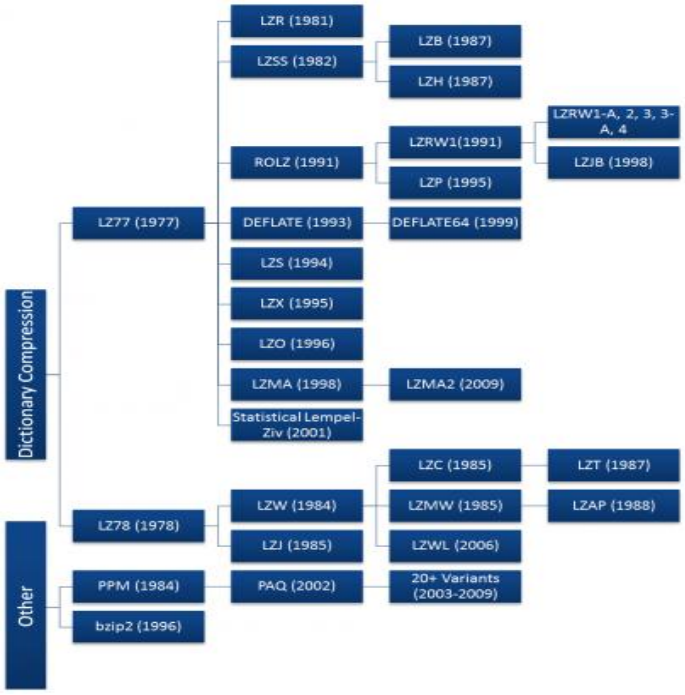


Şekil 1.23. Sıkıştırılmış veri oranı (5:1)

Sıkıştırma işlemi temelde her bir senkronizasyon sinyali sonrası bir sonraki senkronizasyon sinyaline kadar alınan mesafe öbeği (return per sample) üzerinde gerçekleştirileceği gibi, belirli bir sektör verisi üzerinde gerçekleştirilmesi daha verimli sonuçlanmakta ve daha çok tercih edilmektedir. Sistem tedarikçilerinin kendi geliştirmiş olduğu radar verisi karakteristiği ile ilişkili sektör tabanlı sıkıştırma yapan yöntemler de mevcuttur [37].

Sayısal radar video dağıtım sistemlerinde bir boyutlu sıkıştırma metodları kullanılmaktadır. Yaygın kullanılan sıkıştırma algoritması ZLIB'dir [38,39]. Bu uygulama 256KB - 2MB arasında değişmektedir. ZLIB sıkıştırma algoritmasının dayandığı ve temelde kayıpsız sıkıştırma algoritması olan DEFLATE'in 16KB'lık blokları sıkıştırdığı [40], bunun yanında INFLATE algoritmasının ise 32K'lık bloklara kadar sıkıştırma yapabildiği görülmüştür. Bu durum radar uygulamasında 16K, 32K blokların oluşturulması nedeni ile sektörel veri gönderimi gerektireceğinden sektör

tabanlı iletime ve gecikmeye sebep olacaktır. Düşük boyutlarda hafıza bloklarının sıkıştırılmasında LZO ve LZS gibi farklı sıkıştırma algoritmalarının [41] kullanıldığı görülmektedir. Şekil 1.24'de kullanılabilecek temel sıkıştırma algoritmaları hiyerarşisi verilmiştir.



Şekil 1.24. Temel sıkıştırma algoritmaları [41]

Radar video verisi sıkıştırmasında ZLIB algoritması kullanılması durumunda gerekli olan işlem gücü hakkında ortalama bir diğer kaynak da verilen muadil ürünlerin değerlerinden belirlenebilmektedir [42]. Tablo 1.2'de örnek bir ZLIB sıkıştırma algoritması kullanımı senaryosu için kaynak tüketimi verilmiştir.

Tablo 1.2. ZLIB sıkıştırma algoritması CPU tüketimi

Sıkıştırma Oranı	İşlemci Yükü	İşlemci Özellikleri	Radar Parametreleri
3:1 - 6:1	%20	P4 3GHz	Örnek Adedi: 4096 Tetikleme Frekansı: 1KHz Anten Dönüş Süresi: 60 RPM

DEFLATE sıkıştırma algoritmasında her blok LZ77 ve Huffman kodu bileşimi ile sıkıştırılmaktadır. Bu yöntem düşük veri uzunluğu, sabit uzunlukta veri ve farklı sıkıştırma oranları gerektiren uygulamalarda oldukça iyi sıkıştırma performansı göstermektedir [43].

1.3.14. Gecikme

Sayısal Radar Video Dağıtım Sistemi gerçek zamanlı olmalıdır. Gerçek zamanlı çalışmanın sağlanamadığı durumda radar izlerinin gösterildiği operatör konsollarındaki tekrarlama oranı nedeni ile video gösterimine yönelik problemler doğacaktır. Gerçek zamanlı video dağıtımı gerektiren bir diğer hayati nokta ise dağıtılan radar videolarının hedef takip ve atış kontrol amaçlı kullanması gereksinimidir. Videolar gerçek zamanlı alınamadığında balistik hesaplamalarda sapma oluşacak bu da hedefin imha edilememesi ile sonuçlanacaktır. Ancak balistik hesap yapan platformlar genellikle sentetik (plot ve track) veri ile çalışmaktadırlar. Sayısal radar video dağıtım sistemi video sergileme amaçlı geliştirildiğinden gerçek zaman gereksenimi balistik hesaplamalar kapsamında değildir ancak doğabilecek ihtiyaçlar kapsamında gerçek zamanlı video dağıtımını icra edebilmesi önemli bir özellik katacaktır. Bunun için uçta uca gecikmenin 100 ms'nin altında olması ve bu gecikmenin kararlı (deterministic) olması gerektiği anlaşılmaktadır.

1.3.15. Kullanıcı arayüzü

Ürünün kullanım amacına yönelik parametre ayarlarının yapılabilmesi ve sistem çalışma durumunun gözlenebilmesi amacı ile Tablo 1.3'de verilen kullanıcı arayüzü gerektiği anlaşılmaktadır. Bu arayüzün USB/UART-Terminal arayüzünden sağlanabileceği ön görülmektedir. İşlem yükünün çok önemli olmadığı ancak kullanıcı menüleri ile ilişkili olarak hafıza gereksinimi içerebileceği düşünülmektedir.

Tablo 1.3. Kullanıcı arayüzü ayarları

Ayar Menüsü	Fonksiyonlar
Radar İlişkili Ayarlar	Video tipi, Oryantasyon, Birleştirme açısı, Hizalama, Açısal ve Mesafesel yayın çözünürlüğü, İşaret Süzme fonksiyonları ve parametreleri, İşaret İşleme fonksiyonları ve parametreleri.
Cihaz İlişkili Ayarları	IP ayarları, MTU[1] ayarları, Arayüz ayarları.
Radar Monitör	Radar/Sinyal durumları ve değerleri, mesafe, örnekleme oranı, çözünürlük ve yayın adresi.
Cihaz Monitör	Kalkındırma test sonuçları, Versiyon ve IP adresi

[1] Ethernet paketi uzunluğu standard veya jumbo olarak tanımlanabilmektedir.

1.4. Radar İşaret Süzme Fonksiyonları

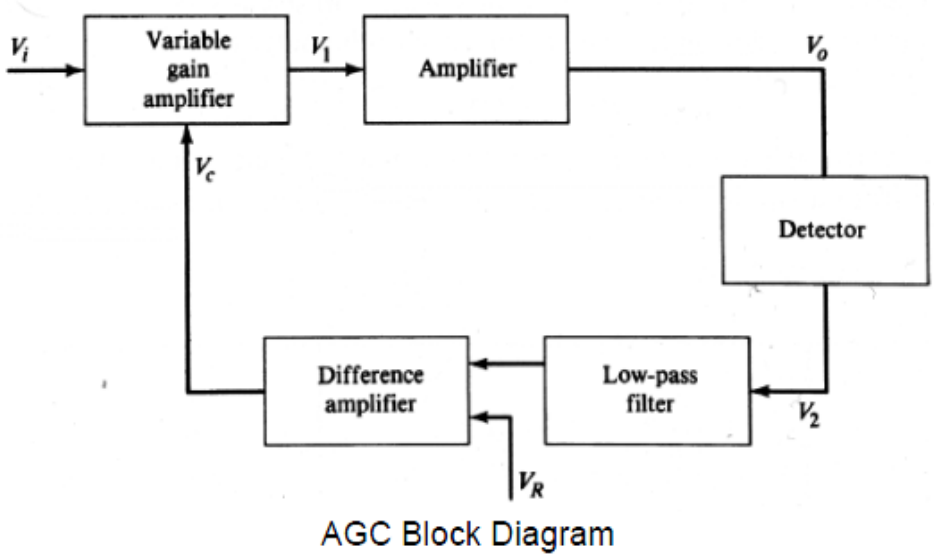
Radar videosunda denizdeki dalgalardan kaynaklanan kargaşa (clutter) oluşmaktadır. Bu sebeple özellikle su üstü radarlarında yakın mesafede oluşan bu yığıntıların bastırılması gerekmektedir. Bu işlem hassas zaman kontrolü (Sensitivity Time Control - STC) olarak isimlendirilir ve yakın mesafedeki izlerin genliklerinin düşürülmesi ile gerçekleştirilir. Bu işlevsellik bazı radarlarda bütünleşik olarak mevcut olduğu gibi bazılarında mevcut değildir. Benzer şekilde yağmur, kar, toz bulutu gibi hava şartlarından oluşan yığıntıların da giderilmesi gerekmektedir. Bu işlem de hızlı zaman sabiti (Fast Time Constant -FTC) olarak isimlendirilir ve radar izlerinden düşük frekanstaki bileşenlerin süzülmesi ile gerçekleştirilir. Bununla birlikte zayıf izlerin tespit edilmesi için sinyal gücünün arttırılması veya aşırı güçlü sinyalin gücünün düşürülmesi işlemi kazanç kontrolü (Gain Control) olarak isimlendirilmektedir.

İşaret süzme fonksiyonları sayısal radar video dağıtım sisteminin temel fonksiyonları içerisinde olmamakla birlikte genellikle radarlarda var olan özelliklerdir. Bununla birlikte sayısal radar video dağıtım sistemi çözümünde bu uygulamaların bulunuyor olması bu özellikleri içermeyen radar sistemlerine entegrasyon açısından önemli avantajlar katabilmektedir.

1.4.1. Otomatik kazanç kontrolü

Her bir mesafe hücresi (range cell) genlik değerinin zamana ve ortama bağımlı olarak değişen bir seviye arttırıcı veya azaltıcı fonksiyona tabi tutulması gerekmektedir. Aksi durumda güçlü kargaşa ortamında zayıf olan hedef izleri kaybolacak veya güçlü hedeflerin arasında zayıf hedefler kaybolacaktır.

Kazanç kontrolü sinyal kalitesinden kaynaklı yansıyan radar videosunda zayıflamayı düzeltmek için kullanılmaktadır. Düşük genlikteki videonun güçlendirilmesi veya yüksek genlikteki ekonun ise bastırılması şeklinde uygulanır. Ortamda bulunan yığıntı (clutter) veya gürültü (noise) seviyesine göre otomatik olarak gerçekleştirilebilmektedir [44-47].



Şekil 1.25. Tipik bir analog AGC çevrim gerçeklemesi [45]

Genellikle, radar alıcılarının duyarlılığını artırmak ve dinamik aralığını genişletmek için üç yöntem vardır. Bunlar;

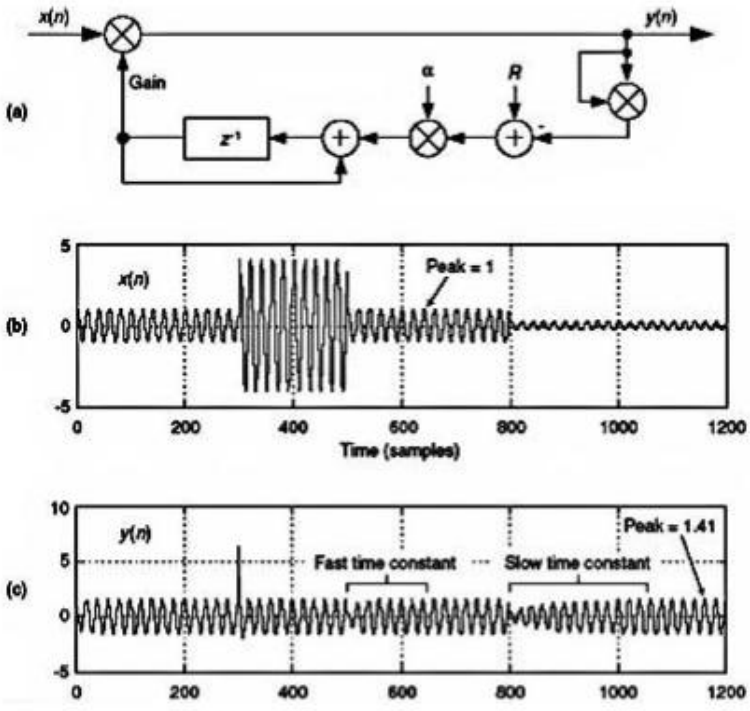
- Ön-uç (front-end) yükseltecinin gürültü seviyesi değerini azaltmak
- Geniş dinamik aralığa sahip ADC seçmek
- Otomatik kazanç kontrol teknolojisi kullanmaktır

Şekil 1.25'de gösterildiği üzere otomatik kazanç kontrolü, alıcının çıkış sinyalini istenilen seviyede tutmaya yarayan, işaretin şeklinde bir bozulmaya neden olmadan sadece giriş sinyalinin genlik seviyesini önemli ölçüde değiştiren bir devredir. Radar ile hedef arasındaki mesafeden ve/veya işaretin sönümlenmesinden kaynaklanabilir. AGC (Otomatik Kazanç Kontrolü) işlemi, alıcının kazanç katsayılarının değişimine bağlıdır [48, 49]. Özellikle yakından gelen güçlü ekoların zayıflatılarak alıcının dinamik aralığının düşürülmesi için AGC kullanılır.

AGC ile en yüksek genlik değerine sahip alınan sinyale göre kazanç kontrol edilir. AGC, alıcının duyarlılığını ayarlar. Kazanç artırılarak, duyarlılık değeri artırılır ve ekolar ekranda gösterilir. Uzun menziller için, kontrol ayarlanarak sadece arka plan görüntüsü ekranda gösterilir. Şekil 1.26'da kazanç kontrolünün video üzerindeki etkisi görülmektedir. Kısa menziller için, bazı radar operatörleri bu değeri göreceli olarak yüksek değerlere ayarlar ve duyarlılık için A/C Sea (STC) kontrolünü kullanır. AGC kullanımı ile dinamik menzil gerekliliği 95 dBm'e düşürülebilmektedir ve bu değere

16 bit ADC kullanılarak ulaşılabilmektedir. Aralığı biraz artırabilmek için, ADC 8x üst örnekleme ile (Nyquist oranından fazla) çalıştırılarak fazladan 3 bit kazanılabilir veya kuantalama hatasının alt seviyesini düşürerek fazladan 100 dB elde edilebilir [50].

Bazı radarlar aynı anda alınan en düşük sinyale göre bu ayarlamayı yaparlar. IAGC, her bir sinyal için alıcı kazancını ayarladığı için daha sık kullanılır. IAGC devreleri genellikle geniş bantlı DC yükselteçlerdir. IAGC, radar ekosunun genliği değiştikçe anlık olarak IF yükseltecin kazancını değiştirmektedir. IAGC ile zayıf sinyaller için tam yükseltme yaparken, yüksek güçlü sinyallere düşük yükseltme uygulanır. IAGC'nin menzili IF katlarının sayısı ile sınırlıdır. Sadece 1 tane IF katı kontrol edildiğinde IAGC menzili yaklaşık 20 dB ile sınırlı iken birden çok IF katının kontrol edilmesiyle bu değer 40 dB'ye yükseltilebilir [51].



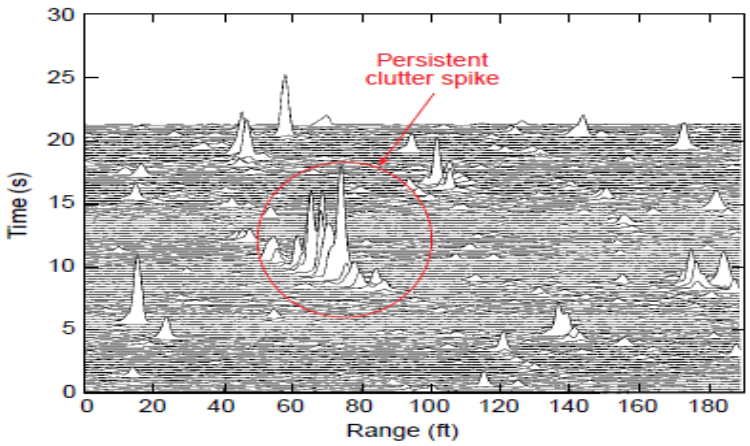
AGC process: (a) linear AGC circuit; (b) example input x(n) with amplitude fluctuations; (c) y(n) output for α = 0.01 and R = 1.

Şekil 1.26. AGC bloğu ve video etkisi [44]

Gain kontrol uygulamasının DSP tabanlı olarak sayısal olarak icra edildiği uygulamalara da rastlanmaktadır [52,53]. Bunun yanında LUT kullanılarak FPGA tabanlı olarak da gerçekleştirilebildiği görülmüştür [54].

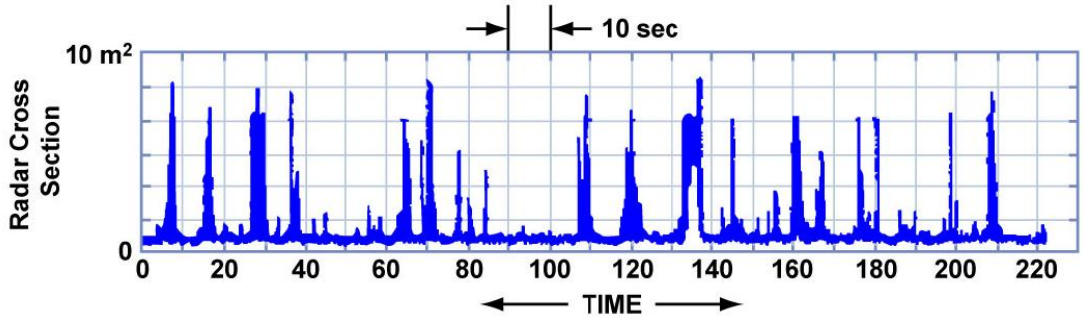
1.4.2. Sensitivity time control

Yakın mesafelerden yansıyan radar izlerinin genliği çok yüksek uzak mesafeden yansıyan radar izlerinin genliği ise çok düşüktür. Bu fonksiyon ile zaman ekseninde kazanç kontrolü uygulanarak yakın mesafede sinyal genliği düşük tutularak uzak mesafeden yansıyan videoların genliği daha yüksek kazanç ile güçlendirilmektedir. Genellikle deniz durumundan kaynaklı yakın mesafedeki radar video genliğinin düşürülmesi çok uzaktan yansıyan video genliğinin ise arttırılması şeklinde gerçekleştirilmektedir. Şekil 1.27'de deniz dalgalarından kaynaklı suüstü videosu kargaşa görüntüleri verilmektedir [54-57].



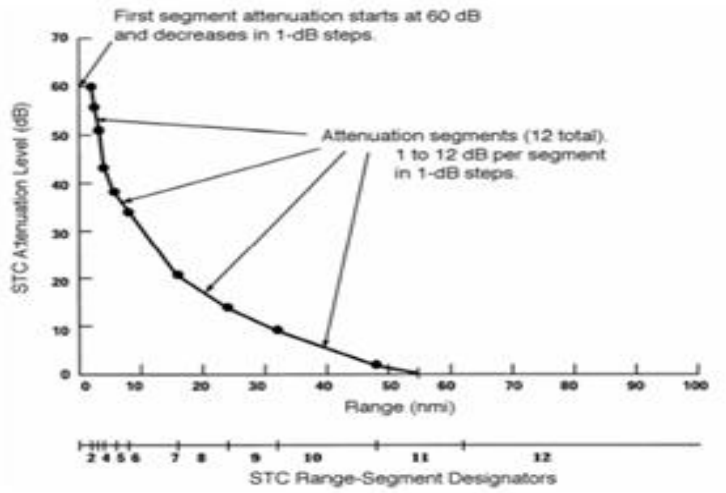
Şekil 1.27. Kötü deniz durumunda oluşan kargaşa [57]

Fırtınalı denizlerde, dalgaların tepesinden gelen ekolar oldukça güçlüdür ve ekranın ortasını kapsayacak eko yığını oluştururlar. Bu kargaşanın içindeki herhangi bir eko parçalı ya da tamamen bozulabilir. Şekil 1.28'de dalgalardan kaynaklı su üstü kargaşa karakteristiği örneği verilmiştir [58].



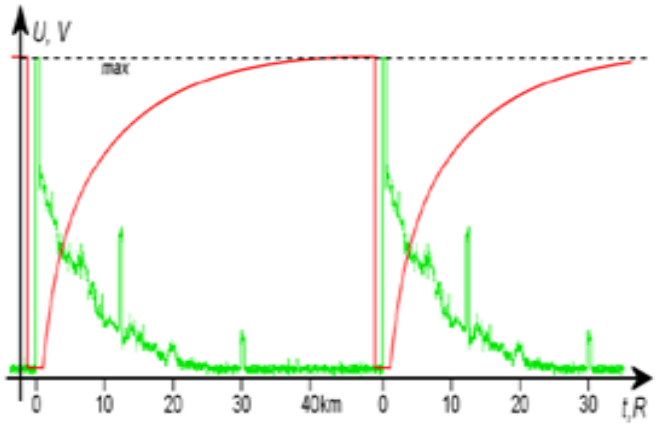
Şekil 1.28. Deniz kargaşası radar izi gösterimi [58]

Şekil 1.29'da mesafeye göre STC zayıflatma grafiği verilmiştir [59].



Şekil 1.29.Menzile göre kademeli STC zayıflatma grafiği [59]

Çok yakında bulunan nesnelerden gelen ekolar, çok daha uzaklarda bulunan nesnelerden gelen zayıf ekolara göre çok daha kısa sürelidir. Alıcı gönderim darbesinden sonra kısa bir süre hassas olmamalı, daha sonra hassas olmalıdır. Şekil 1.30'da radar videosu ve STC kazanç eğrisi görülmektedir.

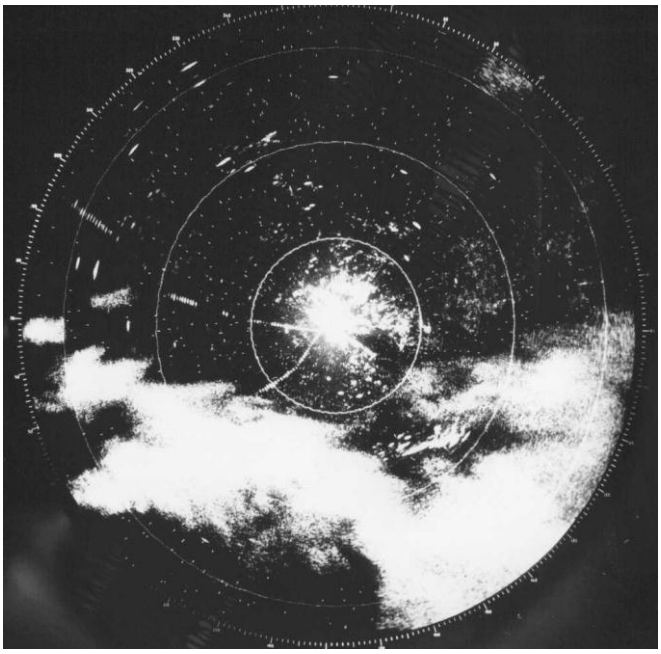


Şekil 1.30. Radar ekosu ile STC eğrisi ilişkisi [54]

Alıcının birkaç kilometre yakın mesafedeki alıcı kazancı her döngüde düşürülür ve böylece döngünün geri kalan kısımları normal saklanır. Bu sayede radarın çok yakınından alınan kargaşanın alıcıyı doyuma götürmesi engellenir. STC işlevinin LUT kullanılarak FPGA tabanlı olarak da gerçekleştirilebildiği görülmüştür [54,60].

1.4.3. Fast time constant

Yağmur, kar, toz bulutu gibi hava durumlarından kaynaklanan düşük frekanslı hemen hemen durağan olarak gözlenen video sinyallerini bastırmak için kullanılmaktadır. Yoğun yağmur durumunda gözlenen PPI ekran görüntüsü örneği Şekil 1.31'de verilmiştir [61].

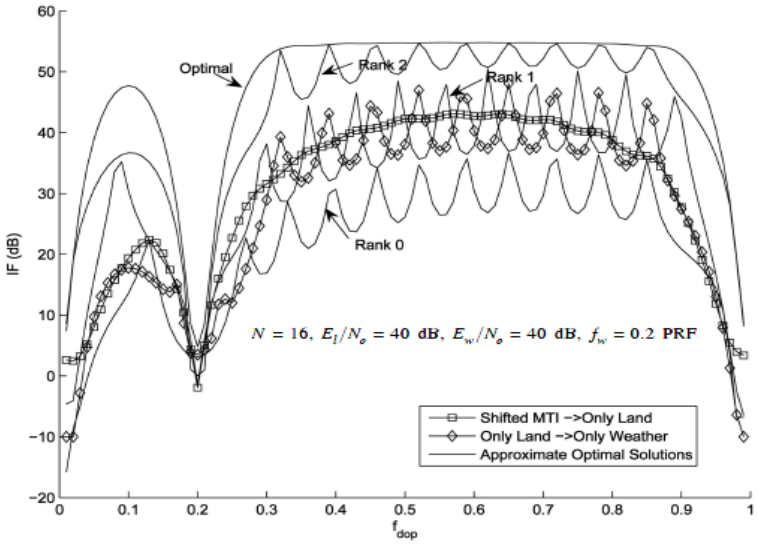


Şekil 1.31. Yoğun yağmur durumunda oluşan radar ekranı görüntüsü [61]

FTC işlemi; yavaş yükselen uzun süreli radar izlerinin sadece ön kenarı sergilenecek şekilde gerçekleştirilmektedir. Yüksek geçiren filtre ve uzun mesafeler için LOG-FTC fonksiyonları ile gerçekleştirilmektedir. Kargaşa ekosu etkisinin giderilmesinde bir diğer verimli teknik log-fast time constant (log-FTC) olarak bilinir. FTC-log bastırımı kargaşa enerjisinin dinamik aralığını bastırır. Bu sayede alıcı çıkışında kargaşa seviyesindeki değişimi azaltır [62-64].

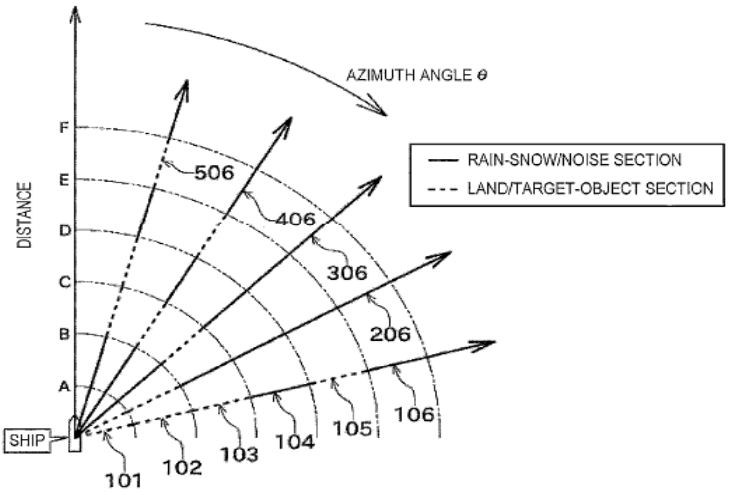
FTC etkisi, otomatik STC etkisine benzer, ancak STC anten yan loblarından radar alıcısına gelen kargaşayı bastırmaz. Çünkü STC, radar sinyali gönderilirken kazancı yakın menzillerde azaltır ve o yan loblardan alınan ekolara karşı çalışır. Eğer yan loblardan alınan kargaşa yeterince güçlü ise, FTC'nin log etkisi tarafından yeterince azaltılamayacaktır. STC menzile bağımlı iken FTC menzilden bağımsızdır. Her iki teknik de hedef (kargaşa) güç oranını iyileştirmez. Kargaşa etkisini de bastırmak için

Shifted-MTI teknikleri de kullanılmaktadır. Bu yöntem iyileştirme kalitesi, işlem yükü ve hafıza gereksinimleri açısından diğer FTC yöntemleri ile kıyaslanarak tercih edilebilmektedir. Şekil 1.32'de hava durumundan kaynaklı 0,2 PRF seviyesinde kargaşa durumunda iyileştirme faktörünün dopler frekansı ile ilişkisi verilmiştir [65].



Şekil 1.32. Shifted-MTI kargaşa bastırımının iyileştirme faktörü (IF) grafiği [65]

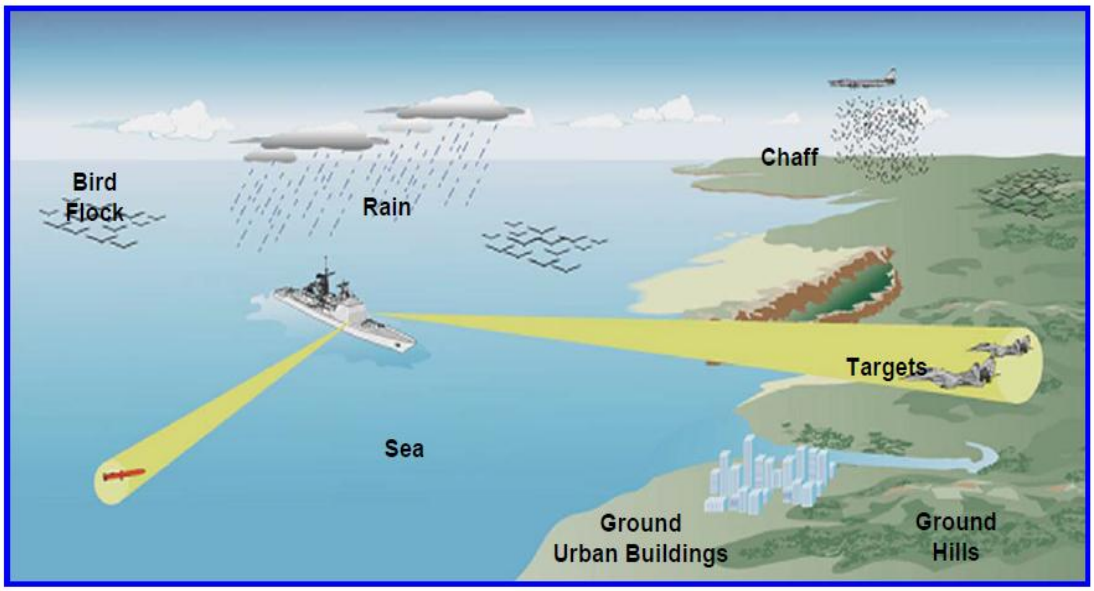
Hava durumundan kaynaklı yığıntının açısı ve mesafesini tespit ederek, burada yığıntının hakim olduğunu belirleyerek toplam frekans kaymasında maksimum değer ve minimum değer şeklinde işlem yapılmak suretiyle bastıracak modüller geliştirilmiştir. Şekil 1.33'de yığıntının konumlandırılması gösterilmiştir [66].



Şekil 1.33. Yığıntının mesafe ve açısal konumlandırılması [66]

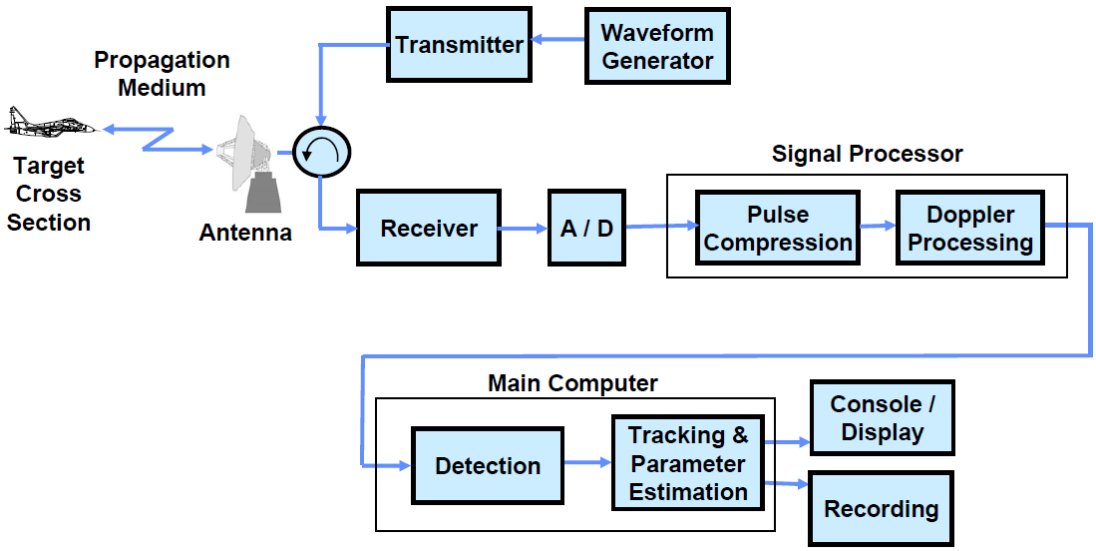
1.5. Radar İşaret İşleme Fonksiyonları

Radar video verisinden elde edilen ham veri Bölüm 1.4'te verilen birinci seviye sinyal süzgeçleme işlemleri sonucunda deniz dalgaları, yağmur, toz bulutu gibi bir kısım istenmeyen kargaşadan (clutter) arındırılır. Bu süzgeçleme işlemleri uygulamaya göre tercih edilebilmektedir. Bu aşamada radar videoları bir kısım süzme işlemlerinden geçirilmiş olsa da ortamda var olan dağ, tepe, orman, bina gibi bir takım durağan nesnelerden yansıyan ve hızı olmayan yığıntılar yine de radar videosu içinde var olabilmektedir. Burada ormanlarda veya çeşitli ortamlarda var olan ağaçların rüzgarlı hava şartlarında düşükte olsa belirli hızı olduğu veya radar hareketli platformda olduğunda durağan hedeflerde belirli bir hız oluşturacağı not edilebilir. Şekil 1.34'de radar ortamı örnek görüntüsü verilmiştir [67].



Şekil 1.34. Radar arama ortamı örneği [67]

Radar video işlemede amaç hareketli olan nesnelerin tespiti ve takibidir. Bu nedenle durağan cisimlerin oluşturduğu radar yığıntılarının (clutter) süzülmesi ve hareketli hedeflerin ayırt edilebilmesi gerekmektedir. Bu işlevler radar sinyal işleme blokları ile icra edilerek gerçekleştirilmektedir. Bunun yanında elektronik olarak dalga yönlendirme, radar menzil arttırımı için sinyal şekillendirme gibi radar çalışma prensipleri ile ilişkili bir takım fonksiyonlar da radar sinyal işleme blokları arasında sayılmaktadır. Şekil 1.35'de radar blok diyagramı verilmiştir [68-69].



Şekil 1.35. Radar blok diyagramı [68]

Genel işlem blokları içersinde icra edilen radar sinyal işleme uygulamaları ve karşılık gelen sinyal işleme fonksiyonları Tablo 1.4'de verilmiştir [70]. Bu uygulamaların yanında faz dizinimli radar uygulaması digital beam forming, değişken PRF li çalışma, pulse compression (modulasyon kısmı) uygulamaları için waveform management, GMTI, DPCA, SAR gibi uygulamalarda mevcuttur.

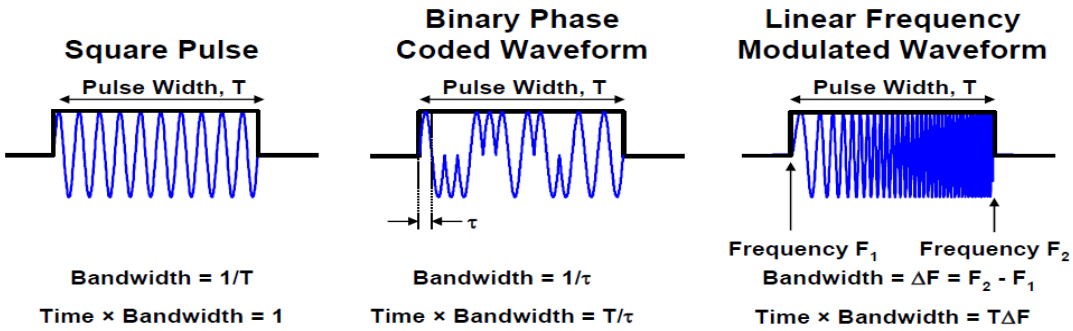
Tablo 1.4. Radar işaret işleme uygulamaları

Radar Uygulaması	İşaret İşleme Fonksiyonu
Pulse Compression (Matched Filter)	Convolution (FFT, IFFT), FIR Filter, Inverse Filtering,
Doppler Filtering (MTI, Doppler)	Two Pulse Canceller, FIR Filter, DFT, FFT, Windows, IIR, Complex Cooefficent Filters
Space Time Adaptive Processing	Covariance Matrix, QR Decomposition
Plot Extraction (CFAR)	Median, Avarage, Greatest, Scan to Scan integration
Track Assigment	Alpha-Beta filters, Kalman filters

İşaret işleme fonksiyonları sayısal radar video dağıtım sisteminin fonksiyonları içerisinde değildir. Ancak tasarlanan ürünün belirli oranda sinyal işleme uygulamalarını icra edebilmesi ve plot üretimi amaçlı kullanılabilmesi için gerekli olan alt yapının sağlanması amacı ile performans gereksinimleri açısından incelenecektir. Tasarlanan cihaza bu işlevleri belirli seviyede icra edebilecek sayısal işaret işleme işlemcisi koyulması hedeflenmiştir.

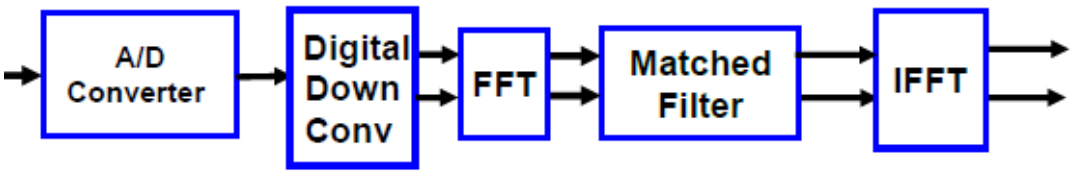
1.5.1. Pulse compression

Radar menzili radarın çıkış gücü ile doğru orantılıdır. Radarın çıkış gücü ise çıkış işaretinin ortalama gücü ile ilişkilidir. Ortalama güç ise iletilen işaretin darbe süresi ile ilişkilidir. Radar mesafe çözünürlüğü ise darbe süresi ile ters orantılıdır. Band genişliği de darbe süresi ile ters orantılıdır. Daha uzak menzillere çıkılmak istendiğinde daha yüksek darbe süresi gerekmekte ancak bu durum mesafe çözünürlüğünün kötüleşmesine sebep olmaktadır. Mesafe çözünürlüğü darbe süresinin düşürülmesi ile iyileşmektedir ancak bu durum da radar mesafesinin kısalmasına sebep olmaktadır. Bu nedenle uzun süreli darbe kullanarak kısa süreli darbede elde edilen hassas mesafe çözünürlüğünün (daha yüksek bant genişliği) elde edilebilmesi için gönderilen sinyal frekans veya faz modülasyonuna tabi tutulur. Şekil 1.36' da modülasyon yöntemleri verilmiştir [71-74].



Şekil 1.36. Pulse compression modülasyon çeşitleri [72]

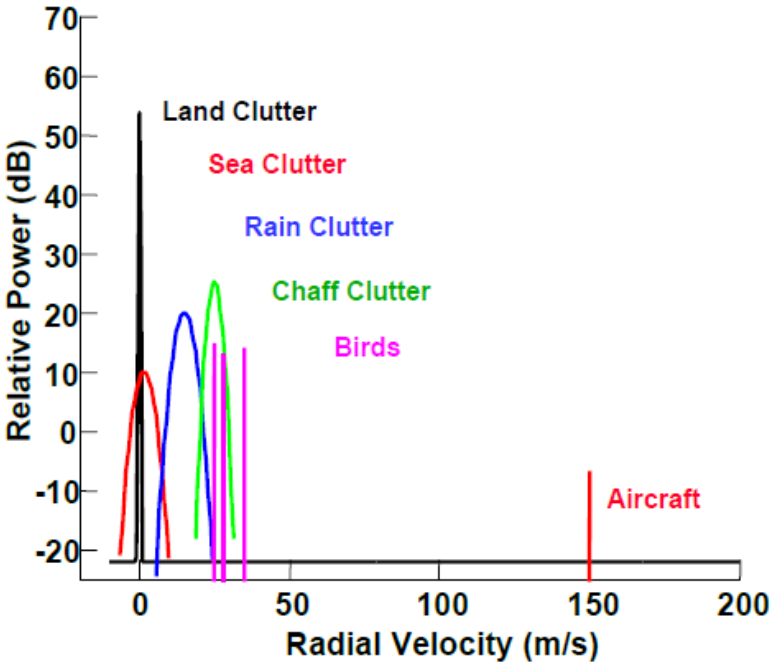
Alıcıda ise gönderilen işaretin alınması için en iyi işaret gürültü oranı sağlayan matched filter süzgeci kullanılmaktadır. Bu süzgeç; zaman ekseninde gönderilen işaretin alınan işaret ile konvolosyonu, frekans ekseninde ise çarpılması şeklinde uygulanmaktadır. Şekil 1.37'de pulse compression alıcı bloğu verilmiştir [75,76].



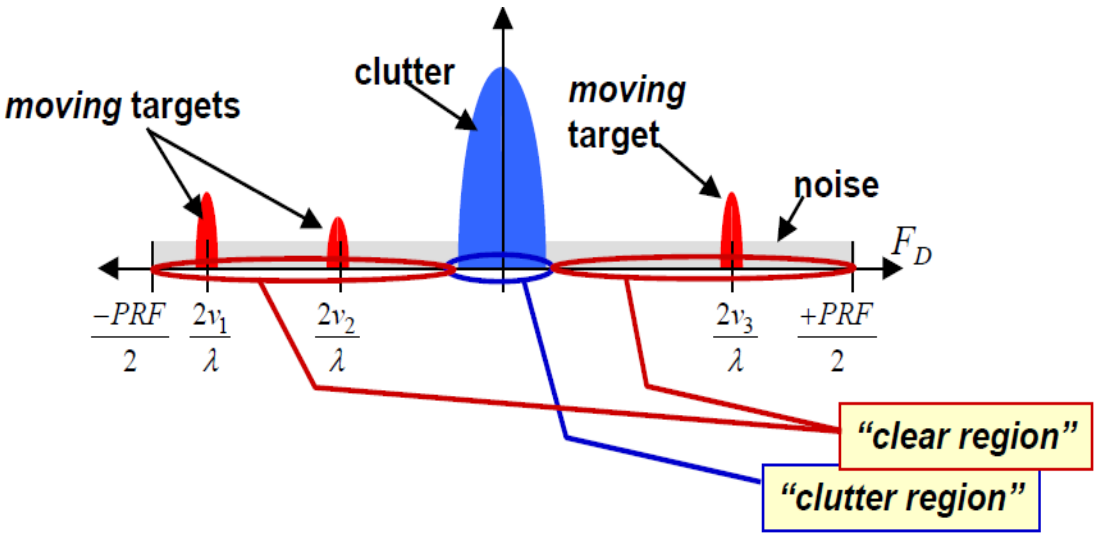
Şekil 1.37. Pulse compression alıcı yapısı [76]

1.5.2. Moving target indicator

Hareketli nesnelerin yığıntılardan ayırt edilmesi için kullanılan yöntemdir. Durağan veya düşük hızlı yığıntıların bastırılması şeklinde uygulanır. Şekil 1.38'de yığıntı çeşitlerinin sahip olabileceği hız bilgileri, Şekil 1.39'da ise spektrumu verilmiştir. [77-79].

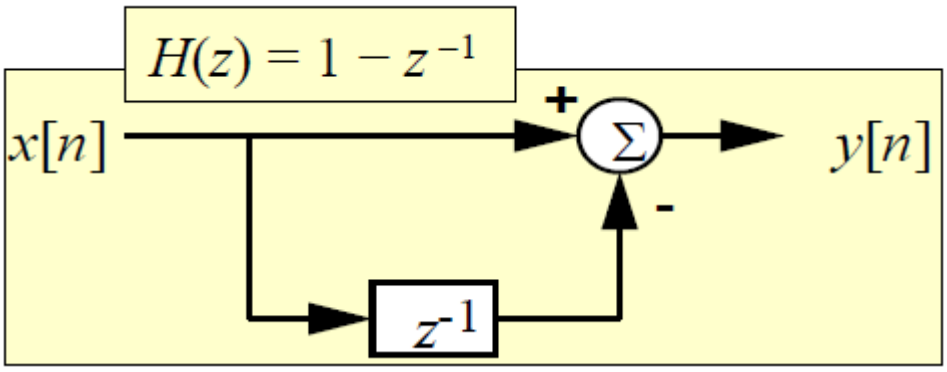


Şekil 1.38. Yığıntılara ait hız bilgileri [78]

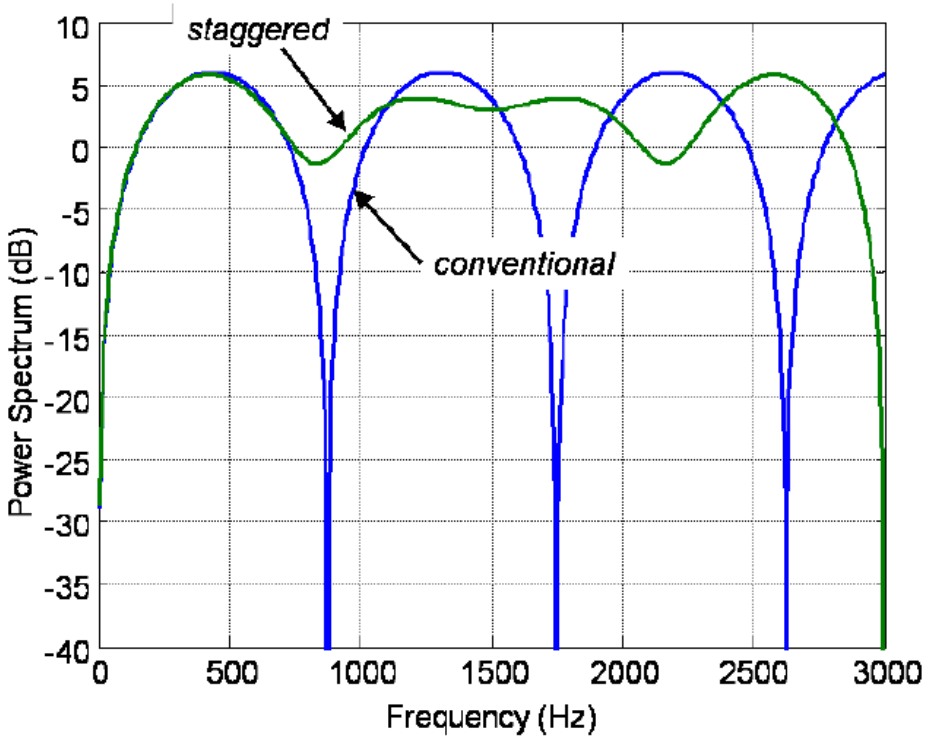


Şekil 1.39. Yığıntılara ait olan hızın frekans spektrumu [79]

MTI işlevi zaman uzayında alınan radar örneklerinin bir önceki sinyal gönderiminde alınan zaman örnekleri ile karşılaştırılması ile gerçekleştirilir. Gecikme hattı süzgeçleri (Delay Line Canceller) ile icra edilebilmektedir. Temel olarak yüksek geçiren süzgeç işlevi görerek düşük frekansları bastırmaktadır. MTI işlevi yüksek geçiren FIR, IIR süzgeç uygulamaları (Matched filter) ilede gerçekleştirilmektedir. Şekil 1.40'da two pulse canceller blok diyagramı, Şekil 1.41'de ise frekans cevabı verilmiştir. Frekans cevabında yeşil doğru staggered (sabit PRF=857,14 Hz), mavi doğru unstaggered (750-1000Hz) davranışıdır [80-82].



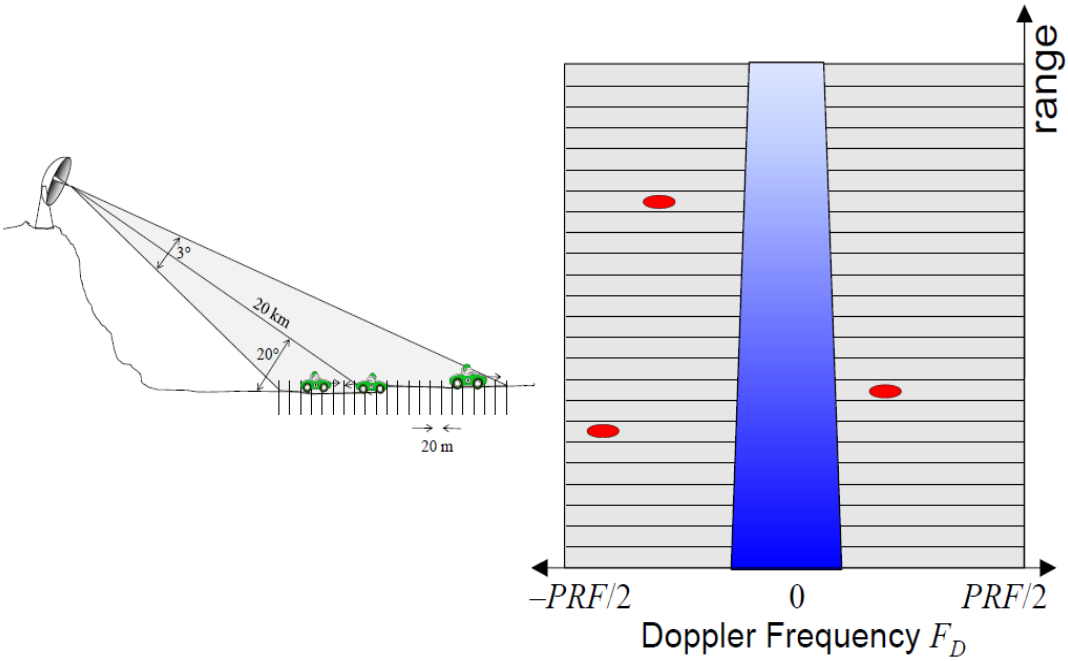
Şekil 1.40. Single delay line canceller (two pulse canceller) [80]



Şekil 1.41. Two pulse canceller frekans cevabı [81]

1.5.3. Doppler processing

Hareketli nesnelerin yığıntılardan ayırt edilmesi için kullanılan yığıntı bastırma yöntemidir. MTI işleminde hareketli hedefin var olduğu ve mesafesi anlaşılmakta ancak hızı ile ilgili bilgi edinilememektedir. Doppler işleme uygulaması ile hedeflere ait hız bilgisi de elde edilir. MTI süzgeçleme işlemi zaman uzayında icra edilirken doppler işlemi ise frekans uzayında icra edilmektedir. Şekil 1.42'de doppler işleme soncunda elde edilen ortam haritası örneği verilmiştir [79,83].

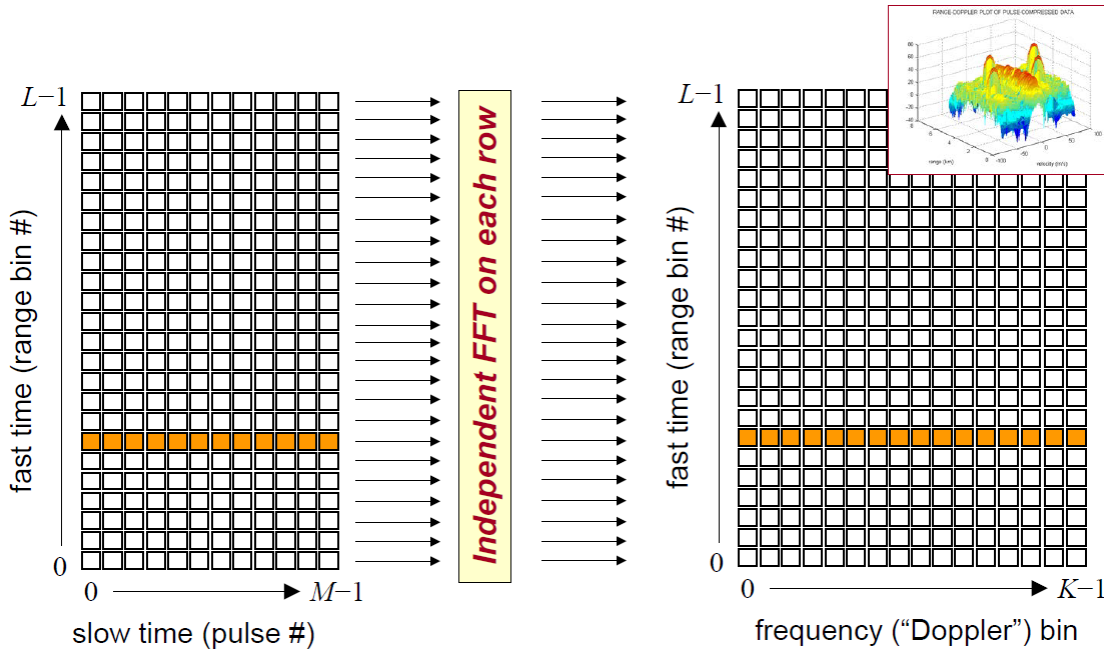


Şekil 1.42. Doppler işleme sonucu frekans uzayı gösterimi [83]

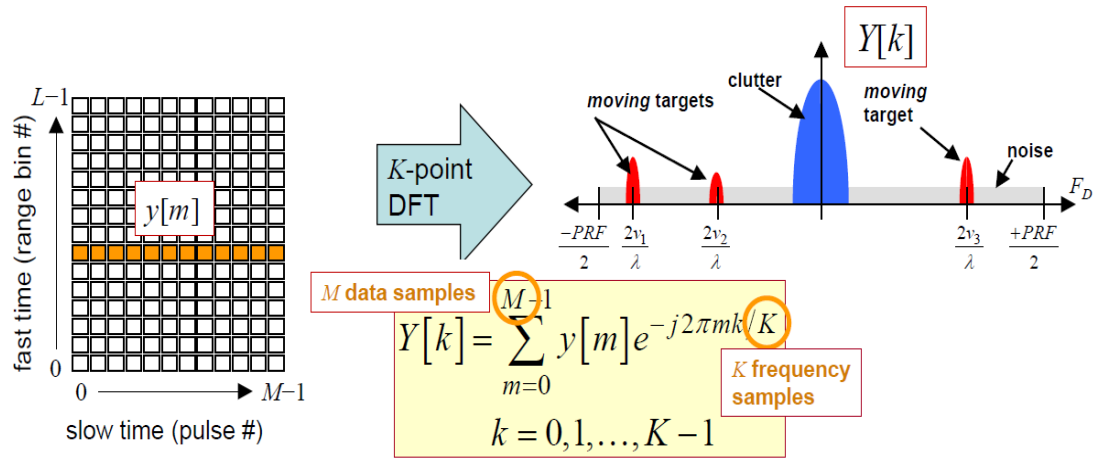
Doppler haritası; işlem süresi (CPI[1]) boyunca toplanan mesafe hücrelerinin tek tek yavaş zaman ekseninde (slow time) Fourier çevirimi yapılarak oluşturulmaktadır. Şekil 1.43 ve Şekil 1.44'de mesafe hücrelerine karşılık gelen FFT işlemi ile range-doppler haritasının üretilmesi gösterimi verilmiştir. Fourier çevrimi için FFT işlemi kullanılmaktadır. Frekans uzayındaki Doppler kayması hedefin zaman eksenindeki hızı (Radial) ile orantılıdır. İlgili hedefler için dar-bant FIR süzgeç bank ları kullanılarak süzme işlemi gerçekleştirilebilmektedir. Doppler işleme de CPI süresi boyunca hedefin aynı mesafe hücresinde olması gerekmektedir. Eğer hedef hızlı ise mesafe hücrelerinde kayma oluşturmaktadır. Bu durumda Keystone çevirimi

[1] Coherent Processing Interval-Yavaş zamanda işlenen hızlı zaman sayısı

kullanılmaktadır. Bu işlem hızlı zaman ekseninde DFT hesabı ile 2D DFT range-Doppler spektrumu hesabı ve yavaş zaman ekseninde yeniden örnekleme sonrasında tekrar 2D DFT işlemi ile range-Doppler spekturumunun hesaplanması ile gerçekleştirilir. Doppler işleme fonksiyonunda pencereleme işlemininde kullanıldığı görülmektedir. Doppler işleme PRF frekansında kör bölge oluşturmaktadır. Bu durumda hava platfromlarında olduğu gibi değişken (staggered) PRF kullanılıyor ise CPI süresi içerisinde PRI sabittir değişik CPI larda ise değişkendir. Doppler işlemede çözünürlük (hız) yavaş zaman ekseni süresi ile ilişkilidir [83,84].



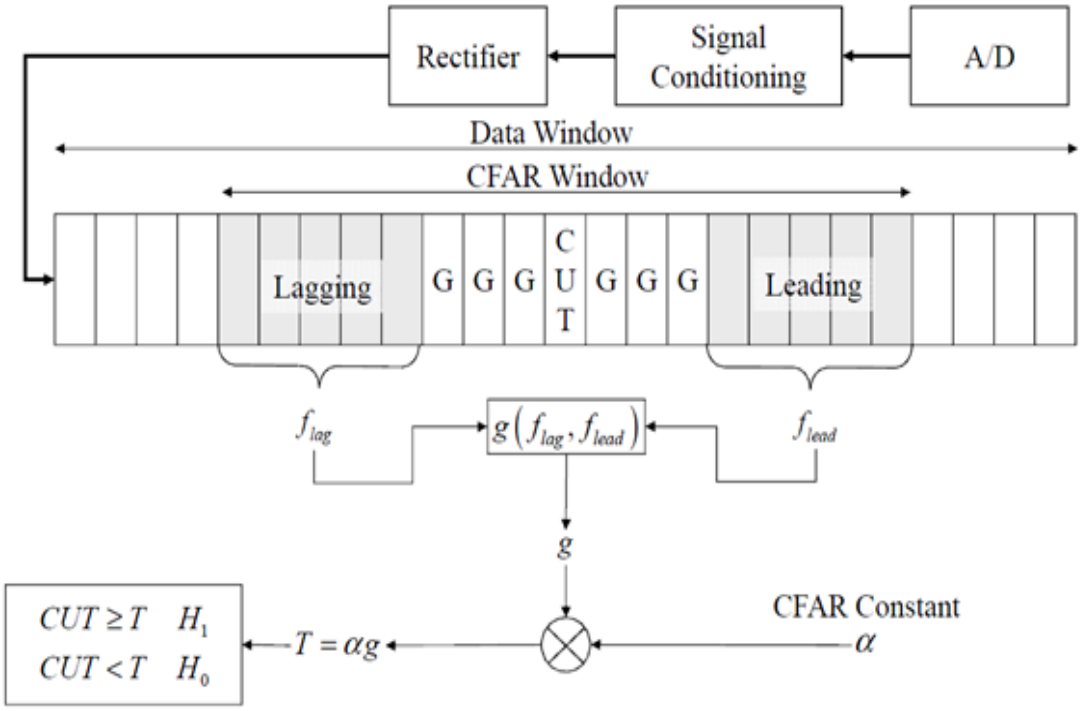
Şekil 1.43 Range-doppler haritası [83]



Şekil 1.44. Range-doppler haritası çıkarımı gösterimi [83]

1.5.4. Constant false alarm rate

Yanlış olarak tespit edilen hedeflerin belli bir oranda sabit kalmasını sağlayan eşik seviyesi belirlemesi uygulamasıdır. Yansıyan videonun gerçekten bir hedefe mi yoksa gürültüye veya gürültü ve hedefin toplamına mı ait olup olmadığının kararının verilmesi durumudur. Bunun için belirlenen bir mesafe hücresinin bulunduğu alan için bir eşik seviyesi oluşturulur ve bu eşik seviyesinin üzerinde kalan videonun hedef olarak tanımlanmasını sağlar. Bu işlem tespit olasılığını ve hatalı tespit olasılığını da belirlemektedir. Şekil 1.45'de genel CFAR uygulaması blok diyagramı verilmiştir [85-86].

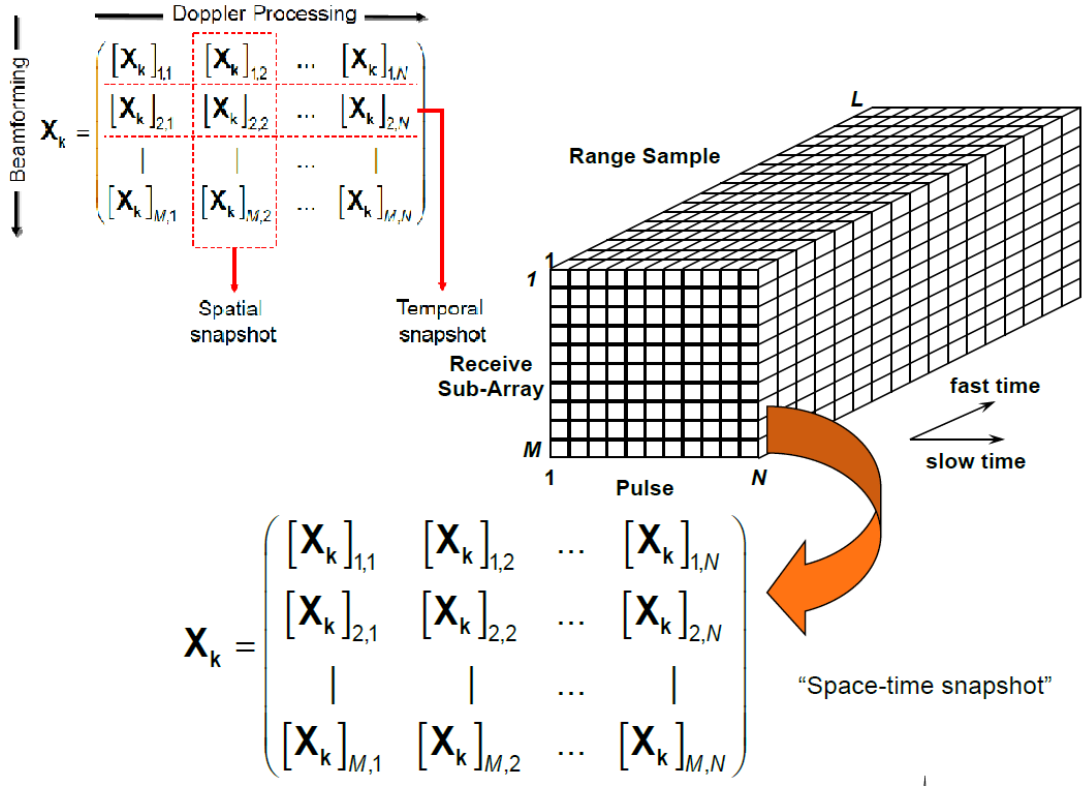


Şekil 1.45. Genel CFAR blok diyagramı [85]

CFAR uygulamasında bir mesafe hücresine karşılık gelen hücrenin önünden ve arkasından belirli miktarda hücre bırakılarak sonraki hücrelerin değerlerinin çeşitli yöntemler ile belirlenmesi ile eşik değer üretilmektedir. Kullanılan bazı yöntemler Cell-Avaraging, Order Statistic, Trimmed Mean, Median, Inter-Channel, Range-Azimuth CFAR şeklindedir [87-89].

1.5.5. Space time adaptive processing

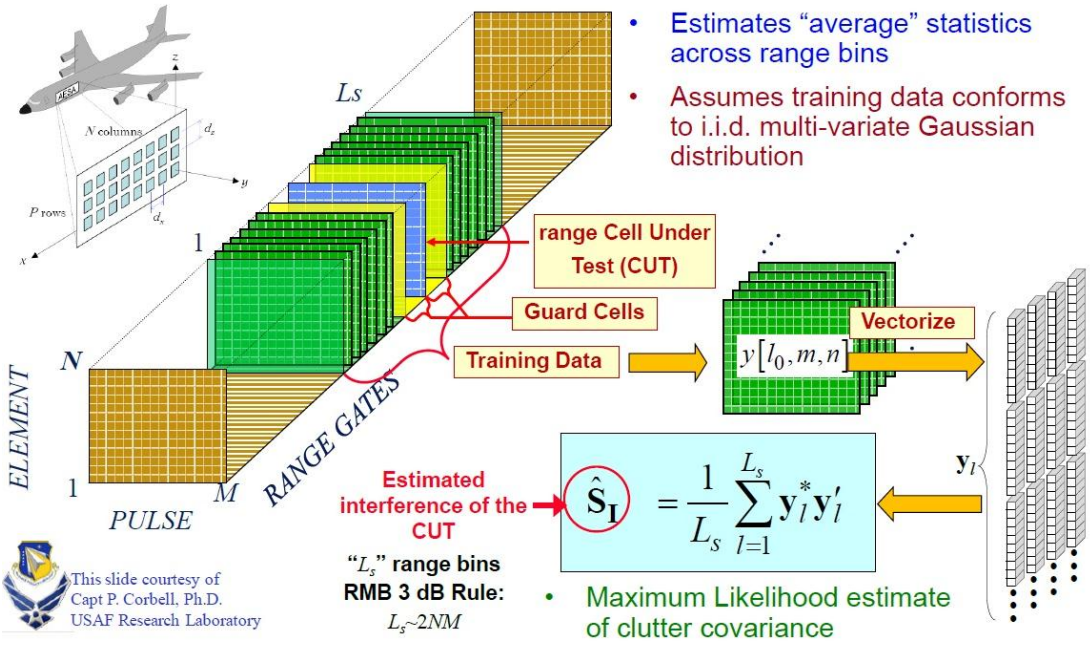
Yığıntının bastırılması için kullanılan bir diğer fonksiyonda STAP'tır. Özellikle elektronik karıştırma uygulandığında dalga biçimlendirme kullanıldığından ulaşım açısına odaklama (AOA) sağlandığından etkin bir yöntemdir. Bu yöntemde faz dizinimli anten yapıları kullanılır. Her bir anten range-doppler verisi üretir ve bu şekilde koordinatları range, doppler ve anten elementi olan bir veri küpü üretilir. Durağan yığıntıdan gelen veri açısı ile hareket halindeki olan veri açısının farklılığına bakılarak süzgeçleme uygulanır. Şekil 1.46'da STAP işleme için üretilen üç boyutlu radar veri küpü verilmiştir [90-92].



Şekil 1.46. Faz dizinle elde edilen radar veri küpü [92]

Bu uygulamada her bir mesafe hücresi için her bir PRF de almaç kanallarından gelen M×N adet örnek mevcuttur. Bu veri vektör olarak oluşturulur. Daha sonra belirli bir hedef açısı (mainbeam) ve doppler kayması (PRF/2 aralığında) hedef vektör seçilir ve eşlenik süzgeç (matched filter) vektörü belirlenir. Daha sonra süzgeçlenen veriye eşik seviyesi (CFAR) testi uygulanır ve bu şekilde bu mesafe hücresi için kovarians matrisi üretilmiş olur. Bu işlem tüm mesafe hücreleri için yapılarak işlem tamamlanır. Şekil

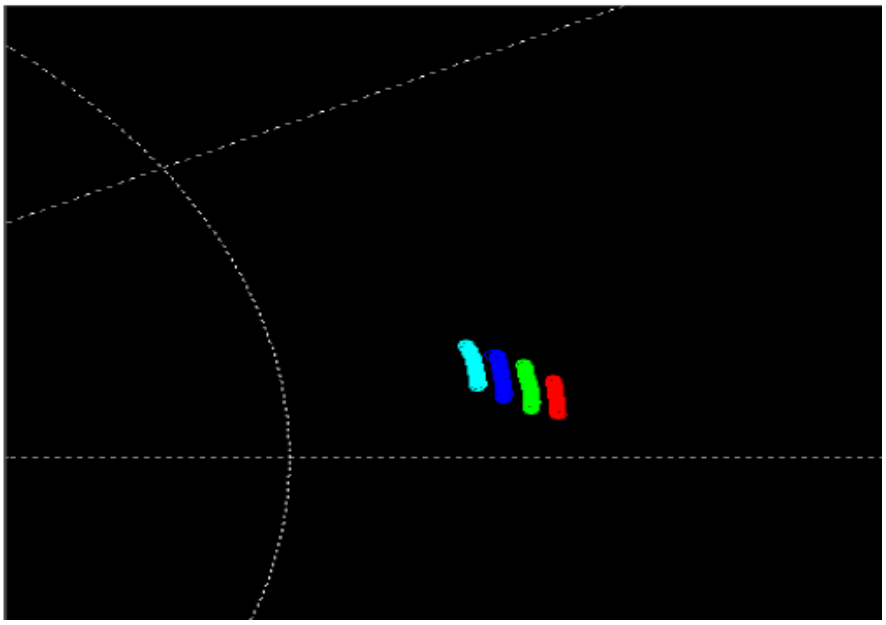
1.47'de bu işlem grafik şeklinde gösterilmektedir. Hetorojen ortamlar için daha ileri STAP teknikleri kullanılmaktadır [93,94].



Şekil 1.47. Radar veri küpü kovarians matris üretimi [93]

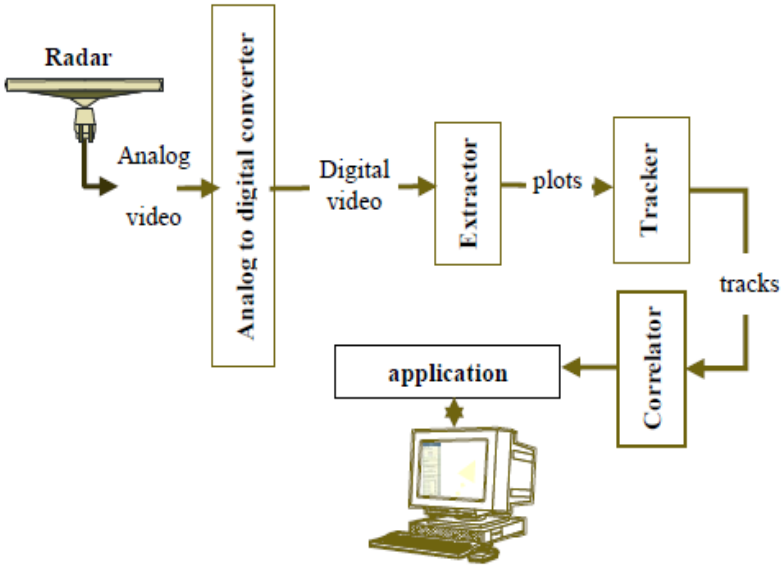
1.5.6. Plot extraction

MTI ve Doppler (veya STAP) işleme sonucunda yığıntı ve gürültüden arındırılmış radar verisi (videosu) içerisinden CFAR işlemi ile hedefler nitelendirilirler. Ancak hedef olarak nitelendirilen bu veri içerinde yanlış tespitlendirme olabilmektedir. Plot üretme işlevi nitelendirilen bu hedefler içerinde gerçekten hedef olan veriyi tespit etmektedir. Bu uygulama CFAR işleminden sonra nitelenen hedeflerin radarın birkaç dönüşü ile (scan to scan) korele edilmesi sonucu hedefin kesinlik kazanması ile gerçekleştirilmektedir. Yanlış tespit edilen veri rastgele ve durağan olduğundan hareketli hedefin hızına bağımlı olarak bir referans pencere alınır ve bir sonraki anten turunda olacağı yerde araştırılır. Bu bir sonraki çevrimde tekrar edilir ve ardışık dört taramadan üçünde hedefin tespit edilmesi durumunda hedef doğrulanmış olur. Şekil 1.48'de ardışık anten turlarında hedef tespiti gösterilmiştir. Uzaklaşan bir hedef ardışık dört tur boyunca tespit edildiğinden gerçek bir hedef olarak doğrulanmıştır [95].



Şekil 1.48. Ardışık radar turları ile plot çıkarımı gösterimi [95]

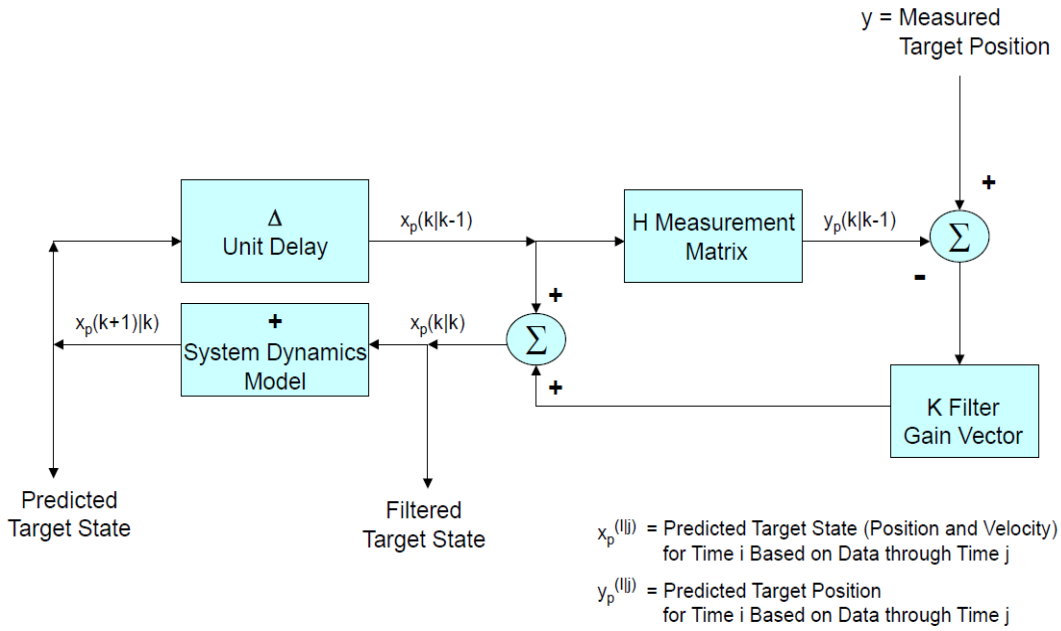
Korelasyon işleminde en çok kullanılan yöntemler "Sliding Window Process" yöntemi ve “Centre of Mass Correlation" yöntemleridir. Plot çıkarma işlevi sonucunda hedeflerin mesafesi ve açısı (centroid) ve genliği (enerjisi) verileri elde edilmekle birlikte aynı hedeften alınan faklı izlerde birleştirilir. Şekil 1.49’da radar sistemi plot track döngüsü verilmiştir [96].



Şekil 1.49. Radar videosu plot-track döngüsü [96]

1.5.7. Tracking

Plot üretimi ile konumu belirlenen hedeflerin hızı, yönü ve yüksekliği gibi verilerinin üretilerek bir sonraki pozisyonunun saptanması işlevini icra eden fonksiyondur [96,97]. TWS (Track-While-Scan) tipi hedef takibinde ve (surveillance, multifunction) tek bir hedef tespitinde α-ß ve Kalman süzgeçleri ile gerçeklenmektedir. Şekil 1.50'de hedef durumu kestirimi genel blok diyagramı verilmiştir [98-99].



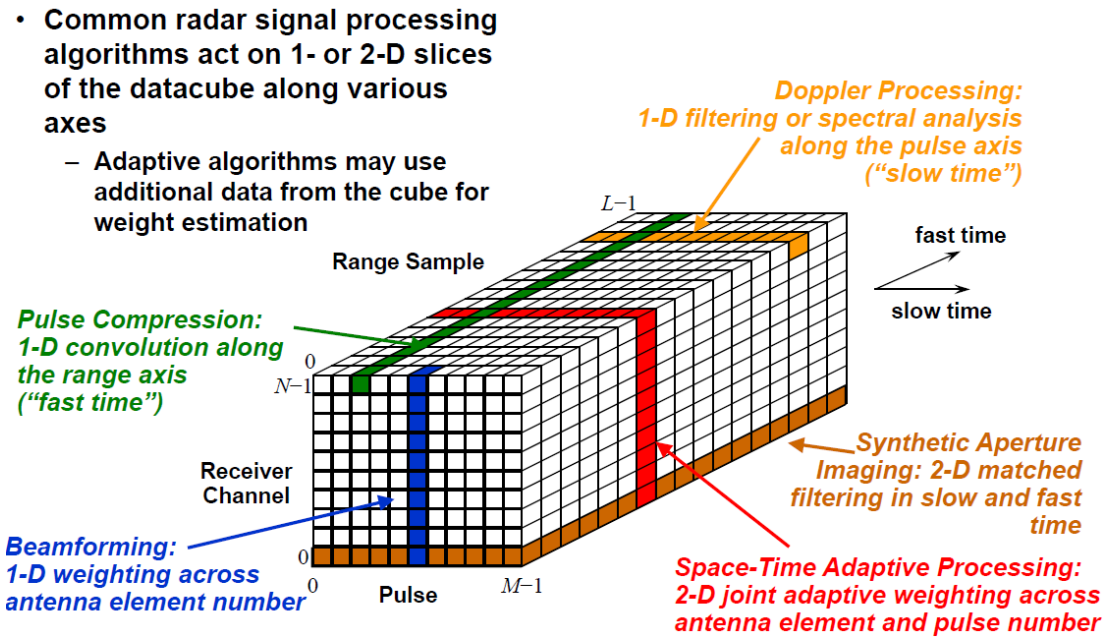
Şekil 1.50. Geri beslemeli track süzgeci genel diyagramı [99]

Elektronik taramalı radar tiplerinde kullanılabilen TDS (Track during scan) hedef takibi de kullanılan bir diğer yöntemdir. SMCM, JPDA, GNN, SNN ve MHT gibi süzgeçleme yöntemleri de birden fazla hedef takibi için kullanılabilmektedir [96,99-100]. TBD (Track Before Detect) hedef takibi yönteminde ise Particle süzgeçleme yöntemi kullanılmaktadır ve bu yöntem eşik seviyesi ölçümü öncesinde icra edilmektedir [101].

Hedef takibi işlevinin (veri füzyonu da dahil) genellikle bilgisayar ile icra edildiği gözlenmiştir. Bununla birlikte birden fazla yüksek performanslı gömülü sistem platformlarının da kullanılabildiği anlaşılmıştır.

1.5.8. İşaret işleme fonksiyonları performans analizi

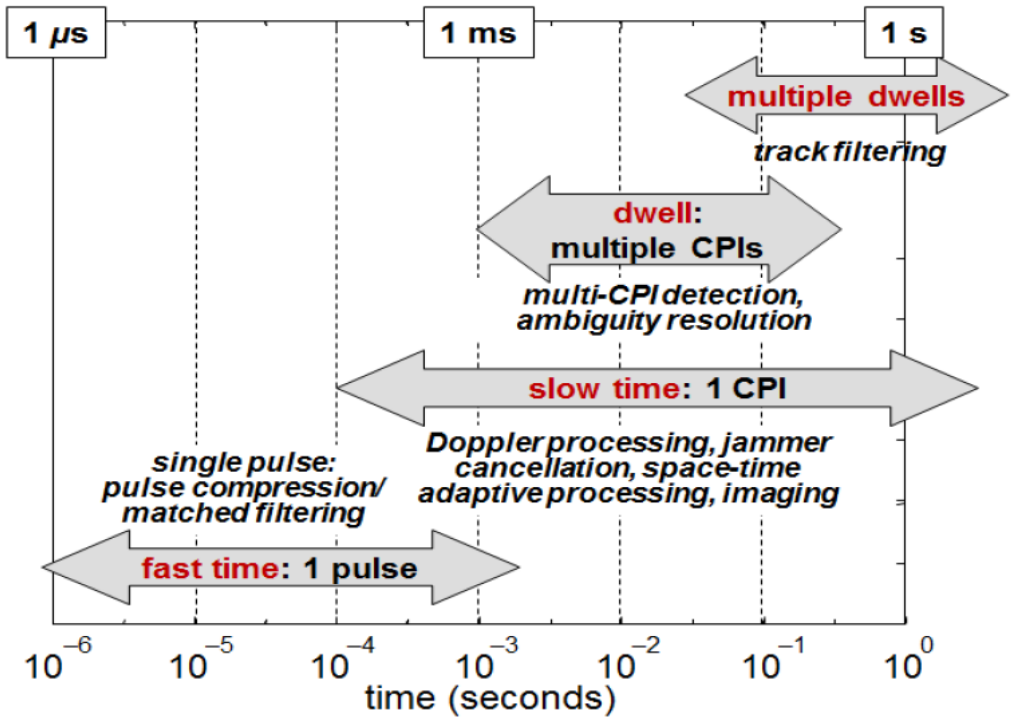
Radar verisi, mesafe ekseninde alınan hızlı zaman ekseni örnekleri (L), bu örneklerin ardışık sıra ile belirli bir süre boyunca (CPI) toplanması ile oluşan yavaş zaman ekseni örnekleri (M) ve her bir hızlı zaman ekseninde alınan çoklu örneklerin (N) oluşturduğu veriler ile üç boyutlu olacak şekilde oluşturulmaktadır. Şekil 1.51'de üç boyutlu radar veri küpü verilmiştir [102].



Şekil 1.51. Radar veri küpü sinyal işleme blokları [102]

Radar işaret işleme fonksiyonları mikro saniyelerden saniyelere kadar değişken zaman aralıklarında icra edilmektedir. Darbe sıkıştırma ve eşlenik süzgeç işlemleri her bir senkronizasyon işareti sonrasında icra edilmektedir. Bununla birlikte mesafede yeniden örnekleme ve korelasyon işlemleri de her bir senkronizasyon çevriminde icra edilmektedir. Doppler, MTI ve STAP sinyal işleme fonksiyonları ise belirli bir süre veya belirli adet senkronizyon işareti boyunca (CPI) mesafede alınan örnekler üzerinde icra edilmektedir. Bazı uygulamalar ise hedefin radar yayın açısı içerisinde kaldığı süre boyunca oluşan CPI aralıkları boyunca uygulanmaktadır. Örneğin saniyede 60° tarayan ve 3° ışıma genişliği (beamwidth) olan bir radarda bir hedef 50 ms boyunca ışıma içerisinde kalacaktır ve 2kHz PRF ve CPI değeri 20 darbe olan radar olduğu varsayılırsa hedef ışıma içerisinde 5 CPI süresi kadar kalacaktır. Bu, dwell zamanı olarak tanımlanmaktadır. Faklı CPI'lar işlenerek elde edilen veri daha güvenilir hedef

bilgileri vermektedir. Birden fazla dwell zamanı ile de hedef takibi fonksiyonları icra edilmektedir. Şekil 1.52'de değişik fonksiyonların icra edildiği zaman aralıkları diyagramı verilmiştir [102].



Şekil 1.52. Radar işaret işleme fonksiyonlarının zaman aralıkları [102]

Bu fonksiyonların pulse-doppler[1] fonksiyonu icra edilmesinde temelde kullanılan fonksiyonlar Tablo 1.6'da ve kullanım oranları Tablo 1.5'de verilmiştir [103].

Tablo 1.5. Pulse-doppler işlemede sinyal işleme uygulamaları yüzdesi

Uygulama	Yüzdesi	Uygulama	Yüzdesi	Uygulama	Yüzdesi
FIR	56,63	Sum Area Table	1,53	Comparison	0,17
FFT/IFFT	22,50	Martix Mult (E)	1,53	L.Magnitude	0,16
Sorting	9,57	Matrix Mult (S)	0,49	S. Magnitude	0,15
Block Sum	3,53	Interleaving	0,18	Register Sum	0,07
Log-Likelihood	3,36	Log Magnitude	0,17		

[1] Mesafe örneği : 16K, CPI: 64 pulse, PRF : 3KHz, Fs=100 MHz, BW : 50 MHz (IQ), CFAR:50 cells

Tablo 1.6. Pulse-doppler işleme sinyal işleme uygulamaları

Sıklık	Fonksiyon	Sinyal İşleme Uygulaması
Streaming Processing (100 KHz to 10 GHz)	IQ Demodulation	Interleaving Data Matrix Multiplication (Elementwise) FIR Filter
	Channel Equalisation	FIR Filter Matrix Multiplication (Scalar)
	Pulse Compression	Matrix Multiplication (Elementwise) FIR Filter FFT/IFFT
Burst Processing (0,1 Hz to 100 KHz)	Doppler Processing	Matrix Multiplication (Elementwise) FIR Filter FFT/IFFT
	Envelop Calculation	Liner Magnitude Log Magnitute Squared Magnitude
	CFAR	Matrix Multiplication (Scalar) Block Summation Comparison Sum Area Table Log-Likelihood Function Register Summation Shorting

Pulse-Doppler sinyal işlemede işlem yükünün ağırlıklı olarak FIR ve FFT/IFFT sinyal işleme uygulamaları yüküne bağlı olduğu görülmektedir. Bunun yanında sıralama algoritmalarının da optimize edilmesi gerektiği anlaşılmaktadır.

Radar sinyal işleme uygumalarında gerekli olan işlem gücü OPS (Operation Per Second) veya GFLOPS (Giga Floating Operation Per Second) şeklinde tanımlanmaktadır. Radar uygulama alanlarına bağlı olarak onlarca GFLOPS'tan bir kaç TFLOPS mertebelerinde değişmektedir. Bununla birlikte değişik uygulamalar temelde pulse compression, doppler işleme ve CFAR bloklarını barındırmaktadır. Sürekli dalga modulasyonlu ve frekans modulasyonlu radar sinyal işleme

uygulmalarında 11,2[1] GFLOPS [104], Space-Time Adaptive Processing için 49,7[2] GFLOPS, hava platfromu STAP uygulamasında 1,6 TFLOPS [106], SAR uygulamasında 614 GFOPS [107] olarak gözlenmektedir. Temel fonksiyonel bloklara bakıldığında ise genel olarak gerekli olan işlem gücü Tablo-1.7'de verilmiştir [108].

Tablo 1.7. Sinyal işleme blokları genel işlem gücü gereksinimleri

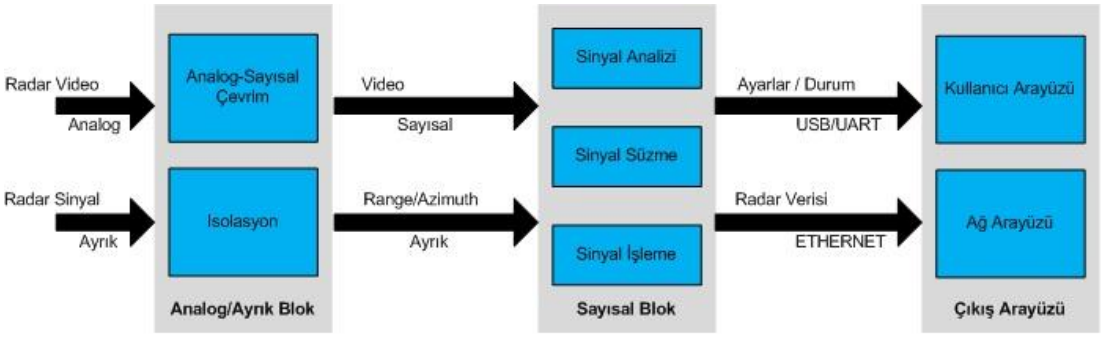
Fonksiyon	Sinyal İşleme Uygulaması	GFLOPS
Pulse Compression Pulse Samples: 521 Overlap Add Segments: 5 Length of Filtered Segments: 940 FFT Size: 1024	Forward FFT	85,2
	Vector Multiply	13,6
	Inverse FFT	85,2
	Additions	1,4
	TOPLAM	185,4
Doppler Processing FFT Size: 32 FIR Filter (26.6 GFLOPS)	Weigthing	1,4
	Range Compensation	5,6
	Doppler FFT	18,6
	TOPLAM	25,6
STAP Number of STAP DOF:12 Steering Vectors: 128	SMI weight estimation	2,6
	Beam formation	35,0
	TOPLAM	37,6
CFAR Window size: 20 Guard Cells: 4	Squared-magnitude detection	1,4
	Threshold estimation	1,4
	TOPLAM	2,7

Pulse Compression FFT uygulaması için 6,821, mimari olarak 3 aşamalı temel FFT bloğu ise 78 adet şeklinde görülmektedir [109,110]. Örnek bir platfrom için temel FFT core için gerekli olan bloklar ise mantıksal elemanlar (23,722), hafıza bloğu (M9K-89), DSP bloğu (64) şeklindedir [111]. Radar sinyal işlemede gerekli olabilecek FFT büyüklüğünün 512 ile 8192 arasında olduğu belirtilmektedir [112]. İşlemci mimarilerinde çoklu işlem (thread) yapısı veya donanımsal hızlandırıcılar kullanılarak FFT yükünün ve zamanın azaltıldığı görülmektedir [113]. Tümüyle radar sistemi ele alındığında ise daha geniş ortam, güç ve işlemci sayısı gerektiği görülmektedir. Örneğin MEADS-Medium Extended Air Defense System (binlerce Power PC işlemcili) 576 GFLOPS'lık işlem gücü ile gerçeklenmektedir [114].

[1] FFT Size: 1024, FFT Window: Hann, Number of Beams:256, Output Sample Rate: 97,7 kHz
[2] PRF:1 KHz, Range Bins: 200, Steering Vector:32, Fdoppler:16, Angular Steering:12

2. GÖMÜLÜ SİSTEM TASARIMI

Genel olarak sayısal radar video dağıtım sistemi sinyal akış diyagramı Şekil 2.1'de verilmiştir. Sistem; radar analog ve ayrık sinyal arayüzünü oluşturacak analog blok, sinyal korelesyonu, sinyal süzgeçleme ve sinyal işleme fonksiyonlarını icra eden sayısal blok ve kullanıcı arayüzü ve sergileme arayüzünü içeren çıkış arayüzü bloklarını içermektedir.



Şekil 2.1. Sayısal radar video dağıtım sistemi sinyal akış diyagramı

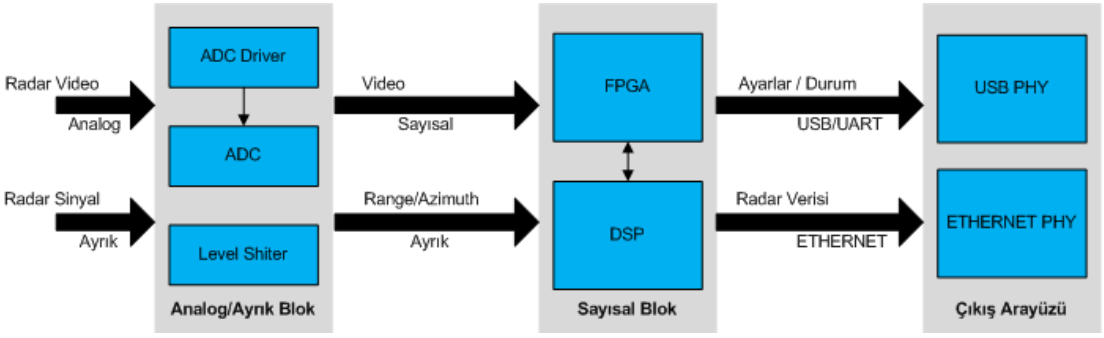
Analog ayrık tasarım bloğu; radar analog video işaretini analog ve sayısal çevirici ile sayısala çevirme fonksiyonu ile birlikte Bölüm 1.1'de verilen referans sinyallerin genlik seviyesini uygun seviyeye getirme ve bu sinyaller için izolasyon sağlama işlevini yerine getirmektedir.

Sayısal tasarım bloğu; öncelikli olarak sayısal video dağıtım sistemi uygulamasının ihtiyaç duyduğu Bölüm 1.3'de verilen fonksiyonları (örnekleme, yeniden örnekleme, korelasyon, hizalama, ham video gönderimi, kullanıcı arayüzü ve sıkıştırma) yerine getirmektedir. Bunun yanında sayısal video dağıtım sistemine ek özellikler sağlayacak Bölüm 1.4'de verilen (Kazanç kontrolü, STC ve FTC) sinyal süzme fonksiyonlarını yerine getirmekte ve Bölüm 1.5'de verilen sinyal işleme fonksiyonlarının bir kısmını (MTI, Doppler, CFAR, Plot Extraction) icra etmektedir. Bu blok aynı zamanda kullanıcı arayüzü fonksiyonlarını (sinyal/sistem durum gözetimi ve ayarları) ve radar video sergileme arayüzü fonksiyonlarını (Radar Konfigurasyon, Durum ve Video Multicast ağ mesajları) yerine getirmektedir.

Tasarlanan ürün; proje konusu olan sayısal radar video dağıtım sistemini icra etmektedir. Radar sinyal süzme ve sinyal işleme fonksiyonlarının icrasını mümkün kılabilecek tasarım altyapısının sağlanması proje kapsamında hedeflendiğinden tasarıma bu fonksiyonları icra edebilecek mimariler eklenmiştir. Sinyal süzme ve sinyal işleme uygulamalarının geliştirilmesi proje kapsamında olmamakla birlikte temel benzetim çalışmaları yapılmıştır.

Şekil 2.2'de gömülü sistem tasarımının temel bileşenleri verilmiştir. Analog/ayrık blok tasarımında; radar videolarının sayısala çevrilmesi için yüksek hızlı bir ADC (Analog-to-Digital Converter), bu ADC nin farksal olarak sürülebilmesi için bir ADC sürücüsü (ADC driver) ve ayrık sinyallerin yalıtımını ve seviye çevirimini sağlaması için isolatörler ve seviye çeviriciler kullanılmıştır.

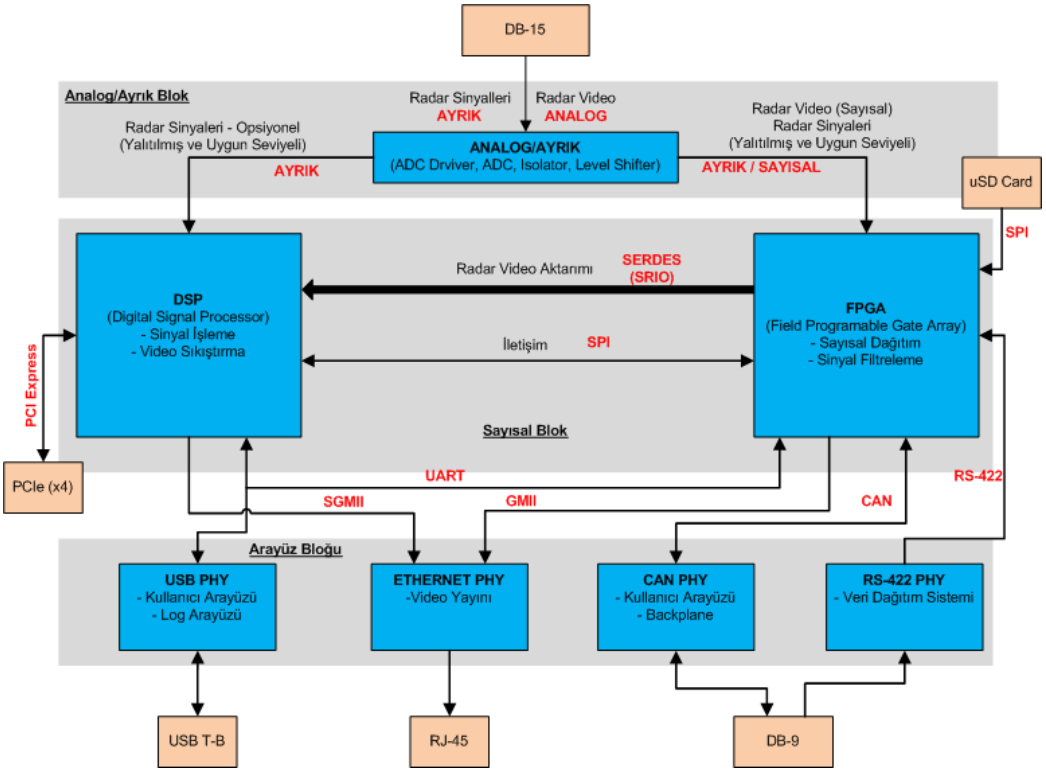
Sayısal blokta ise; Bölüm 1.3'de verilen sayısal video dağıtım fonksiyonlarının bir kısmını gerçekleştirmek ve Bölüm 1.4'de verilen radar işaret süzme fonksiyonlarının icra edilmesi için FPGA (Field Programmabe Gate Array) ve Bölüm 1.5'de verilen işaret işleme fonksiyonlarının bir kısmını icra edebilmesi için DSP (Digital Signal Processor) kullanılmıştır. Çıkış işlevlerinin gerçekleştirilmesi için ise UART [115] fiziksel arayüzünden çevirici ile USB (Universal Senchronous Bus) [116] ve Ethernet [117] ortam çeviricileri kullanılmıştır.



Şekil 2.2. Sayısal radar video dağıtım sistemi temel tasarım bileşenleri

Tasarlanan sisteme; gemi veri dağıtım sisteminden sağlanan pruva, hız, eğim gibi platform verilerini alabilme özelliği katabilmesi için RS-422 [118], mevcut birtakım uygulamalarda kullanılan çözümlere alternatif oluşturması için CAN bus [119] ve bilgisayar tabanlı video kayıt ve sinyal işleme yetenekleri sağlayabilmesi için PCI Express [120] arayüzleri eklenmiştir. Bununla birlikte tasarımın test resmi üretimi için

gerek duyduğu yüksek kapasiteli resim hafızası bloğu için mikro-SD [121] kart arayüzü de tasarıma eklenmiştir. Şekil 2.3'de sistem detay tasarımı blok diyagramı verilmiştir. Tasarıma; kart üzerinde bulunan entegreler arasında yüksek veri transferi için bu tür uygulamalarda yaygın kullanılan Serial Rapid IO [122] protokolü için SERDES [123] fiziksel altyapısı eklenmiştir [124]. Ayrıca FPGA tarafından icra edilen fonksiyonların, DSP işlemci ile de icra edilmesine olanak sağlanması amacı ile radar ayrık sinyalleri DSP'ye de bağlanmıştır. Tasarımda radar arayüzü için DB-15 konektörü kullanılarak iki farklı radar sinyali alımı sağlanmıştır. Tasarım sadeliği açısından ethernet fiziksel çeviri arayüzü bağlantısı için DSP SGMII [125] arayüzü, FPGA içinse GMII [126] arayüzü bağlantısı uygun görülmüştür. Tasarlanan kartta bilgisayar arayüzü sağlamak için PCIe arayüzü bulunduğundan kart PCIe form faktöründedir. CAN ve RS-422 arayüzleri için ortak bir konektör olarak DB-9 konektörü kullanılmıştır. Ethernet arayüzü için RJ-45 konektörü, USB arayüzü için ise USB Type-B konektörü kullanılmıştır. Uygulamanın en temel arayüzleri radar, kullanıcı ve ethernet arayüzleri olduğundan bilgisayar PCI soketinde görülecek konektörler DB-15, USB ve RJ-45 şeklinde belirlenmiştir.



Şekil 2.3. Sistem tasarımı blok diyagramı

2.1. Radar Arayüzü (Analog/Ayrık) Tasarımı

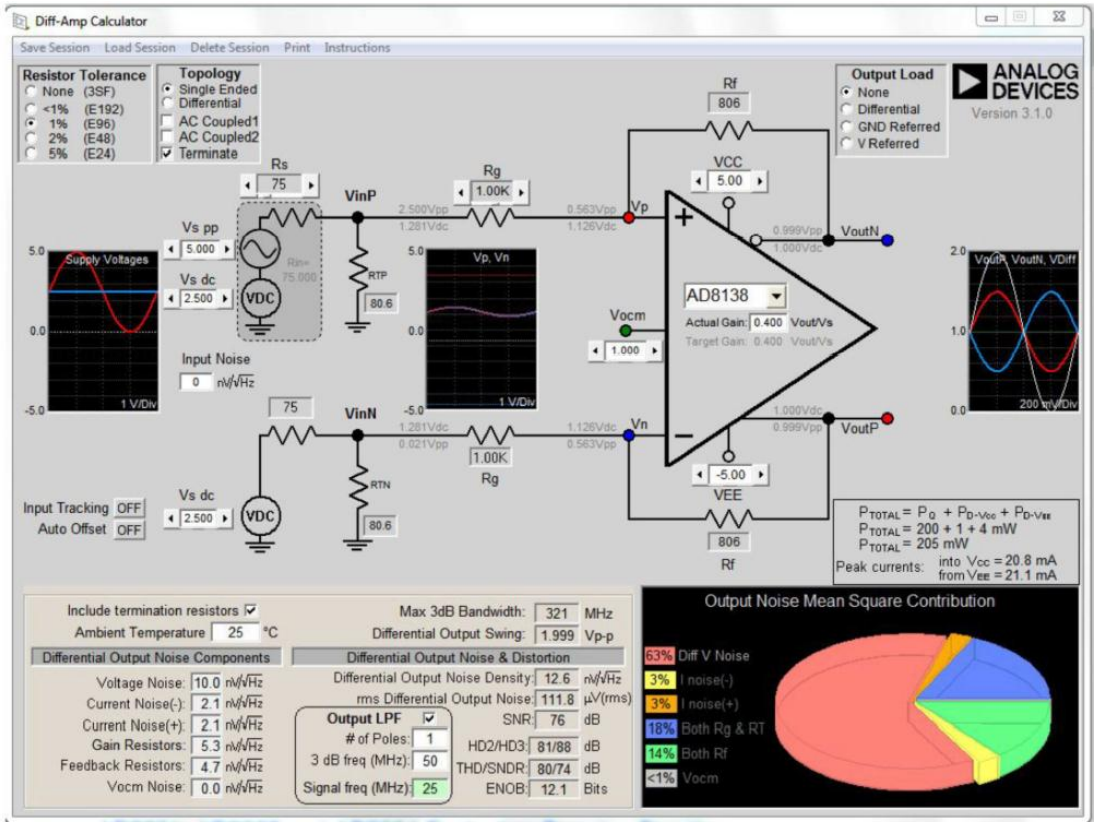
Radar video arayüzü tasarımında iyi bir gürültü bastırımı için ADC sürücü entegresi kullanılmıştır. Bu entegre; genlik ölçeklendirmesi farksal işaret çevirimi, tamponlama, eşik seviyesi düzeltmesi ve analog sinyal süzgeçleme gibi fonksiyonlar sağlamaktadır [127-129]. ADC sürücü yükselteçlerin normal yükselteçlerden temel farkı çıkış sinyaline belirli bir DC seviye katabilmeleri ve birbiri ile ters kutuplu iki çıkış sinyali üretmesidir [130]. Bu sürücü sadece pozitif gerilim ile beslenebilirken pozitif ve negatif beslemelerde kullanılabilmektedir. Pozitif ve Negatif besleme kullanıldığında daha kararlı çalışmakta ve daha geniş dinamik aralık sağlamaktadır [131,132]. Aktif devre elemanı olduğundan, açık devre kapalı devre kullanım durumuna göre kazanç ve giriş direnci değeri değişmektedir [133-134]. Voltaj geri beslemeli veya akım geri beslemeli olarak kullanılabilmektedirler [135-137]. Devre girişinde DC veya AC olarak yalıtım özelliği sağlayabilmektedirler [138-141]. Tablo 2.1'de ADC sürücü entegrelerinin temel parametreleri ve kullanılan ADC sürücü entegresinin değerleri verilmiştir [142-146].

Tablo 2.1. ADC driver temel parametreleri

Parametre	Açıklama	Değer	Birim
Bandwidth	Analog sinyal bant genişliği[1]	320	MHz
Slew Rate	Yükselme hızı	1150	V/us
Noise	Gürültü oranı	5,0	nV/Hz
V_{OCM}	Çıkış ortak voltajı (ayarlanabilir)	3, ±5	V
Offset Voltage	Ofset voltajı	1	mV
Output Swing	Çıkış dalgalanma aralığı	2,9 (±1,4)	V_{p-p}
Distorsion (SFDR)	Sinyal bozma etkisi[2]	-94	dBc
Power Supply Rejection Ratio (PSRR)	Güç kaynağı gürültü bastırma oranı	-90	dB
Gain Control	Kazanç kontrolü	Ayarlanabilir	U/D
Architecture	Çalışma mimarisi	SE -> DIF DIF->SE	U/D
Supply Voltage	Besleme voltajı	3, ±5	V
Operating Tempurature	Çalışma Sıcaklığı	-40 / +85	°C
Package	Kılıf seçenekleri	SOIC, MSOP	U/D

[1] Kazanç değeri bir olması durumunda.
[2] Analog sinyal 5MHz olduğunda

Analog radar video giriş genliği 0-5V aralığında değişmektedir ve single-ended olarak sağlanmaktadır. Analog sayısal çevirici entegre ise $2V_{p-p}$ seviyesinde çalışmaktadır ve farksal sürülmesi durumunda maksimum sinyal gürültü oranı (SNR) sağlamaktadır. Bu nedenle ADC sürücü temel olarak voltaj çevirimi ve tek uçla sonlandırılmış sinyalin farksal çevirimi amaçlı voltaj geri beslemeli olarak kullanılmıştır. Devreye AC yalıtım opsiyonu ve 5 MHz süzgeç seçeneği de eklenmiştir. Devrenin giriş empadansı 75 Ohm olacak şekilde ve çıkıştaki gerilim ADC giriş gerilimine uygun olacak şekilde Analog Devices firmasına ait benzetim aracı ile tasarım gerçekleştirilmiştir. Şekil 2.4'de devre şeması verilmiştir. Devre tasarımında ADC sürücüsü örnek tasarım devresi referans alınmıştır [147].



Şekil 2.4. Diff-Amp Calculator ADC sürücü tasarımı devresi

Analog sayısal çeviricinin en önemli özelliği gürültüye karşı dayanıklı olması ve iyi bir çözünürlük sağlayarak kullanılabilir bir dinamik aralığı sağlamasıdır [148]. ADC bloğu tasarımında bir diğer önemli parametre ise örnekleme zaman sinyali referans sinyalinin üretilmesidir [149,150]. Örnekleme anı ile örneğe ait sayısal değerin ADC çıkışında görülmesi arasında geçen sürenin (Latency) minimum olması istenmektedir

[151]. Bunun yanında beslemenin ürettiği gürültüyü bastırma oranınında yüksek olması istenmektedir [152]. Temel ADC parametreleri ve kullanılan analog sayısal çevirici değerleri Tablo 2.2'de verilmiştir [153-156]. 10 bit çözünürlük ile 60dB olarak elde edilen dinamik aralık, ADC sürücüsünün sağladığı dinamik kazanç ile 100 dB ler seviyelerine çıkabilmektedir [157]. Bunun yanında seçilen ADC, aynı kılıf ve pin yapısında 80 ve 105 MSPS'lık daha yüksek hızlarda çalışma imkanı da sunmaktadır.

Tablo 2.2. ADC temel parametreleri

Parametre	Açıklama	Değer	Birim
Kanal Sayısı	Analog sayısal çevirici sayısı	1	adet
Çözünürlük	Sayısal çevirme bit adedi	10	bit
Dinamik Aralık	Dinamik örnekleme aralığı	60	dB
Örnekleme Hızı	Minimum ve maksimum hızı	5-65	MSPS
Giriş Voltaj Aralığı	Analog giriş genlik aralığı	2	V_{p-p}
Mimari Giriş	Analog giriş sinyal tipi	SE, DIF	U/D
Örnekleme Mimarisi	ADC içi örnekleme yapısı	SHA[1]	U/D
Çıkış Tipi	Çıkış sinyalleri mantık seviyesi	CMOS	U/D
IO Voltajı	Çıkış sinyalleri voltajları	2,5, 3,3	Volt
Çıkış Kodu	Örneklenen değerlerin sayısal kodu	Binary TwoComp	U/D
Aralık Dışı İndikatörü	Yüksek voltaj uyarı sinyali	VAR	U/D
Besleme Voltajı	Çalışma gerilimi	3	V
Gecikme	Örnekleme gecikmesi	5	cycle
Performans	Efektif bit sayısı	9,6[2]	bits
SNR, SFDR	Sinyal gürültü oranı	58,5	dB
Çalışma Sıcaklığı	Çalışma sıcaklığı	-40 / +85	°C
Hız Seçenekleri	Aynı kılıfta farklı hız seçenekleri	80,105	MSPS

[1] Unbuffered-Switched capacitor
[2] 24 MHz analog giriş sinyali için

Kullanılan yalıtım devresi ile yüksek seviyede gelen ayrık sinyallerin gerilimleri düşürülmekte ve optik yalıtım sağlanmaktadır. Tablo 2.3'de optik yalıtıcının temel parametreleri verilmiştir [158].

Tablo 2.3. Yalıtıcı temel parametreleri

Parametre	Değer	Birim
Comon Mode Rejection	1	kV/us
Yalıtım Voltajı	1414	Volt
İletim Voltajı	1,4	Volt
İletim Akımı	1,6-5	mA
Logic Seviyesi	TTL, CMOS	U/D
Besleme Gerilimi	4,5 - 20	Volt
Çalışma Hızı	2,5	Mbaud
Çalışma Sıcaklığı	-40 /+ 85	°C

Seviye çevirici; ayrık sinyal arayüzünden gelen yüksek genlikteki sinyal seviyesini FPGA ve DSP entegrelerinin ihtiyaç duyduğu sinyal seviyesine çevirmektedir. Tablo 2.4'de temel seviye çevirici parametreleri mevcuttur [159].

Tablo 2.4. Seviye çevirici temel parametreleri

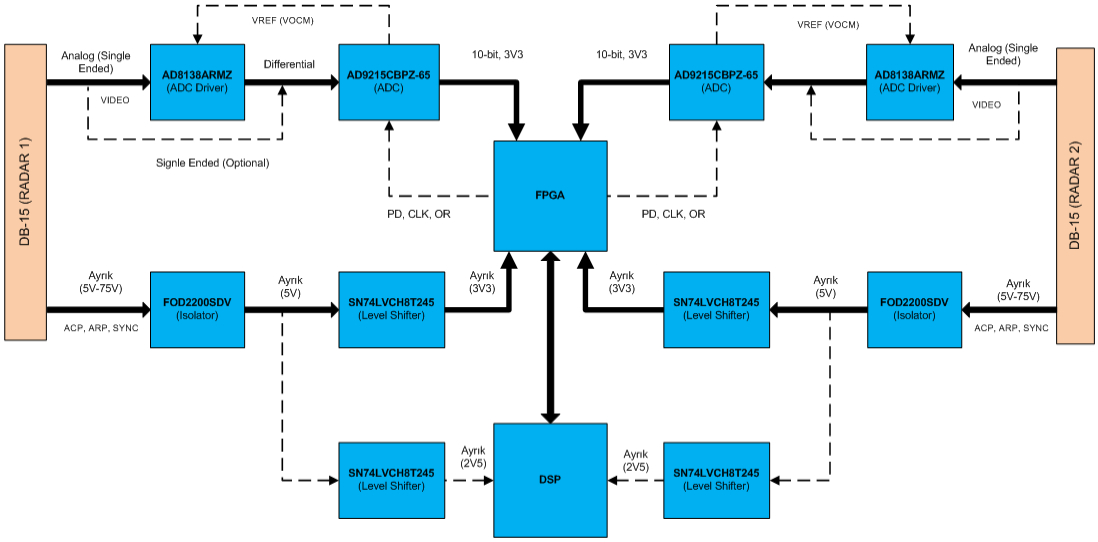
Parametre	Açıklama	Değer	Birim
Slew Rate	Yükselme hızı	1150	V/us
Noise	Gürültü	5,0	nV/Hz
Offset Voltage	Ofset voltajı	1	mV

Tasarımda kullanılan analog ve ayrık blok temel elemanları Tablo 2.5'de verilmiştir.

Tablo 2.5. Radar arayüzü tasarımı temel bileşenleri

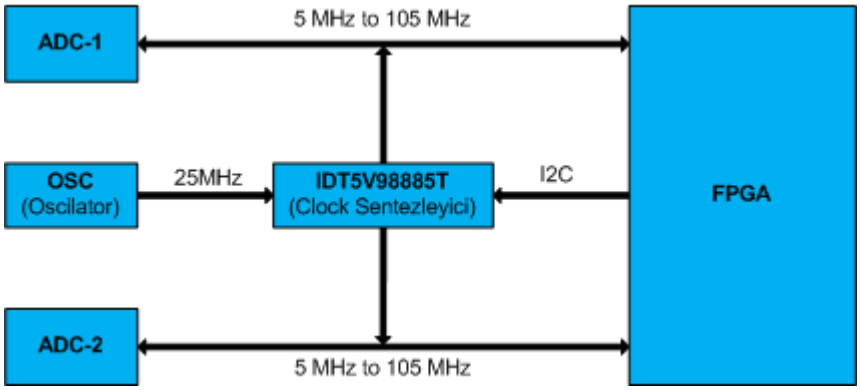
Bileşen	Parça Numarası	Üretici
ADC Driver	AD8138ARMZ	Analog Devices
ADC	AD9215BCPZ-65	Analog Devices
Isolator	FOD2200SDV	Fairchild Semiconductor
Level Shifter	SN74LVCH8T245PWR	Texas Instruments

Kart tasarımında radar birleştirme fonksiyonun icra edilebilmesi için ikinci radar girişi eklenmiştir. Bu nedenle analog ve ayrık blok elemanları ikişer tanedir. Radardan gelen analog video 10-bit olarak sayısala çevrildikten sonra FPGA tarafından alınmaktadır. ADC şema tasarımında REF 156' da verilen örnek tasarım devresi referans alınmıştır. Şekil 2.5'de tasarım blok diyagramı verilmiştir.



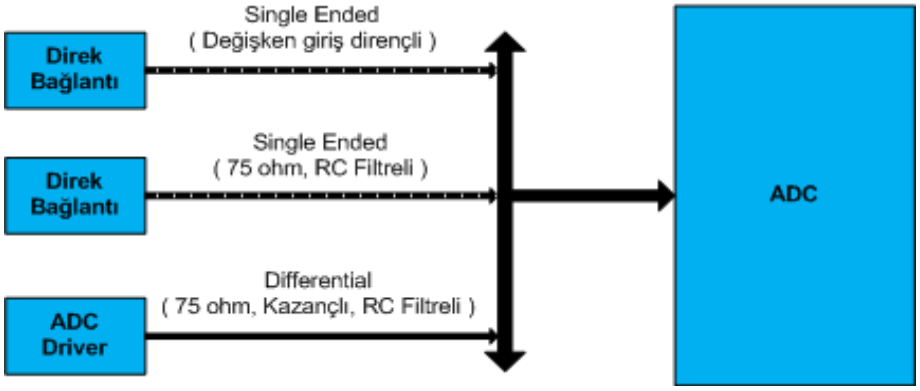
Şekil 2.5. Radar arayüzü blok tasarımı

ADC modu, offset binary çıkış verecek şekilde ve dengeleyici etkisiz olacak şekilde ayarlanmıştır. Sense ise dahili olarak üretilen 1V olarak ayarlanmış ve ADC sürücü offset seviye girişi 1V olarak belirlenmiştir. ADC örnekleme referans sinyali Şekil 2.6'da gösterildiği gibi hem FPGA tarafından sağlanabilecek hem de zaman sentezleyici tarafından üretilebilecek şekilde tasarlanmıştır [160].



Şekil 2.6. ADC referans sinyali gösterimi

Analog tasarım bloğu tasarımın en kritik bileşenini oluşturmaktadır. Bu blokta oluşacak herhangi bir problem veya gürültü kaynağı tüm radar video verisinin bozulmasına ve kalite kaybına sebep olacaktır. Bu nedenle tasarımda radar videosunun analog sayısal çeviriciye iletilmesinde alternatif yollar koyulmuştur. Şekil 2.7'de ADC bağlantı yolları verilmiştir.



Şekil 2.7. Radar videosunun ADC'ye alternatif bağlanma yolları

Radar bloğu bileşenleri teknik özellikleri dikkate alındığında tasarlanan kartın radar video örnekleme donanımsal özellikleri Tablo-2.6'da verilmiştir.

Tablo 2.6. Radar video örnekleme parametreleri

Bileşen	Özellik	Değer	Birim
Radar Video	Radar Video Kapasitesi	2	adet
	Maksimum Bant Genişliği	25[1]	MHz
	Örnekleme Hızı	50[2]	MSPS
	Sonlandırma Direnci[3]	75	Ohm
	Gerilim Değeri	0-5	Volt
Azimuth	Azimuth Tipi	ACP/ARP	U/D
	Genlik Aralığı[4]	3-75	Volt
Trigger	Trigger Tipi	Single Ended	U/D
	Genlik Aralığı[4]	3-75	Volt

[1] 105 MSPS ADC opsiyonları ile 52,5 MHz e kadar çıkabilmektedir.
[2] ADC dizgi değişikliği ile 80 ve 105 MSPS hızları sağlanabilmektedir.
[3] Signle Ended ve Differential opsiyonları mevcuttur.
[4] Genlik değerine uygun kart ayarı gerekebilmektedir.

2.2. FPGA Bloğu Tasarımı

Tasarımda; yaygın geliştirme aracı desteği, daha önce geliştirilen modüllerin tekrar kullanılabilirliği ve örnek tasarım uygulamaları nedeni ile Xilinx firmasına ait Spartan-6 ailesinden LX45T FPGA seçilmiştir. FPGA'e ait temel özellikler Şekil 2.8'de verilmiştir [161].

Device	Logic Cells(1)	Configurable Logic Blocks (CLBs)			DSP48A1 Slices(3)	Block RAM Blocks		CMTs(5)	Memory Controller Blocks (Max)(6)	Endpoint Blocks for PCI Express	Maximum GTP Transceivers	Total I/O Banks	Max User I/O
		Slices(2)	Flip-Flops	Max Distributed RAM (Kb)		18 Kb(4)	Max (Kb)						
XC6SLX45T	43,661	6,822	54,576	401	58	116	2,088	4	2	1	4	4	296

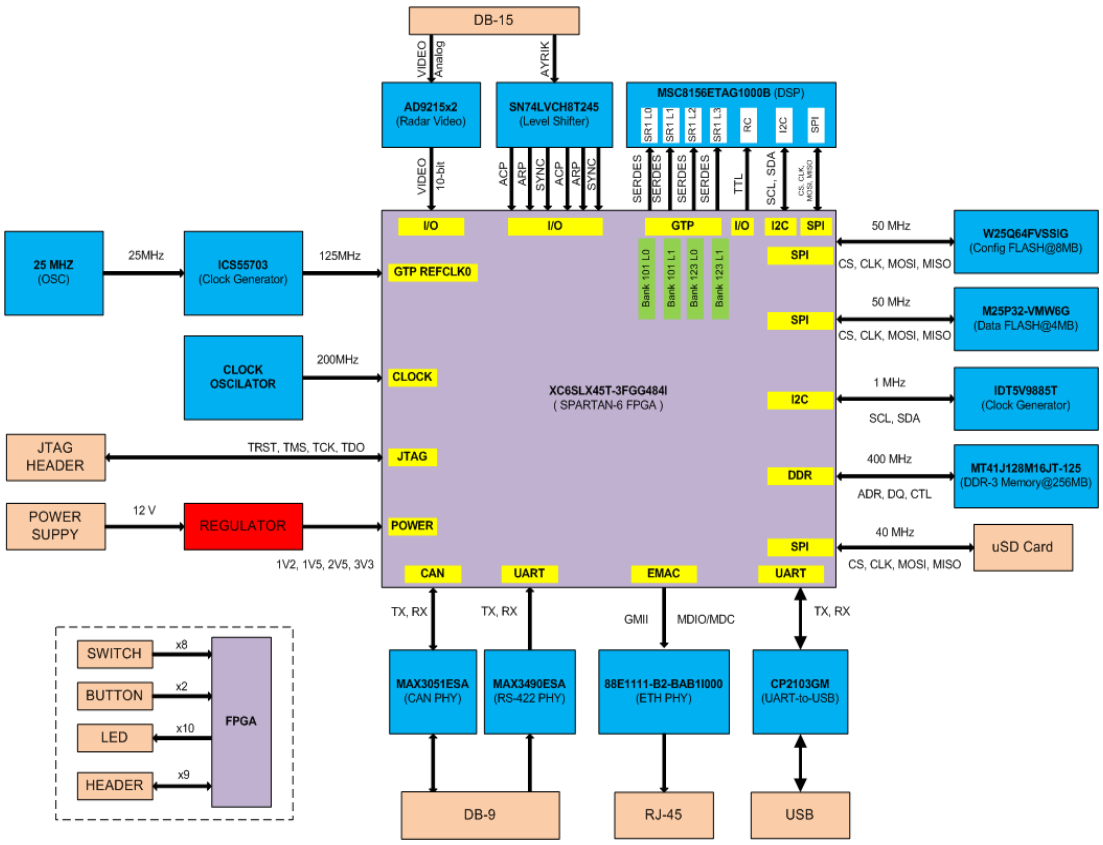
Şekil 2.8. FPGA özellikleri

Uygulama modüllerinin FPGA banklarındaki atamaları ve bank besleme gerilim değerleri Tablo 2.7'de verilmiştir [162-165].

Tablo 2.7. FPGA bank gerilimleri ve arayüz atamaları

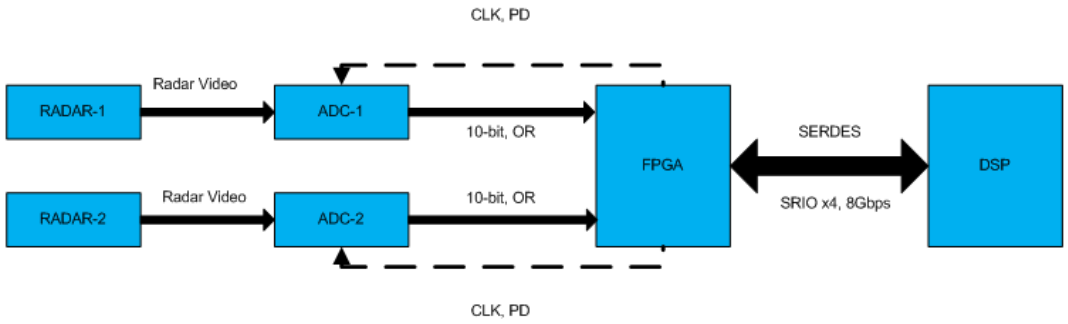
Bank	Besleme	Çevrebirim
Bank 0	3,3 Volt	FPGA Control RS232 (USB_RST) SPI (uSD Card) RS-422 CAN Bus I2C ADC-1 ADC-2 Level Shifter
Bank 1	2,5 Volt	System Clock RS-232 (USB) Ethernet GMII RX DSP (boot, radar-ayrık)
Bank 2	2,5 Volt	FPGA Control SPI (Konfigurasyon Flash) SPI (Data flash) Ethernet GMII TX SPI (DSP) Led, Switch, Header, Button
Bank 3	1,5 Volt	DDR3 SDRAM
Bank 101	1,2 Volt	SERDES (radar-video)
Bank 123	1,2 Volt	SERDES (radar-video)

FPGA proglama arayüzü JTAG olarak tasarlanmıştır [166]. DDR SDRAM hafıza, radar videosunun tamponlanması ve birleştirme gibi geniş kayıt gerektiren durumlar için kullanılmıştır [167]. FPGA konfigurasyonu için SPI Serial Flash tercih edilmiştir. FPGA'e özel kart ayarlarının tutulması için SPI seri veri flash hafızası koyulmuştur. uSD kart arayüzü, radar test video resimlerinin alınabilmesi için SPI seri arayüz üzerinden eklenmiştir. Kullanıcı/Log arayüzü için UART'tan USB'ye çevirici modül kullanılmıştır. Radar video yayını için GMII arayüzü ile Ethernet fiziksel çevirici arayüzü gerçekleştirilmiştir. Platform verilerinin alınabilmesi için RS-422 arayüzü eklenmiştir. Mevcut sistemlerle uyumlu çalışabilmesi için ise CAN arayüzü eklenmiştir. Yüksek kapasiteli radar video verisinin DSP'ye aktarılması için SERDES fiziksel arayüzü kullanılmıştır. Bunun yanında DSP ile radar ayrık sinyalleri ve boot konfigurasyonu bağlantıları ve SPI tabanlı iletişim arayüzü mevcuttur. Şekil 2.9'da FPGA bloğu tasarımı verilmiştir. Tasarımda Xilinx firması tarafından tasarlanan SP605 örnek geliştirme kiti ve şemaları referans alınmıştır [168-171].



Şekil 2.9. FPGA bloğu tasarımı

Radar video verisinin kart üzerinde akış diyagramı Şekil 2.10'da verilmiştir. FPGA tarafından örneklenen radar video verisi üzerinde birinci seviye işlemler icra edildikten sonra yüksek hızlı arayüzü üzerinden sinyal işleme uygulamalarına tabi tutulmak üzere DSP işlemciye aktarılmaktadır [172].



Şekil 2.10. Radar video verisi akış diyagramı

FBGA bloğu tasarımında kullanılan temel devre elemanları özellikleri Tablo 2.8'de verilmiştir. Seçilen devre elemanlarının çalışma sıcakları asgari -40/+85 aralığındadır [160,161,173-180].

Tablo 2.8. FPGA bloğu tasarım elemanları listesi

Bileşen	Parça Numarası	Üretici
FPGA	XC6SLX45T-3FGG484I	Xilinx Inc.
SDRAM Memory	MT41J128M16JT-125	Micron Technology
Config FLASH	W25Q64FVSSIG	Winbond Elec. Corp.
Data Flash	M25P32-VMW6G	Micron Technology
Clock Sentezleyici	IDT5V9885TPFGI	Integrated Devices T. Inc.
Clock Üreteci	ICS55703	Integrated Devices T. Inc.
RS-232 to USB Çevirici[1]	CP2103-GM	Silicon Laboratories Inc.
Ethernet PHY[2]	88E111-B2-BAB1I000	Marvell Semiconductor
RS-422 PHY	MAX3490ESA+	Maxim Integrated Devices
CAN PHY	MAX3151ESA+	Maxim Integrated Devices

[1] DSP tarafından da kullanılmaktadır.
[2] SGMII arayüzü ile DSP tarafından da kullanılmaktadır.

2.3. DSP Bloğu Tasarımı

Temel radar sinyal işleme çalışmaları kapsamında icra edilecek fonksiyonların Korelasyon, MTI ve Doppler İşleme, CFAR eşikleme ve plot çıkarımı uygulamalarını barındıracağı öngörülmüştür. Pulse Compression, Beamforming ve STAP gibi işlemler daha özel arayüzler gerektirdiği için ve daha çok radar tasarımı ile tümleşik olduğu için kapsam dışı tutulmuştur. Bu işlemlerin toplamında (pulse doppler işleme için) gerçekleştirilecek uygulama algoritmalarının %50 sinin FIR süzgeç, %25 inin ise FFT/IFFT olduğu görülmüştür (Bknz. Tablo 1.5). Aynı zamanda 15 uzunlukta bir FIR süzgeç uygulaması için 26,6 GFLOPS, Doppler işleme (32 point FFT durumunda) için 25,6 GFLOPS, CFAR eşikleme için 2,7 GFLOPS lık ortalama işlem gücü gerektiği görülmüştür (Bknz. Tablo 1.7). Bu durumda temel sinyal işleme için gerekli görülen toplam işlem gücünün 54,9 GFLOPS olduğu görülmektedir. Bunun yanında korelasyon, kontrol ve plot çıkarma işlemleri için gerekli olan ardışık bellekler üzerinde karşılaştırma işlemleri için de gerekli olan işlem gücü dikkate alındığında yaklaşık 60 GFLOPS DSP işlem gücünün uygun olduğu kararlaştırılmıştır.

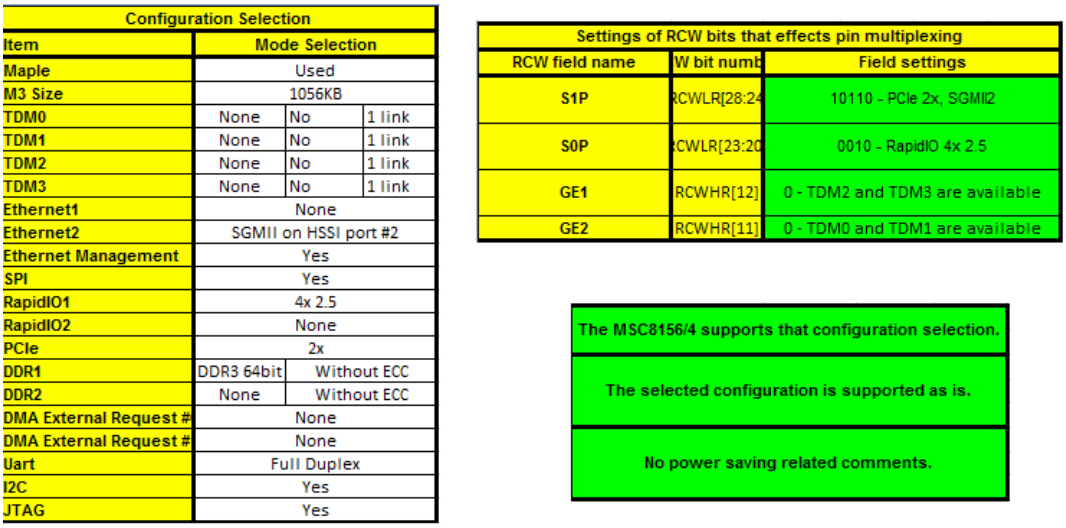
Sıkıştırma işleminin icra edilmesinde P4 3GHz işlemcide %20 yük oluşturduğu Tablo 1.2'de belirtilmiştir. Dolayısı ile 1GHz'lik işlem gücünde sıkıştırma yükünün yaklaşık %60 olacağı öngörülmektedir. Bununla birlikte sıkıştırma fonksiyonu icra edildiğinde sinyal işleme ve plot çıkarma işlemleri icra edilmeyecektir.

Uygulamada radar sinyallerinin algılanması için gerekli olan timer blokları barındırması, ethernet paketleri donanım hızlandırıcılarına sahip olması, geliştirme ortamlarının ve örnek tasarım platformlarının mevcut olması ve özellikle barındırdığı FFT/IFFT donanım hızlandırıcıları [181] nedeni ile Freescale Semiconductor firmasına ait MSC8156 DSP işlemcisi tercih edilmiştir. Seçilen işlemcinin temel özellikleri Tablo 2.9'da verilmiştir. 6 adet 1GHz işlemci ile toplamda 25 GFLOPS civarında işlem gücü sağlamaktadır. FFT işlem yükünü barındırdığı donanım hızlandırıcı ile gerçekleştireceği düşünüldüğünden bahsedilen uygulamaları icra etmek için yeterli bir işlem gücü sağlayacağı kararlaştırılmıştır. İşlemci aynı zamanda; serial rapidIO, PCI Express, SGMII ve RGMII Ethernet Controller, Security, UART, I2C, SPI çevrebirimleri ve DMA Controller, Memory Management Unit, DDR Memory Controller blokları barındırmaktadır [182,183].

Tablo 2.9. DSP işlemci temel özellikleri

Parametre	Değer	Birim
İşlemci Sayısı	6	adet
İşlemci Hızı	1	GHz
Performans (Toplam)	24	GFLOPS
L1 Memory (her bir işlemci için)	32/32	KByte
L2 Memory (her bir işlemci için)	512	KByte
Donanım hızlandırıcı (network)	2[1]	adet
Donanım hızlandırıcı (sinyal işleme)	1[2]	adet

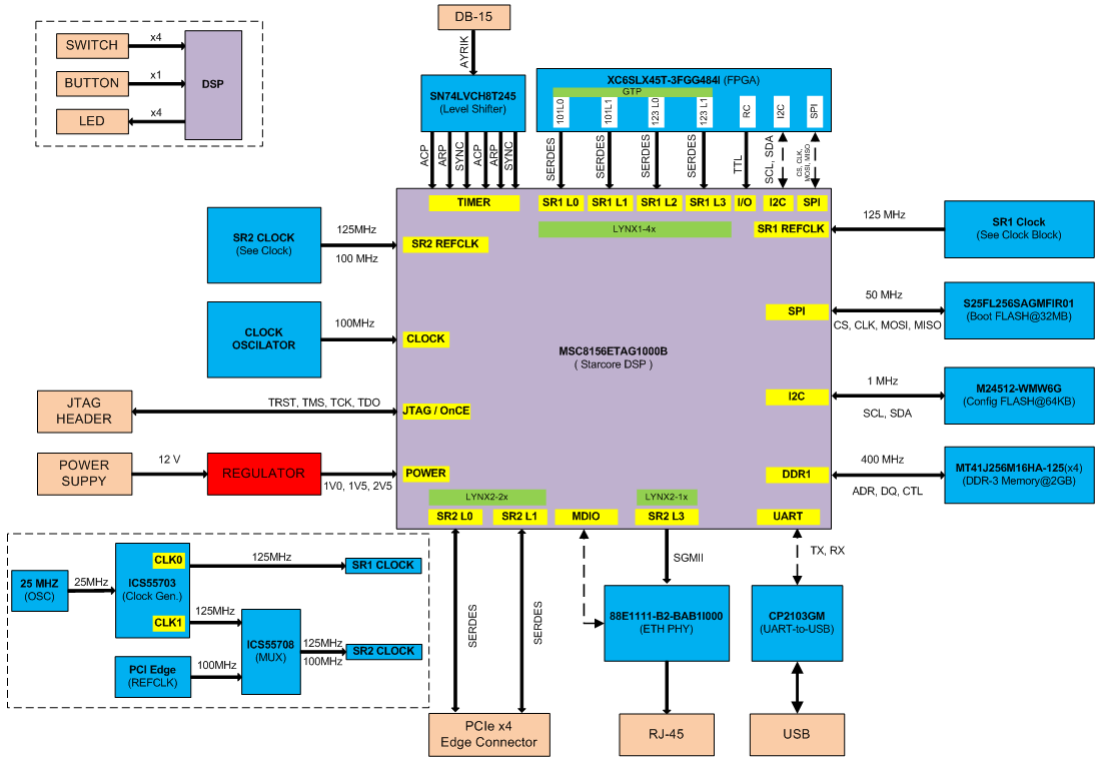
DSP proglama arayüzü JTAG OnCE olarak tasarlanmıştır [184]. Radar video yedeklemesi kullanılması durumu, işletim sistemi depolanması ve diğer hafıza gereksinimleri için DDR SDRAM hafıza, DSP kalkındırma (boot) ayarları için I2C Serial Flash tercih edilmiştir. Kullanıcı/Log arayüzü için UART'tan USB'ye çevirici modüle erişim sağlanmıştır. Ethernet arayüzü için SGMII arayüzü ile Ethernet PHY entegresine bağlantı koyulmuştur. Yüksek kapasiteli radar video verisinin DSP'ye aktarılması için SERDES fiziksel arayüzü kullanılmıştır. Bunun yanında radar ayrık sinyalleri ile direk bağlantı ve FPGA ile iletişim için SPI tabanlı bağlantı mevcuttur. Son olarak video kayıt ve bilgisayar tabanlı sinyal işleme için PCI Express arayüzüne sahiptir. DSP Pin atamalarının doğruluğu Şekil 2.11'de gösterildiği gibi Freescale MSC8156 Pin Mux Tool V 2.5 ile doğrulanmıştır.



Şekil 2.11. DSP pin atamalarının pin mulxtiplexed tool ile doğrulanması

[1] 400 MHz RISC işlemci (48K/48K L1 Instruction/Data, 192K ROM)
[2] Maple-B: 2048 FFT/IFFT (350Million SPS), 1536 DFT/IDFT (175 Million SPS)

Şekil 2.12'de DSP bloğu tasarımı verilmiştir. Tasarımda Freescale Semiconductor tarafından tasarlanan örnek geliştirme kitleri, şemaları ve uygulama notları referans alınmıştır [185-197[1]].



Şekil 2.12. DSP blok tasarımı

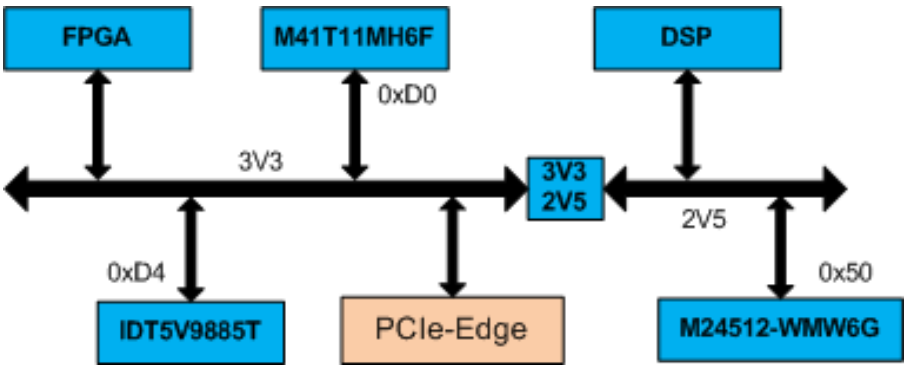
DSP bloğu tasarımında kullanılan temel devre elemenları özellikleri Tablo 2.10'da verilmiştir. Seçilen devre elemanlarının çalışma sıcakları asgari -40/+85 aralığındadır [183, 198-201].

Tablo 2.10. DSP bloğu temel devre elemanları[2]

Bileşen	Parça Numarası	Üretici
DSP	MSC8156ETAG1000B	Freescale Semiconductor
SDRAM Memory	MT41J256M16-HT-125	Micron Technology
Config/Boot FLASH	M24512-WMW6G	ST Microelectronics
Boot Flash	S25FL256SAGMFIR01	Spansion Inc.
Clock MUX	ICS55708	Integrated Devices T. Inc.

[1] Bu referans dokümanların bir kısmı NDA ile tedarik edilebilmektedir.
[2] FPGA bloğu ile ortak kullanılan elemanlar (Ethenet PHY ve USB to UART PHY) verilmemiştir.

Tasarıma kart üzeri zaman referansı oluşturması için I2C tabanlı bir adet gerçek zamanlı saat eklenmiştir [202]. I2C bus veriyolu üzerindeki genlik seviyesinin DSP bloğuna uygun hale getirilmesi için voltaj çevirici kullanılmıştır [203]. Şekil 2.13'de sistem I2C veriyolu yapısı verilmiştir.



Şekil 2.13. I2C Bus veri yolu yapısı

DSP tarafından harcanacak güç MSC8156 Power Calculator Tool[1] ile analiz edilmiştir. Örnek sistem konfigürasyonu için 1V güç gereksinimi durumu Şekil 2.14'de verilmiştir. Bu güç gereksinimini karşılamak için tasarımda 1V@16A lik regülatör modulü kullanılmıştır [204].

Supply Name	Recommended Power Supply [ma]			
VDD (core vdd) 1v	11565			
VDDPLL (ALL) 1v	138			
MVDD (maple) 1v	1647			
M3VDD (m3 memory) 1v	835			
Lynx1 Supply (SXCVDD+SXPVDD+SVDDPLL) 1v	422			
Lynx2 Supply (SXCVDD+SXPVDD+SVDDPLL) 1v	422			
GVDD1 (DDR1 IO supply) 1.5v	870			
GVDD2 (DDR2 IO supply) 1.5v	0			
NVDD (ETH/TDM/GPIO supply) 2.5v)	51			
QVDD (other IO supplies) 2.5v	55			
		Recommended Power supply for # of DSP's. The number is per one DSP [ma]		
		3 DSP's	5 DSP's	10 DSP's
Total 1v supply	15000	14400	14000	13600

Şekil 2.14. Power calculator ile DSP güç tüketimi hesabı

[1] NDA ile tedarik edilebilmektedir.

Tasarımın kritik noktalarından biri Şekil 2.16'da verilen FPGA ile DSP arasında yüksek hızlı veri taransferi, PCI Express iletişimi ve SGMII arayüzünü gerçekleştirmek için kullanılan SERDES bloklarının ve üzerinde koşacak protokollerin belirlenmesi ve tasarıma geçilmesi olmuştur. Tablo 2.11'de DSP SERDES blokları çevrebirim atamaları, hızları ve protokolleri verilmiştir [205-208].

Tablo 2.11. DSP SERDES blokları ve protokol atamaları

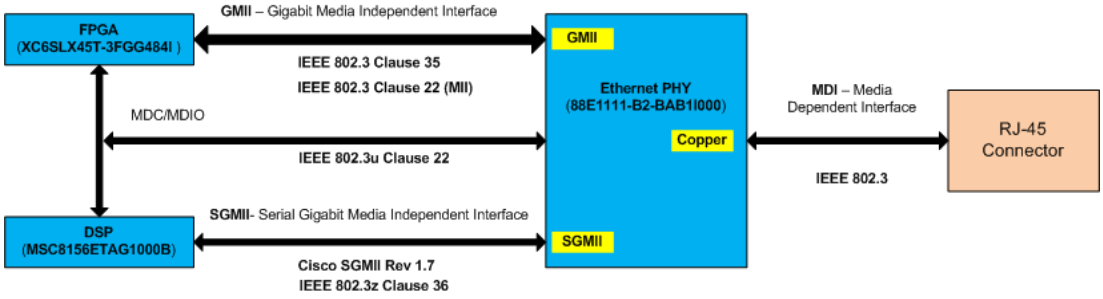
SERDES Arayüzü	Protokol	Hız	Kapasite
SERDES 1 (L0,L1,L2,L3)	Serial Rapid IO Version 1.2	2,5 Gbaud/s	8 Gbps
SERDES 2 (L0,L1)	PCI Express Base Revision 1.0	2,5 Gbaud/s	5 Gbps
SERDES 2 (L3/SG2)	Serial Gigabit Media Independant Interface Rev 1.7 IEEE 802.3z Clause 36	1,25 Gbaud/s	1 Gbps

Denklem (1.10) dikkate alındığında en kötü şartlarda oluşacak radar verisi için anten dönüş süresi 1 saniye, senkronizasyon frekansı 4KHz, örnekleme sayısı 64K olması durumunda oluşacak veri boyutu 256 MB/s, yani yaklaşık olarak 2 Gbps şeklindedir. İki radar için veri transferi hatlarında oluşacak toplam yük 4 Gbps olmaktadır. Bu durumda verinin FPGA'den DSP'ye aktarılmasında oluşturulan x4 serial rapid IO hattı 8 Gbps'lık aktarım oranı ile bunu karşılayacaktır. Aynı şekilde DSP den bilgisayara aktarım için oluşturulan x2 PCI Express hattı 5 Gbps'lık veri aktarım oranı ile gerekli olan bant genişliğini karşılayacaktır. Yüksek çözünürlükte (8192×8192) ham radar video yayını için gerekli olan veri oranı Denklem (1.11)'de verildiği şekilde hesaplandığında ve Şekil 1.21'de gösterildiği üzere 1Gbps lık hızın altında kalmaktadır. SGMII arayüzünden sağlanan 1Gbps lık veri transferi hızı bunu sağlamaktadır. Tasarımda kullanılan DDR3'ün veri aktarım hızı 6,4 GB/s şeklindedir.

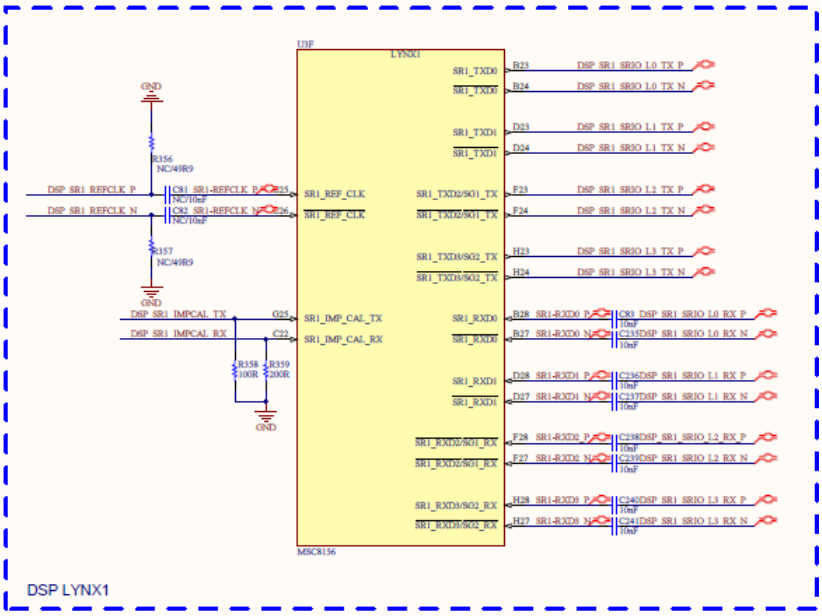
DSP başlangıç kalkındırma ayarları I2C arayüzü üzerinden kalıcı hafızadan okunabilmekte ve DSP kalkındırılabilmektedir. Tasarımda DSP kalkındırma ayarları için Tablo 2.10'da belirtilen konfigürasyon hafızası kullanılmış ve konfigurasyon pinleri FPGA'e bağlanarak esneklik sağlanmıştır. Başlangıç ayarlarının varsayılan ayarı 16-bit I2C flash şeklindedir. Başlangıç ayarlarının yüklenmesi sonrasında

uygulama kodunun ön yüklenmesi işlemi (booting) I2C hafıza, SPI hafıza (Bknz. Tablo 2.10) veya Ethernet arayüzünden yapılacak şekilde tasarlanmıştır [209,210].

Ethernet arayüzü için kullanılan fiziksel çevirici FPGA ya da DSP tarafından ayrı ayrı kullanılabilecek şekilde tasarlanmıştır. FPGA kullanımında GMII to Copper moduna ayarlanırken, DSP tarafından kullanılırken SGMII to Copper modunda kurulacak şekilde tasarlanmıştır. Fiziksel çevirici kontrol arayüzü FPGA ve DSP'ye aynı hat üzerinden bağlıdır. DSP çeviriciyi kullanırken FPGA pinleri yüksek empedans olarak ayarlanacak, FPGA çeviriciyi kullanırken ise DSP pinleri giriş olarak kurulacaktır [211-213[1]]. Şekil 2.15'de Ethernet fiziksel çevirici ortak kullanım bağlantıları, Şekil 2.16'da ise DSP SERDES bağlantıları verilmiştir.



Şekil 2.15. Ethernet fiziksel seviye çevirici bağlantı diyagramı

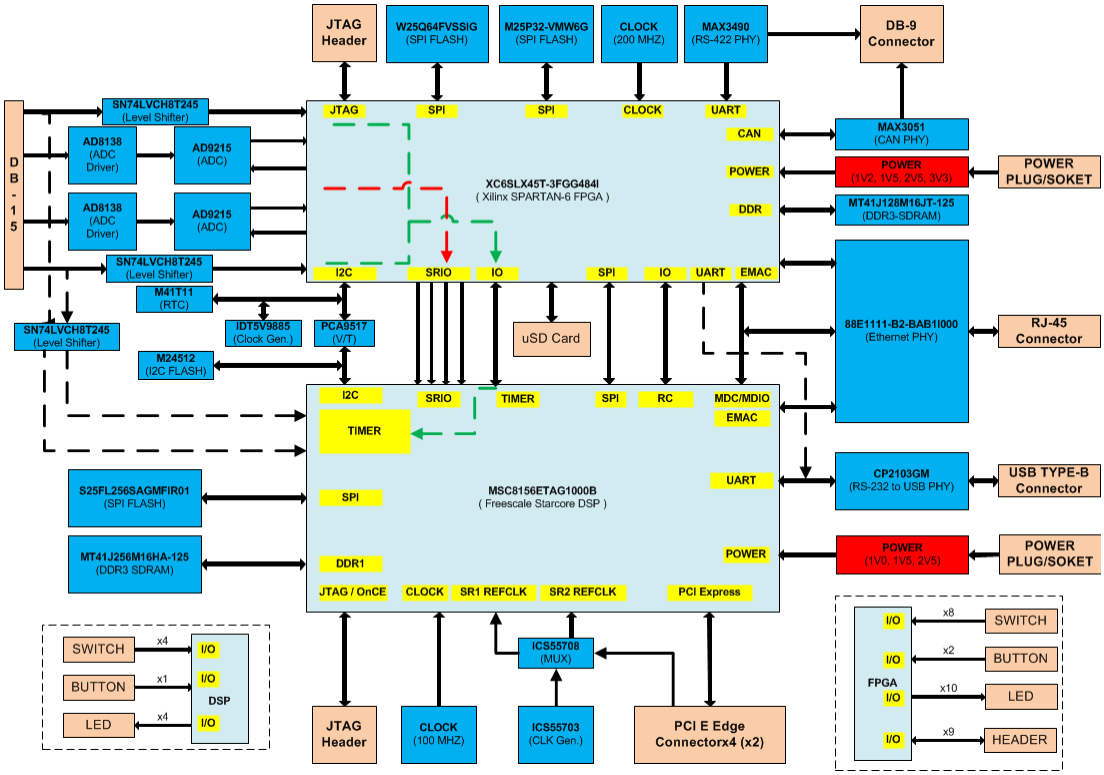


Şekil 2.16. DSP-FPGA arası SERDES şematik bağlantısı

[1] Bu referans dokümanlar NDA ile tedarik edilebilmektedir.

2.4. PCB Tasarımı

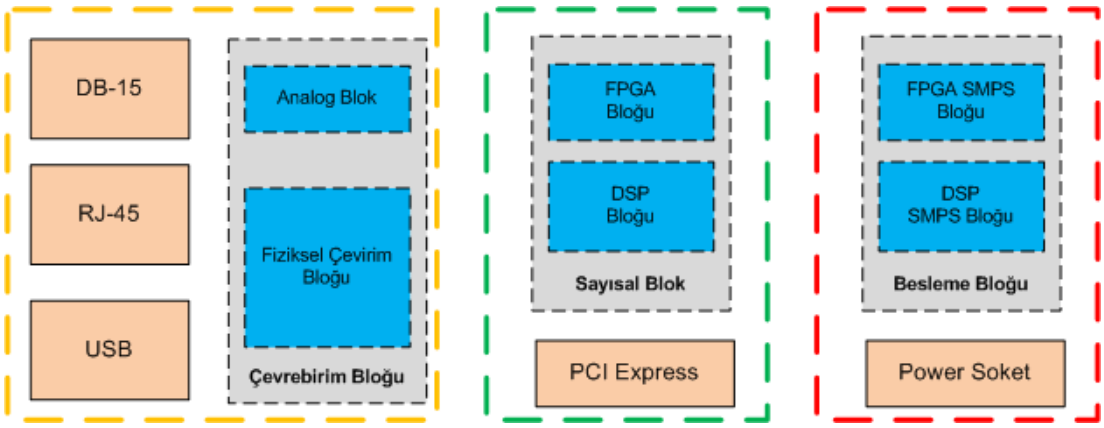
Bölüm 2.1, 2.2 ve 2.3'de verildiği üzere; tasarımı yapılan kart radar arayüzü bloğu, FPGA bloğu ve DSP bloğu olmak üzere üç temel bloktan oluşmaktadır. Şekil-2.17'de PCB tasarımı yapılacak kart tasarımı tüm blok şeması son hali verilmiştir.



Şekil 2.17. RSIU- Radar sinyal işleme ünitesi kartı tasarımı blok diyagramı

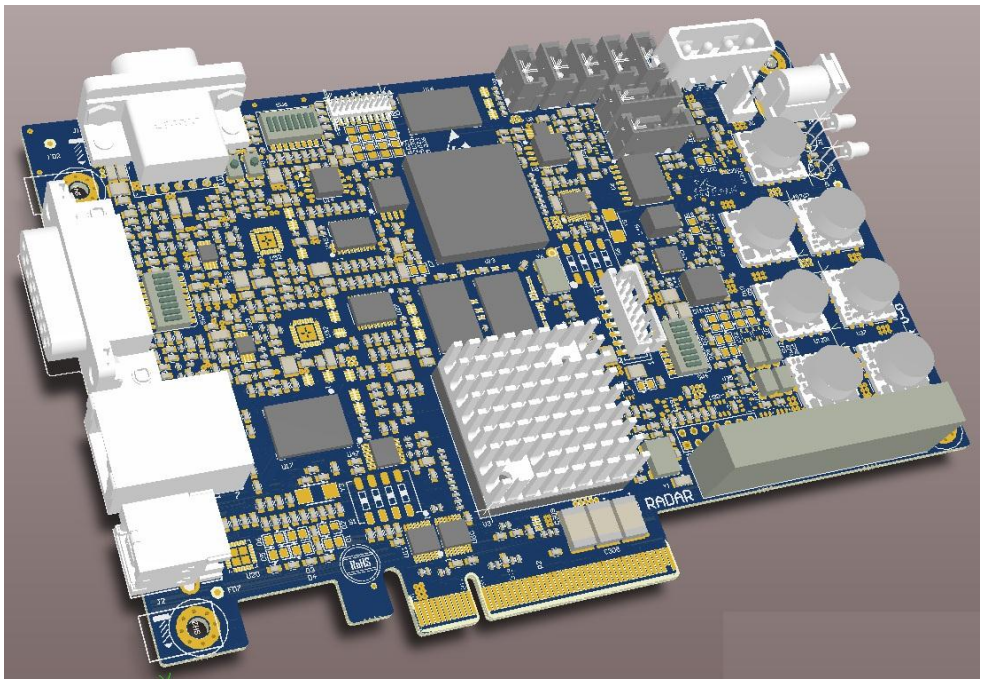
Blok diyagram üzerindeki devre elemanları ve bunların çalışması için gerekli yan eleman ihtiyaçları, bu elemanların birbirleri ile etkileşimleri, EMC/EMI uyumlulukları, üretim standartları göz önünde bulundurularak kart ölçülendirilmesi ve bu ölçülere göre yerleşim çalışması yapılmıştır. PCB de oluşabilecek EMI ve EMC problemlerine önlem amaçlı toprak yüzey alanlarını da arttıracak şekilde 14 katlı stack-up yapısı dahilinde sinyal, besleme ve toprak katmanları belirlenmiştir. Başta DSP olmak üzere kritik bileşenlerde, yerleşim uygunluğu açısından daha az alan kaplayan kılıfta ve gövde soğutmaya uygun yapıda devre elemanı seçilmiştir. Sayısal veri hatları da benzer şekilde analog ve besleme hatlarından uzak tutulmaya çalışılmıştır. Tasarımda özellikle DSP için tanımlanan DDR3 hafıza erişimi, PCI Express, Gigabit Ethernet ve Serial RIO PCB yollarının tasarımı gereksinimlerini karşılayacak örnek gösterilen yol ve yöntemler izlenmiştir [214-217].

PCB tasarımı Şekil 2.18'de verildiği üzere temelde üç işlevsel blok üzerine oturtulmuştur. Besleme bloğunda SMPS güç katı tümleşik devre elemanları, sayısal blokta yüksek hızlı hatlar ve genel saat devreleri, çevrebirim bloğunda ise yoğunlukla fiziksel seviye çeviriciler ve analog elemanlar yerleştirilmiştir.

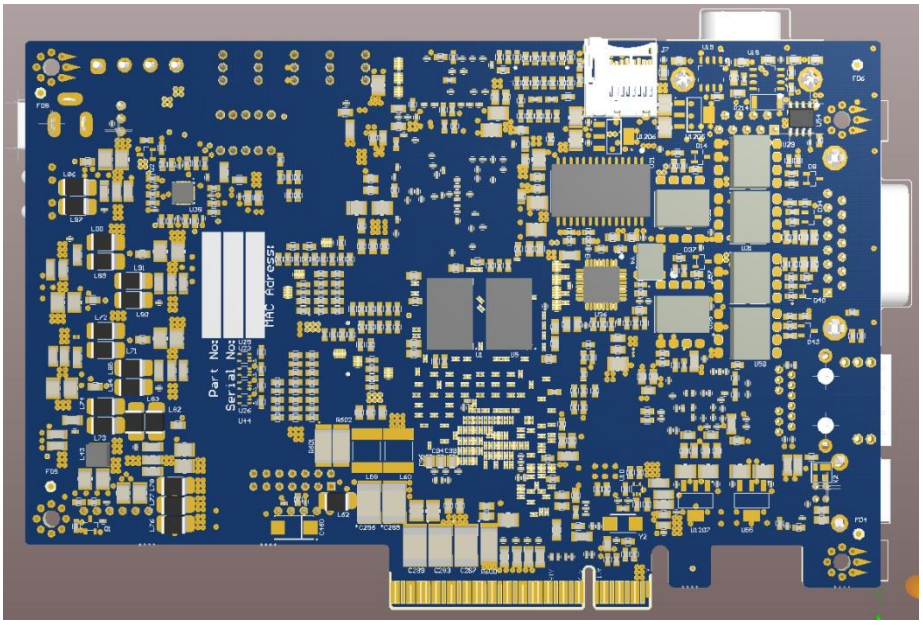


Şekil 2.18. PCB tasarımı blokları

Eleman yoğunluğu, standartlar ve uygulama gereksinimleri dikkate alınarak PCB boyutları Half-length PCIe standart boyutlarında tasarlanmıştır. Şematik çizimi ve PCB tasarımı Altium Designer programı ile gerçekleştirilmiştir. Şekil 2.19 ve Şekil 2.20'de üç boyutlu PCB tasarım görüntüsü mevcuttur. DSP üzerinde soğutucu vardır.

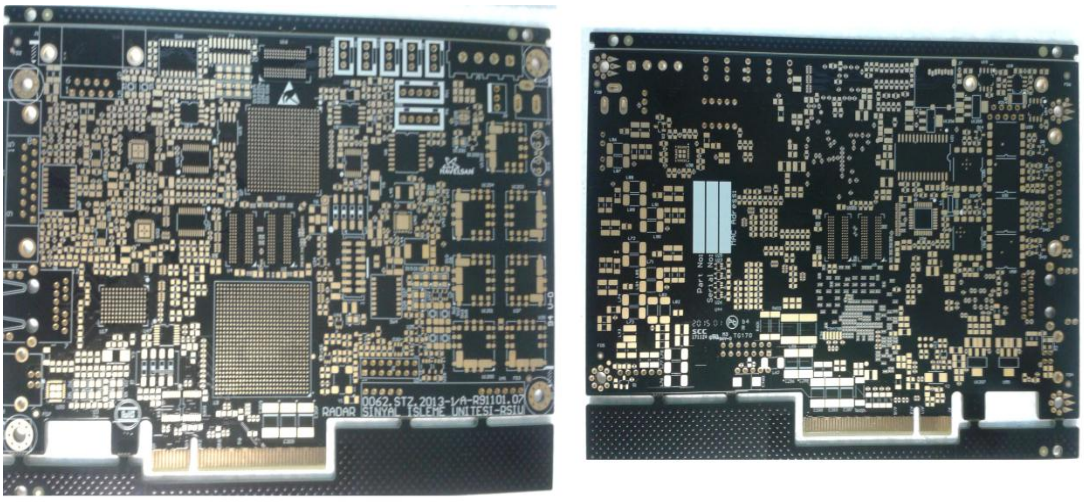


Şekil 2.19. Üç boyutlu PCB üst yüzü görünüşü



Şekil 2.20. Üç boyutlu PCB alt yüzü görünüşü

Kart tasarımında özellikle DDR3 bellek adres ve veri yolu gereksinimlerinin karşılanması için 14 katlı PCB tasarımı gerçekleştirilmiştir. PCB üzerinde toplam 1500 adet komponent bulunmaktadır. Tasarımda besleme pinleri arasında decoupling amaçlı optimum sayıda pasif komponent kullanabilmek adına 0201 kılıf malzeme ve bu malzemeleri dizebilecek üretim teknolojisi kullanılmıştır. Şekil 2.21'de üretilen PCB'nin dizgisiz görüntüsü mevcuttur.



Şekil 2.21. PCB'nin dizgisi yapılmamış görüntüsü

PCB, 167,50 mm × 106,50mm × 25 mm boyutlarındadır.

Üretim ve dizgi açısından dengeli bir dizgi ve lehimleme prosesi ve optimum sürede üretim sağlamak adına tasarımda 750 adet komponent üst katmanda, 750 adet komponent alt katmanda olmak üzere %50-50 prensibine göre yerleşim yapılmasına dikkat edilmiştir. Tasarımda toplam 4400 bağlantı yolu oluşmuş ve bu bağlantıların bazıları arasında (özellikle yüksek hızlı hatlar olan PCI-e hatları, DDR3 hatları arasında) kör (Blind) ve gömülü (Burried) yol (via) kullanılmıştır. Bu nedenle PCB üretiminde bu tür yolları üretebilmeye olanak sağlayan Panasonic firmasının lisanslı üretim teknolojisi olan ALIVH (Any Layer Interstitial Via Hole) teknolojisi kullanılmıştır. Özellikle Japonya'da kullanılan bu teknoloji aynı zamanda tablet, akıllı telefon ve cep telefonları üretiminde ortaya çıkan bir üretim teknolojisidir. Tasarımda multi layer yüksek hızlı kartların üretiminde sinyal kalitesi, EMC ve EMI uygunluk açısından High Tg laminant ve ENIG kaplama türü tercih edilmiştir. PCIe soketine bağlanan uçların üretiminde ise altın kaplama türü tercih edilmiştir. PCI-e x4(x2) özelliktedir ve 4 geçitli linkleri destekleyebilecektir. Kartın kalınlığı 1,6mm'dir. Kart üzerinde en çok ısı yayacak malzeme DSP işlemcidir. Bu nedenle DSP soğutması için soğutucu ve fan tertibatı mevcuttur [218-220].

Tablo 2.12. PCIe kart (RSIU) konektör pin atamaları

DB-15		RJ-45		DB-9	
Pin No	Sinyal İsmi	Pin No	Sinyal İsmi	Pin No	Sinyal İsmi
8	RADAR_1_ACP(+)	1	BI_DA(+)	1	Ground
15	RADAR_1_ACP(-)	2	BI_DA(-)	2	CAN_LOW
7	RADAR_1_ARP(+)	3	BI_DB(+)	3	Yedek
14	RADAR_1_ARP(-)	4	BI_DC(+)	4	RS422_RX(+)
6	RADAR_1_SYNC(+)	5	BI_DC(-)	5	RS422_RX(-)
13	RADAR_1_SYNC(-)	6	BI_DB(-)	6	CAN_HIGH
5	RADAR_1_VID(+)	7	BI_DD(+)	7	Yedek
12	RADAR_1_VID(-)	8	BI_DD(-)	8	RS422_TX(+)
4	RADAR_2_ACP(+)			9	RS422_TX(-)
11	RADAR2_ACP_ARP(-)	USB		ATX V. 2.2	
3	RADAR_2_ARP(+)	Pin No	Sinyal İsmi	Pin No	Sinyal İsmi
10	RADAR_2_SYNC(+)	1	N/C	1	+12V
2	RADAR_2_SYNC(+)	2	DATA(-)	2	GROUND
9	RADAR_2_VID(+)	3	DATA(+)	3	GROUND
1	RADAR_2_ACP(+)	4	GROUND	4	N/C

Kartın tek başına masa üstünde ve bilgisayarda çalıştırılabilecek durumuna RSIU-Radar Sinyal İşleme Ünitesi ismi verilmştir. RSIU masa üzerinde çalışacak şekilde standart 12V@5A lik power giriş soketine sahiptir. Bilgisayar tabanlı uygulamalarda bilgisayardan besleme sağlanabilmesi için ATX V. 2.2 güç soketi bulunmaktadır. Bu soket aynı zamanda kartın Bölüm 2.5'de verilecek olan cihaz içi kullanımında da besleme arayüzü sağlamaktadır. Kartın giriş çıkış konektör-pin atamaları Tablo 2.12'de verilmiştir. Kartın dizgisi tamamlanmış görüntüsü Şekil 2.22'de verilmiştir.



Şekil 2.22. Dizgisi tamamlanmış RSIU kartı

2.5. Mekanik (Cihaz) Tasarımı

Cihaz tasarımı ticari ve askeri standartlara uyumluluk açısından iki farklı şekilde gerçekleştirilmiştir. Ticari kullanım amaçlı yapılan tasarım Radar Sinyal İşleme Birimi (RSIB**)**, askeri olarak kullanılacak tasarım ise Radar Sinyal İşleme Cihazı (RSIC**)** olarak isimlendirilmiştir.

2.5.1. RSIB - Radar sinyal işleme birimi

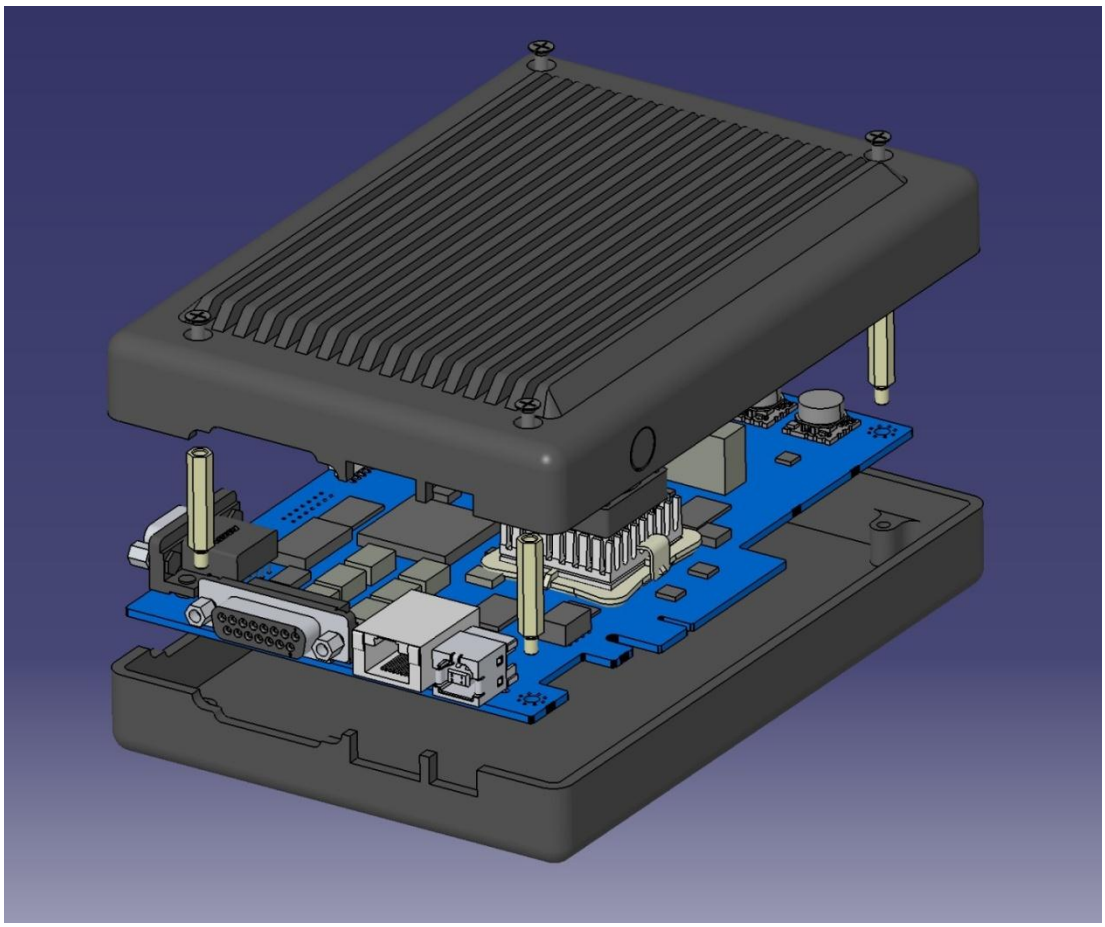
Ticari kullanım için tasarlanan ürün, kolay taşınabilir ve küçük boyutlarda olacak şekilde tasarlanmıştır. Gövde soğutmaya olanak sağlayacak şekilde kanatlı yapıda üretilmiştir. Isı atımı analizleri için boyalı ve boyasız olmak üzere iki farklı şekilde kaplanmıştır. Şekil 2.23'de üretimi tamamlanmış RSIB cihazı görüntüsü verilmiştir.



Şekil 2.23. RSIB ticari cihaz resimi

RSIB, Şekil 2.25'de gösterildiği şekilde adaptör soketi ile direk 12 Volt @ 5A'lik DC gerilim ile beslenmektedir. Cihazın konektör ve pin yapıları Tablo 2.12'de verilen RSIU pin atamaları ve konektör yapıları ile birebir aynıdır. RSIU'da gözlenen PCI

Express bağlantı plaketi bu kullanımda mevcut değildir. RSIU kartı cihaza dört kenar noktadan M3 vidalar ile monte edilmektedir. Cihazın yerleşimi ve montaj görüntüsü Şekil 2.24'te verilmiştir. Cihaz üzerinde besleme ve aktivite ledleri bulunmaktadır. Cihaz 175 mm × 120 mm × 45 mm ebatlarındadır.



Şekil 2.24. PCB nin RSIU'ne montajı



Şekil 2.25. RSIU'nun yan görünüşleri

2.5.2. RSIC - Radar sinyal işleme cihazı

Askeri cihazın daha çok deniz ve kara platformlarında ve tek başına (stand alone) kullanılacağı varsayılarak değerlendirme yapılmıştır. Hava platformlarında kullanım için, değişebilecek elektronik tasarım isterlerine uygun olabilecek modüler bir tasarım gerçekleştirilmiştir.

Tasarım süreçleri cihazın askeri standartlardaki (MIL-STD-810 vb.) testlere tabii tutulacağı gerçeğine göre, Vee Modeline uygun şekilde yürütülmüştür. Şekil 2.26'da üretimi tamamlanmış RSIC görüntüsü verilmiştir.



Şekil 2.26. RSIC askeri cihaz resmi

Depolama ve çalışma sıcaklığı olarak MIL-STD-810F (-40/+71 depolama, 0/55 çalışma sıcaklığı), RTCA DO-160D (-40/+71 depolama, 0/50 çalışma sıcaklığı –genel, -15/+55 çalışma sıcaklığı- Type A, -20/+55 çalışma sıcaklığı Type -C) standartlarına, titreşim için MIL-STD-167 ve şok için MIL-STD-810F 516.5 uygunlukları hedeflenmiştir.

Mekanik gövde hafif, mukavim ve korozyon dayanımı yüksek olan alüminyum malzemeden üretilmiştir. Cihaz, CNC teknolojisine göre yapılması durumunda, AL 5083 veya AL 6061-T6 serisi malzeme kullanılmıştır. Cihazın ileriki üretimlerde döküm tekniğine göre yapılması durumunda, ANSI A356.0-T6 sınıfı alüminyum alaşım malzeme kullanılması planlanmaktadır.

Kullanılacak olan bağlantı elemanları (vida, pul vb.) A4-80 kalite paslanmaz çeliktir. Platform montajında; gövdenin büyüklüğü ve sistem isterleri ihtiyaçlarını karşılamak üzere şok izolatör kullanılabilme tertibatı mevcuttur.

Mekanik işlem sonrası malzemeler alodine kaplama (MIL-C-5541 CLASS 1A) işlemine tabi tutulmuştur. Kaplama sonrası kamuflaj özelliği de sağlayan elektrostatik toz boya, siyah mat, RAL 9005 boyama işlemi yapılmıştır. Ayrıca MIL-STD-889 (DISSIMILAR METALS) standardına uygun malzeme seçimi yapılmıştır. Cihazın termal davranışını gözlemek üzere bir adet de boyasız üretim gerçekleştirilmiştir.

Cihazda; DSP nin yoğun kullanılmadığı uygulamalarda tek başına DSP üzerindeki soğutucu ile, DSP nin orta yoğunlukta kullanıldığı durumlarda DSP üzerinde soğutucu üzerinde monteli bir fan ile gövde soğutmalı ve DSP'nin yoğun kullanıldığı durumlarda cihaz üzerindeki hava kanalllarının açılarak hava akışı da sağlanan şekilde hava soğutmalı olmak üzere DSP nin kullanım yoğunluğuna göre üç farklı soğutma yapısı tasarlanmıştır. Soğutmanın ön ve arka hava kanallarını kullanması durumu için açık panellerde EMC/EMI filtre ile tedbir alınmıştır. Soğutmanın gövde soğutmalı (conduction cooling) olması durumu için kanatlı (fin type) gövde yapısı tasarımı yapılmıştır. İşlemci ve soğutucu arasındaki temas yüzeyinde termal macun kullanılmıştır. Cihaz gövde üzerinde soğutma imkânı sağlayabilecek, soğutma kanallı alüminyum metal bir yapıda üretilmiştir. Öngörülen bu soğutma türleri;

- Havalandırma tapaları kapalı iken ana işlemci üzerine yerleştirilecek metal soğutucu ile yapılacak soğutma
- Havalandırma tapaları açık iken ana işlemci üzerine yerleştirilecek metal soğutucu ile yapılacak soğutma
- Havalandırma tapaları açık iken ana işlemci üzerine yerleştirilecek metal soğutucu ile birlikte fanlı soğutma

Cihaz M6 ebadında topraklama çivisine sahiptir. Kart, montaj vidaları ile gövde toprağına bağlanmaktadır. Kartın ortak topraklama noktası EMC ve EMI uygunluğu açısından topraklama vidaları ve konektör gövdeleri üzerinden sağlanmaktadır.

Tasarım hem AC, hem de DC besleme voltajı alabilecek şekilde tasarlanmıştır ancak DC besleme seçeneği prototip üretimde icra edilmemiştir. AC besleme 110-240V AC 50-60 Hz'dir. AC besleme için cihazda SMPS modül kullanılmıştır [221]. DC giriş voltaj aralığının 12V-48V DC şeklinde olması öngörülmüştür. Güç girişi konektöründe DC besleme pinleri ayrılmıştır.

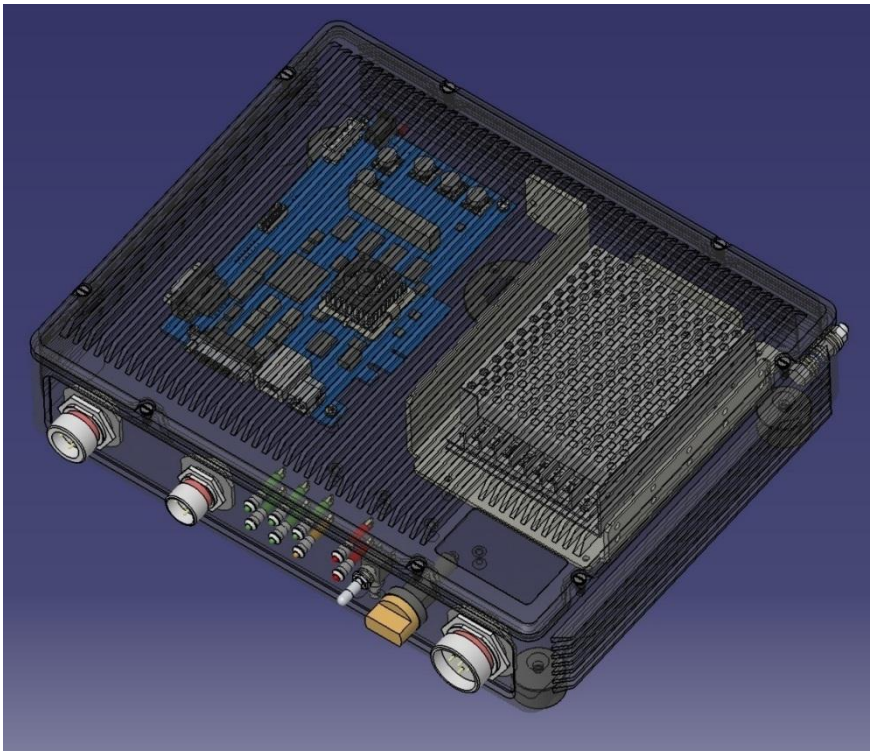
Cihazda giriş çıkış arayüzleri için 3 adet askeri standartta Jum Nut Receptacle [222], bir adet On/Off anahtarı [223], bir adet sökülebilir sigorta ve ledler bulunmaktadır. Konektörlerin tümü sızdırmaz olacak şekilde seçilmiştir. Şekil 2.27'de RSIC yerleşim düzeni, Şekil 2.28'de ise RSIU çalışır durumu gösterilmiştir.

Tablo 2.13. RSIC Konektör pin atamaları

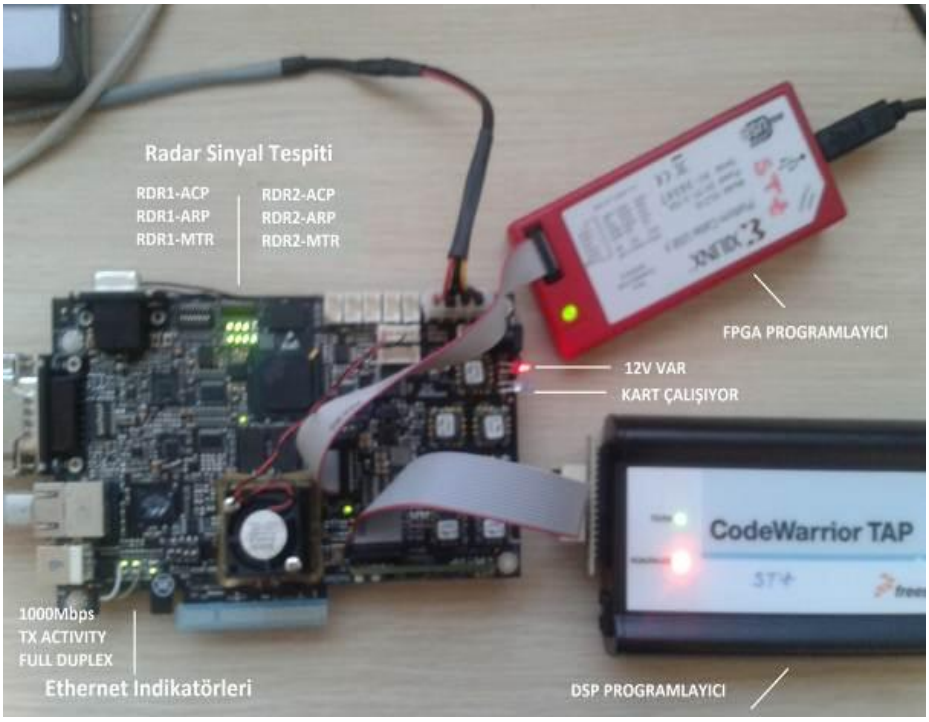
D38999/24WC26PN (RADAR) (J3)		D38999/24WB35PN (DATA) (J2)		D38999/24WE06PN (POWER) (J1)	
Pin No	Sinyal İsmi	Pin No	Sinyal İsmi	Pin No	Sinyal İsmi
1	RADAR_1_VID	1	TX_0(+)	A	AC_PHASE
2	RADAR_1_SYNC	2	TX_0(-)	B	AC_NEUTRAL
A	YEDEK[1]	3	RX_0(+)	F	AC_EARTH
B	RADAR_1_ACP(+)	4	TX_1(+)	E	DC_EARTH
C	RADAR_1_ARP(+)	5	TX_1(-)	D	DC_48V(+)
D	YEDEK[1]	6	RX_0(-)	C	DC_48V(-)
E	RADAR_1_ACP(-)	7	RX_1(+)		
F	RADAR_1_ARP(-)	8	RX_1(-)		
		9	USB_GND		
		10	RS422_RX(+)		
		11	RS422_RX(-)		
		12	USB_DATA(+)		
		13	USB_DATA(-)		

[1] Yedek pinler, MIL-STD-4193 uygulamalarında MODE ID sinyali için kullanılacaktır.

Tablo 2.13'de görüleceği üzere mevcut platformlara uyumluluk açısından RSIC tasarımındaki radar konektörü (J3) bir radar alma kapasitesine sahip olacak şekilde seçilmiştir. Bu nedenle cihazın radar giriş kapasitesi bir radar şeklindedir.



Şekil 2.27. RSIC cihaz içi yerleşim planı



Şekil 2.28. RSIU kartı çalıştırılması

3. GÖMÜLÜ YAZILIM TASARIMI

Gömülü yazılım tasarımları FPGA tabalı uygulamalar için Verilog-HDL, DSP tabanlı uygulamalar için C/C++ dili ile gerçekleştirilmiştir. FPGA tabanlı tasarımlar ile radar veri arayüzü, birinci seviye işlemler ve video yayını tasarımları yapılmıştır. DSP uygulamaları ile ise sinyal işleme uygulamalarının icrası hedeflenmiştir. Yazılım geliştirmesi için kullanılan tümleşik geliştirme ortamları Tablo 3.1'de verilmiştir [224,225].

Tablo 3.1. Gömülü yazılım araçları

Platfrom	Geliştirme Aracı	Üretici
SPARTAN-6 FPGA	ISE Design Suite 14.7	Xilinx
STARCORE DSP	CodeWarrior Development Studio for StarCore 3850 10.7.1	Freescale Semiconductor

FPGA tasarımlarının bir kısmı özellikle SERDES arayüzü kullanıma başlandığında DSP tasarımlarına aktarılacaktır. Platformlarda icra edilen ve edilmesi planlanan fonksiyonların listesi Tablo 3.2'de verilmiştir. Proje kapsamında radar video yayını tasarımları tamamlanarak, diğer fonksiyonların sonraki çalışmalarda tamamlanması hedeflenmiştir.

Tablo 3.2. Platform fonksiyon atamaları

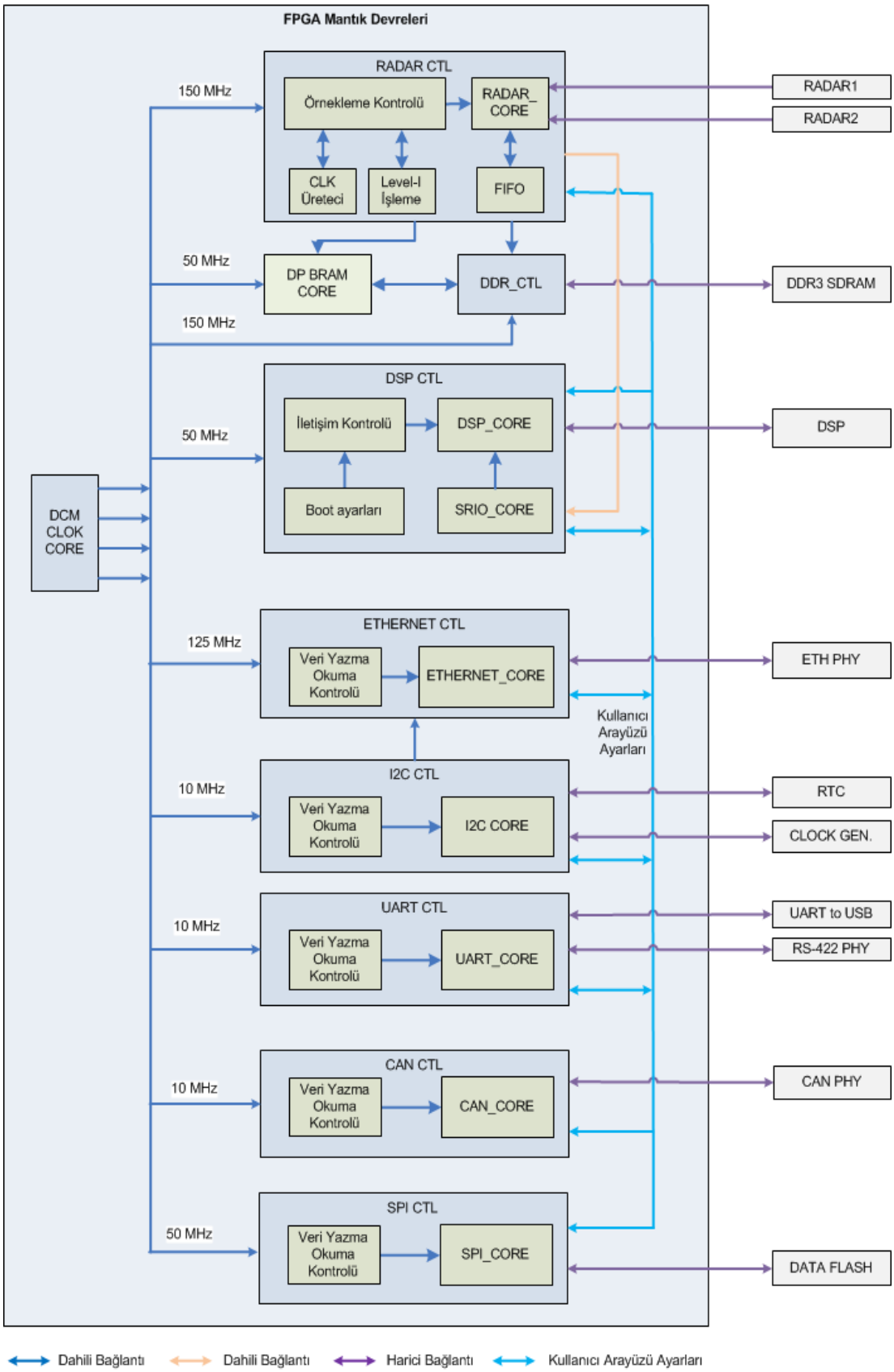
Platfrom	Fonksiyon	Alt Fonksiyon
FPGA	Radar Video Örnekleme	Örnekleme Yeniden Örnekleme Korelasyon
	Sayısal Radar Video Yayını	Hizalama, Birleştirme Yayın
	Radar Video Süzme Fonksiyonları	Kazanç Kontrolü STC, FTC
DSP	Radar Sinyal İşleme	MTI/Doppler İşleme CFAR Eşikleme Plot Çıkarma Sıkıştırma

3.1. FPGA Verilog-HDL Tasarımı

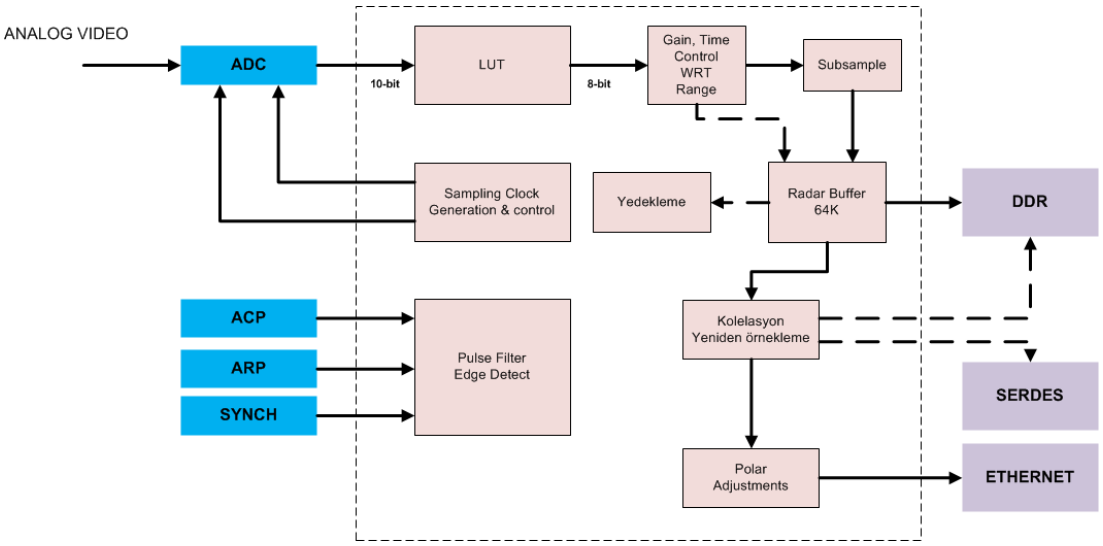
FPGA tasarımı temelde; radar video verisini yüksek hızda FIFO (first in first out) tampon üzerinden alarak iki arayüzlü dahili SRAM bloğuna yazmakta, yazılan bu veri üzerinde gerekli olan örnek azaltma, hizalama ve döndürme işlemleri icra edilmesi ve sonrasında ethernet modulü aracılığı ile ağ arayüzü üzerinden gönderilmesi işlevi üzerine tasarlanmıştır.

Radar açısal sinyalleri işlenerek yansıyan radar izlerinin ait olduğu anten bakış açısı bulunmaktadır. Yansıyan radar izlerinin mesafesi ise senkronizasyon sinyalinin yükselen kenarından başlayarak eşit adımlar ile örneklenerek SRAM/SDRAM hafızaya alınması, dolayısı ile her bir örneğin belli bir mesafeye karşılık gelmesi ile elde edilmektedir. Alınacak örnek adedi radarın maksimum mesafesinin örnekleme hızına bölünmesi ile elde edilmektedir. Çok yüksek örnek adedinden çıkış çözünürlüğüne inilmek için yeniden örnekleme gerçekleştirilmektedir. Radarın her bir sinyali bir yükselen kenar tespiti mekanizması aracılığı ile alınmaktadır. Tasarımın yükleme işlemi için bilgisayar ile kart arasında "Platform Cable USB-II" JTAG programlama adaptörü kullanılmaktadır. FPGA konfigürasyon dosyası (bit file) kart üzerinde bulunan flash hafızaya yüklenmektedir. Şekil 3.1'de FPGA mantık devreleri verilmiştir [226-228].

Radar video kartı uygulamaları kart üzerindeki FPGA de mantık devresi olarak icra edilmiştir. FPGA sayısal mantık devreleri Verilog HDL dili kullanılarak tasarlanmıştır. Yüksek hızda radar videosu 10-bit (8-bit) olarak sayısallaştırılmaktadır. Analog sayısal çevirici kontrolü ve saat bilgisi FPGA tarafından sağlanmaktadır. LUT tabanlı kazanç kontrolü, zaman kontrolü tasarımı ile Bölüm 1.4'de verilen işaret süzme fonksiyonları tasarımı yapılmıştır. Daha sonra veri yedeklenmekte veya ikinci seviye süzgeçleme işlevlerinden sonra DDR hafızada range x cross range bloğunu oluşturmak üzere tutulmaktadır. Bununla birlikte taktik ekran çözünürlüğüne göre ayarlanarak ethernet arayüzünden iletilmekte ve sinyal işleme uygulmaları için SERDES fiziksel arayüzünden DSP ye aktarılmaktadır. Şekil 3.2' de FPGA giriş seviyesi işlem blokları gösterilmiştir. Özellikle hafıza blokları için hazır çekirdek kütüphaneler kullanılmıştır [229-238].

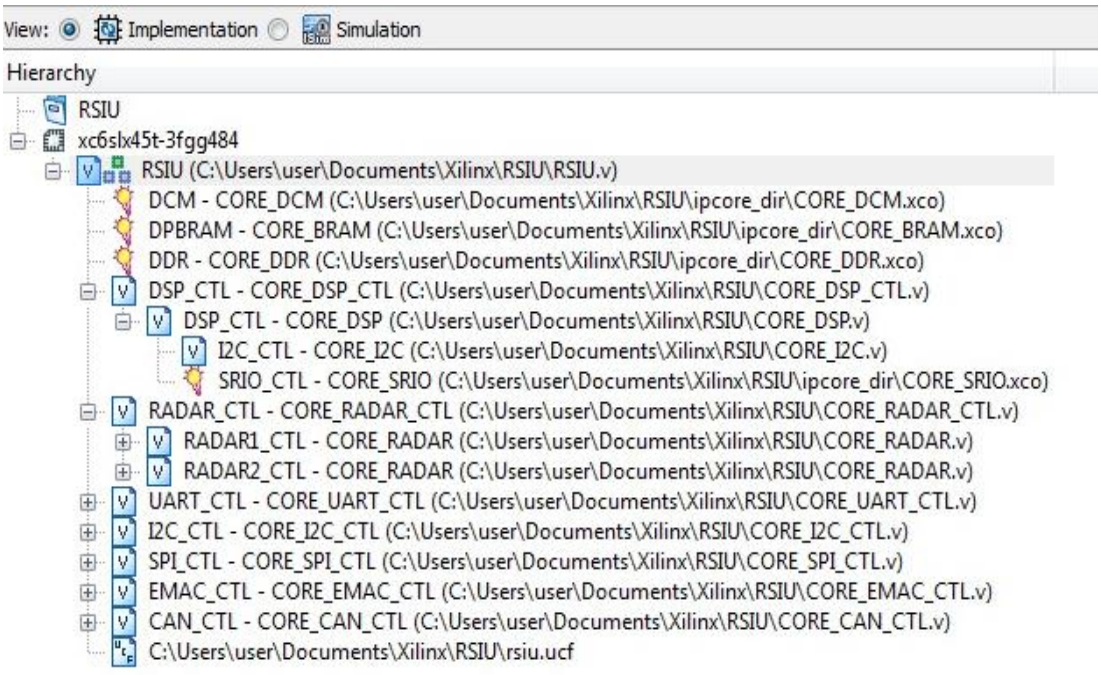


Şekil 3.1. FPGA mantık devreleri tasarımı blok diyagramı



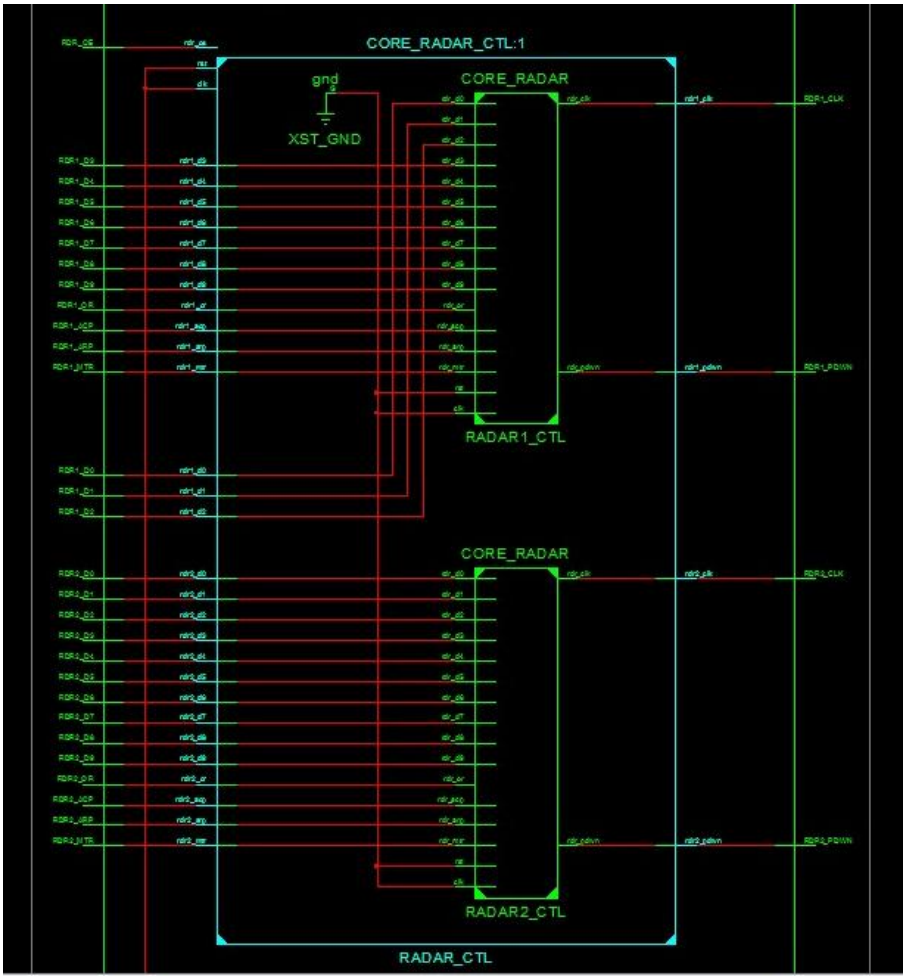
Şekil 3.2. FPGA radar bloğu mantık devreleri

ISE tasarım projesi blok yapısı Şekil 3.3'de verilmiştir.

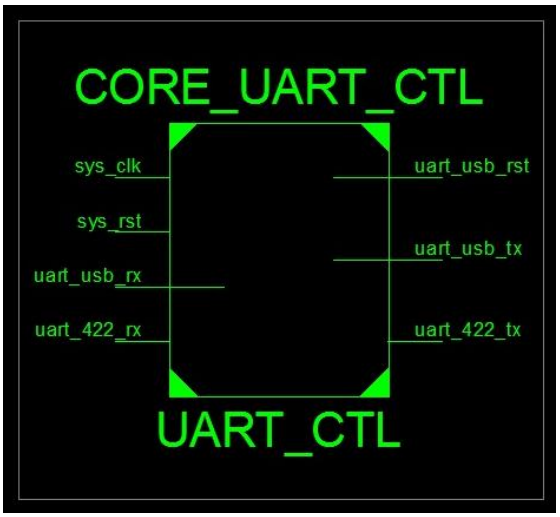


Şekil 3.3. FPGA ISE proje dosyası

Projede oluşturulan bazı blokların sadeleştirilmiş sembolik görünümleri örnekleri Şekil 3.4 ve Şekil 3.5'de verilmiştir. Sembol üretimi kod ortamından "Design Utilities" menüsü kullanılarak gerçekleştirilmiştir [239].



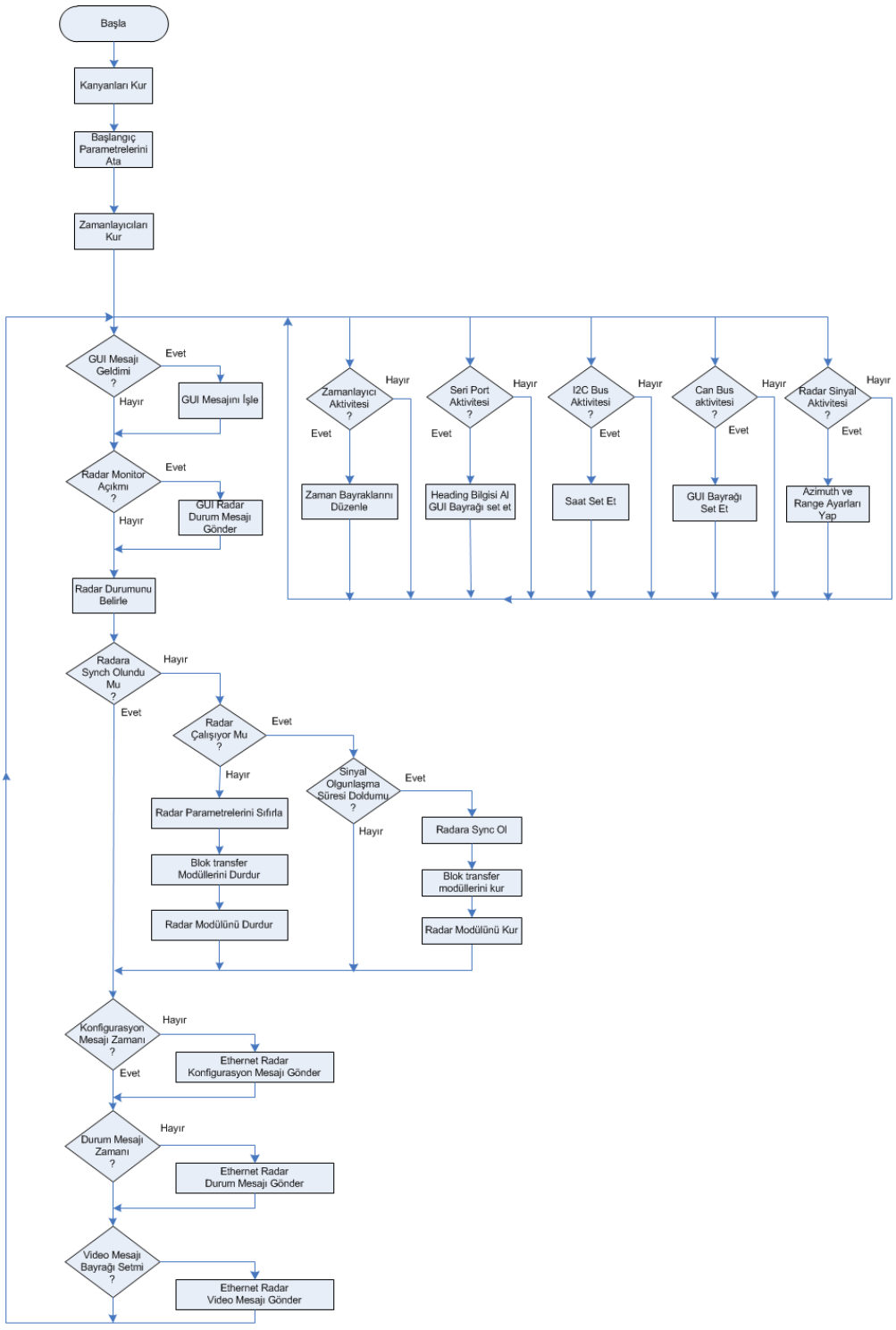
Şekil 3.4. FPGA radar bloğu sembolik gösterimi



Şekil 3.5. FPGA uart bloğu sembolik gösterimi

Temel sayısal radar video yayını algoritması Şekil 3.6'da verilmiştir. Çevrebirim blokları kendilerine ait aktiviteler oluşturduğunda TOP modul üzerinden ilgili diğer

alt sistem modüllerine sinyal ileterek gerekli işlemlerin gerçekleştirilmesi sağlanmaktadır. Sıralı işlem olarak temel program akışı kullanıcı mesajlarına göre sistem ayarlarının yapılması, kart/cihaz ve radar durumlarının raporlanması ve radar video konfigurasyon, durum ve video mesajlarının gönderilmesi şeklindedir.



Şekil 3.6. Radar video yayını sıralı algoritması

3.2. DSP Gömülü Yazılımı Tasarımı

DSP yazılımı ile Tablo 3.2' de verildiği üzere MTI/Doppler işleme, CFAR eşikleme, Plot üretme gibi radar sinyal işleme ve ZLIB sıkıştırma fonksiyonlarının gerçekleştirilmesi altyapısı planlanmıştır.

Radar video aktarımı için yüksek hızlı SERDES1 fiziksel arayüzü üzerinden serial Rapid IO protokolü (x4, 2,5Gbaud, 8Gbps) kullanımı ve DMA tabanlı veri aktarımı tasarımı yapılmıştır. SRIO protokolü DSP üzerinde var olan rapidIO0 denetleyicisine atanmıştır [240].

Radar sinyallleri FPGA den yönlendirilerek veya direk seviye kaydırıcılardan DSP ye gelecek şekilde tasarım yapılmıştır. Bu yöntem DSP'de mesafe veya açısal olarak birinci seviye işlevleri icra etme veya FPGA den bağımsız radar sinyal analizi yapabilme esnekliği katmaktadır. Radar sinyalleri DSP üzerindeki zamanlayıcı (Timer) giriş pinlerine altı farklı modüle bağlanmıştır. Zamanlayıcılar "input capture" modu ile kullanılarak sinyallerin darbe genişliği ve peryodu hesaplanmakta ve radarın anten dönüş süresi, mesafesi gibi temel karakteristik özellikleri belirlenmektedir.

Radar verisi birinci seviye işlemlerin, örneğin yeniden örnekleme uygulanması durumunda L2 belleğe alınmakta ve bu seviyede işlemler L2 hafızada tamamlanmaktadır. Sinyal işleme uygulamaları için ise video verisi 2GB lık DDR3 bellekte depolanmakta ve CPI blokları üzerinde işlem yapılmaktadır. Sıkıştırma durumu için yine DDR3 hafızada sektör verisi, birleştirme işlemleri için tüm radar video verisi bu hafızada tutulmaktadır [241].

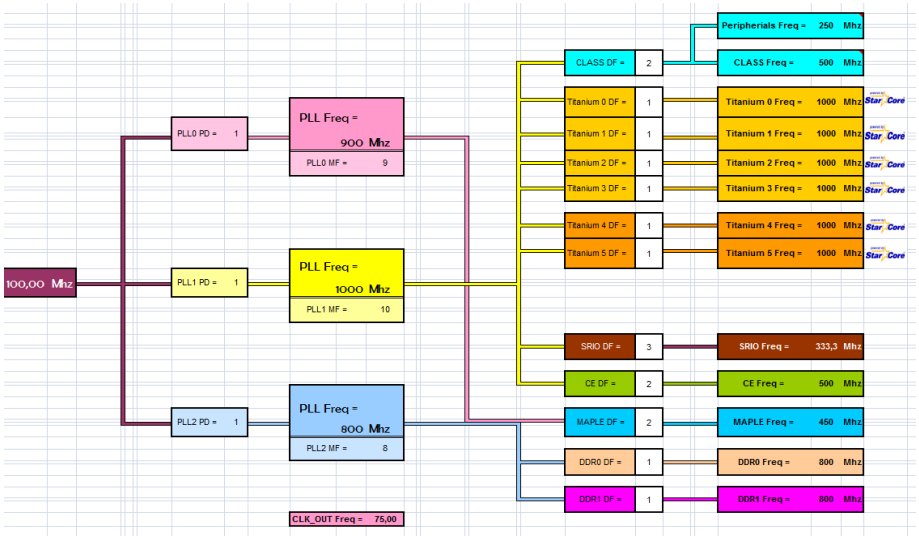
Ethernet ileşimi, SERDES2 fiziksel arayüzü üzerinden SGMII protokolü (x1, 1Gbps) kullanımı ve descriptor tabanlı DMA ile veri aktarımı yapılacak şekilde tasarlanmıştır. SGMII protokolü DSP üzerindeki QUICC engine içerisinde bulunan UCC (Unified Communication Controllers) bloğu ile icra edilecek ve jumbo frame desleyecek şekilde tasarlanarak Ethernet denetleyici iki bloğuna atanmıştır [242-245].

PCI Express iletişimi, SERDES2 fiziksel arayüzü üzerinden PCI Express protokolü (x2, 5Gbps, 500 MB/s) maksimum veri boyutu 256 byte lık transferler olacak şekilde ve uç birim (end point) modunda çalışacak şekilde tasarlanmıştır.

DSP'ye enerji veridiğinde DSP başlangıç ayarlarını (Reset Configuration Word-64bit) yükleyeceği yöntemi belirlemek üzere DSP üzerinde var olan RCW_SRC0, RCW_SRC1 ve RCW_SRC2 pinlerini okumaktadır. Bu pinlerin durumuna göre RCW değeri DSP ye yüklenir ve DSP RCW değerine göre kalkındırma işlemini gerçekleştirir. Tasarımda, varsayılan seçim "010" şeklindedir ve RCW 16-bit I2C EEPROM'dan yüklenmektedir. Aynı zamanda belirli DSP pinlerinden RCW değerini alma opsiyonu "000" veya "011" opsiyonları ve değişik RCW değerleri kombinasyonları FPGA tarafından da ayarlanabilecek şekilde esnek tasarlanmıştır. Diğer bir yöntemde ilgili değerlerin I2C EEPROM üzerinden okunması şeklindedir. Tasarım, yazılım yükleme işleminin kart üzerinde bulunan I2C veya SPI hafızadan veya Ethernet ağı üzerinden yapılmasına imkan verecek şekilde gerçekleştirilmiştir [246-247].

Tasarımda, kod yükleme işlemi için bilgisayar ile kart arasında "CWH-CTP-STC-YE, OnCE On-Chip Emulation" programlama adaptörü kullanılmaktadır. DSP gömülü yazılımı I2C flash veya SPI flash hafızalarda tutulmaktadır[248].

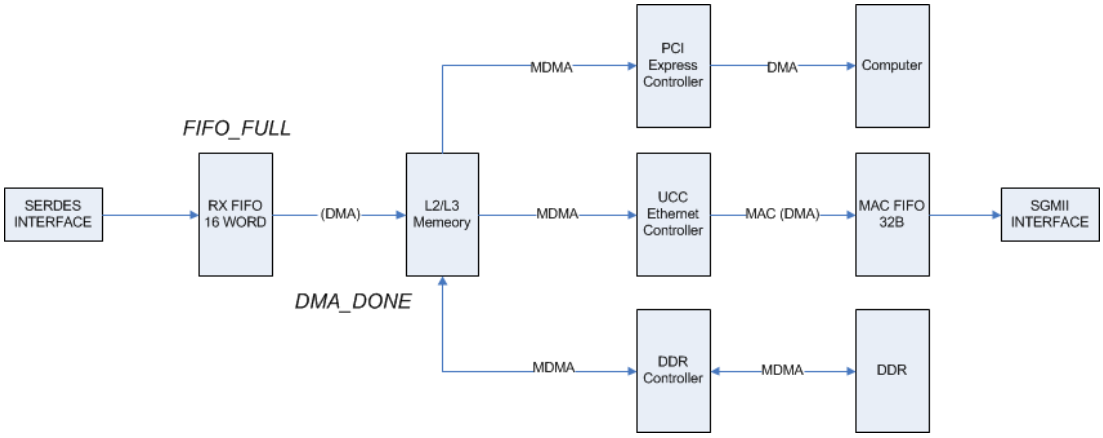
DSP'ler 1GHz hızında çalıştırılacak şekilde program tasarımı gerçekleştirilmiştir. Tüm dahili saatler için gerekli olan yazmaç değerleri Şekil 3.7'de gösterildiği üzere Freescale MDOCK Clock Scheme[1] aracı ile belirlenmiştir.



Şekil 3.7. DSP dahili saat üretimi

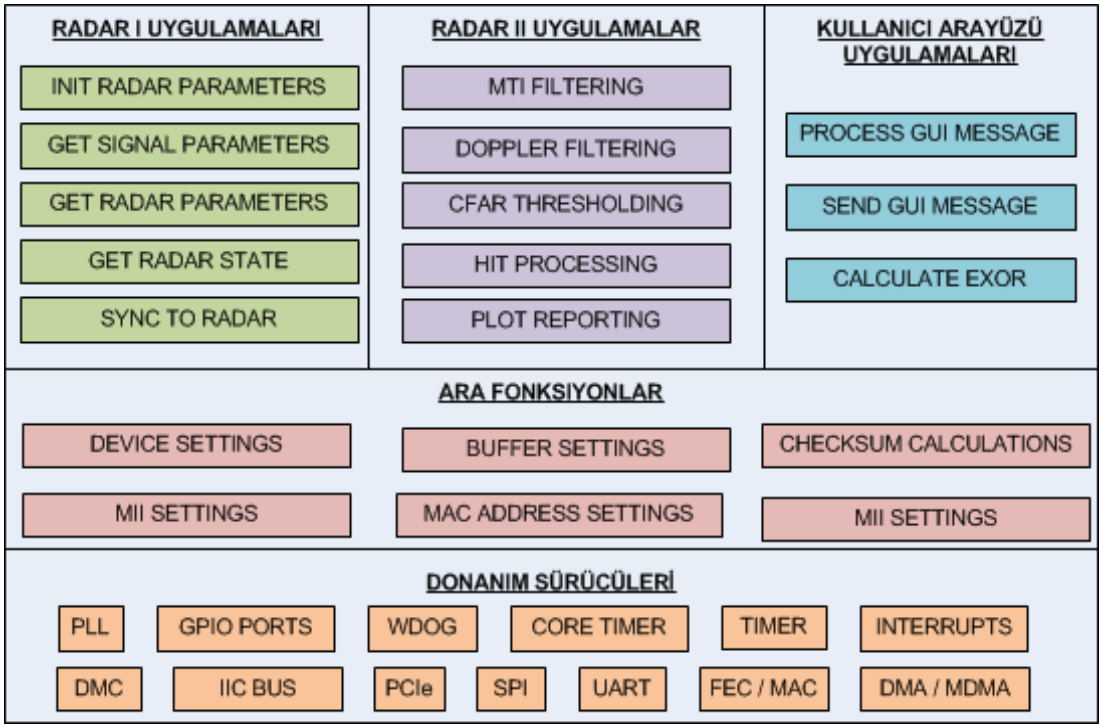
[1] NDA ile tedarik edilebilmektedir.

Video verisinin bloklar üzerinde aktarılması akış diyagramı Şekil 3.8'de verilmiştir. Çevrebirimler ve DSP arası veri aktarımı Peripheral-DMA, DSP içi bellekler arası aktarım ise Memory-DMA transferleri ile gerçekleştirilmektedir. Radar videosu kayıt amaçlı bilgisayara, sayısal video yayını amaçlı multicast ağına ve birleştirme, sinyal işleme, sıkıştırma gibi fonksiyonlar için DDR belleğe aktarılmaktadır.



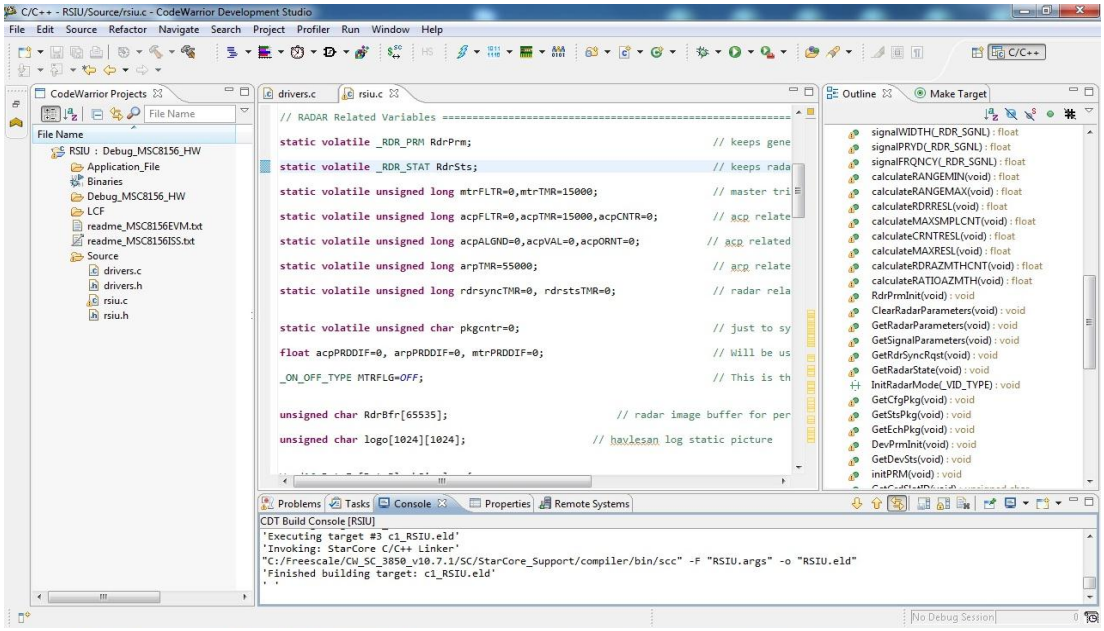
Şekil 3.8. Radar video verisi aktarımı

Uygulamalar Şekil 3.9'da gösterildiği üzere temel olarak DSP donanım kaynakları sürücüleri, kart ve kullanıcı seviyesi ayarlar, radar birinci seviye uygulamalar ve radar ikinci seviye uygulamaları şeklinde gruplandırılmışlardır [249-257].

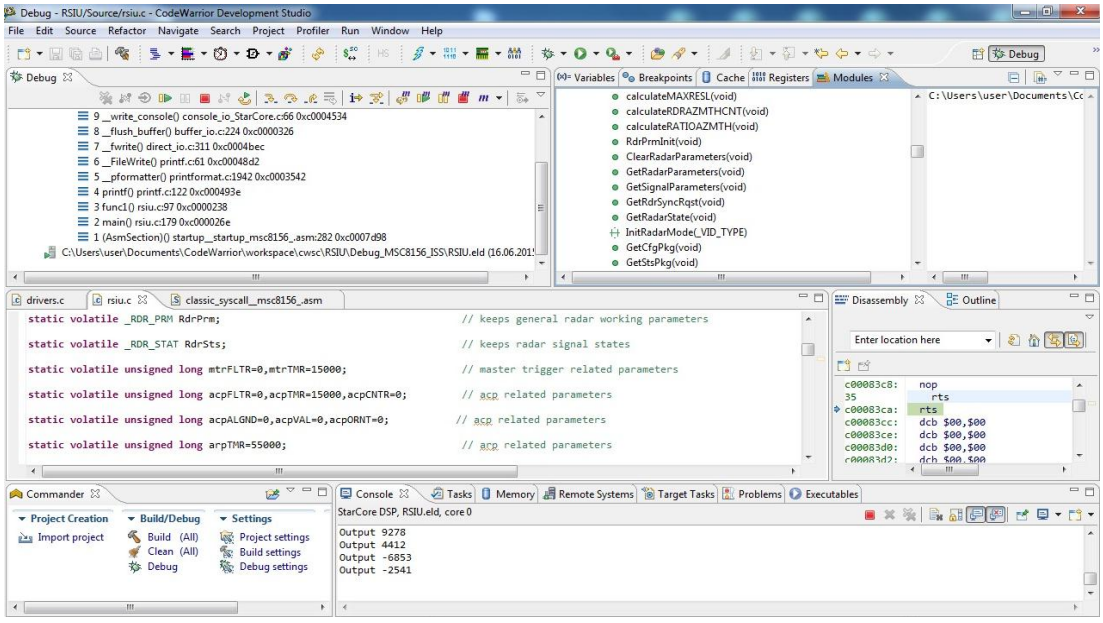


Şekil 3.9. DSP uygulamaları grupları

Şekil 3.10'da DSP projesi geliştirme ortamı ve bazı örnek uygulama fonksiyonları görüntüsü verilmiştir. Şekil 3.11'de ise DSP işlemci hata ayıklama (debug) ekranı görüntüsü verilmiştir.



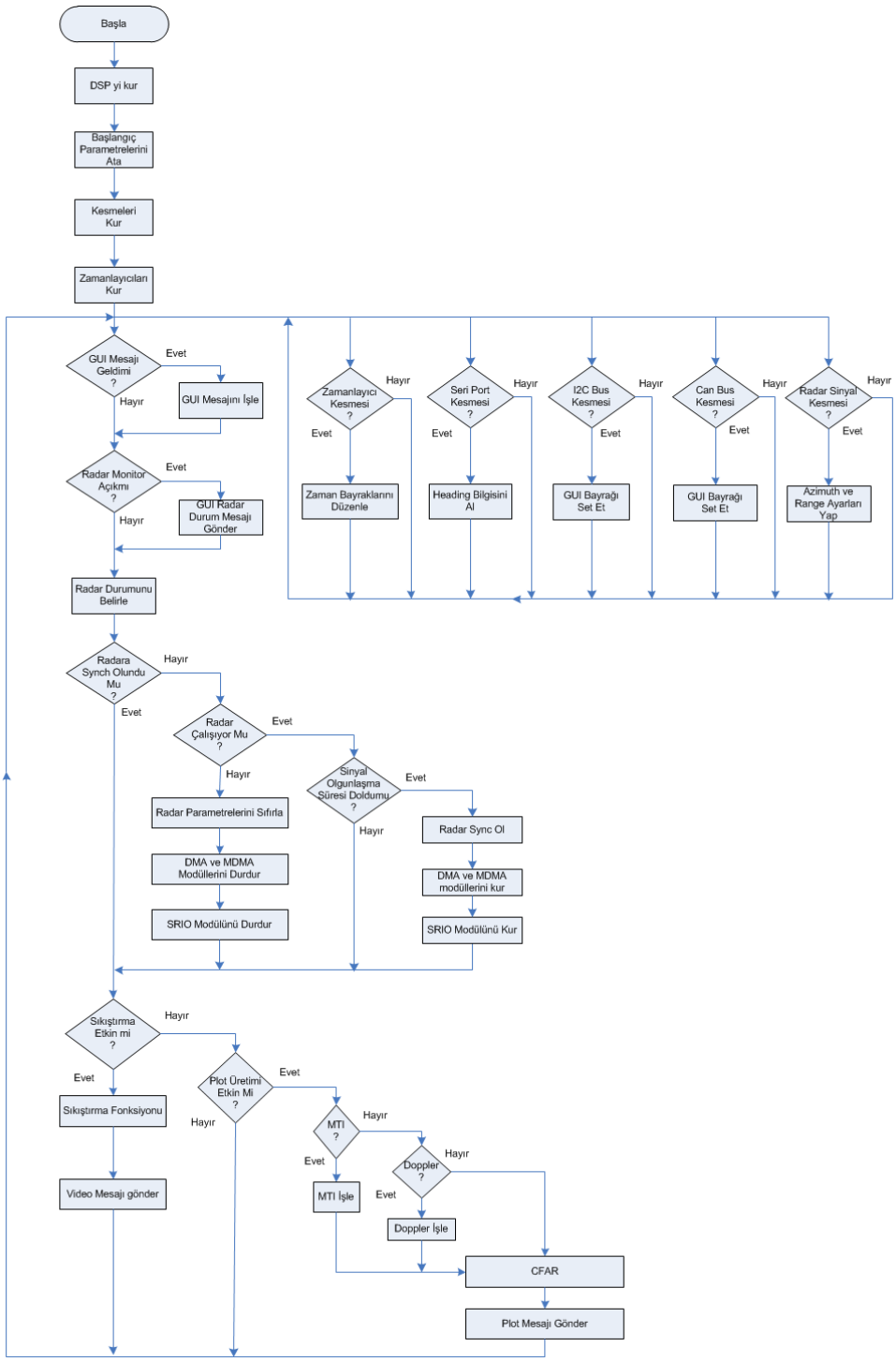
Şekil 3.10. DSP kod geliştirme ortamı görüntüsü



Şekil 3.11. DSP hata ayıklama ekranı (debugger) görüntüsü

Şekil 3.12'de DSP uygulaması temel akış diyagramı verilmiştir. Çevrebirimlerden gelen kesmeler ile çağırılan fonksiyonlar aracılığı ile sistem çalışma parametreleri güncellenmekte ve ana program akışını yönlendirmektedir. Kullanıcı arayüzünden

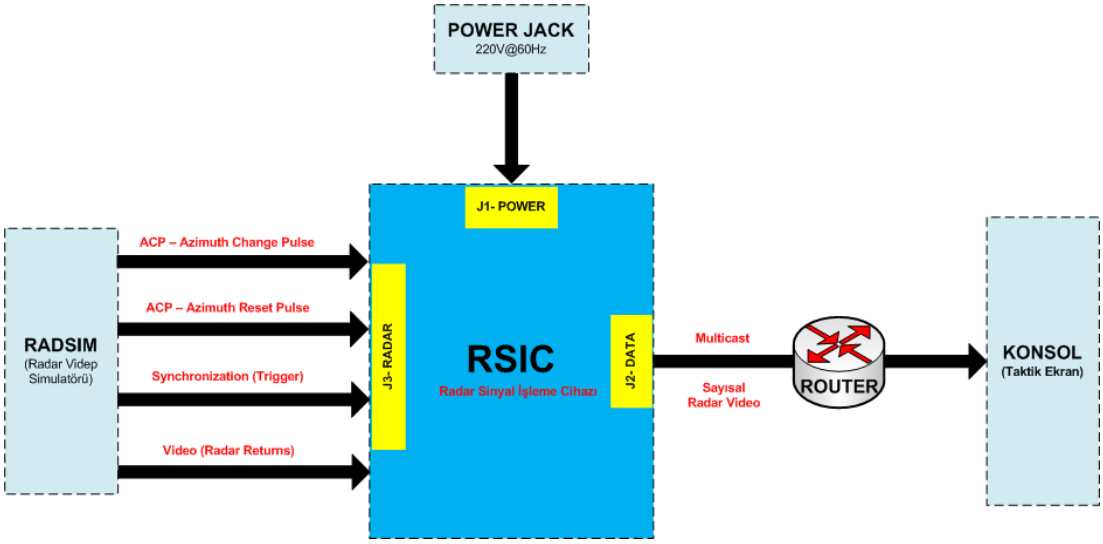
sıkıştırma işlevi seçilmesi durumunda DSP sıkıştırılmış radar video yayını moduna geçerek plot üretimi fonksiyonlarını kapatmaktadır. Sıkıştırma veya sayısal yayın seçili değil ise plot üretimi seçimi kontrol edilmekte ve seçili ise plot üretimi gerçekleştirilmektedir.



Şekil 3.12. DSP uygulaması temel akış diyagramı

4. TEST TECRÜBELERİ

Cihazın sayısal radar video yayını test ortamı düzeneği Şekil 4.1'de verilmiştir. Radar video simulatörü aracılığı ile Tablo 4.1'de belirtilen radar video senaryosuna karşılık gelen radar sinyalleri Tablo 2.13'de belirtilen J3 konektörü aracılığı ile cihaza verilmektedir. Cihazın ürettiği sayısal video paketleri ise ağ anahtarına multicast yayın ile iletilmektedir. Konsol da ilgili radar seçildiğinde radara ait multicast yayın dinlenmeye başlamakta ve taktik ekranda radar videosu görülmektedir.



Şekil 4.1. RSIC test konfigurasyonu

Tablo 4.1. Platfrom fonksiyon atamaları

Parametre	Değer	Birim
Anten Dönüş Süresi (ARP)	1	saniye
ACP Sinyali Sayısı	4096	adet
ACP Peryodu	244	mikrosaniye
Trigger Frekansı	4000	KHz
Hedef Sayısı	10	adet

4.1. Ham Video Dağıtımı (Örnekleme, Yeniden Örnekleme, Korelasyon)

Tablo 4.1' de verilen test senaryosuna karşılık RSIC cihazı tarafından yayınlanan radar video yayını taktik ekran görüntüsü Şekil 4.2'de verilmiştir. Video yüksek hızda örneklenerek hafızaya alınmakta yeniden örnekleme yapılarak 4096×1024 kutupsal (polar) çözünürlükte 239.0.10.1 adresinden yayınlanmaktadır. Taktik ekrandan Şekil 4.3'de gösterilen ve ilgili IP adresini dinleyen radar seçildiğinde video yayını sergilenmektedir.



Şekil 4.2. Sayısal radar video yayını taktik ekran görüntüsü

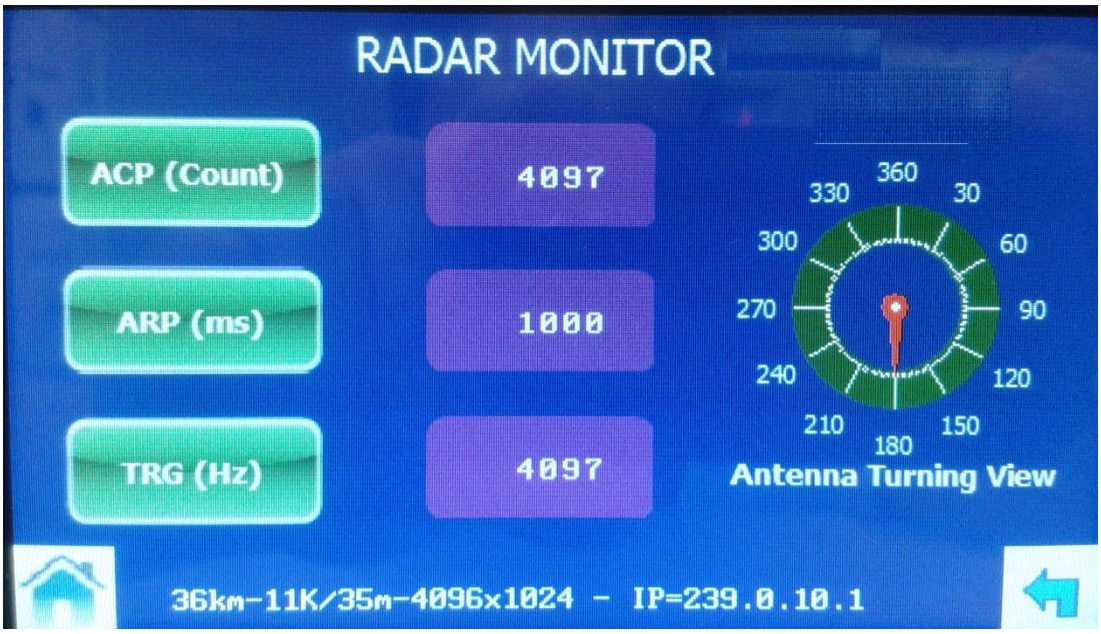
Başka simulatörler kullanılarak üretilen diğer radar video taktik ekran resimleri de Bölüm 4.9'da verilmiştir.

4.2. Sinyal/Radar Durum Tespiti

Radar sinyalleri belirli bir sıklıkta kontrol edilmekte ve bir süre boyunca algılanamazlar ise sinyallerin ve radarın durumunu değiştirmektedir. Şekil 4.3'de radar sinyalleri üretimi simulatörden durdurulduğunda ilgili radarın durumu taktik ekranda kırmızıya dönmekte, sinyaller tekrar verildiğinde ise radarın normal çalıştığını belirtecek şekilde yeşile dönmektedir. Şekil 4.4'de ise radar durum verilerinin sergilendiği kullanıcı arayüzü ekranı verilmiştir.



Şekil 4.3. Taktik ekran radar durum indikatörleri



Şekil 4.4. Cihaz menüsü radar durum indikatörleri

Radar mesafesi	:	36km	Alınan Örnek Adedi	:	11000
Mesafe Çözünürlüğü	:	35m[1]	Polar Çözünürlük	:	4096 × 1024
Multicast Yayın Adesi	:	239.0.10.1			

[1] Sergileme ekranı mesafe çözünürlüğü

4.3. Hizalama ve Döndürme

Şekil 4.2'de verilen normal radar video taktik ekran görüntüsü Şekil 4.5'de gösterildiği üzere menü aracılığıyla girilen parametre yardımı ile 30º açısal olarak döndürülmüştür. Döndürülen radar video taktik ekran gösterimi Şekil 4.6'da verilmiştir. Takik ekran dördüncü daire üzerinde bulunan çentiklerin her biri 30º'ye karşılık gelmekte ve döndürülen video orta noktası 30º'de gözlenmektedir.



Şekil 4.5. Menüden açısal (azimuth) hizalama değeri girilmesi



Şekil 4.6. Açısal olarak 30º saat yönünde hizalanmış taktik ekran videosu

Şekil 4.2'de verilen normal radar video taktik ekran görüntüsü Şekil 4.7'de gösterildiği üzere menü aracılığa girilen parametre yardımı ile 20km mesafesel olarak kaydırılmıştır. Kaydırılan radar video taktik ekran gösterimi Şekil 4.8'de verilmiştir. Takik ekran görüntüsü 24 mil (44,5 km) sıkalasında sergileme yapmaktadır. Dördüncü daire 44km'ye, ikinci daire ise 22km'ye karşılık gelmekte ve kaydırılan videoda ilk test resmi de bu yaya yakın olarak 20 km'de başlamıştır.



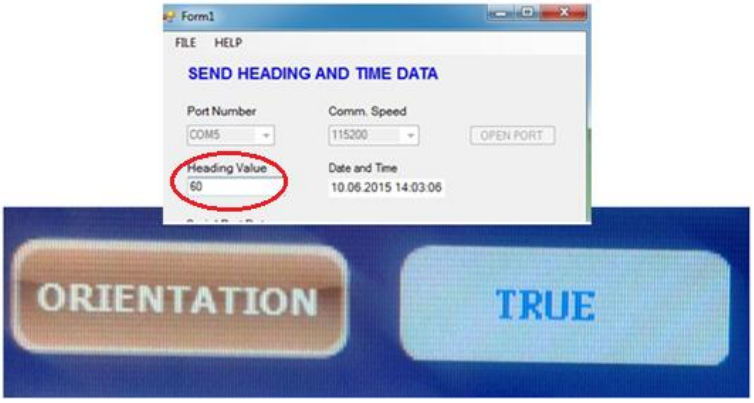
Şekil 4.7. Menüden mesafesel (range) hizalama değeri girilmesi



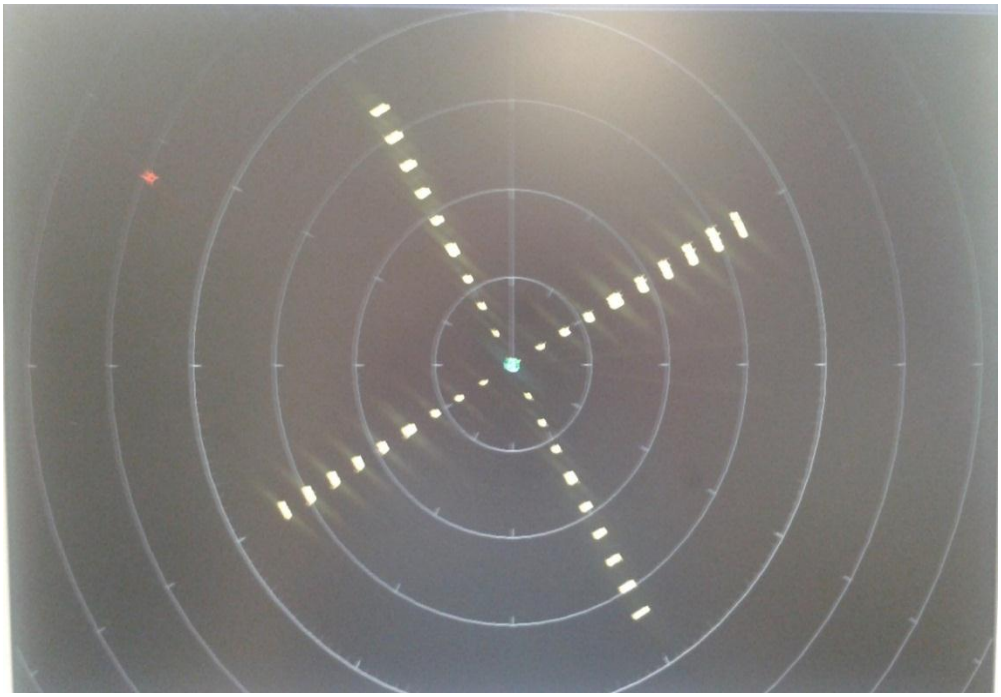
Şekil 4.8. Mesafesel olarak 20 km hizalanmış taktik ekran videosu

4.4. Gerçek/Nispi Sergileme

Şekil 4.2'de verilen normal radar video taktik ekran görüntüsü Şekil 4.9'da gösterildiği üzere menü aracılığıyla seçilen sergileme referansına göre 60º pruva açısında gerçek kuzey referanslı sergilenmiştir. Sergilenen radar video taktik ekran gösterimi Şekil 4.10'da verilmiştir. Taktik ekran dördüncü daire üzerinde bulunan çentiklerin her biri 30º ye karşılık gelmekte ve döndürülen video orta noktası 60º de gözlenmektedir.



Şekil 4.9. Menüden gerçek sergileme seçimi ve pruva açısı gösterimi



Şekil 4.10. Gerçek kuzeye göre sergilenen radar videosu (Pruva Açısı=60º)

4.5. Test Resmi

Cihaz tarafından üretilen ve sayısal radar video yayını olarak sağlanan radar videonun taktik ekran görüntüsü Şekil 4.11'de verilmiştir. Benzer şekilde belirli bir hız ve açıda hareket eden dört adet dinamik hedefe ait sayısal radar video yayını taktik ekran görüntüsü de Şekil 4.12'de verilmiştir. Menü seçimleri şekillerin üzerinde verilmiştir.



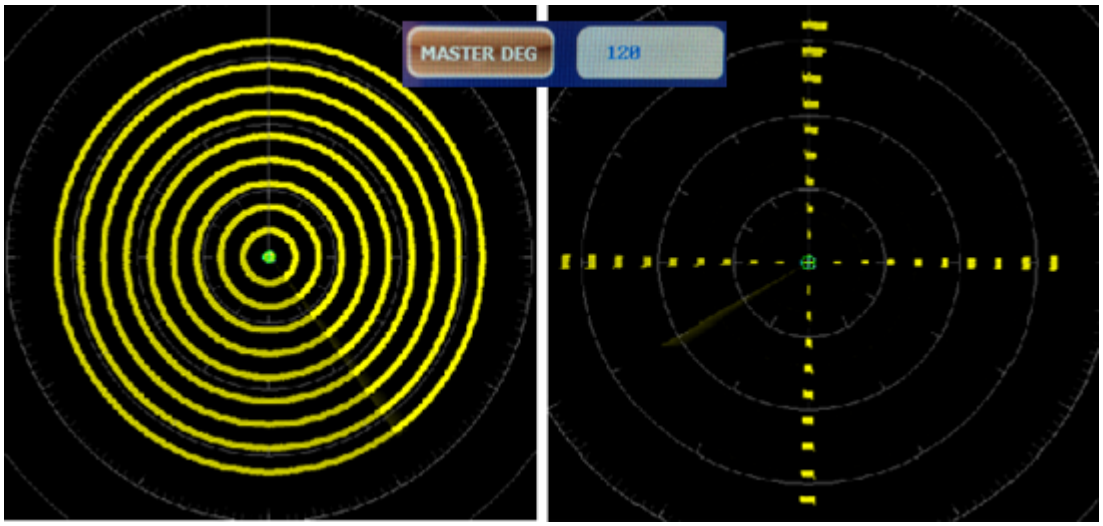
Şekil 4.11. Üretilen statik test resmi



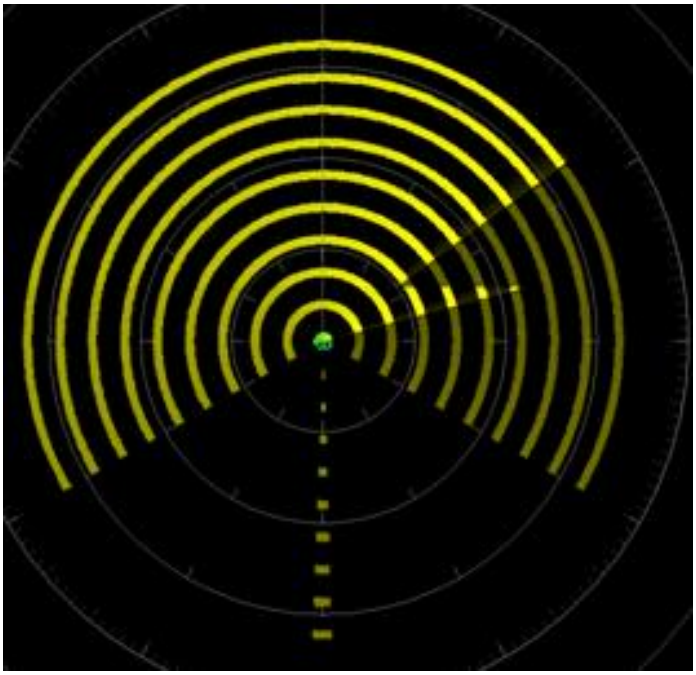
Şekil 4.12. Üretilen dinamik test resmi

4.6. Video Birleştirme

Şekil 4.13'de birleştirilecek farklı iki radar kaynağı simülasyon videosu verilmiştir. Yuvarlak halka şeklinde olan video baş seyir radarı, artı şeklinde olan video kıç seyir radarı videosunu simüle etmektedir. Bu iki radarın birleştirme açısı 120º olacak şekilde birleştirilmiş sayısal radar video yayını taktik ekran görüntüsü Şekil 4.14'de verilmiştir.



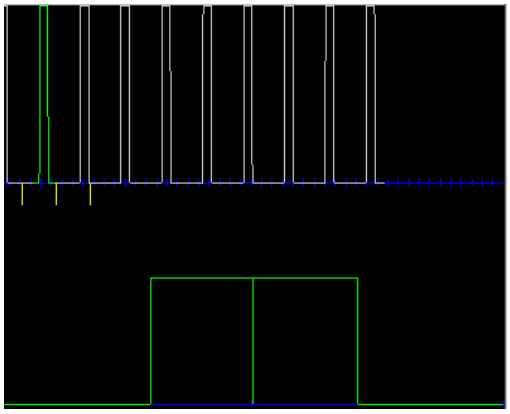
Şekil 4.13. Birleştirilecek farklı iki radar kaynağı videosu



Şekil 4.14. Birleştirilmiş radar video taktik ekran görüntüsü (120º)

4.7. A-Scope Video Sergileme

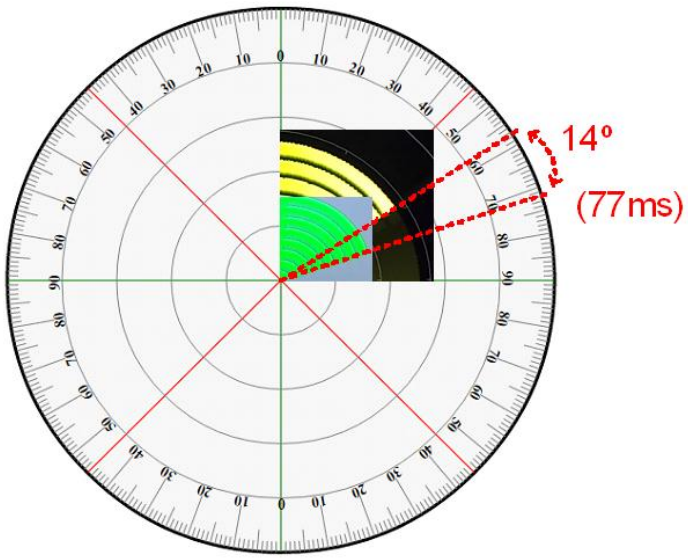
Bölüm 1.3.8'de verildiği üzere A-Scope video, menzil-genlik eksenlerinde açıdan bağımsız olarak radar videosunun sergilenmesidir. Şekil 4.15'de A-Scope sayısal radar video yayını taktik ekran görüntüsü verilmiştir.



Şekil 4.15. A-Scope radar kaynağı videosu

4.8. Gecikme

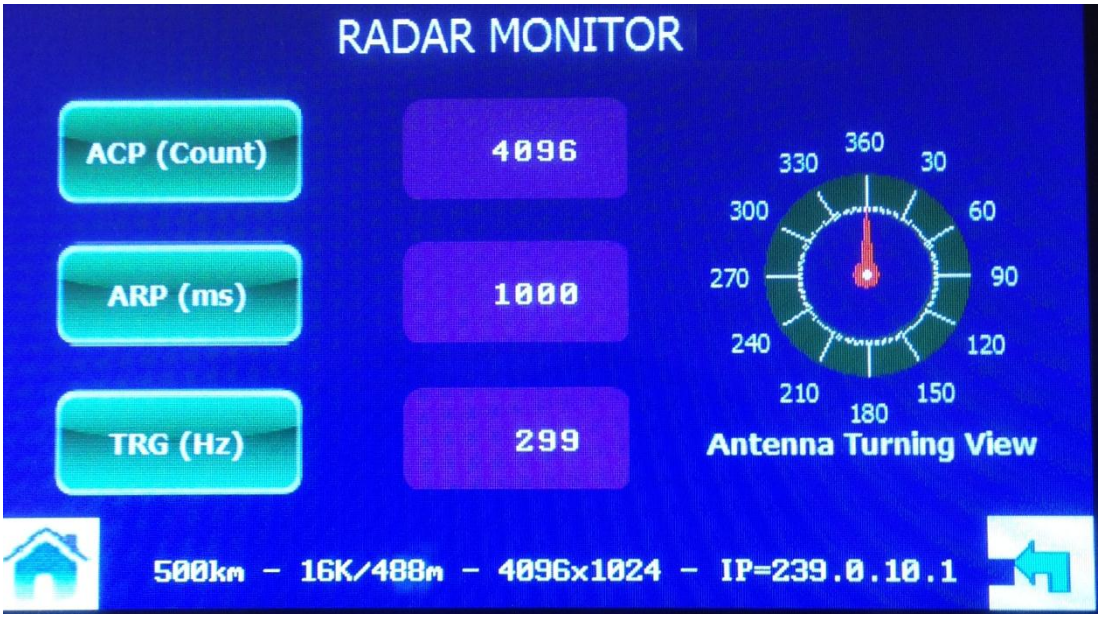
Gecikme ölçümü için simulatörden üretilen radar test videosu (yeşil) ile sayısal video dağıtımı sonrası yayınlanan radar videosu (sarı) aynı konsol üzerindeki taktik ekranlar üzerinde sergilenmiştir. Şekil 4.16'da verildiği üzere videolar arası zaman farkı 77 mili saniye (ms) olarak gözlenmiştir.



Şekil 4.16. Gecikme analizi radar videoları

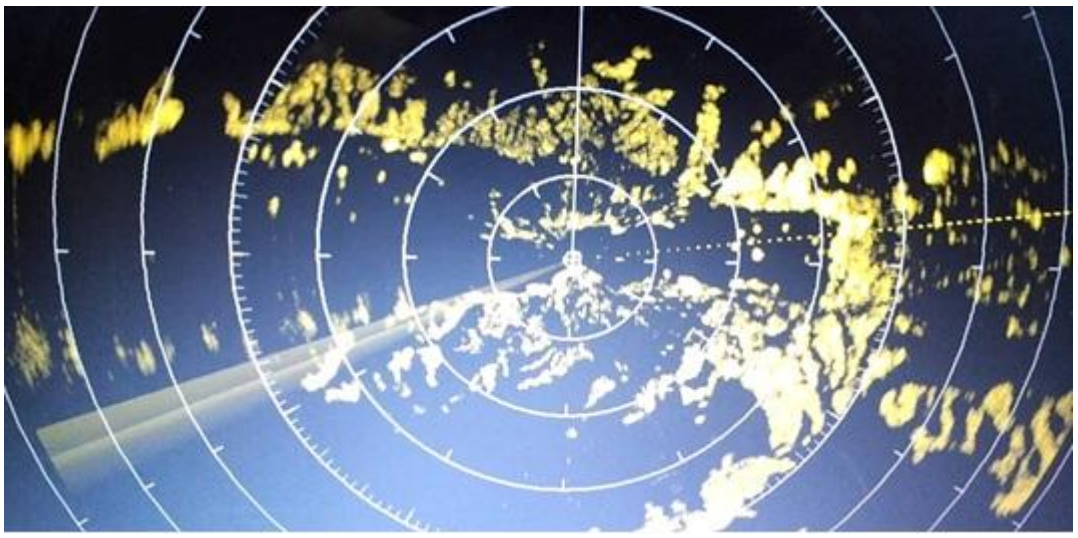
4.9. Diğer Senaryolar

Uzun menzilli radar video sayısal yayını için kullanıcı arayüzü durumu görüntüsü Şekil 4.17'de verilmiştir. Radar senkronizasyon frekansı 299 Hz, mesafesi ise 500 kilometre olarak ölçülmüştür. Anten 1sn'de dönmektedir.



Şekil 4.17. Uzun menzilli sayısal radar video yayını değerleri

Bir diğer senaryoda ise seyir halindeki bir gemiden alınmış radar video kayıdı simulatör ile oynatılmıştır. Radar videosu sayısala çevrilerek, sayısal radar video olarak yayınlanmış ve Şekil 4.18'de gösterildiği üzere taktik ekranda sergilenmiştir.



Şekil 4.18. Gerçak radar video yayını taktik ekran görüntüsü

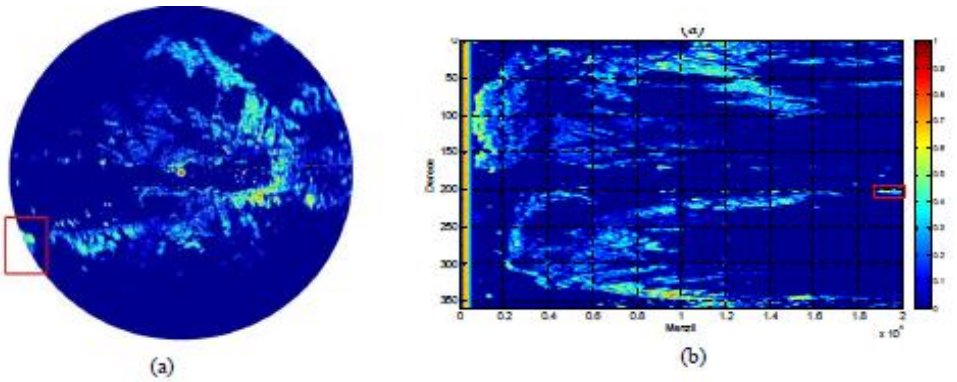
4.10. Benzetim Çalışmaları

Yeniden örneklemede oluşan video kayıplarının azaltılması için doğrusal olmayan yeniden örnekleme metodu benzetim çalışması gerçekleştirilmiştir. Yakın mesafede açısal çözünürlük iyi ancak uzak mesafede açısal çözünürlüğün kötü olması nedeni ile düşünülen yöntemde yeniden örnekleme esnasında yakın mesafeden fazla uzak mesafede ise az örnek azaltımı uygulanmıştır. Örnek azaltımı esnasında eşit mesafede eşit alan hedeflenmiş ve toplam örnek atım sayısı sabit tutulmuştur. Tablo 4.2'de mesafeye göre örnek azaltımı değerleri verilmiştir. Senaryoda gerçek radar video verisi kullanılmıştır. Radar video menzili 20km, mesafede 2048 örnek değeri bulunmaktadır. İki örnek arası mesafe yaklaşık 9,77710 metredir.

Tablo 4.2. Yeniden örnekleme örnek azaltımı değerleri

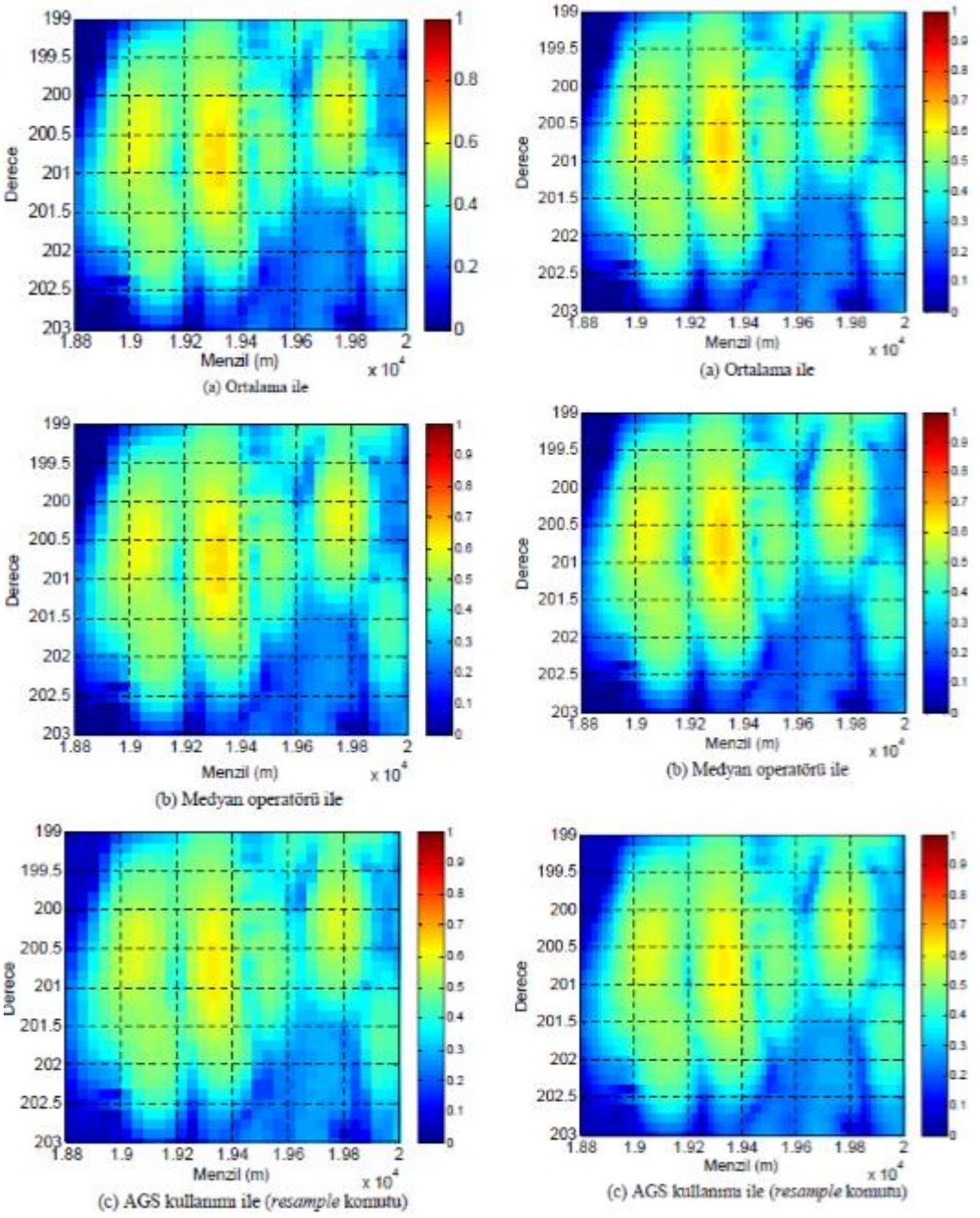
Örnek Değer Aralığı (adet)	Mesafe Aralığı (metre)	Aşağı Örnekleme Oranı (adette/bir)
1-1026	0-10031	6
1027-1427	10031-13951	5
1428-1785	13951-17452	3
1786-2048	17452-20000	2

Şekil 4.19'da gerçek radar video verisinin kutupsal (polar) görüntüsü ve kartezyen gösterimi verilmiştir. Benzetim çalışmasında kırmızı kutu içerisine alınan uzak mesafedeki videodaki kayıplar, normal yeniden örnekleme yöntemleri ile ve hedeflenen doğrusal olmayan yeniden örnekleme metodu ile yeniden örneklenerek farklar analiz edilmiştir.



Şekil 4.19. Orijinal 2-B radar verisinin (a) kutupsal, (b) kartezyen gösterimi

Şekil 4.20'de düzgün ve düzgün olmayan alt örnekleme metodu ile ortama, medyan ve AGS yöntemleri ile kullanılarak yeniden örneklenmiş video resmi verilmiştir. Karesel olarak beliren video geçişlerinin, doğrusal olmayan yeniden örnekleme yönteminde (sağda) daha belirginleştiği gözlenmiştir. Yöntem ilerleyen çalışmalarda geliştirilen gömülü sistem çözümünde uygulanacaktır.



Şekil 4.20. Düzgün ve düzgün olmayan alt örnekleme karşılaştırması

SONUÇLAR VE ÖNERİLER

Bu tez çalışmasında özgün bir sayısal radar video dağıtım sistemi önerilmiştir. Bu kapsamda; gömülü sistem tasarımı gerçekleştirilmiş ve temel sayısal radar video dağıtım sistemi fonksiyonları gerçekleştirilmiştir. Bu sayede, radar video verilerinin komuta kontrol sistemine radar analog ve ayrık sinyalleri yerine ethernet paketleri şeklinde gönderilmesi ve platfromlarda gerekli olan radar video görüntü yayınının tek bir sistemde toplanması sağlanmıştır.

Tez kapsamında radar video sinyalleri, sayısal radar video dağıtım sistemi fonksiyonları, radar sinyal filtreleme ve radar sinyal işleme uygulamaları verilmiş ve performans, kaynak gereksimleri irdelenmiştir. Bu uygulamaları karşılayacak FPGA ve DSP tabanlı gömülü sistem tasarımı ve bu tasarımı etkileyen unsurlar tartışılmıştır. Ayrıca, sayısal video dağıtım sistemi fonksiyonları test sonuçları ve bazı fonksiyonların benzetim çalışmaları sonuçları gösterilmiştir.

Sayısal video dağıtım sistemi ile birlikte, radar sinyal işleme fonksiyonlarını gerçekleştirebilecek ve askeri standartlara uyum sağlayan gövde soğutmalı bir çözüm ve bu çözümde FPGA ve DSP arayüz tasarımları ve bu mimariler tarafından icra edilmesi uygun görülen fonksiyonlar ve yöntemleri önerilmiştir. Birinci seviye radar video verileri uygulamaları ve süzme işlemleri için FPGA mimarisinin kullanımı, ikinci seviye radar video verileri ve sinyal işleme uygulamaları için DSP mimarisinin kullanımının uygunluğu anlatılmıştır. Sayısal video dağıtım sistemi fonksiyonunun tasarımı yapılan gömülü sistem tarafından etkin bir şekilde gerçekleştirildiği ve temel seviye sinyal işleme fonksiyonları için ihtiyaç duyulacak yeterli kaynağa, özellikle donanım hızlandırıcılara sahip olduğu gösterilmiştir.

Önerilen sistem ve geliştirilen çözüm, LST projesi sayısal radar video dağıtım sistemi çözümü olarak proje ihtiyacının yerli olarak giderilmesini sağlamış ve vasıflandırma testlerini tamamlamıştır. Bunun yanında bu sistem çözümü; üzerinde radar sensörleri bulunduran savaş gemisi platfromları, tank, savaş uçakları, karaya konuşlu gözetleme sistemleri gibi askeri sistemlerde komuta kontrol sistemi radar video taktik ekran

sergilemesi için yine sensör olarak radarların kullanıldığı hava trafik kontrol, boğaz trafik kontrol, meteorolojik gözetleme, hava platfromları mesafe ölçüm sistemleri, ticari gemiler seyrüsefer sistemleri gibi pek çok uygulamada sayısal radar video yayını amacı ile kullanılabilir. Ayrıca çalışma kapsamında alt yapısı hazırlanmış sinyal işleme uygulamaları blokları tümüyle tamamlanarak Plot çıkarma cihazı/ünitesi olarak kullanılabilir ve yukarıda bahsedilen askeri ve ticari sistemlere sistem çözümü sağlanması gerçekleştirilebilir.

Tasarımı yapılan sistemde hem FPGA hem de DSP bloklarının ihtiyaç duyduğu bellek, kalıcı hafıza ve çevrebirimler sadeleştirilerek daha etkin bir çözüm oluşturulabilir.

Önerilen sistemde radar video örneklemede kullanılan paralel analog sayısal çevirici yerine JESD204B olarak yaygınlaşmaya başlayan ve seri veri transferi arayüzü olan bir analog sayısal çevirici ile daha tümleşik bir çözüm oluşturulabilir. Bununla birlikte daha yüksek çözünürlükte analog sayısal çevirici kullanılarak sistem dinamik çalışma aralığı genişletilebilir. Bununla ilişkili olarak JESD204B arayüzü olan yüksek performans DSP ler veya SoC (Sistem on a Chip) ler incelenebilir. Bu şekilde gerçekleşecek bir tasarım çok daha az bileşen içereceğinden kapladığı hacim, ağırlık ve güç tüketimi açısından daha etkin olacaktır.

Son olarak; radar sinyal işlemcilerde GPGPU (General Purpose Graphics Processing Unit) teknolojisi kullanımı süratle yaygınlaşmaktadır. Tasarımı yapılan uygulamaların GPU işlemciler ile sinyal arayüzü analizi yapılabilir ve tasarımdaki sayısal blok, içerisinde GPGPU bloğu ve CSI (Camera Sensor Interface) bloğu bulunan hem ADC hem de ayrık sinyallerle direk arayüz sağlayacak SoC ile yeniden tasarlanabilir.

KAYNAKLAR

[1] Carpentier M. H., *Le RADAR*, 1st ed., Presses Universitaires de France, Paris, 1987.

[2] Skolnik M. I., *Radar Handbook*, 2nd Ed., MC Graw Hill, New York, 1990.

[3] Lakshmanan V., Overview of Radar Data Compression, *The International Society for Optics and Photonics Proceedings*, 2007, **6683**(37), 668308-668402.

[4] Johnson D. G., Warren R., Using ASTERIX CAT-240 for Radar Video Distribution Practical Considerations from Deployed Applications, *International Radar Symposium*, Bangalore, India, 10-14 December 2013.

[5] MIL-STD-751A, Radar Outputs Naval Ship and Shore Interface Standard, *Departmant of the Navy Naval Sea Systems Command Departmant of Defense*, Washington, 1987.

[6] Curry G. R., *Radar System Performance Modelling*, 2nd Edition, Artech House Inc, Boston, 2005.

[7] Electronic Warfare and Radar Systems Engineering Handbook, *Avionics Department AIR-4.5 Washington*, NAWCWPNS TP 8347, 2-6.4, 1999.

[8] Friedman N., *The Naval Institute Guide to World Naval Weapons Systems Series*, 1st ed., Naval Institute Press, Maryland, 1997.

[9] IEEE 802.3-2014, Standard for Local and Metropolitian Area Networks Owerview and Architecture, *The Institute of Electrical and Electronics Engineers*, New York, 2014.

[10] Chong C. Y., Hamilton B. A., Kumar S.P., Sensor Networks: Evolution, Opportunities and Challenges, *IEEE Sensors Journal*, 2003, **91**(8), 1247-1256.

[11] Andrusiak M.J, Benjamin S.J, Lockheed Martin Corporation, Low Bandwidth Digital Radar Video Distribution System, 1999, Patent Number:US005923285A, *U.S Patent and Trademark Office*.

[12] Mahafza B. R., *Radar Systems Analysis and Design Using Matlab*, 1st ed., Chapman & Hall/CRC Press, Alabama, 2000.

[13] Kester W., *The Data Conversion Handbook*, 1st ed., Newnes, Boston, 2004.

[14] The Smith W. S., *The Scientist and Engineer's Guide to Digital Signal Processing*, 2nd ed., California Technical Publishing, San Diego, 1999.

[15] HPx-200e Primary Radar Acquistion Card Datasheet, *Cambridge Pixel*, CP-16-161-03 V.1.0, 1-2, 2013.

[16] Osiris PMC/PCI High-Performance Dual-Channel Radar Interface Card Datasheet, *Curtiss Wrigth Controls*, MK-T-DS-Osiris-010912v5,1-8, 2009.

[17] Radar Distribution and Display System Datasheet, *Barco Defense*, D-S-RDDS-0106, 1-2, 2006.

[18] R5 RIC Radar Interface Computer Datasheet, *Saab Transponder Tech*, PT-12-0100 Rev.A, 1-2, 2012.

[19] LAN Radar DataDistribution System Datasheet, *Frontier Electronic System Corp.*, LRADDS, 1-2, 2012.

[20] Richards M. A., *Fundamentals of Radar Signal Processing*, 2nd ed, McGraw-Hill Professional, New York, 2014.

[21] Sondermeyer J., Rational Sample Rate Conversion with Blackfin Processors, *Analog Devices*, EE-183, 1-2, 2006.

[22] Tafti P.D., Shirani S., Xiaolin W., On Interpolationand Resampling of Discrete Data, *IEEE Signal Process. Letters*, 2006, **13**(12), 733-736.

[23] Wuand X., Zhang L., Improvement of Color Video Demosaicking in Temporal Domain, *IEEE Trans. Image Process*., 2006, **15**(10), 3138–3151.

[24] Park S. C., Park M. K., Kang M. G., Super-resolution Image Reconstruction A Technical Overview, *IEEE Signal Process. Mag.*, 2003, **20**(3), 21–36.

[25] Kusano S., Sato M., Yokota Y., Data Interpolation and Resampling for a Synthetic Aperture Radar Data, *IEEE International Geoscienceand Remote Sensing Symposium (IGARSS)*, Vancouver, BC, 24-29 July 2011.

[26] Sheingold D., Fundamentals of Sampled Data Systems, *Analog Devices*, AN-282, 4-5, 1986.

[27] Toyoma A., Takeda M, Sampling Rate Converter, 1995, Patent Number:US005398029A, *U.S Patent and Trademark Office*.

[28] Furakawa H., Radar System With Resampling Features, 2008, Patent Number:US007439900B2, *U.S Patent and Trademark Office.*

[29] Succesfull Configuration of HPx Cards, *Cambridge Pixel* , CP-16-110-106 V.1.0, 1-6, 2014.

[30] Maynard R.M., Rodriguez E. L., Fire Controlman Volume 5-Display Systems and Devices, *Naval Education And Training Professional Development and Technology Center*, NAVEDTRA 14102, 3-12, 1997.

[31] Sloan F.E, Cote G. J., Navy Electricty and Electronics Training Series Module 18 Radar Principles, *Naval Education And Training Professional Development and Technology Center*, NAVEDTRA 14190, 3-2 - 3-3, 1998.

[32] Villareal L., Nonresident Training Course Electronis Technician Volume 4 Radar Systems, *Naval Education And Training Professional Development and Technology Center*, NAVEDTRA 14089, 1-3, 1993.

[33] Banka T., Maroo A., Jayasumana A.P., Chandrasekar V., Bharadwaj N., Chittibabu S. K., Radar Networking Considerations for Data Transfer Protocols and Network Characteristics, *21st International Conference on Interactive Information Processing Systems (IIPS) for Meteorology, Oceanography and Hydrology, Session 19, Radar IIPS and Applications Part II, American Meteorological Society*, San Diego, CA, 9-13 January 2005.

[34] Draft-kaplan-isis-ext-eth-02, Extended Ethernet Frame Size Support, *Internet Engineering Task Force*, California , 1999.

[35] RFC-1112, Host Extensions for IP Multicasting, *Internet Engineering Task Force*, California , 1989.

[36] ASTERIX Category-240, Eurocontrol Standard Document for Surveillance Data Exchange Category 240 Radar Video Transmission, *Europen Organisation For The Safety of AIR Navigation*, Brussels, 2009.

[37] Malboubi M., Beheshti M., Ghorbani B., Sadeghi M., Saraf A., Radar Video Processing and Transmission System: A Novel Approach to Airport Surveillance, *JISSA 2005*, France, Paris, 20-21 June 2005.

[38] RFC-1950, ZLIB Compressed Data Format Specification Verison 3.3, *Internet Engineering Task Force*, California, 1996.

[39] Akbal T., Yalman Y, Özcerit A. T., Gerçek Zamanlı Sayısal Ses İçerisinde Sıkıştırılmış ve Şifrelenmiş Veri Transferi, *3. Ağ ve Bilgi Güvenliği Sempozyumu*, Ankara, Türkiye, 5-6 Şubat 2010.

[40] RFC1951, DEFLATE Compressed Data Format Specification 1.3, *Internet Engineering Task Force*, California, 1996.

[41] RFC-2395, IP Payload Compression Using LZS, *Internet Engineering Task Force*, California, 1998.

[42] SPx Radar Video Distribution and Recording, *Cambridge Pixel Ltd*, CP-16-120-01 V1.5, 2-3, 2009

[43] Gopal V., Guilford J., Feghali W. Öztürk E. Wolrich G., High Performance DEFLATE Compression on Intel Architecture Processors, *Intel Corporation Embedded Design Center*, 326352-001, 5-13, 2011.

[44] Richard G. L., *Understanding Digital Signal Processing*, 3rd Ed., Prentice Hall, Michigen, December 2010.

[45] Rosu I., Automatic Gain Control (AGC) in Receivers, *RF Technical Articles YO3DAC/VA3IUL*, QSLNET, 18 June 2012.

[46] Lavoie P., Automatic Gain Control For Digital Radar Intercept Receivers, 2001, Patent Number:US006191725B1, U.S *Patent and Trademark Office*.

[47] Holberg D. E., Hughes Aircraft Company, Adaptive Digital Automatic Gain Control For MTI Radar Systems, 1973, Patent Number:US3781882, U.S *Patent and Trademark Office.*

[48] David K. B., Sergey A. L., *Radar Technology Encyclopedia*, 1st Ed., Artech House, 1997.

[49] John E. S., Clutter Suppression in Radars By an Application of Digital Filters to MTI Systems, Thesis, Greek Navy B.S., Naval Postgraduate School, 1979.

[50] Parker M., Implementing Digital Processing for Automotive Radar Using SoCs, *Altera Corporation*, WP-01183-1.3, 9-10, 2013.

[51] Sloan F. E, Cote G. J., Navy Electricty and Electronics Training Series Module 18 Radar Principles, *Naval Education And Training Professional Development and Technology Center*, NAVEDTRA 14190, 2-40, 1998.

[52] Lovrich A., Chirayil R., An All-Digital Automatic Gain Control, *Texas Instrument*, SPRA081, 7-15, 1997.

[53] Automatic Gain Control (AGC) Algorithm User's Guide, *Texas Instrument*, SPRU631, 5-8, 2003.

[54] Garcia J., Viveros G., Cumplido R., FPGA Based Architecture for Radar STC FTC and Gain Modules, *CiteseerX Scientific Literature Digital Library and Source Engine*, Puebla Mexico, 24 August 2009.

[55] Amoroso S., Conklin R. W., Automatic Adaptive Sensitivity Time Control Dor A Ground Mapping Radar, 1985, Patent Number:US4509050, *U.S Patent and Trademark Office.*

[56] Wood T. H., Raytheon Company, Methods and Apparatus For Automatic STC From Sea State Measurement Via Radar Sea Clutter Eccentricity, 2013, Patent Number:US008456352B2, *U.S Patent and Trademark Office.*

[57] Ousborne J. J., Griffith D., Yuan R. W., A Periscope Detection Radar, *Johns Hopkins APL Technical Digest*, 1997, **18**(1), 129.

[58] Donnell R. M. O., Introduction to Radar Systems Radar Clutter and Chaff, *MIT Lincoln Laboratory*, Lecture-7, 18, 2010.

[59] Sanders F. H., Sole R., Bedford B.L., Franc D., and Pawlowitz T., Effects Of RF Interference On Radar Receivers, *NTIA Technical Report*, TR-06-444, 4-11, 2006.

[60] Meena D, Prakasam L.G.M, FPGA Based Real Time Solution for Sensitivity Time Control, *4th IEEE International Symposium on Electronic Design, Test & Applications*, Hong Kong, China, 23-25 January 2008.

[61] Donnell R. M. O., Radar Systems Engineering Clutter Rejection Part 1 - Basics and Moving Target Indication, *IEEE New Hampshire Section IEEE AES Society*, Lecture 12, 8-9, 2010.

[62] Rosenbaum E., Martin J.W., Fast Time Constant Circuit Means Using Time Discrimination Tachniques, 1973, Patent Number: US3781569, *U.S Patent and Trademark Office.*

[63] Wood T. E., Raytheon Company, Methods and Apparatus For LOG-FTC Radar Receivers Having Enhanched Sea Clutter Model, 2010, Patent Number: US007796082B2, *U.S Patent and Trademark Office.*

[64] J. G. Hoole, Implementation of a Low-Cost FM-CW Radar, Master Thesis, Department of Electrical and Electronic Engineering, University of Stellenbosch, Matieland, 2008.

[65] Candan Ç., Yılmaz A.Ö., Efficient Methods of Clutter Suppression for Coexisting Land and Weather Clutter Systems, *IEEE Transactions on Aerospace and Electronic Systems*, 2009, **45**(4), 1646.

[66] Nakahama M., Radar Device, 2010, Patent Number: US20100321231A1, *U.S Patent and Trademark Office.*

[67] Donnell R. M. O., Introduction to Radar Systems, *MIT Lincoln Laboratory*, Lecture-1, 46-48, 2002.

[68] Donnell R. M. O., Introduction to Radar Systems Radar Clutter and Chaff, *MIT Lincoln Laboratory*, Lecture-7, 4-5, 2001.

[69] S.Bhaktavatsala, DSP Applications in Radar, *M.Tech Credit Seminar Report, Electronic Systems Group EE Dept IIT Bombay*, 1-3, 2002.

[70] Dezaux P.H, Gilles X., Marques S., Fourdan L., Digital Monopulse Doppler Radar and DSP Teaching, *Texas Instrument*, SPRA342, 11, 1996.

[71] Donnell R. M. O., Introduction to Radar Systems The Radar Range Equation, *MIT Lincoln Laboratory*, Lecture 2, 14-15, 2006.

[72] Keel B. M., Fundamentals of Radar Signal Processing Pulse Coompression Waveforms, *Georgia Instute of Technology*, DEF3505P-10, 5-6, 2014.

[73] Donnell R. M. O., Introduction to Radar Systems Detection of Target in Noise and Pulse Compression Techniques, *MIT Lincoln Laboratory*, Lecture 5, 28-30, 2010.

[74] Singh A.K., Rao K. S., An Algorithm for the Interception and Analysis Of Pulse Compression Radar Signals by Digital Receiver, *International Journal Of Darshan Institute on Engineering Research & Emerging Technologies*, 2013, **2**(2), 18.

[75] Rust J. S. W., Upgrading of Radar System To Implement a Firmware Based Pulse Compressor, Master of Science in Engineering, University of Stellenbosch, Matieland, 2007.

[76] Donnell R. M. O., Radar Systems Engineering Waveforms and Pulse Compression, *IEEE New Hampshire Section IEEE AES Society*, Lecture 11, 29-31, 2010.

[77] Cukrov P. Moving Target Indication, *46th International Symposium Electronics in Marine ELMAR-2004*, Zadar, Croatia, 16-18 June 2004.

[78] Donnell R. M. O., Introduction to Radar Systems Clutter Rejection MTI and Pulse Doppler Processing, *MIT Lincoln Laboratory*, Lecture 8, 10-11, 2010.

[79] Richards M. A., Prenciples of Modern Radars Moving Target Indication & Pulse Doppler Measurement, *Georgia Instute of Technology*, DEF3502P-16, 4-8, 2013.

[80] Gentry E. D., Locating A Moving Target In A High Clutter Environment, Master of Science, Oklohama State University, Stillwater, 2007.

[81] Richards M. A., Fundamentals of Radar Signal Processing Doppler Processsing 1 Moving Target Indication, *Georgia Instute of Technology*, DEF3505P-11, 4-8, 2014.

[82] Zheng Y. Zong Z., Design of High Powered Clutter Suppression System Based on ADSP-TS203, *ICCCAS 2007 International conference*, Sichuan, 11-13 July 2007.

[83] Richards M. A., Fundamentals of Radar Signal Processing Doppler Processsing 2 Pulse Doppler Processing, *Georgia Instute of Technology*, DEF3505P-12, 2-22, 2014.

[84] Ounisssi K., Advanced Signal Processing Techniques for Pulsed-Doppler Radar, Master of Science Thesis, Chalmers University of Technology, Division of Signal Processing and Antennas, Göteborg, Sweden, 2006, EXT083/2006.

[85] Keel B. M., Fundamentals of Radar Signal Processing CFAR Detection Processors, *Georgia Instute of Technology*, DEF3505P-08, 6-10, 2014.

[86] Gandhi P.P., Kassam S.A., Analysis of CFAR Processor in Nonhomogeneous Background, *IEEE Transaction on Aerospace and Electronic Systems*, 1988, **24**(4), 427-442.

[87] Lehtomaki J. J., Juntti M., Saarnisaari H., CFAR Strategies for Channelized Radiometer, *IEEE Signal Processing Letter*, 2005, **12**(1), 13-14.

[88] Cibira G., Inter-Channel CFAR Detector, *Elektro 2012*, Rajeck Teplice, 21-22 May 2012.

[89] Magaz B., Bencheikh M. L., DSP Implementation of a Range Azimuth CFAR Processor, *International Radar Symposium 2008*, Wroclaw, 21-23 May 2008.

[90] Klemm R., *Principles of Space-Time Adaptive Processing*, 1st ed., Institution of Electrical Engineers IEE Pres, London, 2002.

[91] Cheney M., Borden B., *Fundamentals of Radar Imaging*, Society for Industrial and Applied Mathematics, Philadelphia, 2009.

[92] Melvin W. L., Fundamentals of Radar Signal Processing Space-Time Adaptive Processing, *Georgia Instute of Technology*, DEF3505P-18, 20-21, 2011.

[93] Melvin W., Richards M. A., Prenciples of Modern Radars-Moving Advanced Interference Suppression Techniques: Introduction to Adaptive Cancellation and STAP, *Georgia Instute of Technology*, DEF3502P-18, 16-20, 2013.

[94] Lee W. W., Radar Space Time Processing for Range-Folded Spread-Doppler Clutter Mitigation, Doctor of Philosopy in ECE, Duke University, Graduate School, North Caroline, 2011.

[95] Jalil A., Yousaf H., Fahim F, Rasool Z., FMCW Radar Signal Processing Scheme, *Proceedings of International Bhurban Conference on Applied Sciences & Technology*, Islamabad, Pakistan, 10-13 Ocak 2011.

[96] Grolleau J., Kronental M., Tracking and Plot-To-Track Association for Surveillance of Busy Inland River Traffic, Radar Conference-Surveillance for a Safer World, *International Radar Symposium*, Bordeaux, France , 12-16 October.2009.

[97] Brookner E., *Tracking and Kalman Filtering Made Easy*, 1st Ed., John Wiley & Sons Inc, New York, 1998.

[98] Brooker G, *Introduction to Sensors for Ranging and Imaging*, SciTech Publishing Inc, North Carolina, 2008.

[99] Belcher M., Prenciples of Modern Radars-Overview of Modern Radar Tracking, *Georgia Instute of Technology*, DEF3502P-27, 4-22, 2013.

[100] Frank O., Multiple Target Tracking, Dipl. El. Ing Thesis, Swiss Fedaral Institute of Technology Zurich, Sydney, 2003.

[101] Boers Y., Driessen H. Torstensson J., Trieb M., Karlsson R., Gustafsson F., A Track Before Detect Algorithm for Tracking Extended Targets, *Division of Automatic Control Department of Electrical Engineering, Linköpings Universitet*, LiTH-ISY-R2707, 3-8, 2005.

[102] Richards M.A., Fundamentals of Radar Signal Processing Pulsed Radar Data Acquisition, *Georgia Instute of Technology*, DEF3505P-18, 22-26, 2014.

[103] Broich R. and Grobler H., Analysis of the Computational Requirements of a Pulse-Doppler Radar Signal Processor, *IEEE Radar Conference*, Atlanta, USA, 7-11 May 2012.

[104] Winterstein F., Sessler G., Montagna M., Mendijur M., Dauron G., Besso P., Scalable Fornt-End-Digital Signal Processing for a Phased Array Radar Demonstrator, *19th International Radar Symposium*, Warsaw, Poland, 23-25 May 2015.

[105] Parker M., Digital Signal Processing for Radar Application Part 1, *Altera Corporation*, 24-29, 2010.

[106] Forsberg H., Svensson B., Ahlander A., Jonsson M., Radar Signal Processing Using Pipelined Optical Hypercube Interconnects, *15th International Parallel and Distibuted Processing Symposium*, California, USA, 23-27 April 2001.

[107] Linderman R. W., Corner J., Tucker S., Real-Time Wide Swatch Synthetic Aperture Radar Image Formation Using Embedded HPC, *IEEE Radar Conference*, New York, USA, 24-27 April 2006.

[108] Richards M.A., Prenciples of Modern Radars-The Signal Processor, *Georgia Instute of Technology*, DEF3502P-13, 22-23, 2013.

[109] Beseda A., Implementing An Embedded Digital Pulse Compression Filters For Primary Surveillance Radar, *NRPL Group*, 9-12, 2010.

[110] Lee Y. C., Koo V. C., Chan Y. K., FPGA-Based Pre-Processing Unit for Real-Time Synthetic Aperture Radar (SAR) Imaging, *Progress In Electromagnetics Research Symposium Proceedings*, Kuala Lumpur, Malaysia, 27-30 March 2012.

[111] Land I, Parker M., Mauer V., Using Floating-Point FPGAs for DSP in Radar, *Altera Corporation*, WP-01156-1.0, 2-12, 2011.

[112] Parker M., Radar Processing FPGAs or GPUs, *Altera Corporation*, WP-01197-2.0, 2-3, 2013.

[113] Carlston P., Radar Processing on Intel Architecture Processsors, *Avnet-Intel Webinar*, December 2009.

[114] GE Intellegent Platfroms, Many-Core Processors Report Ready for Duty Increasing Speed Reducing Size of Radar Processing Systems, *GE Intellegent Platfroms*, WP GFT-772 , 2-3, 2010.

[115] TIA/EIA RS-232-C, *Electronic Industries Allience*, 1969.

[116] Universal Serial Bus Specification Rev 2.0, *USB-IF Inc.*, 2000.

[117] IEEE 802.3ab- Caluse 40 1999, Physical Layer Parameters and Specifications for 1000Mb/s Operation Over 4 Pair of Category 5 Balanced Copper Cabling, *The Institute of Electrical and Electronics Engineers*, New York, 1999.

[118] TIA/EIA RS-422-C, *Electronic Industries Allience*, 1969.

[119] Can Bus Specification Version 2.0, *Robert Bosch GmbH, Stuttgart*, 1991.

[120] PCI Express Base Specification Rev 3.1, *PCI Special Interest Group*, 2013.

[121] uSD Physical Layer Simplified Specification V4.10, *SD Card Association*, 2013.

[122] RapidIO Specification v3.1, *RapidIO Trade Association*, 2014.

[123] High Speed SERDES Interfaces In High Value FPGAs. *Lattice Semiconductor*, White Paper, 2-4, 2009.

[124] Shippen Greg, Comparition of High-Speed Interconnects: Ethernet, PCI Express and RapidIO Technology, *Freescale Technology Forum 2009*, Florida, USA, 14-16 July 2009.

[125] IEEE 802.3ae-2002, Media Access Control Parameters, Physical Layers and Managemenet Parameters for 10 Gb/s Serial-GMII Specification Revision 1.8, *The Institute of Electrical and Electronincs Engineers*, New York,2002.

[126] IEEE 802.3z Type 1000Base-X MAC Parameters, Physical Layer, Repeater and Managemenet Paramater for 1000 Mb/s Operation, *The Institute of Electrical and Electronics Engineers*, New York, 1998.

[127] Ardizzoni J., Pearson J., Rules of Road for High-Speed Differential ADC Drivers, *Analog Dialog 43-5*, May 2009.

[128] Walsh A., Fornt-End Amplifier and RC Filter Design for a Peecision SAR Analog to Digital Converter, *Analog Dialogue 46-12*, December 2012.

[129] Lokere K., Precision Fully Differential Op Amp Drives High Resolution ADCs at Low Power, *Lenear Technology Journal of Analog Innovation*, January 2014.

[130] Using the AD813X, *Analog Devices*, AN-584, 1-4, 2002.

[131] Kitchin C., Biasing and Decoupling Op Amps in Single Supply Applications, *Analog Devices*, AN-581, 2-8, 2000.

[132] Nash E., Fast Rait-To-Rail Operational Amplifiers Ease Design Constrains in Low Voltage High Speed Systems, *Analog Devices*, AN-417, 3-6, 2001.

[133] Pearson J., Ardizzoni J., Terminating A Differential Amplifier in Single - Ended Input Applications, *Analog Devices*, AN-0990, 1-4, 2009.

[134] Voltage Feedback Op Amp Gain and Bandwidth, *Analog Devices*, MT-033, 1-5, 2010.

[135] High Speed Voltage Feedback Op Amps, *Analog Devices*, MT-056, 1-3, 2010.

[136] Effects of Feedback Capacitance on VFB and CFB Op Amps, *Analog Devices*, MT-058, 1-5, 2010.

[137] Choosing Between Voltage Feedback and Current Feedback Op Amps, *Analog Devices*, MT-060, 1-5, 2008.

[138] DC-Coupled, Single-Ended-To-Differential Conversion Using The AD8138 Low Distorsion Differential ADC Drivers and The AD7356 5MSPS, 12-Bit SAR ADC, *Analog Devices*, CN-0041, 1-4, 2013.

[139] Driving The AD9233/AD9246/AD9254 ADCs in AC-Coupled Baseband Applications, *Analog Devices*, CN-0051, 1-5, 2009.

[140] DC-Coupled, Single-Ended-To-Differential Conversion Using The AD8138 Low Distorsion Differential ADC Drivers and The AD7357 Dual 4.2 MSPS, 14-Bit SAR ADC, *Analog Devices*, CN-0061, 1-5, 2011.

[141] Single-Supply DC- Coupled 16-bit 125 MSPS Analog Front End for Bipolar Input Signal, *Analog Devices*, CN-0252, 1-5, 2013.

[142] Differential Drivers for High Speed ADCs Overview, *Analog Devices*, MT-075, 1-5, 2008.

[143] Differential Driver Analysis, *Analog Devices*, MT-076, 1-3, 2008.

[144] High Speed Differential ADC Driver Design Consideration, *Analog Devices*, AN-1026, 1-5, 2009.

[145] Moghimi R., Ways to Optimize The Performance of A Difference Amplifier, *Analog Devices*, AN-589, 1-4, 2011.

[146] Low Distortion Differential ADC Driver, *Analog Devices*, AD8138 Rev F, 1-10, 2006.

[147] Evaluation Board for Differential Amplifiers Offered in 8-Lead SOIC Packages, *Analog Devices*, UG-474, 1-8, 2012.

[148] Kester W., Understand SINAD, ENOB, SNR, THD, THD, THD+N and SFDR so You Don't Get Lost In The Noise Floor, *Analog Devices*, MT-003, 1-8, 2008.

[149] Reeder R., Green W., Shillito R., Analog-to-Digital Converter Clock Optimization: A Test Engineering Perspective, *Analog Dialogue 42-02*, February 2008.

[150] Clocking High-Speed A/D Converters, *Texas Instruments*, AN-1558, 1-5, 2013.

[151] Plisch M., From Sample Instant to Data Output:Undertanding Latency in GSPS ADC, *Texas Instruments*, SNAA198, 1-7, 2013.

[152] Reeder R., Designing Power Supplies for High Speed ADC, *Analog Devices*, MS-2210, 1-6, 2012.

[153] Baker B., A Glossary of Analog-to-Digital Specifications and Performance Characteristics, *Texas Instruments*, SBAA147B, 1-9, 2011.

[154] Kress D., Understanding AC Behaviors of High Speed ADCs, *Analog Devices*, MS-2124, 1-8, 2011.

[155] Stuetzle D., High Speed ADC Sampling Transients, *Lenear Technology Journal of Analog Innovation*, January 2014.

[156] 10-bit 65/80/105 MSPS 3V A/D Converter, *Analog Devices*, AD9215 Rev B, 1-10, 2013.

[157] High Frequency Variable Gain Amplifier Extends the Dynamic Range of a 10-bit 65 MSPS ADC to Geater Than 100 dB, *Analog Devices*, CN-0096, 1-9, 2010.

[158] Low Input Current Logic Gate Optocouplers, *Fairchild Semiconductor*, FOD2200, 1-11, 2010.

[159] SN74LVCH8T245PWR 8-bit Dual supply Bus Transciever With Configurable Voltage Translation and 3-State Outputs, *Texas Instruments*, SCES637A, 1-7, 2005.

[160] IDT5V9885T 3.3V EEPROM Programmable Clock Generator, *Integrated Devices Technologies Inc.*, 2011.

[161] Spartan-6 Family Overview Datasheet, *Xilinx Inc.*, DS160, 1-25, 2011.

[162] Spartan-6 FPGA Datasheet: DC and Switching Characteristics, *Xilinx Inc.*, DS162, 1-19, 2014.

[163] Spartan-6 FPGA SelectIO Resources User Guide, *Xilinx Inc.*, UG381, 1-35, 2013.

[164] Spartan-6 FPGA Clocking Resources User Guide, *Xilinx Inc.*, UG382, 1-40, 2013.

[165] Spartan-6 FPGA Packaging and Pinouts Product Specification, *Xilinx Inc.*, UG385, 1-60, 2014.

[166] Platfrom Cable USB II Datasheet, *Xilinx Inc.*, DS593, 1-20, 2014.

[167] Spartan-6 FPGA Memory Controller User Guide, *Xilinx Inc.*, UG388, 2010.

[168] Spartan-6 FPGA Power Managemenet User Guide, *Xilinx Inc.*, UG394, 2014.

[169] Spartan-6 FPGA GTP Tranceivers Advance Product Specification, *Xilinx Inc.*, UG386, 2010.

[170] SP605 Hardware User Guide, *Xilinx Inc.*, UG526, 2012.

[171] SP605 Schematics, *Xilinx Inc.*, XTP067., 2009.

[172] LogiCORE IP Serial RapidIO v5.6 Product Specification, *Xilinx Inc.*, DS696, 2011.

[173] 2Gb: x4 x8 x 16 DDR3L SDRAM Description, *Micron Technology Inc.*, 2Gb_DDR3L Rev. L, 2014.

[174] W25Q64FV 3V 64M-BIT Serial Flash Memory with Dual/Quad SPI & QSPI, *Winbond Electronics Corporation*, W25Q64FV Rev. L, 2013.

[175] M25P32 Serial Flash Embedded Memory Features, *Winbond Electronics Corporation*, M25P32 Rev. O, 2013.

[176] ICS557-03 2 Output PCI-Express GEN1 Clock Source, *Integrated Devices Technologies Inc.*, ICS557-03 Rev. U, 2011.

[177] CP2103 Single-Chip USB to UART Bridge, *Silicon Laboratories*, CP2103 Rev.1., 2010.

[178] 88E1111 Product Brief Integrated 10/100/1000 Ultra Gigabit Ethernet Transceiver , *Marvell Semiconductor Inc.*, MV-S105540-00 Rev.A, 2013.

[179] MAX3490ESA 3.3V- Powered, 10Mbps and Slew-Rate-Limited True RS-485/RS-422 Transceivers Rev. 0, *Maxim Integrated*, 19 6333, 1994.

[180] MAX3051ESA +3.3V 1Mbps Low Supply Current CAN Transciever, *Maxim Integrated*, 19-3274 Rev. 3, 2015.

[181] Bercovich R., Peled I., MAPLE Hardware Accelerator and SC3850 DSP Core Enabling Flexible Multi-Standard Base-Station Designs, *Freescale Technology Forum*, USA, July 2009.

[182] MSC8156E Product Brief, *Freescale Semiconductor*, MSC8156EPB, 2011.

[183] MSC8156 Six-Core Digital Signal Processor Datasheet, *Freescale Semiconductor*, MSC8156, 2013.

[184] CodeWarrior TAP Probe User Guide, *Freescale Semiconductor*, CWTAPUG Rev 10, 2014.

[185] MSC8156 Reference Manual, *Freescale Semiconductor*, MSC8156RM, 2011.

[186] MSC8156 Evaluation Module Reference Manual, *Freescale Semiconductor*, MSC8156EVMRM, 2010.

[187] MSC8156 Advanced Mezzanine Card User's Manual, *Freescale Semiconductor*, MSC8156AMCUM, 2010.

[188] MSC8156 Application Development System Reference Manual, *Freescale Semiconductor*, MSC8156ADSRM, 2010.

[189] MSC8156EVM Schematics PLOT, *Freescale Semiconductor*, SCH-26792 Rev.2, 2010.

[190] MSC8156ADS Schematics, *Freescale Semiconductor*, SCH-24952 Rev Proto 1, 2008.

[191] MSC8156 DSP Mezzanine CardSchematics, *Freescale Semiconductor*, SCH-26016 Rev.A, 2009.

[192] AMC Base Card Schematics, *Freescale Semiconductors*, SCH-25853 Rev. B., 2009.

[193] Dragilev L., Designing a Core Power Supply for MSC8144 DSPs, *Freescale Semiconductor*, AN-3644, 2008.

[194] MSC815X and MSC825X DSP Family Design Checklist, *Freescale Semiconductor*, AN-3655, 2011.

[195] MSC8156 and MSC8256 DSP Family High Speed Serial Interface Hardware Design Considerations, *Freescale Semiconductor*, AN3656, 2010.

[196] MSC8156 and MSC8157 PCI Express Performance, *Freescale Semiconductor*, AN3935, 2011.

[197] Burnett J., SERDES High-Speed I/O Impelementation, *Freescale Technology Forum 2014*, FTF-NET-F01141, 2014.

[198] 4Gb: x4 x8 x16 DDR3L SDRAM Description, *Micron Technology Inc.*, 2Gb_DDR3L_2133 Rev. L, 2014.

[199] M24512-W 512-Kbit Serial I2C bus EEPROM Datasheet, *ST Microelectronics*, 16459 Rev.26, 2012.

[200] S25FL128S and S25FL256S Mirror Bit Flash Non-volatile Memory CMOS 3.0 Volt Core With Versatile I/O Serial Peripheral Interface With Multi I/O Datasheet, *Spansion Inc.*, S25FL128S_256S_00 Rev.7, 2014.

[201] ICS557-08 2:1 Multiplexer Chip For PCI Express Gen 1, *Integrated Device Technology Inc.*, 112111 Rev. L, 2011.

[202] M41T11 Serial Real Time Clock with 56 Bytes of NVRAM, *ST Microelectronics*, 6103 Rev 10, 2012.

[203] PCA9517DP Level Translating I2C Bus Repeater, *Texas Instruments*, SCPS157E, 2014.

[204] Metamere iAD Series DC/DC Power Modeules 6.0-14V 16A Output SIP Power Module, *TDK Innovate Inc*., 101509, 2009.

[205] Athavale A., Christensen C., *High-Speed Serail IO Made Simple A Designers' Guide With FPGA Applications*, 1st Ed., Xcell Publications, 2005.

[206] Stojanovic V., *A Systems Approach To Building Modern High-Speed Links*, Integrated Systems Group Massachusetts Institute of Technology, 2005.

[207] Hosking R. H., *Critical Techniques for High Speed A/D Converters in Real Time Systems*, 7th Ed., Pentek Inc., April 2012.

[208] Zhong Charlie, Liu C., Zhong F., 25Gbps SerDes, *IEEE HSSG Meeting*, Orlando, USA, 13-15 March 2007.

[209] Using an I2C EEPROM During MSC8156 Initialization, *Freescale Semiconductor*, AN4119 Rev. 0, 2010.

[210] MSC8156xx Ethernet Boot Test, *Freescale Semiconductor*, AN3436, 2010.

[211] 88E1111 Integrated 10/100/1000 Ultra Gigabit Ethernet Transceiver Datasheet, *Marvell Semiconductor Inc*., MV-S100649-00 Rev I, 2010.

[212] 88E1111 SFP Reference Design Schematic, *Marvell Semiconductor Inc.*, MV-L100071-01, 2008.

[213] 1 Port SGMII to Fiber/Copper Auto-Media Select Reference Design, *Marvell Semiconductor Inc.*, MV-L100254-01, 2003.

[214] MSC815x/MSC825x Hardware and Layout Design Considerations for DDR2/DDR3 SDRAM Memory Interfaces, *Freescale Semiconductor*, AN3658, 2010.

[215] Hardware and Layout Design Considerations for DDR Memory Interfaces, *Freescale Semiconductor*, AN-2582, 2007.

[216] Leo M., Higgins III., Understand Copper Wire Bond Technology, *Freescale Technology Forum 2014*, Texas, USA, 8-11 April 2014.

[217] Beeker D., Effective Printed Circuit Board Design: Techniques to Improve Performance, *Freescale Technology Forum 2014*, Texas, USA, 8-11 April 2014.

[218] Assembly Handling and Thermal Solutions for Lidless Flip Chip Ball Grid Array Packages, *Freescale Semiconductor*, AN4871, 2014.

[219] MSC815x and MSC825x Thermal Managemenet Guidelines, *Freescale Semiconductor*, AN3657, 2010.

[220] ATS-61290D-C1-R0 ATS Fansink With maxiGRIP Attachment, *Advanced Thermal Solutions*, Rev 3., 2012

[221] VGS-100 Series AC-DC Power Supply, *CUI Inc.*, 2012.

[222] MIL-DTL-38999 Series III TV, *Amphenol Aerospace*.

[223] Series S Medium Capacity Standard Size Toggles, *NKK Switches*.

[224] XST User Guide v. 11.3, *Xilinx Inc.*, UG627, 2009.

[225] Configuring a Codewarrior for StarCore DSPs Project for The MSC8156EVM Board, *Freescale Semiconductor*, AN4229, 2010.

[226] Spartan-6 FPGA Configuration User Guide, *Xilinx Inc.*, UG380, 2013.

[227] Indirect Programming of SPI Serial Flash PROMs with Spartan-3A FPGAs Application Note, *Xilinx Inc.*, XAPP974, 2009.

[228] Constrains Guide, *Xilinx Inc.*, UG625, 2013.

[229] LogicORE IP FIFO Generator v8.1 Product Specification, *Xilinx Inc.*, DS317, 2011.

[230] LogiCORE IP Block Memory Generator v6.1 Product Specification, *Xilinx Inc.*, DS512, 2011.

[231] Memory Interface Solutions User Guide, *Xilinx Inc.*, UG086, 2010.

[232] Spartan-6 FPGA Memory Interface Solutions User Guide, *Xilinx Inc.*, UG416, 2012.

[233] Spartan-6 FPGA Memory Interface Solutions User Guide, *Xilinx Inc.*, UG416, June 2011.

[234] SP605 MIG Design Creation, *Xilinx Inc.*, XTP060, 2009.

[235] LogiCORE IP Serial RapidIO v5.6 User Guide, *Xilinx Inc.*, UG503, 2011.

[236] Spartan-6 Libraries Guide for HDL Designs, *Xilinx Inc.*, UG615, 2013.

[237] Getting Started with the Spartan-6 FPGA SP605 Embedded Kit, *Xilinx Inc.*, UG667, 2011.

[238] SP605 Standalone Applications, *Xilinx Inc.*, 2009.

[239] ISE In-Depth Tutorial, *Xilinx Inc.*, UG695, 2012.

[240] Talpiga I., Optimizing Serial RapidIO Controller Performance in The MSC815x and MSC825x DSPs, *Freescale Semiconductor*, AN3872, 2010.

[241] SC3850 Core subsystem Cache Optimization for MSC815x/MSC825x DSPs, *Freescale Semiconductor*, AN3786, 2010.

[242] Downloading Microcode On Quicc Engine Block-Enabled Devices, *Freescale Semiconductor*, AN3946, 2010.

[243] Quicc Engine Block Reference Manual With Protocol Interworking Rev. 4.5, *Freescale Semiconductor*, 2013.

[244] MSC8156 DMA Performance, *Freescale Semiconductor*, AN3987, 2010.

[245] Ethernet Jumbo Frames in SmartDSP OS Applications, *Freescale Semiconductor*, AN4196, 2010.

[246] Hardware Debugging Using Codewarrior IDE, *Freescale Semiconductor*, AN3830, 2009.

[247] Debugging Multicore StarCore DSP Applications with Eclipse, *Freescale Semiconductor*, AN4145, 2010.

[248] Configuring CodeWarrior for StarCore DSPs for MSC815x / MSC825x Variants When Used with MSC8156ADS, *Freescale Semiconductor*, AN4108, 2011.

[249] Tuning C Code for StarCore Based Digital Signal Processors, *Freescale Semiconductor*, AN3357, 2008.

[250] Software Optimization of FFTs and IFFTs Using the SC3850 Core, *Freescale Semiconductor*, AN3666, 2010.

[251] Using The MSC8156 MAPLE-B, *Freescale Semiconductor*, AN3950, 2010.

[252] Software Analysis Tips and Tricks Using CodeWarrior for StarCore DSPs, *Freescale Semiconductor*, AN4250, 2011.

[253] Kernel Examples for The StarCore SC3850 DSP Core, *Freescale Semiconductor*, AN4207, 2012.

[254] SC3850 Programing Guide Rev. A, *Freescale Semiconductor*, SC3850PG, 2009.

[255] SC3850 DSP Subsystem Programming Guide Rev 0, *Freescale Semiconductor*, SC3850DSPPG, 2008.

[256] MSC8156 SC3850 DSP Subsystem Reference Manual Rev. E, *Freescale Semiconductor*, SC3850SUBRM, 2010.

[257] StarCore DSP SC3850 Core Reference Manual Rev. C, *Freescale Semiconductor*, SC3850CRM Rev C, 2009.

KİŞİSEL YAYINLAR VE ESERLER

[1] Çolak S. A., Ertürk S., **Turan S**., Radar Menzil Verisinde Doğrusal Olmayan Yeniden Örnekleme Yaklaşımı, *IEEE 23th Sinyal İşleme ve İletişim Uygulamaları Kurultayı (SIU 2015),* Malatya, Türkiye, 16-18 Mayıs 2015.

[2] **Turan S**., Ertürk S., Embedded Raw Radar Video Distribution System over Gigabit Ethernet Network, *Gömülü Sistemler ve Uygulamaları Sempozyumu (GÖMSİS 2014)*, İstanbul, Türkiye, 4-5 Aralık 2014.

ÖZGEÇMİŞ

1978 yılında Sakarya'da doğdu. İlk, orta ve lise öğrenimini Sakarya'da tamamladı. 1997 yılında başladığı Karadeniz Teknik Üniversitesi Endüstriyel Elektronik ön lisans programını 1999 yılında bitirdi. Aynı yıl başladığı Kocaeli Üniversitesi Mühendislik Fakültesi Elektronik ve Haberleşme Mühendisliği Lisans programını 2004 yılında tamamladı. 2012 yılında başladığı Kocaeli Üniversitesi Fen Bilimleri Enstitüsü, Elektronik ve Haberleşme Mühendisliği Anabilim Dalı'nda Yüksek Lisans öğrenimine devam etmektedir.

Çalışma hayatına 2005 yılında başlayan Serkan TURAN, savunma sanayisinde ar-ge mühendisi ve sistem mühendisi olarak çeşitli firmalarda çalışmış, MILGEM-milli gemi, ALTAY – milli tank, LST – tank çıkarma gemisi ve LPD – havuzlu çıkarma gemisi gibi projelerde görev almıştır. 2009 yılında başladığı HAVELSAN A.Ş firmasında çalışma hayatına devam etmektedir.