KOCAELİ ÜNİVERSİTESİ*FEN BİLİMLERİ ENSTİTÜSÜ

FPGA KONTROLLÜ METAL ALGILAYICISI TASARIMI VE GERÇEKLEMESİ

YÜKSEK LİSANS TEZİ

Mahmut DAĞ

Ana Bilim Dalı: Elektronik ve Haberleşme Mühendisliği

Danışman: Doç. Dr. Oğuzhan URHAN

KOCAELİ, 2011

KOCAELİ ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

FPGA KONTROLLÜ METAL ALGILAYICISI TASARIMI VE GERÇEKLEMESİ

YÜKSEK LİSANS TEZİ

Mahmut DAĞ

Tezin Enstitüye Verildiği Tarih: 03 HAZİRAN 2011
Tezin Savunulduğu Tarih: 29 TEMMUZ 2011

Tez Danışmanı
Doç.Dr. Oğuzhan URHAN

(.....)

Üye
Yrd.Doç.Dr. Anıl ÇELEBİ

(.....)

Üye
Yrd.Doç.Dr. H.Fatih UĞURDAĞ

(.....)

KOCAELİ, 2011

ÖNSÖZ ve TEŞEKKÜR

Gündelik hayatımızda birçok farklı alanda farklı kullanım amaçları için tasarlanmış metal dedektörleri karşımıza çıkmaktadır. Oldukça yaygın kullanılmasından dolayı dedektörleri çalışma alanlarına göre özelleştirmek, düşük maliyet ve yüksek performans elde etmek amacıyla çalışmalar yapılmaktadır. Bu eğilim göz önünde bulundurularak yapılan bu çalışmada geleneksel yöntemlerin getirdiği problemlere çözüm aranmış ve karmaşık analog tasarımlar yerine daha esnek olan sayısal yöntemler kullanılarak düşük maliyetli bir metal dedektörü geliştirilmiştir. Metal bilgisini ortaya çıkarmak için kurulan FPGA tabanlı yüksek çözünürlüklü ölçme yapısının birçok farklı alanda kullanılabileceği görülmüştür.

Bu konuda çalışma yapmama imkân tanıyan, çalışmanın her aşamasında ilgi ve desteğini esirgemeyen değerli hocam Sayın Doç. Dr. Oğuzhan URHAN ve başta Yük. Müh. Yiğit AĞABEYLİ olmak üzere tüm çalışma arkadaşlarıma ve bu süreçte bana manevi anlamda katkıda bulunan aileme teşekkürlerimi sunarım.

İÇİNDEKİLER

ÖNSÖZ ve TEŞEKKÜR 1
İÇİNDEKİLER ii
ŞEKİL LİSTESİ iv
TABLOLAR DİZİNİ vii
SEMBOLLER viii
ÖZET ix
ABSTRACT x
1. GİRİŞ 1
1.1. Dedektör Örnekleri 1
1.1.1. Mayın tarama cihazları 1
1.1.2. Hazine arama cihazları 2
1.1.3. Güvenlik geçişleri 3
1.1.4. Arkeoloji ve jeofizik çalışmaları 4
1.1.5. Gıda ve ilaç sektörü 6
1.2 Bilimsel Çalışmalar 7
1.3 Tez Çalışmasının Amacı ve İçeriği 8
2. METAL DEDEKTÖR KAVRAMLARI VE ÇALIŞMA PRENSİPLERİ 10
2.1. Metal Dedektör Bileşenleri 10
2.1.1. Kontrol birimi 10
2.1.2. Verici birim 11
2.1.3. Alıcı birim 11
2.1.4. Değerlendirme/Karar birimi 11
2.1.5. Uyarı birimi 11
2.1.6. Bobinler 12
2.2. Metal Dedektör Çalışma Teknolojileri 14
2.2.1. Darbe frekans osilatörü - Beat frequency oscillator (BFO) 18
2.2.2. Darbe indüksiyon (Pulse Induction - PI) yöntemi 19
2.2.3. Çok düşük frekans - Very low frequency (VLF) yöntemi 24
2.2.4. Pasif algılama yöntemi 29
3. GELİŞTİRİLEN FPGA TABANLI METAL DEDEKTÖRü SİSTEMİ 33
3.1. Sistem Bileşenleri ve Sistemin Çalışması 33
3.1.1. Yüksek çözünürlük neden gereklidir? 36
3.2. Donanım Tasarımı 36
3.2.1. Güç birimi 37
3.2.2. FPGA ve konfigürasyon birimi 40
3.2.3. Verici devresi 44
3.2.4. Alıcı devresi 46
3.2.5. Bobin tasarımları 47
3.2.6. Sesli uyarı 49
3.2.7. Ayar butonları 49
3.2.8. RS232 birimi 50
3.3. Yazılım Tasarımı 50

3.3.1. Görsel kullanıcı arayüz (GUI) 51
3.3.2. FPGA yazılım tasarımı 52
3.3.2.1. Kontrol birimi 54
3.3.2.1.1. Sayısal saat yöneticileri (Digital clock manager - DCM) 56
3.3.2.1.2. DCM yapıları ile ölçme birimi tasarımı 59
3.3.2.1.2.1. Frekans sentezleme yöntemi ile tasarım 60
3.3.2.1.2.2. Frekans sentezleme ve faz kayma yöntemi ile tasarım 62
3.3.2.2. Metal bilgisini okuma birimi 68
3.3.2.2.1. METAL_INFO modülünün çalışması 70
3.3.2.3. Hassasiyet ayarı, tespit ve uyarı birimi 72
3.3.2.3.1. Ayar ve tespit 74
3.3.2.3.2. Uyarı birimi 76
3.3.2.4. RS232 haberleşme birimi 77
4. TESTLER 84
4.1. Metal Dedektörü Tespit Testleri 84
5. SONUÇLAR ve ÖNERİLER 90
KAYNAKLAR 91
KİŞİSEL YAYINLAR ve ESERLER 95
ÖZGEÇMİŞ 96

ŞEKİL LİSTESİ

Şekil 1.1: Shiebel Mayın Tarama Cihazı 2
Şekil 1.2: Hazine aramalarında kullanılan Fisher Dedektör. 3
Şekil 1.3: Güvenlik geçişlerinde kullanılan metal dedektörleri. 3
Şekil 1.4: Gradiometre kullanım alanları. 4
Şekil 1.5: Manyetik harita ile bulunan Kızılderili'lere ait maden ocakları 5
Şekil 1.6: Madencilikte metal dedektör kullanımı ile elde edilen harita 5
Şekil 1.7: Gıda sektöründe oluşabilecek bir problem 6
Şekil 1.8: NISSIN firmasının MS-3117-HI dedektörü 6
Şekil 2.1: Metal dedektör kontrol ekranı 10
Şekil 2.2: Buzzer örnekleri 12
Şekil 2.3: CW metal dedektör bobini 13
Şekil 2.4: DD bobinleri genel yapısı 13
Şekil 2.5: Metal dedektör teknolojileri. 15
Şekil 2.6: Manyetik alan etkisinde oluşan Eddy akımı 15
Şekil 2.7: Eddy akımı ile oluşan ikincil manyetik alan 16
Şekil 2.8: Frekans, elektriksel iletkenlik ve manyetik geçirgenlik özelliklerine göre Eddy akımı nüfuz derinliği 17
Şekil 2.9: BFO çalışma mantığı. 19
Şekil 2.10: PI yöntemi çalışma mantığı 20
Şekil 2.11: Vallon VMH2 dedektöründen ölçülen manyetik alan 21
Şekil 2.12: Tek ve çift kutuplu darbe yapıları. 22
Şekil 2.13: Metal cinslerinin manyetik alana etkisi 22
Şekil 2.14: Toprak yapısının manyetik alana etkisi 23
Şekil 2.15: VLF yöntemi çalışma mantığı 24
Şekil 2.16: Foerester Minex 2FD dedektörünün ortama yaydığı manyetik alan 25
Şekil 2.17: VLF yöntemi ve yayılan manyetik alan. 26
Şekil 2.18: Ortamdaki metalin VLF sinyal üzerine etkisi. 26
Şekil 2.19: Toprak ve metale ait faz kaymaları 27
Şekil 2.20: Faz kayma miktarı ve metal ayrımı 28
Şekil 2.21: Full Band Spectrum 29
Şekil 2.22: Çift sensörlu manyetik alan algılama. 30
Şekil 2.23: Gradiometre ve kullanımı. 31
Şekil 2.24: Yeryüzü manyetik alan haritası 32
Şekil 3.1: Sistem mimarisi blok şeması. 34
Şekil 3.2: Alıcı ve verici bobin sinyalleri. 36
Şekil 3.3: Güç devresi şematik gösterimi. 38
Şekil 3.4: 3.3V çıkışlı devre yapısı. 39
Şekil 3.5: 2.5V çıkışlı devre yapısı. 39
Şekil 3.6: 1.2V çıkışlı devre yapısı. 40
Şekil 3.7: Spartan 3E ailesi lojik kaynak durumu. 40
Şekil 3.8: FPGA Bank 3. 41
Şekil 3.9: LED'li uyarı birimi. 41

Şekil 3.10: Genel amaçlı anahtarlar. 42
Şekil 3.11: Genel amaçlı konektörler. 42
Şekil 3.12: Tasarlanan FPGA kartı. 43
Şekil 3.13: Spartan 3E ailesi konfigürasyon bilgi boyutu. 43
Şekil 3.14: FPGA konfigürasyon devresi. 44
Şekil 3.15: Verici devresi osilasyon başlangıcı simülasyon çıktısı. 45
Şekil 3.16: Verici devresi sinyal çıkışı frekans bileşenleri simülasyon sonucu. 45
Şekil 3.17: Verici devresi şematik gösterimi. 46
Şekil 3.18: Alıcı devresi sinyal düzeltme simülasyonu. 46
Şekil 3.19: Çift kanallı alıcı devresi. 47
Şekil 3.20: Alıcı ve verici kartları. 47
Şekil 3.21: Tasarlanan alıcı ve verici bobinler. 48
Şekil 3.22: Sesli uyarı birimi şematik gösterimi. 49
Şekil 3.23: Ayar butonları. 49
Şekil 3.24: RS232 haberleşme birimi şematik gösterimi. 50
Şekil 3.25: Veri paketi yapısı. 51
Şekil 3.26: GUI genel görünümü. 52
Şekil 3.27: FPGA tasarımı hiyerarşik yapısı. 53
Şekil 3.28: FPGA tasarımı lojik boyutu. 53
Şekil 3.29: FPGA tasarımı ayrıntılı lojik bileşenleri. 53
Şekil 3.30: FPGA tasarımında kullanılan test modülleri. 54
Şekil 3.31: FPGA tasarımı giriş-çıkış portları. 55
Şekil 3.32: DCM yapısı. 56
Şekil 3.33: DCM ve jitter giderme. 57
Şekil 3.34: DCM ve frekans sentezleme. 57
Şekil 3.35:DCM ve faz kayma. 58
Şekil 3.36: DCM ve kayma düzeltme. 59
Şekil 3.37: Metal bilgisi sayıcı devresi ve kontrol sinyalleri. 60
Şekil 3.38: DCM konfigürasyon arayüzü. 61
Şekil 3.39: 50 MHz saat sinyal girişi ve 250 MHz DCM çıkışı. 62
Şekil 3.40: DCM sinyal çıkışı ve ilgili modüle bağlantısı. 62
Şekil 3.41: Frekans sentezleme ve faz kayma yöntemi ile tasarım RTL şeması. 63
Şekil 3.42: DCM konfigürasyon ekranı. 64
Şekil 3.43: 30 derece faz farkına sahip sinyaller. 65
Şekil 3.44: 60 ve 120 derece faz kayması ile elde edilen 6 farklı fazda sinyal çıkışı. 66
Şekil 3.45: 74 ve 120 derece faz kayması ile elde edilen 6 farklı fazda sinyal çıkışı. 67
Şekil 3.46: Metal bilgisi okuma birimi giriş-çıkış portları. 69
Şekil 3.47: Metal bilgisini ölçmek için kullanılan sayıcı kodlaması. 70
Şekil 3.48: Metal bilgisi okuma modülü zaman diyagramı. 71
Şekil 3.49: Metal Bilgisi Okuma Biriminin kullandığı lojik sayısı. 71
Şekil 3.50: Tespit ve uyarı birimi giriş-çıkış portları. 72
Şekil 3.51: Tespit biriminin kullandığı lojik birimler. 74
Şekil 3.52: Tespit biriminde kullanılan toplam lojik sayısı. 74
Şekil 3.53: Tespit fonksiyonu grafiksel anlatımı. 75
Şekil 3.54: RS232 haberleşme birimi giriş-çıkış portları. 78
Şekil 3.55: RS232 birimi alt modülleri. 79
Şekil 3.56: RS232 birimi RTL şematiği. 80
Şekil 3.57: RS232 alıcı birimi RTL şematiği. 81
Şekil 3.58: RS232 gönderici modül giriş-çıkış portları. 81

Şekil 3.59: RS232 gönderici birimi RTL şematiği..... 82
Şekil 3.60: RS232 alıcı birim giriş-çıkış portları. 83
Şekil 3.61: RS232 haberleşme biriminin kullandığı toplam lojik sayısı..... 83
Şekil 4.1: Metal dedektörü boşta iken GUI ekran görüntüsü..... 85
Şekil 4.2: Alüminyum parça 18 cm mesafede iken ekran görüntüsü..... 85
Şekil 4.3: Bakır parça 18 cm mesafede iken ekran görüntüsü. 86
Şekil 4.4: Alüminyum parça 13 cm mesafede iken ekran görüntüsü..... 86
Şekil 4.5: Bakır parça 13 cm mesafede iken ekran görüntüsü. 87
Şekil 4.6: Alüminyum parça 6 cm mesafede iken ekran görüntüsü..... 87
Şekil 4.7: Bakır parça 6 cm mesafede iken ekran görüntüsü. 88
Şekil 4.8: Krom parça 4 cm mesafede iken ekran görüntüsü..... 89

TABLOLAR DİZİNİ

Tablo 2.1: Sarım sayısı ve çaplara göre bobin değerleri 14
Tablo 2.2: Metal cinslerine göre tespit kolaylığı. 18
Tablo 3.1: Sistemde kullanılan gerilim değerleri. 37
Tablo 3.2: FPGA ailesine göre elde edilebilecek maksimum çözünürlük. 61
Tablo 3.3 : Post-Route Simülasyon üzerinden okunan zaman değerleri (60,120)..... 66
Tablo 3.4: Post-Route Simülasyon üzerinden okunan zaman değerleri (74,120)..... 67
Tablo 3.5: DCM sayılarına göre elde edilebilecek çözünürlük..... 68
Tablo 4.1: Testlerde kullanılan metal türleri ve iletkenlik değerleri..... 84

SEMBOLLER

d	: bobin sarım kalınlığı
f	: frekans (Hz)
l	: bobin z eksenindeki yüksekliği (cm)
L	: Endüktans değeri (H)
m	: manyetik geçirgenlik (H/mm)
N	: bobin sarım sayısı
r	: bobin yarıçapı (cm)
s	: elektriksel iletkenlik (% IACS)

Kısaltmalar

BFO	: Beat Frequency Oscillator
CW	: Continuous Wave
DCM	: Digital Clock Manager
DD	: Double-D
DVT	: Dual Voltage Technology
FPGA	: Field Programmable Gate Array
GUI	: Graphical User Interface
IB	: Induction Balance
LED	: Light Emitting Diode
MPS	: Multi Periode Sensing
PI	: Pulse Induction
RTL	: Register Transfer Level
VLF	: Very Low Frequency

FPGA KONTROLLÜ METAL ALGILAYICISI TASARIMI VE GERÇEKLEMESİ

Mahmut DAĞ

Anahtar Kelimeler: Metal Dedektörü, FPGA, Yüksek Çözünürlükte Ölçüm

Özet: Metal dedektörleri bir ortamdaki metalin varlığı ve büyüklüğüne ilişkin bilgilerin ortaya çıkarılması için kullanılan cihazlardır. Metal dedektörlerinin genel çalışma yöntemi, ortama giren metalin oluşturduğu manyetik farklılığın algılanmasına dayanmaktadır. Gündelik hayatımızda mayın tarama, güvenlik geçişleri, hazine avcılığı, gıda ve ilaç sanayi başta olmak üzere birçok alanda farklı kullanım amaçları için tasarlanmış metal dedektörleri karşımıza çıkmaktadır. Oldukça yaygın kullanılmasından dolayı dedektörlerin çalışma alanlarına göre özelleştiği ve birtakım farklı yöntemler kullandığı görülmektedir. Örneğin uzak mesafedeki metali bulmak amacıyla çok yüksek değerde manyetik alan oluşturmak gerekirken insanlar üzerinde tarama yapma amacıyla kullanılan dedektörlerin mümkün olduğunca az manyetik alan oluşturması gerekmektedir.

Bu tez çalışmasında öncelikli olarak metal dedektörleri hakkında genel bilgiler verilmiş, tarama teknolojileri hakkında incelemeler yapılarak kullanım alanları ile temel özellikleri ele alınmış ve birbirleri ile karşılaştırmaları yapılmıştır. Ayrıca, metal tarama dünyasında mevcut olan problemlere yönelik günümüzde yapılan çalışmalardan bahsedilmiş ve bu problemlere çözüm aranmıştır. Metal tarama teknolojilerinden sürekli sinüzoidal işaret ile çalışan, Endüksiyon Dengesi (Induction Balance) veya sürekli dalga (Continuous Wave-CW) olarak da bilinen yöntem üzerine odaklanılarak gerekli donanım ve yazılım geliştirme çalışmaları yapılmıştır.

Tasarlanan sistemde öne çıkan özellik, belirli zaman aralıklarını çok yüksek çözünürlükle okuyabilmesidir. Mikroişlemcilerde istenilen çözünürlükte ölçüm yapılamayacağı için FPGA üzerinde tasarlanan zamanlama birimi ile sağlanan bu özellik sayesinde geleneksel yöntemlerde kullanılan yoğun analog tasarımlara ihtiyaç duyulmamış ve analog devrelerin getirdiği sıcaklık değişimi ile hassasiyet kayması, karmaşık ve esnek olmayan tasarım gibi problemlere karşı etkin bir çözüm geliştirilmiştir.

FPGA CONTROLLED METAL DETECTOR DESIGN AND IMPLEMENTATION

Mahmut DAĞ

Keywords: Metal Detector, FPGA, DCM, High Resolution Measurement

Abstract: Metal detectors are devices that are used for determining presence of metal and its size in the environment. General working principle of metal detectors is based on detecting the magnetic field change created by the metal entering in the environment. In our daily life, we face a lot of metal detectors types, which are designed for special purposes such as mine detection, security, treasure hunting, food and medicine.

In this thesis, work primarily general information about the metal detectors is given, usage area and basic features of metal detection technologies are explained and detection technologies are compared with each other. Common problems in metal detector concept and some studies to solve these problems are mentioned. Hardware and software design are done by considering the detection technology that works with continuous sinusoidal signal and known as Induction Balance (IB) or Continuous Wave (CW).

Outstanding property of the designed system is its high resolution measurement capability for measuring time intervals. The high resolution measurement design is achieved by using special logic units in an FPGA. With this FPGA design, complex analog design isn't needed and has been achieved a simple design with less analog circuit problems.

1. GİRİŞ

Metal dedektörleri bir ortamdaki metalin cinsi ve büyüklüğüne ilişkin bilgilerin ortaya çıkarılması için kullanılan cihazlardır [1]. İlk endüstriyel prototipi 1960'larda geliştirilen ve günümüzde mayın tarama, hazine avcılığı, kapı güvenlik geçişleri, genel güvenlik kontrolü, arkeolojik araştırmalar, jeofizik çalışmaları, gıda ve ilaç gibi çok çeşitli alanlarda kullanılan metal dedektörleri, kullanıldığı alanın ihtiyaç ve kısıtlarına göre farklı tarama yöntemleri ve teknolojilerine sahiptir. Bazı kullanım alanlarında uzak mesafedeki büyük bir metali tespit etmek ihtiyaç iken, ilaç ve gıda gibi başka bir alanda da yakın mesafede fakat çok küçük bir metalik özelliğin tespit edilmesi önem kazanır.

Günümüzde yaygın olarak kullanılan metal dedektörleri ve kullanım alanları için dedektörlerinin özelleştirilmesi, basitleştirilmesi ve performansının artırılması gibi konularda yapılan bilimsel çalışmalar yapılmaktadır. Yapılan bilimsel çalışmalar göz önüne alınarak FPGA kontrollü bir metal dedektör sistemi tasarımı yapılmıştır. Tasarlanan sistem FPGA içerisinde oluşturduğu yüksek çözünürlüklü ölçüm birimi sayesinde yoğun ve karmaşık analog tasarımlara ihtiyaç duyulmadan özellikle dizi dedektörler için çok basit ve ekonomik çözüm sağlamıştır.

1.1. Dedektör Örnekleri

Birçok farklı sektörde aktif olarak kullanılan başlıca metal dedektör çeşitleri şunlardır:

1.1.1. Mayın tarama cihazları

Mayın tarama konusu özellikle Ortadoğu ve çevresindeki ülkeler için oldukça önemli bir konudur. Mayınların etkisinin yüksek olması, fark edilmesi/bulunması zor ve maliyetlerinin ucuz olması nedeniyle sınır bölgelerini korumada yakın zamana kadar

aktif olarak kullanılıyordu. Ayrıca yukarıda bahsedilen nedenlerden dolayı günümüzde terör grupları da yoğun olarak mayın ve el yapımı patlayıcılar kullanmaktadır. Gerek mayınlı sınır bölgelerin temizlenmesi gerekse tekil olarak kullanılan mayınların bulunmasında metal dedektörleri çok yoğun bir şekilde kullanılmaktadır. Mayın tarama amacıyla kullanılan Shiebel marka metal dedektörüne ilişkin örnek bir görüntü Şekil 1.1'de verilmiştir.



Şekil 1.1: Shiebel Mayın Tarama Cihazı [48].

1.1.2. Hazine arama cihazları

Mayın tarama cihazları ile oldukça benzer şekilde olup özellikle metal cinslerini ayırmaya yönelik özellikleri gelişmiş cihazlardır. Bunun yanında oldukça derin mesafedeki metalleri tespit edebilmesi için özelleştirilmiş dedektör çeşitleri de mevcuttur. Şekil 1.2'de hazine tarama işlemleri için kullanılan Fisher marka bir dedektör görülmektedir.



Şekil 1.2: Hazine aramalarında kullanılan Fisher Dedektör [47].

1.1.3. Güvenlik geçişleri

Belirli bir bina veya ortama kontrollü giriş sağlamak için kullanılan bu sistemler günümüzde çok yoğun bir şekilde kullanılmaktadır. İçerisinden yürünerek geçilen ve elde tutularak lokal tarama yapma özelliğinde daha küçük metal dedektörleri mevcuttur. Özellikle kötü niyetli kişilerin kalabalık yerleri hedef alma ihtimallerinin yüksek olmasından dolayı silah ve patlayıcı gibi tehlikeli maddeleri tespit etmek oldukça önem kazanmıştır. Bu tip dedektörlerin genel görünüşü Şekil 1.3'te verilmiştir.



Şekil 1.3: Güvenlik geçişlerinde kullanılan metal dedektörleri [2].

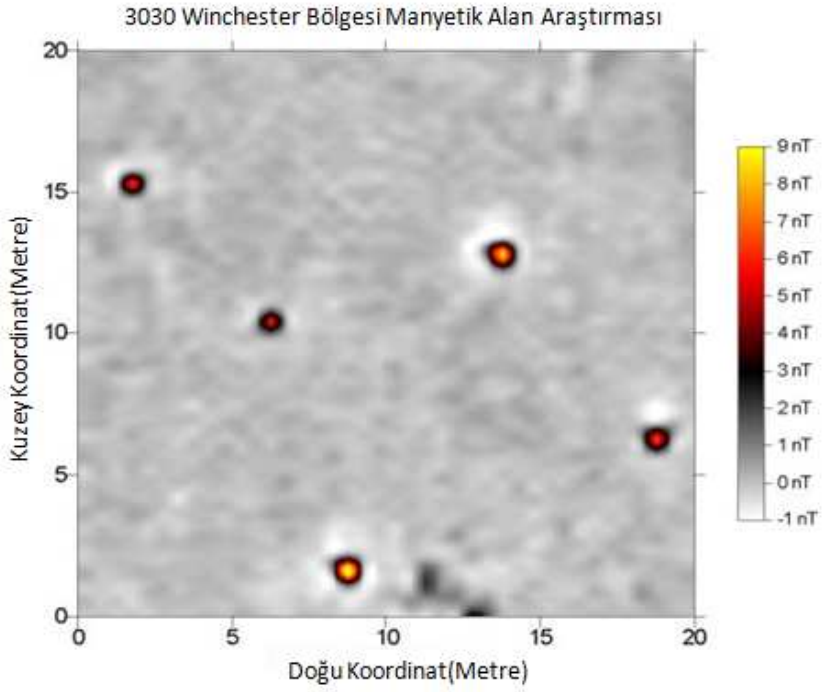
1.1.4. Arkeoloji ve jeofizik çalışmaları

Arkeoloji ve jeofizik çalışmaları çok daha geniş alanlarda yapılmaktadır. Her iki alandaki çalışmalarda bir yeryüzü parçasının manyetik çizgi karakteristiklerinin çıkarılması asıl hedeftir. Yeryüzü toprağının veya su özelliklerinin metalik açıdan incelenmesi ve haritalandırması çalışmaları gradiometre denilen cihazlarla yapılmaktadır (Şekil 1.4).



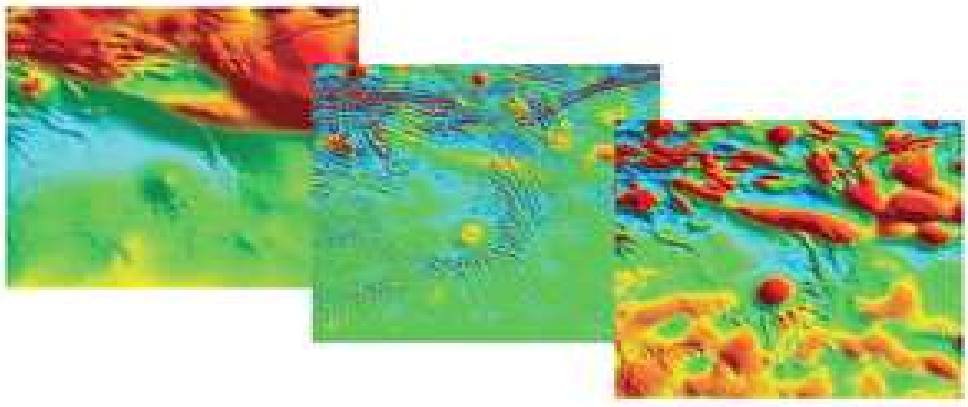
Şekil 1.4: Gradiometre kullanım alanları [3].

Wyoming'de (Amerika) Kızılderililere ait 5 tane ocak gradiometrelerle tespit edilerek haritalandırılmış ve daha sonra kazılarak yerleri bulunmuştur. Arkeolojik incelemeler amacıyla yapılan bu çalışma sonucu ortaya çıkan harita Şekil 1.5'te gösterilmektedir.



Şekil 1.5: Manyetik harita ile bulunan Kızılderili'lere ait maden ocakları [4].

Madencilik sektöründe kullanılan metal dedektörleri, yerkürenin manyetik çizgilerinde meydana gelen değişiklikleri tespit edip haritalandırarak potansiyel sahaları belirlemek amacıyla kullanılmaktadır. Metal filizleri ve petrol kaynaklarını bulmaya yönelik çalışmalar sonucu elde edilen bir harita Şekil 1.6'da verilmektedir.



Şekil 1.6: Madencilikte metal dedektör kullanımı ile elde edilen harita [5].

1.1.5. Gıda ve ilaç sektörü

Gıda ve ilaç üretimi gibi alanlarda kullanılan metal dedektörleri çok küçük parçacıkları bulmaya özelleşmiş cihazlardır. Üretim esnasında oluşabilecek problemlere (Şekil 1.7) karşı ürün güvenliği temelinde önlem alma amacıyla kullanılır. 300 mikron çapında çelik parçası bulma kabiliyetinde olan metal NISSIN firmasının MS-3117-HI dedektörü Şekil 1.8'de gösterilmektedir.



Şekil 1.7: Gıda sektöründe oluşabilecek bir problem [43].



Şekil 1.8: NISSIN firmasının MS-3117-HI dedektörü [6].

1.2 Bilimsel Çalışmalar

Metal dedektörlerinin kullanım alanlarının çeşitliliği ile beraber ortaya çıkan problemler ve dedektörlerin genel kısıtları birçok farklı alanda kendini hissettirmektedir. Yapısal olarak ortaya çıkan ve metal dedektörlerinde genel olarak görülen problemlere çözümler aranırken bir taraftan da uygulamanın getirdiği kritik isterlerin karşılanması için çalışmalar yapılmaktadır. Bu bölümde metal dedektörleri alanında günümüzde yapılan çalışmalar anlatılmaktadır.

Geçmişi diğer teknolojilere göre daha eski olan metal dedektörlerinde geleneksel olarak kullanılan analog tasarım yoğunluklu karmaşık yapılar mevcuttur. Tespit yöntemlerini daha basit bir yapı ile gerçeklemek amacıyla metal bilgilerini okumak için kullanılan yöntemlerde değişikliğe gidilerek daha basit ve daha ucuz dedektörler üretilmeye çalışılmaktadır [7-10]. Analog yoğunluklu yapıların getirdiği temel problem sıcaklık değişimlerine karşı bağışık olmaması ve sıcaklık değişimlerinin sistemin performansına önemli ölçüde etki etmesidir. Örneğin belirli bir hassaslık seviyesinde tarama yaparken birkaç derecelik sıcaklık değişimi sistemin bir anda yanlış alarm vermesine veya ters yönde bir sıcaklık değişimi varsa sistemin istenilen metalleri bulamamasına sebep olabilmektedir. Bu temel problemin çözülmesine yönelik yöntemler üzerinde çalışmalar yapılmaktadır [11]. Metal dedektörlerinde bir diğer problem de farklı toprak çeşitlerinin manyetik özelliklerinin farklı olmasından dolayı tarama anında yanlış alarmların ortaya çıkmasıdır. Mineral seviyesi düşük bir toprak cinsine göre hassasiyet seviyesi ayarlanmış bir dedektör yüksek mineralli toprakta yanlış alarm vermektedir. Toprak farklılıklarının metal dedektörler üzerindeki etkisi incelenerek birtakım yöntemler geliştirilmiş ve sistemin, kendini bulunduğu ortama göre otomatik olarak yeniden ayarlama yapması için çalışmalar yapılmıştır [12-15]. Uygulama alanlarının getirdiği ihtiyaca göre özellikle tıp, eczacılık ve gıda alanlarında çok küçük metal parçacıklarının bulunması için geliştirmeler yapılmaktadır [16-21]. Ayrıca bulunan metalin hangi konumda olduğu ve derinlik bilgisi kullanıcıya bildirilerek amaca uygun tarama yapma imkanı verilmesi hedeflenmektedir [22]. Küçük metalleri bulma, bulunan metalin hangi derinlikte olduğunu bildirme gibi özelliklerin yanında oldukça önemli olan bir diğer konu da bulunan metal cinsinin ayrımının yapılabilmesidir [23-26]. Günümüze kadar

daha çok hazine avcılığı gibi konularda ihtiyaç duyulan bu özellik artık mayın tarama alanında mayın cinslerinin ayrımını yapabilmek amacıyla da kullanılmaktadır.

Metal dedektörlerinin performansını artırmak için kullanılan farklı bir yöntem de iki farklı teknolojinin tek dedektör üzerinde birleştirilmesidir. Örneğin Darbe İndüksiyon (PI) ve Sürekli Dalga (CW) yöntemleri aynı dedektörde kullanılması amacıyla çalışmalara yapılmıştır. Bu sayede her iki teknolojinin avantajları kullanılarak daha yüksek doğrulukta, daha iyi ayrım kabiliyetinde ve daha fazla derinliğe nüfuz edebilen dedektörler yapılması amaçlanmıştır [27].

Metal dedektörleri ortamdaki manyetik alan değerini tespit ederek meydana gelen farklılıktan metal tespiti yapmaktadır. Dolayısıyla aktif çalışan, yani ortama manyetik alan yayan metal dedektörleri birbirlerini etkilemektedir. Aynı anda yakın mesafede çok sayıda kişinin metal tarama yapmasının önündeki bu engeli ortadan kaldırmak amacıyla yapılan çalışmalarda birbirleri ile eş zamanlı (senkron) çalışabilen dedektör çeşitleri geliştirmek hedeflenmiştir. Bunun da ötesinde okuduğu verileri hafızasında tutan ve diğer dedektörler ile paylaşarak hassasiyet ayarını kullanıcının kabiliyetinden mümkün olduğunca bağımsız kılarak daha yüksek performans elde edilmeye çalışılmıştır [28]. Toprak altında bulunan metalin yerleşimi, duruş şekli ve büyüklüğü hakkında yüksek çözünürlüklü bilgiler elde edebilmek amacıyla metal dedektör verilerinde 3 boyutlu şekil çıkarmak için çalışmalar da yapılmaktadır [29-30].

1.3 Tez Çalışmasının Amacı ve İçeriği

Günümüzde yoğunlukla kullanılan metal dedektörleri yapısal olarak incelendiğinde karmaşık analog devre tasarımlarının sistemin özünü oluşturduğu gözlenir. Bu tez çalışması kapsamında analog tasarımların getirdiği 1.2 Bilimsel Çalışmalar kısmında bahsedilen sıcaklıkla hassasiyet değerinde meydana gelen değişimden kurtulmak, esnek ve basit tasarımı sağlamak ve maliyet azatlımı hedef alınarak yoğun analog tasarım yerine sayısal kontrollü metal dedektörü tasarlanmıştır. Tasarlanan metal dedektörü özellikle dizi dedektör mantığının kullanıldığı tarama yöntemlerinde oldukça ekonomik çözüm getirmektedir. Sayısal kontrol biriminde kullanılan FPGA

sayesinde 4 ns değerinde küçük zaman aralıkları oluşturularak alıcı ve verici bobinden gelen sinyallerin fazlarında, ortamdaki bir metal sebebiyle meydana gelen farklılık yüksek çözünürlükle ölçülmüştür.

1. bölüm metal dedektör tanımı, günümüzdeki uygulama alanları ve metal dedektörleri hakkındaki akademik çalışmalar hakkında bilgi veren literatür taramasından oluşur. 2. bölüm tez çalışmasına konu olan Metal dedektörleri genel bileşenlerinden ve metal tarama teknolojileri çalışma prensipleri hakkında bilgiler içermektedir. 3. bölümde bu tez çalışma kapsamında geliştirilen metal dedektör sisteminin tasarımı ile donanım ve yazılım bileşenleri açıklanmaktadır. Ayrıca tasarımda kullanılan elektronik malzemelerin genel özellikleri verilmiştir. 4. Bölümde geliştirişlen metal dedektörünün farklı metal ve ortamlarda yapılan işlevsel testlerde elde edilen test sonuçları ele alınmıştır. 5. Bölümde, yapılan çalışma genel olarak ele alınmış, mevcut literatüre katkısı ve yapılan çalışmaya ileride ek olarak neler yapılabileceği değerlendirilmiştir.

2. METAL DEDEKTÖR KAVRAMLARI VE ÇALIŞMA PRENSİPLERİ

Bu bölümde tez çalışmasında ele alınan FPGA kontrollü metal dedektörünün tasarımını açıklanmadan önce metal dedektör bileşenleri ile dedektörlerin çalışma yöntemleri hakkında ayrıntılı bilgiler verilmektedir.

2.1. Metal Dedektör Bileşenleri

Bu bölümde tipik bir metal dedektörünü oluşturan kontrol birimi, verici birimi, alıcı birimi, değerlendirme/karar birimi, uyarı birimi ve bobinler bileşenleri ve bunların işlevleri hakkında bilgiler verilmektedir.

2.1.1. Kontrol birimi

Metal dedektörünün açılıp kapatılabildiği ve metal dedektörüne ait hassaslık ayarı, uyarı birimlerinin aktif-pasif durumlarının veya uyarı şiddetinin seviyesinin belirlenmesi gibi tüm ayarlama ve kontrollerinin yapıldığı kullanıcının sisteme müdahale edebildiği birimdir. Minelab firmasının dedektörüne ait bir kontrol ekranı Şekil 2.1'da gösterilmektedir.



Şekil 2.1: Metal dedektör kontrol ekranı [31].

2.1.2. Verici birim

Metal dedektörlerinin tarama sırasında hedefteki metaller üzerinde “Eddy Akımı” oluşturabilmek amacıyla ortama verici bobin üzerinden manyetik alan yaymayı sağlayan ve yayılan manyetik alanın karakteristiğini, büyüklüğünü belirleyen kısımdır.

2.1.3. Alıcı birim

Metal dedektörlerinin tarama sırasında hedefteki metaller üzerinde oluşan “Eddy Akımı” nedeniyle meydana gelen manyetik alan girişimleri ve ortamın manyetik alan özelliklerinde meydana gelen değişimleri alıcı bobin yardımıyla algılayan, ön kuvvetlendirme yapabilen ve örnekle-tut görevini gerçekleştirebilen kısımdır.

2.1.4. Değerlendirme/Karar birimi

Kullanıcının yaptığı ayarlamalara uygun olarak metal dedektörünün ortamdan aldığı verileri değerlendirerek, alınan verilerin metal bilgisi içerip içermediğinin kontrol edildiği ve genel olarak tespit edilen metalin büyüklüğüne uygun tespit bilgisinin üretildiği birimdir.

2.1.5. Uyarı birimi

Kullanıcının yaptığı ayarlamalara uygun olarak metal dedektörünün ortamda bir metal varlığını tespit ettiği durumda bu bilgiyi kullanıcıya görsel ve/veya sesli şekillerde bildirdiği birimdir. Görsel geri bildirimlerde genellikle metal yoğunluğuna göre sayısı değişen LEDler kullanılırken sesli uyarılarda metal yoğunluk bilgisine göre değişen frekanslarda sürülen gösterilen biçimlerde bir buzzer tercih edilir (Şekil 2.2).



Şekil 2.2: Buzzer örnekleri [44].

2.1.6. Bobinler

Bobinler, metal dedektörlerinin herhangi bir ortama elektromanyetik alan yayabilmesi ve ortamda bulunan elektromanyetik alanı algılamasına yarayan ve amaçlarına göre farklı büyüklüklerde farklı sarım sayılarında olan sargı şeklindeki anten yapılarıdır. Metal dedektörlerinde kullanılan algılama yöntemine ve hedef metal büyüklüğüne göre bobin yapıları da farklılık göstermektedir. Daha derinlerde ve büyük cisimleri bulmak için geniş çapta bir bobin yapısına ihtiyaç varken yakın mesafedeki küçük metalleri bulmak için küçük çaplı bir bobin kullanılmaktadır. Yöntemler açısından incelendiğinde ise PI yöntemini kullanan metal dedektörlerinde tek bobin mimarisinde olan yapılar yanında biri alıcı diğeri verici olmak üzere iki bobinli yapılar olduğu görülür. CW yöntemi kullanan metal dedektörlerinde ise biri alıcı diğeri verici iki bobin kullanımı dışında bir verici iki alıcı bobin kullanımı da yaygındır. CW ve PI yöntemini için kullanılan bobinler şekil olarak birbirlerine oldukça benzer yapıdadırlar. Şekil 2.3’te CW dedektörlerinde kullanılan bir bobin görülmektedir.



Şekil 2.3: CW metal dedektör bobini [32].

Yukarıda örnekleri verilen bobin yapılarının kullanıldığı metal dedektörlerinin genel avantajı metal tespit edebilmesi için herhangi bir harekete ihtiyaç duymamasıdır. Kullanılan bir diğer bobin yapısı da ikili-D (DD) şekilli yapılardır. DD yapısındaki bobinler de CW yöntemi ile çalışan metal dedektörlerinde kullanılmaktadır. Bu yapının getirdiği en büyük avantaj herhangi bir toprak çeşidine göre sıfırlama, bobinleri geometrik yapısı sayesinde bobinler üzerinde kendiliğinden gerçekleşmesidir. En temel olumsuz yönü ise metal tespiti yapabilmesi için bobinin hedef cisim üzerinde hareket etmesi zorunluluğudur. Bu durum özellikle hedef cismin konumunu tam olarak saptama konusunda problem olmaktadır. DD yapısındaki bobinlerinin şekli genel olarak Şekil 2.4'te verildiği gibidir.



Şekil 2.4: DD bobinleri genel yapısı [33].

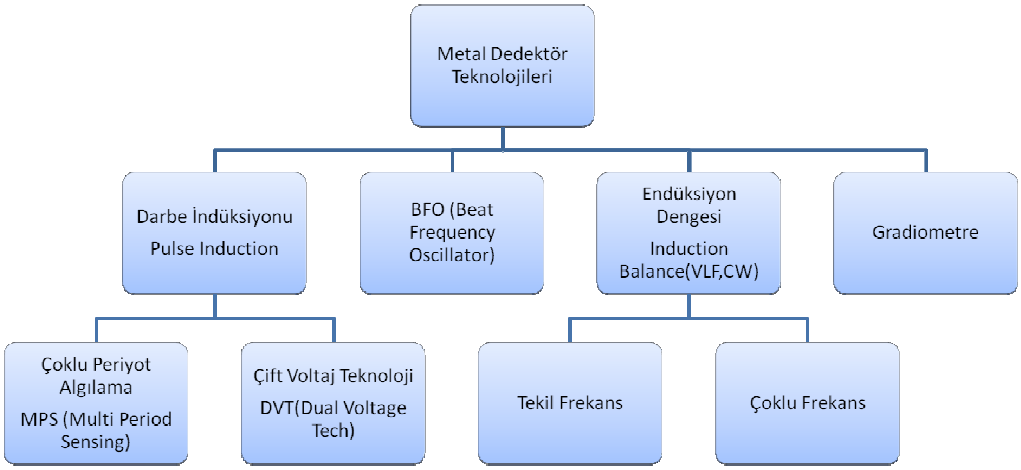
Bobin büyüklüğü, geometrisi, sarım sayısı ve kullanılan kablonun çapına göre endüktans ve direnç değerleri Tablo 2.1'de gösterilmiştir.

Tablo 2.1: Sarım sayısı ve çaplara göre bobin değerleri [34].

Boyut (mm)	Geometri	Sarım Sayısı	Kablo Ebatları	Endüktans (µH)	Direnç (Ohm)
Ø 120	Yuvarlak	36	Ø 0.40 mm / 0.14 mm^2	405	1.9
Ø 150	Yuvarlak	31	Ø 0.40 mm / 0.14 mm^2	394	2.0
Ø 175	Yuvarlak	28	Ø 0.40 mm / 0.14 mm^2	387	2.1
Ø 200	Yuvarlak	26	Ø 0.40 mm / 0.14 mm^2	406	2.2
Ø 250	Yuvarlak	22	Ø 0.40 mm / 0.14 mm^2	380	2.3
Ø 300	Yuvarlak	20	Ø 0.50 mm / 0.20 mm^2	390	1.6
Ø 400	Yuvarlak	17	Ø 0.50 mm / 0.20 mm^2	396	1.8
Ø 500	Yuvarlak	15	Ø 0.50 mm / 0.20 mm^2	400	2.0
1,0 x 1,0	Kare	10	Ø 0.66 mm / 0.34 mm^2	406	2.0
1,4 x 1,4	Kare	8	Ø 0.66 mm / 0.34 mm^2	387	2.2
1,8 x 1,8	Kare	7	Ø 0.80 mm / 0.50 mm^2	398	1.7

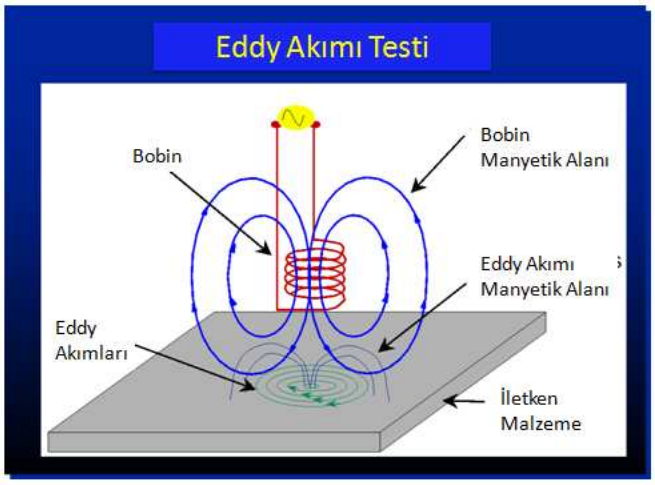
2.2. Metal Dedektör Çalışma Teknolojileri

Metal dedektörlerinin birçok farklı alanda kullanıldığından ve kullanıldığı her alanın ihtiyaçlarına göre de farklı tarama yöntemleri kullandığından bahsedilmişti. Metal dedektörlerinde kullanılan teknolojiler ve bu teknolojilere ait alt yöntemler Şekil 2.5'te verilmiştir.

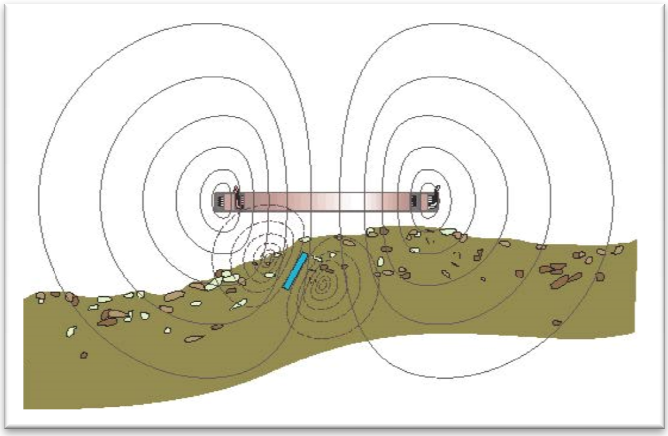


Şekil 2.5: Metal dedektör teknolojileri.

Bu yöntemlerin detaylarına geçmeden önce metal tespitinin arkasındaki temel teknikten bahsetmek daha yerinde olacaktır. Aktif dedektörler metal tarama sırasında verici bobin kullanarak ortama bir manyetik alan yayarlar. Ortama yayılan bu manyetik alan hedef metaller üzerinde indükleme ile “Eddy Akımları” oluşturur. Metal üzerinde oluşan Eddy Akımları da ikinci bir manyetik alan oluşmasına sebep olur. Bu durumda ortamda iki manyetik alan arasında bir girişim meydana gelir ve bu girişimden kaynaklı farklılıklar algılanarak tespit bilgisi elde edilir. Metal tespitinde temel olarak kullanılan bu yöntem Şekil 2.6 ve Şekil 2.7’de gösterilmektedir.

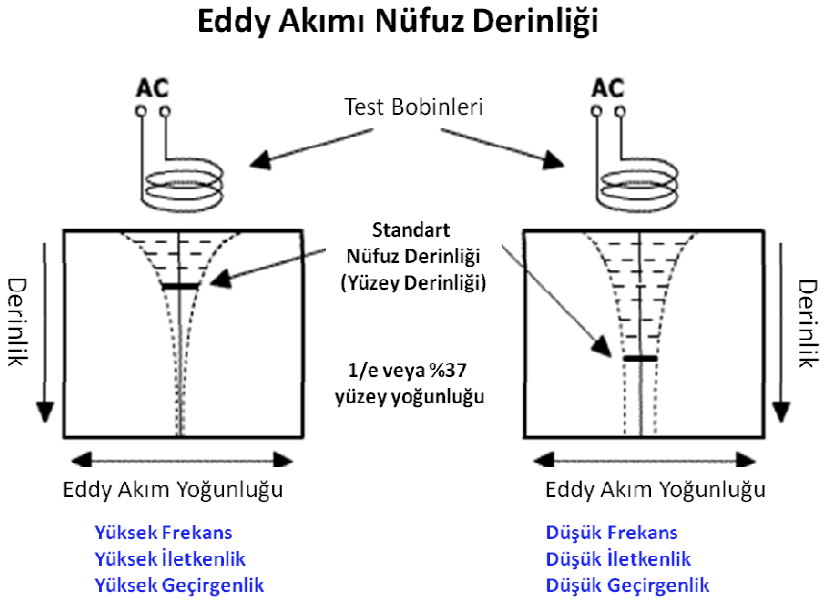


Şekil 2.6: Manyetik alan etkisinde oluşan Eddy akımı [35].



Şekil 2.7: Eddy akımı ile oluşan ikincil manyetik alan [36].

Oluşan Eddy akımının karakteristiği ve derinliğe bağlı olarak değişimini inceleyelim. Eddy akımı manyetik akıya dik oluşan ve bir yüzeyde kapalı döngü içerisinde akan akımdır. Eddy akımları manyetik alanı oluşturan bobin sargılarına paralel olarak akar ve akım yoğunluğu derinlik arttıkça üstel olarak azalır. Bu durum yüzey etkisi (skin effect) olarak bilinir. Manyetik alanın ortama nüfuz edebilme derinliği frekansa, elektriksel iletkenliğe ve manyetik geçirgenliğe bağlıdır. Frekans, elektriksel iletkenlik ve manyetik geçirgenliğin artması ile nüfuz edebilme derinliği azalır. Eddy akım yoğunluğunun yüzeydeki yoğunluğun 1/e oranına %37'sine düştüğü derinlik "standart nüfuz derinliği" (d) olarak anılır. Mesafe yüzeye göre 2d seviyesine geldiğinde Eddy akım yoğunluğu yüzeydeki akım yoğunluğunun %13,5'i ($1/e^2$) kadar olur. 3d seviyesinde ise bu oran %5'e ($1/e^3$) kadar düşer. Şekil 2.8'de Eddy akım yoğunluğunun sinyalin frekansı, metalin iletkenlik ve manyetik geçirgenlik parametrelerine göre derinliğe bağlı değişimi verilmiştir.



Şekil 2.8: Frekans, elektriksel iletkenlik ve manyetik geçirgenlik özelliklerine göre Eddy akımı nüfuz derinliği [45].

Eddy akımları kullanılarak yapılan aramanın hassasiyeti, ilgili noktadaki akım yoğunluğuna bağlı olduğundan buradaki Eddy akım durumu önemlidir. Bu nedenle metal dedektörünün kullanılacağı ortama göre frekansının belirlenmesi önem arz etmektedir. Standart nüfuz derinliği (2.1)'de verilen formül ile ifade edilir.

$$d=1/\sqrt{\pi fms} \qquad (2.1)$$

d: standart nüfuz derinliği(mm)
π: 3,14
f: frekans (Hz)
m: manyetik geçirgenlik (H/mm)
s: elektriksel iletkenlik (% IACS)

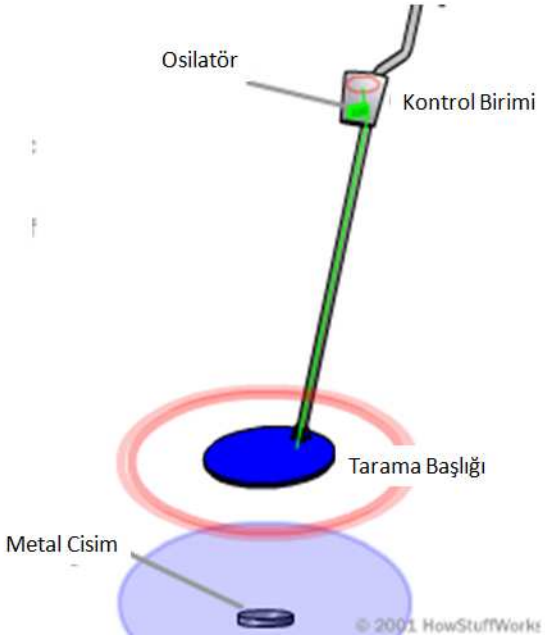
Her metal aynı manyetik alan altında aynı oranda Eddy akımı oluşturmayacağından dolayı tespit edilme zorlukları da aynı değildir. Metal çeşitleri ve tespit edilme kolaylıkları açısından değerlendirilmesi Tablo 2.2'de verilmiştir.

Tablo 2.2: Metal cinslerine göre tespit kolaylığı.

Metal Tipi	Manyetik geçirgenlik	Elektriksel İletkenlik	Tespit Etme Kolaylığı
Ferromanyetik (Demir)	Manyetik	Yüksek	Kolay
NonFerromanyetik Bakır, Kurşun, Alüminyum,	Manyetik-değil	Yüksek veya çok yüksek	Daha Kolay
Paslanmaz Çelik	Manyetik-değil	Düşük	Daha Zor

2.2.1. Darbe frekans osilatörü - Beat frequency oscillator (BFO)

Metal tespit teknolojileri içinde en ilkel olan bu yöntemde iki tane bobin yapısı bulunmaktadır. Büyük olan bobin tarama başlığı üzerinde ve çok daha küçük olan ikinci bobin de kontrol birimi içerisinde bulunur. Kontrol birimi vasıtasıyla her iki bobin üzerinde 1 kHz'den büyükçe ve aynı frekansta sinyaller oluşturulur. Tarama başlığı bir metal üzerinden geçtiğinde ortamda oluşan Eddy akım kaynaklı ikinci manyetik alan nedeniyle tarama başlığı üzerindeki bobin sinyali ile kontrol birimindeki bobin sinyali farklı frekanslarda salınım yaparlar (Şekil 2.9). Bu fark algılanarak metal bilgisi çıkarımı yapılır.

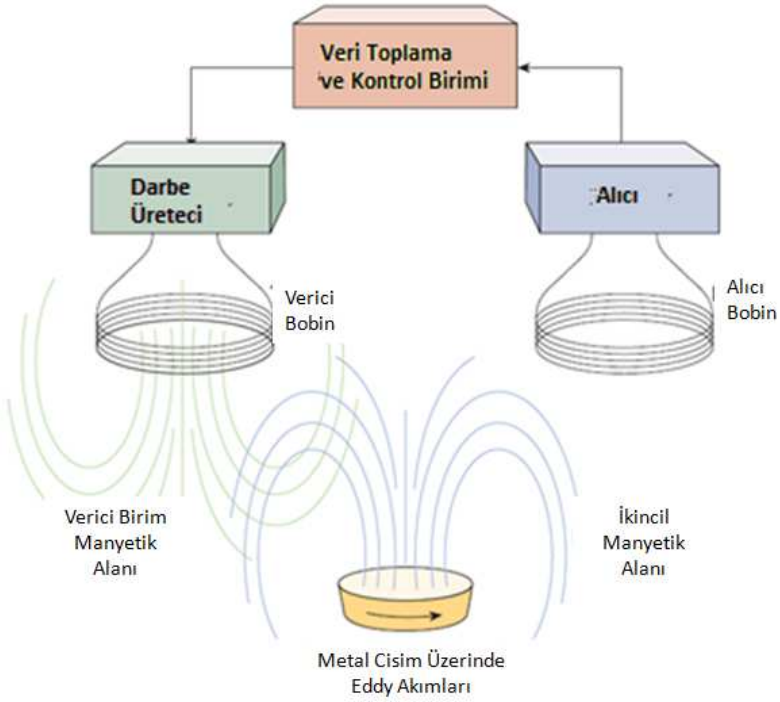


Şekil 2.9: BFO çalışma mantığı [46].

BFO teknolojisinin diğer yöntemlere göre avantajı çok basit yapıda olması nedeniyle gerçeklenmesinin kolaylığı ve fiyat açısından düşük olmasıdır. Eksik yönleri açısından bakıldığında daha az güvenilir olması, tespit mesafesinin düşüklüğü ve küçük cisimleri bulmada karşılaşılan problemler ön plana çıkmaktadır.

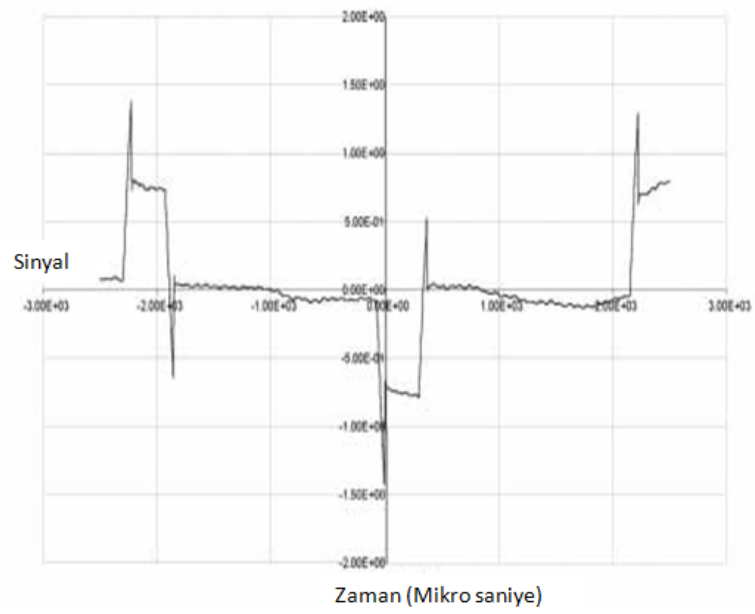
2.2.2. Darbe indüksiyon (Pulse Induction - PI) yöntemi

Darbe İndüksiyon yönteminin çalışma durumları ve tespit yöntemi nedeniyle bu yöntemi kullanan dedektörlere “time domain” dedektörler de denmektedir. Verici bobin yardımıyla ortama yayılan manyetik alanın hedef cisim üzerinde etkisini ve bu etkinin okunarak değerlendirildiği birimlerin gösterildiği Şekil 2.10 PI dedektörlerin genel çalışma mantığını göstermektedir.



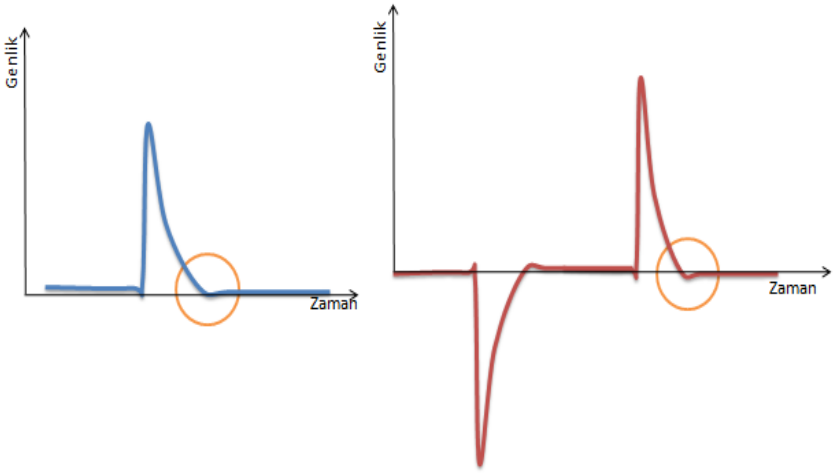
Şekil 2.10: PI yöntemi çalışma mantığı [23].

PI yöntemini kullanan metal dedektörleri hedef cisimler üzerinde Eddy akımları oluşturabilmek amacıyla verici bobin etrafında çok güçlü bir manyetik alan oluşturur. Bobin üzerinden normal değerlerde akım akıtılarak aniden kesime gidilerek çok ani akım değişiklikleri ve dolayısıyla güçlü Eddy akımları oluşturulur. Tipik bir verici bobin uçları arasındaki gerilim tepeden tepeye 300-350 volt mertebelerindedir. Verici bobin direnç değerinin 1-2Ω civarında olduğu ve 50–500Ω değerinde bir direnç üzerinden akıtıldığı düşünüldüğünde bobin üzerinden anlık akıtılan akımın olası değerleri +2 ile -2 amper arasında olduğu ortaya çıkacaktır. Bu büyüklükte bir akım sadece anlık olarak çekilmektedir ve bu akımı sağlayabilecek şekilde verici devre tasarımları yapılmaktadır. Vallon VMH2 dedektöründen ölçülmüş 370µs genişliğinde ve 225 Hz frekans ile tekrarlanan örnek bir darbe (pulse) Şekil 2.11'de gösterilmektedir.



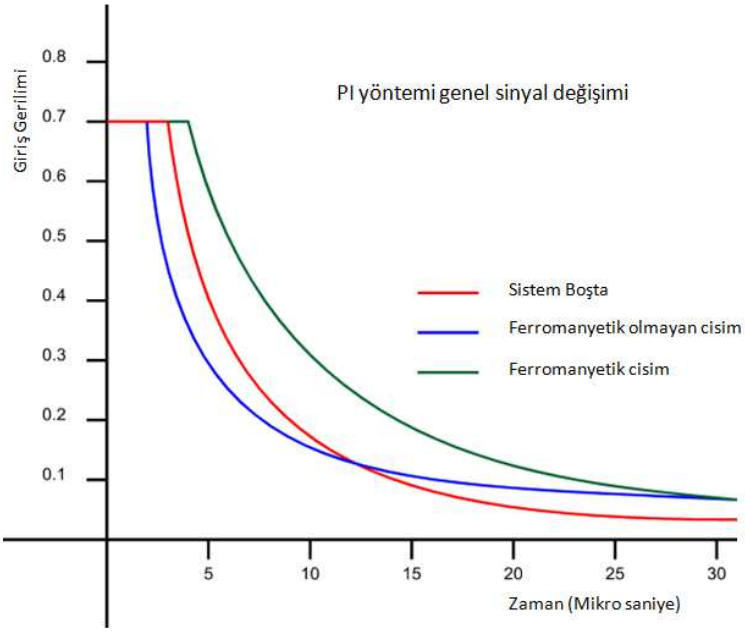
Şekil 2.11: Vallon VMH2 dedektöründen ölçülen manyetik alan [1].

Ortama manyetik alan yayma amacıyla üretilen darbeler iki kutuplu ve tek kutuplu olmak üzere iki farklı yapıda üretilir. Tek kutuplu yapılarda akım bobin üzerinde tek yönde akarken çift kutuplu darbe yapısında akım her iki yönde de akar. Çift kutuplu darbe üretildiğinde bobin üzerinden akan ortalama akım sıfır değerinde olduğundan ortama verilen ortalama manyetik alan değeri de sıfır olmaktadır. Fakat bu durum tek kutuplu darbe yapısında geçerli değildir. Ortamdaki ortalama manyetik alan değerinin sıfır olması önemli bir ölçüt olarak karşımıza çıkabilmektedir. Özellikle mayın tarama sistemlerinde, tarama esnasında patlayıcı maddeler üzerine sürekli bir şekilde manyetik alan yüklenmesi teorik olarak patlamaya neden olabilecek bir durum olarak gözükmektedir. Fakat bu konuda bildirilmiş herhangi üzücü bir olay olmamıştır [1]. Şekil 2.12'de tek kutuplu ve çift kutuplu darbe şekilleri resmedilmektedir.



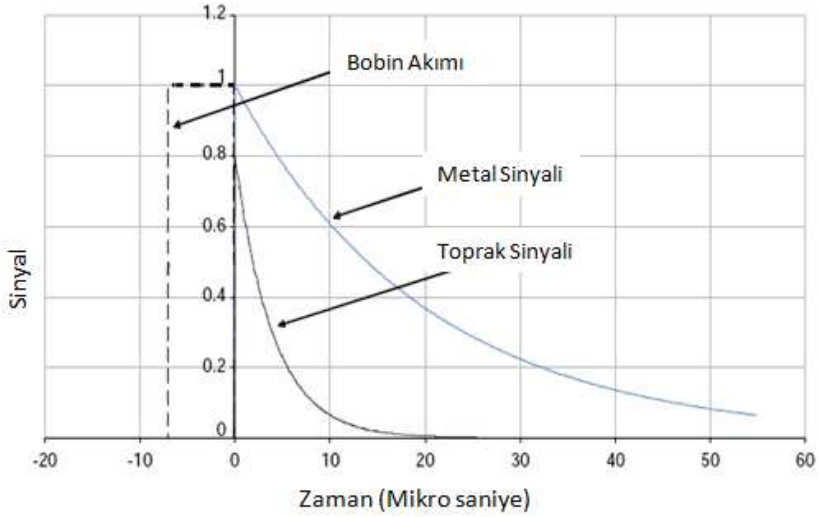
Şekil 2.12: Tek ve çift kutuplu darbe yapıları.

Hedef metalik cisimler üzerinde yukarıda bahsedilen şekilde farklı formlarda sinyaller kullanılarak Eddy akımları oluşturulur. Metal üzerindeki ikincil manyetik alan, üretilen darbenin "sıfır" seviyesine inme süresini etkiler. Ortamda metalik özellik arttığı durumda sıfıra inme süresi uzar. Metalik özellik ve sıfıra inme süresi ile ilgili bilgiler Şekil 2.13'te grafiksel olarak gösterilmektedir.



Şekil 2.13: Metal cinslerinin manyetik alana etkisi [38].

Şekil 2.12 üzerinde daire içinde gösterilen kısımlar üzerinde bu bilgi için inceleme yapılır. Sinyallerin işaretli kısımlarındaki değişiklikleri algılayabilmek amacıyla hassas analog devre tasarımları ile yüksek kazanç katlı devreler kullanılması ihtiyacı ortaya çıkmaktadır. Havaya, toprağa, toprak içindeki mineral oranına ve metal bilgisine göre sıfıra inme süreleri farklılık gösterir. Örneğin boşlukta çok hassas bir seviyede ayarlanmış dedektör toprağa yaklaştırıldığında tespit vermeye başlayacaktır. Buna sebep olan toprak üzerindeki sinyal değişimi ile metalik cisim karşısında oluşan sinyal değişimleri Şekil 2.14'te verilmektedir.



Şekil 2.14: Toprak yapısının manyetik alana etkisi [1].

PI yönteminin diğer yöntemlere göre ön plana çıkan avantajlı özellikleri derinlerdeki metalleri bulma kabiliyeti, mineral yoğun topraklarda daha az yanlış alarm verme, karmaşık bobin tasarımlarına ihtiyaç duymaması ve tek bobin yapısı ile çalışabilme şeklinde sıralanabilir. Geleneksel PI dedektörleri metal türleri arasında ayrım yapma konusunda herhangi bir bilgi sağlamıyorken günümüzde yapılan bazı çalışmalarla ayrım yapma kabiliyeti olan PI dedektörler de çıkmaya başlamıştır.

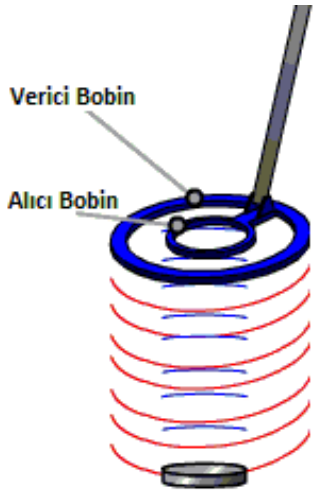
Özellikle mayın tespitinde kullanılan PI yapısındaki metal dedektör üretici ve ürünlerine yönelik örnekler aşağıda listelenmiştir.

- Minelab F3
- Minelab F1A4
- Vallon VMM3

- Vallon VMC1
- Vallon VMH3CS
- Ebinger EBEX® 420 PBD
- Ebinger EBEX® 421GC
- Guartel MD8+
- Schiebel AN-19/2
- Schiebel ATMID(+ CW)
- Schiebel MIMIDTM

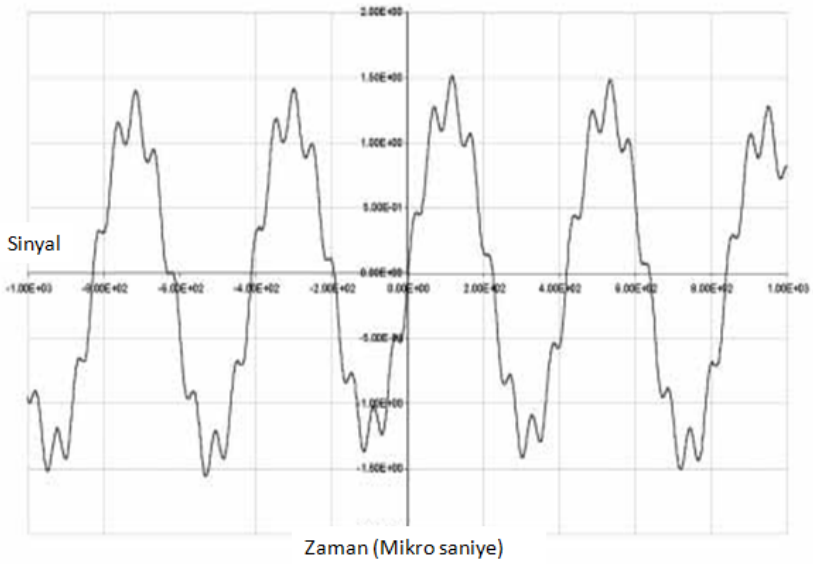
2.2.3. Çok düşük frekans - Very low frequency (VLF) yöntemi

Sürekli dalga (Continuous Wave - CW) ve Endüksiyon Dengesi (Induction Balance) olarak da bilinen bu yöntem günümüzde oldukça yaygın olarak kullanılmaktadır. Çok düşük frekans adının verilmesi çalışma frekansından kaynaklanır. 30 kHz ile 300 kHz arası Düşük Frekans olarak adlandırılırken 30 kHz altındaki değerler için de Çok Düşük Frekans (VLF) tabiri kullanılır. PI teknolojisi “time domain” metal dedektörler olarak yorumlanırken VLF yöntemini kullanan dedektörler “frequency domain” metal dedektörü olarak anılır [1]. VLF yönteminde en az iki tane bobin olmak zorundadır. Genelde iki bobinli yapılar kullanılırken üçlü yapılar da göze çarpmaktadır (Şekil 2.15).



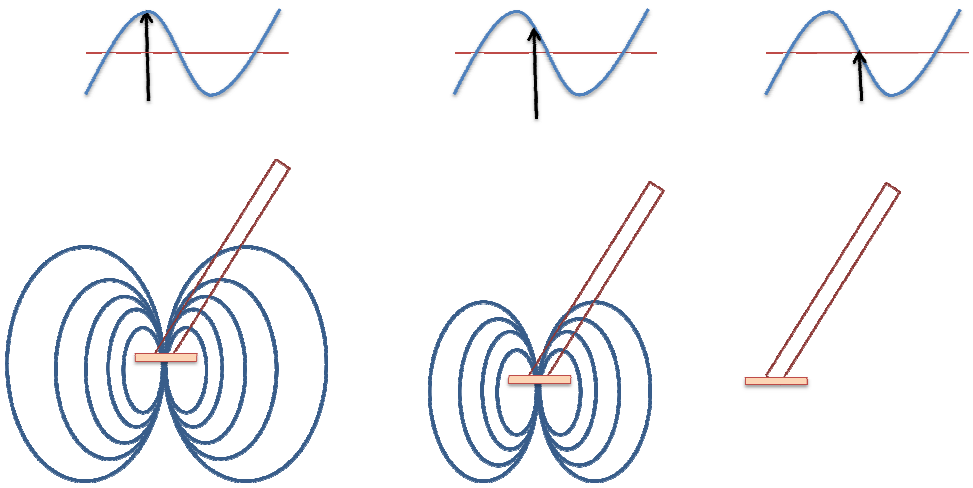
Şekil 2.15: VLF yöntemi çalışma mantığı [46].

Dışta bulunan ve daha büyük olan bobin ortama manyetik alan yaymak amacıyla kullanılırken içte bulunan ve daha küçük olan diğer bobin ise alıcı bobin olarak görev yapar. Verici bobin üzerinde sürekli dalga formunda sinüs şekilli akım akıtılır. Şekil 2.16'da Foerester Minex 2FD dedektörünün ortama yaydığı manyetik alan görülmektedir.



Şekil 2.16: Foerester Minex 2FD dedektörünün ortama yaydığı manyetik alan [1].

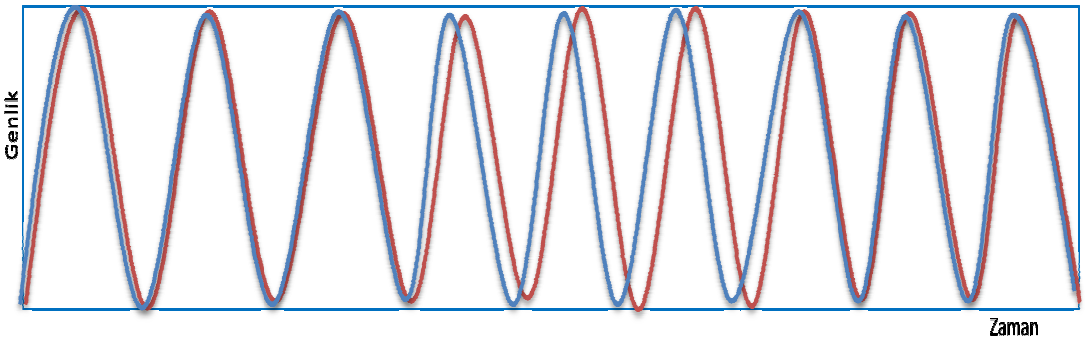
Gönderme frekansı veya çalışma frekansı olarak geçen terimler akıtılan sinüs şekilli sinyalin frekansını ifade eder. Sinüs her sıfır geçiş noktasında iken ortama herhangi bir manyetik alan yaymaz fakat manyetik alanın yönü değişir. Sinyalin sıfır geçişten önceki durumunda manyetik alan ortama yayılıp bir sonraki aşamada da ortamdan çekilmesi durumu Şekil 2.17'de gösterilmiştir.



Şekil 2.17: VLF yöntemi ve yayılan manyetik alan.

Ortamda bulunan bir metalik cisim üzerinde Eddy akımları ile oluşan ikinci manyetik alan, verici bobin etrafındaki manyetik alan ile ters kutupludur. Metal cismin Eddy akımlardan kaynaklı yaydığı manyetik alanın büyüklüğü oranında da sinyalin fazında kayma olacağı ortaya çıkmaktadır.

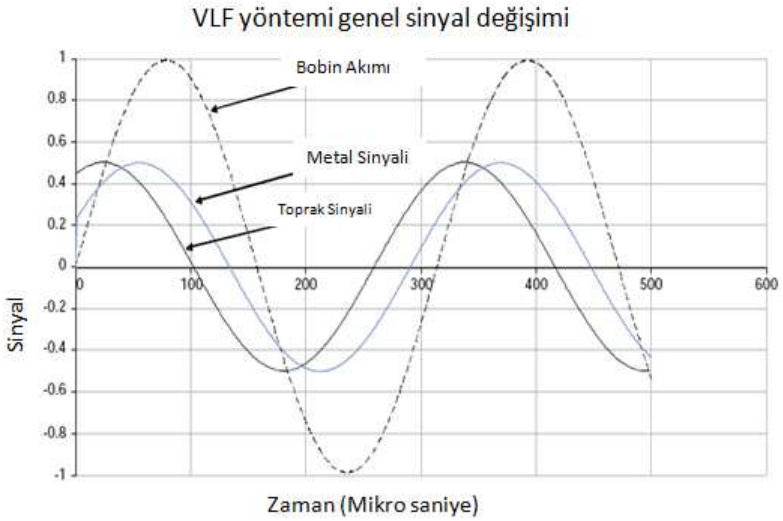
İç kısımda bulunan alıcı bobin ile verici bobin üzerindeki sinyaller arasındaki faz farkı bazı ayarlamalar yapılarak sıfır noktasına getirilir. Ortamda metal olmadığı durumda alınan sinyal değerinde farklılık olması durumunda ortama metal bir cismin girdiği anlaşılır. Oluşan bu farklılık kuvvetlendirilerek elektronik birim tarafından işlenir. Alıcı bobin üzerindeki sinyal, verici bobin sinyaline göre metal olan durumlarda genel olarak gecikmeli olduğu görülür (Şekil 2.18).



Şekil 2.18: Ortamdaki metalin VLF sinyal üzerine etkisi.

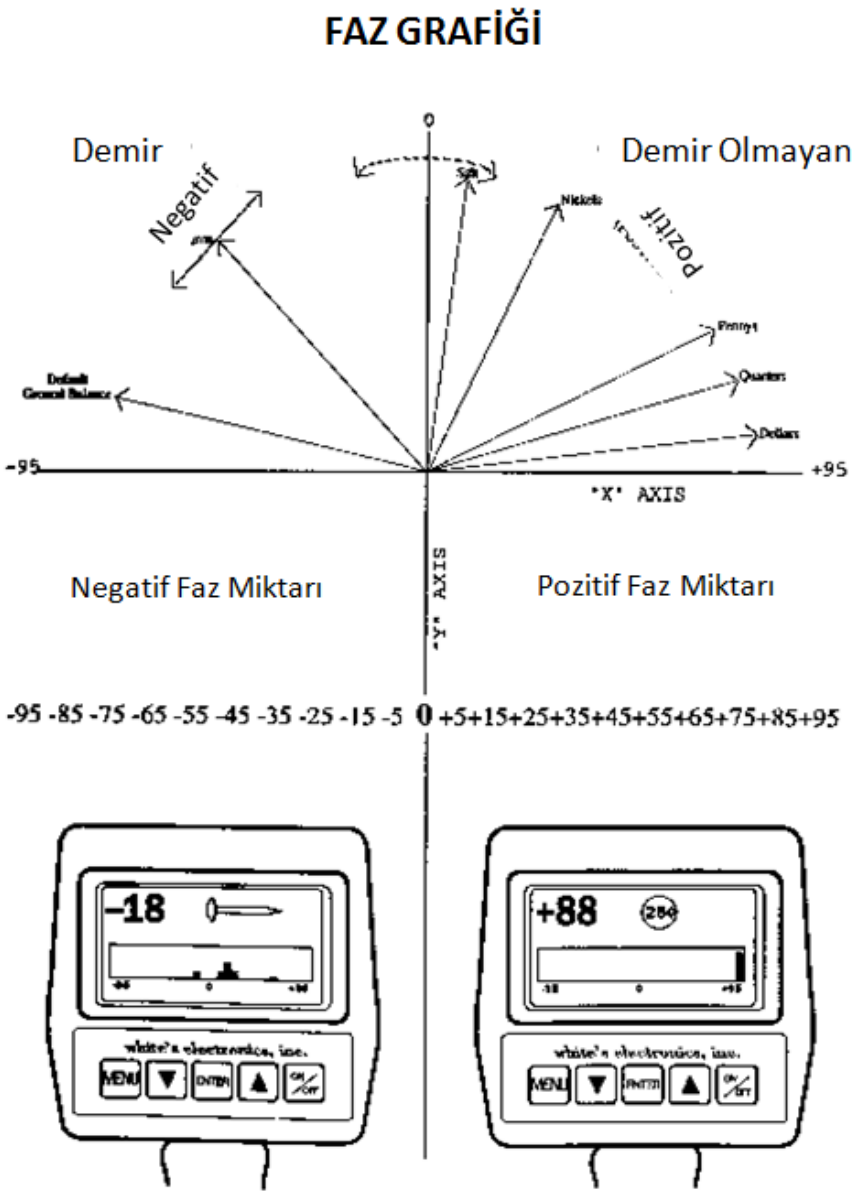
Faz kayması olarak adlandırılan bu gecikme iletkenin akımın akmasına yönelik gösterdiği direnç ve endüktans değerlerinden kaynaklanır. Yüksek değerde faz

kaymasına sebep olan metallerin altın, bakır ve gümüş gibi endüktif özellik gösteren ve dirençleri düşük çok iyi iletken metaller olduğu görülmüştür. Direnç değeri önplana çıkmış küçük yapılı maddeler ise düşük değerlerde faz kayması üretirler. Bu durum göz önüne alındığında toprağın az da olsa bir faz kayması meydana getireceği görülebilir. Şekil 2.19'da toprak ve metalin oluşturduğu faz kaymaları gösterilmektedir.



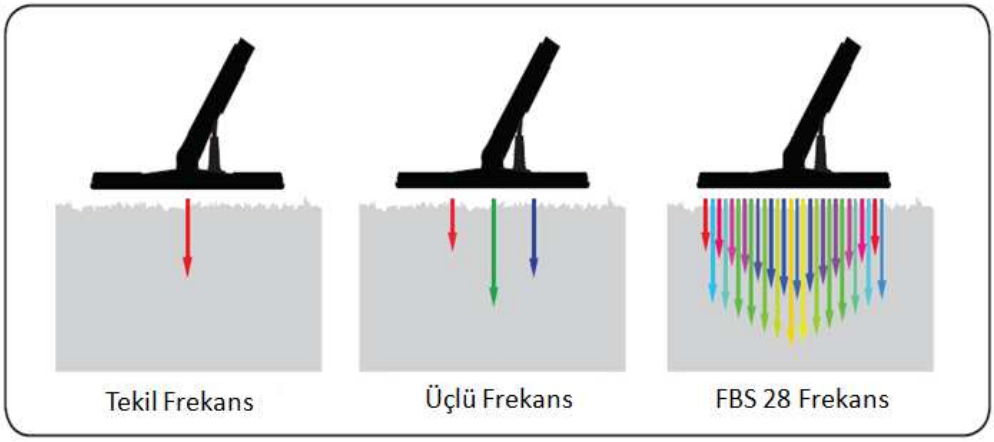
Şekil 2.19: Toprak ve metale ait faz kaymaları [1].

VLF yönteminin ön plana çıkan en büyük özelliği metal cinslerini ayrım kabiliyetidir. Metal cinslerini ayırmada kullanılan temel yöntem "çentikleme" (notching) olarak adlandırılır. Herbir metal için belirlenen faz kayma değerlerine göre programlanan ayarlara göre metal dedektörleri her metale tespit vermek yerine istenen aralıkta tespit vermektedir [39]. Örneğin White's Spectrum XLT dedektöründe ayarlanabilir 191 çentik imkânı vardır. Bu yöntem haricinde bir de kullanıcının karar vermesini sağlayan bir ekran üzerinden görsel ayrım yapma kabiliyetleri kazandırılmış dedektörler de mevcuttur (Şekil 2.20).



Şekil 2.20: Faz kayma miktarı ve metal ayrımı [40].

VLF metal dedektörlerinde performans artırmak için yapılan bazı çalışmalar vardır. Özellikle Minelab firmasının geliştirdiği Tüm Bant Spektrum (Full Band Spectrum - FBS) yöntemi dikkat çekmektedir (Şekil 2.21). Bu yöntemin amacı hem yüzeydeki küçük metalleri bulmak hemde daha derinlerde tarama yapabilmektir. Yüksek frekans bileşenleri derine ilerleyemeyeceğinden değerleri 1,5 kHz ile 100 kHz arasında değişen yaklaşık 28 farklı frekansla tarama yapılarak farklı derinliklere ait bilgiler elde edilmeye çalışılmıştır.



Şekil 2.21: Full Band Spectrum [49].

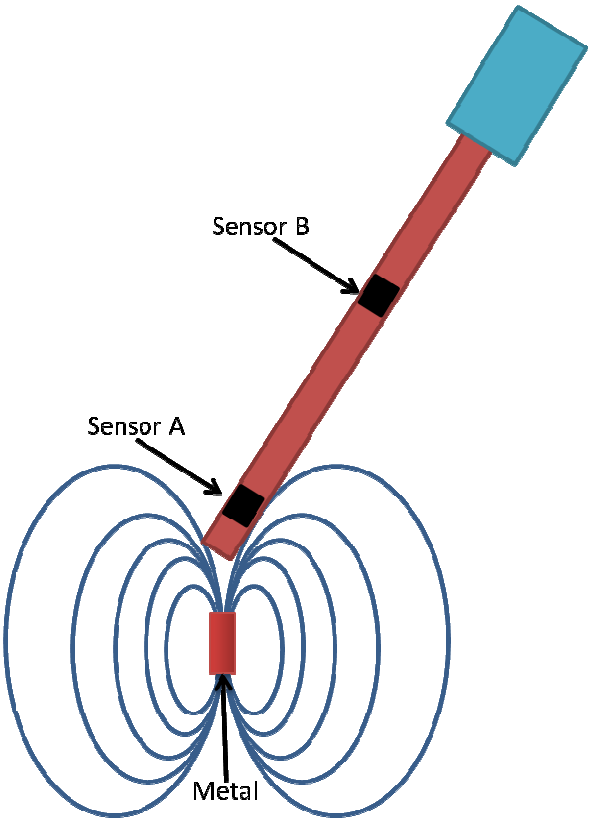
VLF yöntemini kullanan bazı metal dedektör örnekleri aşağıdadır:

- CEIA MIL-D1
- Foerster Minex 2FD 4.500
- Schiebel ATMID (+PI)

2.2.4. Pasif algılama yöntemi

Yukarıda bahsedilen aktif tarama yöntemleri yanı sıra ortama herhangi bir manyetik alan yaymayan ve ortama giren metalin, manyetik alan çizgilerinde meydana getirdiği değişiklikleri algılayarak tarama yapan yöntemler de vardır [41]. Özellikle güvenlik kapı geçiş kontrolleri ve üst arama gibi birebir insanalara karşı kullanılan uygulamalarda ortama güçlü manyetik alan yayılmaması oldukça önemli hale gelir. Kalp pili gibi destek cihazları kullanan insanların üzerine yüksek değerde manyetik alan yayılmasının getireceği hayati risklere meydan vermemek [42] için kullanılan bu yöntemin karşımıza çıktığı en temel cihazlar “gradiometre” lerdir.

Gradiometreler birbirine belirli bir mesafede yerleştirilmiş iki adet manyetik alan sensöründen oluşur ve manyetik alanda meydana gelen değişiklikleri algılamaya özelleşmiş dedektörlerdir. Manyetik alan sensörlerinin yerleşimi ve biribirlerine olan uzaklıkları bulunmak istenen metalin büyüklüğüne göre uyarlanması gradiometre tasarımında önemli konulardır. Şekil 2.22’de A ve B sensörlerinin yerleşimi ile toprakta bulunan demir parçasının oluşturduğu manyetik farklılığın yoğunluğuna olan uzaklıkları görülmektedir.



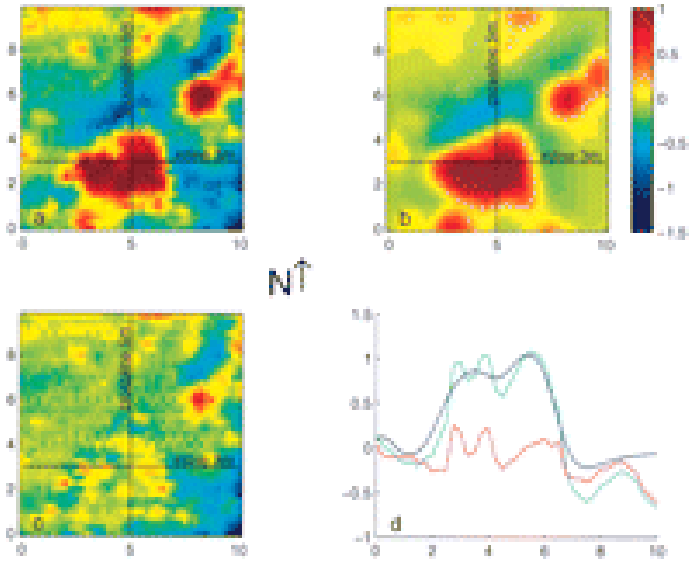
Şekil 2.22: Çift sensörlu manyetik alan algılama.

Manyetik alan farklılığı oluşturan etkilere baktığımızda karşımıza metal objelerin varlığı, elektrik akımında meydana gelen değişimler ve dünyanın manyetik alan çizgilerine olan açının değişimleri karşımıza çıkar. Bu açıdan bakıldığında gradiometrelerin kullanım şekli önem kazanmaktadır. Örneğin metal objenin oluşturduğu bir manyetik farklılık sadece gradiometrenin tarama yönünü değiştirmesinden dolayı yeryüzünün manyetik alan çizgilerine olan açısal değişim daha büyük bir manyetik farklılık oluşturacağından hep aynı yönde tarama yapmak doğruluk açısından daha iyi sonuçların alınmasını sağlar. Tarama yönünü mümkün sabitlemek amacıyla gradiometre tarzı cihazların kullanımı için farklı yöntemler Şekil 2.23'te gösterilmiştir.



Şekil 2.23: Gradiometre ve kullanımı [50-52].

Greadiometre benzeri cihazların öne çıkan temel avantajı ortama herhangi bir manyetik alan yaymaması ve geniş yeryüzü alanlarının manyetik haritasının çıkarılmasında (Şekil 2.24) sağladığı kolaylık iken bakır, pirinç, kurşun ve alüminyum gibi ferromanyetik özellik göstermeyen metalleri tespit edememesi ve tespit edebilmesi için hedef cisimlere göre göreceli hareket zorunluluğunun olması gibi olumsuz tarafları da gözönüne çıkmaktadır.



Şekil 2.24: Yeryüzü manyetik alan haritası [53].

3. GELİŞTİRİLEN FPGA TABANLI METAL DEDEKTÖRÜ SİSTEMİ

Bu bölümde tez çalışmasında geliştirilen FPGA kontrollü metal dedektörünün gerçeklenmesi amacıyla yapılan çalışmalar anlatılmaktadır. Öncelikle sistem bileşenleri tanıtılarak işlevleri hakkında bilgiler verilmekte ve sonrasında da bileşenlerin tasarım süreci anlatılmaktadır. Tasarımda kullanılan önemli elektronik malzemelerin özellikleri ve seçim kriterleri açıklanmaktadır. Ayrıca tasarım sırasında karşılaşılan problemler ve bu problemleri çözmek için uygulanan çözüm yöntemleri hakkında bilgiler verilmektedir.

3.1. Sistem Bileşenleri ve Sistemin Çalışması

Tez kapsamında geliştirilen FPGA kontrollü metal dedektörünün temel bileşenleri iki ana başlık altında toplanmaktadır.

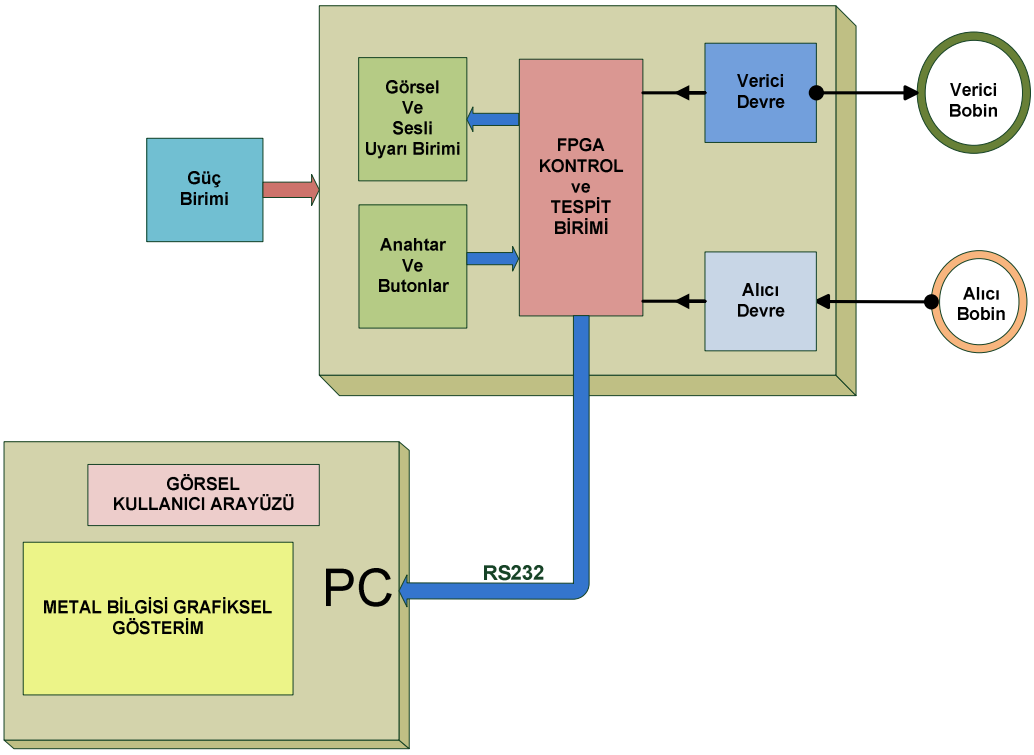
- FPGA ve Analog Tasarım Bileşenleri
  - Güç Birimi
  - FPGA Tabanlı Kontrol Birimi
  - Sesli ve Görsel Uyarı Birimi
  - Verici Devresi
  - Verici Bobin
  - Alıcı Devresi
  - Alıcı Bobin
  - Anahtar ve Butonlar

- PC yazılımı
  - Görsel Kullanıcı Arayüzü
  - Tespit Birimi
  - Parametre Kontrol Birimi
  - Uyarı Birimi

FPGA ve Analog Tasarım Bileşenleri: Sistemin herhangi bir ek donanıma ihtiyaç duymaksızın herhangi bir alanda tarama yapmasına imkân veren bileşenlerin bütünüdür. Sensörlerden ortama manyetik alan yayılması, ortamdaki manyetik alanının algılanması, gerekli sinyal düzenlemelerinin yapılarak algılanan manyetik alanın FPGA tarafından okunması, okunan bilgilerin değerlendirilerek metal bilgisinin çıkarılması, kullanıcının ayarlarını yaparak belirlediği hassasiyet durumuna göre kullanıcıya uyarı verilmesi işlerinin tamamını yapan bileşenlerin bütünü FPGA ve Analog Tasarım bileşenleri altında ifade edilir.

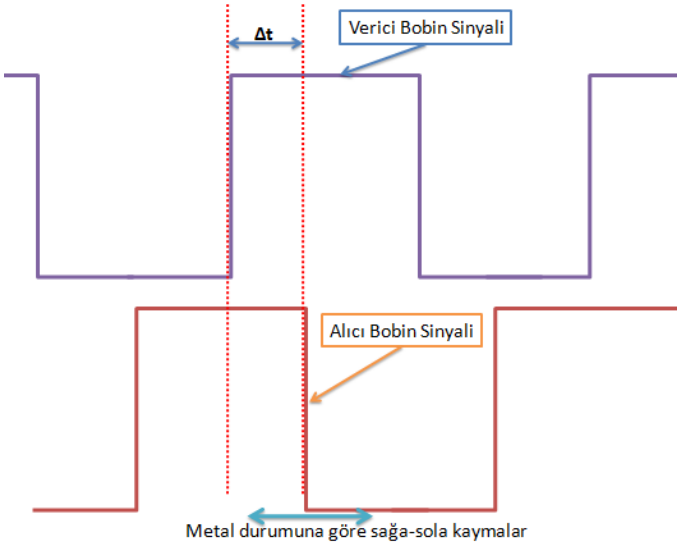
Bilgisayar Yazılımı: Metal Dedektörünün yalnızca tasarım aşamasında kullanılan birimdir. Dedektör Sisteminin gerçek kullanımında gerek duyulmayan bu birim ile özellikle tespit algoritmasının ilgili parametreleri ayarlanarak parametre değerlerinin belirlenmesi için testlerin yapılması, sensörlerden gelen bilgilerin eşzamanlı olarak görsel arayüz üzerinden grafiksel gösteriminin yapılması gibi işlemler gerçekleştirilmiştir.

Donanım ve yazılım bileşenlerinden oluşan sistemin blok şeması Şekil 3.1'de verilmektedir.



Şekil 3.1: Sistem mimarisi blok şeması.

Tasarımı yapılan metal dedektörünün kullandığı çalışma yöntemi daha önce çalışma prensibi anlatılan VLF yöntemidir. Sistem üzerindeki verici devre üzerinde oluşturulan sinüzoidal sinyal, verici bobin üzerinden akarak ortama bir manyetik alan yayar. Verici bobin üzerinde oluşan sinyal FPGA tarafından okunabilecek şekilde 3,3 V genlikli kare sinyal formuna dönüştürülerek FPGA pinlerinden okunur. Benzer şekilde alıcı bobinin ortamdan aldığı sinyaller FPGA tarafından okunabilecek şekilde 3,3 V genlikli kare sinyal formuna dönüştürülerek FPGA tarafından okunur. VLF yöntemi çalışma prensibi gereği alıcı bobin üzerindeki sinyallere verici bobin sinyali referans alınarak bakıldığında ortamdaki manyetik alan değişimlerine bağlı olarak zaman düzleminde ileri-geri şeklinde bazı hareketler, kaymalar meydana geldiği gözlemlenir. Tasarlanan sistem verici bobin üzerindeki sinyali referans kabul ederek alıcı bobin üzerinde meydana gelen bu değişimleri ölçmeyi hedeflemektedir. Şekil 3.2'de üstteki sinyal verici bobin tarafından gelen ve FPGA tarafından okunan sinyali ifade ederken alttaki sinyal alıcı bobinden gelen ve FPGA tarafından okunan sinyali ifade eder. Her iki sinyal arasındaki zaman farkı olarak ifade edilen Δt süresini yüksek çözünürlükte ölçmek için FPGA içerisinde oluşturulan lojik yapılar ve dijital saat yöneticisi yardımıyla çok küçük zaman aralıkları oluşturulmuştur. Ölçülen bu değer FPGA içerisinde kurulan tespit fonksiyonu ile değerlendirilmesi sonucu tespit bilgisi çıkarılarak sesli ve görsel uyarı ile kullanıcıya bildir. Kullanıcı butonları kullanarak sistemin ilklendirmesini, hassasiyetin azaltılması ve artırılması ile ilgili ayarlamaları yapabilmektedir.



Şekil 3.2: Alıcı ve verici bobin sinyalleri.

3.1.1. Yüksek çözünürlük neden gereklidir?

Herhangi bir lojik yapı ve sayısal saat yöneticisi ile 1 ns'den daha küçük saat işareti oluşturmadığı durumu irdeleyelim. Bu durumda iken metal dedektörü ölçme biriminin çalışma frekansının 100 MHz olduğunu varsayalım. 100 MHz frekanstaki bir sinyalin periyot değeri 10 ns olacaktır. Elde edilen en küçük zaman aralığı da 10 ns olarak alındığında ortamdaki metalin varlığından kaynaklı oluşan faz farkını oluşturan kaymanın 10 ns'den daha küçük olduğu durumların okunamaması durumu ortaya çıkar. Örneğin küçük bir metalin meydana getireceği 8 ns süreli bir zaman kayması bu durumda ölçülemeyecek iken 4 ns çözünürlükteki bir saat sinyali ile ölçüldüğünde 2 birim değeri ortaya çıkacaktır. Dolayısıyla dedektörün hassasiyetinin yüksekliği ölçme çözünürlüğünün yüksekliği ile eşdeğerdir.

3.2. Donanım Tasarımı

Bu bölümde tez kapsamında geliştirilen metal dedektörü için yapılan donanımsal çalışmalar anlatılmaktadır. Sistemin donanım bileşenleri aşağıdaki gibidir.

- Güç Birimi
- FPGA ve Konfigürasyon Birimi
- RS232 Birimi

- Verici Devresi
- Alıcı Devresi
- Uyarı Birimi
- Ayar Butonları ve Anahtar Birimi
- Verici Bobin
- Alıcı Bobin

Yukarıda bahsedilen donanımların analog kısımları için öncelikli olarak PSpice tabanlı ORCAD aracı kullanılarak benzetimler yapılmıştır. Şematik tasarımlarda ORCAD ve Altium Designer Şematik editörü kullanılmıştır. PCB tasarımları ise Allegro ve Altium Designer PCB editörü ile yapılmıştır.

3.2.1. Güç birimi

Elde taşınabilir özelliklerde tasarlanan bu sistemde güç kaynağı olarak 2 tane 9 Volt değerinde pil kullanılmıştır. Piller farklı kutuplarından bağlanarak +9V, 0 (toprak) ve -9V değerinde 3 farklı gerilim elde edilmiş ve sistemde ilgili birimlere gerekli gerilim değerlerini üretmesi için iletilmiştir. Sistemde ihtiyaç duyulan gerilim değerleri ve kullanılacağı donanım birimleri Tablo 3.1'de verilmiştir.

Tablo 3.1: Sistemde kullanılan gerilim değerleri.

Gerilim Değeri	Kullanılacak Birim
+5 V	Verici ve Alıcı Devresi
-5 V	Alıcı Devresi
3,3 V	FPGA, RS232, Konfigürasyon Flaş Hafızası, Butonlar, Anahtarlar
2,5 V	FPGA(VCCAUX)
1,2 V	FPGA(Çekirdek-Core Gerilimi)

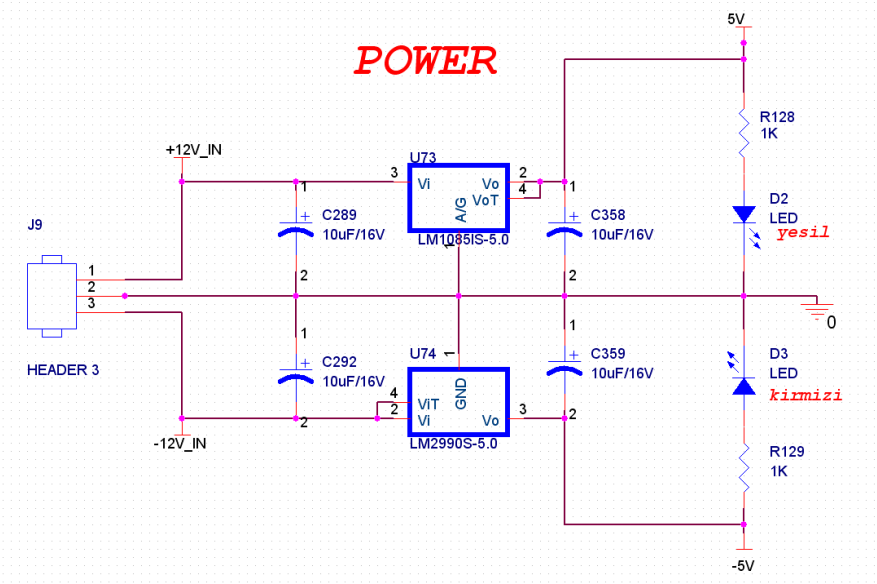
+9V gerilimden +5V gerilimini elde edebilmek amacıyla National Semiconductor firmasının LM1085IS-5.0 tümdevresi kullanılmıştır. Tasarımda kullanılan tümdevre girişten aldığı gerilimden sabit 5V çıkış üretir. Çıkış gerilimi ayarlanabilir özellikte olan LM1085 entegre ailesi genel özellikleri aşağıda verilmiştir.

- Düşük Kesme gerilimli (Low Dropout) Pozitif Lineer Regülatör
- Maksimum giriş gerilimi: 25 Volt
- 3.3 Volt, 5 Volt, 12 Volt ve ayarlanabilir çıkış gerilimleri
- 3 Ampere kadar çıkış akımı
- -40 ile +125 santigrat derecede çalışabilme

-9V gerilimden -5V gerilimi üretme işlemi için National Semiconductor firmasının sabit gerilim çıkışlı LM2990S-5.0 entegresi kullanılmıştır. LM2990 entegre ailesinin genel özellikleri şunlardır:

- Düşük Kesme gerilimli (Low Dropout) Negatif Lineer Regülatör
- Minimum giriş gerilimi: -26V
- -5V, -5.2V, -12V ve ayarlanabilir çıkış gerilimleri
- 1 Ampere kadar çıkış akımı
- -40 ile +125 santigrat derecede çalışabilme

Bataryadan alınan gerilimi +5 ve -5 Volt gerilimlere dönüştüren devre şeması Şekil 3.3'te sunulmuştur.



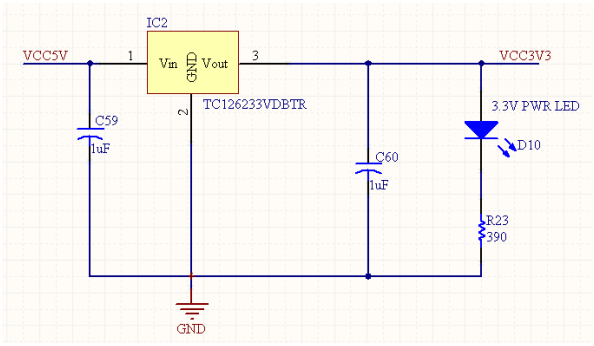
Şekil 3.3: Güç devresi şematik gösterimi.

3.3V gerilimi Microchip firmasının sabit gerilim üreten TC1262 ürün ailesine ait TC126233VDBTR tümdevresi kullanılarak elde edilmiştir. Benzer şekilde 2.5V

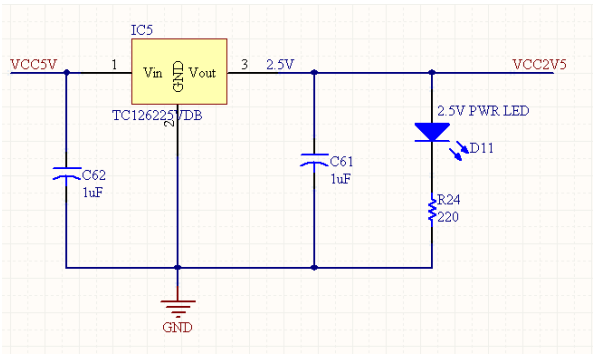
üretmek için aynı ailenin TC126225VDB kodlu ürünü kullanılmıştır. TC1262 ailesinin genel özellikleri aşağıda verilmiştir:

- Çok Düşük Kesme gerilimli(Low Dropout) Pozitif Lineer Regülatör
- Maksimum giriş gerilimi: 6,5 Volt
- 2.5V, 2.8V, 3 V, 3.3V ve 5V değerlerinde sabit çıkış
- 500 mA'ye kadar çıkış akımı
- -40 ile +125 santigrat derecede çalışabilme

3.3V ve 2.5V gerilim üreten devre şemaları Şekil 3.4 ve Şekil 3.5'de verilmiştir.

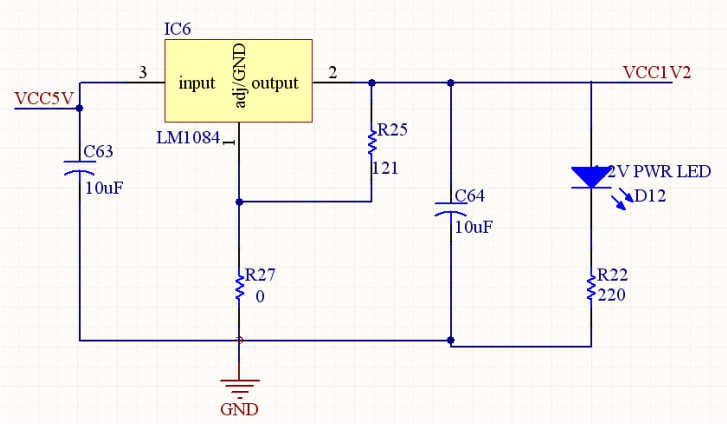


Şekil 3.4: 3.3V çıkışlı devre yapısı.



Şekil 3.5: 2.5V çıkışlı devre yapısı.

1.2V gerilimi elde etmek amacıyla National Semiconductor firmasının çıkış gerilimi ayarlanabilir LM1084IS-ADJ tümdevresi kullanılmıştır. Devre şeması Şekil 3.6'da gösterilmiştir.



Şekil 3.6: 1.2V çıkışlı devre yapısı.

Çıkış gerilimi (3.1)'de verilen formül ile hesaplanır.

$$V_{çıkış} = V_{giriş} \times 1.25(1 + R27/R25) \quad (3.1)$$

R27 değeri sıfır ohm yapılarak çıkış değeri 1.25 olarak elde edilir ve bu değer FPGA çalışması için uygun bir değerdir.

3.2.2. FPGA ve konfigürasyon birimi

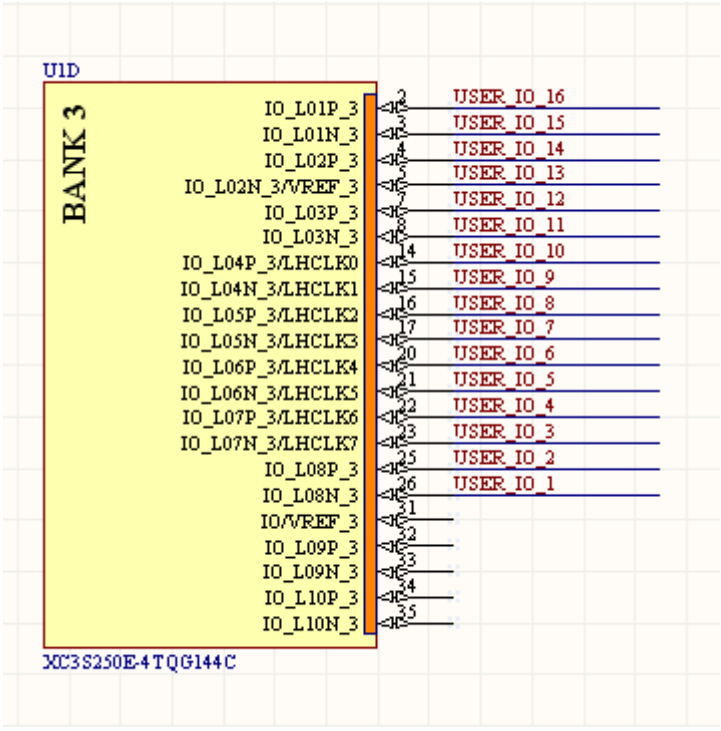
Sistemin kontrolünü yaparak veri toplama görevini yerine getirecek olan FPGA donanımı için XILINX firmasının XC3S250E ürünü kullanılmıştır. XC3S250E FPGA sunduğu lojik kaynaklar Şekil 3.7'de gösterilmiştir.

Device	System Gates	Equivalent Logic Cells	CLB Array (One CLB = Four Slices)				Distributed RAM bits(1)	Block RAM bits(1)	Dedicated Multipliers	DCMs	Maximum User I/O	Maximum Differential I/O Pairs
			Rows	Columns	Total CLBs	Total Slices						
XC3S100E	100K	2,160	22	16	240	960	15K	72K	4	2	108	40
XC3S250E	250K	5,508	34	26	612	2,448	38K	216K	12	4	172	68
XC3S500E	500K	10,476	46	34	1,164	4,656	73K	360K	20	4	232	92
XC3S1200E	1200K	19,512	60	46	2,168	8,672	136K	504K	28	8	304	124
XC3S1600E	1600K	33,192	76	58	3,688	14,752	231K	648K	36	8	376	156

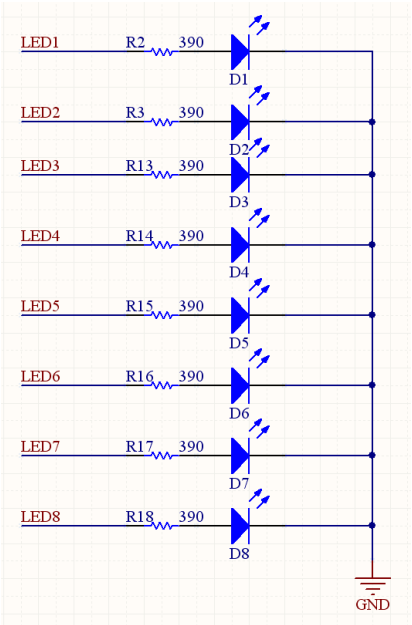
Şekil 3.7: Spartan 3E ailesi lojik kaynak durumu.

Geliştirme kartı şeklinde tasarlanan FPGA kartı üzerinde uyarı LEDleri olarak kullanılan 8 adet LED (Şekil 3.9), 9 adet anahtar (Şekil 3.10) bulunmaktadır ve

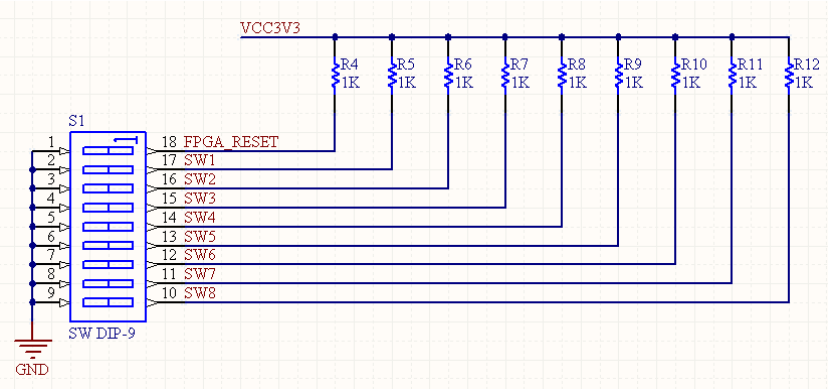
yaklaşık 45 tane giriş-çıkış pini, toprak ve bazı gerilimler konektörlere (Şekil 3.11) alınarak genel amaçlı kullanım imkânı oluşturulmuştur.



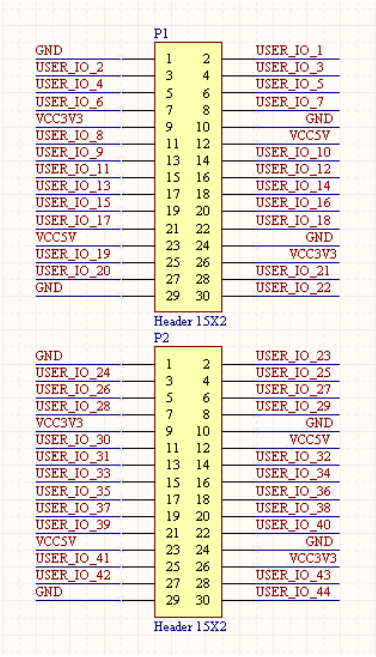
Şekil 3.8: FPGA Bank 3.



Şekil 3.9: LED'li uyarı birimi.

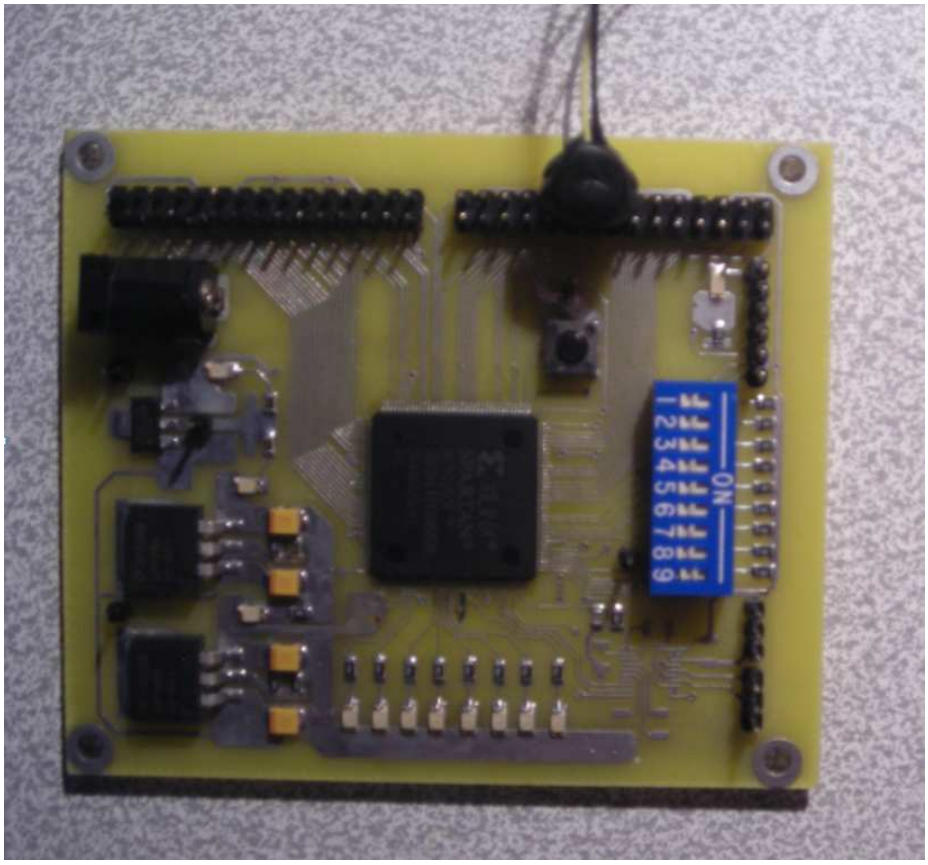


Şekil 3.10: Genel amaçlı anahtarlar.



Şekil 3.11: Genel amaçlı konektörler.

Tasarımı yapılan FPGA tabanlı kontrol kartı Şekil 3.12’de verilmektedir.



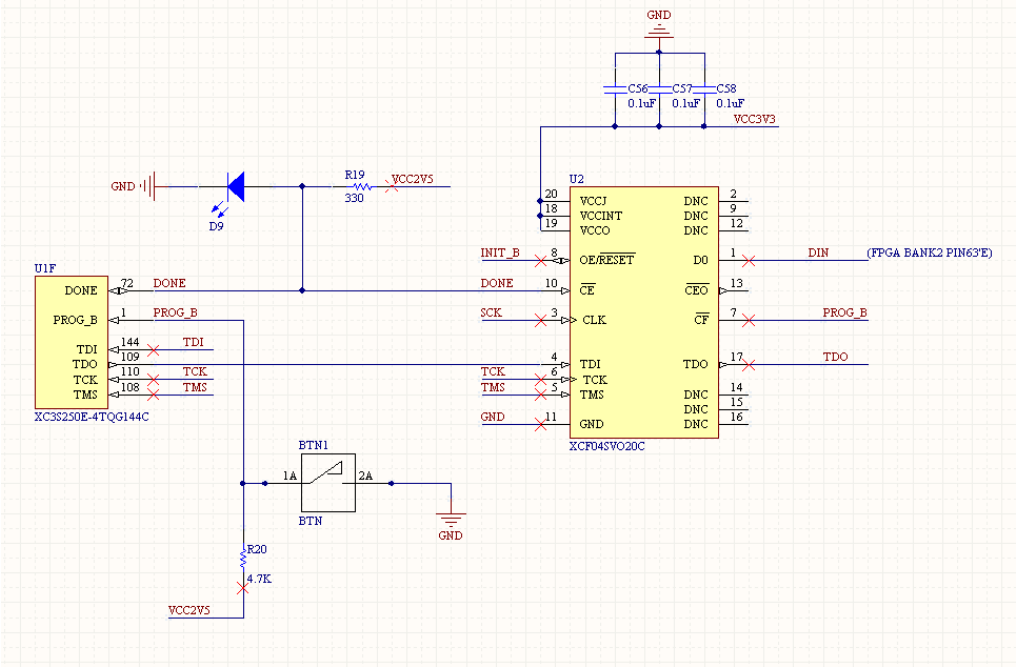
Şekil 3.12: Tasarlanan FPGA kartı.

FPGA tasarımında önemli bir konu da konfigürasyon birimidir. FPGA yapıları RAM tabanlı olduğundan lojik tasarım bilgilerini tutacak bir FLASH eklenmesi gereklidir. Sisteme her güç verildiğinde konfigürasyon bilgileri FLASH bellekten okunarak FPGA programlanmış olur. Spartan 3E ailesi için konfigürasyon bilgilerinin boyutunu ve kullanılması gereken en düşük kapasiteli FLASH ismi Şekil 3.13'te gösterilmiştir.

Spartan-3E	Bit Sayısı	
XC3S100E	581,344	XCF01S
XC3S250E	1,352,192	XCF02S
XC3S500E	2,267,136	XCF04S
XC3S1200E	3,832,320	XCF04S
XC3S1600E	5,957,760	XCF08P

Şekil 3.13: Spartan 3E ailesi konfigürasyon bilgi boyutu.

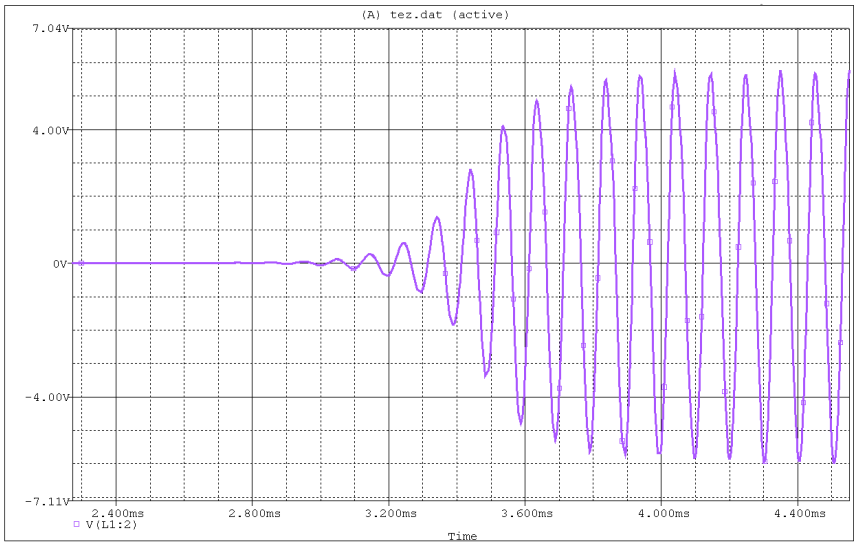
Tasarımda konfigürasyon FLASH belleği olarak XCF04S entegresi kullanılmıştır. Entegre bağlantılarını gösteren şematik Şekil 3.14'te verilmiştir.



Şekil 3.14: FPGA konfigürasyon devresi.

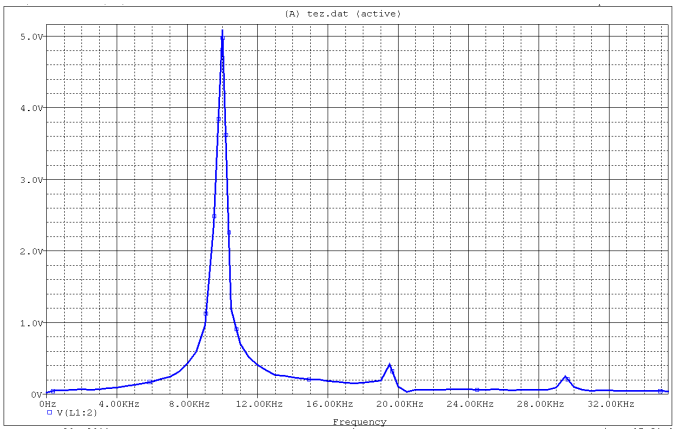
3.2.3. Verici devresi

Verici devresi ortama manyetik alan yayma amacıyla tasarlanmış bir devredir. Basit bir osilatör yapısında olan bu devre bobin ve kondansatörlerin rezonansı ile sinüs sinyali şeklinde ve yaklaşık 10kHz değerinde frekansla salınım yapar. Şekil 3.15'de simülasyon çıktısı verilen sinyal incelendiğinde yaklaşık 4 milisaniye civarında bir süre içerisinde sistemin oturduğu görülmektedir.



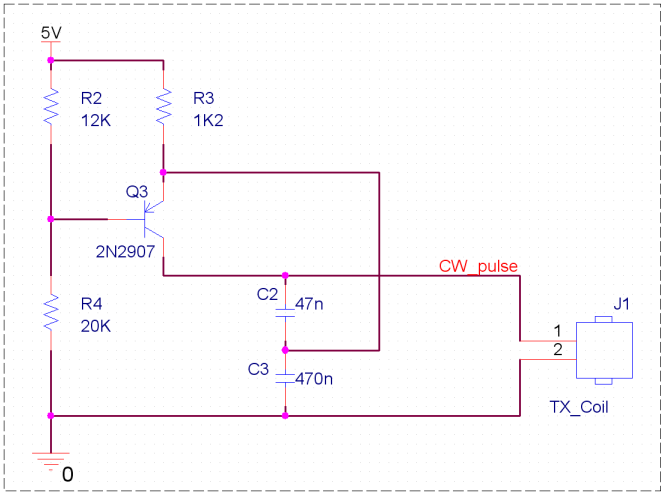
Şekil 3.15: Verici devresi osilasyon başlangıcı simülasyon çıktısı.

Simülasyonda elde edilen çıkış sinyal frekans bileşenlerinin ortaya çıkarılması için ORCAD simülasyon aracında alınan FFT sonucu Şekil 3.16'da gösterilmektedir. Şekil incelendiğinde merkez frekansın 10 kHz civarında olduğu gözlemlenmektedir.



Şekil 3.16: Verici devresi sinyal çıkışı frekans bileşenleri simülasyon sonucu.

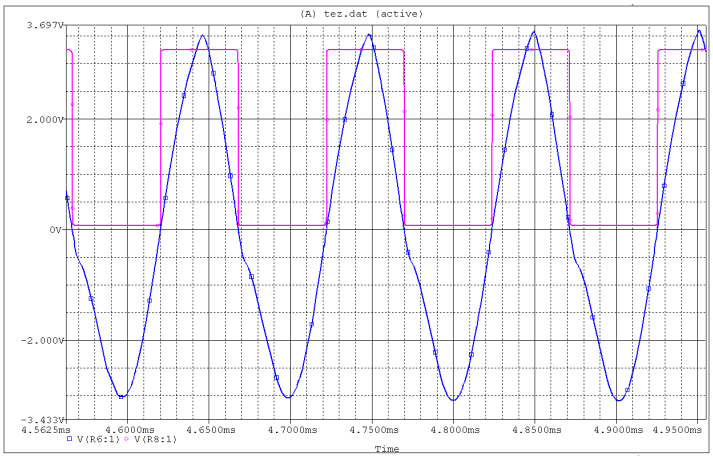
Kullanılan verici osilator devresinin şematik gösterimi Şekil 3.17'de verilmiştir.



Şekil 3.17: Verici devresi şematik gösterimi.

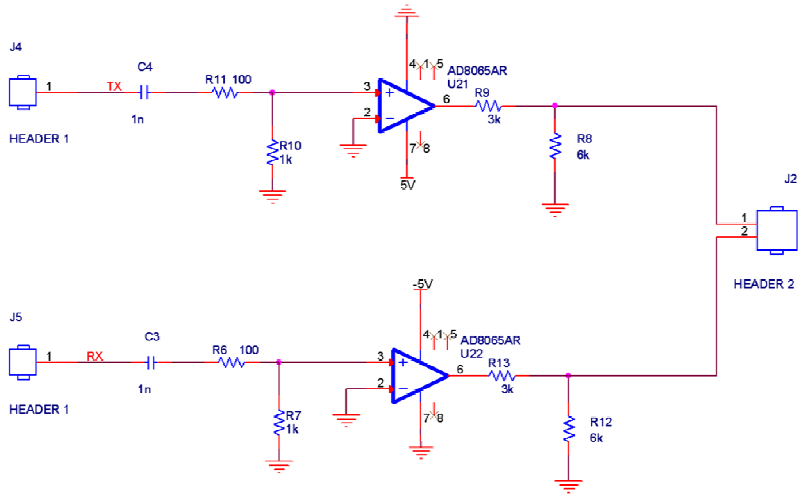
3.2.4. Alıcı devresi

Alıcı devresi, alıcı bobin ve verici bobin sinyallerini FPGA tarafında okunabilecek seviyeye getiren birimdir. +6V ile -6V arasında salınan sinüsoidal sinyalin sıfır geçişleri OPAMP tabanlı karşılaştırıcı ile tespit edilir. OPAMPçıkış sinyali gerilim bölücü kullanılarak 5V seviyesinden 3.3V seviyesine indirilir. Şekil 3.18'de üçgen şekille gösterilen giriş sinyali kare şekille gösterilen çıkış sinyaline dönüştürülmesini gösteren simülasyon sonucu verilmiştir.



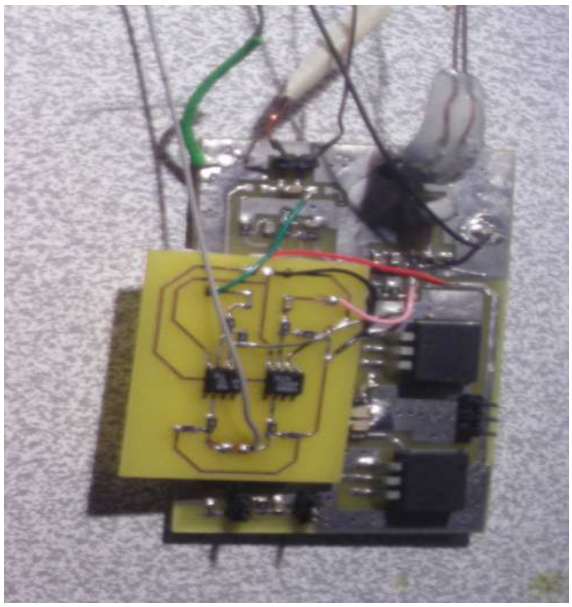
Şekil 3.18: Alıcı devresi sinyal düzeltme simülasyonu.

İki kanallı alıcı devresi şematik tasarımı Şekil 3.19'da gösterilmiştir.



Şekil 3.19: Çift kanallı alıcı devresi.

Verici ve alıcı devre için tasarlanan kartlar Şekil 3.20'de gösterilmektedir.



Şekil 3.20: Alıcı ve verici kartları.

3.2.5. Bobin tasarımları

Verici bobin yapısı ile verici devrenin kapasitör değerleri bobin üzerinden akan sinüzoidal sinyalin osilasyon frekansının belirlenmesinde etkindirler. ORCAD simülasyon aracı kullanılarak FFT analizinde merkez frekansı 10kHz olan çıkışın

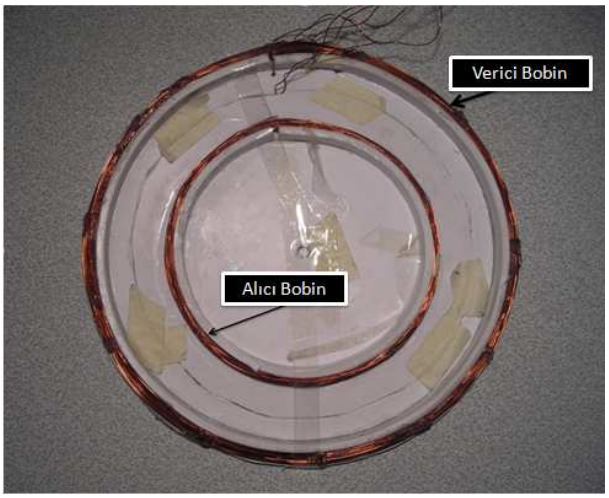
5.75 mH değerindeki bir bobin yapısıyla elde edileceği görülmüştür. Verici bobin olarak tasarlanan dıştaki bobin çapı 20 cm civarında seçilmiştir. 20 cm çaplı ve 5.75mH endüktans değerindeki bobini 0.5 mm çaplı sargı teli kullanılarak elde edebilmek için sarım sayısı (3.2)de verilen formülle[37] hesaplanmıştır. Yapılan hesaplama sonucu sarım sayısı 120 olarak belirlenmiştir.

$$L=(0.8(r^2xN^2))/(6r+9l+10d) \quad (3.2)$$

L: Endüktans değeri
r: Bobin yarıçapı
N: Sarım sayısı
l: Bobin x-y düzleminde iken yüksekliği (z eksen değeri - cm)
d: Sarım kalınlığı - cm

Benzer şekilde alıcı bobin yapısının da yine 12 cm civarında ve 5-6 mH endüktans değerinde olması hedeflenmiştir. Bunun için yapılan hesaplamalarla sargı sayısı 165 olarak hesaplanmıştır.

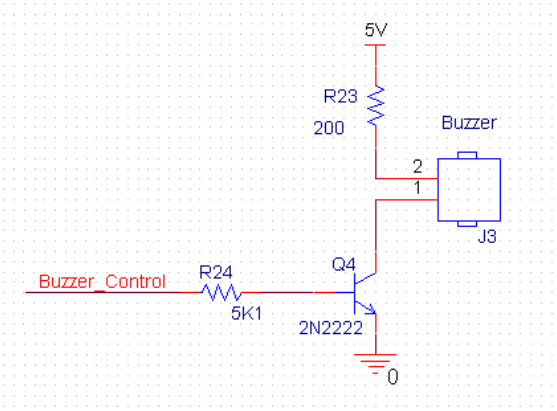
Tasarımı yapılan bobinlerin genel görünümü Şekil 3.21'te verilmiştir.



Şekil 3.21: Tasarlanan alıcı ve verici bobinler.

3.2.6. Sesli uyarı

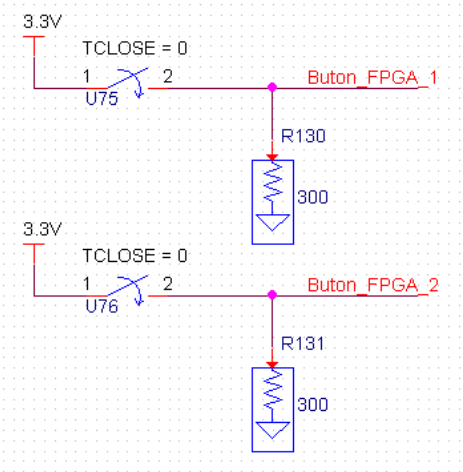
Sesli uyarı birimi için Murata marka buzzer kullanılmıştır. Buzzer sürebilmek için Şekil 3.22'te görüldüğü gibi FPGA pin çıkışı ile bir transistor kontrol edilmiş ve buzzer üzerinden gerekli akımın akıtılması sağlanmıştır.



Şekil 3.22: Sesli uyarı birimi şematik gösterimi.

3.2.7. Ayar butonları

Sisteme otomatik ayar yapılması ve hassasiyetinin ayarlanması için butonlar kullanılmaktadır. Butonların bağlı olduğu FPGA giriş/çıkış uçları normalde lojik "0" seviyesinde olup, butona basıldığında lojik "1" seviyesine çıkarlar. Buton okumak için yapılan tasarım Şekil 3.23'te verilmiştir.



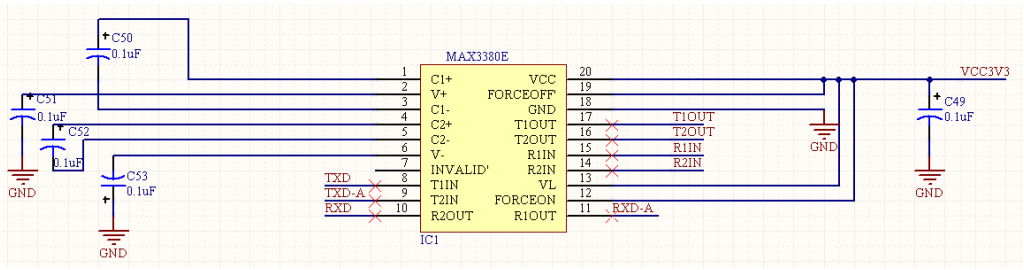
Şekil 3.23: Ayar butonları.

3.2.8. RS232 birimi

FPGA içerisindeki birimlerin ölçtüğü ortamın metal bilgisini içeren veriler üzerinde çalışmak, gerekli tespit fonksiyonlarını oluşturmak ve tespit parametrelerini test edebilmek amacıyla bilgisayar üzerinde çalışan bir test programı yazılmıştır. Bu test programı ile FPGA arasındaki iletişim RS232 üzerinden sağlanmaktadır. TTL-RS232 gerilim seviyesi dönüştürücü entegresi olarak MAX3380E entegresi kullanılmıştır. MAX3380 entegresi genel özellikleri şunlardır:

- 2.35V ile 5.5V arasında besleme gerilimi
- İki alıcı ve iki gönderici birim(2Tx, 2Rx)
- 1 µA bekleme akımı
- -40 ile +85 santigrat derecede çalışabilme

Tasarlanan RS232 haberleşme birimine ait şematik Şekil 3.24'da gösterilmiştir.



Şekil 3.24: RS232 haberleşme birimi şematik gösterimi.

3.3. Yazılım Tasarımı

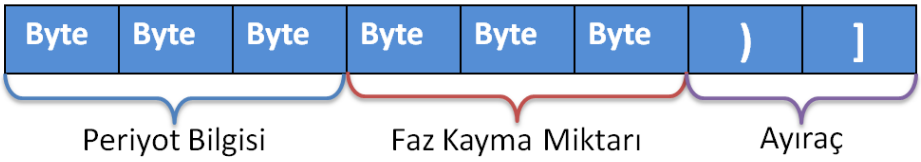
Bu bölümde tez kapsamında geliştirilen metal dedektörünün sistem geliştirme sürecinde kullanılan test yazılımları ve sistemin çalışmasını kontrol eden gömülü yazılım bileşenleri hakkında ayrıntılı bilgiler sunulmaktadır. Sistem geliştirme sürecinde kullanılan yazılım Görsel Kullanıcı Arayüz (GUI) yazılımıdır. Sistemi kontrol eden yazılım ise Donanım Tanımlama Dili (VHDL) ile yazılan FPGA tasarımıdır.

3.3.1. Görsel kullanıcı arayüz (GUI)

Görsel kullanıcı arayüzü, sistemin geliştirme aşamasında metal verilerinin incelenmesi ve uygun tespit fonksiyonlarının geliştirilmesi amacıyla test programı olarak gerçeklenmiştir. Qt isimli kullanıcı arayüzü geliştirme aracı üzerinde tasarımı yapılan GUI yazılımı bileşenleri aşağıda verilmiştir.

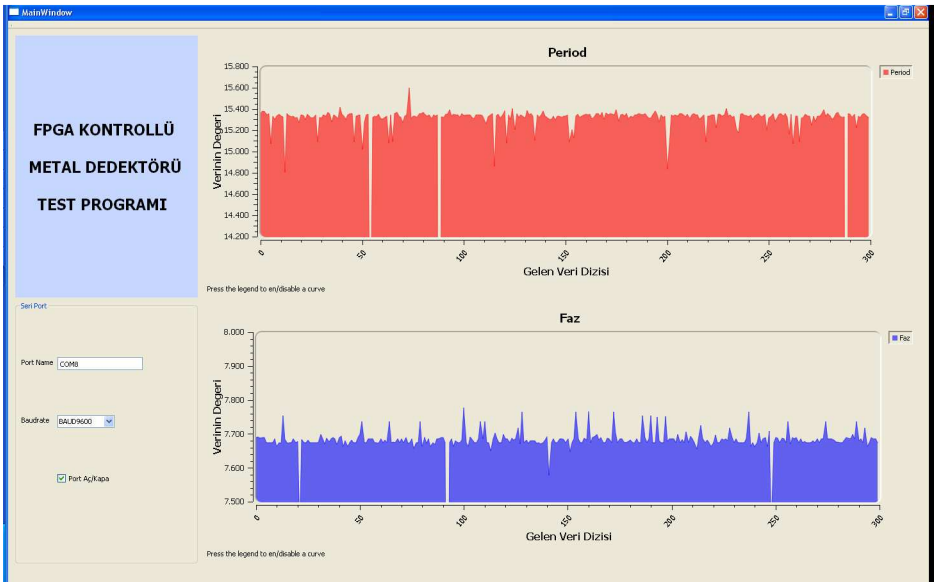
- RS232 Haberleşme Birimi
- Veri Paketlerini Ayrıştırma Birimi
- Verileri Ekrana Çizdiren Birim

RS232 haberleşme birimi, metal dedektör sisteminin okuduğu metal verilerini RS232 protokolü üzerinden paketler halinde alarak veri paketlerini ayrıştırma birimine iletir. Veri paketlerini ayrıştırma birimine gelen veri paketi Şekil 3.25'de verilmiştir.



Şekil 3.25: Veri paketi yapısı.

Gelen veri paketi içerisinden periyot bilgisi ve faz kayma miktarı ortaya çıkarıldıktan sonra veriler ekran üzerinde akan görüntü şeklinde çizdirilir. Görsel Kullanıcı Arayüzüne ilişkin ekran görüntüsü Şekil 3.26'de verilmiştir.



Şekil 3.26: GUI genel görünümü.

3.3.2. FPGA yazılım tasarımı

FPGA tasarımı XILINX firmasının Spartan 3E aile ürünleri göz önüne alınarak yapılmıştır. Tasarım gerçekleme sürecinde XILINX ISE 10.1 kullanılmış daha sonra ise ISE 13.1 versiyonu üzerinde çalışmalar sonlandırılmıştır. VHDL dili kullanılarak yapılan tasarım Metal dedektörünün dış ortamdan anahtar ve butonlarla hassasiyet ayarının yapılması gibi ayarlarının yapılmasını, metal verilerinin okunmasını, okunan verilerin değerlendirilmesi ile tespit bilgisinin çıkarılması ve tespit edilen metalin büyüklüğüne göre kullanıcıya geri bildirimlerin yapılması işlemlerinin bütününü yerine getirir. Ayrıca okunan metal bilgisinin RS232 üzerinden PC yazılımına aktarılması da bu tasarım üzerinden yapılmaktadır. FPGA tasarımının genel bileşenleri şu şekilde sıralanabilir.

- FPGA Tasarımı
  - Kontrol Birimi
  - Metal Bilgisini Okuma Birimi
  - Hassasiyet Ayarı ve Tespit Birimi
  - Sesli ve Görsel Uyarı Birimi
  - RS232 Haberleşme Birimi

FPGA tasarımının hiyerarşik bloklar şeklinde görünüşü Şekil 3.27'da verilmiştir.



Şekil 3.27: FPGA tasarımı hiyerarşik yapısı.

Geliştirilen tasarımın kullandığı lojik birim sayısı ve sentezleme sonucunda alınan ayrıntılı bileşen sayıları Şekil 3.28 ve Şekil 3.29'de verilmiştir.

Device Utilization Summary (estimated values)			
Logic Utilization	**Used**	**Available**	**Utilization**
Number of Slices	308	2448	12%
Number of Slice Flip Flops	356	4896	7%
Number of 4 input LUTs	592	4896	12%
Number of bonded IOBs	14	108	12%
Number of GCLKs	10	24	41%
Number of DCMs	4	4	100%

Şekil 3.28: FPGA tasarımı lojik boyutu.

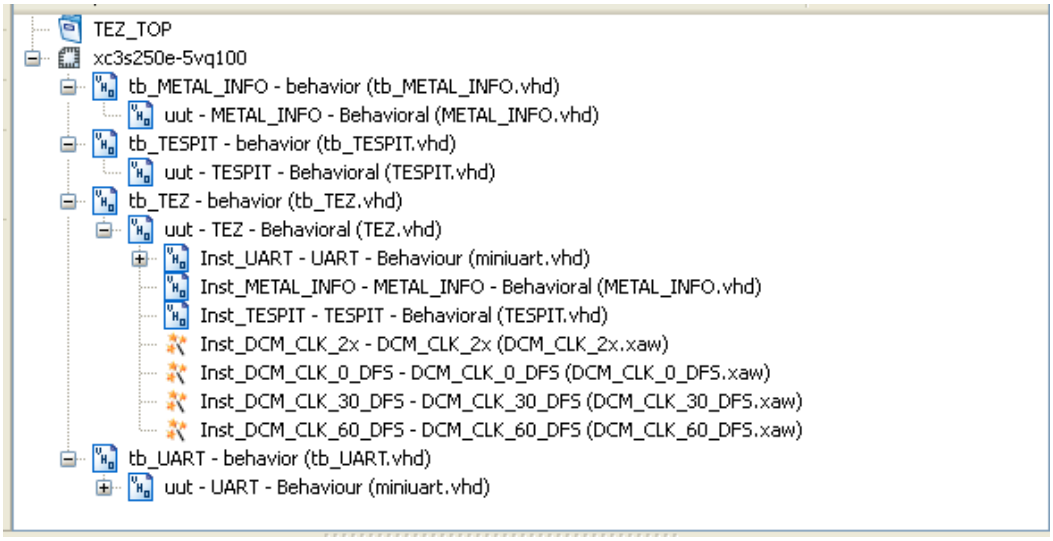
```
=========================================================================
HDL Synthesis Report

Macro Statistics
# Adders/Subtractors                    : 16
 16-bit adder                          : 11
 16-bit subtractor                     : 1
 2-bit adder                           : 1
 4-bit adder                           : 2
 6-bit adder                           : 1
# Counters                              : 15
 11-bit down counter                   : 1
 16-bit up counter                     : 12
 2-bit down counter                    : 1
 8-bit up counter                      : 1
# Registers                             : 43
 1-bit register                        : 28
 16-bit register                       : 1
 2-bit register                        : 1
 24-bit register                       : 3
 4-bit register                        : 2
 6-bit register                        : 1
 8-bit register                        : 7
# Comparators                           : 11
 17-bit comparator less                : 8
 24-bit comparator greatequal          : 1
 24-bit comparator less                : 1
 6-bit comparator greater              : 1

=========================================================================
```

Şekil 3.29: FPGA tasarımı ayrıntılı lojik bileşenleri.

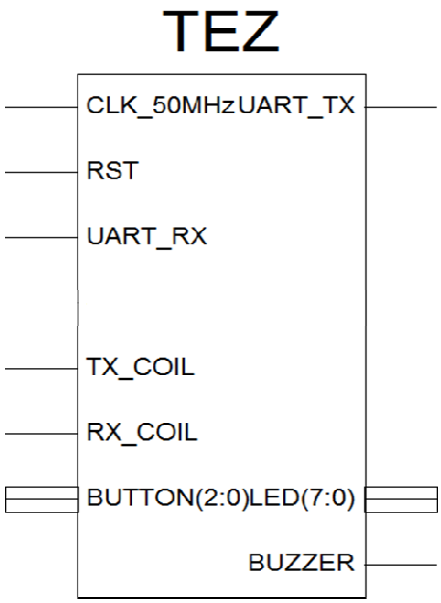
FPGA tasarım aşamasında her bir modül için test birimleri yazılarak fonksiyonel testleri simülasyon aracında yapılmıştır. Simülasyon aracı olarak hem Modelsim hem de XILINX ISE içerisinde bulunan ISim bileşeni kullanılmıştır. Modüllere ait test dosyaları ve hiyerarşik yapısı Şekil 3.30'da gösterilmiştir.



Şekil 3.30: FPGA tasarımında kullanılan test modülleri.

3.3.2.1. Kontrol birimi

Kontrol birimi tez çalışmasında TEZ.vhd dosyası içerisinde gerçeklenmiştir. Kontrol birimi, sistemdeki diğer tüm modüllerin birbirleri ile olan ilişkilerini kontrol eden ve gerekli bağlantıları sağlayan en üst modüldür. Metal bilgisini METAL_INFO modülünden alarak TESPIT modülüne ileten, metal bilgi paketi oluşturarak RS232 üzerinden bilgisayara gönderilmesini kontrol eden, farklı fazlarda saat sinyallerini üreten, uyarı sinyallerini ilgili birimlerden alarak dış ortama aktaran ve FPGA tasarımının dış ortama açılan tüm sinyallerini kontrol eden birimdir. Bu modüle ilişkin giriş-çıkış portları Şekil 3.31'te belirtilmiştir.



Şekil 3.31: FPGA tasarımı giriş-çıkış portları.

CLK_50MHz: Sistemin bütününe yayılmış olan ve tüm birimlerin temel fonksiyonlarını birbirleri ile eşzamanlı yerine getirmesini sağlayan ve FPGA'a dışarıdan bağlanan 50 MHz frekansındaki saat sinyalidir.

RST: FPGA'i resetlemek amacıyla kullanılan dış ortamdan gelen sinyaldir. Resetleme işlemi yapıldığında tüm modüllerdeki saklayıcı ve durum makine değerlerinin ilk konumuna gelebilmesi için tüm modüllere dağılmıştır, bu sayede sistemin bileşenleri eşzamanlı olarak ilk değerlerine ulaşır.

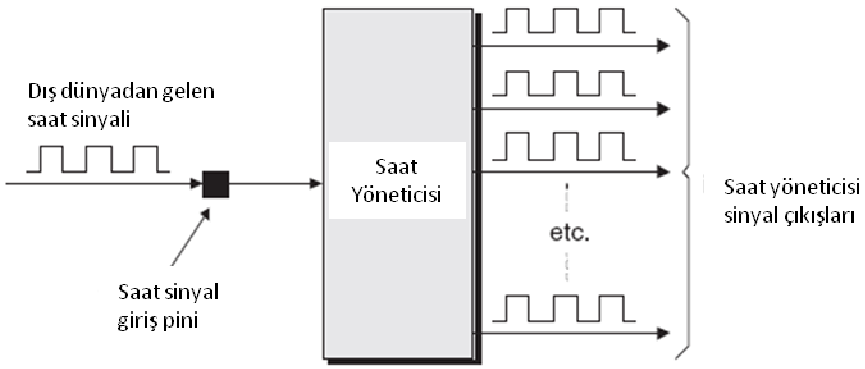
BUTTON: İlgili birimde tanımlanmıştır.
LED: İlgili birimde tanımlanmıştır.
BUZZER: İlgili birimde tanımlanmıştır.
TX_COIL: İlgili birimde tanımlanmıştır.
RX_COIL: İlgili birimde tanımlanmıştır.
UART_RX: İlgili birimde tanımlanmıştır.
UART_TX: İlgili birimde tanımlanmıştır.

Metal dedektörünün tasarımında kullanılan yöntemin temel bileşeni farklı faz farklarına sahip saat sinyallerinin üretilmesi ve bu sinyaller ile hassas ölçüm

yapılmasıdır. Yeni saat sinyalleri oluşturmak için Sayısal Saat Yöneticileri (Digital Clock Manager - DCM) kullanılmıştır. Yapılan tasarıma geçmeden önce saat yöneticilerinin hangi işlevleri yerine getirdiği ile ilgili kısa bilgiler vermek faydalı olacaktır.

3.3.2.1.1. Sayısal saat yöneticileri (Digital clock manager - DCM)

FPGA içerisinde, dış dünyadan alınan saat sinyallerinin faz durumu, frekans değeri ve periyot değerlerinde oluşan kaymaları düzenleyerek FPGA içerisindeki saat ağaçlarını daha düzgün saat sinyalleri ile besleyen yapılar bulunmaktadır. Bu yapılar Sayısal Saat Yöneticisi (Digital Clock Manager - DCM) olarak adlandırılır. DCM yapılarından elde edilen saat sinyalleri FPGA içerisinde istenilen birimde kullanılabileceği gibi pinlerden çıkış alınarak kart üzerindeki diğer elektronik bileşenlerin saat girişi olarak da kullanılabilir. Şekil 3.32'te basit bir DCM yapısı görülmektedir.



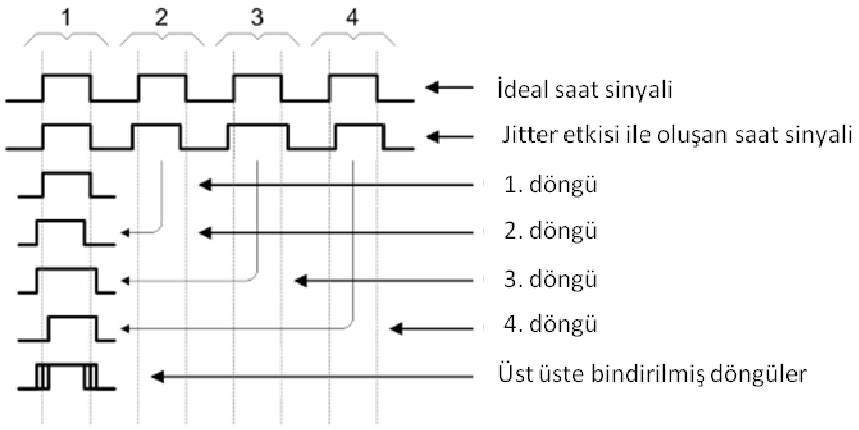
Şekil 3.32: DCM yapısı.

DCM yapılarının tasarımlarda birçok farklı amaç için kullanılmaktadır. Bu amaçlar şu şekilde sıralanabilir:

- Titreme (Jitter) Gidermek
- Frekans Sentezlemek
- Faz Kayması Kontrolü
- Kayma (Oto-Skew) Düzeltmesi

Titreme (Jitter) Gidermek: 50 MHz değerinde saat sinyali ile çalıştığımızı varsaydığımızda saniyenin 50 milyonda biri kadar bir periyot değerimiz olur. Dış ortamdan gelen bu saat sinyalinin 20 ns aralıklarla hep aynı zamanda gelmesi

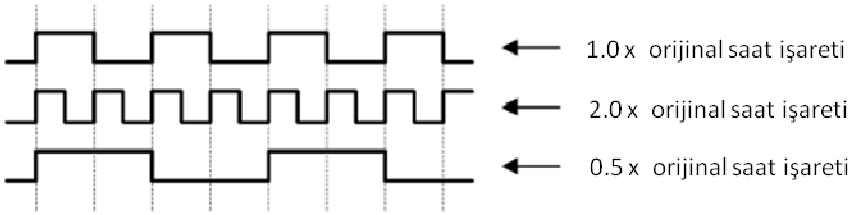
beklenir. Fakat gerçek durumlarda periyot değeri 20 ns'den biraz küçük veya büyük olabilmektedir. Bu durum jitter olarak adlandırılır. Dış ortamdan gelen saat sinyallerini üst üste çizdirdiğimizde olması gereken periyot değerleri dışındaki sinyallerin bulanık bölgeler oluşturduğu gözlemlenir. Şekil 3.33'te bu durum resmedilmiştir.



Şekil 3.33: DCM ve jitter giderme.

DCM yapıları ile bu problemler ortadan kaldırılarak zaman ekseninde çok daha az titreme gösteren sinyal formları elde edilebilir.

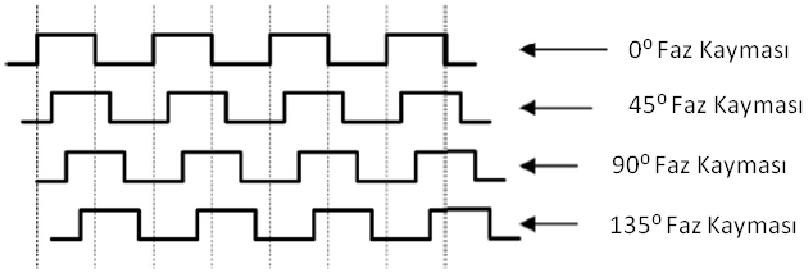
Frekans Sentezlemek: Dış dünyadan sağlanan saat işareti sistem gereksinimlerini karşılayabilecek özelliklerde olmayabilir. Bu durumlarda alınan saat sinyalinin frekansı bölünerek ya da çarpılarak farklı frekanslarda yeni saat sinyalleri oluşturulabilir. Örnek olarak oluşturulan farklı frekanslı saat sinyalleri Şekil 3.34'te verilmektedir.



Şekil 3.34: DCM ve frekans sentezleme.

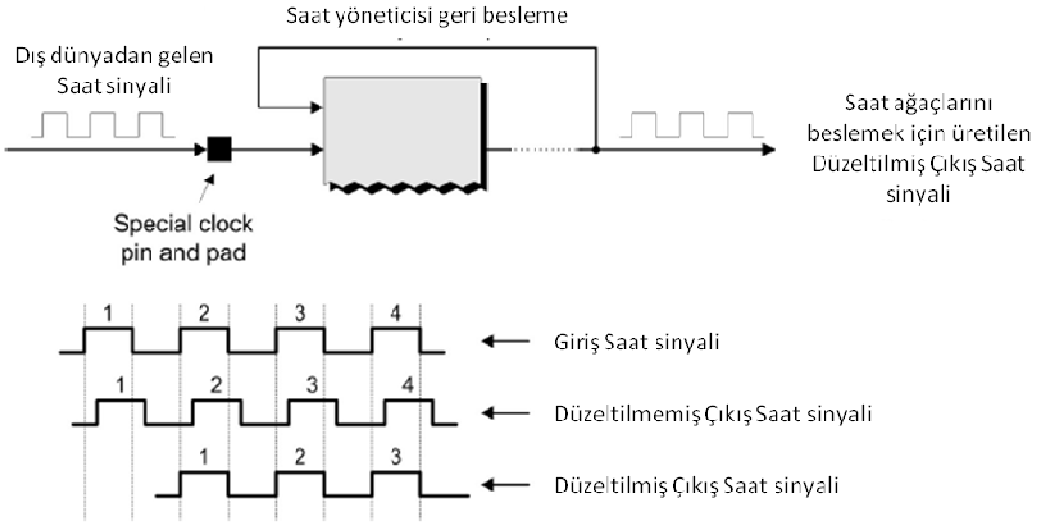
Faz Kayma Kontrolü: Bazı uygulamalarda birbirine göre farklı fazlarda olan sinyallere ihtiyaç duyulabilir. Saat yöneticileri ile istenilen faz kayma miktarı

istenilen değerlere ayarlanabileceği gibi sabit 0, 90, 180 ve 270 derecelik faz farkları da seçilebilir. Bir saat sinyal girişinin dört farklı fazda çıkışa verilmesi Şekil 3.35'te gösterilmiştir.



Şekil 3.35:DCM ve faz kayma.

Kayma Düzeltmesi: Saat Yöneticisinin girişteki sinyalle aynı frekansta bir sinyal üretmesi için ayarlandığını düşünelim. Saat yöneticisi bu işlemi yaparken bir gecikme ekleyecektir. Bunun üzerine kapıların sürülmesi ve saat sinyalinin dağıtımında kullanılan ara-bağlantılardan kaynaklanan daha önemli gecikmeler de eklenecektir. Meydana gelen bu farklılık "skew" olarak adlandırılır. Oluşan gecikmeler FPGA kartı içinde kurulan lojik yapının hassasiyetine ve sistemin çalışmasına bağlı olarak senkronizasyon bozukluğu nedeniyle ciddi problemlere sebep olabilir. Saat yöneticisi bu problemi çözmek için giriş ve çıkıştaki iki sinyali karşılaştırarak aralarındaki faz farkını sıfırlama kabiliyetindedir (Şekil 3.36).



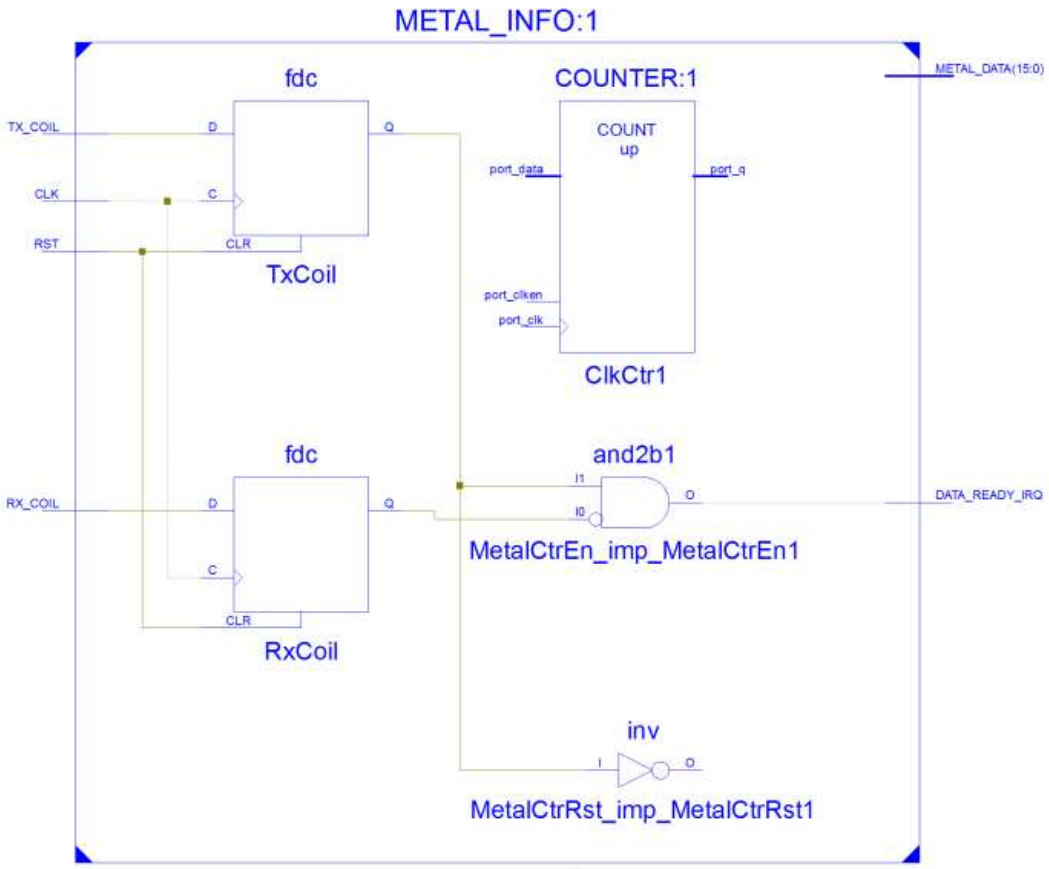
Şekil 3.36: DCM ve kayma düzeltme.

3.3.2.1.2. DCM yapıları ile ölçme birimi tasarımı

Bu tez kapsamında DCM yapıları kullanılarak metal dedektörü sisteminde kullanılacak saat sinyallerini elde etmek amacıyla iki tasarım yapılmıştır. İlk olarak düşünülen yöntemde DCM yapısı kullanılarak sadece frekans sentezleme özellikleri göz önünde bulundurulmuş, girişten alınan saat sinyalinin frekansını yükselterek çok küçük periyotta değerler üretmek hedeflenmiştir. İkinci tasarımda ise frekans sentezleme ve sonrasında faz kaydırma özelliği kullanılmış bu sayede yüksek çözünürlük elde edilmesi hedeflenmiştir. İkinci tasarımda birimlerin sadece fonksiyonları göz önünde bulundurulup FPGA içerisindeki yerleşimleri göz ardı edildiğinde 850 ps civarlarında çok küçük zaman aralıkları elde edilebilmektedir. Fakat FPGA içerisindeki yollandırmalar ve meta-stability problemleri de dikkate alınarak incelendiğinde sayıcı ve toplayıcıların kararsız durumlarda kalabildikleri değerlendirilmiş ve bu ikinci yöntem genel bir fikir vermesi amacıyla irdelenip sistem tasarımında kullanılmamıştır. Birinci tasarımda ise sayıcı birimin en yüksek çalışma frekansı göz önüne alınarak FPGA ailesine göre elde edilebilecek en yüksek çözünürlük durumları araştırılmış ve buna göre tasarım yapılmıştır.

3.3.2.1.2.1. Frekans sentezleme yöntemi ile tasarım

Yalnızca Frekans Sentezleme yöntemi uygulandığı durumda istenilen çözünürlüğü sağlayabilecek yüksek frekanslı saat işareti üretebilmek amacıyla çıkış frekansı ayarlanabilen bir DCM kullanılmıştır. Bu durumda DCM yapısının çıkış frekans değeri, verici bobin sinyali ile alıcı bobin sinyali arasındaki zaman farkını ölçebilecek sayıcı ve bu sayıcının reset, enable gibi kontrol işaretlerinin sentezlendiğinde ortaya çıkan tasarımın en yüksek çalışma frekansına göre belirlenir. Şekil 3.37'de gösterilen ölçme devresi maksimum çalışma frekansları, kullanılacak FPGA ailesine göre farklılık göstermektedir. FPGA ailesine göre elde edilebilecek ölçüm hassasiyet değerleri Tablo 3.2'de gösterilmiştir.



Şekil 3.37: Metal bilgisi sayıcı devresi ve kontrol sinyalleri.

Tablo 3.2: FPGA ailesine göre elde edilebilecek maksimum çözünürlük.

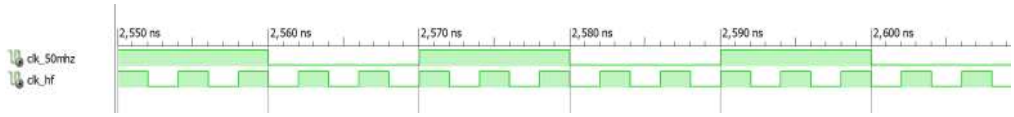
FPGA Ailesi (Xilinx)	Maksimum Çalışma Frekansı (MHz)	Periyot Değeri (ns)
Spartan 3E	270	3,7
Spartan 3AN	265	3,78
Spartan 6	318	3,15
Virtex 4	536	1,86
Virtex 5	549	1,82
Virtex 6	654	1,53

Sistem tasarımında kullanılan FPGA Xilinx Spartan 3E olduğundan metalden kaynaklı sinyal kaymalarını ölçebileceğimiz maksimum çözünürlük 3,7 ns değeridir. FPGA tasarımında tam sınır değerler yerine 250 MHz saat sinyali ile çalışılmış, dolayısıyla da 4 ns çözünürlükle zaman aralıkları ölçülebilecek tasarım yapılmıştır. DCM yapısının istenilen 250 MHz saat sinyalini üretebilmesi için gerekli ayarlamalar ISE editörün sağladığı arayüz yardımıyla yapılmıştır. Yapılan konfigürasyona ilişkin ekran görüntüsü Şekil 3.38'de gösterilmiştir.



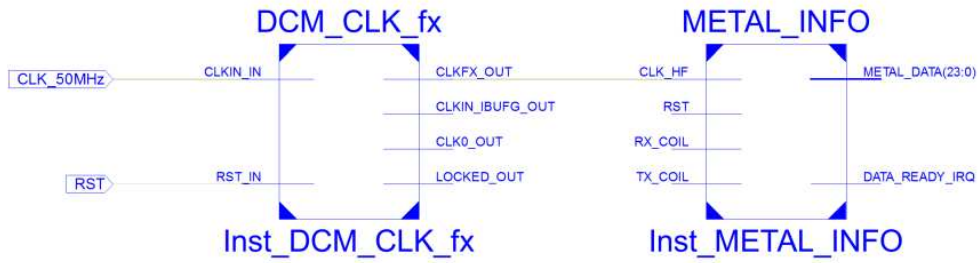
Şekil 3.38: DCM konfigürasyon arayüzü.

50 MHz saat sinyali alınarak 250 MHz değerinde çıkış üretilen yapıda çıkışa ilişkin simülasyon sonucu Şekil 3.39'da gösterilmektedir.



Şekil 3.39: 50 MHz saat sinyal girişi ve 250 MHz DCM çıkışı.

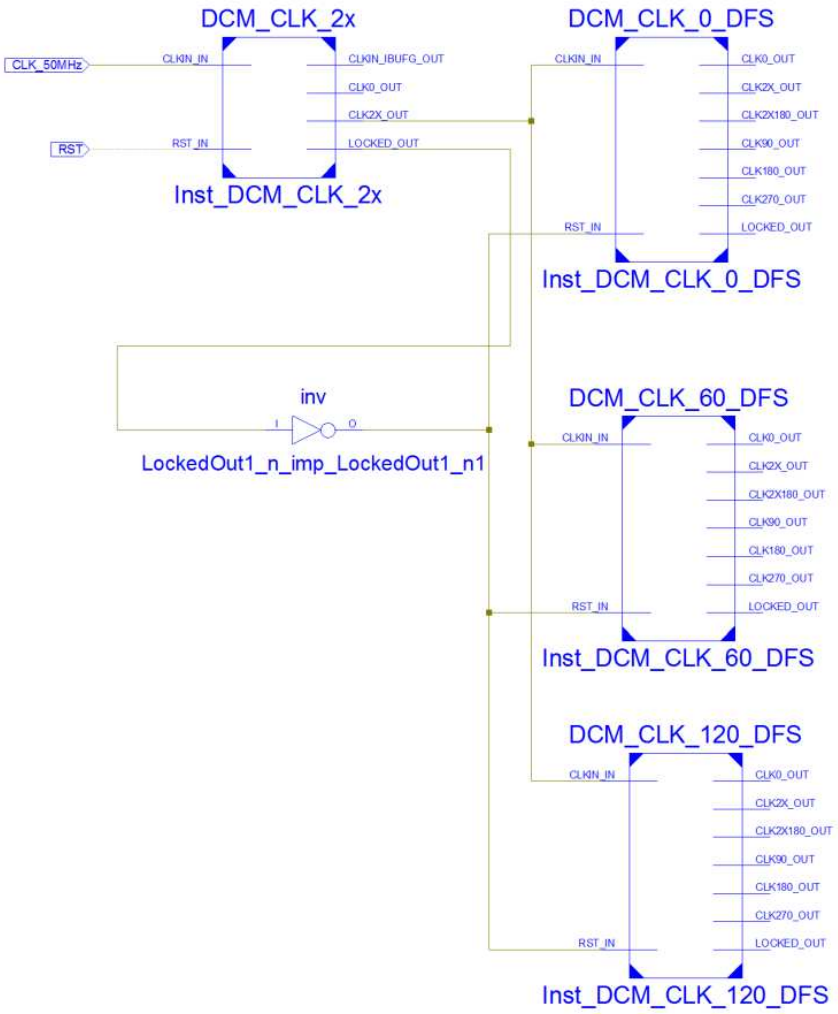
Şekil 3.40'da DCM çıkışı ve metal bilgisi okuma modülüne bağlantısı gösterilmektedir.



Şekil 3.40: DCM sinyal çıkışı ve ilgili modüle bağlantısı.

3.3.2.1.2.2. Frekans sentezleme ve faz kayma yöntemi ile tasarım

Tasarımda kullanılan XC3S250E FPGA içerisinde toplam dört tane DCM yapısı vardır. Bu sayı göz önüne alınarak DCM yapılarının kullanımında en uygun konfigürasyona göre tasarım yapılmıştır. Frekans sentezleme yöntemi yukarıda anlatılan şekilde yapılmıştır. Ardışık bağlamada dikkat edilmesi gereken durumlar da bir önceki yöntemde anlatıldığı şekliyle ele alınmıştır. Frekans Sentezleme ve Faz Kaydırma yöntemlerinin beraber kullanıldığı bu yöntemde DCM yapılarının ilk katında dışarıdan alınan 50 MHz frekansındaki saat sinyali, frekans sentezleme özelliği ile 100 MHz değerine çıkartılarak 20 ns periyot değeri 10 ns değerine küçültülmüştür. Elde edilen 100 MHz frekanslı sinyal de geri kalan 3 DCM yapısının saat sinyali girişine verilir. DCM bloklarının birbirleri ile olan bağlantıları Şekil 3.41'te verilmiştir.



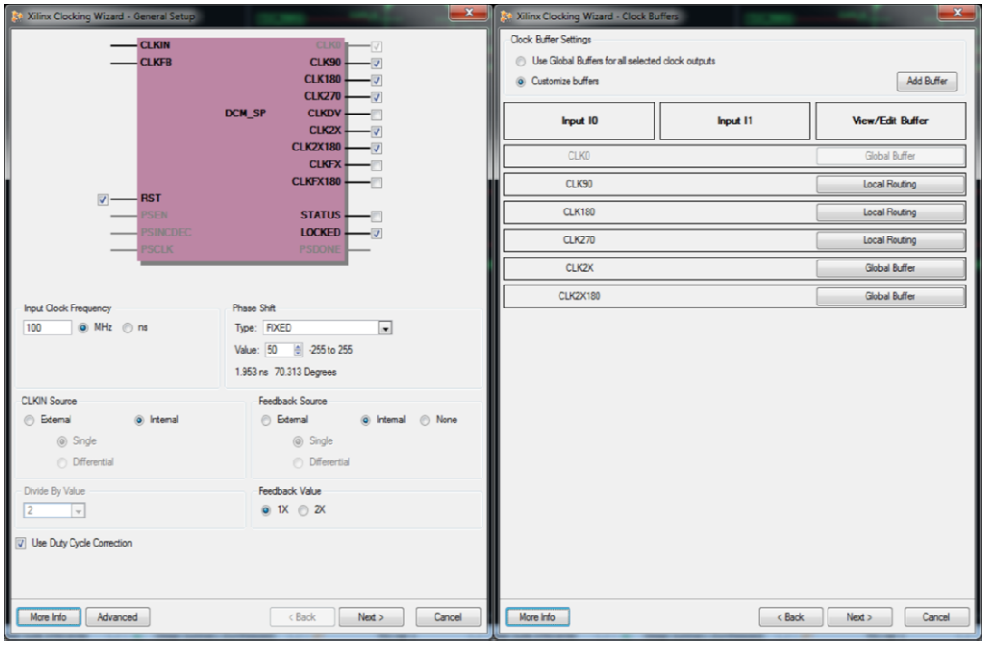
Şekil 3.41: Frekans sentezleme ve faz kayma yöntemi ile tasarım RTL şeması.

Bu aşamada yapılan işlemler maddeler halinde şu şekilde verilebilir.

1. DCM yapıları girişten aldığı saat sinyalini üzerinde farklı miktarlarda faz kayması yaptırarak kullanabilirler. Bu özellik kullanılarak DCM çıkışından istenen formda sinyalin alınabilmesi için girişten gelen saat sinyalinin faz farkının hangi değerde olması gerektiği hesaplanır. Bu hesap yapılırken tam bir periyot süresinin homojen aralıklarla taranması hedeflenmiştir.

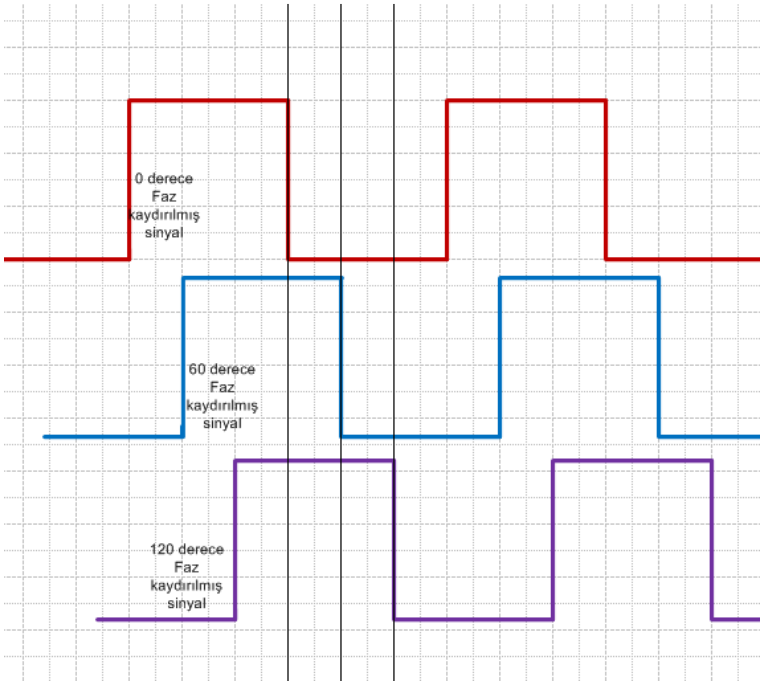
2. XC3S250E FPGA içerisindeki DCM yapıları 0, 90, 180 ve 270 derece olmak üzere dört farklı faz farkı olan sinyal üretebilir. Bunların haricinde girişten alınan sinyalin 2 kat yüksek frekansında 0 ve 180 derece faz farkında iki sinyal daha üretir. Tasarımda CLK2x ve CLK2x180 sinyalleri kullanılmıştır. Elimizde 3 tane

DCM yapısı olduğundan girişten alınan 10ns (100 MHz) genişliğindeki saat sinyali 2x3=6 eşit parçaya bölünebilir. Bir tam periyot 360 derece olarak alındığında her bir saat sinyali arasındaki faz farkı 360/6=60 derece olarak bulunur. Bu nedenle girişten alınan saat sinyalleri arasındaki faz farkı ilk olarak 60 dereceye ayarlamak amacıyla “Phase Shift” özelliği Şekil 3.42’te görüldüğü gibi ayarlanır.



Şekil 3.42: DCM konfigürasyon ekranı.

3. DCM faz kayma miktarları ayarlanarak her 3 yapı için farklı fazlarda saat sinyal girişleri elde edilmiş olur. Elde edilen sinyaller Şekil 3.43’te gösterilmiştir.



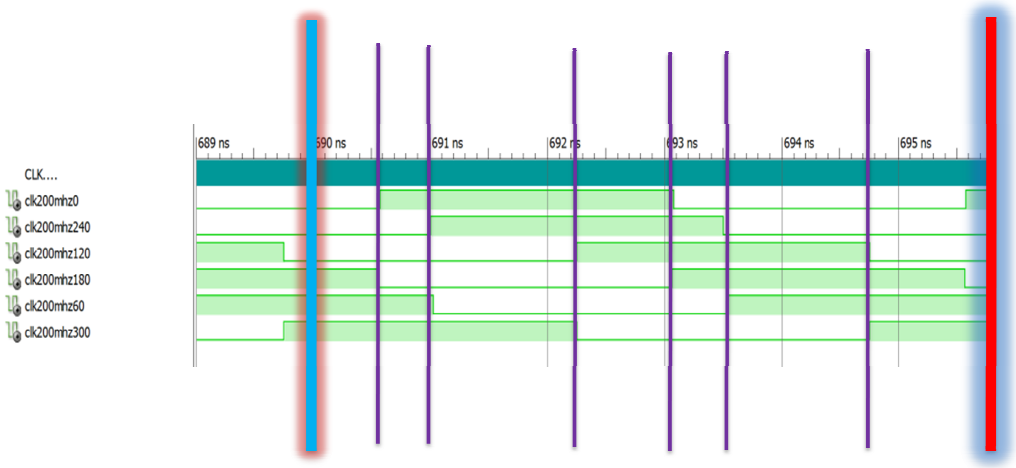
Şekil 3.43: 30 derece faz farkına sahip sinyaller.

4. Her bir DCM yapısı için farklı fazlarda saat sinyal girişleri ayarlandıktan sonra DCM yapılarının çıkışta üreteceği sinyalleri seçme işlemi yapılır. Bunun için şekilde blok yapısı gösterilen DCM yapısının CLK2x_OUT ve CLK2x180_OUT çıkışları işaretlenerek seçim yapılır.

5. Sonraki aşamada çıkıştan alınması istenen sinyallerin FPGA içerisine hangi yoldan dağılması isteniyorsa ona uygun olarak bir seçim yapılır. Senkronizasyon açısından “Global Buffer” seçimi daha uygun olacaktır, fakat bu yapılar FPGA içerisinde sınırlı sayıda olduğundan sistemin diğer kısımlarında da kullanılması durumunda sayısı yeterli olmayabilir. Bu durumda “Local Routing” seçeneği ile de çalışılabilir.

6. Yapılan ayarlamalar sonucunda elde edilen 6 saat sinyalinin fazları giriş sinyali üzerinde ayarlanan faz farkı ile çıkış için seçilen sinyallerin faz farkının toplamı şeklinde olacaktır. Şekil 3.43’te gösterilen sıfır derece faz kaydırılmış sinyal ile oluşturulan çıkış sinyalleri 0 ve 180 derece, 60 derece faz kaydırılmış sinyal ile oluşturulan çıkış sinyalleri 60 ve 240 derece, 120 derece faz kaydırılmış sinyal ile

oluşturulan çıkış sinyalleri ise 120 ve 300 derece olduğu görülür. Bu sayede 360 derece, 6 küçük parçaya bölünmüş olur. Şekil 3.44'da oluşturulan sinyallerin Post-Route simülasyon çıktısı gösterilmektedir. Mor renk çizgiler ile bölmelendirilen zaman aralıkları kadar hassasiyet elde edilmiş olur. Bu zaman aralıklarının ortalama değeri 5000 ps (200MHz) / 6 = 833,3 ps (0,83 ns) olarak hesaplanır.



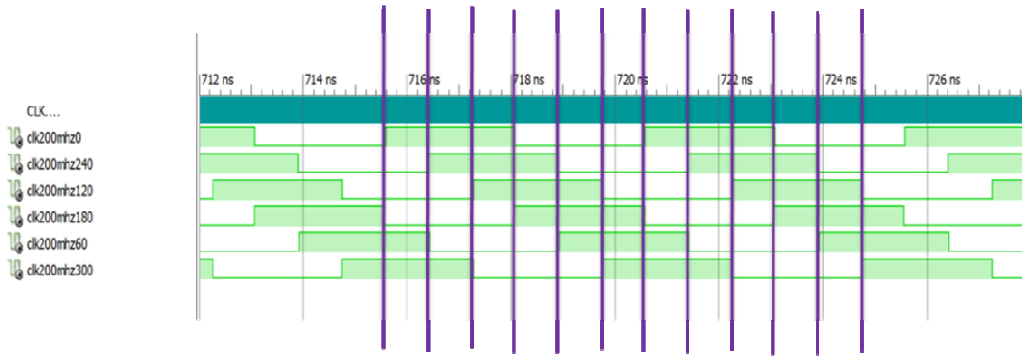
Şekil 3.44: 60 ve 120 derece faz kayması ile elde edilen 6 farklı fazda sinyal çıkışı.

Post-Route simülasyon çıktısı incelenerek saat sinyalleri ölçüm zamanı ve ölçüm değerleri arasındaki zaman farkı Tablo 3.3'te sunulmuştur.

Tablo 3.3 : Post-Route Simülasyon üzerinden okunan zaman değerleri (60,120).

Faz Kayma Miktarı Derece	Zaman (ns)	Önceki Saat Sinyali ile Zaman Farkı (ns)
0	690,575	0
60	691,004	0,429
120	692,256	1,252
180	693,062	0,806
240	693,533	0,471
300	694,756	1,223

Tablo 3.3 üzerindeki saat sinyalleri arasındaki zaman farkları incelendiğinde hepsinin eşit olmadığı gözlemlenir. Bu durum FPGA içerisindeki yollandırma gecikmelerinden kaynaklanmaktadır. Bu durumun ortaya çıktığı faz kayma değerleri 60 ve 120 derece olduğu belirtilmişi. Bu durumda yapılması gereken zaman farklarını inceleyerek uygun olacak yeni faz kayma değerlerinin belirlenmesidir. Yeni faz kayma değerleri 74 ve 120 derece olarak belirlendiğinde post-route simülasyon çıktısı Şekil 3.45'te gösterilmiştir.



Şekil 3.45: 74 ve 120 derece faz kayması ile elde edilen 6 farklı fazda sinyal çıkışı.

Şekil 3.45 incelendiğinde eşit aralıklı yeni saat sinyalleri oluşturulduğu gözlenir. Alınan ölçümler Tablo 3.4'te verilmektedir.

Tablo 3.4: Post-Route Simülasyon üzerinden okunan zaman değerleri (74,120).

Faz Kayma Miktarı Derece	Zaman (ns)	Önceki Saat Sinyali ile Zaman Farkı (ns)
0	715,575	0
60	716,395	0,82
120	717,256	0,861
180	718,062	0,806
240	718,924	0,862
300	719,756	0,832

Ortaya çıkan yapının çalışmaya kattığı avantaj için örnek bir hesaplama yapalım. Ortamda bulunan metalin meydana getireceği faz kaymasının şekilde görülen mavi

ve kırmızı renkli çizgiler arasında yer alacağını varsayalım. 40 ns olan bu süre hiçbir DCM yapısı kullanılmasaydı 20 ns çözünürlükle ölçülecek ve en fazla 2 bölgeye ayrılabilecekti. Fakat oluşturulan bu yapı ile 0,833 ns çözünürlükle ölçülebilecek ve 48 bölüme ayrılarak daha hassas bir ölçüm yapılabilecektir.

Kullanılan XC3S250E FPGA içerisinde dört adet DCM yapısı olduğundan bahsedilmişti. Yapılan tasarımda dört DCM yapısı kullanılarak elde edilen sonuçlar anlatıldı. Fakat daha fazla kaynak sunan başka bir FPGA kullanılması durumunda çok daha yüksek çözünürlük elde etme imkanı vardır. Spartan 3E ailesi için kaynak durumlarını Şekil 3.7'da gösterilmiştir.

Dış ortamdan alınan sinyalin 100 MHz olduğu kabul edilerek kullanılan DCM yapılarının sayısına göre elde edilebilecek çözünürlük miktarları Tablo 3.5'te gösterilmiştir.

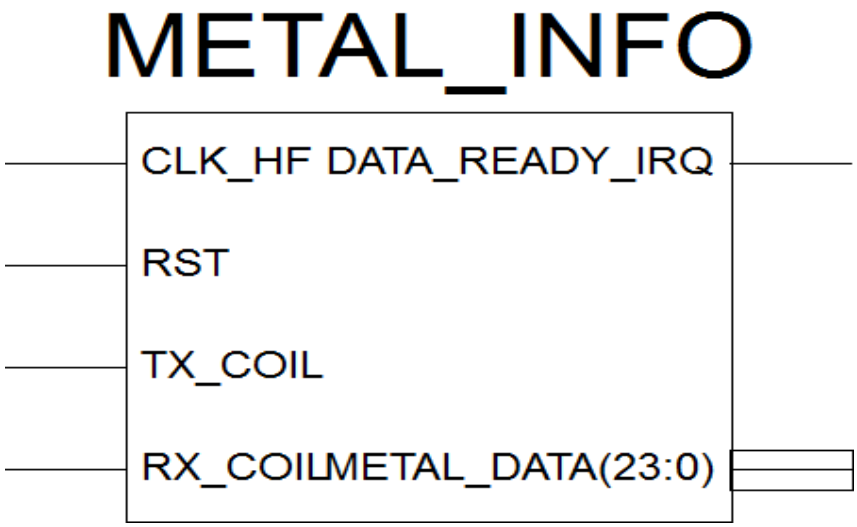
Tablo 3.5: DCM sayılarına göre elde edilebilecek çözünürlük.

DCM Sayısı	Sistem Saat Frekansı	Çözünürlük
2	100 MHz	1250 ps
3	100 MHz	833 ps
4	100 MHz	625 ps
6	100 MHz	417 ps
8	100 MHz	312 ps
10	100 MHz	250 ps

Elde edilebilecek bu değerlere rağmen sinyallerin FPGA içerisindeki dağılımları ve sinyallerin senkron hale getirilmesi zorunluluğundan dolayı hedeflenen başarımı vermemesi ve kararlı çalışmamasından dolayı bu yöntem kullanılmamıştır.

3.3.2.2. Metal bilgisini okuma birimi

Metal Bilgisinin ortaya çıkarılmasının ortamda bulunan metalin oluşturduğu faz farkının tespit edilmesi olduğu belirtilmişti. Verici bobin ile alıcı bobin sinyalleri arasında oluşan faz farkının ölçülmesi amacıyla her iki sinyal arasındaki zaman kaymaları yüksek hassasiyetle okunmuştur. Okuma işlemini yerine getiren modül ismi yazılımda METAL_INFO olarak geçmektedir. Metal Bilgisi Okuma modülü giriş çıkış portları Şekil 3.46'da gösterilmiştir.



Şekil 3.46: Metal bilgisi okuma birimi giriş-çıkış portları.

Portların fonksiyonları aşağıda açıklanmıştır.

RST: Açıklaması daha önce yapıldı.
CLK_HF: Yüksek frekanslı saat sinyalidir.
TX_COIL: Ortama giren metalin oluşturduğu etkiyi okuyabilmek amacıyla referans sinyal olarak kabul edilen ve Verici Bobin üzerinden gelen sinyaldir. Modül içerisinde kurulan yüksek çözünürlüklü sayıcıları resetlemek amacıyla kullanılır.
RX_COIL: Alıcı Bobin üzerinden gelen ve ortamdaki manyetik değişikliğin algılanmasında kullanılan sinyaldir. TX_COIL sinyali ile resetlenen sayıcılar RX_COIL sinyalinin sıfıra düşme süresince sayma işlemlerini yerine getirir.

DATA_READY_IRQ: TX_COIL ile RX_COIL sinyalleri arasında ortama giren metalden dolayı oluşan zaman kaymalarının ölçülme işleminin bittiğini Tespit Modülüne haber veren sinyaldir.

METAL_DATA: TX_COIL ile RX_COIL sinyalleri arasındaki zaman kaymalarının ölçülmüş değeridir. DATA_READY_IRQ sinyali ile metal bilgisinin hazır duruma geldiği bildirilir.

3.3.2.2.1. METAL_INFO modülünün çalışması

METAL_INFO Modülü içerisinde 1 adet 16 bitlik sayıcı kullanılmıştır. Bu sayıcının temel görevi alıcı bobin sinyali ile verici bobin sinyali arasındaki zaman farkının ve değişimlerin okunmasını sağlamaktır. Sayıcının saat sinyal girişi FPGA sistem saati kullanılarak üretilen 250 MHz değerinde yüksek frekanslı bir işarettir. Bu sayede alıcı ve verici bobin sinyalleri arasındaki zaman farkları 4 ns çözünürlükle okunabilmiştir

Yüksek frekansta saat sinyali ile çalışan sayıcıya ait VHDL kod parçası Şekil 3.47'de verilmiştir.

```
CLK_ctr_p : process( CLK_HF, MetalCtrRst )
begin
    if( MetalCtrRst = RstActive ) then
        ClkCtr <= ( others => '0' );
    elsif( rising_edge( CLK_HF )) then
        if( MetalCtrEn = '1') then
            ClkCtr <= ClkCtr + 1;
        end if;
    end if;
end process;
```

Şekil 3.47: Metal bilgisini ölçmek için kullanılan sayıcı kodlaması.

Sayıcı TX_COIL sinyalinin flip-flop çıkışı lojik '0' olduğu durumda reset konumundadır ve lojik '1' değeri süresince sayma işlemi enable işareti ile kontrol edilir.

MetalCtrRst <= NOT TxCoil;

Sayıcının enable kontrol giriş sinyali ise verici bobin sinyali flip-flop çıkışı ile alıcı bobin sinyalinin flip flop çıkışının tersinin "VE" işlemine sokulmasıyla elde edilir.

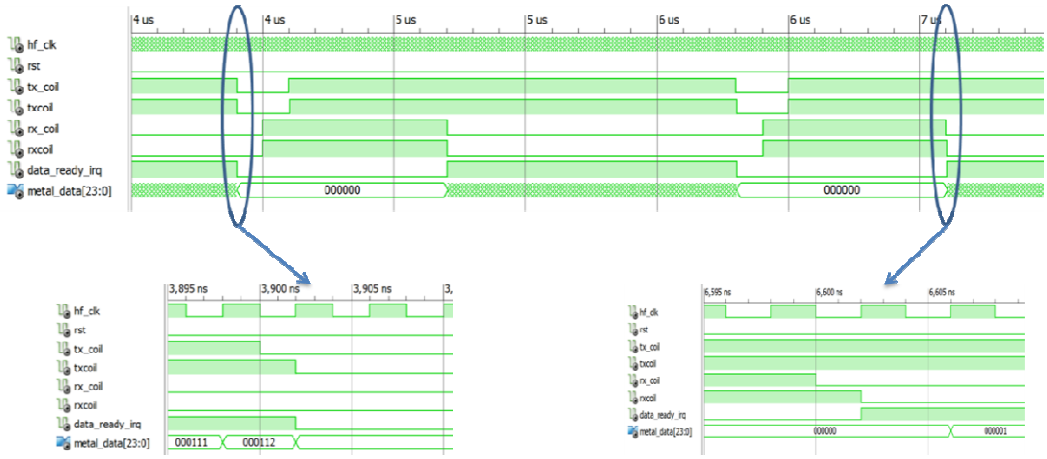
MetalCtrEn <= TxCoil AND (NOT RxCoil);

Enable kontrol sinyali aynı zamanda okunan metal verisinin hazır olduğunu bildiren kesme sinyal olarak da görev görür. Elde edilen metal verisi tespit modülüne gönderilir ve tespit modülü içerisinde 16 tane verinin ortalaması alınarak yeni ve daha az gürültülü metal verisi üretilir.

DATA_READY_IRQ >= MetalCtrEn;

Tespit birimi DATA_READY_IRQ sinyalinin düşen kenarını tespit ederek metal verisinin işlemeye hazır olduğunu tespit eder.

Yukarıda anlatılan çalışmaları özetleyen zamanlama diyagramı Şekil 3.48'de verilmiştir.



Şekil 3.48: Metal bilgisi okuma modülü zaman diyagramı.

METAL_INFO modülünün yukarıda anlatılan işlevleri yerine getirmek amacıyla kullandığı FPGA kaynağı ve toplama göre oranları Şekil 3.49'da verilmiştir.

```
Device utilization summary:
---------------------------

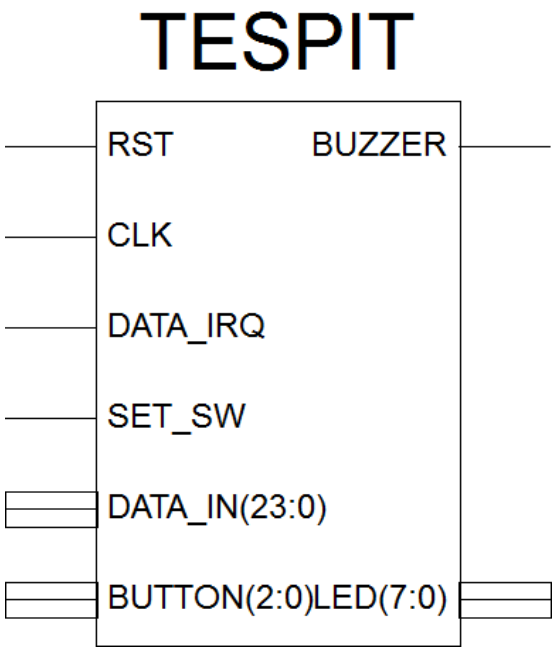
Selected Device : 3s250etq144-5

 Number of Slices:                        9  out of   2448     0%
 Number of Slice Flip Flops:             18  out of   4896     0%
 Number of 4 input LUTs:                 18  out of   4896     0%
 Number of IOs:                          29
 Number of bonded IOBs:                  29  out of    108    26%
 Number of GCLKs:                         1  out of     24     4%
```

Şekil 3.49: Metal Bilgisi Okuma Biriminin kullandığı lojik sayısı.

3.3.2.3. Hassasiyet ayarı, tespit ve uyarı birimi

Metal Bilgisi Okuma Biriminden gelen bilgilerin değerlendirildiği birimdir. Ortamdaki manyetik alan bilgilerinin bu birime aktarılması ile elde edilen veriler yorumlanarak ortaya metal bilgisi çıkarılır. Kullanıcının belirlediği hassasiyet seviyesine uygun olarak uyarı birimi yardımıyla dış ortama metal yoğunluğuna göre sesli ve görsel uyarı verilmesi işlemlerini yerine getirir. Bu işlemlerin yerine getirilmesi için TESPIT.vhd dosyası oluşturularak tasarım yapılmıştır. TESPIT modülüne ilişkin giriş çıkış birimleri Şekil 3.50 üzerinde gösterilmiştir.



Şekil 3.50: Tespit ve uyarı birimi giriş-çıkış portları.

DATA_IRQ: Metal Bilgisi Okuma Biriminin okuma işlemini bitirdiğini ve okunan verilerin tespit algoritması açısından kullanıma hazır olduğunu bildiren bir saat sinyali genişliğinde uyarı işaretidir.

DATA_IN: Metal Bilgisi Okuma Biriminin gerekli işlemleri yaparak ürettiği ve ortamın metalik durumu hakkında bilgiler içeren veri giriş portudur.

SET_BUTTON: Metal dedektörünün herhangi bir toprak cinsine veya belirli bir metal yoğunluğu yakınında arama yapabilmesi için bulunduğu ortama göre kendini ayarlamasını sağlayan komutun verildiği buton bilgisidir.

HASSAS_BUTTON: Metal dedektörünün hassasiyetini artırmak yönünde sisteme komut vermek amacıyla kullanılan butondur. Sistemin hassasiyetini artırarak daha küçük metalleri de tespit etme imkanı verir. Fakat bu durumda metal dedektörünün vereceği yanlış alarm sayısında artış görülecektir.
KOR_BUTTON: Metal dedektörünün hassasiyetini azaltmak yönünde sisteme komut vermek amacıyla kullanılan butondur. Metal dedektörü hassasiyeti azaltıldığında küçük metaller bulunamaz duruma gelir ve sistem sadece büyük metalleri bulma kabiliyetindedir. Bu durumda sistemin üreteceği yanlış alarm oranında ciddi azalma olacaktır.

LED: Metal dedektörünün herhangi bir tespit uyarımı vermesi gerektiği durumda kullanıcıya görsel uyarım verilmesini sağlamak amacıyla sistemde kullanılan 8 adet LEDin kontrollerini yapar. Tespit edilen metalin büyüklüğüne göre değişen sayıda LEDler yakılarak kullanıcıya metal yoğunluğu hakkında görsel uyarı verilir.
BUZZER: Metal dedektörünün herhangi bir tespit uyarımı vermesi gerektiği durumda kullanıcıya sesli uyarım verilmesini sağlamak amacıyla sistemde kullanılan buzzer'ın kontrollerini yapar. Tespit edilen metalin büyüklüğüne göre değişen sesler çıkarılarak kullanıcıya metal yoğunluğu hakkında sesli uyarım yapılır.

Hassasiyet Ayarı, Tespit ve Uyarı biriminin kullandığı lojik bileşen çeşitleri ve sayısı Şekil 3.51'de gösterilmiştir.

```
=========================================================================
HDL Synthesis Report

Macro Statistics
# Adders/Subtractors                                   : 2
 16-bit subtractor                                     : 1
 6-bit adder                                           : 1
# Counters                                             : 1
 8-bit up counter                                      : 1
# Registers                                            : 5
 1-bit register                                        : 1
 16-bit register                                       : 1
 24-bit register                                       : 1
 6-bit register                                        : 1
 8-bit register                                        : 1
# Comparators                                          : 11
 17-bit comparator less                                : 8
 24-bit comparator greatequal                          : 1
 24-bit comparator less                                : 1
 6-bit comparator greater                              : 1

=========================================|===============================
```

Şekil 3.51: Tespit biriminin kullandığı lojik birimler.

Hassasiyet Ayarı, Tespit ve Uyarı biriminin FPGA içerisindeki lojik kaynakları kullanma oranı Şekil 3.52'de gösterilmiştir.

```
Device utilization summary:
---------------------------

Selected Device : 3s250evq100-5

 Number of Slices:                       82  out of   2448     3%
 Number of Slice Flip Flops:             61  out of   4896     1%
 Number of 4 input LUTs:                138  out of   4896     2%
 Number of IOs:                          36
 Number of bonded IOBs:                  36  out of     66    54%
 Number of GCLKs:                         1  out of     24     4%

---------------------------
```

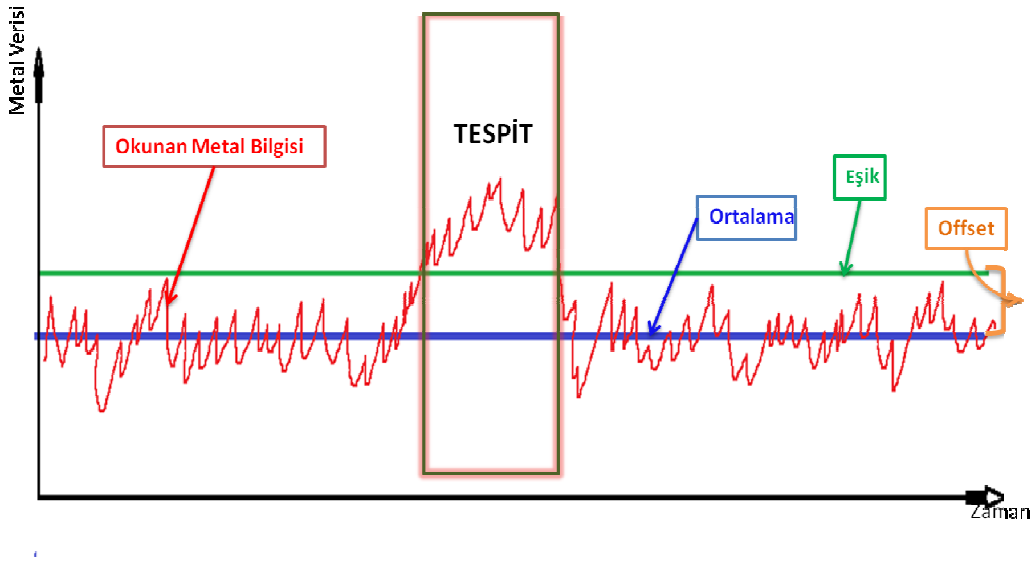
Şekil 3.52: Tespit biriminde kullanılan toplam lojik sayısı.

3.3.2.3.1. Ayar ve tespit

Metal dedektörü otomatik ayar, hassasiyet ayarı ve tespit işlemleri beraber ele alınarak incelenmesi uygun olacaktır. Sisteme güç verilip çalıştırılmaya başladığı ilk anda bilgi çıkarmak için okunan verileri karşılaştıracak herhangi bir önceden belirlenmiş bir değer yoktur. Sabit bir değer tanımlanarak okunan verilerin bu değerle karşılaştırılması yapılsaydı sistem herhangi bir ortamda çalışması pek

mümkün olmazdı. Bazı ortamlarda hassasiyet ayarlama yöntemi ile çalışılabilse bile bazı ortamlarda sürekli tespit verebilirdi. Bunun yanında sıcaklık farklılıkları da aynı şekilde problem oluştururdu. Bu gerekçeyle sisteme güç verildiğinde dedektör başlığı herhangi bir metal olmayan ortamda tutularak "Otomatik Ayar" butonuna basılır ve sistemin kendini ilgili ortama göre ayarlaması sağlanır. Çalışma anında da aynı işlem yapılarak farklı toprak özelliklerine göre yeniden ayar yapılması sağlanır. Otomatik ayar butonuna basıldığında belirli miktarda veriler toplanarak ortalaması alınır ve sistemin ilklendirmesi yapılır. Bu ayarlamalar neticesinde belirlenen değer Şekil 3.53 üzerinde mavi çizgi ile gösterilen "Ortalama" isimli değerdir. Ortalama değeri sistemden okunan metal verileri için bir referans noktası olarak kabul edilir ve diğer işlemler buna göre yapılır.

Kullanıcının otomatik ayardan sonra herhangi bir hassasiyet ayarı yapmadığı durumda sistem ön tanımlı bir hassasiyet seviyesi ile tarama işlemine başlar. Şekil 3.53'te turuncu renkle gösterilen "Offset" miktarı sistemin hassasiyet seviyesini belirler. Ön tanımlı hassasiyet seviyesi aslında FPGA içerisinde sabit olarak tutulan bir offset değeridir.



Şekil 3.53: Tespit fonksiyonu grafiksel anlatımı.

Yeşil renkle gösterilen eşik değeri "Ortalama" ile "Offset" değerlerinin toplamı ile oluşur ve hassasiyet seviyesi ile birebir ilgilidir. Ortalama, eşik ve offset değerlerinin

tanımından sonra tespit sisteminin çalışması maddeler halinde şu şekilde açıklanabilir.

1. Kullanıcı, offset değerini ilgili butona basarak sistemde tasarım sırasında belirlenmiş sabit değerler ile azaltarak eşik seviyesini de azaltır ve hassasiyeti artırmış olur. Hassasiyeti azaltmak istediğinde de ofset miktarını artırarak eşik seviyesini yükseltir.

2. Metal Bilgisi Okuma Biriminden gelen veriler eşik değeri ile karşılaştırılır.

3. Ardışık olarak gelen eşik değerinden büyük verilerin sayısı 15'e ulaştığında tespit vardır bilgisi çıkarılır. Eşik değerinden büyük ardışık veri miktarı 15'e ulaşmadan tekrar eşik değerinin altında bir veri gelirse durum başa döner ve yeniden en az 15 tane büyük verinin gelmesi beklenir. Bu yöntemle yanlış alarm miktarının azaltılması hedeflenmektedir.

4. Uyarı biriminden ilgili sesi çıkarması istenir.

3.3.2.3.2. Uyarı birimi

Uyarı Birimi tespit algoritmasından çıkan sonuca göre kullanıcıya sesli ve görsel uyarı verir. Ortamda metal olup olmadığı hakkında ve varsa metalin büyüklüğü hakkında kullanıcıya bilgi vermeyi amaçlayan bu birimde, okunan metal verisinin eşik değerinden ne kadar büyük olduğu belirlenerek kullanıcıya ilgili uyarı verilir. Sesli uyarı biriminde kullanılan buzzer metal yoğunluğuna göre değişen frekanslarda ses çıkartır. Küçük metalde 1000Hz civarında ses çıkarma işlemi yapılırken büyük metallerde 3500Hz seviyelerine kadar çıkılarak daha tiz bir ses verilmesi sağlanmıştır.

Görsel uyarı biriminde kullanılan 8 adet LEDin kontrolleri de Uyarı Birimi tarafından yapılır. Ortamda bulunan metalin büyüklüğü arttıkça yakılan LED sayısı da artırılarak metal büyüklüğü hakkında kullanıcıya görsel uyarı verilir.

3.3.2.4. RS232 haberleşme birimi

RS232 haberleşme birimi sistemin tarama fonksiyonunu yerine getirmesi için gerekli bir modül değildir. Metal dedektörü tasarım aşamasında dedektörün davranış karakteristiğini gözlemlemek ve buna uygun olarak tespit algoritması geliştirebilmek amacıyla verilerin bilgisayar ortamına aktarılması amacıyla kullanılmıştır. Sistemin temel bileşeni olmayan bu birim, www.opencores.org sitesinde bulunan referans tasarım üzerine değişiklikler yapılarak elde edilmiştir.

RS232 haberleşme protokolü seri tabanlı çalışan ve ortak saat alanlarında olmayan (asenkron) sadece iki cihazın birbiri ile iletişim kurmasına olanak veren bir altyapı sunar. Asenkron bir yapıda çalışmasından dolayı veri iletim hızı (baudrate) haberleşme öncesinde tanımlanması gerekirken bazı tasarımlarda veri iletim hızını otomatik algılandığı da görülür. Tasarlanan sistemde baudrate tasarım aşamasında belirlenerek FPGA yazılımının içine gömülmüştür. Çok yaygın kullanılan bazı baudrate değerleri şu şekilde sıralanabilir.

- 9600
- 19200
- 38400
- 115200

RS232 haberleşme protokolünde ayarlanabilir diğer parametreler veri boyutu, başlangıç biti, bitiş biti doğruluk kontrolü olarak karşımıza çıkar. Veri boyutu genel olarak 8 bit kullanılırken 6 ve 7 bit kullanma imkanı da sunulmuştur. Bitiş biti süresi olarak genelde 1 bit kullanılır, gereklilik durumunda ise 1,5 ve 2 bit olarak da ayarlanabilir. Doğruluk Kontrolü (Parity) kullanımı isteğe bağlıdır, kullanıcı istediğinde gönderilen veri içerisinde lojik “1” lerin sayısına göre ayarlamalar yapabilir.

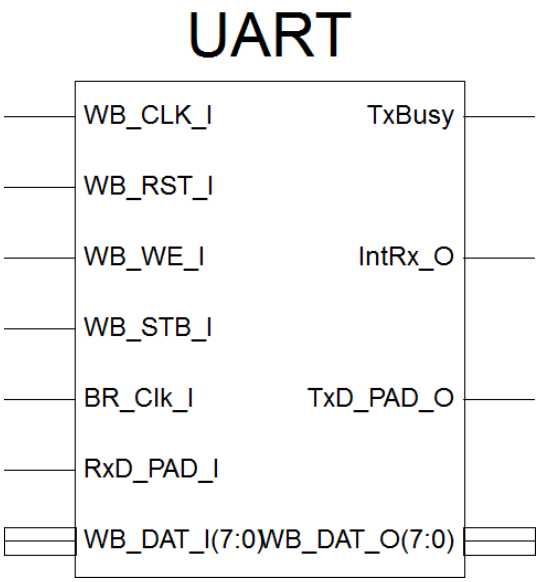
Sistemde RS232 tabanlı bir haberleşme kullanılmasının en büyük sebebi çok yaygın kullanılan bir protokol olması ve USB-Seri dönüştürücüler yardımıyla her bilgisayarda kullanılabilmesidir. Ayrıca sadece tasarım aşamasında kullanılacak olan bir bileşen olması nedeniyle tasarım kolaylığı açısından da değerlendirme

yapıldığında ön plana çıkar. Tasarlanan sistemde ilgili modül UART olarak adlandırılmıştır.

Kullanılan RS232 haberleşme protokolüne ilişkin parametreler şu şekilde sıralanabilir:

- Veri Boyutu: Sabit 8 bit
- Baudrate: Ayarlanabilir olmakla beraber genelde 115200 kullanılmıştır.
- Stop Bit Süresi: Bir bit olarak seçilmiştir.
- Parity Kontrol: Kullanılmamıştır.

Kullanılan RS232 modülü giriş çıkış birimleri Şekil 3.54 üzerinde görülmektedir.



Şekil 3.54: RS232 haberleşme birimi giriş-çıkış portları.

Giriş ve çıkış birimleri tanımları şu şekilde verilebilir.

WB_CLK_I: Sistem genelinde kullanılan ve 50 MHz değerinde olan saat sinyalidir.

WB_RST_I: Sistem genelinde kullanılan ve kullanıcı tarafından sistemi ilk konumuna getirmek için kullanılan reset sinyalidir.

WB_WE_I: RS232 üzerinden veri gönderme işlevini kontrol eden sinyaldir. Herhangi bir veri göndermek istendiğinde ”1” yapılması gerekir.

WB_STB_I: RS232 modülünün aktif edilmesi için kullanılan sinyaldir. RS232 modülünü kullanmak için lojik “1” değerinin verilmesi gerekir.

BR_CLK_I: Baudrate ayarlamak için kullanılan saat sinyalidir. Sistemde kullanılan saat sinyali haricinde başka bir sinyal ile de Baudrate ayarlama imkanı vermek amacıyla konulmuştur. Fakat sistem saat sinyali bağlanarak tasarım yapılmıştır.

RxD_PAD_I: Seri olarak veri almak için dış ortama çıkan sinyal giriş pinidir.

WB_DAT_I: RS232 üzerinden gönderilmek istenen 8 bit uzunluğundaki veri paketidir.

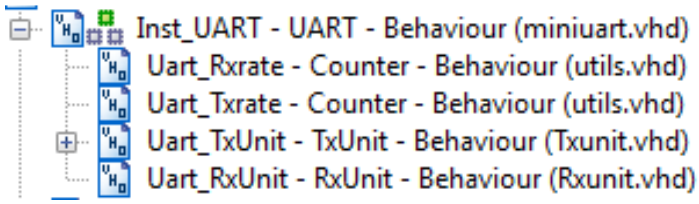
TxBusy: RS232 modülünün veri iletim için uygun olup olmadığını bildiren sinyaldir. Lojik "1" olması durumunda veri gönderme işleminin devam ettiği ve yeni veri göndermek için uygun olmadığı sonucu çıkarılır.

IntRx_O: Seri olarak alınan verilerin bir paket halinde hazır olduğunu ilgili birimlere bildiren sinyaldir.

TxD_PAD_O: Seri olarak veri göndermek için dış ortama çıkan sinyal çıkış pinidir.

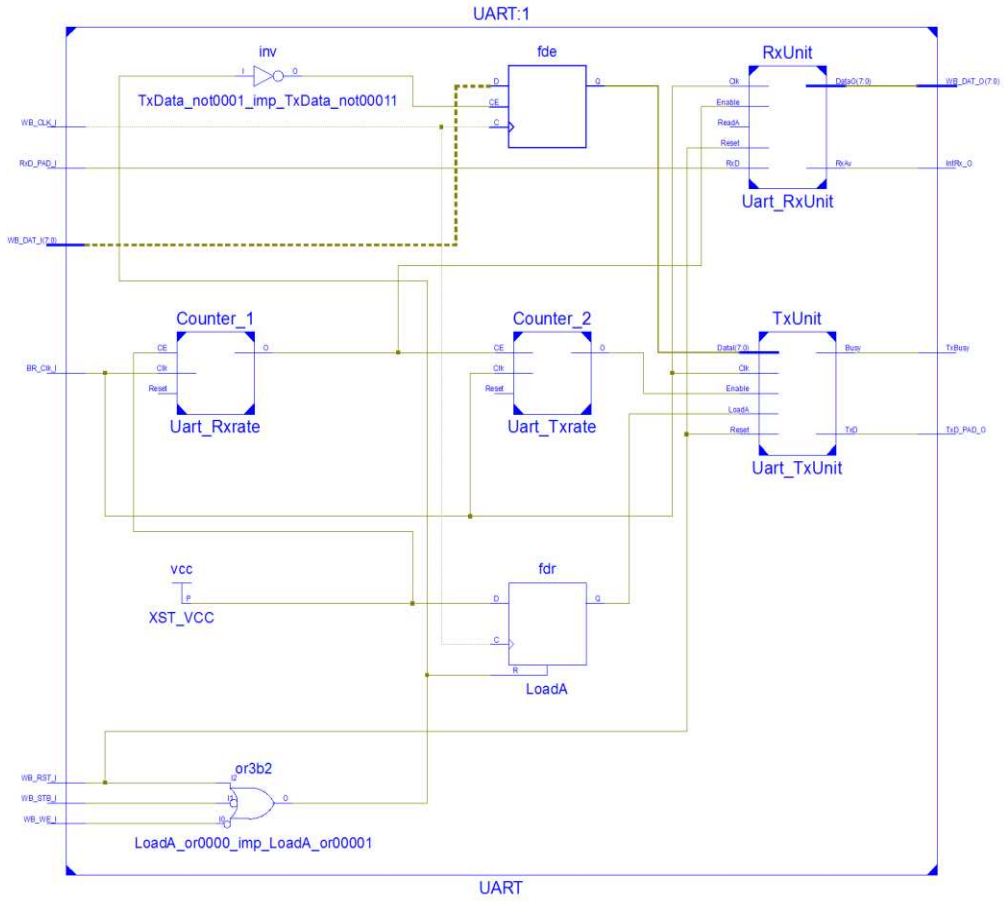
WB_DAT_O: Seri olarak alınan verinin 8 bitlik paket olarak hazırlanmış durumudur.

Tasarımı yapılan UART modülü alt birimleri Şekil 3.55 üzerinde gösterilmiştir.



Şekil 3.55: RS232 birimi alt modülleri.

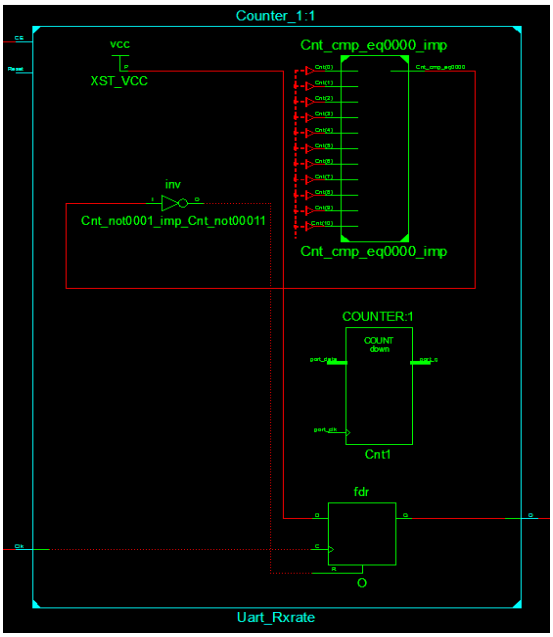
Tasarımı yapılan UART modülüne ait RTL şematik Şekil 3.56'da gösterilmiştir.



Şekil 3.56: RS232 birimi RTL şematiği.

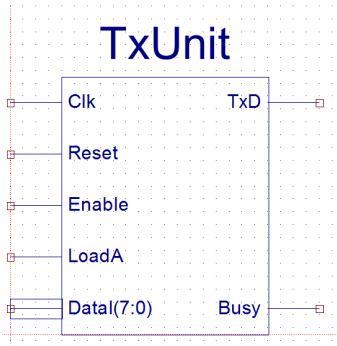
Uart_Rxrate modülü ile seri alınan verinin hızına göre oluşturulmuş ve veri hızının 4 katı yüksek frekansta sinyal üretilir. RxD_PAD_I girişindeki bir veri 4 kat daha yüksek hızlı bir sinyalle takip edilerek her bir veri için 4 örnek alınması ile hata oranı minimize edilmeye çalışılmıştır.

Uart_Txrate modülü belirlenen baudrate hızında sinyal oluşturarak veri gönderme hızının istenen baudrate değerinde olmasını sağlar. Uart_Rxrate modülüne ait RTL şeması Şekil 3.57'de verilmiştir.



Şekil 3.57: RS232 alıcı birimi RTL şematiği.

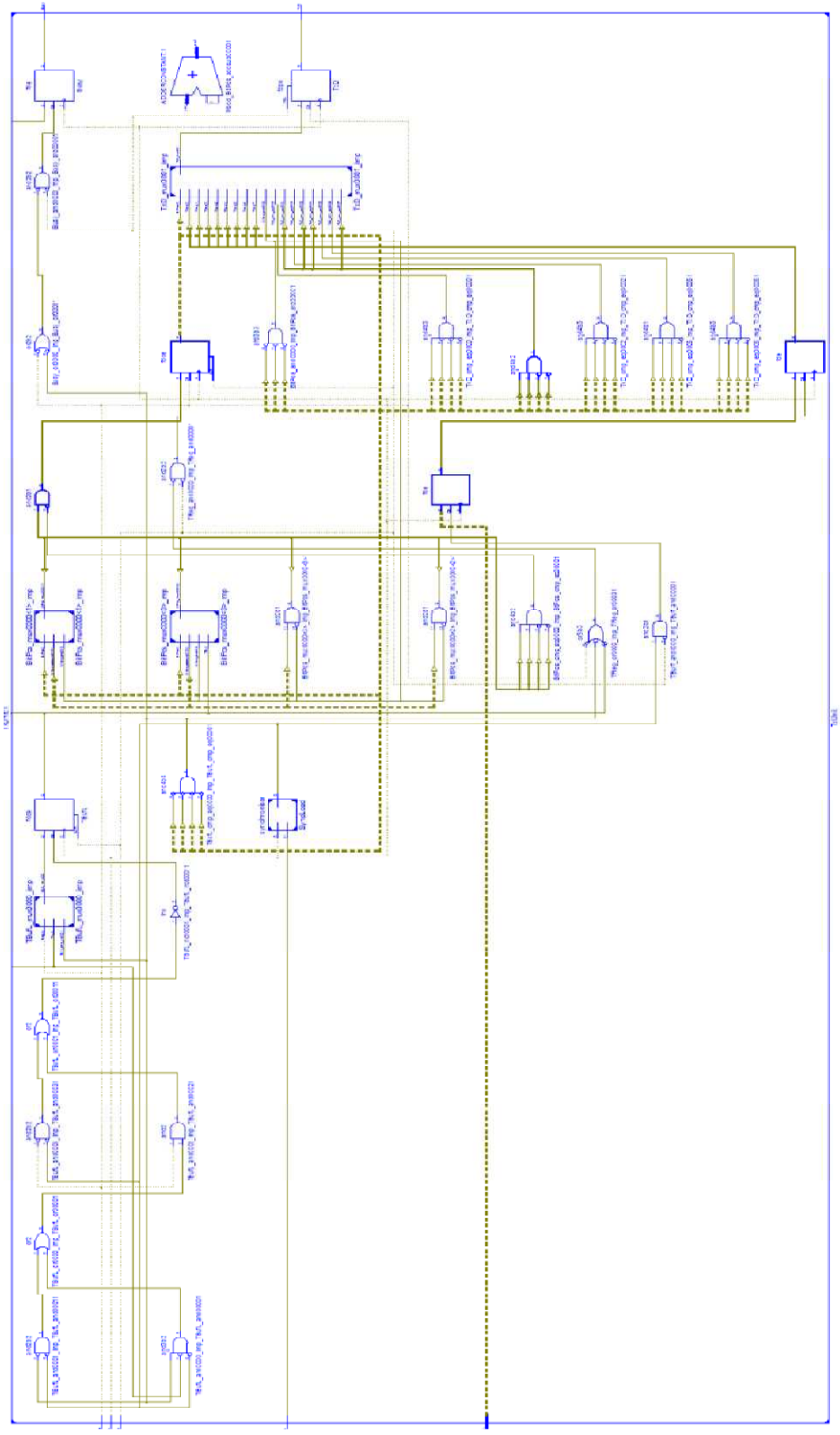
Uart_TxUnit: Bu modül data giriş portundan aldığı 8 bit uzunluğundaki veriyi uygun baudrate değeri ile hedefe gönderir. Veri gönderme işlemi devam ediyorken meşgul olduğu bilgisini ilgili modüle göndererek haber verir. Uart_TxUnit modülü giriş-çıkış birimleri Şekil 3.58'de gösterilmiştir.



Şekil 3.58: RS232 gönderici modül giriş-çıkış portları.

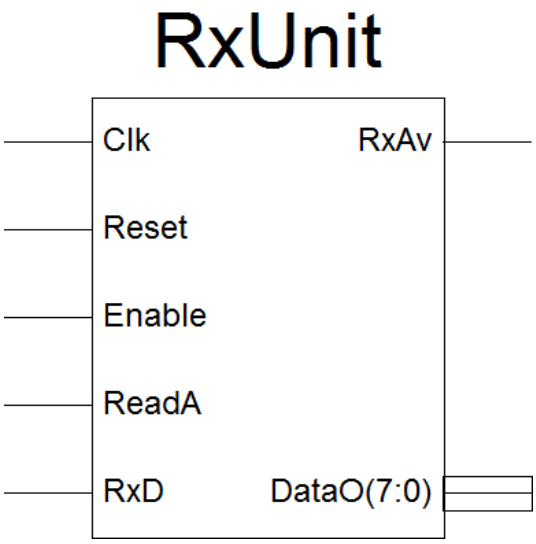
TxUnit giriş birimleri saat sinyali, reset sinyali, bu birimi aktif eden Enable sinyali, girişte yeni verinin olduğunu bildiren LoadA sinyali ve veri giriş portudur. Çıkış olarak ise veri gönderme işleminin devam ettiğini bildiren Busy sinyali ile seri data gönderme pini karşımıza çıkar.

Uart_TxUnit modülü RTL şeması Şekil 3.59'da gösterilmiştir.



Şekil 3.59: RS232 gönderici birimi RTL şematiği.

Uart_RxUnit: Bu modül seri data giriş pini üzerinden seçilen baudrate ile aldığı veriyi düzenleyerek 8 bit uzunluğunda veri paketi haline getirir. Uart_RxUnit modülü giriş-çıkış birimleri Şekil 3.60'ta gösterilmiştir.



Şekil 3.60: RS232 alıcı birim giriş-çıkış portları.

RxUnit giriş birimleri saat sinyali, reset sinyali, bu birimi aktif eden Enable sinyali, gelen veriyi okuma isteğini belirten ReadA sinyali ve veri giriş pinidir. Çıkış olarak ise veri alma işleminin bittiğini bildiren RxAv sinyali ile alınan seri datanın düzenlenmiş 8 bitlik veri içeren port karşımıza çıkar.

RS232 biriminin kullandığı lojik kaynakların diğer tüm kaynaklara oranı Şekil 3.61'de gösterilmiştir.

```
Device utilization summary:
---------------------------

Selected Device : 3s250evq100-5

 Number of Slices:                         63  out of   2448     2%
 Number of Slice Flip Flops:               65  out of   4896     1%
 Number of 4 input LUTs:                   81  out of   4896     1%
 Number of IOs:                            25
 Number of bonded IOBs:                    25  out of     66    37%
    IOB Flip Flops:                         8
 Number of GCLKs:                           2  out of     24     8%
```

Şekil 3.61: RS232 haberleşme biriminin kullandığı toplam lojik sayısı.

4. TESTLER

Tasarlanan sistemin işlevselliğini test etmek amacıyla Görsel Kullanıcı Arayüz yardımıyla bazı testler gerçekleştirildi. Yapılan testlerde sistemin farklı metalleri tespit etme kabiliyetini anlamak amaçlanmıştır.

4.1. Metal Dedektörü Tespit Testleri

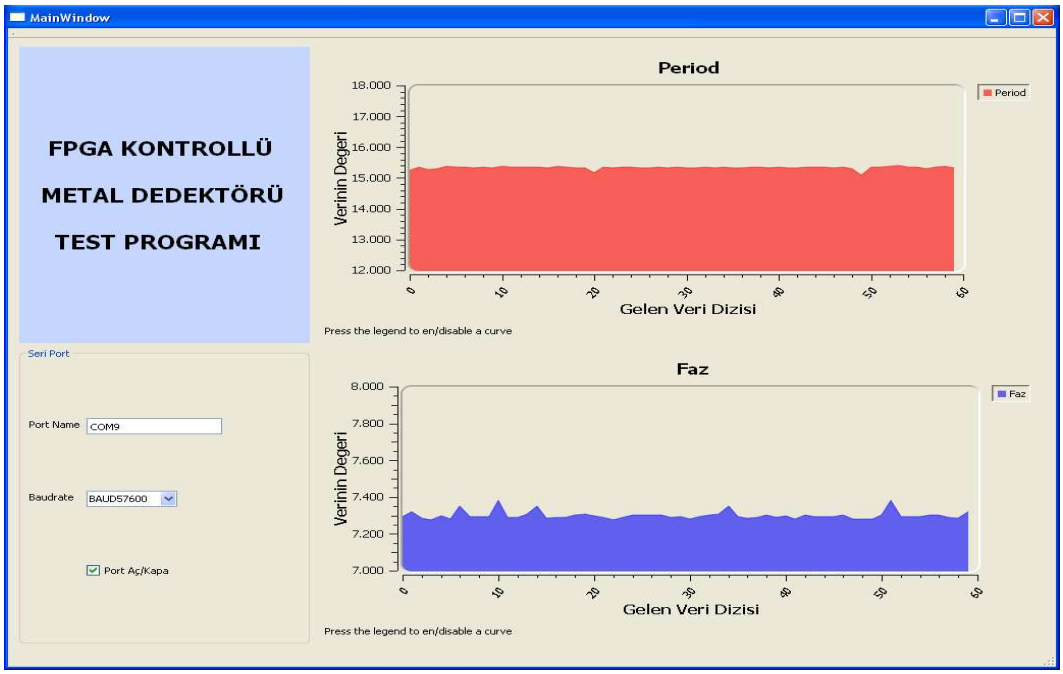
Metal dedektör içerisindeki ölçüm sisteminin istenilen performansta çalıştığı gözlemlendikten sonra yapılan tespit testlerinde metal dedektörünün farklı metallere farklı uzaklıklarda verdiği tepkiler test edilmiştir. Yapılan testlerdeki amaç geliştirilen metal dedektör sisteminin metal tespit kabiliyetini göstermektir.

Testlerde 150 cm² büyüklüğünde alüminyum ve bakır malzeme ile kromdan yapılmış küçük bir metal parçası kullanılmıştır. Bakır ve alüminyum endüktif özellikleri ön plana çıkan metaller iken krom rezistif özelliği yüksek olan bir metaldir. Testlerde kullanılan metallerin iletkenlik bilgileri Tablo 4.1'de verilmiştir.

Tablo 4.1: Testlerde kullanılan metal türleri ve iletkenlik değerleri.

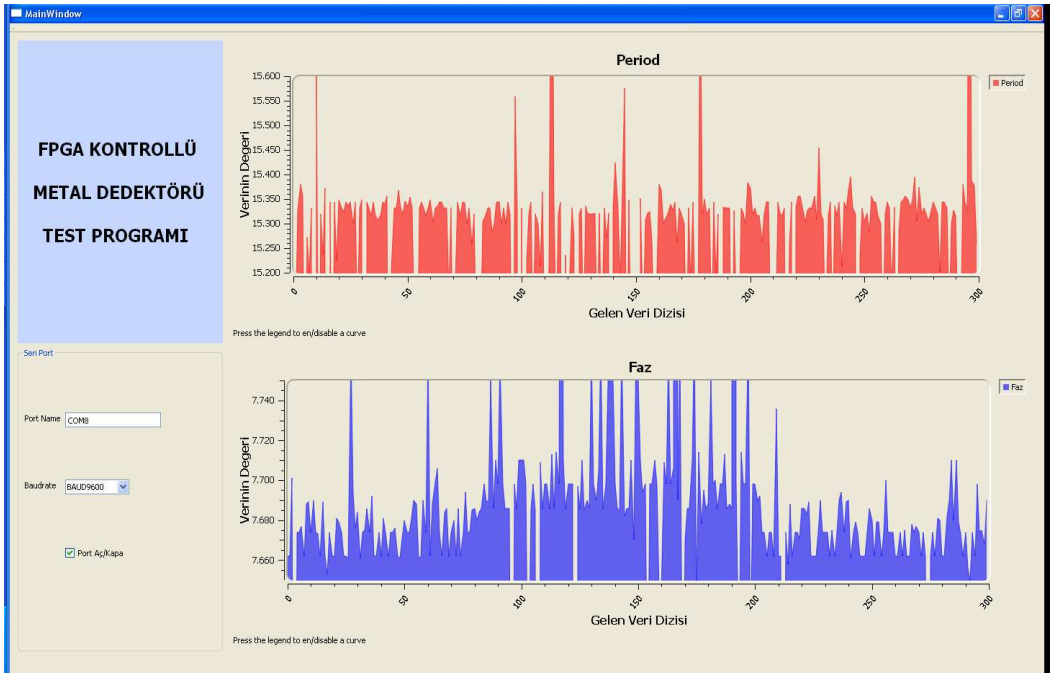
Metal Cinsi	İletkenlik
Bakır	$\sigma = 5{,}80x10^7$
Alüminyum	$\sigma = 3{,}54x10^7$
Krom	$\sigma = 8{,}00x10^6$

İlk olarak ortamda herhangi bir metal yokken elde edilen ekran görüntüsü Şekil 4.1'de verilmiştir. Şekil 4.1 görüntüsü incelendiğinde sistemin öz gürültüsü ve çevrenin manyetik kirliliğinden kaynaklanan iğne şekilli gürültüler görülmektedir. Bu gürültülerden dolayı metal dedektörünün yanlış alarm vermesini engellemek amacıyla tespit birimi içerisinde filtre görevi gören bir yapı kurulmuştur(Şekil 4.1).

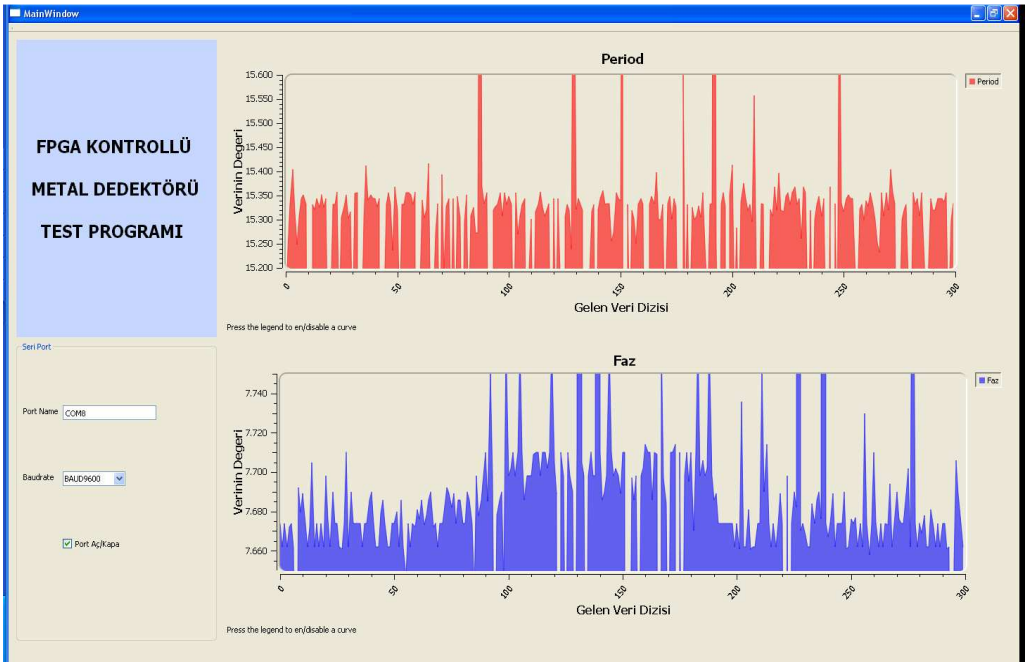


Şekil 4.1: Metal dedektörü boşta iken GUI ekran görüntüsü.

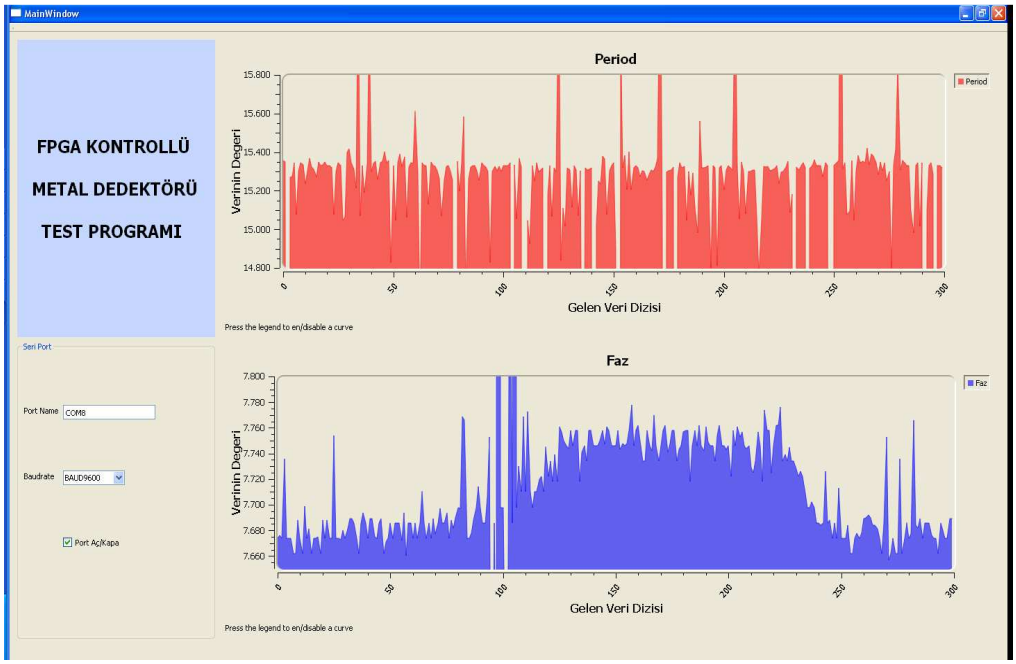
Daha sonra kullanılan test parçaları, başlığa yaklaştırılarakfarklı mesafelerde meydana gelen değişimler gözlenmiştir. Şekillerde testlerde kullanılan metallerin farklı mesafelerde tespit durumları ve oluşturdukları tespitin büyüklüğü görülmektedir.



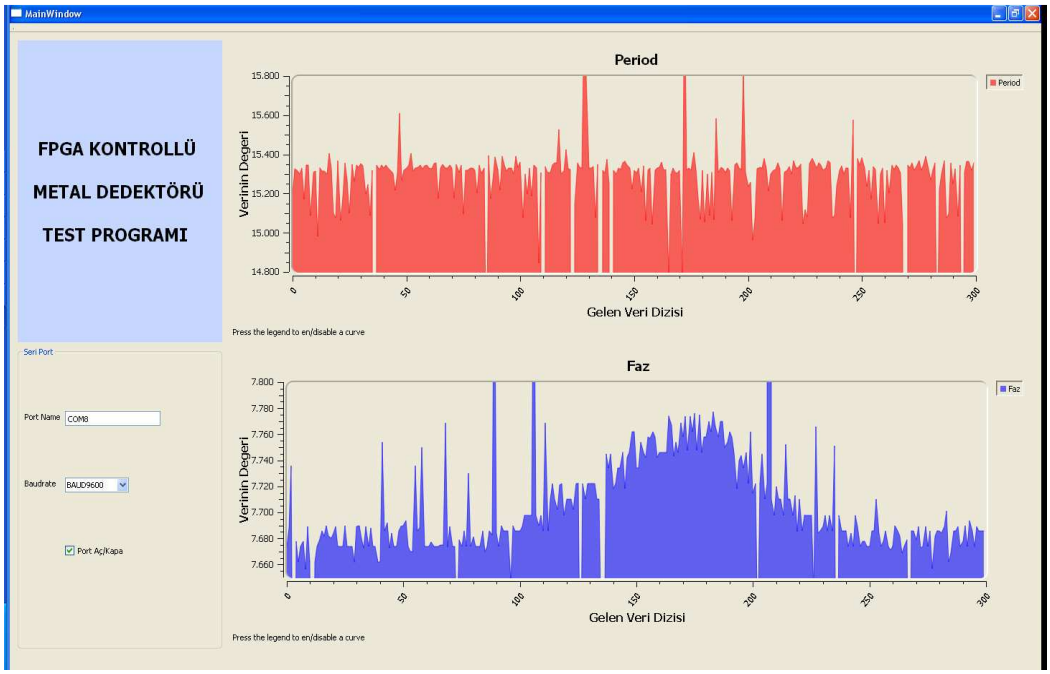
Şekil 4.2: Alüminyum parça 18 cm mesafede iken ekran görüntüsü.



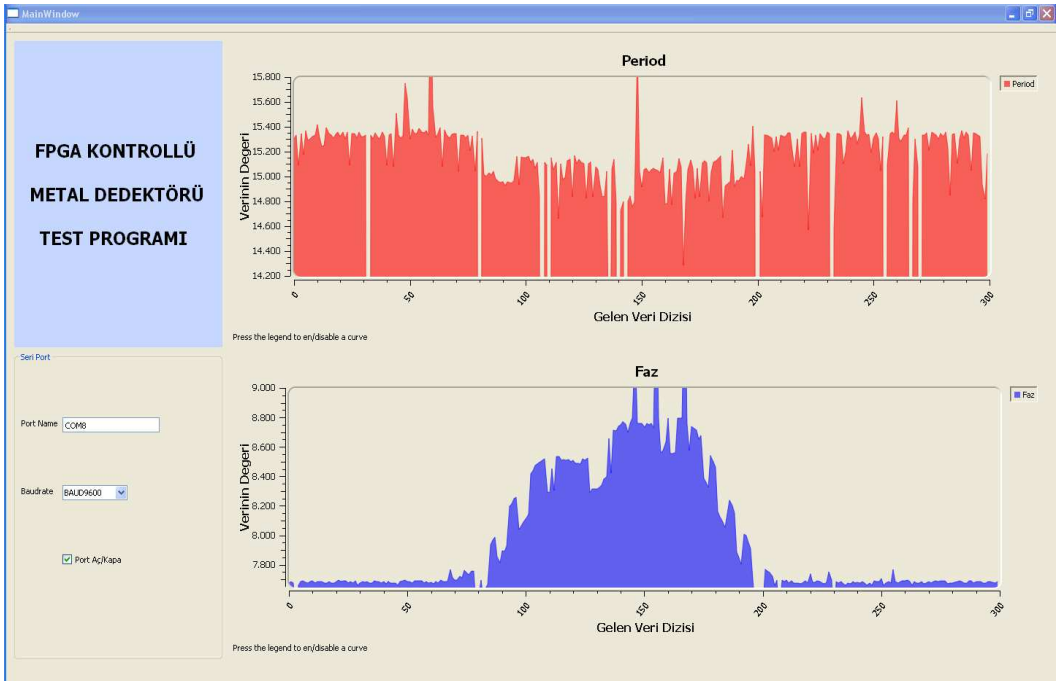
Şekil 4.3: Bakır parça 18 cm mesafede iken ekran görüntüsü.



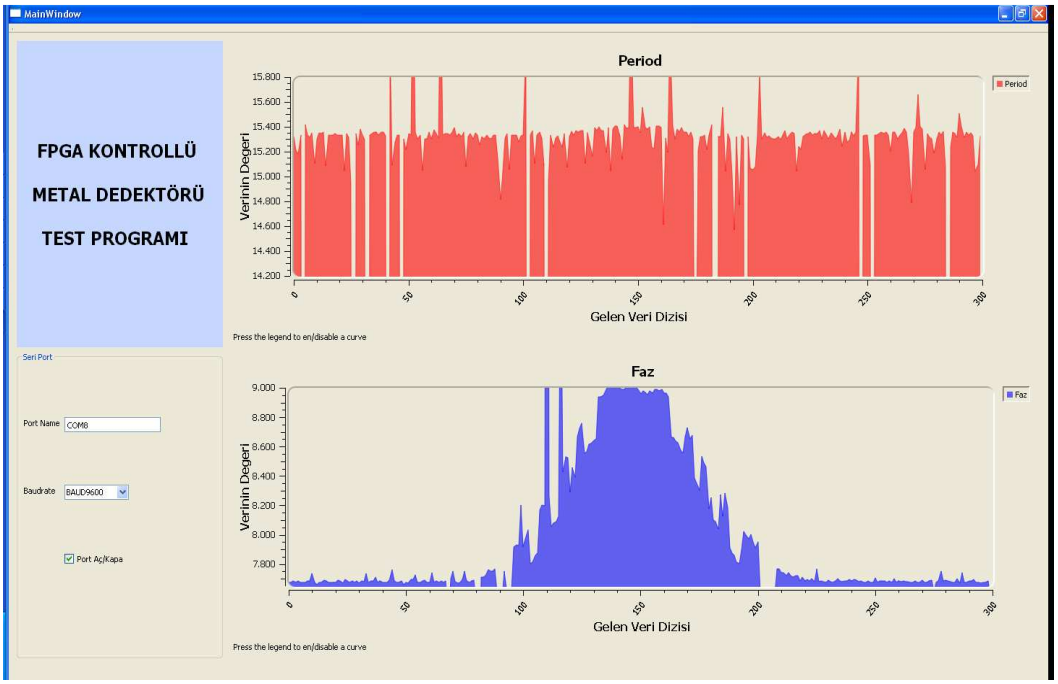
Şekil 4.4: Alüminyum parça 13 cm mesafede iken ekran görüntüsü.



Şekil 4.5: Bakır parça 13 cm mesafede iken ekran görüntüsü.

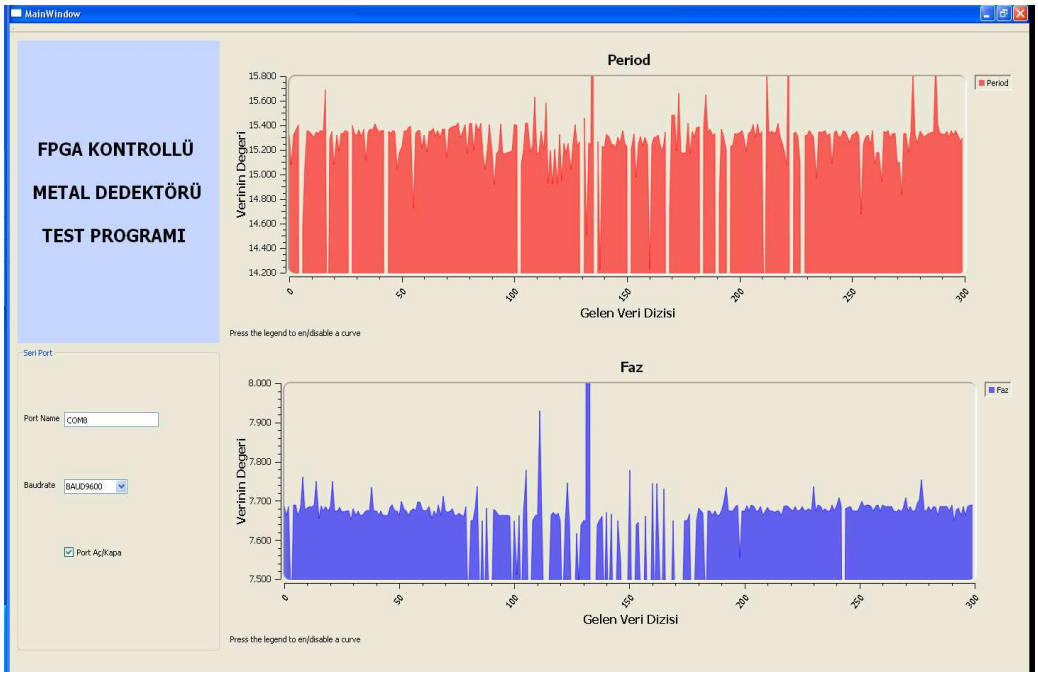


Şekil 4.6: Alüminyum parça 6 cm mesafede iken ekran görüntüsü.



Şekil 4.7: Bakır parça 6 cm mesafede iken ekran görüntüsü.

Bakır ve alüminyumda elde edilen ekran görüntüleri ile krom malzemede elde edilen görüntüler (Şekil 4.8) incelendiğinde faz kayma yönlerinin farklı olduğu gözlemlenmektedir. Metallerin endüktif veya rezistif olma durumları faz kayma miktarını ve yönünü belirler. Krom parçanın endüktif özelliğinin rezistif özelliğinden daha küçük olmasından dolayı ölçülen değerin azaldığı yani alıcı bobinden gelen sinyal ile verici bobin sinyali arasındaki farkın azaldığı gözlemlenmektedir. Bakır ve alüminyum gibi endüktif özellikleri rezistif özelliklerine göre daha yüksek olan metallerde ise alıcı bobin sinyalinin gecikmeli geldiği gözlemlenmektedir.



Şekil 4.8: Krom parça 4 cm mesafede iken ekran görüntüsü.

5. SONUÇLAR VE ÖNERİLER

Yapılan çalışmalar kapsamında günümüzde yaygın olarak kullanılan metal dedektör yapıları ve çalışma yöntemleri incelenmiş ve “sürekli dalga” yaklaşımı seçilerek bu yöntem FPGA tabanlı olarak gerçeklenmiştir.

Sistemde karmaşık ve yoğun analog tasarımlar kullanmak yerine mümkün olduğunca daha basit ve düşük maliyetli yöntemlerle sonuca ulaşmak hedeflenmiştir. Bu amaçla donanım ve donanım birimlerinden gelen verileri değerlendiren FPGA yazılım tasarımları ile geliştirme sürecinde kullanılan görsel kullanıcı arayüzü tasarımı yapılmıştır. Özellikle dizi dedektör yapıları için etkin ve çok düşük maliyetli bir çözüm ortaya çıktığı görülmüştür. Tasarlanan sistemde temel yapı olan FPGA içerisinde oluşturulan yüksek çözünürlüklü zamanlama yapıları ile metal bilgisi ölçüm testleri için farklı büyüklükte ve uzaklıkta metal çeşitleri kullanılmış ve sistemin başarı ile sonuç verdiği gözlemlenmiştir.

Tasarlanan sistem ile FPGA tabanlı metal dedektörü için temel konseptin oturtulması ve bir takım temel iyileştirmelerin yapılması hedeflenmiştir. Çalışmanın devamı olacak nitelikte geliştirilen sistem üzerine yapılabilecek iyileştirmeler ve ele alınabilecek diğer konular aşağıda verilmiştir.

1. Alıcı ve verici bobin sarım sayıları optimize edilerek daha yüksek performans elde etme durumları değerlendirilebilir.
2. Ulaşılmak istenen maksimum tarama derinliği ve hedeflenen metalin büyüklüğüne göre uygun yapıda bobinler tasarlanarak aynı sistem birçok amaç için kullanılabilir.
3. Sistemde güç dağılımları yeniden tasarlanarak verici bobin üzerinden akan akım artırılabilir ve bu sayede daha büyük manyetik alan oluşturularak sistemin performansı üzerindeki etkisi gözlemlenebilir.

KAYNAKLAR

[1] G. Dieter, S. Andy, L. Adam, B. Thomas, "Metal detector handbook for humanitarian demining", ***Office for Official Publications of the European Communities***, 2003

[2] http://image.made-in-china.com/4f0j00vBfQdyUkfDoj/Hand-Held-Metal-Detector-GT-1001-.jpg **(Ziyaret tarihi: 15 Ocak 2011)**

[3] http://www.marinemagnetics.com/wp-content/themes/marine/images/Seaspy_HorizontalGradiometer.jpg **(Ziyaret tarihi: 15 Ocak 2011)**

[4] http://en.wikipedia.org/wiki/File:3030-mag.jpg **(Ziyaret tarihi: 15 Ocak 2011)**

[5] http://www.ngoilgasmena.com/media/article-images/article-image/NGOMENA/issue-7/data-images-copy.png **(Ziyaret tarihi: 15 Ocak 2011)**

[6] http://metaldetectors.jzw.com.au/MS_3117_HI_water_resistant_conveyor_mounted_metal_detector.htm **(Ziyaret tarihi: 13 Mart 2011)**

[7] Q. Qin, T. Y. Liu, L. Z. Gong, "Metal detector", ***Google Patents, US 7816920 B2,*** 2010.

[8] C. Bruschini, B. Gros, "A Survey Of Current Sensor Technology Research for the Detection of Landmines", ***International Workshop on Sustainable Humanitarian Demining ,*** s. 6.18/6.27, Zagreb, Croatia, 1997.

[9] L.G. Roybal, P.M. Rice, J.M. Manhardt, "A new approach for detecting and classifying concealed weapons," ***Proceedings of the SPIE, The International Society for Optical Engineering, Conference on Surveillance and Assessment Technologies for Law Enforcement,*** Vol. 2935, s. 95-107, Boston, MA, 1996.

[10] A.R. Hunt, R. D. Hogg, W. Foreman, "Concealed weapons detection using electromagnetic resonance", ***Proceedings of the SPIE, The International Society for Optical Engineering, Conference on Enforcement and Security Technologies,*** Vol. 3575, s. 62 to 67, Boston, MA, 1998.

[11] S. Chekcheyev, "A temperature-stable metal detector***", Instrumentation and Measurement, IEEE Transactions,*** vol. 58, sayı 6, s. 1907–1910, 2009.

[12] G.C. Payne, "Ferrous/non-ferrous metal detector using sampling", ***Google Patents, 4110679,*** 1978.

[13] Y. Das, “Effects of soil electromagnetic properties on metal detectors”, ***Geoscience and Remote Sensing, IEEE Transactions,*** vol. 44, sayı. 6, s. 1444–1453, 2006.

[14] P. Druyts, C. Craeye, M. Acheroy, “Volume of Influence for Magnetic Soils and Electromagnetic Induction Sensors”, ***Geoscience and Remote Sensing, IEEE Transactions,*** vol. 48, s. 3686–3697, 2010.

[15] B.R. Vales, S. Harneit, M. Reuter, V. Skorupskaite, “Moisture Effects in Soils Using a Frequency Domain Metal Detector”, ***Automation Congress, WAC’06. World,*** s. 1–6, 2006.

[16] E. Peleg, M. Harari, L. Joskowicz, M. Liebergall, R. Mosheiff, “Integration of computer-aided navigation and metal detector technology in the removal of shrapnel in terror attacks casualties” ***7th Int. Conf. Computer-Aided Orthopaedic Surgery,*** s. 57-60 Heidelberg, Germany, 2007.

[17] S. Yamazaki, H. Nakane, A. Tanaka, “Basic Analysis of a metal detector,” ***IEEE Trans. Instrum. Meas.,*** vol. 51, no. 4, s. 810–813, 2002.

[18] M. Graves, A. Smith, B. Batchelor, “Approaches to foreign body detection in foods,” ***Trends Food Sci. Tech.,*** vol. 9, no. 1, s. 21–27, 1998.

[19] L. M. Arena, S. R. Baker, “Use of a metal detector to identify ingested metallic foreign bodies,” ***Amer. J. Roentgenol.,*** vol. 155, no. 4, s. 803–804, 1990.

[20] J. B. Lee, S. Ahmad, C. P. Gale, “Detection of coins ingested by children using a handheld metal detector: A systematic review”, ***Emerg. Med. J.,*** vol. 22, no. 12, s. 839–844, 2005.

[21] L. Collins, P. Gao, L. Makowsky, J. Moulton, D. Reidy, D. Weaver, “Improving detection of low-metallic content landmines using EMI data”, ***Geoscience and Remote Sensing Symposium,*** s. 1631–1633, 2000.

[22] J. Trevelyan, “Target depth estimation for a metal detector in the frequency domain”, ***Detection of Abandoned Land Mines, Conf.*** Publ. No. 458, s. 218–221,1998.

[23] C.V. Nelson, “Metal detection and classification technologies”, ***Johns Hopkins APL technical digest,*** vol. 25, s. 62–67, 2004.

[24] D.A. Keiswetter, I.J. Won, J. Miller, T. Bell, E. Cespedes, K. O’Neill, “Discriminating capabilities of multifrequency EMI data”, ***Geoscience and Remote Sensing Symposium,*** s. 1415–1417 2000.

[25] K.C. Ho, L.M. Collins, L.G. Huettel, P.D. Gader, “Discrimination mode processing for EMI and GPR sensors for hand-held land mine detection”, ***Geoscience and Remote Sensing, IEEE Transaction,*** vol. 42, s. 249–263, 2004.

[26] M.S. Sharawi, M.I. Sharawi, "Design and Implementation of a Low Cost VLF Metal Detector with Metal-Type Discrimination Capabilities", ***Signal Processing and Communications,*** s. 480–483, 2007.

[27] A. Westersten, "Hybrid-technology metal detector", ***Google Patents, US 11514488,*** 2010.

[28] L. Stamatescu, A.L. Jones, "Metal detector with data transfer", ***Google Patents, US 7310586,*** 2007.

[29] H. Kruger, "Solutions for 3D position referencing for handheld metal detectors used in humanitarian demining", ***Instrumentation and Measurement Technology Conference (I2MTC),*** s. 447–451, 2010.

[30] G.H. Klein, A.K. Louis, K.U. Modrich, "Use of metal detectors for electromagnetic induction local 3D imaging", ***EUDEM2-SCOT International Conference on Requirements and Technologies for the Detection, Removal and Neutralization of Landmines and UXO,*** Vol. 1, s. 263-269 Brüksel, 2003.

[31] http://www.minelab.com/emea/products/consumer/product-archive/x-terra-30?view=360 **(Ziyaret tarihi: 22 Kasım 2010)**

[32] http://www.chinaimportsales.com/bounty_hunter_metal_detector_acc.htm **(Ziyaret tarihi: 02 Mayıs 2011)**

[33] http://www.1000metaldetectors.com/wp-content/uploads/detech-15x12-coil-for-minelab.jpg **(Ziyaret tarihi: 02 Mayıs 2011)**

[34] http://www.lammertbies.nl/electronics/PI_metal_detector.html **(Ziyaret tarihi: 06 Mayıs 2011)**

[35] http://www.eurondt.com/index_2.gif **(Ziyaret tarihi: 10 Mayıs 2011)**

[36] http://oxfordbluesmdc.co.uk/wordpress/wp-content/uploads/2009/10/detect-300x197.jpg **(Ziyaret tarihi: 25 Mart 2011)**

[37] http://66pacific.com/calculators/coil_calc.aspx **(Ziyaret tarihi: 02 Haziran 2011)**

[38] http://www.lammertbies.nl/electronics/PI_metal_detector.html **(Ziyaret tarihi: 16 Şubat 2011)**

[39] C. Bruschini, 'A Multidisciplinary Analysis of Frequency Domain Metal Detectors for Humanitarian Demining'. PhD Thesis, ***Vrije Universiteit Brussel (VUB, Belgium), Faculty of Applied Sciences,*** ISBN 3-89825-853-X, s. 230 2002.

[40] http://www.gi.alaska.edu/~jesse/treasure/misc/howdetector.html **(Ziyaret tarihi: 16 Nisan 2011)**

[41] C. Gaffney, “Detecting Trends in the Prediction of the Buried Past: A Review of Geophyscal Tecniques in Archaeology”, ***Archaeometry,*** vol. 50, s. 313–336, 2008.

[42] J. R. Jaquet, “Ferromagnetic metal detector utilizing gradiometers positioned on opposite sides of the detection area with overlapping sensitivity”, ***Google Patents, US 3971983,*** 1976.

[43] http://www.loma.com/lo_metal_detection_usa.shtml **(Ziyaret tarihi: 05 Şubat 2011)**

[44] http://www.pzhlz.net/photo/Security-and-Safety-Products/Magnetic-Buzzer-Piezo-Electric-Buzzer-Buzzer-Sound-20275.jpg **(Ziyaret tarihi: 16 Nisan 2011)**

[45] http://www.ndt-ed.org/EducationResources/CommunityCollege/EddyCurrents/Physics/depthcurrentdensity.htm **(Ziyaret tarihi: 16 Nisan 2011)**

[46] http://electronics.howstuffworks.com/gadgets/other-gadgets/metal-detector5.htm **(Ziyaret tarihi: 21 Kasım 2010)**

[47] http://www.detection.ru/detection/detectors/fisher/cz70/CZ-70%5B1%5D.jpg **(Ziyaret tarihi: 21 Kasım 2010)**

[48] http://www.detection.ru/detection/detectors/schiebel/atmid/atmid.jpg **(Ziyaret tarihi: 21 Kasım 2010)**

[49] http://www.minelab.com/__files/i/5882/FBS.gif **(Ziyaret tarihi: 21 Kasım 2010)**

[50] http://www.cflhd.gov/resources/agm/engApplications/SubsurfaceChartacter/632DetectingUndergroundStorageTanks.cfm **(Ziyaret tarihi: 18 Mart 2011)**

[51] http://web.uvic.ca/~jpoleson/Images/gradiometer.jpg **(Ziyaret tarihi: 28 Mart 2011)**

[52] http://cast.uark.edu/assets/images/About_CAST/Research%20Insturments/gradiometer.jpg **(Ziyaret tarihi: 18 Mart 2011)**

[53] http://geophysics.geoscienceworld.org/content/vol65/issue3/images/small/65_3_849_fig9.gif **(Ziyaret tarihi: 22 Nisan 2011)**

KİŞİSEL YAYINLAR ve ESERLER

[1] M. Sezgin, M. Çayır, M. Doğru, M. Dağ, H. Nazlı, E. Özkan, "Hand-held multi-sensor system design dedicated to mine detection," ***The Detection and Sensing of Mines, Explosive Objects and Obscured Targets XVI,*** p. 80170D-80170D-10, Orlando, Florida, USA, 2011.

[2] M. Sezgin, E. Özkan, M. Dağ, M. Çayır, "Graphical User Interface for Vertical Synchronous Dual-Sensor Mine Detection System" ***European Patent Office,*** 2010. *Patent başvurusu değerlendirme aşamasında.*

ÖZGEÇMİŞ

1983 yılında Erzurum'da doğdu. İlk ve orta öğrenimini İstanbul ve Kocaeli'de tamamladı. 2002 yılında girdiği İstanbul Teknik Üniversitesi Mühendislik Fakültesi Kontrol Mühendisliği Bölümünden 2007 yılında mezun oldu. 2008 yılı Şubat ayında Kocaeli Üniversitesi Fen Bilimleri Enstitüsü Elektronik ve Haberleşme Mühendisliği Ana Bilim Dalı'nda Yüksek Lisans öğrenimine başladı. 2011 yılında mezun olma durumundadır.

Çeşitli kurumlarda Elektronik Mühendisi olarak görev yaptıktan sonra 2007 yılı Ekim ayında Tübitak MAM (Marmara Araştırma Merkezi) BTE'de (Bilişim Teknolojileri Enstitüsü) Araştırmacı olarak göreve başladı. Halen bu görevine devam etmektedir.