ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN SİNİRSEL BULANIK AĞ İLE DENETİMİ

Resul ÇÖTELİ

Doktora Tezi
Elektrik-Elektronik Mühendisliği Anabilim Dalı
1. Danışman: Yrd. Doç. Dr. Fikret ATA
2. Danışman: Doç. Dr. Beşir DANDIL

ARALIK-2010

T.C.
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN SİNİRSEL BULANIK AĞ İLE DENETİMİ

DOKTORA TEZİ

Resul ÇÖTELİ

(06113209)

Tezin Enstitüye Verildiği Tarih: 22 Kasım 2010
Tezin Savunulduğu Tarih: 16 Aralık 2010

Tez Danışmanı: **Yrd. Doç. Dr. Fikret ATA (F.Ü.)**
Diğer Jüri Üyeleri: **Prof. Dr. Salih MAMİŞ (İ.Ü.)**
Prof. Dr. Mehmet CEBECİ (F.Ü.)
Doç. Dr. Servet TUNCER (F.Ü.)
Yrd. Doç. Dr. Muhsin T. GENÇOĞLU (F.Ü)

ARALIK-2010

ÖNSÖZ

Doğrusal olmayan yüklerin kullanılmasından dolayı dağıtım şebekelerinde elektrik güç kalitesi sorunları ortaya çıkmaktadır. Şebekede elektromanyetik etkileşim ve rezonans problemlerini gidermek için akım harmoniklerinin bastırılması ve kayıpların azaltılması için ise şebekeden çekilen reaktif gücün kompanze edilmesi gerekmektedir. Paralel pasif filtreler bu tür güç kalitesi problemlerini gidermek için uzun süreden beri kullanılmaktadır. Bununla birlikte bu yöntemlerin uygulamada birçok dezavantajı vardır. Geleneksel yöntemlerin dezavantajlarını gidermek için dağıtım sistemlerinde evirici tabanlı kompanzatörler uygulanmaya başlanmıştır. Evirici tabanlı kompanzatörler ilk kurulum maliyetleri geleneksel yöntemlerle karşılaştırıldığı zaman yüksek olması bu kompanzatörlerin kullanım alanlarının yaygınlaşmasını sınırlamaktadır. Ancak teknolojik gelişmelere paralel olarak yarı iletken anahtarların akım/gerilim tutma kapasitelerinin ve mikro denetleyicilerin çalışma hızlarının artacağı ve bu elemanların fiyatlarının ucuzlayacağı aşikârdır. Bu nedenle önümüzdeki birkaç on yılda bu tür kompanzatörlerin kullanımının yaygınlaşacağı söylenebilir. Bu tez çalışmasında, paralel bağlı evirici tabanlı Dağıtım STATKOM'un çıkış reaktif gücü, farklı denetim yöntemleri ve bu denetim yöntemlerinin denetim döngüsü Sinirsel Bulanık Denetleyici ile gerçekleştirilmiştir. Oluşturulan algoritmalar kullanılarak deneysel kurulumdan elde edilen sonuçlar verilmiştir.

Çalışmam boyunca bilgi ve tecrübesi ile bana her zaman yol gösteren danışman hocalarım Sayın Yrd. Doç. Dr. Fikret ATA'ya ve Sayın Doç. Dr. Beşir DANDIL'a, güç elektroniği konusunda her zaman bilgisini benimle paylaşan Sayın Doç. Dr. Servet TUNCER'e, her konuda yardımını benden esirgemeyen Öğr. Gör. Dr. Cafer BAL'a, bu tez çalışması boyunca beni yalnız bırakmayan değerli arkadaşım Arş. Gör. Erkan DENİZ'e ve çalışmalarımda her zaman beni destekleyen eşime, anneme ve babama şükranlarımı sunarım. Ayrıca 107E245 nolu proje kapsamında bu teze katkılarından dolayı TÜBİTAK'a teşekkürü bir borç bilirim.

Resul ÇÖTELİ
ELAZIĞ-2010

İÇİNDEKİLER

Sayfa No

ÖNSÖZ ..... **II**
İÇİNDEKİLER ..... **III**
ÖZET ..... **V**
SUMMARY ..... **VI**
ŞEKİLLER LİSTESİ ..... **VII**
TABLOLAR LİSTESİ ..... **XI**
KISALTMALAR LİSTESİ ..... **XII**
SİMGELER LİSTESİ ..... **XIII**
1. GİRİŞ **1**
1.1. Tezin Amacı 8
1.2. Tezin Yapısı 9
2. D-STATKOM **10**
2.1. Üç Seviyeli H-Köprü Evirici 16
3. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN MODELLENMESİ VE ÇIKIŞ REAKTİF GÜCÜNÜN DENETİMİ **19**
3.1. D-STATKOM'un Çıkış Reaktif Gücünün Denetimi 21
3.1.1. Faz Açı Denetim Yöntemi 22
3.1.2. Doğrudan Akım Denetim Yöntemi 25
3.1.3. Sabit DA-Hat Gerilim Yöntemi 26
3.1.4. Dolaylı Akım Denetimi Yöntemi 28
4. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN DENETİMİ İÇİN PI DENETLEYİCİ TASARIMI **29**
4.1. Faz Açı Denetim Yöntemi İçin PI Denetleyici Tasarımı 29
4.2. Dolaylı Akım Denetim Yöntemi İçin PI Denetleyici Tasarımı 31
4.2.1. dq-Eksen Akımlarının Denetimi için PI Denetleyici Tasarımı 32
4.2.2. DA-Hat Geriliminin Denetimi için PI Denetleyici Tasarımı 37
5. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN DENETİMİ İÇİN SİNİRSEL BULANIK DENETLEYİCİ TASARIMI **40**
5.1. Yapay Sinir Ağları 41
5.1.1. İleri Beslemeli Yapay Sinir Ağları 45
5.1.2. Geri Beslemeli Yapay Sinir Ağları 46
5.2. Bulanık Denetleyici 47
5.3. Sugeno Tip Sinirsel Bulanık Denetleyici 48
5.3.1. Sinirsel Bulanık Ağın Eğitimi 52
6. DENEYSEL KURULUM VE ELDE EDİLEN SONUÇLAR **56**
6.1. Faz Açı Denetimi Yönteminden Elde Edilen Deneysel Sonuçlar 60
6.1.1. Faz Açı Denetimi Yönteminin PI Denetleyici ile Gerçekleştirilmesine İlişkin Sonuçlar 65
6.1.2. Faz Açı Denetimi Yönteminin SBD ile Gerçekleştirilmesine İlişkin Deneysel Sonuçlar 73
6.2. Dolaylı Akım Denetimi Yönteminden Elde Edilen Deneysel Sonuçlar 80
6.2.1. Dolaylı Akım Denetimi Yönteminin PI Denetleyici ile Gerçekleştirilmesine İlişkin Deneysel Sonuçlar 82
6.2.2. Dolaylı Akım Denetimi Yönteminin SBD ile Gerçekleştirilmesine İlişkin Deneysel

Sonuçlar 90
6.3. Elde Edilen Sonuçların İrdelenmesi 96
7. SONUÇLAR 99
KAYNAKLAR 101
ÖZGEÇMİŞ 108

ÖZET

Günümüzde kritik yüklerin kullanımının yaygınlaşması, elektrik güç kalitesi üzerine yapılan çalışmaların artmasına neden olmuştur. Sabit kondansatör-reaktör grupları ve Statik Var Kompanzatörler, reaktif güç ve harmonik gibi elektrik güç kalitesi problemlerini iyileştirmek amacıyla dağıtım sistemlerinde yaygın olarak kullanılmaktadır. Mikroişlemci ve yarı iletken anahtar teknolojisindeki gelişmelere paralel olarak, son yıllarda diğer kompanzatörlere göre cevap hızları yüksek olan evirici tabanlı kompanzatörler dağıtım sistemlerinde kullanılmaya başlanmıştır.

Bu tez çalışmasında, evirici tabanlı bir *Güç Kalitesini Düzelten Aygıt* (GKDA) olan Dağıtım STATKOM'un (D-STATKOM) deneysel kurulumu gerçekleştirilmiş ve gerçekleştirilen deneysel kurulumun çıkış reaktif gücü, faz açı ve dolaylı akım denetim yöntemleri ile denetlenmiştir. Bu denetim yöntemleri genellikle sabit parametreli Oransal+İntegral (PI) denetleyiciler ile gerçekleştirilmektedir. PI denetleyiciler doğrusallaştırılmış sistem denklemleri kullanılarak belirli bir çalışma noktası için bozucu girişler ve kenetleme etkisi ihmal edilerek tasarlanırlar. D-STATKOM doğrusal olmayan, zamanla değişen parametreli ve değişen referansa sahip bir sistem olduğundan, D-STATKOM'un denetimi için tasarlanan PI denetleyiciler iyi bir performans göstermeyebilir. Bu nedenle D-STATKOM'un reaktif gücünün denetiminde kullanılan faz açı ve dolaylı akım denetim yöntemleri dayanıklı ve doğrusal olmayan bir denetleyici olan *Sinirsel Bulanık Denetleyici* (SBD) ile gerçekleştirilmiştir. D-STATKOM'un denetimi için DS1103 denetleyici kartı kullanılmış ve denetim algoritmaları MATLAB/Simulink'te hazırlanmıştır. Her iki denetim yönteminde sabit parametreli PI denetleyici ve SBD kullanılması durumlarına ilişkin deneysel kurulumun reaktif güç sağlayabilme performansı, referans reaktif akım bileşeninin dSPACE'in *ControlDesk* ortamında gerçek zamanlı değiştirilmesiyle gözlemlenmiş ve elde edilen deneysel sonuçlar verilmiştir.

Anahtar Kelimeler: Güç Kalitesini Düzenleyen Aygıt, D-STATKOM, Faz Açı Denetim Yöntemi, Dolaylı Akım Denetim Yöntemi, Sabit Parametreli PI Denetleyici, Sinirsel Bulanık Denetleyici.

SUMMARY

Control of Three-Level H-Bridge Inverter Based Distribution STATCOM By Neuro-Fuzzy Controller

Nowadays, widespread use of critical loads has been caused increasing of the studies on the quality of electrical power. Fixed capacitor-reactor groups and Static Var Compensators are widely used in distribution systems in order to improve the electrical power quality problems such as reactive power and harmonics. By the developments in microprocessor and semiconductor technology, inverter based compensators which have fast response when compared with other compensators have been used in distribution systems.

In this thesis, experimental setup of Distribution STATCOM (D-STATCOM) which is an inverter based power quality conditioner devices is implemented and its output reactive power is controlled by Phase Angle and Indirect Current Control methods. These control methods commonly are carried out by means of Proportional+Integral (PI) controllers with fixed parameters. PI controllers are designed by using linearized system equations for specific operating point and neglecting disturbances and cross-coupling effects. These controllers designed for D-STATCOM's control cannot show a good performance because of the nonlinear structure, time-varying parameters and changing reference signals of D-STATCOM. Therefore, phase angle and indirect current control methods used in control of D-STATCOM's output reactive power are performed by neuro-fuzzy controller which is nonlinear and robust controller. DS1103 control card is used for D-STATCOM's control and control algorithms are prepared in MATLAB/Simulink

By using PI controller with fixed parameters and neuro-fuzzy controller in both control methods, the reactive power providing performance of laboratory setup are observed by changing reference reactive current in dSPACE *ControlDesk* environment as real-time and experimental results are given.

Keywords: Power Quality Conditioner, D-STATCOM, Phase Angle Control Method, Indirect Current Control Method, PI Controller with Fixed Parameters, Neuro-Fuzzy Controller.

ŞEKİLLER LİSTESİ

Sayfa No

Şekil 2.1. D-STATKOM'un tek hat diyagramı 11

Şekil 2.2. D-STATKOM'un çalışma durumlarına ilişkin fazör diyagramları 13

Şekil 2.3. Modülasyon indeksi ile DA-hat kondansatör değeri arasındaki ilişki 14

Şekil 2.4. D-STATKOM'un V-I karakteristiği 15

Şekil 2.5. Üç seviyeli H-köprü evirici yapısı 17

Şekil 2.6. İki seviyeli evirici ve üç seviyeli H-köprü eviricinin çıkış gerilimlerinin dalga şekilleri ve harmonik içerikleri 18

Şekil 3.1. Üç seviyeli H-köprü evirici tabanlı D-STATKOM'un güç devresinin şeması 19

Şekil 3.2. Sürekli durumda D-STATKOM'un çalışma konumlarına ait fazör diyagramları 22

Şekil 3.3. D-STATKOM'un geçici durumlarına ilişkin fazör diyagramları 23

Şekil 3.4. Faz açı denetim yöntemi ile yük kompanzasyonu gerçekleştirilmesine ilişkin blok şema 24

Şekil 3.5. Faz açı denetim yöntemi ile gerilim regülasyonu gerçekleştirilmesine ilişkin blok şema 25

Şekil 3.6. Doğrudan akım denetim yönteminin blok şeması 26

Şekil 3.7. Doğrudan akım denetim yönteminde referans akımların elde edilmesine ilişkin blok diyagram 26

Şekil 3.8. Sabit DA-hat gerilim yönteminin blok şeması 27

Şekil 3.9. Dolaylı akım denetimi yönteminin blok şeması 28

Şekil 4.1. D-STATKOM'un dq-eksen akımlarının denetiminin blok diyagramı 33

Şekil 4.2. Akım denetim döngüsünün indirgenmiş blok diyagramı 34

Şekil 4.3. Tasarlanan denetleyici kullanılarak indirgenmiş modelden elde edilen benzetim sonucu 36

Şekil 4.4. DA-hat gerilim denetim döngüsü için indirgenmiş blok diyagram 37

Şekil 4.5. Tasarlanan denetleyici kullanılarak indirgenmiş modelden elde edilen benzetim sonucu 39

Şekil 5.1. Biyolojik sinir sisteminin blok gösterimi 41

Şekil 5.2. Yapay hücre modeli 44

Şekil 5.3. İleri beslemeli YSA 45

Şekil 5.4. Geri beslemeli iki katmanlı YSA 46

Şekil 5.5. BD'nin şematik gösterimi 47

Şekil 5.6. İki girişli tek çıkışlı Sugeno tip SBD yapısı 52

Şekil 6.1. Deneysel kurulumun şematik gösterimi 56

Şekil 6.2. Oluşturulan üç seviyeli H-köprü evirici devresi 57

Şekil 6.3. (a) Hall etkili akım algılayıcıları, (b) Hall etkili gerilim algılayıcıları 57

Şekil 6.4. Kuvvetlendirici ve tampon devre kartı 58

Şekil 6.5. D-STATKOM'un deneysel kurulumu 58

Şekil 6.6. Deneysel kurulumda kullanılan yazılımların işleyiş diyagramı 59

Şekil 6.7. MATLAB/Simulink'te oluşturulan faz açı denetimi algoritması 60

Şekil 6.8. Gerilim ve akım işaretlerini filtrelemek için oluşturulan *Filtre* bloğunun iç yapısı 61

Şekil 6.9. *FKD&abc/dq* bloğunun içyapısı 61

Şekil 6.10. Deneysel çalışmada kullanılan FKD'nin MATLAB/Simulink modeli 62

Şekil 6.11. (a) MATLAB/Simulink'te sabit parametreli PI denetleyici ile gerçekleştirilen *Denetleyici* bloğunun iç yapısı, (b) MATLAB/Simulink'te SBD ile gerçekleştirilen *Denetleyici* bloğunun iç yapısı 62

Şekil 6.12. SBD'nin iç yapısı 63

Şekil 6.13. Modülasyon dalgalarının üretilmesine ilişkin MATLAB/Simulink bloğunun iç yapısı 64

Şekil 6.14. Kapı darbelerinin üretilmesi için oluşturulan MATLAB/Simulink bloğu 64

Şekil 6.15. Eviricinin anahtarlarına kapı darbeleri uygulanmadan önce ve uygulandıktan sonra DA-hat gerilimlerinin değişimi 65

Şekil 6.16. (a) FKD'den elde edilen şebekenin açısal hız bilgisi, (b) Bekleme konumunda D-STATKOM ile şebeke arasında akan üç-faz akımları 66

Şekil 6.17. Sabit parametreli PI denetleyici ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi için dalga şekilleri..... 70

Şekil 6.18. Sabit parametreli PI denetleyici ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un kapasitif çalışmadan endüktif çalışmaya ve endüktif çalışmadan kapasitif çalışmaya geçişi için dalga şekilleri 73

Şekil 6.19. SBD ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi için dalga şekilleri 76

Şekil 6.20. SBD ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş için dalga şekilleri 79

Şekil 6.21. Matlab/Simulink'te hazırlanan dolaylı akım denetim yöntemi algoritması..... 80

Şekil 6.22. MATLAB/Simulink'te oluşturulan *DA Gerilim Denetimi* bloğu 81

Şekil 6.23. dq-eksen akımlarının denetimi için MATLAB/Simulink'te oluşturulan algoritma 81

Şekil 6.24. Modülasyon indeksi ve faz açısı bilgisinin elde edilmesi için oluşturulan MATLAB/Simulink bloğu 82

Şekil 6.25. Modülasyon dalgalarının üretilmesi için oluşturulan MATLAB/Simulink bloğu..... 82

Şekil 6.26. D-STATKOM'un bekleme konumu için dalga şekilleri..... 83

Şekil 6.27. Sabit parametreli PI denetleyici ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişleri için dalga şekilleri..... 87

Şekil 6.28. Sabit parametreli PI denetleyici ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişleri için dalga şekilleri..... 89

Şekil 6.29. SBD ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişleri için dalga şekilleri..... 92

Şekil 6.30. SBD ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişleri için dalga şekilleri..... 95

TABLOLAR LİSTESİ

Sayfa No

Tablo 4.1. Denetleyici tasarımında kullanılan sistem parametreleri 35

Tablo 4.2. Akım denetimi için tasarlanan sabit parametreli PI denetleyicinin parametreleri 36

Tablo 4.3. DA-hat geriliminin denetiminde kullanılan sabit parametreli PI denetleyicinin parametreleri 38

Tablo 6.1. D-STATKOM deneysel kurulumunun çalışma şartlarına ilişkin parametreler..... 60

Tablo 6.2 Farklı çalışma konum ları, denetim algoritması ve denetleyici tipi için D-STATKOM'un talep edilen reaktif gücü sağlama süresi 97

KISALTMALAR LİSTESİ

AA : Alternatif Akım
ABE : Akım Beslemeli Evirici
ADC : Analog-Sayısal Dönüştürücü
BD : Bulanık Denetleyici
BGKD : Birleştirilmiş Güç Kalitesi Düzeltici
BM : Bulanık Mantık
BSA : Bulanık Sinirsel Ağ
DA : Doğru Akım
DGD : Dinamik Gerilim Düzeltici
DGM : Darbe Genişlik Modülasyon
D-STATKOM : Dağıtım STATKOM
EAİS : Esnek Alternatif Akım İletim Sistemleri
FKD : Faz Kilitleme Devresi
GBE : Gerilim Beslemeli Evirici
GKDA : Güç Kalitesini Düzeltici Aygıtları
PI : Oransal+İntegral
pu : Birim Değer
SBA : Sinirsel Bulanık Ağ
SBD : Sinirsel Bulanık Denetleyici
SDGM : Sinüzoidal Darbe Genişlik Modülasyonu
SO : Simetrik Optimum
SSK : Statik Seri Kompanzatör
STATKOM : Statik Kompanzatör
SVK : Statik VAR Kompanzatör
TAK : Tristör Anahtarlamalı Kondansatör
TDR : Tristör Denetimli Reaktör
THB : Toplam Harmonik Bozulması
TTB : Toplam Talep Bozulması
UVDGM : Uzay Vektör Darbe Genişlik Modülasyon
VLSI : Büyük Ölçekli Birleşik Devre
YSA : Yapay Sinir Ağları

SİMGELER LİSTESİ

C : DA-Hat kondansatörü
e_d : d-eksen akım hatası
e_q : q-eksen akım hatası
f : Şebeke frekansı
G_{PI} : PI denetleyicinin transfer fonksiyonu
i_d : d-eksen akım bileşeni
i_{dref} : Referans d-eksen akım bileşeni
i_{da} : DA-hat akımı
i_q : q-eksen akım bileşeni
i_{qref} : Referans q-eksen akım bileşeni
i_{rms} : Yük akımının etkin değeri
K_{DGM} : Eviricinin kazancı
K_i : PI denetleyicinin integtal kazancı
K_p : PI denetleyicinin oransal kazancı
K_{RL} : Sistem kazancı
L_s : Bağlantı endüktansı
M_a : Modülasyon indeksi
M_{a_max} : Modülasyon indeksinin maksimum değeri
M_{a0} : Bekleme konumunda modülasyon indeksinin değeri
P : Aktif güç
P_{ref} : Referans aktif güç
Q : Reaktif güç
Q_{ref} : Referans reaktif güç
R_s : Bağlantı endüktansının iç direnci
T_{DGM} : DGM'nin zaman sabiti
T_{du} : Örnekleme gecikmesi
T_i : PI denetleyicinin integtal zaman sabiti
T_{RL} : Sistemin zaman sabiti
T_s : Örnekleme süresi
V_{an} : Eviricinin faz-nötr gerilimi
V_{da} : DA-hat gerilimi
V_{da_ort} : DA-hat geriliminin ortalama değeri
V_i : Evirici gerilimi
V_{id} : Evirici geriliminin d-eksen bileşeni
V_{iq} : Evirici geriliminin q-eksen bileşeni
V_s : Şebeke gerilimi
V_{sd} : Şebeke geriliminin d-eksen bileşeni
V_{sq} : Şebeke geriliminin q-eksen bileşeni
X : Bağlantı endüktansının reaktansı
X_{AA_pu} : Bağlantı endüktansının pu cinsinden değeri
ω : Şebekenin açısal hızı
ω_c : Köşe frekansı
θ : Şebekenin açısal frekansı
ΔV_{da} : DA-hat gerilimindeki dalgalanma miktarı
Δe : Hatanın değişim miktarı

φ : Faz payı

δ : Evirici çıkış geriliminin temel bileşeni ile şebeke geriliminin temel bileşeni arasındaki faz farkı

ζ : Sönümleme oranı

1. GİRİŞ

Günümüzde dağıtım sistemlerine bağlı olan yüklerin çoğunlukla endüktif karakterde olması ve yarı iletken güç elemanlarının kullanımının yaygınlaşması sonucu şebekeden farklı fazda ve doğrusal olmayan akımlar çekilmektedir. Bu nedenle, şebekede elektrik güç kalitesi sorunları ortaya çıkmaktadır. Bunun yanında ideal bir güç sisteminde; güç dağıtım sisteminin farklı noktalarında frekans ve gerilimin sabit olması, harmonik bulunmaması, akım ve gerilimin yaklaşık aynı fazda olması beklenir. Özellikle bu parametrelerin şebekeye bağlanacak yüklerin karakteristiğinden ve büyüklüğünden bağımsız olması gerekmektedir [1].

Güç kalitesi, hem iletim hem de dağıtım sistemlerinde ilgilenilen bir konu olmasına rağmen iletim ve dağıtım sistemlerinde güç kalitesi problemlerine yaklaşımlar farklıdır. Örneğin; iletim sistemlerinde reaktif güç kompanzasyonu hattın yüklenme kapasitesini ve kararlılık sınırlarını artırmak için yapılırken, dağıtım sistemlerinde her bir yük uygun şekilde kompanze edilerek şebekenin akım ve geriliminin yaklaşık aynı fazda olması için yapılır. Elektrik güç kalitesi problemlerini oluşturan başlıca etkenler reaktif güç ve akım-gerilim harmonikleridir. Reaktif güç ve harmonikler genel olarak şebekede güç faktörünün azalması, aşırı nötr akımları ve nötr iletkeni sorunları, kondansatörlerin aşırı ısınması ve ömürlerinin azalması, transformatörlerde, baralarda ve kablolarda aşırı ısınma ve gerilim düşümü, aşırı yüklü bir durum olmasa da sigortaların atması, koruma cihazlarının hatalı olarak devreye girmesi, elektromanyetik aygıtların gürültülü çalışması ve bu durumun oluşturduğu titreşimlerin mekanik arızalara neden olması gibi bir çok soruna yol açmaktadır. Bu sorunlar özellikle üretim kaynaklı maddi kayıplara neden olmaktadır [2].

Şebekenin enerji kalitesini iyileştirmek için reaktif gücün denetimi oldukça önemlidir. Genel olarak reaktif güç kompanzasyonu; gerilim regülâsyonu, yük dengeleme ve yük kompanzasyonu amaçları için yapılmaktadır. Yük kompanzasyonu, şebekeden çekilen reaktif akımın kendilerini tüketen cihazlara en yakın noktada üretilmesi temeline dayanır. Bu durumda dağıtım barasından beslenen yüklerin talep ettiği reaktif enerji, üretim kaynağından dağıtım noktasına kadar olan sistemi gereksiz yere yüklemeyecektir. Ayrıca 09.01.2007 tarihli ve 26398 sayılı Resmi Gazetede yayımlanan düzenlemeyle herhangi bir endüstriyel müşteri tarafından her bir uzlaşma periyodunda (çoğu zaman bir aylık), sistemden çekilen endüktif reaktif enerjinin, aktif enerjiye oranı %20'yi ve sisteme verilen kapasitif reaktif enerjinin aktif enerjiye oranı %15'i geçemez şartı getirilmiştir. Bu oranlara

göre; endüktif çalışmada güç faktörünün 0.98, kapasitif çalışmada ise güç faktörünün 0.989 olması gerekmektedir. Bu şartları sağlayamayan endüstriyel tüketiciler harcadıkları reaktif enerji miktarına bağlı olarak reaktif enerji bedeli ödemek zorunda kalmaktadırlar. Uygun reaktif güç kompanzasyonunun yapılması durumunda;

- Şebekenin güç taşıma kapasitesi artar,
- Yatırım maliyetleri azalır,
- Şebekede meydana gelen kayıplar azalır,
- Şebekedeki gerilim düşümü azalır,
- Hatların geçici durum kararlılığı iyileşir,
- Faz gerilim dengesizlikleri, gerilim dalgalanmaları ve harmonikler azalır,
- Reaktif enerji bedeli ödenmez [2].

Ülkemizde en yaygın kullanılan kompanzasyon yöntemi sabit kondansatör grupları ile yapılan reaktif güç kompanzasyon yöntemidir. Sabit kondansatör grupları ile bireysel, grup veya merkezi kompanzasyon gerçekleştirilebilir. Bireysel kompanzasyonda, her yükün harcadığı reaktif güç miktarını sağlayabilecek kondansatör/kondansatörler yüke paralel olarak bağlanır. Grup kompanzasyon, farklı özellikte birçok yükün bulunduğu bir tesiste her yükün ayrı kompanze edilmesi yerine bunların müşterek bir kompanzasyon tesisi tarafından beslenmesi temeline dayanır. Bu durumda kondansatörler gerektiği miktarda, özel anahtarlar üzerinden ve kademeli olarak şebekeye bağlanırlar. Merkezi kompanzasyon ise değişken yük koşullarına ayak uydurabilen grup kompanzasyonun gelişmiş bir şeklidir. Bu tür kompanzasyonun yapıldığı tesis, tüketici sayısının çok olduğu ve bunların aynı anda sistemde bulunmalarının mümkün olmadığı durumlarda uygulanır. Merkezi kompanzasyon uygulamalarında, her bir gruptaki kondansatör değerlerinin küçük seçilmesi durumunda uygun kompanzasyon gerçekleştirilebilir. Ancak bu durumda kullanılan anahtarlar ve kondansatörlerin yıpranma oranı artar. Grupların büyük seçilmesi durumunda ise aşırı kompanzasyon meydana gelebilir [3]. Ayrıca, sabit kondansatör grupları ile yapılan kompanzasyon yönteminin cevap hızının düşük olmasından dolayı çok hızlı devreye girip çıkan büyük güçlü darbeli yüklerin kompanzasyonunda yetersiz kalması ve kondansatörler anahtarlandığı zaman çeşitli güç kalitesi problemlerinin meydana gelmesi gibi sakıncaları vardır.

Sabit kondansatör gruplarının bu sakıncalarından dolayı 1960'ların sonlarına doğru tristör tabanlı Statik VAR Kompanzatörler (SVK) geliştirilmiştir. Tristör tabanlı SVK'lar ilk olarak gerilimde dalgalanma meydana getiren elektrik ark fırınları gibi büyük güçlü

yüklerin reaktif güç kompanzasyonunda kullanılmıştır. SVK, "*Tristör Denetimli Reaktör*" (TDR) veya "*Tristör Anahtarlamalı Reaktör"* (TAR) ve "*Tristör Anahtarlamalı Kondansatör*" (TAK) için genel bir terimdir. Reaktif güç kompanzasyonu için TDR'de reaktör, TAK'ta ise kondansatör ters paralel bağlı iki adet yarı iletken anahtar yardımı ile devreye alınıp devreden çıkarılır. TAK'ta kondansatör anahtarlandığı zaman meydana gelebilecek anlık büyük akımları sınırlamak için kondansatöre seri bağlı bir reaktör kullanılabilir. Ayrıca kondansatörlerin anahtarlanması sırasında meydana gelen geçici durumun etkisini en aza indirmek için yarı iletken anahtarların uçlarındaki gerilim sıfır veya sıfıra yakın olduğu zaman anahtarlanması gerekmektedir [5]. SVK'lar, dağıtım sistemlerinde sabit kondansatörlü TDR veya TDR ile TAK'ın bir kombinasyonu kullanılarak uygulanmaktadırlar [6]. SVK'nın reaktif çıkış gücü, bağlı olduğu noktanın gerilimi ile doğru orantılıdır. Bu noktanın geriliminde meydana gelebilecek herhangi bir değişme SVK'nın çıkış reaktif güç miktarını da değiştirecektir [4].

Güç elektroniği ve mikroişlemci alanındaki gelişmelere paralel olarak güç kalitesi problemlerini iyileştirmek ve dağıtım sistemlerinin güvenilirliğini artırmak için son yıllarda cevap hızları yüksek ve bağlı olduğu noktanın geriliminden bağımsız bir şekilde çıkış reaktif gücü verebilen evirici tabanlı kompanzasyon aygıtları dağıtım sistemlerinde kullanılmaya başlanmıştır. Evirici tabanlı bu aygıtlar *"Güç Kalitesini Düzeltici Aygıtlar"* (GKDA) olarak isimlendirilirler ve yüklerin belirli gereksinimlerini karşılamak için tasarlanırlar. GKDA'lar güç faktörü iyileştirme, gerilim regülasyonu, yük dengeleme ve harmonik filtreleme amaçları için kullanılabilirler. Bu tip kompanzatörler dengesiz ve bozulmuş yük akımını kompanze ederek şebekeden sinüzoidal bir akım çekilmesini sağlama ya da üç faz dengeleme ve harmonik kompanzasyonu gibi farklı görevleri yerine getirecek şekilde denetlenebilirler. Evirici tabanlı GKDA'lar; Dinamik Gerilim Düzelticisi (DGD), Birleştirilmiş Güç Kalitesi Düzelticisi (BGKD) ve Dağıtım STATik KOMpanzatör (D-STATKOM) şeklinde sınıflandırılabilir. DGD, seri bağlı bir GKDA'dır ve Statik Seri Kompanzatör (SSK) ile aynı yapıya sahiptir. Ancak bu iki kompanzatörün denetim amaçları farklıdır. SSK seri olarak bağlandığı baraya dengeli gerilimler enjekte ederken DGD şebeke tarafında gerilimin dengesiz bir şekilde düşmesi durumunda yük uçlarındaki gerilimi sabit tutabilmek için bağlı olduğu baraya dengesiz gerilimler enjekte edecek şekilde denetlenebilir. Ayrıca şebeke geriliminde bir bozulma olduğu zaman DGD gerilimdeki harmonikleri yok etmek için bozulmuş bir gerilim de enjekte edebilir. DGD'nin bir dağıtım sisteminde kullanılmasının esas amacı şebekedeki gerilim

sıçramaları/çökmeleri ve kesintilere karşı hassas yükleri korumaktır. DGD şebeke gerilimindeki sıçramaları ve çökmeleri hızlı bir gerilim desteği sağlayarak önler. Ayrıca DGD seri bir aygıt olduğu için seri aktif filtre olarak da kullanılabilir [7]. BGKD, seri olarak gerilim ve paralel olarak akım desteği sağlayabilen çok yönlü bir GKDA'dır. Bu özelliğinden dolayı aynı anda hem gerilim regülasyonu hem de yük kompanzasyonu görevini yerine getirebilen bir aygıttır. Ayrıca bu kompanzatörler dengesiz ve harmonikli akım-gerilim desteği ile hem harmoniklerin yok edilmesini hem de üç fazın dengeli yüklenmesini sağlayabilirler [7].

İletim sistemlerinde kullanılan Esnek Alternatif Akım İletim Sistemleri (EAİS) (Flexible Alternating Current Transmission Systems-FACTS) aygıtı olan *STATik KOMpanzatör* (STATKOM) ile aynı yapıya sahip olan D-STATKOM dağıtım sistemlerinde güç kalitesi problemlerini iyileştirmek için kullanılan paralel bağlı bir GKDA'dır. Uygun şekilde denetlenen bir D-STATKOM yük barasına bağlandığında yük kompanzasyonu, harmonik filtreleme, gerilim regülasyonu ve yük dengeleme gibi birçok görevi yerine getirebilir.

D-STATKOM'un güç devresinin en önemli parçası eviricidir. Günümüze kadar D-STATCOM uygulamalarında evirici olarak iki seviyeli çok darbeli ve iki seviyeli Darbe Genişlik Modülasyon (DGM) denetimli eviriciler kullanılmıştır. İki seviyeli çok darbeli evirici yapısında eviricinin çıkış dalga şekillerinin harmonik içeriğini iyileştirmek için zigzag bağlı transformatörler kullanılır. Bu transformatörlerin sistemdeki en pahalı eleman olması, sistemdeki toplam kayıpların yaklaşık %50'sinin bu elemanlar üzerinde meydana gelmesi ve denetimindeki zorluklar gibi sakıncaları vardır [8]. İki seviyeli DGM denetimli D-STATCOM devrelerinde ise çıkış dalga şekillerinin harmonik içeriğini iyileştirmek için yüksek anahtarlama frekanslarında çalışılması tercih edilir. Ancak anahtarlama frekansı yarı iletken anahtarların güç tutma yeteneği ile ters orantılı, anahtarlama kayıpları ile de doğru orantılıdır. Ayrıca iki seviyeli DGM denetimli D-STATKOM'dan yüksek bir reaktif çıkış gücü alınmak istenirse yarı iletken anahtarların yüksek gerilim değerlerine dayanabilmesi için seri bağlantıların yapılması gerekir [9]. Bu durumda seri bağlı anahtarların senkronize bir şekilde anahtarlanması problemi ortaya çıkar [10]. Bu nedenler iki seviyeli DGM denetimli eviricilerin D-STATKOM uygulamalarında kullanımını sınırlamaktadır. Son yıllarda orta veya yüksek güç/gerilim uygulamalarında iki seviyeli eviricilerin; düşük verim, büyük transformatörlerin kullanılması ve yüksek fiyat gibi olumsuzluklarına bir çözüm olarak çok seviyeli evirici yapıları ortaya çıkmıştır. Çok

seviyeli eviricilerin diyot-kenetlemeli, kondansatör-kenetlemeli ve kaskat çok seviyeli evirici olmak üzere üç farklı devre yapısı vardır. Bu evirici yapıları arasında çok seviyeli kaskat eviricinin; basitçe bir modül haline getirilebilmesi, güç kapasitesi açısından bütün sistemi esnek yapması ve en az sayıda eleman kullanması gibi üstünlükleri vardır [11,12].

Eviricinin çıkış geriliminin temel bileşeninin genliği ve fazı D-STATKOM'un ürettiği/çektiği reaktif güç miktarını belirlemektedir. Bu iki büyüklüğün denetimi faz açı denetimi, doğrudan akım denetimi, sabit DA-hat gerilim denetimi ve dolaylı akım denetimi gibi farklı denetim yöntemleri kullanılarak gerçekleştirilebilmektedir [4]. Kullanılan denetim yönteminin D-STATKOM'un geçici ve sürekli durum cevabı üzerinde önemli etkisi vardır. Bu nedenle seçilen denetim yöntemi; tam kompanzasyon akımını sağlayabilmesi, aktif ve reaktif gücü bağımsız şekilde denetleyebilmesi, sabit anahtarlama frekansı kullanması, yapısının basit ve gerçekleştirilmesinin kolay olması gibi özellikleri taşımalıdır.

D-STATKOM'un denetim algoritmaları genellikle doğrusal denetim yöntemlerine göre tasarlanan sabit parametreli Oransal+İntegral (PI) denetleyiciler ile gerçekleştirilmektedir. Doğrusal denetim yöntemlerinde sistem denklemleri belirli bir çalışma noktası etrafında doğrusallaştırılır. Elde edilen doğrusal sistem denklemleri kullanılarak sabit parametreli PI denetleyicinin parametreleri en iyi başarım elde edilebilecek şekilde ayarlanır. [13]'te doğrusallaştırılmış sistem denklemleri kullanılarak STATKOM'un çıkış reaktif gücünün denetiminde dolaylı akım denetimi ve faz açı denetim yöntemleri kullanılması durumları için matematiksel model çıkarılarak her iki denetim algoritması için sabit parametreli PI denetleyici tasarlanmıştır. [14]'te STATKOM denklemleri doğrusallaştırılıp birim değer (pu) cinsinden bir matematiksel model önerilmiştir. [15]'te STATKOM için sabit parametreli PI denetleyici tasarlanmış ve tasarlanan denetleyicinin performansı kutup yerleştirme yöntemi ile iyileştirilmiştir. [16]'da aktif ve reaktif güç alışverişinin birbirinden bağımsız bir şekilde denetlemek için ayrık bir doğrusal denetleyici tasarlanmıştır. [17]'de aynı amaç için yarı ayrık doğrusal denetleyici yapısı önerilmiştir. [18] ve [19]'da şebeke etkileşimli eviricinin DA-hat geriliminin ve dq-eksen akımlarının denetimi için sabit parametreli PI denetleyici tasarlanmıştır. [20] ve [21]'de gerilim kırpışmalarını azaltmak amacı ile D-STATKOM'un iç denetiminde sabit parametreli PI denetleyici kullanılmıştır. Doğrusal denetim yöntemleri ile denetleyici tasarımında, doğrusal olmayan bir sistemi doğrusallaştırma ve/veya daha yüksek dereceli bir sistemi daha düşük dereceli bir sisteme indirgeme gibi belirli varsayımlar yapılır. Bu durumda, elde edilen sistem modelleri belirli

çalışma noktalarında bazı küçük işaret modelleri için uygun olmasına rağmen sistem bozucu girişlere maruz kaldığı ve sistemin konfigürasyonu değiştiği zaman doğrusallaştırılmış model sistemin doğasını tam olarak yansıtmayabilir [22].

Doğrusal denetim yöntemleri ile tasarlanan denetleyicilerin yukarıda bahsedilen sorunlarını gidermek için bazı araştırmacılar D-STATKOM/STATKOM için doğrusal olmayan denetleyici yapıları önermişlerdir. [23]'te geri besleme ile tam doğrusallaştırma tabanlı doğrusal olmayan bir denetleyici tasarlanmıştır. [24]'te diferansiyel denklem teorisi kullanılarak STATKOM için doğrusal olmayan bir denetleyici tasarlanmıştır. [25]'te üç fazlı dört telli diyot kenetlemeli bir eviricinin çok giriş-çok çıkışlı durum uzay modeli çıkarılmış ve D-STATKOM'un doğrusallaştırılmış modeli üzerinden durum geri beslemeli denetimi gerçekleştirilmiştir. [26]'da L_2 kazancını algılamada doğrusal olmayan bozulmaları azaltma yaklaşımı ile dayanıklı bir denetleyici tasarlanmıştır. [27]'de parametre belirsizliğini gidermek için pasiflik tabanlı doğrusal olmayan uyarlamalı bir denetleyici tasarlanarak denetleyicinin performansı dengesiz şartlar altında test edilmiştir. [28]'de DA-hat ve AA gerilimlerinin denetimi için doğrusal olmayan denetleyici tasarlanmıştır. [29]'da tek makineli sonsuz baralı bir sistemde STATKOM'un denetimi için H_∞ denetim yöntemi ile dayanıklı doğrusal olmayan bir denetleyici tasarlamıştır. [30] ve [31]'de parametre belirsizliğinden denetleyicinin performansının olumsuz yönde etkilenmemesi için dayanıklı yapıya sahip olan kayma mod denetleyici önerilmiştir.

Doğrusal olmayan denetleyiciler kullanılarak sistemin geniş bir çalışma noktası için iyi bir denetim gerçekleştirilebilirken tasarımlarının oldukça karmaşık olması, tasarımda sistemin doğru modeline ve parametrelerine ihtiyaç duyulması bu tür denetleyicilerin en büyük dezavantajlarıdır.

Doğrusal ve doğrusal olmayan denetleyici yapılarının yukarıda belirtilen sorunlarından dolayı son zamanlarda Bulanık Denetleyiciler (BD), Yapay Sinir Ağı (YSA) denetleyiciler ve Sinirsel Bulanık Ağların (SBA) denetleyici olarak kullanıldığı Sinirsel Bulanık Denetleyiciler (SBD) gibi akıllı denetleyiciler yaygın olarak kullanılmaya başlanmıştır. Bu denetleyicilerin özellikle doğrusal olmayan, yarı belirgin ve değişken parametreli sistemlerin denetimindeki etkinliği yapılan birçok çalışmayla gösterilmiştir [32]. Akıllı denetleyicilerin en önemli üstünlükleri sistemin gerçek modeline ve parametrelerine gereksinim duymamasıdır.

İnsanın düşünme ve karar verme yeteneğini matematiksel olarak modellemeyi amaçlayan Bulanık Mantık (BM), geleneksel var-yok mantığının yerine insan düşünce

sisteminde olduğu gibi ara değişkenlerinde kullanımını esas alır [33-34]. BM'nin tasarımında sistemin matematiksel modeline ihtiyaç duyulmaz. Bu nedenle BM özellikle matematiksel modeli bilinmeyen, yarı belirgin, doğrusal olmayan ve zamanla değişen parametrelere sahip sistemlerin denetiminde kullanılmaktadır. [35]'te STATKOM'un denetimi için Bulanık Denetleyici (BD) tasarlanıp gerçekleştirilen deneysel kurulum yardımı ile denetleyicinin performansı incelenmiştir. [36]'da STATKOM'un reaktif akımı BD ile denetlenmiştir. [37]'de D-STATKOM'un dq-eksen akımlarının denetimi için BD tasarlanmış ve tasarlanan BD'nin performansını gösteren benzetim sonuçları verilmiştir.

BD'lerin tasarımında kural tablosunun, üyelik fonksiyonlarının şeklinin ve aralıklarının belirlenmesi için standart bir yöntemin olmaması ve tek başına kullanıldıklarında sürekli durum hatası meydana gelmesi gibi dezavantajları vardır.

İnsan beyninin çalışma ilkesini yapay olarak modellemeyi amaçlayan YSA ise katmanlar halinde düzenlenmiş çok sayıda doğrusal olmayan hücrelerin ağırlıklandırılmış bağlantılarla birbirine bağlandığı paralel çalışma yeteneğine sahip matematiksel bir model olarak tanımlanır. YSA belirlenen bir amacı sağlamak için hücreler arasındaki bağlantı ağırlıklarını çeşitli öğrenme kuralları ile değiştirebilen, bilgi toplayabilen ve ağırlıkları yardımı ile bu bilgiyi saklayabilen paralel bir işlemcidir [38]. YSA bu özellikleriyle nesne tanılama, görüntü ve işaret işleme, parametre tanılama ve sistem denetimi gibi birçok farklı alanda uygulanmıştır. Denetim alanında YSA; doğrusal olmayan ve uyarlamalı yapıları, öğrenme ve genelleme yetenekleri, sistem parametrelerinden bağımsız olarak tasarlanabilmeleri gibi üstün özelliklerinden dolayı doğrusal olmayan birçok sistemim denetiminde ve tanılanmasında kullanılmıştır [39-40]. [41]'de STATKOM'un çıkış gerilim dalga şeklinin harmonik içeriğini iyileştirmek için YSA kullanılmıştır. [42-44]'te D-STATKOM'un denetimi YSA ile gerçekleştirilmiştir.

Denetim sistemlerinde YSA'nın giriş değişkenlerinin sistem dinamiklerinin geri beslenmesi ile oluşturulmasından kaynaklanan eğitim sorunu, ara katman sayısı ve bu katmanda kullanılacak hücre sayısının belirlenmesinde kesin bir kuralın olmaması ve tek başına denetleyici olarak kullanılması durumunda sürekli durum hatalarının meydana gelmesi YSA uygulamalarında karşılaşılan problemlerdir.

YSA'nın paralel bilgi işleme, doğrusal olmayan fonksiyonları belirli bir eğitim sürecinden sonra öğrenme ve genelleme yeteneği ile BM'nin geleneksel mantığın aksine ara değişkenleri de kullanması, sistemlere uzman bilgisini katarak çıkarım yapabilme gibi üstün özelliklerinin birleştirilmesi ile SBA ve Bulanık Sinirsel Ağ (BSA) yapıları

oluşturulmuştur. BSA yapılarında YSA'nın işlevleri BM işlevleriyle gerçekleştirilmesi, SBA yapılarında ise BM işlevleri YSA ile gerçekleştirilmesi temeline dayanır [32, 44-46]. SBA temelde BD'ye YSA'nın öğrenme genelleme ve uyarlama yeteneklerinin kazandırılmasını amaçladığından BM ve YSA'nın uygulandığı bütün alanlara özellikle de doğrusal olmayan sistemlerin denetiminde kullanılmaktadır [45, 46, 48-49]. STATKOM uygulamalarında SBA'nın denetleyici olarak kullanıldığı benzetim çalışması düzeyinde birkaç çalışma olmasına rağmen D-STATKOM uygulamalarında SBD ile ilgili herhangi bir çalışmaya rastlanmamıştır. [50-52]'de STATKOM'un dış denetimi için SBD önerilmiş ve elde edilen benzetim sonuçları karşılaştırmalı olarak verilmiştir.

1.1. Tezin Amacı

D-STATKOM doğrusal olmayan, yarı belirgin, zamanla değişen parametreli, dq-eksenleri arasında kenetleme etkisine ve değişen referans işaretine sahip bir sistemdir. Bu nedenlerle D-STATKOM'un denetimi için doğrusal denetim yöntemleri kullanılarak tasarlanan sabit parametreli denetleyicilerden bütün çalışma koşullarında beklenen performans elde edilemez. Ayrıca D-STATKOM'un matematiksel modeli çıkarılırken bazı kabul ve ihmaller yapılır. Bu şartlar altında elde edilen matematiksel model sistemi tam olarak temsil etmez. Bu sebeplerden dolayı belirli denetim ölçütlerini sağlayacak şekilde tasarlanan sabit parametreli denetleyiciler kendisinden beklenilen performansı göstermeyebilir. Bu sorunların en aza indirgenebilmesi için D-STATKOM'un denetim yapısında kullanılacak denetleyicinin doğrusal olmayan bir yapıda, parametre değişimlerine karşı uyarlamalı, bozucu girişlere karşı dayanıklı ve referans işareti izleme başarımının yüksek olması gereklidir.

Bu tez çalışmasında; elektrik güç sistemlerinin en önemli sorunlarından olan reaktif güç kompanzasyonu için günümüzde kullanımı gittikçe yaygınlaşan D-STATKOM'un denetiminin doğrusal olmayan, uyarlamalı ve dayanıklı bir denetleyici olan SBD ile gerçekleştirilmesi amaçlanmıştır. Literatürde D-STATKOM'un denetiminde SBA'ların kullanılmasına ilişkin herhangi bir çalışma yapılmamıştır. Bu amaçla, reaktif güç denetimi SBD ile yapılan üç seviyeli H-köprü evirici tabanlı D-STATKOM'un deneysel kurulumu gerçekleştirilmiştir. Deneysel kurulumda D-STATKOM'un denetim algoritması ve SBD'nin gerçekleştirimi DS1103 denetleyici kartı ile sağlanmıştır. Yapılan deneysel çalışmalarda D-STATKOM'un çıkış reaktif gücünün denetimi için faz açı ve dolaylı akım denetim yöntemleri kullanılmıştır. Her iki denetim yönteminde de; iki giriş, tek çıkış ve

dört katmanlı yapıya sahip olan birinci dereceden Sugeno tipinde SBD'ler kullanılmıştır. Ayrıca oluşabilecek sürekli durum hatalarını yok etmek için SBD çıkışı integre edilmiştir. Böylece, denetim algoritmalarında denetleyici olarak SBD kullanılarak sistemde meydana gelen referans değişmeleri, parametre değişimleri ve bozucu girişlerin olumsuz etkilerine karşı denetim performansının iyileştirilmesi amaçlanmıştır.

1.2. Tezin Yapısı

Bu tez yedi bölümden oluşmaktadır. Birinci bölümde, reaktif güç ve harmoniklerin tüketicilere etkisi, güç kalitesi problemlerini iyileştirmek için uygulanan geleneksel yöntemler ve teknolojik gelişmelere paralel olarak ortaya çıkan evirici tabanlı GKDA'lar kısaca anlatılmıştır. Ayrıca paralel bağlı bir GKDA olan D-STATKOM'un denetimi ile ilişkili literatürde yapılan çalışmalardan bahsedilmiştir.

İkinci bölümde, D-STATKOM'un çalışma prensibi, D-STATKOM devresindeki pasif elemanların değerlerinin belirlenmesi, bu pasif elemanların D-STATKOM'un dinamik performansı üzerine etkisi ve deneysel kurulumun güç devresini oluşturmak için kullanılan H-köprü eviricinin çalışma prensibi açıklanmıştır.

Üçüncü bölümde, H-köprü evirici tabanlı D-STATKOM'un matematiksel modeli çıkarılmış ve D-STATKOM'un çıkış reaktif gücünün denetiminde yaygın olarak kullanılan denetim yöntemleri açıklanmıştır.

Dördüncü bölümde, D-STATKOM'un çıkış reaktif gücünün denetiminde kullanılan faz açı ve dolaylı akım denetim yöntemleri için sabit parametreli PI denetleyici tasarımı verilmiştir.

Beşinci bölümde, D-STATKOM'un çıkış reaktif gücünün denetiminde kullanılan faz açı ve dolaylı akım denetim yapısında kullanılan SBD'nin tasarımı açıklanmıştır.

Altıncı bölümde, deneysel kurulum hakkında bilgi verilmiştir. Faz açı ve dolaylı akım denetim yöntemlerinin MATLAB/Simulink'te hazırlanan algoritmaları detaylı olarak açıklanmıştır. D-STATKOM'un çıkış reaktif gücünün denetiminde kullanılan faz açı ve dolaylı akım denetim yöntemlerinin sabit parametreli PI denetleyici ve SBD ile gerçekleştirilmesi durumlarına ilişkin deneysel sonuçlar verilmiştir.

Yedinci bölümde, elde edilen deneysel sonuçlar yorumlanmış ve tezin katkısı vurgulanmıştır. Ayrıca bu alanda ileriye dönük yapılabilecek çalışmalar önerilmiştir.

2. D-STATKOM

SVK'ların cevap hızlarının yavaş olması, boyutlarının büyük olması, harmonik akımlarına neden olmaları ve çıkış reaktif güçlerinin bağlı oldukları noktanın gerilimine bağlı olmaları gibi dezavantajları vardır [53-55]. Güç elektroniği alanındaki gelişmelere paralel olarak yarı iletken anahtarların akım-gerilim tutma kapasitelerinin artması, fiyatlarının ucuzlaması ve yüksek anahtarlama frekansında çalışabilmelerinden dolayı evirici tabanlı GKDA'lar dağıtım sistemlerinde güç kalitesi problemlerini iyileştirmek için kullanılmaya başlanmıştır.

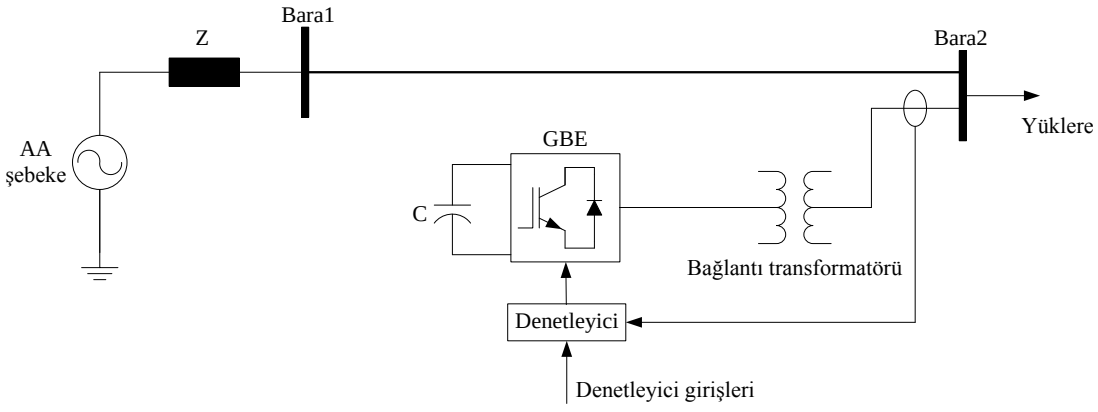
İletim sistemlerinde kullanılan EAİS aygıtları gibi GKDA'larda dağıtım sistemlerinde güç elektroniği tabanlı elemanların kullanılması temeline dayanır. EAİS anlık olarak hem güç transfer kapasitesini hem de kararlılığı artırarak enerji kalitesini ve güvenilirliğini iyileştirirken, GKDA tüketiciler tarafından kullanılan enerjinin güvenilirliğini ve kalitesini iyileştirir. GKDA'nın kullanılması ile tüketicilere kendi isteklerine göre belirlenen kalitede bir enerji sağlanır [12]. Günümüzde farklı amaçlar için kullanılan GKDA'lar vardır. Bu aygıtlar kullanım amaçlarına göre güç sistemine seri, paralel veya seri-paralel bağlantının birleşimi şeklinde bağlanabilirler. Günümüzde en çok paralel bağlı GKDA yapısı tercih edilmektedir. Bir dağıtım sisteminde paralel GKDA'lar;

- Yük kompanzasyonu
- Harmonik kompanzasyonu
- Gerilim regülâsyonu
- Dengesiz akımların kompanzasyonu amaçları için kullanılırlar [6].

D-STATKOM; güç sistemine bir bağlantı transformatörü/endüktansı yardımı ile paralel bağlanan ve şebeke frekansında kapasitif ya da endüktif reaktif çıkış gücü üretebilen/tüketebilen evirici tabanlı bir GKDA'dır. D-STATKOM'un çıkış reaktif gücü bağlantı noktasının geriliminden bağımsız bir şekilde denetlenebilir. Ayrıca D-STATKOM'un yüksek anahtarlama frekansında çalışabilme özelliğinden dolayı SVK'ya göre sistemde meydana gelen değişmelere daha hızlı cevap verebilir.

Evirici, D-STATKOM'un ana iskeletini oluşturur. D-STATKOM'un DA-hattında kullanılan kaynak tipine göre ya "*Akım Beslemeli Evirici-(ABE)*" ya da "*Gerilim Beslemeli Evirici-(GBE)*" olmak üzere iki tip evirici kullanılır. ABE'de, giriş işareti bir akım kaynağından sağlanır. Bu eviricilerde DA-hat geriliminin polaritesi değiştiği için çift yönlü gerilim tutma yeteneğine sahip anahtarların kullanılması gerekir. Bunun için yarı iletken

anahtara seri bir diyotun bağlanması ya da yarı iletken anahtar modülünün bu şekilde tasarlanması gerekir. Bu durum hem sistem maliyetinin hem de kayıpların artmasına neden olur. GBE'de ise giriş işareti bir gerilim kaynağından (bir DA-hat kondansatörü) sağlanır ve DA-hat akımının yönü değiştiği için anahtarların akımı çift yönlü akıtacak şekilde düzenlenmesi gerekir. ABE'de çıkış akımı, ABE'nin DA-hattında bulunan şarjlı bir endüktanstan elde edildiği için bu endüktansta meydana gelen kayıp GBE'nin DA-hattında bulunan kondansatörde meydana gelen kayıptan daha fazladır. Ayrıca GBE'nin çıkışında sadece akımı filtre etmek için bir alçak geçiren filtre kullanılırken ABE'nin çıkışında kapasitif filtrenin kullanılması gerekmektedir. Sonuç olarak, GBE'nin verimi ABE'ye göre daha yüksektir. Bu sebeplerden dolayı D-STATKOM uygulamalarında GBE'ler daha fazla tercih edilmektedir. GBE tabanlı D-STATKOM'un tek hat diyagramı Şekil 2.1'de gösterilmiştir. Şekilden görüldüğü gibi D-STATKOM en basit şekilde, bir GBE, bu GBE'ye DA-hat gerilimini sağlayan DA-hat kondansatörü, yüksek frekanslı akım harmoniklerini filtrelemek ve şebeke ile reaktif güç alışverişini sağlamak için bir bağlantı transformatörü/endüktansı ve eviricinin anahtarlarına kapı darbeleri üretmek için denetim biriminden meydana gelir.



Şekil 2.1 D-STATKOM'un tek hat diyagramı

D-STATKOM ile şebeke arasında aktif ve reaktif güç alışverişi, eviricinin çıkış geriliminin temel bileşeninin fazı ve genliği denetlenerek gerçekleştirilir. İdeal durumda (sistemde herhangi bir aktif güç kaybının olmadığı durum) D-STATKOM ile şebeke arasında aktif güç alışverişi olmaz. Bu durumda sadece reaktif güç alışverişi meydana gelir. Ancak gerçek sistem uygulamalarında, yarı iletken anahtarlarda ve D-STATKOM'un

DA-hattında bulunan kondansatör ve eviricinin çıkış gerilimini şebekeye bağlayan bağlantı endüktansının iç direncinden dolayı aktif güç kayıpları meydana gelir. Eğer D-STATKOM uygun şekilde denetlenmezse meydana gelen aktif güç kayıpları DA-hat kondasatörü tarafından sağlanacaktır. Böylece DA-hat geriliminin değeri sürekli azalacak ve kondansatör boşalacaktır. Bu durumu önlemek için eviricinin çıkış geriliminin temel bileşeni şebeke geriliminden geri fazda tutularak şebekeden eviriciye doğru bir aktif güç akışının olması ve buna bağlı olarak meydana gelen aktif güç kayıplarının şebekeden karşılanması sağlanır [56]. D-STATKOM tarafından verilen/çekilen aktif güç miktarı;

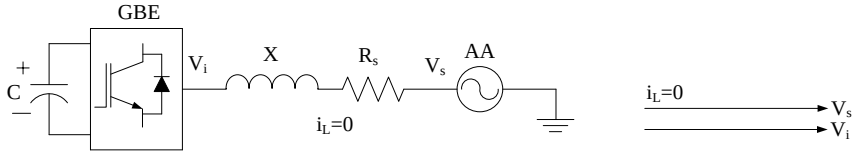
$$P = \frac{V_s V_i}{X} \sin\delta \tag{2.1}$$

denklemi ile bulunur. Denk.(2.1)'de, X; bağlantı transformatörünün/endüktansının kaçak reaktansı, V_s; şebeke gerilimi, V_i; eviricinin çıkış gerilimi ve δ ise eviricinin çıkış geriliminin temel bileşeni ile şebeke geriliminin temel bileşeni arasındaki faz farkıdır.

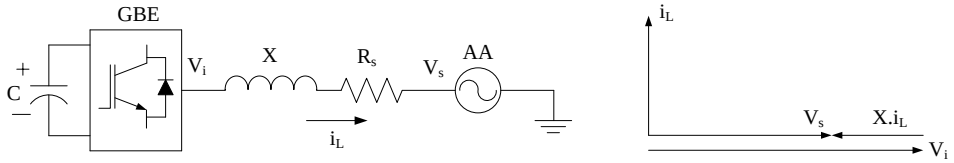
D-STATKOM ile şebeke arasındaki reaktif güç akışı ise; eviricinin çıkış geriliminin temel bileşeninin genliği ve eviricinin çıkış geriliminin temel bileşeni ile şebeke gerilimi arasındaki faz açısı denetlenerek gerçekleştirilir. D-STATKOM tarafından üretilen/tüketilen reaktif güç miktarı;

$$Q = \frac{V_s}{X}(V_s - V_i \cos\delta) \tag{2.2}$$

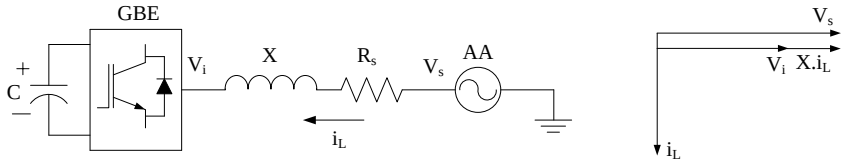
denklemi ile bulunur. İdeal durum için $(\delta = 0)$ D-STATKOM'un bekleme durumu, kapasitif ve endüktif çalışma durumlarına ilişkin fazör diyagamları Şekil 2.2'de verilmiştir. Şekil 2.2'den görüldüğü gibi, eğer V_i geriliminin genliği V_s geriliminin genliğine eşitse D-STATKOM ile şebeke arasında herhangi bir reaktif güç alışverişi olmaz. Eğer V_i'nin genliği V_s'nin genliğinden büyük olacak şekilde denetlenirse D-STATKOM kapasitif reaktif güç üretir. Tersi durumda D-STATKOM endüktif reaktif güç tüketir.



(a) Bekleme durumu



(b) Kapasitif çalışma



(c) Endüktif çalışma

Şekil 2.2 D-STATKOM'un çalışma durumlarına ilişkin fazör diyagramları

D-STATKOM'un yapısındaki bağlantı endüktansı ve DA-hat kondansatörü gibi pasif elemanlar tüm sistemin performansı ve güvenilirliği açısından önemli elemanlardır. DA-hat kondansatörü;

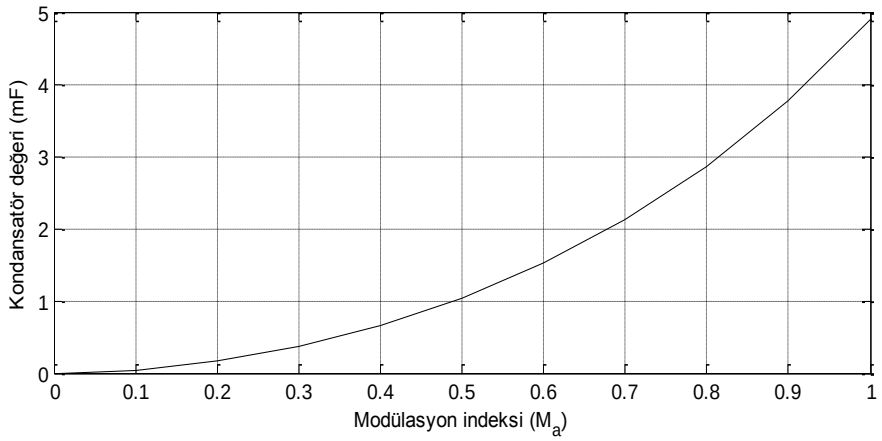
- DA-hat geriliminde meydana gelen dalgalanma
- Modülasyon indeksi
- Anahtarlama frekansı
- Evirici çıkış gerilimi ve akımının harmonik bozulması ile ilişkilidir.

Yüksek güç uygulamalarında güvenilir, kararlı, ucuz ve yüksek performanslı bir sistem elde edilmek istenir. Bu nedenle DA-hat kondansatörü reaktif güç uygulamalarında D-STATKOM sisteminin önemli bir parçasıdır. Ayrıca D-STATKOM devresinde kullanılan DA-hat kondansatörünün boyutu aynı çıkış reaktif güç değeri için geleneksel SVK'larda kullanılan AA kondansatörlerinin boyutundan daha küçüktür. Bir H-köprü eviricide minimum DA-hat kondansatörünün değeri aşağıdaki denklem yardımı ile bulunabilir [56].

$$C = \frac{i_{rms}}{\sqrt{2}\pi f\, \Delta V_{da}} \left[1 - \sin\left(\arccos\left(\frac{M_a \pi}{4} \right) \right) \right] \tag{2.3}$$

Burada, i_{rms}; yük akımının etkin değeri, ΔV_{da}; DA-hat gerilimindeki dalgalanma miktarı, *f;* şebeke frekansı ve M_a ise modülasyon indeksidir. D-STATKOM'un kapasitif çalışma konumunda, DA-hat geriliminde maksimum dalgalanma meydana geldiği için denk.(2.3)'te, DA-hat kondansatörünün değeri maksimum modülasyon indeksine göre hesaplanır. Şekil 2.3'te 400V'luk DA-hat gerilimi, 75A yük akımı ve %7'lik bir DA-hat

gerilim dalgalanması için modülasyon indeksi ve DA-hat kondansatör değeri arasındaki ilişki gösterilmiştir. Görüldüğü gibi D-STATKOM yüksek modülasyon indeksinde çalışırken DA-hat geriliminde aynı dalgalanmayı elde edebilmek için gerekli DA-hat kondansatörünün değeri artmaktadır. Genellikle D-STATKOM'un çalışma aralığını artırmak için devre elemanları en yüksek modülasyon indeksine göre tasarlanmalıdır. D-STATKOM'da kullanılan eviricinin denetiminde Uzay Vektör Darbe Genişlik Modülasyon (UVDGM) gibi modülasyon yönteminin tercih edilmesi durumunda modülasyon indeksi 1'i geçebilir. Bu durumda DA-hat geriliminde meydana gelen dalgalanmanın aynı olması için daha büyük bir DA-hat kondansatörüne ihtiyaç duyulur [56].



Şekil 2.3 Modülasyon indeksi ile DA-hat kondansatör değeri arasındaki ilişki

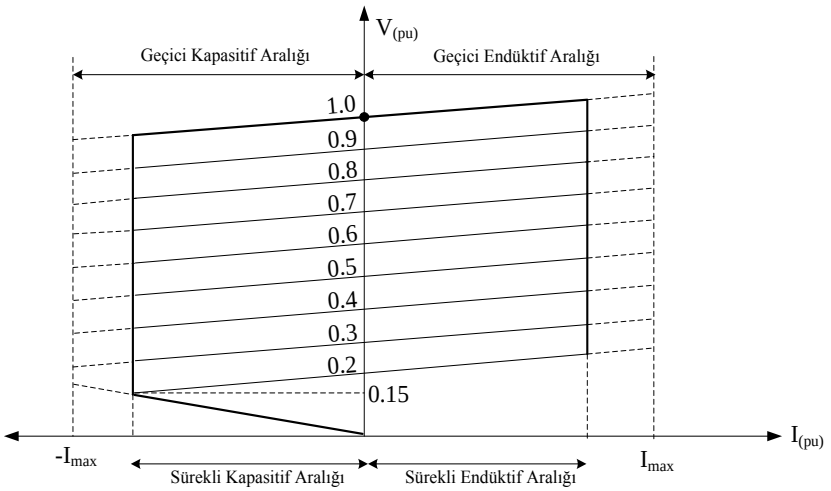
Diğer bir pasif eleman olan bağlantı endüktansı ise evirici çıkış akımındaki yüksek frekanslı harmoniklerin filtrelenmesini sağlar. Ayrıca şebeke ile D-STATKOM arasındaki reaktif güç alışverişi bu bağlantı endüktansı üzerindeki gerilim düşümüne bağlı olarak gerçekleşir. Büyük değerli bir bağlantı endüktansı çıkış harmonik içeriğini iyileştirirken, D-STATKOM'un çalışma bölgesinin küçülmesine neden olur. Bağlantı endüktansı ile ilgili diğer önemli durum ise tüm sistemin dinamik cevabına olan etkisidir. Büyük değerli bir bağlantı endüktansı sistemin zaman sabitinin büyük olmasına neden olduğundan sistemin dinamik cevabının yavaşlamasına neden olur. Ancak bu durum denetleyici ile kompanze edilebilir. Bu nedenle bağlantı endüktansının en uygun değeri sistemin dinamik cevabına ve eviricinin çıkış dalgasının harmonik içeriğine bağlı olarak belirlenmelidir. Literatürde, bağlantı endüktansının değerinin sistemin pu cinsinden baz empedansının 0.1-0.2 katı arasında bir değer seçilmesinin uygun olacağı önerilmektedir [56-58]. Bununla birlikte

modülasyon indeksinin maksimum değeri yeterince büyük seçilerek, reaktans değerinin; akımın Toplam Talep Bozulmasını (TDB) kabul edilebilir bir seviyeye düşürebilecek kadar büyük olması sağlanır. Modülasyon indeksine bağlı olarak bağlantı endüktansının reaktansının değeri aşağıdaki gibi hesaplanabilir [57].

$$X_{AA_pu} = \frac{M_{a_max} - M_{a0}}{M_{a0}} \tag{2.4}$$

Burada, M_{a_max}, maksimum modülasyon indeksi ve M_{a0}, D-STATKOM'un bekleme konumundaki modülasyon indeksinin değeridir. Sonuç olarak, bağlantı endüktansının en düşük değeri, çıkış akımındaki minimum Toplam Harmonik Bozulmasını (THB) sağlayacak şekilde ve en büyük değeri ise D-STATKOM'un verebileceği reaktif güç miktarı ve D-STATKOM'un dinamik cevabı göz önünde bulundurularak seçilmelidir.

Şekil 2.4'te D-STATKOM'un V-I karakteristiği gösterilmiştir. Şekil 2.4'ten, D-STATKOM'un bağlantı endüktansı/transformatörünün reaktansına bağlı olarak yaklaşık 0.15 pu'luk çok düşük bir sistem geriliminde bile istenilen reaktif akımı sağlayabildiği görülmektedir. Ayrıca bu karakteristik, tam kapasitif çalışmada kondansatör grubu tam olarak denetlenemeyen SVK karakteristiğinden tamamen farklıdır. Bir D-STATKOM; aktif güç kayıplarını karşılamak için yeterli enerjiyi şebekeden çekebildiği sürece şebeke geriliminin çok düşük değerlerde olması durumunda bile reaktif güç üretebilir/çekebilir. Ayrıca D-STATKOM hem endüktif hem de kapasitif bölgede artırılmış geçici durum oranlarına sahiptir. Her iki bölgede aşırı yüklenme kapasitesi birkaç periyot için yaklaşık %20 dir [58].



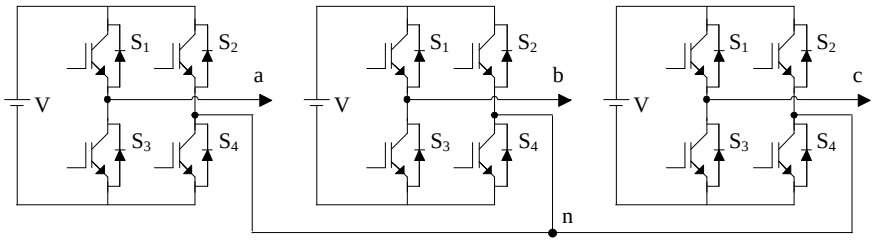
Şekil 2.4 D-STATKOM'un V-I karakteristiği

D-STATKOM uygulamalarında GBE'ler yüksek güç kalitesi elde etmede ve sistemin dinamik performansında oldukça önemlidirler. Günümüze kadar D-STATKOM uygulamalarında genellikle iki seviyeli veya iki seviyeli çok darbeli evirici yapıları kullanılmıştır [59-60]. Eğer D-STATKOM, 30kV, 15kV ve 10.5kV'luk bir dağıtım şebekesine doğrudan bağlanacaksa anahtarların bu gerilim değerlerine dayanabilmeleri için seri bağlanmaları gerekir. Bu durumda seri bağlı anahtarların senkronize anahtarlanma problemi ortaya çıkabileceğinden eviricinin düşük anahtarlama frekansında anahtarlanması gerekir. Düşük anahtarlama frekansında çalışmanın bir sonucu olarak sistem cevabı yavaşlar ve eviricinin çıkış gerilim dalga şeklinin harmonik içeriği kötüleşir. Son yıllarda iki seviyeli eviricilerin bu dezavantajlarını gidermek için çok seviyeli evirici yapıları STATKOM ve D-STATKOM uygulamalarında tercih edilmeye başlanmıştır [56, 61-64]. Çok seviyeli evirici devrelerinde kullanılan anahtarların daha az gerilim stresine maruz kalmalarından dolayı bu tür eviriciler daha yüksek gerilim değerlerinde kullanılabilirler. Ayrıca bu evirici yapıları düşük anahtarlama frekansında anahtarlanmaları durumunda bile çok düşük harmonikli bir çıkış dalga şekli üretirler. Çok seviyeli eviricilerin diyot-kenetlemeli, kondansatör-kenetlemeli ve kaskat çok seviyeli evirici olmak üzere üç farklı devre topolojisi vardır. Çok seviyeli kaskat eviricinin basitçe bir modül haline getirilebilmesi, güç kapasitesi açısından bütün sistemi esnek yapması ve diğer çok seviyeli evirici yapıları içerisinde en az sayıda eleman kullanması nedeniyle diğer çok seviyeli eviriciler arasında popüler olmasını sağlamıştır [65]. Üç seviyeli H-köprü evirici yapısı, her faza birden fazla H-köprü hücrelerin seri bağlanması ile kolaylıkla çok seviyeli kaskat evirici yapısına dönüştürülebilir. Bu tez çalışmasında deneysel kurulumu gerçekleştirilen D-STATKOM, H-köprü evirici tabanlı olduğundan sadece H-köprü eviricinin devre yapısı ve çalışması anlatılacaktır.

2.1. Üç Seviyeli H-Köprü Evirici

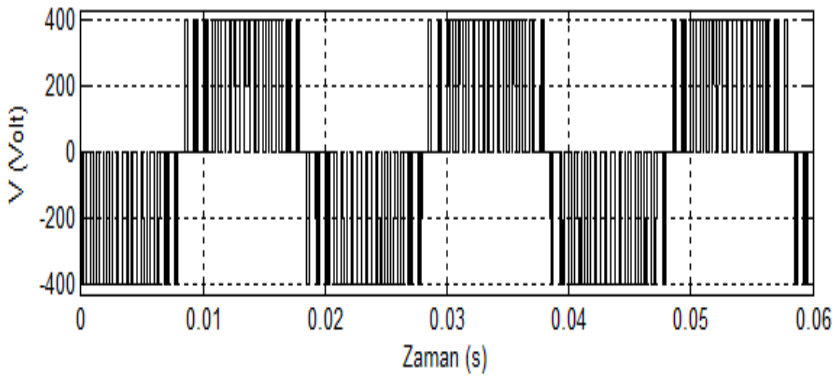
Üç seviyeli H-köprü evirici yapısı Şekil 2.5'te gösterilmiştir. Şekilde görüldüğü gibi üç seviyeli H-köprü eviricide, her fazda bir H-köprü kullanılır. Bu H-köprü hücrelerin bir bacaklarının çıkış uçları yıldız bağlanırken diğer uçları faz gerilimlerini oluşturur. Ayrıca her bir H-köprü eviriciye DA-hat gerilimi sağlamak için üç adet izoleli DA gerilim kaynağına ihtiyaç vardır. Ancak D-STATKOM uygulamalarında evirici DA-hat kondansatörü ile sonlandırıldığından izoleli DA gerilim kaynaklarına gerek yoktur.

Üç seviyeli H-köprü eviricinin çıkış faz gerilimini oluşturmak için ya çapraz anahtarlar ya da karşılıklı iki anahtar aynı anda iletimdedir. Örneğin a-fazı H-köprü hücresinde S_1 ve S_4 iletimde ise $V_{an} = +V$, S_2 ve S_3 iletimde ise $V_{an} = -V$ ve S_1-S_2 veya S_3-S_4 iletimde ise $V_{an} = 0$ gerilimi elde edilir.

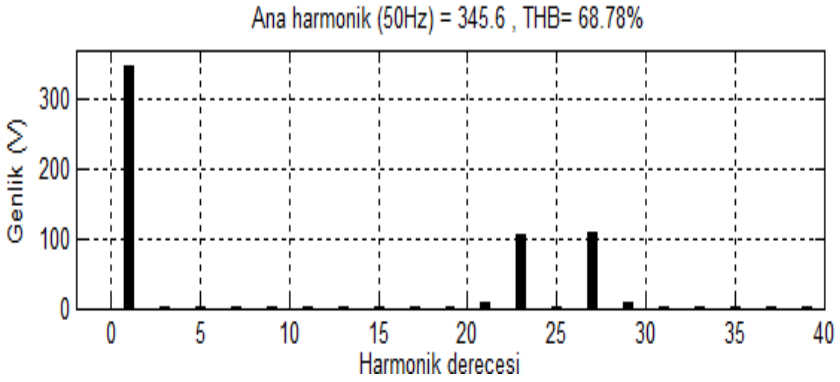


Şekil 2.5 Üç seviyeli H-köprü evirici yapısı

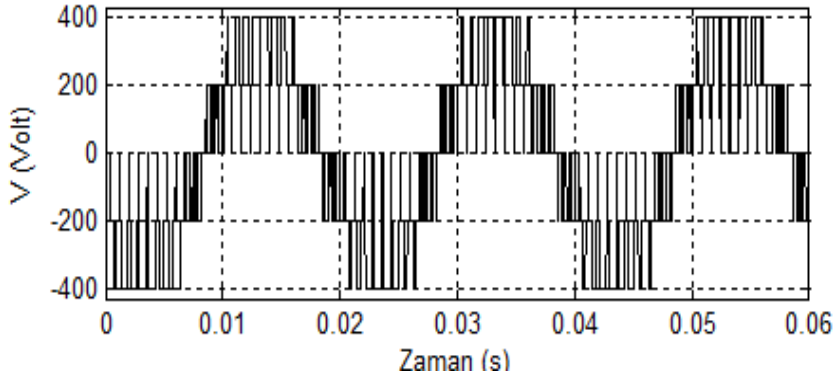
Şekil 2.6(a) ve (b)'de sırası ile iki-seviyeli ve üç seviyeli H-köprü eviricinin çıkış hat-hat gerilimlerinin dalga şekilleri ve bu dalga şekillerine ait THB verilmiştir. Her iki evirici için benzetim sonuçları, 1kHz'lik anahtarlama frekansında ve modülasyon indeksi 1 için *Sinüzoidal Darbe Genişlik Modülasyon* (SDGM) yöntemi için verilmiştir. Ayrıca her iki eviricinin DA-hat gerilimleri, eviricilerinden aynı genlikli çıkış gerilimi elde edecek şekilde seçilmiştir. Şekilden görüldüğü gibi iki seviyeli eviricinin çıkış geriliminin THB'si %68.78 iken H-köprü eviricide bu oran %40.17'dir. Bu sebepten dolayı, H-köprü evirici iki-seviyeli evirici ile aynı THB'yi elde etmek için daha düşük anahtarlama frekansında anahtarlanabilir. Ayrıca H-köprü eviricinin çıkış dalga şeklindeki harmonikleri yok etmek için kullanılacak filtre boyutu da iki-seviyeli eviriciye göre daha küçük olacaktır [56].



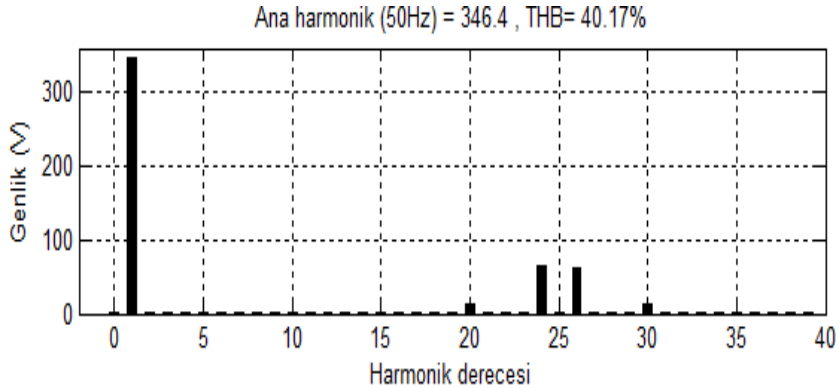
(a) İki seviyeli eviricinin çıkış geriliminin dalga şekli



(b) İki seviyeli eviricinin çıkış geriliminin harmonik içeriği



(c) Üç seviyeli H-köprü eviricinin çıkış geriliminin dalga şekli

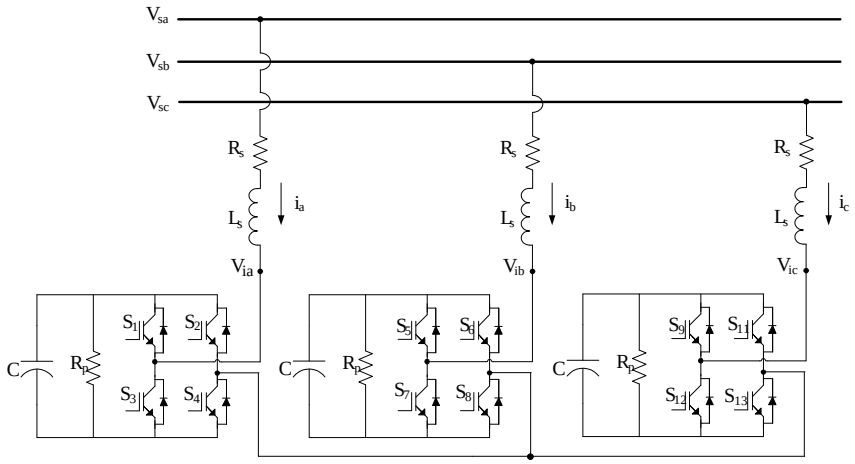


(c) Üç seviyeli H-köprü eviricinin çıkış geriliminin harmonik içeriği

Şekil 2.6 İki seviyeli evirici ve üç seviyeli H-köprü eviricinin çıkış gerilimlerinin dalga şekilleri ve harmonik içerikleri

3. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN MODELLENMESİ VE ÇIKIŞ REAKTİF GÜCÜNÜN DENETİMİ

D-STATKOM'un etkili bir şekilde denetiminin gerçekleştirilebilmesi için sistemi tam olarak temsil eden bir matematiksel modelin türetilmesi oldukça önemlidir. Şekil 3.1'de doğrudan şebekeye bağlanabilen üç fazlı üç seviyeli H-köprü evirici tabanlı D-STATKOM'un güç devresinin şeması gösterilmiştir. Bu devre yardımı ile H-köprü evirici tabanlı D-STATKOM'un matematiksel modelini çıkarılabilir. Şekilden görüldüğü gibi D-STATKOM'un güç devresi; her fazda bir H-köprü, bu H-köprülere DA-hat gerilimi sağlayan bir kondansatör (C) ve eviriciyi şebekeye bağlamak için bir bağlantı endüktansı (L_s) ve bu bağlantı endüktansının iç direncinden (R_s) meydana gelmektedir. Ayrıca anahtarlama ve DA-hat kondansatörlerinde meydana gelen aktif güç kayıpları, bu aktif gücü tüketecek DA-hat kondansatörlerine paralel bir dirençle (R_p) temsili olarak gösterilmiştir.



Şekil 3.1 Üç seviyeli H-köprü evirici tabanlı D-STATKOM'un güç devresinin şeması

Eviricinin sadece temel frekansta bir gerilim ürettiği ve DA-hat gerilimlerinin dengeli olduğu varsayılırsa, Şekil 3.1'den D-STATKOM'un AA tarafının *abc* koordinatlarında matematiksel denklemleri aşağıdaki gibi yazılabilir.

$$\frac{di_a}{dt} = -\frac{R_s}{L_s} i_a + \frac{1}{L_s}(V_{sa} - V_{ia}) \tag{3.1}$$

$$\frac{di_b}{dt} = -\frac{R_s}{L_s} i_b + \frac{1}{L_s}(V_{sb} - V_{ib}) \tag{3.2}$$

$$\frac{di_c}{dt} = -\frac{R_s}{L_s} i_c + \frac{1}{L_s}(V_{sc} - V_{ic}) \tag{3.3}$$

Denk.(3.1), (3.2) ve (3.3)'te, R_s; bağlantı endüktansının iç direnci, L_s; bağlantı endüktansı, V_{sabc}; şebeke gerilimi; V_{iabc}; inverter çıkış gerilimi ve i_{abc} ise faz akımlarıdır. Şekil 3.1'te gösterilen D-STATKOM devresinde evirici ideal kabul edilirse, D-STATKOM'un tek H-köprüsünün DA-hattının matematiksel modeli ise denk.(3.4)'teki gibi ifade edilebilir.

$$C\frac{dV_{da}}{dt} = i_{da} \tag{3.4}$$

Burada, V_{da}; DA-hat gerilimi ve i_{da}, DA-hat akımıdır. Geleneksel olarak güç sistemleri dq-eksen takımında modellenir ve denetlenir. Eksen dönüşümünün avantajları;

- Üç değişkenin iki değişkene dönüştürülmesi,
- İki değişkenin birbirini etkilemeyecek şekilde denetiminin gerçekleştirilebilmesi,
- dq-eksenlerinde anlık aktif ve reaktif güç çok daha anlaşılır bir şekilde tanımlanabilmesi

olarak sıralanabilir [66].

Bu sebeplerden dolayı D-STATKOM'un AA ve DA tarafının matematiksel denklemleri dq-eksen bileşenlerine dönüştürülür. K; Park dönüşüm matrisi olmak üzere üç fazlı büyüklükler denk.(3.5)'teki gibi dq-eksen bileşenlerine dönüştürülür.

$$f_{dq0} = Kf_{abc} \tag{3.5}$$

Burada K;

$$K = \sqrt{\frac{2}{3}}\begin{bmatrix} \sin(\theta) & \sin(\theta - 2\pi/3) & \sin(\theta + 2\pi/3) \\ \cos(\theta) & \cos(\theta - 2\pi/3) & \cos(\theta + 2\pi/3) \\ \sqrt{\frac{1}{2}} & \sqrt{\frac{1}{2}} & \sqrt{\frac{1}{2}} \end{bmatrix} \tag{3.6}$$

olarak ifade edilir. Denk.(3.6)'da, $\theta=\omega t+\delta$ ve ω ise şebekenin açısal hızıdır. Bu dönüşüm gerçekleştirildikten sonra elde edilen D-STATKOM'un AA tarafının dq-ekseninde matematiksel denklemleri denk.(3.7) ve denk.(3.8)'de verilmiştir.

$$\frac{di_d}{dt} = -\frac{R_s}{L_s} i_d + \omega i_q + \frac{1}{L_s}(V_{sd} - V_{id}) \tag{3.7}$$

$$\frac{di_q}{dt} = -\frac{R_s}{L_s} i_q - \omega i_d + \frac{1}{L_s}(V_{sq} - V_{iq}) \tag{3.8}$$

Burada, V_{sd} ve V_{sq}; şebeke geriliminin, V_{id} ve V_{iq} ise eviricinin geriliminin dq-eksen bileşenleridir. DA-hat akımı dq-eksen akımları cinsinden denk.(3.9)'daki gibi ifade edilebilir.

$$i_{da} = M_a i_d \tag{3.9}$$

dq-eksen akımların cinsinden ifade edilen DA-hat akımı denk.(3.4)'te yerine yazılırsa;

$$\frac{dV_{da}}{dt} = \frac{M_a}{C} i_d \tag{3.10}$$

denklemi elde edilir. Denk.(3.7) ve denk.(3.8) D-STATKOM'un AA-tarafının, denk.(3.10) ise D-STATKOM'un DA-tarafının dinamik modelini gösterir.

3.1. D-STATKOM'un Çıkış Reaktif Gücünün Denetimi

Eviricinin çıkış geriliminin temel bileşeninin genliği; DA-hat gerilimi, modülasyon indeksi ve şebeke gerilimi ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkı ile denetlenmektedir. Eviricinin çıkış geriliminin temel bileşeninin genliği farklı yöntemlerle denetlenebildiği için D-STATKOM'un çıkış reaktif gücünün denetimi için de farklı yöntemler geliştirilmiştir. D-STATKOM'un çıkış reaktif gücü;

- DA-hat gerilimi sabit tutulup modülasyon indeksi değiştirilerek,
- Modülasyon indeksini sabit tutulup DA-hat gerilimi değiştirilerek,
- Her iki durumun bir kombinasyonu ile denetlenebilir.

Yukarıda belirtilen denetim parametrelerinden modülasyon indeksinin, faz açısının ya da her ikisinin denetlenmesi durumuna göre D-STATKOM'un çıkış reaktif gücünün denetimi için literatürde farklı yöntemler geliştirilmiştir. Bunlar;

1. Faz açı denetim yöntemi,
2. Doğrudan akım denetim yöntemi,

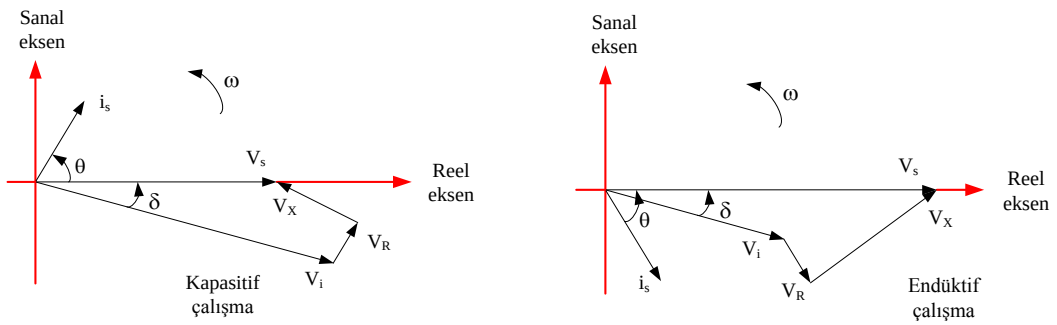
3. Sabit DA-hat gerilim yöntemi
4. Dolaylı akım denetim yöntemidir [4].

Bu yöntemler aşağıda ayrıntılı olarak açıklanmıştır.

3.1.1. Faz Açı Denetim Yöntemi

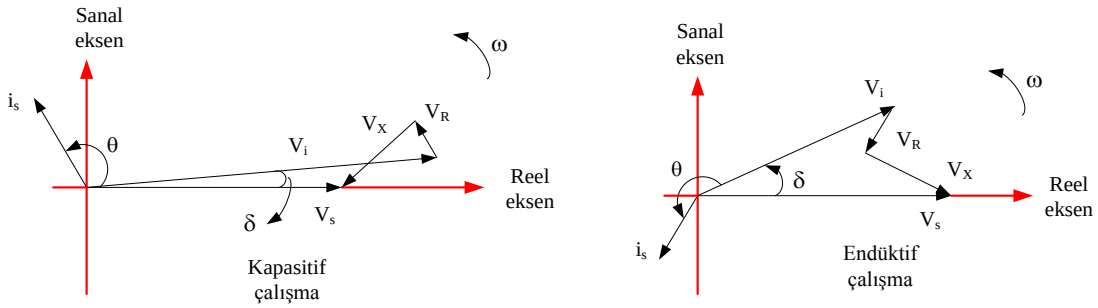
Faz açı denetim yönteminde, modülasyon indeksi sabit tutulur. DA-hat gerilimi ise eviricinin çıkış geriliminin temel bileşeni ile şebeke geriliminin temel bileşeni arasındaki faz açısı (δ) yardımı ile değiştirilir. Böylece D-STATKOM ile şebeke arasında reaktif güç alışverişi gerçekleşir.

D-STATKOM tarafından üretilen/çekilen reaktif güç miktarı, DA-hat geriliminin değeri artırılıp azaltılarak denetlenir. Kapasitif çalışma konumunda DA-hat gerilim değerinin azalması D-STATKOM'un ürettiği kapasitif reaktif güç miktarının azalmasına, endüktif çalışma konumunda ise D-STATKOM'un tükettiği endüktif reaktif güç miktarının artmasına neden olur. Aynı şekilde kapasitif çalışma konumunda DA-hat gerilim değerinin artması D-STATKOM'un ürettiği kapasitif reaktif güç miktarının artması, endüktif çalışma konumunda ise D-STATKOM'un tükettiği endüktif reaktif güç miktarının azalması anlamına gelir. Akım yönü şebekeden eviriciye doğru alınırsa, sürekli durumda eviricinin çıkış geriliminin temel bileşeninin fazı D-STATKOM'un kapasitif ve endüktif çalışma durumlarının her ikisinde de şebeke geriliminden geridedir ($\delta > 0$). Böylece sistemde meydana gelen aktif güç kayıpları şebekeden karşılanır. Sürekli durumda D-STATKOM'un kapasitif ve endüktif çalışma konumlarına ait fazör diyagramları Şekil 3.2'de gösterilmiştir [4].



Şekil 3.2 Sürekli durumda D-STATKOM'un çalışma konumlarına ait fazör diyagramları

Denk.(2.1)'den, faz açısı negatif olması durumunda aktif gücün de negatif olacağı görülmektedir. Bu durumda DA-hat geriliminin değeri azalır. Eğer faz açısının geçici durumdaki değeri sürekli durumdaki değerinden daha büyük olursa, geçici durumda D-STATKOM'a doğru akan aktif güç miktarı sistemde meydana gelen kayıplardan daha fazla olacaktır. Böylece fazla aktif güç DA-hat kondansatörlerinde depo edilecek ve DA-hat gerilimleri artacaktır. Tersi durumda ise DA-hat kondansatörleri bir miktar boşalacak ve DA-hat gerilimleri azalacaktır. Bu geçici durumlara ilişkin fazör diyagramları Şekil 3.3'te gösterilmiştir [4].

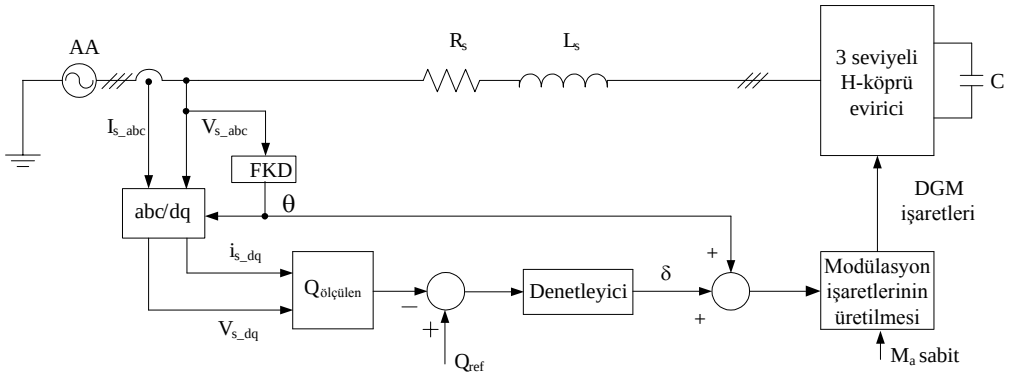


Şekil 3.3 D-STATKOM'un geçici durumlarına ilişkin fazör diyagramları

Şekil 3.4'te faz açı denetim yönteminin blok şeması gösterilmiştir. Blok şemadan görüldüğü gibi, ölçülen üç faz şebeke gerilimleri *Faz Kilitleme Devresine* (FKD) girilerek şebekenin açısal frekans bilgisi (θ) tespit edilir. Elde edilen açısal hız bilgisi kullanılarak ölçülen akım ve gerilimler dq-eksen bileşenlerine dönüştürülür. Akım ve gerilimin dq-eksen bileşenleri yardımı ile şebekeden çekilen reaktif güç miktarı hesaplanır. Daha sonra referans reaktif güç miktarı ile hesaplanan reaktif güç miktarı karşılaştırılır ve elde edilen hata denetleyiciye girilir. Denetleyicinin çıkışında DA-hat geriliminin istenilen değerinin elde edilebilmesi için şebeke geriliminin temel bileşeni ile evirici çıkış geriliminin temel bileşeni arasında olması gereken faz farkı bilgisi (δ) bulunur [67]. Belirlenen açı bilgisi, FKD'den elde edilen şebekenin açısal frekansına eklenir. a-fazı için modülasyon dalgası $M_a\sin(\theta+\delta)$, b-fazı için modülasyon dalgası $M_a\sin(\theta+\delta-2\pi/3)$ ve c-fazı için modülasyon dalgası ise $M_a\sin(\theta+\delta+2\pi/3)$ şeklinde bulunur. Elde edilen modülasyon dalgaları zıt fazda iki adet taşıyıcı dalga ile karşılaştırılarak H-köprü eviricinin anahtarları için kapı darbeleri üretilir.

Faz açı denetim yönteminde, sistemin performansını etkileyen en önemli elemanlardan biri FKD'dir. FKD, sistemde meydana gelen herhangi bir değişmede şebekenin faz açı bilgisini hızlı tespit edecek şekilde tasarlanırsa tüm sistemin performansına olumlu katkı sağlayacaktır.

Ayrıca şebekenin reaktif gücü anlık pq teorisi veya ortalama değer yöntemi kullanılarak ölçülür. Ortalama değer yönteminde reaktif güç ayrık zaman periyotlarında ölçülür. Anlık pq teorisi ise 1983 yılında Akagi tarafından önerilmiştir ve bu yöntemde reaktif güç herhangi bir ortalama işlemi yapılmadan ölçülür [68]. Bu nedenle reaktif güç ölçümü anlık pq teorisi kullanılarak daha hızlı yapılabilir. Eğer D-STATKOM'un iki periyottan daha kısa bir sürede cevap vermesi istenirse anlık pq teorisi kullanılmalıdır [4].

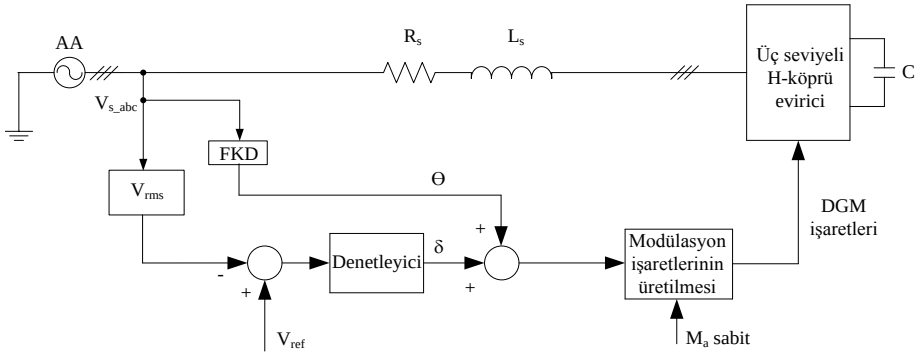


Şekil 3.4 Faz açı denetim yöntemi ile yük kompanzasyonu gerçekleştirilmesine ilişkin blok şema

Eğer faz açı denetim yöntemi kullanılarak yük kompanzasyonu yapılmak isteniyorsa, referans reaktif güç miktarı iki şekilde bulunabilir. Birinci yöntemde şebekeden çekilen reaktif güç miktarı ölçülür. Reaktif güç için referans değer ise sıfır girilir. Daha sonra referans reaktif güç miktarı ile ölçülen reaktif güç miktarı karşılaştırılır ve elde edilen hata denetleyiciye girilir. Denetleyicinin çıkışında eviricinin çıkış geriliminin temel bileşeni ile şebeke geriliminin temel bileşeni arasındaki faz farkı bilgisi bulunur. Bu faz farkı bilgisi kullanılarak eviricinin denetimi için gerekli olan modülasyon dalgaları üretilir. Böylece şebekeden herhangi bir reaktif güç çekilmemesi sağlanır.

İkinci yöntemde ise; yük/yüklerin çektiği reaktif güç miktarı bulunarak bu reaktif gücün tam tersi güç, referans olarak kullanılır. Aynı şekilde referans reaktif güç miktarı ile ölçülen reaktif güç miktarı karşılaştırılır ve hata denetleyiciye girilir. Denetleyicinin çıkışından elde edilen açı bilgisi kullanılarak evirici için kapı darbeleri üretilir.

Faz açı denetim yöntemi kullanılarak gerilim regülasyonu da gerçekleştirilebilir. Bu duruma ilişkin blok diyagram Şekil 3.5'te gösterilmiştir. Şekilden görüldüğü gibi D-STATKOM'un bağlı bulunduğu noktanın gerilim değeri ölçülür. Ölçülen gerilim değeri ile referans gerilim değeri karşılaştırılır ve elde edilen hata denetleyiciye girilir. Denetleyicinin çıkışında faz farkı bilgisi bulunur [67]. Faz açısı bilgisi, FKD'den elde edilen şebekenin açısal frekansına eklenir. Bu açı bilgisi yardımı ile modülasyon dalgaları üretilir ve H-köprü eviricinin denetimi gerçekleştirilir. Böylece gerilim düşmelerinde veya yükselmelerinde D-STATKOM gerekli reaktif akımı sağlayarak bağlantı noktasının gerilimi sabit tutulur.

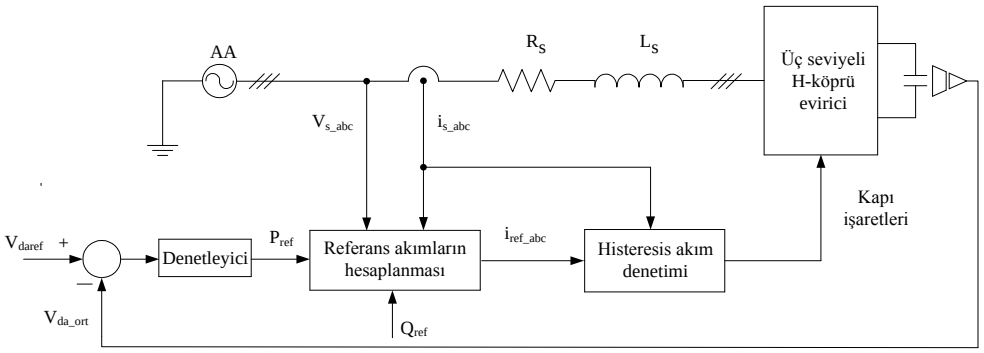


Şekil 3.5 Faz açı denetim yöntemi ile gerilim regülasyonunun gerçekleştirilmesine ilişkin blok şema

3.1.2. Doğrudan Akım Denetim Yöntemi

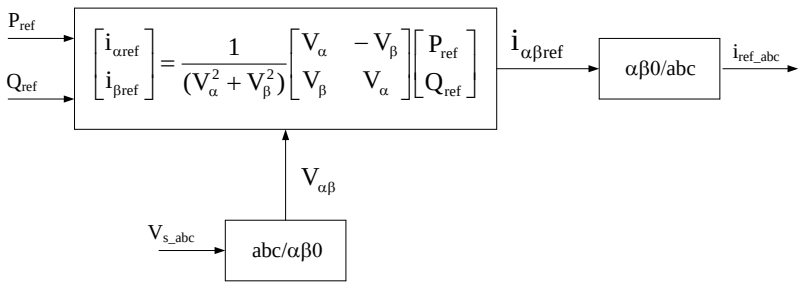
Üç seviyeli H-köprü evirici tabanlı D-STATKOM için doğrudan akım denetim yönteminin blok diyagramı Şekil 3.6'da gösterilmiştir. Bu yöntemde, DA-hat geriliminin denetimi gerçekleştirilerek bu gerilimin sabit tutulması sağlanır. Üç seviyeli H-köprü eviricide gerilim dengesizliği problemi olmadığı için her bir H-köprü hücrenin gerilimi yaklaşık olarak eşittir. Bu nedenle DA-hat gerilimlerinin ortalaması denetim için kullanılabilir. Bu yöntemde, üç H-köprünün DA-hat gerilimleri ölçülür ve ortalaması alınır. Ortalama DA-hat gerilimi ile referans DA-hat gerilimi karşılaştırılır ve hata denetleyiciye giriş olarak uygulanır. DA-hat gerilim denetleyicisinin çıkışında DA-hat geriliminin sabit kalabilmesi için gerekli olan aktif güç miktarı (P_{ref}) belirlenir. Şebeke gerilimleri *αβ0* bileşenlerine dönüştürülür. Reaktif güç denetim bloğuna P_{ref}, referans reaktif güç (Q_{ref}) ve şebeke geriliminin *αβ*-eksen bileşenleri yardımı ile eviricinin üretmesi gereken akımın *αβ*-eksen bileşenleri elde edilir. *αβ*-eksenindeki bu akımlar üç faza

dönüştürülerek referans akımlar bulunur. Daha sonra referans akımlarla ölçülen akımlar bir histerisiz denetleyicide karşılaştırılır ve eviricinin anahtarları için kapı işaretleri üretilir.



Şekil 3.6 Doğrudan akım denetim yönteminin blok şeması

Doğrudan akım denetim yönteminde referans akımların elde edilmesine ilişkin blok diyagram Şekil 3.7'de gösterilmiştir [4]. Blok diyagramında, referans akımların hesaplanması sistemde sadece pozitif dizi akımının aktığı kabulü ile (sistem dengeli) gösterilmiştir.

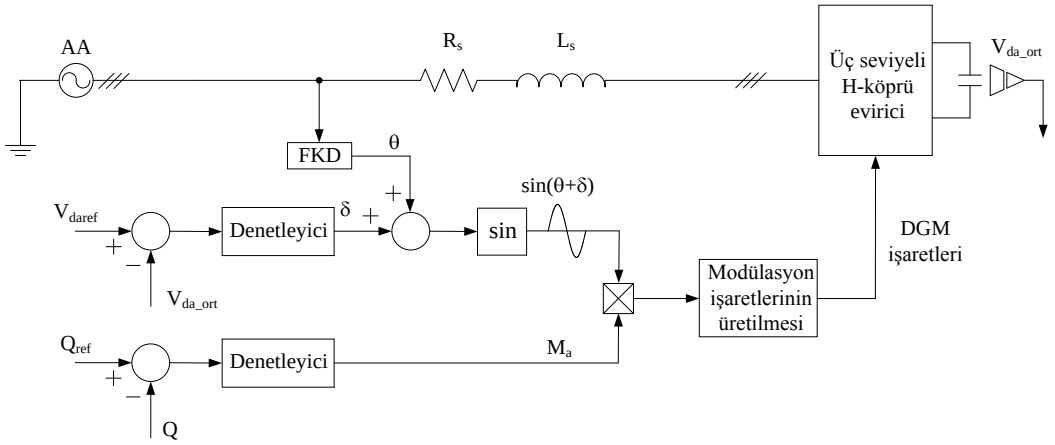


Şekil 3.7 Doğrudan akım denetim yönteminde referans akımların elde edilmesine ilişkin blok diyagram

3.1.3. Sabit DA-Hat Gerilim Yöntemi

Faz açı denetim yönteminde eviricinin DA-hat gerilimi dinamik olarak değiştiği için referans reaktif güçte meydana gelen değişmelere bu yöntemin cevabı çok yavaş olur. Bu sorunu gidermek için faz açısı ile DA-hat gerilimini, modülasyon indeksi ile reaktif güç akışını denetlemek kompanzatörün cevap hızını iyileştirmek için daha uygundur.

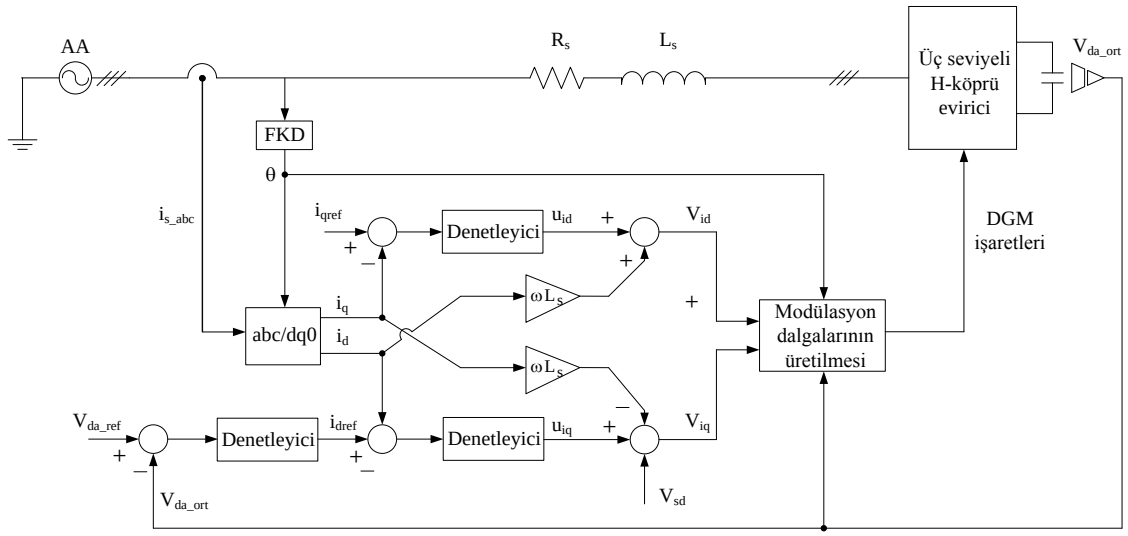
Sabit DA-hat gerilim yönteminde DA-hat gerilimi sabit tutulur ve H-köprü eviricinin çıkış gerilimi modülasyon indeksi ile değiştirilir. Dolayısı ile iki ayrı denetim bloğu vardır. Bu yöntem SDGM yöntemi kullanan STATKOM'lar için daha uygundur [67]. Şekil 3.8'de sabit DA-hat gerilim yönteminin blok diyagramı gösterilmiştir. Blok diyagramdan görüldüğü gibi DA-hat gerilimleri ölçülür ve referans DA-hat gerilimi ile karşılaştırılır. Elde edilen hata DA-hat gerilim denetleyicisine giriş olarak uygulanır. DA-hat gerilim denetleyicisinin çıkışında, DA-hat gerilimlerinin sabit kalabilmesi için gerekli olan faz farkı bilgisi elde edilir. Elde edilen faz açısı, FKD'den elde edilen şebekenin faz açısına eklenir. Böylece genliği sabit fakat fazı denetleyicinin çıkışından elde edilen faz açısı kadar kaydırılmış sinüs elde edilir. Böylece a-fazının modülasyon işaretinin faz açısı tespit edilir. b ve c-fazı için modülasyon dalgalarının fazları ise sırasıyla $\theta+\delta-2\pi/3$ ve $\theta+\delta+2\pi/3$ şeklinde elde edilir. Modülasyon işaretinin genliği ise reaktif güç denetiminden elde edilir. Reaktif güç denetiminde referans reaktif güç miktarı ile ölçülen reaktif güç miktarı karşılaştırılır. Hata denetleyiciye giriş olarak uygulanır. Denetleyicinin çıkışında modülasyon dalgalarının genliği bulunur. DA-hat gerilim denetleyicisinden elde edilen fazı açısı kaydırılmış sinüsler reaktif güç denetleyicisinin çıkışından elde edilen genlik değeri ile çarpılarak modülasyon dalgaları üretilir. Böylece sadece iki adet denetleyici ile modülasyon işaretlerinin hem genliği hem de fazı elde edilir [67].



Şekil 3.8 Sabit DA-hat gerilim yönteminin blok şeması

3.1.4. Dolaylı Akım Denetim Yöntemi

Dolaylı akım denetim yönteminde DA-hat gerilimi sabit tutulur ve eviricinin üretmesi gereken referans gerilimler, referans aktif ve reaktif güç değerlerine göre elde edilir. Böylece D-STATKOM'un çıkış akımları dolaylı olarak denetlenir. Dolaylı akım denetim yönteminin blok diyagramı Şekil 3.9'da gösterilmiştir. Dolaylı akım denetim yönteminde DA-hat gerilim denetimi, AA gerilim/reaktif güç denetimi, dq-eksen akımlarının denetimi için toplam dört tane denetleyiciye ihtiyaç vardır. DA-hat gerilim denetleyicisinin çıkışından referans aktif akım bileşeni (i_{dref}), AA gerilim/reaktif güç denetleyicisinin çıkışından ise referans reaktif akım bileşeni (i_{qref}) elde edilir. Şebeke gerilimi ile evirici gerilimi arasındaki senkronizasyonu sağlamak için üç fazlı FKD kullanılır. Ölçülen akımlar FKD'den elde edilen şebekenin açısal frekans bilgisi kullanılarak dq-eksen bileşenlerine dönüştürülür. dq-eksen bileşenleri referans değerleri ile karşılaştırılırlar ve elde edilen akım hatalarının her biri ayrı denetleyiciye girilir. Bu denetleyicilerin çıkışlarında eviricinin üretmesi gereken gerilimlerin dq-eksen bileşenleri (u_{id}-u_{iq}) elde edilir. Bu gerilimler şebeke ile senkronize olan üç fazlı gerilimlere dönüştürülerek, evirici için kapı işaretlerinin üretilmesinde kullanılan modülasyon dalgaları elde edilir. Ayrıca bozucu girişler ve kenetleme terimleri denetleyicinin çıkışına eklenerek d ve q-eksen akımlarının/aktif ve reaktif gücün birbirinden bağımsız denetiminin gerçekleştirilmesi sağlanır.



Şekil 3.9 Dolaylı akım denetim yönteminin blok şeması

4. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN DENETİMİ İÇİN PI DENETLEYİCİ TASARIMI

D-STATKOM'un dinamik performansını evirici, pasif elemanlar, denetim algoritması ve bu denetim algoritmasında kullanılan denetleyici tipi belirler. Uygun tasarlanmayan bir denetleyici D-STATKOM'un dinamik performansının kötüleşmesine ve hatta sistemin kararsız olmasına neden olabilir.

Bu tez çalışmasında, deneysel kurulumu gerçekleştirilen D-STATKOM'un reaktif gücünün denetiminde faz açı denetim yöntemi ve dolaylı akım denetim yöntemi kullanılmıştır. Bu nedenle bu denetim yöntemlerinde kullanılan sabit parametreli PI denetleyicilerin tasarımı anlatılacaktır. Diğer denetim yöntemleri için denetleyici tasarımına değinilmeyecektir.

4.1. Faz Açı Denetim Yöntemi İçin PI Denetleyici Tasarımı

Faz açı denetim yönteminin denetim döngüsünde kullanılan sabit parametreli PI denetleyicinin parametreleri $i_q(s)/\delta(s)$ yada $Q(s)/\delta(s)$ transfer fonksiyonu elde edilerek belirlenir. Bu transfer fonksiyonlarını elde etmek için üçüncü bölümde türetilen matematiksel denklemlerin tekrar düzenlenmesi gerekir. d-eksen akımı cinsinden D-STATKOM'un DA-hat gerilimi;

$$\frac{dV_{da}}{dt} = \frac{M_a}{C} i_d \tag{4.1}$$

olarak ifade edilebilir. Üç-faz evirici gerilimleri dq-eksen bileşenleri cinsinden aşağıdaki gibi yazılabilir.

$$V_{idq} = V_{da}\begin{bmatrix} \cos\delta \\ -\sin\delta \end{bmatrix} \tag{4.2}$$

Evirici çıkış geriliminin tepe değeri;

$$V = M_a V_{da} \tag{4.3}$$

denklemi ile bulunur. Eviricinin DA tarafının anlık gücü AA tarafının gücüne eşitlenirse;

$$P = V_{da} I_{da} = \frac{3}{2}(v_{id} I_d + v_{iq} I_q) \tag{4.4}$$

denklemi yazılabilir. Kondansatör akımı ise denk.(4.5)'teki gibi ifade edilebilir [69].

$$I_{da} = \frac{3}{2} M_a (i_d \cos\delta + i_q \sin\delta) = C \frac{dV_{da}}{dt} \tag{4.5}$$

Denk.(4.2)'de verilen ifade, denk.(3.7) ve denk.(3.8)'de yerine yazılır ve denk.(4.5) düzenlenirse D-STATKOM'un DA ve AA tarafının matris formunda durum uzay denklemleri aşağıdaki gibi elde edilir [69].

$$\frac{d}{dt}\begin{bmatrix} i_d \\ i_q \\ V_{da} \end{bmatrix} = \begin{bmatrix} -R_s / L_s & \omega & -M_a \cos\delta / L_s \\ -\omega & -R_s / L_s & M_a \sin\delta / L_s \\ \dfrac{3M_a \cos\delta}{2C} & \dfrac{3M_a \sin\delta}{2C} & 0 \end{bmatrix} \times \begin{bmatrix} i_d \\ i_q \\ V_{da} \end{bmatrix} + \frac{1}{L_s}\begin{bmatrix} V_{sd} \\ V_{sq} \end{bmatrix} \tag{4.6}$$

Denk.(4.6)'da giriş değişkeni olarak δ alınırsa D-STATKOM'un denklemlerinin doğrusal olmadığı görülür. Faz açı denetimli D-STATKOM için doğrusal denetim yöntemlerine göre denetleyici tasarlanmak istenirse denk.(4.6)'da verilen D-STATKOM'un denklemlerinin belirli bir çalışma noktası için doğrusallaştırılması gerekir. Bu nedenle, denk.(4.6)'da V_{sd} ve V_{sq}'nun sabit olduğu varsayılarak D-STATKOM'un doğrusallaştırılmış devre denklemleri denk.(4.7)'de verilmiştir [69].

$$\frac{d}{dt}\begin{bmatrix} i_d \\ i_q \\ V_{dc} \end{bmatrix} = \begin{bmatrix} -R_s / L_s & \omega & -M_a \cos\delta_0 / L_s \\ -\omega & -R_s / L_s & M_a \sin\delta_0 / L_s \\ \dfrac{3M_a \cos\delta_0}{2C} & -\dfrac{3M_a \sin\delta_0}{2C} & 0 \end{bmatrix} \times \begin{bmatrix} i_d \\ i_q \\ V_{dc} \end{bmatrix} + \frac{1}{L_s}\begin{bmatrix} V_{sd} \\ V_{sq} \end{bmatrix} \tag{4.7}$$

Denk.(4.7)'de verilen doğrusallaştırılmış D-STATKOM devre denkleminden transfer fonksiyonu $\frac{Q(s)}{\delta(s)} = \frac{N(s)}{D(s)}$ transfer fonksiyonu denk.(4.8)'de verilmiştir.

$$N(s) = \frac{V_s^2}{L_s}\left\{s^2 + \frac{R_s}{L_s}s + \frac{3M_a{}^2}{2L_sC}\right\}$$

$$D(s) = s^3 + 2\frac{R_s}{L_s}s^2 + \left\{\left(\frac{R_s}{L_s}\right)^2 + \frac{3M_a{}^2}{2L_sC} + \omega^2\right\}s + \frac{3M_a{}^2R_s}{2L_s{}^2C} \tag{4.8}$$

Sabit parametreli PI denetleyicinin transfer fonksiyonu denk.(4.9)'daki gibi yazılabilir.

$$G_{PI}(s) = K(1 + \frac{1}{T_i s}) \tag{4.9}$$

Burada K; sabit parametreli PI denetleyicinin oransal kazancı ve T_i ise sabit parametreli PI denetleyicinin integral zaman sabitidir. Denk.(4.8)'de verilen transfer fonksiyonu yardımı ile D-STATKOM hızlı bir dinamik cevaba sahip olacak şekilde sabit parametreli PI denetleyici tasarlanabilir.

Faz açı denetim yönteminde D-STATKOM'un çıkış reaktif gücünün denetimi sadece bir adet sabit parametreli PI denetleyici kullanılarak gerçekleştirilmesi bu yöntemin üstünlüğü olmasına rağmen aktif ve reaktif gücün birbirinden bağımsız denetimi gerçekleştirilememesi ve akım denetimi gerçekleştirilmediği için akımlarda büyük sıçramaların meydana gelmesi gibi sakıncaları vardır.

4.2. Dolaylı Akım Denetim Yöntemi İçin PI Denetleyici Tasarımı

DGM denetimli eviricilerin gücünün denetimi ya iç akım döngüsü kullanılmadan ya da iç akım döngüsü kullanılarak gerçekleştirilir. İç akım denetim döngüsü kullanılmadan yapılan güç denetimi genellikle doğrudan güç denetimi olarak bilinir. Bununla birlikte eviricinin çıkış dalgalarının doğru ve hızlı bir şekilde denetlenebilmesi ve aşırı akım koruması gibi özelliklerinden dolayı DGM denetimli eviricilerde iç akım denetimi geniş şekilde kullanılmaktadır [70]. Düşük anahtarlama frekanslarında faz açı denetimi gibi durağan çatı tabanlı denetleyiciler sıklıkla kullanılmasına rağmen şebekeye bağlı evirici uygulamalarında aktif ve reaktif gücü birbirinden bağımsız denetleyebilen bir denetim algoritmasının kullanılması daha uygundur [71]. Ayrıca yüksek anahtarlama frekanslarında vektör denetimi kullanarak yüksek bir band genişliği elde etmek için kullanılması gerekir. Vektör denetim sistemlerinde aktif ve reaktif akımlar ve buna bağlı olarak aktif ve reaktif

güç birbirinden bağımsız şekilde denetlenebilir. Böylece yüksek band genişliğinin yanı sıra aktif ve reaktif akımlar arasındaki kenetleme etkisi zayıflatılabilir. Dolaylı akım denetim yönteminde iç akım denetim döngüsü kullanılarak dq-eksen akımlarının denetimi gerçekleştirilir. dq-eksen akımlarının denetiminde kullanılan sabit parametreli PI denetleyicinin parametrelerinin belirlenmesi evirici denetim sisteminin dinamik performansını ve kararlılığını etkileyen ana etkenlerden biridir.

4.2.1. dq-Eksen Akımlarının Denetimi için PI Denetleyici Tasarımı

D-STATKOM'un denetiminde aktif ve reaktif gücün birbirinden bağımsız şekilde denetlenmesi oldukça önemlidir. Bununla birlikte denk.(3.7) ve (3.8)'de verilen D-STATKOM'un dq-eksenindeki devre denklemleri incelenirse, d ve q-eksen akımlarının birbirini etkilediği görülmektedir. Bu durumda aktif ve reaktif gücün birbirinden bağımsız denetimi gerçekleştirilemez. Eğer eviricinin çıkış gerilimi denk.(4.10) ve denk.(4.11)'deki gibi denetlenirse dq-eksen akımları birbirinden bağımsız denetlenebilir.

$$V_{id} = \omega L i_q + V_{sd} - L_s\, u_{id} \tag{4.10}$$

$$V_{iq} = -(\omega L i_d + L_s u_{iq}) \tag{4.11}$$

Burada, V_{id} ve V_{iq} denetlenen değişkenler, V_{sd} bozucu giriş ve u_{id} ve u_{iq} ise denetleyici çıkış işaretleridir. Denk.(4.10) ve denk.(4.11), denk.(3.7) ve denk.(3.8)'de yerine yazılırsa denk.(4.12) ve denk.(4.13) elde edilir. Bu denklemler iki adet birinci dereceden ve birbirinden bağımsız iki denklem takımıdır. Bu denklemlerde denetleyicinin çıkış işaretleri olan u_{id} ve u_{iq} sabit parametreli PI denetleyici çıkışından kolaylıkla belirlenebilir. Ayrıca bu denklemlerden, kenetleme terimleri ve bozucu girişler denetleyicinin çıkışında kompanze edilirse dq-eksen akımlarının birbirinden bağımsız denetlenebileceği denk.(4.12) ve denk.(4.13)'ten görülmektedir.

$$\frac{di_d}{dt} = -\frac{R_s}{L_s} i_d + u_{id} \tag{4.12}$$

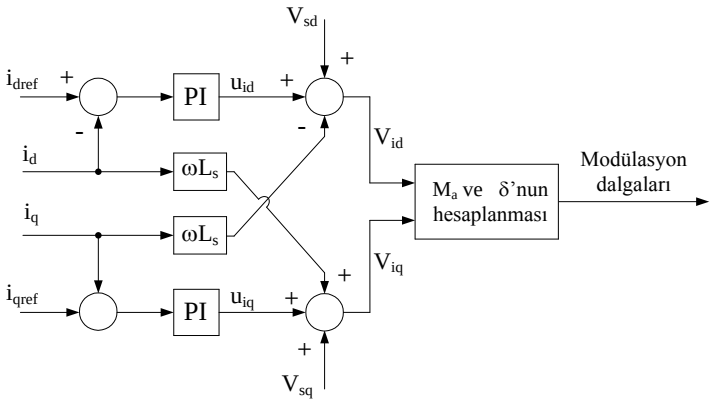
$$\frac{di_q}{dt} = -\frac{R_s}{L_s} i_q + u_{iq} \tag{4.13}$$

dq-eksen akımlarının denetiminde kullanılan sabit parametreli PI denetleyicilerin çıkışları denk.(4.14) ve denk.(4.15)'teki gibi yazılabilir.

$$u_{id} = K_p e_d + K_i \int_0^t e_d dt \tag{4.14}$$

$$u_{iq} = K_p e_q + K_i \int_0^t e_q dt \tag{4.15}$$

D-STATKOM'un *dolaylı akım denetim yönteminde* kullanılan iç akım döngüsü Şekil 4.1'de gösterilmiştir. Şekilden görüldüğü gibi denetim işaretleri dq-eksen akımlarının denetiminde kullanılan sabit parametreli PI denetleyicilerinin çıkışlarından belirlenmektedir. d-eksen akımının denetiminde kullanılan sabit parametreli PI denetleyici $i_{dref} - i_d$ akım hatasından u_d denetim işaretini üretirken, q-eksen akımının denetiminde kullanılan sabit parametreli PI denetleyici $i_{qref} - i_q$ akım hatasından u_q denetim işaretini üretir. Bu iki denetleyici özdeştir (parametreleri aynıdır). Bozucu girişlere karşı denetleyicinin dayanıklılığını artırmak için V_{sd} ve V_{sq} ve kenetleme terimleri sabit parametreli PI denetleyicinin ileri yoluna eklenir.

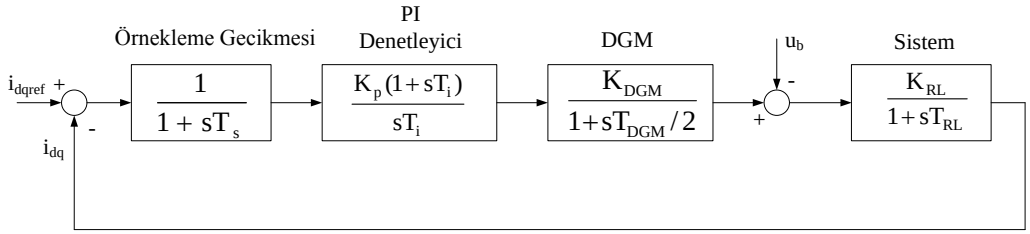


Şekil 4.1 D-STATKOM'un dq-eksen akımlarının denetiminin blok diyagramı

Şekil 4.2'de gösterilen V_{id} ve V_{iq} işaretleri denk.(4.16)'daki gibi faz ve genlik bilgisine dönüştürülebilir.

$$M_a = \frac{\sqrt{V_{id}^{\,2} + V_{iq}^{\,2}}}{V_{da}} \quad \text{ve} \quad \delta = \tan^{-1}\left[\frac{V_{iq}}{V_{id}}\right] \tag{4.16}$$

D-STATKOM'un dq-eksen akımlarının denetiminde kullanılan sabit parametreli PI denetleyici parametreleri Şekil 4.2'de gösterilen akım denetim döngüsünün indirgenmiş blok diyagramı kullanılarak kolaylıkla belirlenebilir [19].



Şekil 4.2 Akım denetim döngüsünün indirgenmiş blok diyagramı

Şekil 4.3'teki blok diyagramda; T_s; örnekleme süresi, K_p; PI denetleyicinin oransal kazancı, T_i; sabit parametreli PI denetleyicinin integral zaman sabiti, K_{DGM}; eviricinin kazancı, T_{DGM}; DGM bloğunun zaman sabiti, u_b; bozucu giriş, K_{RL}; sistemin kazancı ($1/R_s$), T_{RL}; ise sistemin zaman sabitidir (L_s/R_s). İndirgenmiş blok diyagramda gösterilen en küçük zaman sabitleri olan örneklemeden ve anahtarlamadan dolayı meydana gelen gecikmeler denk.(4.17)'deki gibi (T_s ve T_{DGM}) tek bir zaman sabiti olarak gösterilebilir.

$$T_{ei} = T_s + T_{DGM}/2 \tag{4.17}$$

Sistemin baskın kutbu dikkate alınarak, sabit parametreli PI denetleyicinin integral zaman sabiti sistemin zaman sabitine eşit seçilerek yok edilebilir. Bu durumda;

$$T_i = T_{RL} \tag{4.18}$$

olur. Şekil 4.3'teki akım denetim döngüsünün indirgenmiş blok diyagramında, denk.(4.17) ve denk. (4.18) yerine yazılırsa sistemin kapalı çevrim transfer fonksiyonu;

$$H_{CC} = \frac{1}{s^2 \frac{T_{RL}\,T_{ei}}{K_p\,K_{DGM}\,K_{RL}} + s\frac{T_{RL}}{K_p\,K_{DGM}\,K_{RL}} + 1} \tag{4.19}$$

elde edilir. Sönüm oranı ζ ise;

$$\zeta = \sqrt{\frac{T_{RL}}{4K_p T_{ei} K_{DGM} K_{RL}}} \tag{4.20}$$

olarak elde edilir. Denetim sistemlerinde ζ = 0.707 değeri %5'lik aşmaya karşılık gelir. Bu nedenle ζ = 0.707 için sabit parametreli PI denetleyicinin kazancı;

$$K_p = \frac{T_{RL}}{2T_{ei} K_{DGM} K_{RL}} \tag{4.21}$$

şeklinde hesaplanır. Denk.(4.19)'daki transfer fonksiyonunda, $T_{RL}T_{ei}$ çarpımı çok küçük olduğundan s^2 terimi ihmal edilirse denk.(4.22)'deki gibi birinci dereceden bir transfer fonksiyonu;

$$H_{CC} = \frac{1}{1 + sT_{et}} \tag{4.22}$$

şeklinde ifade edilebilir Burada $T_{et} = 4T_{ei}\,\zeta^2$ ve ζ = 0.707 için $T_{et} = 2T_{ei}$ olarak bulunur. Eğer akım denetleyicisinin integral kazancı denk.(4.18)'e göre belirlenirse sabit parametreli PI denetleyicinin integral zaman sabiti büyük olacaktır. Bu sebepten dolayı bozucu girişlere karşı denetleyicinin performansı kötüleşecektir. Bozucu girişlere karşı denetleyicinin performansını iyileştirmek için integral zaman sabiti sistemdeki en küçük zaman sabitinin (T_{ei}) on katı ($T_i = 10T_{ei}$) seçilebilir [19]. İndirgenmiş model yardımı ile akım denetiminde kullanılan denetleyicilerin tasarımında kullanılan sistem parametreleri Tablo 4.1'de verilmiştir.

Tablo 4.1 Denetleyici tasarımında kullanılan sistem parametreleri

Bağlantı endüktansı (L_s)	: 2.89mH
Bağlantı endüktansının iç direnci (R_s)	: 0.1Ω
DA-hat kondansatörü (C)	: 3.3mF
Anahtarlama frekansı	: 1.25kHz
Filtre gecikmesi	: 0.23ms
Örnekleme süresi	: 100μs

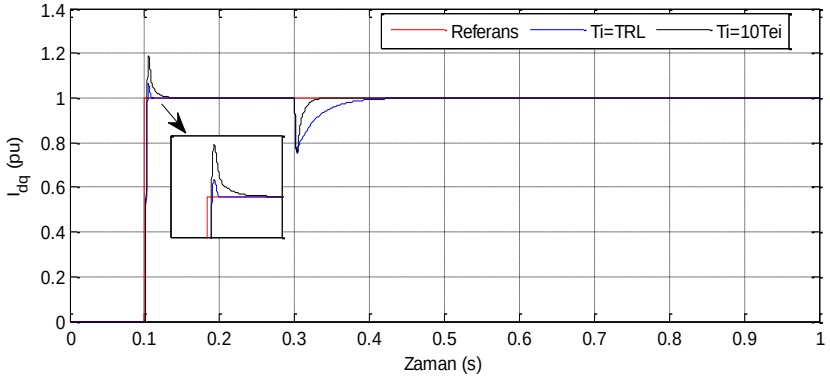
Tablo 4.1'de verilen sistem parametreleri kullanılarak sabit parametreli PI denetleyicinin oransal ve integral kazancı hesaplanmıştır. D-STATKOM'un dq-eksen

akımlarının denetimi için tasarlanan sabit parametreli PI denetleyicinin parametreleri Tablo 4.2'de verilmiştir.

Tablo 4.2 Akım denetimi için tasarlanan sabit parametreli PI denetleyicinin parametreleri

Oransal kazanç (K_p)	: 1.934
$T_i = 10T_{ei}$ için integral kazancı (K_i)	: 215
$T_i = T_{RL}$ için integral kazancı (K_i)	: 67

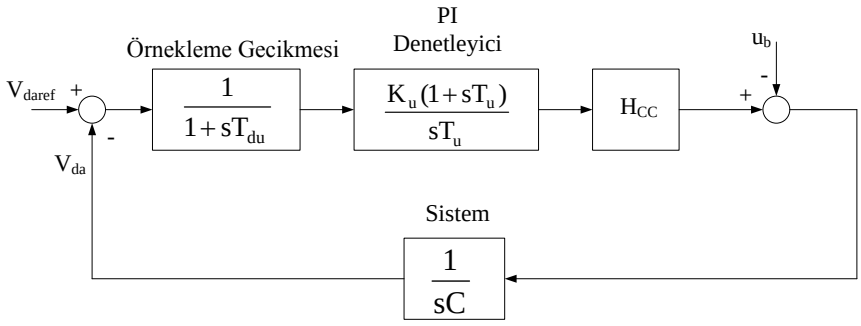
Akım denetimi için tasarlanan sabit parametreli PI denetleyicinin performansı akım denetim döngüsünün indirgenmiş blok diyagramı kullanılarak incelenmiştir. t=0.1s'de referans değiştirilmiş ve t = 0.3s'de sisteme bozucu bir giriş uygulanmıştır. Bu şartlar altında benzetim modelinden elde edilen sonuç Şekil 4.3'te verilmiştir. Şekilden görüldüğü gibi, denetleyicinin zaman sabitinin $T_i = 10T_{ei}$ seçilmesi durumunda geçici durumda çok büyük aşmalar meydana gelmektedir. Ancak sistem bozucu bir girişe maruz kaldığı zaman 0.03s gibi çok kısa sürede referansı yakalamayı başarmıştır. Denetleyicinin zaman sabitinin $T_i = T_{RL}$ seçilmesi durumunda ise geçici durumda yaklaşık % 6'lık bir aşma meydana gelmektedir. Bunun yanında sistem bozucu bir girişe maruz kaldığı zaman denetleyicinin performansının kötüleştiği benzetim sonucundan görülmektedir.



Şekil 4.3 Tasarlanan denetleyici kullanılarak indirgenmiş modelden elde edilen benzetim sonucu

4.2.2. DA-Hat Geriliminin Denetimi için PI Denetleyici Tasarımı

Akım denetiminde kullanılan sabit parametreli PI denetleyicilerin parametrelerinin kolay belirlenmesi için akım döngüsünün indirgenmiş modeli kullanılmıştır. Aynı şekilde DA-hat geriliminin denetiminde kullanılan sabit parametreli PI denetleyicinin parametrelerini belirlemek için Şekil 4.4'te gösterilen akım döngüsünün ideal kabul edildiği DA-hat döngüsünün indirgenmiş modeli kullanılabilir. Blok diyagramda, T_{du}; örnekleme ve filtre gecikmesi, K_u; sabit parametreli PI denetleyicinin oransal kazancı, T_u; sabit parametreli PI denetleyicinin integral zaman sabiti, H_{CC}; akım döngüsünün birinci dereceden transfer fonksiyonu, C ise DA-hat kondansatörünün değeridir. DA-hattın matematiksel modelinde DA-hat direnci, endüktansı ve eviricide meydana gelen anahtarlama kayıpları ihmal edilmiştir. Ayrıca DA-hat geriliminin denetiminde üç DA-hat geriliminin ortalaması alındığından (DA-hat gerilimlerinin birbirine eşit ve H-köprülerin özdeş olduğu varsayılmış) tek bir H-köprü hücrenin DA-hat modeli kullanılabilir. Blok diyagramdaki en küçük zaman sabitleri olan akım döngüsünün, örnekleme ve filtreme gecikmesi $T_{eu}=T_{du}+2T_{ei}$ şeklinde tek bir zaman sabiti olarak ifade edilebilir [19].



Şekil 4.4 DA-hat gerilim denetim döngüsü için indirgenmiş blok diyagram

Şekil 4.5'ten DA- hattın açık çevrim transfer fonksiyonu;

$$H_{oda} = \frac{K_u(1+sT_u)}{sT_u(1+sT_{eu})sC} \tag{4.23}$$

olarak bulunur. Elde edilen açık çevrim transfer fonksiyonu kullanılarak Simetrik Optimum (SO) yöntemi ile denetleyicinin parametreleri belirlenebilir. SO yöntemi sadece integratör içeren sistemler için uygundur [18]. SO'ya göre açık çevrim transfer fonksiyonu;

köşe frekansı ω_c'de yaklaşık olarak simetriktir. ω_c ve faz payı φ arasındaki ilişki denk.(4.24)'te verilmiştir.

$$\omega_c = \frac{1}{aT_{eu}} \text{ ve } a = \frac{1+\cos\varphi}{\sin\varphi} \tag{4.24}$$

Burada, $a = \sqrt{\frac{T_u}{T_{eu}}}$ ve a >1'dir. Köşe frekansı ω_c'de sabit parametreli PI denetleyicinin kazancı K_u ise;

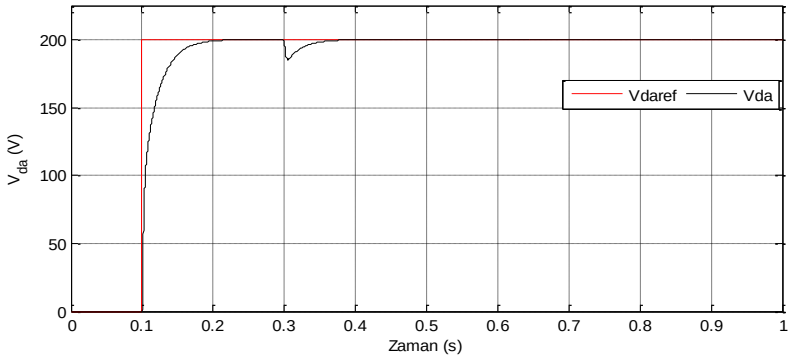
$$K_u = \frac{C}{aT_{eu}} \tag{4.25}$$

denklemi ile bulunur [19]. Tablo 4.1'de verilen sistem parametreleri kullanılarak sabit parametreli PI denetleyicinin oransal kazancı denk.(4.25)'e göre hesaplanmıştır. Sabit parametreli PI denetleyicinin integral zaman sabiti ise a = 4 için denk.(4.24)'e göre seçilmiştir. Bu denklemlere göre tasarlanan sabit parametreli PI denetleyicinin parametreleri Tablo 4.3'te verilmiştir.

Tablo 4.3 DA-hat geriliminin denetiminde kullanılan sabit parametreli PI denetleyicinin parametreleri

Oransal kazancı (K_p)	: 0.406
İntegral kazancı (K_i)	: 12.5

DA-hat geriliminin denetimi için tasarlanan sabit parametreli PI denetleyicinin performansı DA-hat denetim döngüsünün indirgenmiş blok diyagramı kullanılarak gözlemlenmiştir. t=0.1s'de referans değiştirilmiş ve t = 0.3s'de sisteme bozucu bir giriş uygulanmıştır. Bu şartlar altında benzetim modelinden elde edilen sonuç Şekil 4.5'te verilmiştir. Şekilden görüldüğü gibi, 0.1s'de referans değiştirilmiş ve DA-hat gerilimi referans değerini 0.12s sonra yakalamayı başarmıştır. Ayrıca 0.3s'de bozucu giriş uygulanmış ve DA-hat gerilimi referans değerine 0.08s sonra ulaşmıştır. Bunlara ek olarak DA-hat gerilim denetleyicisi akım denetleyicisine göre daha yavaş olduğu Şekil 4.5'ten görülmektedir.



Şekil 4.5 Tasarlanan denetleyici kullanılarak indirgenmiş modelden elde edilen benzetim sonucu

5. ÜÇ SEVİYELİ H-KÖPRÜ EVİRİCİ TABANLI D-STATKOM'UN DENETİMİ İÇİN SİNİRSEL BULANIK DENETLEYİCİ TASARIMI

Bu bölümde D-STATKOM'un çıkış reaktif gücünün denetiminde kullanılan faz açı ve dolaylı akım denetim algoritmalarının gerçekleştirmesinde kullanılan SBD'nin tasarımı açıklanacaktır. Genellikle D-STATKOM'un denetimi doğrusal denetim yöntemlerine göre tasarlanan sabit parametreli PI denetleyicilerle gerçekleştirilmektedir. Bu denetleyiciler tasarlanırken denetlenecek sistemin doğusal matematiksel modeline ihtiyaç vardır. Ayrıca bu denetleyicilerin parametreleri belli bir çalışma bölgesi için en iyi performansı elde edecek şekilde belirlenir. Fakat sistemin doğrusal olmayan ve modellenemeyen dinamikleri, bozucu girişler ve parametre değişmelerinde sabit parametreli PI denetleyicilerin performansları kötüleşir [22, 72]. Bazı araştırmacılar doğrusal denetim yöntemlerinin bu dezavantajlarını gidermek için H_∞, geri besleme ile tam doğrusallaştırma ve diferansiyel matematiksel teorisi gibi doğrusal olmayan denetim yöntemlerini STATKOM/D-STATKOM'un denetimi için önermişlerdir [73-75]. Bu tür doğrusal olmayan ve doğrusal denetim yöntemleri ile denetleyici tasarlanırken gerçek sistem parametrelerine ve modeline ihtiyaç duyulur. D-STATKOM'un anahtarlamalı yapısından ve DA-hattın endüktasının ve direncinin tam olarak belirlenememesinden dolayı türetilen matematiksel model gerçek sistemi tam olarak temsil etmez. Ayrıca D-STATKOM yarı-belirgin ve doğrusal olmayan bir yapıya ve zamanla değişen parametrelere sahip bir sistemdir. Bu nedenle, parametre ve referans değişmelerinde ve sistem bozucu girişlere maruz kaldığı zaman D-STATKOM'un denetiminde geleneksel olarak kullanılan sabit parametreli PI denetleyicilerin ve doğrusal olmayan denetim yöntemlerine göre tasarlanan denetleyicilerin performansları bozulur.

Son yıllarda doğrusal ve doğrusal olmayan denetleyicilerin bu gibi dezavantajlarını gidermek için BD ve YSA gibi akıllı denetim yöntemleri DGM eviricilerin denetiminde kullanılmaya başlanmıştır [76-80]. Akıllı denetleyiciler denetlenecek sistemin matematiksel modeline ihtiyaç duymazlar. Ayrıca bu denetleyiciler ile geniş bir çalışma bölgesinde etkili bir denetim gerçekleştirilebilir [22].

SBD doğrusal olmayan, dayanıklı ve akıllı bir denetleyici türüdür. SBD, BM'nin bir uzman bilgisinden yararlanarak çıkarım yapabilme, YSA'nın öğrenme, genelleme ve uyarlama gibi özelliklerini yapısında bulundurur. Bu nedenle SBD'nin yapısını iyi anlayabilmek için BM ve YSA'nın yapısının bilinmesi gerekir.

5.1. Yapay Sinir Ağları

Biyolojik sinir sistemi, merkezinde sürekli olarak bilgiyi alan, yorumlayan ve uygun bir karar üreten beynin (merkezi sinir ağı) bulunduğu bir sistem olarak açıklanır. Alıcı sinirler (receptor) organizma içerisinden yada dış ortamlardan algıladıkları uyarıları, beyne bilgi ileten elektriksel sinyallere dönüştürür. Tepki sinirleri (effector) ise, beynin ürettiği elektriksel darbeleri organizma çıktısı olarak uygun tepkilere dönüştürür. Şekil 5.1'de bir sinir sisteminin blok gösterimi verilmiştir. Merkezi sinir ağında bilgiler, alıcı ve tepki sinirleri arasında ileri ve geri besleme yönünde değerlendirilerek uygun tepkiler üretilir. Bu yönüyle biyolojik sinir sistemi, kapalı çevrim denetim sisteminin karakteristiklerini taşır [81].



Şekil 5.1 Biyolojik sinir sisteminin blok gösterimi

Son yıllarda, insan beyninin çalışma prensibini yapay olarak modellemeyi amaçlayan Yapay Sinir Ağları (YSA); nesne/örüntü tanıma, işaret işleme, arıza analizi ve tespiti, sistem tanılama (modelleme) ve denetimi v.s gibi çeşitli alanlarda yaygın olarak kullanılmaya başlanmış ve kullanıldığı alanlardaki problemlerin çözümüne yeni yaklaşımlar getirmiştir [82]. Genel olarak bir YSA, tek katmanlı yada çok katmanlı olarak düzenlenebilen ve paralel olarak çalışan çok sayıda doğrusal olmayan yapay hücreden (işlem elemanı) meydana gelen bir sistem yada matematiksel model olarak tanımlanır. Hücreler arasındaki ağırlıklar, arzu edilen tasarım amaçlarını sağlayacak şekilde çeşitli öğrenme kuralları ile ayarlanır. Bu yapısı ile YSA, öğrenme sürecinde bilgiyi toplayan ve ağırlıkları yardımıyla bu bilgiyi saklayan paralel bir işlemcidir. Bugün, çeşitli YSA yapıları ve öğrenme algoritmaları geliştirilmiştir. Herhangi bir uygulama için uygun YSA yapısını ve öğrenme algoritmasını seçmek yada geliştirmek gerekir.

Beynin üstün özellikleri, bilim adamlarını üzerinde çalışmaya zorlamış ve beynin nöro-fiziksel yapısından esinlenerek matematiksel modeli çıkarılmaya çalışılmıştır. Beynin bütün davranışlarını tam olarak modelleyebilmek için fiziksel bileşenlerinin doğru olarak modellenmesi gerektiği düşüncesi ile çeşitli yapay hücre ve ağ modelleri geliştirilmiştir.

Böylece YSA denen yeni ve günümüz bilgisayarlarının algoritmik hesaplama yönteminden farklı bir bilim alanı ortaya çıkmıştır. YSA; yapısı, bilgi işleme yöntemindeki farklılık ve uygulama alanları nedeniyle çeşitli bilim dallarının da kapsama alanına girmektedir [83].

Genel anlamda YSA, beynin bir işlevi yerine getirme yöntemini modellemek için tasarlanan bir sistem olarak tanımlanabilir. YSA, yapay sinir hücrelerinin birbirleri ile çeşitli şekillerde bağlanmasından oluşur ve genellikle katmanlar şeklinde düzenlenir. Donanım olarak elektronik devrelerle yada bilgisayarlarda yazılım olarak gerçekleştirilebilir. Beynin bilgi işleme yöntemine uygun olarak YSA, bir öğrenme sürecinden sonra bilgiyi toplama, hücreler arasındaki bağlantı ağırlıkları ile bu bilgiyi saklama ve genelleme yeteneğine sahip paralel dağılmış bir işlemcidir. Öğrenme süreci, arzu edilen amaca ulaşmak için YSA ağırlıklarının yenilenmesini sağlayan öğrenme algoritmalarını ihtiva eder.

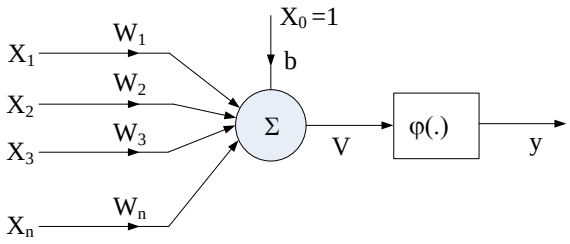
YSA hesaplama ve bilgi işleme gücünü, paralel dağılmış yapısından, öğrenebilme ve genelleme yeteneğinden alır. Genelleme, eğitim yada öğrenme sürecinde karşılaşılmayan girişler için de YSA'nın uygun tepkileri üretmesi olarak tanımlanır. Bu üstün özellikleri, YSA'nın karmaşık problemleri çözebilme yeteneğini gösterir. Günümüzde birçok bilim alanında YSA, aşağıdaki özellikleri nedeniyle etkin olmuş ve uygulama yeri bulmuştur [81].

- **Doğrusal olmayan yapısı:** YSA'nın temel işlem elemanı olan hücre doğrusal değildir. Dolayısıyla hücrelerin birleşmesinden meydana gelen YSA'da doğrusal değildir ve bu özellik bütün ağa yayılmış durumdadır. Bu nedenle YSA, doğrusal olmayan karmaşık problemlerin çözümünde en önemli araç olmuştur.
- **Öğrenme yeteneği:** YSA'nın istenilen davranışı gösterebilmesi için amaca uygun olarak ayarlanması gerekir. Bunun için, hücreler arasında doğru bağlantıların yapılması ve bağlantıların uygun ağırlıklara sahip olması gerekmektedir. YSA' nın karmaşık yapısı nedeniyle bağlantılar ve ağırlıklar önceden ayarlı olarak verilemez yada tasarlanamaz. Bu nedenle YSA, istenen davranışı gösterecek şekilde ilgilendiği problemden aldığı eğitim örneklerini kullanarak problemi öğrenmelidir.
- **Genelleme yeteneği:** YSA, problemi öğrendikten sonra eğitim sırasında karşılaşmadığı test örnekleri için de istenilen çıkışı üretebilir. Örneğin, karakter tanıma amacıyla eğitilmiş bir YSA, bozuk karakter girişlerinde de doğru karakterleri verebilir yada bir sistemin eğitilmiş YSA modeli, eğitim sürecinde verilmeyen giriş işaretleri için de sistemle aynı davranışı gösterebilir.

- **Uyarlanabilme:** YSA, ilgilendiği problemdeki değişikliklere göre ağırlıklarını ayarlar. Yani, belirli bir problemi çözmek amacıyla eğitilen YSA, problemdeki değişimlere göre tekrar eğitilebilir, değişimler devamlı ise gerçek zamanda da eğitime devam edilebilir. Bu özelliği ile YSA, uyarlamalı örnek tanıma, işaret işleme, sistem tanılama ve denetim gibi alanlarda etkin olarak kullanılır.
- **Hata Toleransı:** YSA, çok sayıda hücrenin çeşitli şekillerde bağlanmasından oluştuğundan paralel dağılmış bir yapıya sahiptir ve ağın sahip olduğu bilgi, ağdaki bütün bağlantılar üzerine dağılmış durumdadır. Bu nedenle, eğitilmiş bir YSA'nın bazı bağlantılarının hatta bazı hücrelerinin etkisiz hale gelmesi, ağın doğru bilgi üretmesini önemli ölçüde etkilemez. Bu nedenle, geleneksel yöntemlere göre hatayı tolere etme yetenekleri son derece yüksektir.
- **Donanım ve Hız:** YSA, paralel yapısı nedeniyle büyük ölçekli birleşik devre (VLSI) teknolojisi ile gerçeklenebilir. Bu özellik, YSA'nın hızlı bilgi işleme yeteneğini artırır ve gerçek zamanlı uygulamalarda arzu edilir.
- **Analiz ve Tasarım Kolaylığı:** YSA' nın temel işlem elemanı olan hücrenin yapısı ve modeli, bütün YSA yapılarında yaklaşık aynıdır. Dolayısıyla, YSA'nın farklı uygulama alanlarındaki yapıları da standart yapıdaki hücrelerden oluşacaktır. Bu nedenle, farklı uygulama alanlarında kullanılan YSA'ları benzer öğrenme algoritmalarını ve teorilerini paylaşabilirler. Bu özellik, problemlerin YSA ile çözümünde önemli bir kolaylık getirecektir.

Yapay sinir hücreleri, YSA'nın çalışmasına esas teşkil eden en küçük bilgi işleme birimidir. Geliştirilen hücre modellerinde bazı farklılıklar olmakla birlikte genel özellikleri ile bir yapay hücre modeli, Şekil 5.2'de gösterildiği gibi girdiler, ağırlıklar, birleştirme fonksiyonu, aktivasyon (etkinleştirme) fonksiyonu ve çıktılar olmak üzere 5 bileşenden meydana gelir. Girdiler, diğer hücrelerden yada dış ortamlardan hücreye giren bilgilerdir. Bilgiler, bağlantılar üzerindeki ağırlıklar üzerinden hücreye girer ve ağırlıklar, ilgili girişin hücre üzerindeki etkisini belirler. Birleştirme fonksiyonu, bir hücreye gelen net girdiyi hesaplayan bir fonksiyondur ve genellikle net girdi, girişlerin ilgili ağırlıkla çarpımlarının toplamıdır. Birleştirme fonksiyonu, ağ yapısına göre maksimum alan, minimum alan yada çarpım fonksiyonu olabilir. Aktivasyon fonksiyonu ise birleştirme fonksiyonundan elde edilen net girdiyi bir işlemden geçirerek hücre çıktısını belirleyen ve genellikle doğrusal olmayan bir fonksiyondur. Hücre modellerinde, net girdiyi artıran +1 değerli polarma girişi yada azaltan -1 değerli eşik girişi bulunabilir ve bu giriş de sabit değerli bir giriş olarak

girdi vektörü (x_0), katsayısı ise (genellikle b ile gösterilir) ağırlık vektörü (W_0) içerisine alınabilir. Genel olarak hücre modelleri Şekil 5.2'deki gibi olmakla birlikte gerçekleştirdiği işleve göre hücreler statik yada dinamik bir davranış gösterebilirler.



Şekil 5.2 Yapay hücre modeli

Şekil 5.2'de; ağırlıkların sabit olduğu ve hücrede geri besleme yada geciktirilmiş işaretlerin kullanılmadığı dikkate alınırsa bu hücre statik bir işlevi gerçekleştireceğinden bu model, statik hücre modeli olarak söylenebilir. Şekil 5.2'ye göre, sıfır indisler polarma girişini ve ağırlığını göstermek üzere (yada polarma girişi birim değerli olduğundan sadece polarma ağırlığı b ile gösterilmek üzere) statik hücrenin matematiksel modeli denk.(5.1) ve denk.(5.2)'deki gibi yazılabilir.

$$V = \sum_{i=0}^{n} W_i X_i + b \tag{5.1}$$

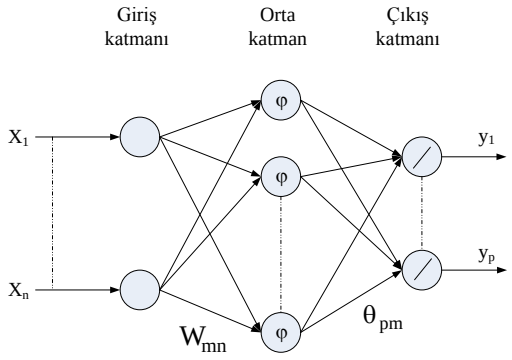
$$y = \varphi(V) \tag{5.2}$$

Burada; W hücrenin ağırlıklar matrisini, X hücrenin giriş vektörünü, V hücrenin net girişini, y hücre çıkışını ve φ(.) hücrenin aktivasyon fonksiyonunu göstermektedir. Hücre modellerinde, hücrenin gerçekleştireceği işleve göre çeşitli tipte aktivasyon fonksiyonları kullanılabilir. Aktivasyon fonksiyonları sabit parametreli yada uyarlanabilir parametreli seçilebilir. Hücre modellerinde yaygın olarak kullanılan çeşitli aktivasyon fonksiyonları sigmoid, çift yönlü sigmoid, doğrusal, parçalı doğrusal ve eşik fonksiyonlarıdır. Denk.(5.1)'den, X giriş vektörünün bileşenlerinin dış (geri beslemesiz) girişler olması durumunda hücrenin doğrusal olmayan statik bir işlevi gerçekleştireceği görülmektedir. Yapay sinir ağları, hücrelerin birbirleri ile çeşitli şekillerde bağlanmalarından oluşur. Hücre çıkışları, ağırlıklar üzerinden *diğer hücrelere* yada *kendisine* giriş olarak bağlanabilir ve bağlantılarda gecikme birimi de kullanılabilir. Hücrelerin bağlantı

şekillerine, öğrenme kurallarına ve aktivasyon fonksiyonlarına göre çeşitli YSA yapıları geliştirilmiştir [81].

5.1.1. İleri Beslemeli Yapay Sinir Ağları

İleri beslemeli YSA' da, hücreler katmanlar şeklinde düzenlenir ve bir katmandaki hücrelerin çıkışları bir sonraki katmana ağırlıklar üzerinden giriş olarak verilir. Giriş katmanı, dış ortamlardan aldığı bilgileri orta (gizli) katmandaki hücrelere iletir. Bilgi, orta ve çıkış katmanında işlenerek ağ çıkışı belirlenir. Bu yapısından dolayı ileri beslemeli yapay sinir ağları doğrusal olmayan statik bir işlevi gerçekleştirir. İleri beslemeli 3 katmanlı YSA'nın, orta katmanında yeterli sayıda hücre olmak kaydıyla, herhangi bir sürekli fonksiyonu istenilen doğrulukta yaklaştırabileceği gösterilmiştir. En çok bilinen geriye yayılım öğrenme algoritması, bu tip YSA'ların eğitiminde etkin olarak kullanılmakta ve bazen bu ağlara geriye yayılım ağları da denmektedir [81]. Şekil 5.3'te giriş, orta ve çıkış katmanı olmak üzere 3 katmanlı ileri beslemeli YSA yapısı verilmiştir.



Şekil 5.3 İleri beslemeli YSA

İleri beslemeli 3 katmanlı ve *çıkış katmanı doğrusal* olan YSA' nın matematiksel modeli, ℓ =1,2…..p, j=1, 2…..m ve i=1, 2….i olmak üzere denk.(5.3) ve denk.(5.4)'teki gibi yazılabilir [81].

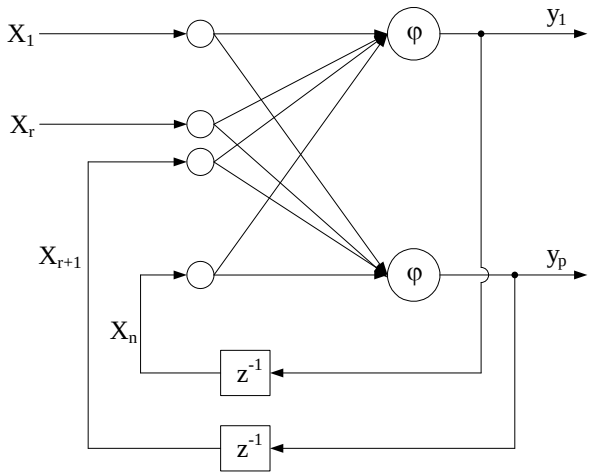
$$V_j = \sum_{i=0}^{n} (W_{ji})^T X_i \ , \ O_j = \varphi(V_j) \tag{5.3}$$

$$y_l = \sum_{j=0}^{n} \theta_{\ell j} O_j \tag{5.4}$$

Burada, X; giriş vektörünü, O; orta katman çıkış vektörünü, y**;** ağ çıkış vektörünü göstermektedir. Herhangi bir problemi çözmek amacıyla kullanılan YSA da, katman sayısı ve orta katmandaki hücre sayısı gibi kesin belirlenememiş bilgilere rağmen nesne tanıma ve sinyal işleme gibi alanların yanı sıra ileri beslemeli YSA, sistemlerin tanılanması ve denetiminde de yaygın olarak kullanılmaktadır.

5.1.2. Geri Beslemeli Yapay Sinir Ağları

Geri beslemeli YSA'da, en az bir hücrenin çıkışı kendisine yada diğer hücrelere giriş olarak verilir ve genellikle geri besleme bir geciktirme elemanı üzerinden yapılır. Geri besleme, bir katmandaki hücreler arasında olduğu gibi katmanlar arasındaki hücreler arasında da olabilir. Bu yapısı ile geri beslemeli YSA, doğrusal olmayan dinamik bir davranış gösterir. Dolayısıyla, geri beslemenin yapılış şekline göre farklı yapıda ve davranışta geri beslemeli YSA yapıları elde edilebilir. Şekil 5.4'te iki katmanlı ve çıkışlarından giriş katmanına geri beslemeli bir YSA yapısı görülmektedir.



Şekil 5.4 Geri beslemeli iki katmanlı YSA

Şekil 5.4'te verilen geri beslemeli YSA'da giriş vektörü, *r* adet dış giriş ve *p* adet gecikmiş ağ çıkışlarından oluşmaktadır. Buna göre YSA'nın giriş vektörü aşağıdaki gibi yazılabilir.

$$x = (x_1, x_2, \ldots . x_r, y_1(-1), y_2(-1), \ldots . y_p(-1)) \qquad (5.5)$$

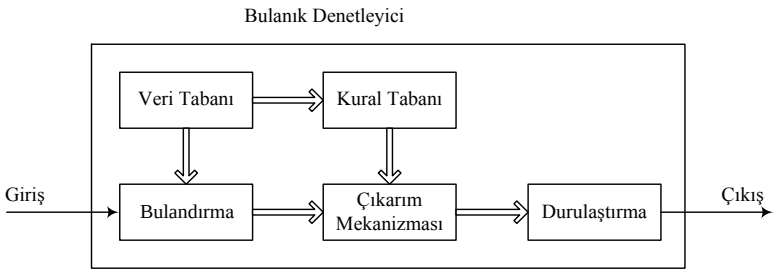
j=0,1,2,....p olmak üzere denk.(5.5)'e göre tanımlanan toplam n=r+p adet ağ girişine göre YSA'nın çıkışları aşağıdaki gibi yazılabilir.

$$y_j = \varphi\left\{\sum_{i=0}^{n}(W_{ji})^T x_i\right\} \tag{5.6}$$

5.2. Bulanık Denetleyici

BD fikri ilk olarak 1965 yılında Lütfi Zadeh tarafından ortaya atılmıştır [84]. O tarihten sonra önemi gittikçe artarak günümüze kadar gelen bulanık mantık, belirsizliklerin anlatımı ve belirsizliklerle çalışılabilmesi için kurulmuş katı bir matematik düzen olarak tanımlanabilir. Bulanık mantık ile klasik mantık arasındaki temel fark klasik mantığın önermelerin sadece aşırı uç değerleri kullanmasıdır. Klasik mantıkta bir eleman bir kümenin elemanıdır yada değildir. Klasik mantık yöntemleriyle karmaşık sistemleri modellemek ve denetlemek bu yüzden zordur. Çünkü veriler tam ve net olmalıdır. Bulanık mantık kişiyi bu zorunluluktan kurtarır ve daha niteliksel bir tanımlama olanağı sağlar. Bir kişi için 38,5 yaşında demektense sadece orta yaşlı demek birçok uygulama için yeterli bir veridir. Böylece azımsanamayacak ölçüde bir bilgi indirgenmesi söz konusu olur ve matematiksel bir tanımlama yerine daha kolay anlaşılabilen niteliksel bir tanımlama yapılabilir [34].

BD'de uzman bir kişinin görüşü denetleyicinin içine gömülür yani bulanık denetleyici uzman kişinin görüşlerine göre sistemi denetler. Bir BD *eğer-o zaman* kurallarından oluşan bilgi tabanıdır. Bu kurallar o konuda uzman bir kişiden elde edilir. Şekil 5.5'te bir BD'nin şematik diyagramı gösterilmiştir. Şekilden görüldüğü gibi BD dört ana kısımdan oluşur. Bunlar, bilgi tabanı (veri ve kural tabanı), bulandırma birimi, çıkarım mekanizması ve durulaştırma birimleridir.



Şekil 5.5 BD'nin şematik gösterimi

Bulandırma birimi BD'nin ilk aşamasıdır. Bu birimde veriler gözlemlenmiş bir giriş alanından evrensel bir kümedeki bir grup haline getirilir. Burada sistemden alınan giriş bilgileri, dilsel niteleyicilere dönüştürülür. Bilgi tabanı BD'nin kalbidir. Bilgi tabanı, veri ve kural tabanı olmak üzere iki bölümden oluşur. Veri tabanı sistemin davranışı ve dinamikleri hakkında bilgiyi içerir ve bir uzman kişiden elde edilir. Kural tabanı bilgi tabanındaki girişleri çıkış değişkenlerine bağlayan mantıksal, eğer-o zaman şeklinde yazılabilen bütün kuralları içerir. Bu kuralların yazılmasında sadece girdi verileri ile çıktı verileri arasında olabilecek tüm bağlantılar düşünülür. Böylece her bir kural girdi uzayının bir parçasını çıktı uzayına mantıksal olarak bağlar. Bulanık model olarak ta bilinen çıkarım mekanizması matematiksel olarak makul bir çıkış elde etmek için kural tabanındaki kurallara bulanık nedenleri uygular. Mamdani, Takagi-Sugeno ve Tsukamoto bulanık sistemleri en çok kullanılan bulanık çıkarım mekanizmalarıdır. Mamdani yöntemi durağan sistemler (yavaş değişen dinamikli) için, Takagi-Sugeno yöntemi ise dinamik sistemler (hızlı değişen dinamikli) için daha uygundur. Durulaştırma, çıkarım mekanizmasının bulanık küme çıkışları üzerinde ölçek değişikliği yaparak gerçek sayılara dönüştüren birimdir. Maksimum, maksimumun ortalaması ve merkezlerin ağırlıklı ortalaması gibi yöntemler durulaştırma için kullanılabilir. Merkezlerin ağırlıklı ortalaması sürekli durum performansı daha iyi olmasına rağmen maksimumun ortalaması daha iyi bir geçici durum performansına sahiptir [22]. Genellikle merkezlerin ağırlıklı ortalamasında daha az ortalama karesel hata meydana gelir. BD'ye uygulanılan kesin değerli girişlerin tipine bağlı olarak (hata, hatanın türevi, hatanın integrali) bulanık denetleyici doğrusal olmayan oransal, türev veya integral denetleyici olarak kullanılabilir. Genelde BD, değişken kazançlı doğrusal olmayan bir denetleyici olarak görülebilir ve bu denetleyiciler bir grup kesin değerli girişlerden bir bulanık kümeye doğrusal olmayan bir eşleştirme sağlar.

5.3. Sugeno Tip Sinirsel Bulanık Denetleyici

Son yıllarda motor sürücülerinin denetimine başarılı şekilde uygulanan SBD'ler yapısal olarak BD'nin işlevlerinin YSA tarafından gerçekleştirilmesi temeline dayanır [85]. SBD'ler doğrusal olmayan bir yapıya sahiptir ve denetlenecek sistemin matematiksel modeline ihtiyaç duymazlar. Bu nedenle SBD'ler doğrusal olmayan, parametre değişimi ve belirsizliği olan sistemlerde yaygın olarak kullanılmaktadır [46-47].

Bu tez çalışmasında, D-STATKOM'un çıkış reaktif gücünün denetimi için kullanılan faz açı denetimi ve dolaylı akım denetimi yöntemlerinde kullanılan SBD, birinci dereceden Sugeno tipindedir. Sugeno tipi bir BD'nin bulanık kuralları aşağıdaki gibi tanımlanır.

$$R^j: \text{EĞER}\ \ X_1, A_1^j \text{ ve } X_2, A_2^j \text{ ve.....} X_n, A_n^j \text{ ise}$$
$$\text{OZAMAN } y = f_j = a_0^j + a_1^j X_1 + a_2^j X_2 + a_n^j X_n \tag{5.7}$$

Burada, X_i giriş değişkeni, y çıkış değişkeni, A_i^j $\mu_{A_i^j}(x_i)$ üyelik fonksiyonlu önkoşullarının dilsel değişkenleri ve $a_i^j \in R$ ise doğrusal $f_i(x_1,x_2,...,x_n)$ fonksiyonunun katsayılarıdır.

Denetim algoritmalarında kullanılan SBD yapısı Şekil 5.6'da gösterilmiştir. Şekilden görüldüğü gibi SBD, iki girişe, tek çıkışa ve altı katmana sahiptir. Her bir giriş için beş üyelik fonksiyonu seçilmiştir [85]. Faz açı denetim yönteminde kullanılan SBD'ye giriş olarak reaktif akım/güç hatası $e = i_{qref}(k) - i_q(k)$ yada $e = Q_{qref}(k) - Q_q(k)$ ve reaktif akım/güç hatasının değişimi $\Delta e = e(k) - e(k-1)$ seçilmiştir. SBD'nin çıkışında faz açısının değişim miktarı ($\Delta\delta$) elde edilmiştir. Dolaylı akım denetim yönteminde Şekil 5.6'da gösterilen SBD'den d-eksen akımının denetimi için bir adet ve q-eksen akımının denetimi için de bir adet olmak üzere toplam iki adet kullanılmıştır. d-eksen akımının denetiminde kullanılan SBD'ye giriş olarak aktif akım hatası $e = i_{dref}(k) - i_d(k)$ ve aktif akım hatasının değişimi, q-eksen akımının denetiminde kullanılan SBD'ye giriş olarak ise reaktif akım hatası ve aktif akım hatasının değişimi verilmiştir. dq-eksen akımlarının denetiminde kullanılan SBD'lerin çıkışlarından eviricinin üretmesi gereken gerilimlerin d ve q-eksen bileşenlerindeki değişim miktarı bulunur. Ayrıca kullanılan SBD'lerin çıkışlarında sürekli durum hatalarını yok etmek ve denetleyicinin çıkışını sınırlamak için integral sarmalamayı önleyen harici bir integratör kullanılmıştır.

SBD'nin birinci katmanındaki her hücre doğrusal aktivasyon fonksiyonlarına sahiptir ve giriş değişkenlerini çıkışlarına aktarırlar. SBD'nin giriş değişkenleri denk.(5.9) ve denk.(5.10)'da gösterildiği gibi hata ve hatanın değişim miktarı alınmıştır.

$$x_1 = e(k) \tag{5.9}$$

$$x_2 = \Delta e(k) \tag{5.10}$$

Tanımlanan x_i girişlerine göre 1. katmanın çıkışları,

$$u_i^1 = x_i^1 \tag{5.11}$$

$$v_i^1 = f_i^1(u_i^1) = x_i^1 \tag{5.12}$$

olarak yazılabilir.

SBD'nin ikinci katmanı üyelik fonksiyonlarının gerçekleştirildiği katmandır ve bu katmandaki her bir sinir hücresinin aktivasyon fonksiyonu üyelik fonksiyonun yerini tutar. Her bir giriş için beşer adet üyelik fonksiyonu belirlenmiştir. Bu üyelik fonksiyonları aşağıda denklemleri verildiği gibi genelleştirilmiş bell fonksiyonudur.

$$u_j^2 = \left| \frac{x_i^2 - m_{ij}}{\sigma_{ij}} \right|^{2b_i}, \quad v_j^2 = f_j^2(u_j^2) = \frac{1}{1+u_j^2} \qquad j=2. \tag{5.13}$$

Burada σ_{ij}, m_{ij} ve b_i üyelik fonksiyonlarının uyarlanacak parametreleridir ve giriş parametreleri olarak da adlandırılır. x_i^2, 2. katmanın i. hücresinin girişidir.

SBD'nin üçüncü katmanı Π sembolüyle gösterilen düğümlerden oluşmuştur ve her düğüm kendine gelen işaretlerin çarpımını çıkışına verir. Burada VE bulanık işlemi gerçekleştirilmekle birlikte diğer T-norm işlemleri de kullanılabilir. VE bulanık işleminin gerçekleştirilmesiyle k. hücrenin çıkışı,

$$u_k^3 = \prod_j x_j^3 \tag{5.14}$$

$$v_k^3 = f_k^3(u_k^3) = u_k^3 \tag{5.15}$$

olarak yazılır. Burada x_j^3, üçüncü katmanın j. hücresinin girişidir.

Dördüncü katmandaki her bir hücre N ile gösterilmiştir. Her bir hücre, bir kuralın normalleştirilmiş ateşleme kuvvetini hesaplar. m. düğüm çıkışı, m. kuralın ateşleme derecesinin bütün kuralların ateşleme derecelerinin toplamına oranından aşağıdaki gibi hesaplanır.

$$u_k^4 = \sum_k x_k^4 \tag{5.16}$$

$$v_k^4 = f_k^4(u_k^4) = \frac{x_k^4}{u_k^4} \tag{5.17}$$

Burada x_k^4, dördüncü katmanın k. hücresinin girişidir.

Beşinci katmandaki her bir n düğümünde, ağırlıklandırılmış $v_k^4\left(px_1 + qx_2 + r\right)$ sonuç değeri hesaplanır. Burada v_k^4 4. katmanın çıkışı, $\{p,q,r\}$ ise uyarlanacak parametre kümesidir. Bu katmandaki parametreler sonuç parametreleri olarak adlandırılırlar.

$$u_k^5 = x_k^5 \tag{5.18}$$

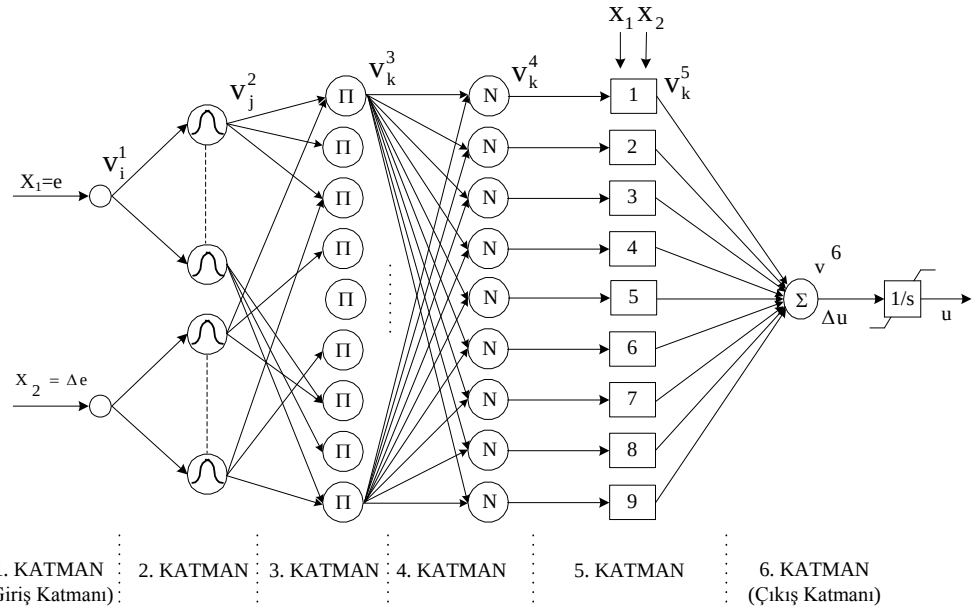
$$v_k^5 = f_o^6(u_o^6) = u_k^5 g_k = u_k^5(p_k x_1^1 + q_k x_2^1 + r_k) \tag{5.19}$$

Burada x_k^5, dördüncü katmanın k. hücresinin girişidir.

Altıncı katmanda $\sum$ sembolüyle gösterilen tek bir düğüm vardır ve girişine gelen işaretlerin toplamını çıkışına verir. SBD'nin y çıkışı aşağıdaki gibi hesaplanır.

$$u_o^6 = \sum_k x_k^6 \tag{5.20}$$

$$v_o^6 = f_o^6(u_o^6) = u_o^6 \tag{5.21}$$



Şekil 5.6 İki girişli tek çıkışlı Sugeno tip SBD yapısı

5.3.1. Sinirsel Bulanık Ağın Eğitimi

Bir SBD, BD'nin işlevlerini YSA ile gerçekleştirerek, YSA'nın öğrenme ve uyarlama yeteneğini kazanır. Böylece SBD'nin tasarımında, BD'nin tasarımında karşılaşılan üyelik fonksiyonlarının şeklinin belirlenmesi ve kural tabanının oluşturulması gibi zorluklar, YSA tarafından kazandırılan öğrenme ve uyarlama yeteneği ile aşılabilir. Bu nedenle SBD'nin de tıpkı YSA gibi çeşitli öğrenme algoritmaları ile eğitilerek parametrelerinin uyarlanması gereklidir [85]. Literatürde SBD için pek çok öğrenme algoritması önerilmekle birlikte, uygulamada daha çok geriye yayılım algoritması veya geriye yayılım algoritması ile en küçük kareler yönteminin birlikte kullanıldığı melez öğrenme yöntemleri kullanılır [86]. Melez öğrenme yönteminde çıkış parametreleri doğrusal bir fonksiyonun parametreleri olması nedeniyle en küçük kareler yöntemine göre belirlenirken giriş parametreleri geriye yayılım algoritmasıyla belirlenir. Ancak en küçük kareler yöntemi gerçek zamanlı uygulamalarda gerçekleştirilemediğinden, genelde çıkış parametrelerinin de geriye yayılımla uyarlanması tercih edilmektedir [87]. Geriye yayılım algoritması ile örneksel öğrenme yöntemi kullanılarak giriş ve çıkış parametrelerinin güncellenmesi için, izleme hatasını (e) minimize edecek karesel hata (E) aşağıdaki gibi belirlenir.

$$E = \frac{1}{2} e^2(t) \tag{5.22}$$

SBD'nin uyarlanacak herhangi bir giriş ve çıkış parametresi φ olarak alınırsa, geriye yayılım algoritmasını kullanarak herhangi bir φ parametresinin güncellenmesi,

$$\varphi(k) = \varphi(k-1) + \Delta\varphi(k) = \varphi(k-1) + \left(-\alpha \frac{\partial E(k)}{\partial \varphi(k)} \right) \tag{5.23}$$

olarak bulunur. Burada α-öğrenme oranıdır ve $\frac{\partial E}{\partial \varphi}$ kısmi türevinin elde edilebilmesi için, E fonksiyonundan ilgili parametreye kadar kısmi türev zinciri kullanılır. E fonksiyonundan SBD'nin çıkışına kadar olar türev zinciri aşağıdaki gibi bulunabilir.

$$\delta^1 = \frac{\partial E}{\partial e} \frac{\partial e}{\partial i^s_{dsm}} \frac{\partial i^s_{dsm}}{\partial v^6} \tag{5.24}$$

Burada δ^1-lokal gradyandır. SBD'nin çıkışından itibaren sonuç parametrelerinin güncellenebilmesi için gerekli gradyanlar aşağıdaki gibi bulunur.

$$\frac{\partial E}{\partial p_k} = \delta^1 \frac{\partial v^6}{\partial u^6} \frac{\partial u^6}{\partial v^5_k} \frac{\partial v^5_k}{\partial p_k} = \delta^1 u^5_k x^1_1 \tag{5.25}$$

$$\frac{\partial E}{\partial p_k} = \delta^1 \frac{x^4_k}{\sum_k x^4_k} x^1_1 \tag{5.26}$$

$$\frac{\partial E}{\partial q_k} = \delta^1 \frac{\partial v^6}{\partial u^6} \frac{\partial u^6}{\partial v^5_k} \frac{\partial v^5_k}{\partial q_k} = \delta^1 u^5_k x^1_2 \tag{5.27}$$

$$\frac{\partial E}{\partial q_k} = \delta^1 \frac{x^4_k}{\sum_k x^4_k} x^1_2 \tag{5.28}$$

$$\frac{\partial E}{\partial r_k} = \delta^1 \frac{\partial v^6}{\partial u^6} \frac{\partial u^6}{\partial v^5_k} \frac{\partial v^5_k}{\partial r_k} = \delta^1 u^5_k \tag{5.29}$$

$$\frac{\partial E}{\partial r_k} = \delta^1 \frac{x_k^4}{\sum_k x_k^4} \tag{5.30}$$

SBD'nin önkoşul parametrelerinin güncellenebilmesi için gerekli eğim hesabı ise aşağıdaki gibi elde edilebilir. Genelleştirilmiş bell fonksiyonu için,

$$\frac{\partial E}{\partial \sigma_{i,2}} = \delta^1 \frac{\partial v^6}{\partial u^6} \frac{\partial u^6}{\partial v_k^5} \frac{\partial v_k^5}{\partial u_k^5} \frac{\partial u_k^5}{\partial v_k^4} \frac{\partial v_k^4}{\partial u_k^4} \frac{\partial u_k^4}{\partial v_k^3} \frac{\partial v_k^3}{\partial u_k^3} \frac{\partial u_k^3}{\partial v_j^2} \frac{\partial v_j^2}{\partial \sigma_{i,2}}$$

$$\frac{\partial E}{\partial \sigma_{i,2}} = \delta^1 g_k \frac{\sum_k x_k^4 - x_k^4}{\left(\sum_k x_k^4\right)^2} \prod_j x_j^3 \left(\frac{2b_i}{x_i^1 - m_{i,2}}\right) v_j^2 (1 - v_j^2) \tag{5.31}$$

$$\frac{\partial E}{\partial m_{i,2}} = \delta^1 \frac{\partial v^6}{\partial u^6} \frac{\partial u^6}{\partial v_k^5} \frac{\partial v_k^5}{\partial u_k^5} \frac{\partial u_k^5}{\partial v_k^4} \frac{\partial v_k^4}{\partial u_k^4} \frac{\partial u_k^4}{\partial v_k^3} \frac{\partial v_k^3}{\partial u_k^3} \frac{\partial u_k^3}{\partial v_j^2} \frac{\partial v_j^2}{\partial m_{i,2}} \tag{5.32}$$

$$\frac{\partial E}{\partial m_{i,2}} = \delta^1 g_k \frac{\sum_k x_k^4 - x_k^4}{\left(\sum_k x_k^4\right)^2} \prod_j x_j^3 \frac{\partial v_j^2}{\partial m_{i,2}} \tag{5.33}$$

Burada $\frac{\partial v_j^2}{\partial m_{i,2}}$ türevi aşağıdaki gibi elde edilebilir.

$$\frac{\partial v_j^2}{\partial m_{i,2}} = \begin{cases} \left(\frac{2b_i}{x_i^1 - m_{i,2}}\right) v_j^2 (1 - v_j^2) & \text{if } x_i^1 \neq m_{i,2} \\ 0 & \text{if } x_i^1 = m_{i,2} \end{cases} \tag{5.34}$$

$$\frac{\partial E}{\partial b_i} = \delta^1 \frac{\partial v^6}{\partial u^6} \frac{\partial u^6}{\partial v_k^5} \frac{\partial v_k^5}{\partial u_k^5} \frac{\partial u_k^5}{\partial v_k^4} \frac{\partial v_k^4}{\partial u_k^4} \frac{\partial u_k^4}{\partial v_k^3} \frac{\partial v_k^3}{\partial u_k^3} \frac{\partial u_k^3}{\partial v_j^2} \frac{\partial v_j^2}{\partial b_i}$$

$$\frac{\partial E}{\partial b_i} = \delta^1 g_k \frac{\sum_k x_k^4 - x_k^4}{\left(\sum_k x_k^4\right)^2} \prod_j x_j^3 \frac{\partial v_j^2}{\partial b_i} \tag{5.35}$$

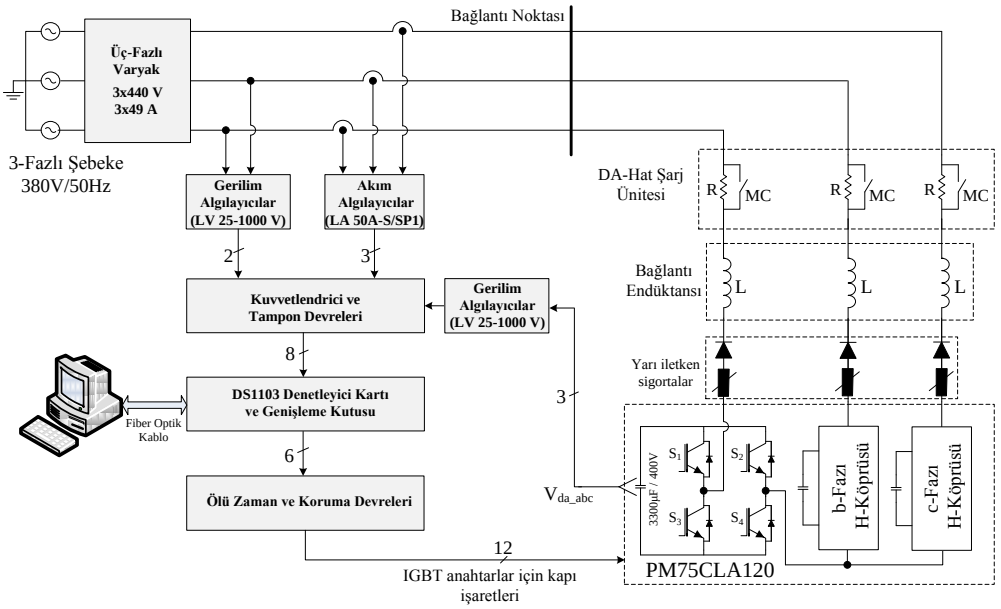
Burada $\frac{\partial v_j^2}{\partial b_i}$ türevi aşağıdaki gibi elde edilebilir.

$$\frac{\partial v_j^2}{\partial b_i} = \begin{cases} -2\ln\left|\frac{x_i^1 - m_{i,2}}{\sigma_{i,2}}\right| v_j^2(1 - v_j^2) & \text{if } x_i^1 \neq b_i \\ 0 & \text{if } x_i^1 = b_i \end{cases} \tag{5.36}$$

6. DENEYSEL KURULUM VE ELDE EDİLEN SONUÇLAR

Bu bölümde, ilk olarak D-STATKOM'un deneysel kurulumu hakkında bilgi verilmiştir. Deneysel kurulumun çıkış reaktif gücünün denetiminde kullanılan faz açı denetim yöntemi ve dolaylı akım denetim yönteminin ve bu yöntemlerde kullanılan SBD'nin gerçekleştirildiği MATLAB/Simulink algoritmaları detaylı olarak açıklanmıştır. Daha sonra ise, faz açı denetim yöntemi ve dolaylı akım denetim yönteminin sabit parametreli PI denetleyici ve SBD ile gerçekleştirilmesinden elde edilen sonuçlar verilmiştir.

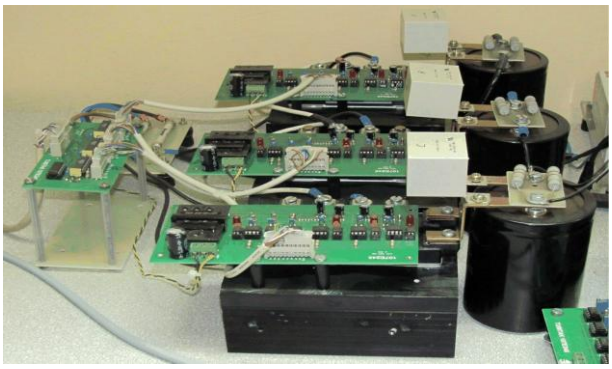
Şekil 6.1'de deneysel kurulumun blok diyagramı gösterilmiştir. Deneysel kurulum iki ana kısımdan oluşmaktadır. Birinci kısım; üç seviyeli H-köprü evirici, DA-hat kondansatörleri, DA-hat şarj ünitesi ve bağlantı endüktansından oluşan D-STATKOM'un güç devresidir. İkinci kısım ise, gerilim ve akım ölçümleri, kuvvetlendirme ve tampon devresi, DS1103 denetleyici kartı, ölü zaman ve koruma devrelerinden oluşan ölçme ve denetim devresidir.



Şekil 6.1 Deneysel kurulumun şematik gösterimi

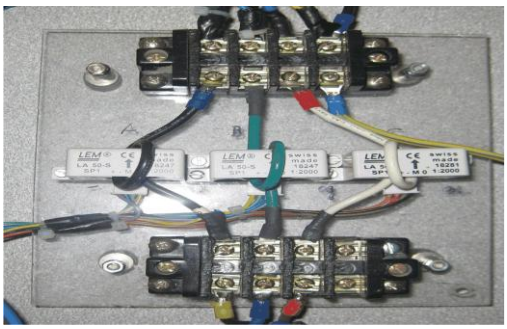
Deneysel kurulumun iskeleti olan üç seviyeli H-köprü evirici, 75A-1200V akım-gerilim değerlerine sahip PM75CLA120 IGBT modüller kullanılarak oluşturulmuştur. Her fazda bu modüllerden bir adet olmak üzere toplam üç adet bulunmaktadır. Modüllerin her birinin içerisinde sürme devreleri ile birlikte köprü şeklinde bağlanmış üç bacakta toplam altı adet

IGBT güç anahtarı mevcuttur. Bu anahtarlardan sadece iki bacaktaki dört tanesi kullanılmış ve diğer bacaktaki iki anahtar ise yedek olarak düşünülmüştür. Bu eviriciye DA-hat gerilimini sağlamak için her bir H-köprünün DA-hattına kondansatörler bağlanmıştır. Güç devresi ile denetleyici kart ve bu kartla beraber kullanılan diğer devreler arasında elektriksel yalıtım HCPL-4506 ve PC817 optik izolatör entegreleri ile sağlanmıştır. Her bir H-köprüde aynı bacak üzerinde bulunan güç anahtarlarının kısa devre olmasını önlemek için IXDP630PI sayısal ölü-zaman entegresi kullanılarak kapı işaretlerine ölü zaman eklenmiştir. Oluşturulan H-köprü evirici Şekil 6.2'de gösterilmiştir.

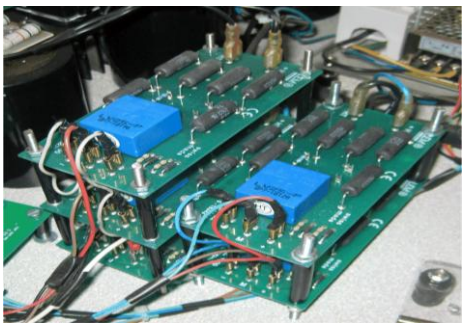


Şekil 6.2 Oluşturulan üç seviyeli H-köprü evirici devresi

D-STATKOM'un denetimi için gerekli olan bağlantı noktasının akımları LA 50-S/SP1 akım algılayıcıları, DA-hat ve bağlantı noktasının gerilimleri ise LV 25-1000 gerilim algılayıcıları ile ölçülmüştür. Akım modülleri akım yönü şebekeden eviriciye doğru olacak şekilde devreye bağlanmıştır. Ayrıca şebeke dengeli olduğundan iki AA gerilimi ölçülmüştür. Ölçülmeyen diğer şebeke gerilimi ise ölçülen gerilimlerden hesaplanarak elde edilmiştir. Akım ve gerilim ölçümü için oluşturulan devreler Şekil 6.3'te gösterilmiştir.



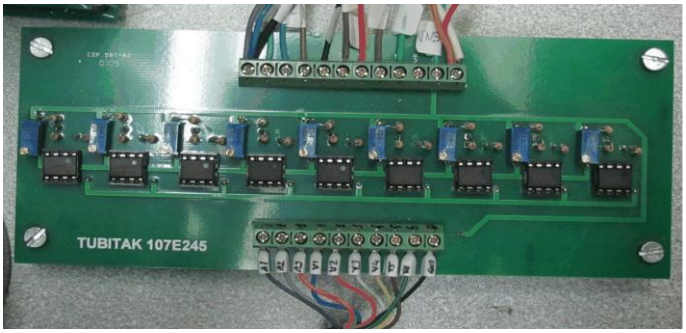
(a)



(b)

Şekil 6.3 (a) Hall etkili akım algılayıcıları, **(b)** Hall etkili gerilim algılayıcıları

Akım ve gerilim algılayıcılarının her birinin ölçüm uçlarına kataloglarında belirtilen değerlere uygun dirençler bağlanmıştır. Bu dirençler içerisinden geçen akıma bağlı olarak üzerindeki gerilim değerleri akım ve gerilim bilgisi olarak değerlendirilmektedir. Bu dirençler üzerindeki gerilimler düşük değerlere sahip olduklarından kullanılabilir seviyelere yükseltilmeleri gerekmektedir. Bu amaç için tasarlanan kuvvetlendirici ve tampon devrelerini içeren kart Şekil 6.4'te gösterilmiştir. Bu kart üzerinden alınan gerilim işaretleri akım ve gerilim bilgileri olarak DS1103 denetleyici kartının Analog-Sayısal Dönüştürücülerine (ADC) giriş olarak verilmiştir.



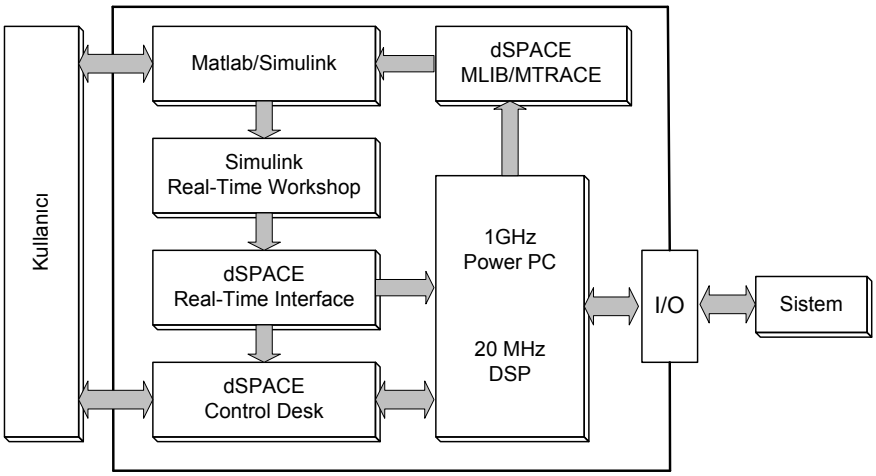
Şekil 6.4 Kuvvetlendirici ve tampon devre kartı

Ayrıca meydana gelebilecek kısa devre akımlarından eviriciyi ve diğer elemanları korumak için evirici ile şebeke arasına devresini çok kısa sürede açabilen yarı iletken sigortalar yerleştirilmiştir. Evirici, DA-hat kondansatörleri, bağlantı endüktansı, gerilim ve akım ölçüm, kuvvetlendirme ve tampon devresi, DS1103 denetleyici kartı, ölü zaman ve koruma devrelerini içeren D-STATKOM'un deneysel kurulumu Şekil 6.5'te gösterilmiştir.



Şekil 6.5 D-STATKOM'un deneysel kurulumu

Deneysel çalışmalar için gerekli denetim algoritmaları MATLAB/Simulink paket programı kullanılarak oluşturulmuştur [88]. MATLAB/Simulink'te oluşturulan modeller Simulink Real-Time Workshop ve dSPACE firmasının Real-Time Interface yazılımları yardımı ile gerçek zamanlı kodlara dönüştürülüp, denetleyici kartına yüklenmiştir. Denetleyici kart olarak dSPACE firmasının MATLAB/Simulink ile uyumlu DS1103 denetleyici kartı kullanılmıştır. Bu denetleyici kart üzerinde ana işlemci PowerPC PPC750GX/1GHz ve Texas Instruments TMS320F240/20MHz uydu işlemci bulunmaktadır. Sistemden elde edilen işaretlerin gerçek zamanlı izlenebilmesi için dSPACE firmasının *ControlDesk* yazılımı kullanılmıştır [89]. Şekil 6.6'da, kullanıcı tarafından Matlab/Simulink ortamında oluşturulan denetim algoritmasından gerçek-zamanlı sistem için DGM işaretlerinin üretiminde kullanılan yazılımların işleyiş diyagramı bloklar halinde verilmiştir.



Şekil 6.6 Deneysel kurulumda kullanılan yazılımların işleyiş diyagramı

Deneysel kurulumun çalışma şartlarına ilişkin parametreler Tablo 6.1'de verilmiştir. D-STATKOM'un test işlemlerine geçilmeden önce şebekenin faz-nötr gerilimi bir varyak yardımı ile 200V'a ayarlanmış ve böylece test işlemlerinin düşük gerilimde gerçekleştirilmesi sağlanmıştır. Kapı işaretleri uygulandığı anda DA-hat gerilimlerinde ve AA akımlarında meydana gelebilecek sıçramaları önlemek için Şekil 6.1'de gösterilen şarj dirençleri (R) ve eviricinin boşluk diyotları üzerinden şebekeye bağlı olan kondansatörler, D-STATKOM devreye alınmadan önce doldurulmuştur. Kondansatörlerin dolum işlemi bittikten sonra bu şarj dirençleri Şekil 6.1'de "MC" ile gösterilen anahtar yardımı ile kısa devre edilerek devre dışı bırakılmıştır.

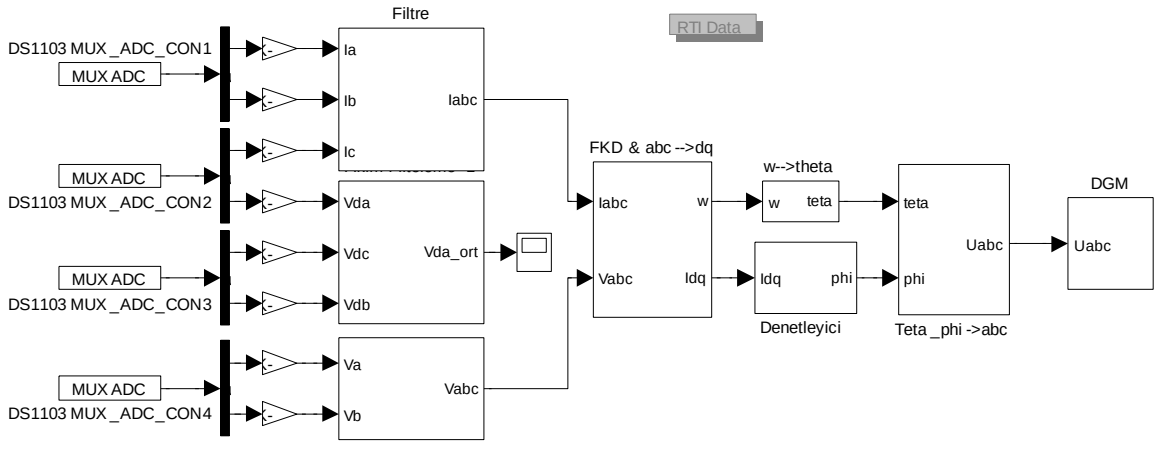
Tablo 6.1 D-STATKOM deneysel kurulumunun çalışma şartlarına ilişkin parametreler

Şebekenin faz-nötr gerilimi	: 200V
Bağlantı endüktansı	: 2.89mH
Bağlantı endüktansının iç direnci	: 0.1Ω
Referans DA-hat gerilimi	: 340.8V
DA-hat kondansatör değeri	: 3.3mF/450V
Anahtarlama frekansı	: 1.25kHz
Her bir anahtar için ölü zaman	: 4.5µs
Örnekleme süresi	: 100µs

6.1. Faz Açı Denetim Yönteminden Elde Edilen Deneysel Sonuçlar

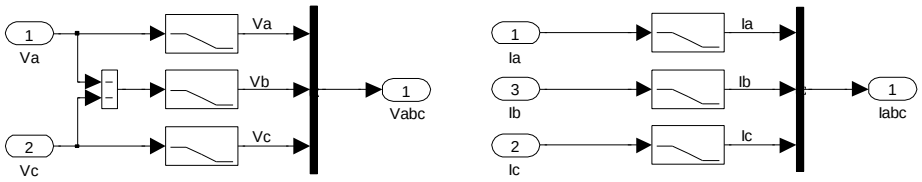
Faz açı denetim yönteminde, şebeke ile evirici arasındaki faz açısının denetimi olmak üzere sadece bir tane denetlenen değişken vardır. Bu nedenle tek bir denetleyici ile bu algoritma gerçekleştirilebilir. Faz açısının denetimi ile eviricinin DA-hat gerilimi ve buna bağlı olarak eviricinin çıkış geriliminin temel bileşeninin genliğinin denetimi gerçekleştirilir (modülasyon indeksi sabit, DA-hat gerilimi değişken).

Faz açı denetim yönteminde, denetleyici olarak önce sabit parametreli PI denetleyici ve daha sonra PI denetleyicinin yerine SBD kullanılmıştır. Her iki denetleyici kullanılması durumlarına ilişkin faz açı denetimli D-STATKOM'dan elde edilen deneysel sonuçlar verilmiştir. Şekil 6.7'de faz açı denetim yöntemi için MATLAB/Simulink'te oluşturulan denetim algoritması gösterilmiştir. Denetim algoritması, ölçülen işaretlerin gerçek değerlerine dönüştürülmesi, işaretlerin filtrelenmesi, senkronizasyon ve dq-eksen dönüşümü, denetleyici bloğu, modülasyon dalgalarının elde edilmesi ve bu modülasyon dalgalarından DGM işaretlerinin üretilmesini içerir.



Şekil 6.7 MATLAB/Simulink'te oluşturulan faz açı denetim algoritması

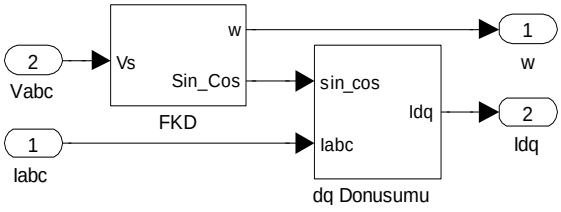
Şekilden görüldüğü gibi DS1103'ün ADC'leri yardımıyla sayısal değerlere dönüştürülen akım ve gerilim işaretleri denetim algoritmasına uygulanmaktadır. ADC lerden alınan bu akım ve gerilim işaretleri *Filtre* alt bloğuna uygulanarak, bu işaretlerdeki yüksek frekanslı bileşenler filtre edilmiştir. *Filtre* alt bloğunun iç yapısı Şekil 6.8'de gösterilmiştir. Bu blokta, 750Hz'lik köşe frekansına sahip birinci dereceden bir alçak geçiren filtreler kullanılmıştır. Ayrıca şekilden görüldüğü gibi sadece a ve c-fazının gerilimleri ölçülmüş, ölçülmeyen b-fazının gerilimi ise ölçülen faz gerilimlerinden hesaplanmıştır.



(a) Gerilim işaretleri için **(b)** Akım işaretleri için

Şekil 6.8 Gerilim ve akım işaretlerini filtrelemek için oluşturulan *Filtre* bloğunun iç yapısı

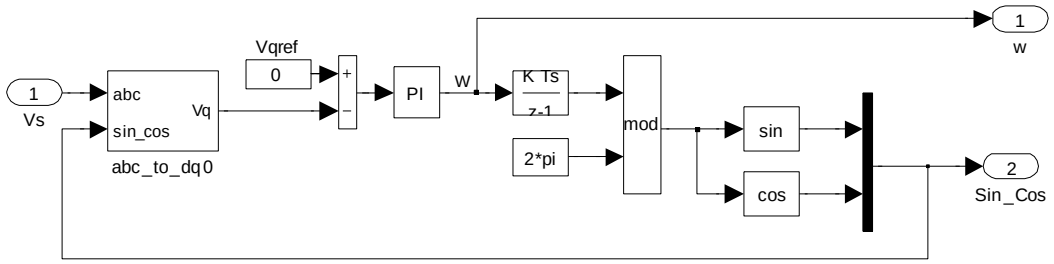
Filtrelenen akım ve gerilim işaretleri sonra Şekil 6.7'deki *FKD&abc/dq* bloğuna uygulanır. *FKD&abc/dq* bloğunun iç yapısı Şekil 6.9'da gösterilmiştir. Bu blokta, evirici ile şebeke arasındaki senkronizasyonu sağlamak için şebekenin açısal hızının belirlenmesi ve şebekenin açısal hız bilgisi kullanılarak ölçülen akım işaretlerinin dq-eksen bileşenlerine dönüştürülmesi işlemleri gerçekleştirilir.



Şekil 6.9 *FKD&abc/dq* bloğunun iç yapısı

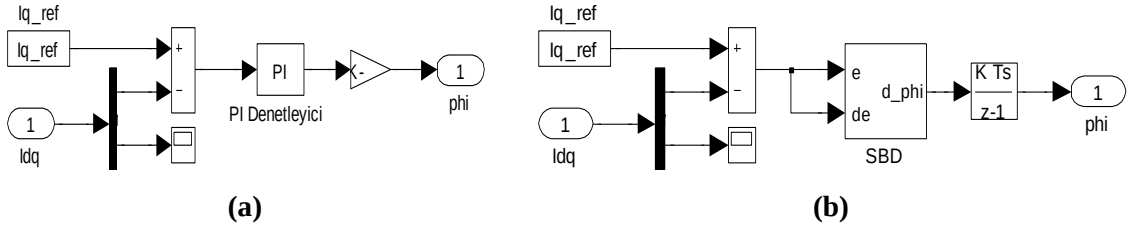
Şebekenin açısal hız bilgisi, MATLAB/Simulink'te oluşturulan yazılımsal FKD ile elde edilmiştir. Deneysel çalışmada kullanılan yazılımsal FKD'nin MATLAB/Simulink bloğu Şekil 6.10'da gösterilmiştir. Bu blokta üç faz gerilimleri dq-eksen bileşenlerine dönüştürülür. q-eksen gerilimi ile referans q-eksen gerilimi ($V_{qref} = 0$) karşılaştırılır ve elde edilen hata değeri denetleyiciye girilir. Denetleyicinin çıkışından elde edilen işarete 50

Hz'lik frekansa karşılık gelen referans açısal frekans değeri eklenerek şebekenin açısal frekans bilgisi elde edilir. FKD, D-STATKOM devresinin sağlıklı çalışabilmesini açısından önemlidir. Eğer FKD şebekenin açısal hız bilgisini doğru tespit edemezse bağlantı reaktansının empedansı (genelde çok küçük bir empedans) ile sınırlı olan bu devrede çok büyük akımlar akacaktır. Bu nedenle D-STATKOM devreye alınmadan önce FKD'nin şebekenin açısal frekansını doğru tespit ettiği doğrulanmalıdır.



Şekil 6.10 Deneysel çalışmada kullanılan FKD'nin MATLAB/Simulink modeli

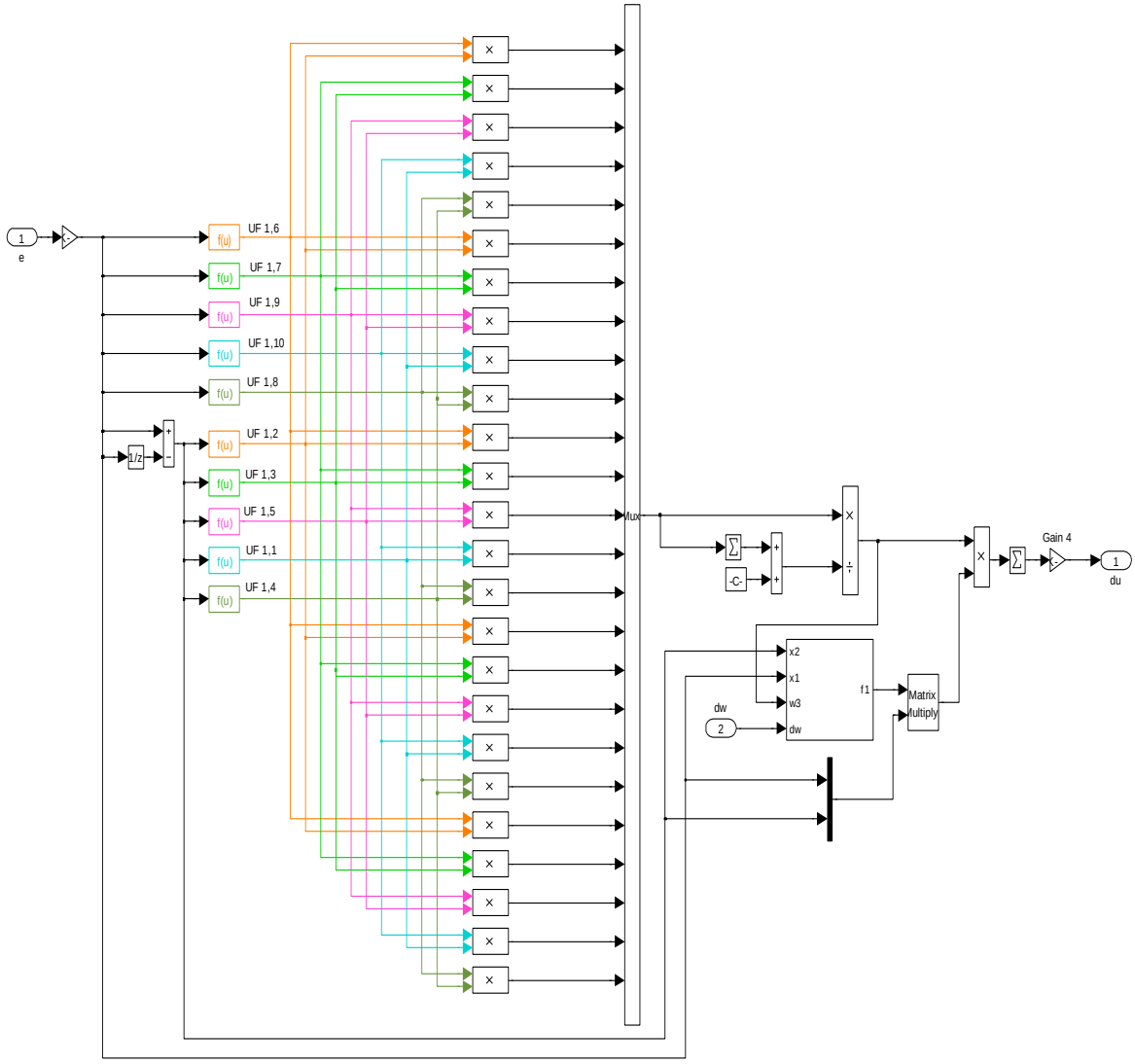
Şekil 6.7'de gösterilen denetim algoritmasında sabit parametreli PI denetleyici ile ilişkili *Denetleyici* bloğunun iç yapısı Şekil 6.11(a) ve SBD ile ilişkili *Denetleyici* bloğunun iç yapısı ise Şekil 6.11(b)'de gösterilmiştir. Bu blokta, referans reaktif akım bileşeni ile ölçülen reaktif akım bileşeni karşılaştırılır ve elde edilen hata denetleyiciye (kullanılan denetleyiciye göre ya sabit parametreli PI ya da SBD) girilir. Girilen referans reaktif akım değerine göre denetleyicinin çıkışında D-STATKOM'un bu reaktif akım bileşenini üretebilmesi için şebeke ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkı belirlenir. Bu faz farkı yardımı ile DA-hat gerilimlerinin istenilen değerlerinin elde edilmesi sağlanır. Ayrıca kalıcı durum hatasını yok etmek için SBD'nin çıkışında harici bir integratör kullanılmıştır.



(a) **(b)**

Şekil 6.11 (a) MATLAB/Simulink'te sabit parametreli PI denetleyici ile gerçekleştirilen *Denetleyici* bloğunun iç yapısı, **(b)** MATLAB/Simulink'te SBD ile gerçekleştirilen *Denetleyici* bloğunun iç yapısı

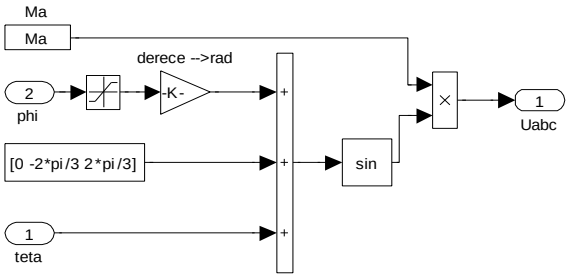
Şekil 6.11'de *Denetleyici* bloğunda kullanılan SBD'nin MATLAB/Simulink bloklarıyla gerçekleştirimi Şekil 6.12'de verilmiştir. Şekilden görüldüğü gibi SBD'ye girişler hata ve hatanın değişimi seçilmiştir. Her bir giriş için beşer adet üyelik fonksiyonu kullanılmıştır.



Şekil 6.12 SBD'nin iç yapısı

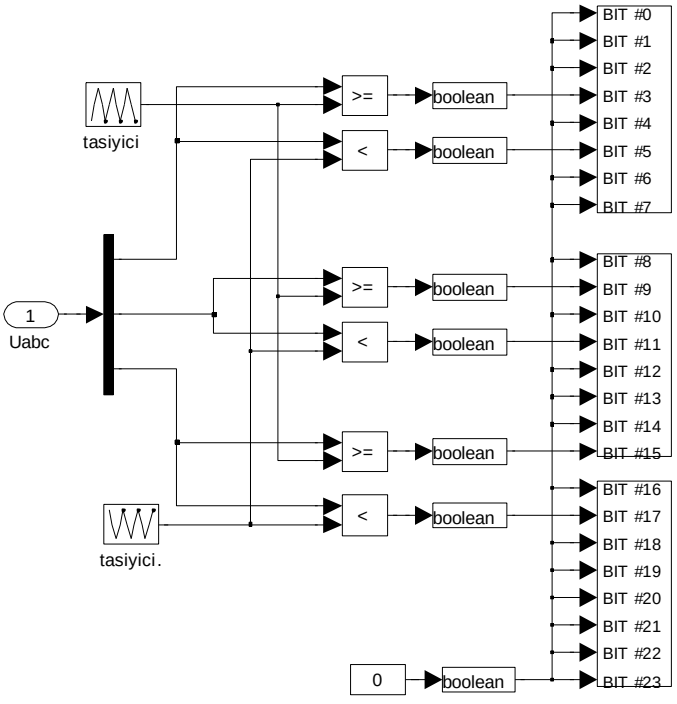
Modülasyon dalgalarının üretilmesine ilişkin MATLAB/Simulink bloğunun iç yapısı Şekil 6.13'te gösterilmiştir. Şekilden görüldüğü gibi modülasyon dalgalarının fazı, denetleyicinin çıkışından elde edilen faz farkının FKD'nin çıkışından elde edilen şebekenin açısal hız bilgisine eklenerek bulunur. Modülasyon indeksi sabit girildiği için modülasyon dalgalarının genliği de sabittir. Böylece genliği sabit ve fazı denetleyici çıkışından elde edilen faz açısı kadar kaydırılmış olan modülasyon dalgaları elde edilir. Ayrıca DA-hat

kondansatör gerilimlerinin aşırı dolmasını ve boşalmasını önlemek için denetleyicinin çıkışından elde edilen faz açısı ±45° (±0.785rad) bir doyum bloğu ile sınırlandırılmıştır.



Şekil 6.13 Modülasyon dalgalarının üretilmesine ilişkin MATLAB/Simulink bloğunun iç yapısı

DGM işaretlerinin üretilmesine ilişkin MATLAB/Simulink bloğu Şekil 6.14'te gösterilmiştir. Bu blokta, elde edilen üç-faz modülasyon dalgaları zıt fazda iki adet taşıyıcı dalga ile karşılaştırılarak eviricinin anahtarları için DGM işaretleri üretilir. Üretilen işaretler DS1103'ün Bit I/O'ları yardımı ile ölü zaman devresine ve oradan eviricinin anahtarlarına uygulanır.

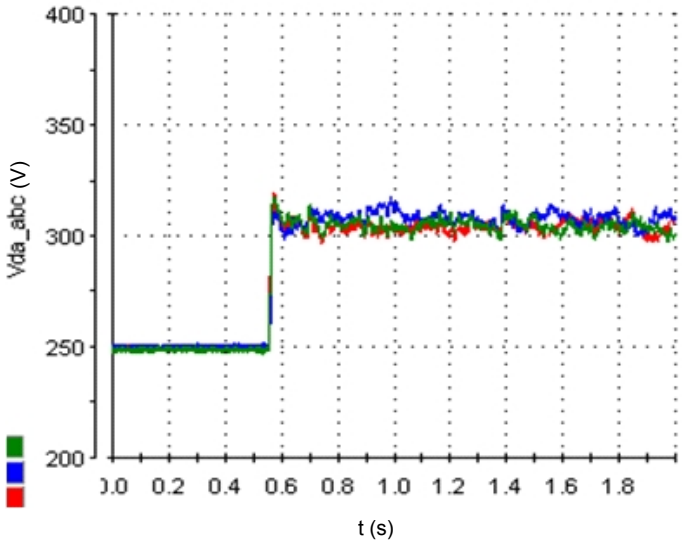


Şekil 6.14 Kapı darbelerinin üretilmesi için oluşturulan MATLAB/Simulink bloğu

6.1.1. Faz Açı Denetim Yönteminin PI Denetleyici ile Gerçekleştirilmesinden Elde Edilen Sonuçlar

Bu bölümde, denetim algoritması sabit parametreli PI denetleyici ile gerçekleştirilen faz açı denetim yöntemi D-STATKOM'un çıkış reaktif gücünün denetiminde kullanılmış ve bu algoritmayla denetlenen D-STATKOM'un performansı referans reaktif akım bileşeni 0A'dan -20A'ya, 0A'dan +20A'ya, -20A'dan +20A'ya ve +20A'dan -20A'ya *ControlDesk* ortamında gerçek zamanlı değiştirilerek gözlemlenmiştir.

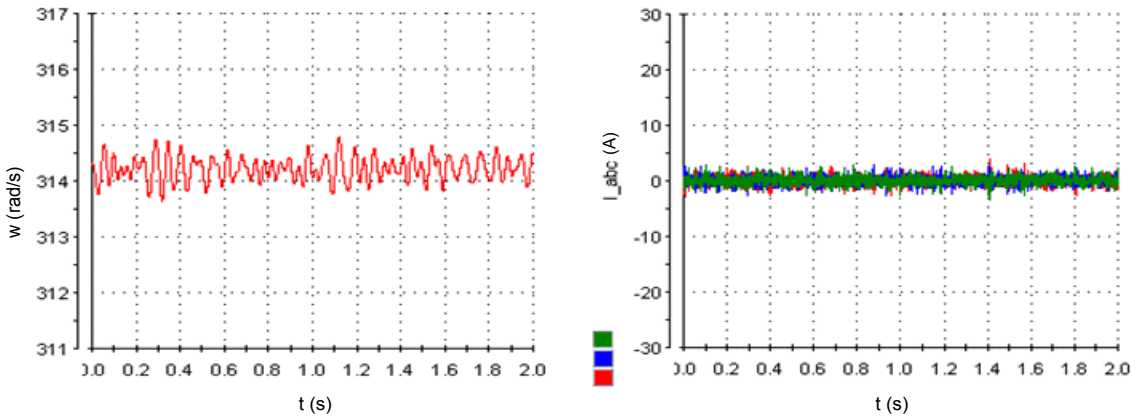
Faz açı denetim yönteminde modülasyon indeksi sabit olduğundan eviricinin çıkış geriliminin temel bileşeninin genliği DA-hat gerilimi ile denetlenmektedir. Eviricinin anahtarlarına kapı darbeleri uygulanmadan önce (denetimsiz) DA-hat kondansatörleri hat-hat geriliminin tepe değerinin yarısına dolmaktadırlar. Şekil 6.15'te D-STATKOM'a kapı darbeleri uygulanmadan önce ve uygulandıktan sonra DA-hat gerilimlerinin değişimleri gösterilmiştir. Şekilden görüldüğü gibi, 200V faz-nötr gerilim değerinde DA-hat kondansatörleri yaklaşık olarak 245V'ye dolmakta ve eviriciye kapı darbeleri uygulandıktan sonra D-STATKOM'un bekleme konumu için DA-hat kondansatör gerilimleri 310V'ye yükselmektedir.



Şekil 6.15 Eviricinin anahtarlarına kapı darbeleri uygulanmadan önce ve uygulandıktan sonra DA-hat gerilimlerinin değişimi

Daha önceden belirtildiği gibi D-STATKOM'un şebeke ile senkronize bir şekilde çalışabilmesi için FKD'nin şebekenin açısal hız bilgisini doğru tespit etmesi

gerekmektedir. Eğer şebeke ile D-STATKOM arasında senkronizasyon sağlanamazsa devreden büyük akımlar akacaktır. Bu nedenle eviriciye kapı darbeleri uygulanmadan önce FKD'nin şebekenin açısal hız bilgisini doğru tespit ettiği teyit edilmelidir. Eğer FKD, şebekenin açısal hızını doğru tespit ettiği doğrulanırsa eviriciye kapı darbeleri uygulanır. Eviriciye kapı darbeleri uygulanmadan önce FKD'nin çıkışından şebekenin açısal hız bilgisine ait sonuç ile bekleme konumunda D-STATKOM ile şebeke arasında akım akışını gösteren sonuç sırasıyla Şekil 6.16(a) ve (b)'de gösterilmiştir. Şekilden 6.16(a)'dan, FKD'nin açısal frekansı 314rad/s olan şebekenin açısal hızını doğru tespit ettiği görülmektedir. Ayrıca bekleme konumunda eviricinin çıkış geriliminin temel bileşeninin genliği ile şebeke geriliminin temel bileşeninin genliğine eşit olduğundan D-STATKOM ile şebeke arasında herhangi bir akım akışının olmadığı Şekil 6.16(b)'den görülmektedir.



(a) **(b)**

Şekil 6.16 (a) FKD'den elde edilen şebekenin açısal hız bilgisi, **(b)** Bekleme konumunda D-STATKOM ile şebeke arasında akan üç-faz akımları

Faz açı denetim yönteminde D-STATKOM ile şebeke arasındaki reaktif güç alışverişi DA-hat geriliminin değiştirilmesi ile gerçekleştirilir. D-STATKOM'un bekleme konumunda DA-hat gerilimleri yaklaşık olarak 310V'dir. Referans reaktif akım bileşeni 0A'dan -20A'ya (bekleme konumundan endüktif çalışmaya geçiş) değiştirildiği zaman DA-hat gerilim değerinin bekleme konumundaki değerine göre azalması ve referans reaktif akım bileşeni 0A'dan +20A'ya (bekleme konumundan kapasitif çalışmaya geçiş) değiştirildiği zaman ise eviricinin DA-hat geriliminin değerinin bekleme konumundaki değerine göre artması gerekmektedir. Referans reaktif akım bileşeninin 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmesi esnasında D-STATKOM'un DA-hat gerilimlerinin değişimlerine ait deneysel sonuçlar sırası ile Şekil 6.17(a) ve (b)'de verilmiştir. Şekillerden

görüldüğü gibi, D-STATKOM'un endüktif çalışma konumundaki DA-hat geriliminin değeri bekleme konumundaki değerinden daha düşük, tersi durumda ise daha yüksek olduğu görülmektedir. Ayrıca üç DA-hat gerilimi her iki çalışma durumunda da dengelidir.

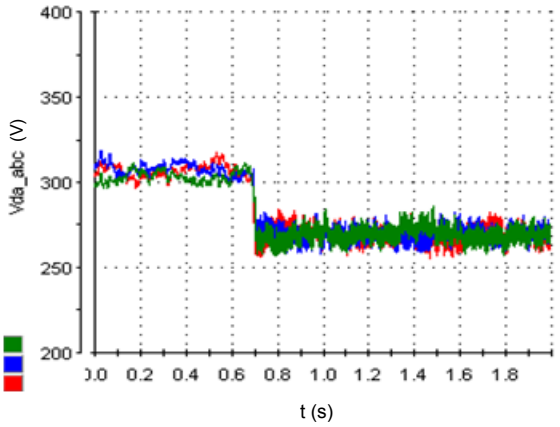
D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişlerinde şebeke ile D-STATKOM arasındaki aktif güç akışına ait sonuçlar Şekil 6.17(c) ve (d)'de gösterilmiştir. Akım yönü şebekeden eviriciye doğru seçildiği için aktif gücün pozitif olması şebekeden eviriciye doğru tersi durumda eviriciden şebekeye doğru bir aktif güç akışının olduğu anlamına gelmektedir. Şekil 6.17(c)'de D-STATKOM'un bekleme konumundan endüktif çalışmaya geçiş sırasındaki geçici durumda negatif bir aktif güç akışının (eviriciden şebekeye doğru) meydana geldiği görülmektedir. Bu durumda DA-hat kondansatörleri bir miktar boşalmakta ve DA-hat gerilim değeri azalmaktadır. Bekleme konumundan kapasitif çalışmaya geçişte ise anlık bir pozitif aktif güç akışının olduğu Şekil 6.17(d)'den görülmektedir. Bu durumda fazladan çekilen aktif güç DA-hat kondansatörlerinde depo edilerek DA-hat gerilim değerlerinin artması sağlanmıştır. Ayrıca her iki çalışma durumunun sürekli durumlarında sistemde meydana gelen aktif güç kayıplarının karşılanması için şebekeden ortalama değeri pozitif olan bir aktif gücün çekildiği şekillerden görülmektedir.

Faz açı denetimli D-STATKOM'un çalışma konumunun değiştiği zaman DA-hat gerilim değeri ve buna bağlı olarak eviricinin çıkış geriliminin temel bileşeninin genliği de değişmektedir. Denk.(2.1)'den, D-STATKOM ile şebeke arasındaki aktif güç alışverişi, eviricinin çıkış gerilimi ile doğru orantılı olduğu için evirici çıkış geriliminin değişmesi şebekeden D-STATKOM'a veya D-STATKOM'dan şebekeye doğru aktif güç miktarının değişmesine neden olacaktır. Sürekli durumda aktif güç akışının sabit kalması için denetleyici çıkışından belirlenen faz farkının artması ya da azalması gerekmektedir. D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişleri esnasında şebeke gerilimi ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkını gösteren sonuç Şekil 6.17(e) ve (f)'de gösterilmiştir. Sürekli duruma ulaşıldıktan sonra şebekeden eviriciye doğru akan aktif güç miktarının sabit kalması için bekleme konumundan endüktif çalışmaya geçişte faz farkının arttığı ve bekleme konumundan kapasitif çalışmaya geçişte ise faz farkının azaldığı şekillerden görülmektedir.

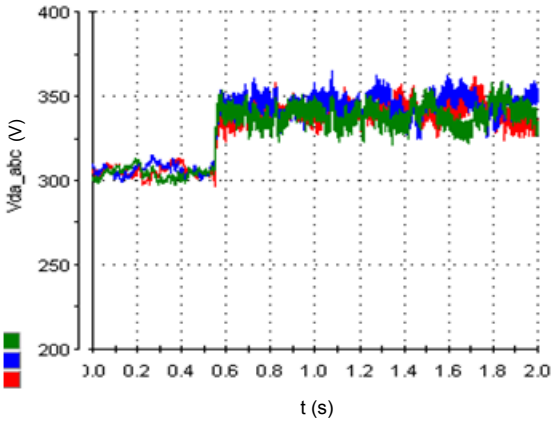
Şekil 6.17(g) ve (h)'de sırası ile referans reaktif akım bileşeninin 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmesine ait D-STATKOM'un ürettiği/çektiği reaktif akımın

referans reaktif akımı izleme başarımı gösterilmiştir. Şekillerden görüldüğü gibi pozitif ve negatif referans değişmelerinde D-STATKOM'un ürettiği/tükettiği reaktif akımın tam değerine oturma süresi yaklaşık 22ms'dir. Bu süre, geleneksel reaktif güç rölesinin reaktif akım talebini karşılama sürei göz önüne alınırsa oldukça kısadır.

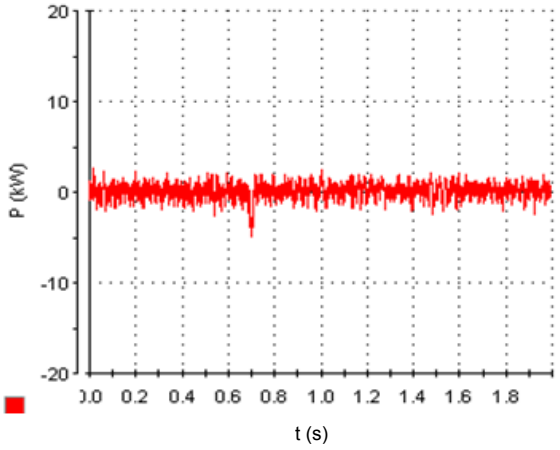
Referans reaktif akım bileşeninin 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmesi esnasında pu cinsinden D-STATKOM'un a-fazı çıkış geriliminin temel bileşeni ile akımı arasındaki faz ilişkini gösteren deneysel sonuçlar Şekil 6.17(i) ve (j)'de verilmiştir. Şekillerden görüldüğü gibi referans reaktif akım bileşeninin 0A'dan -20A'ya değiştirildikten sonra D-STATKOM'un a-fazının akımı geriliminden yaklaşık 90° geri faza ve 0A'dan +20A'ya değişmesi esnasında ise D-STATKOM'un a-fazının akımı geriliminden yaklaşık 90° ileri faza geçmektedir.



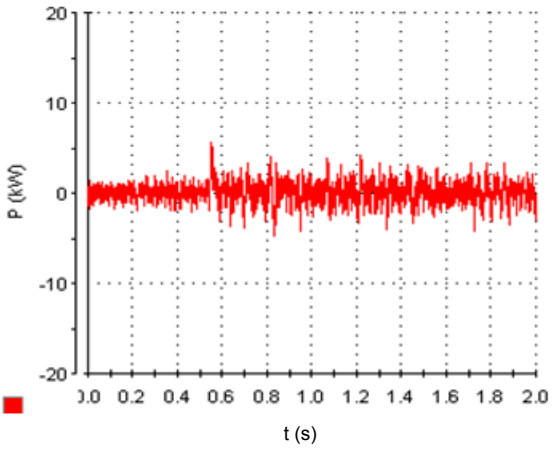
(a) Bekleme konumundan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



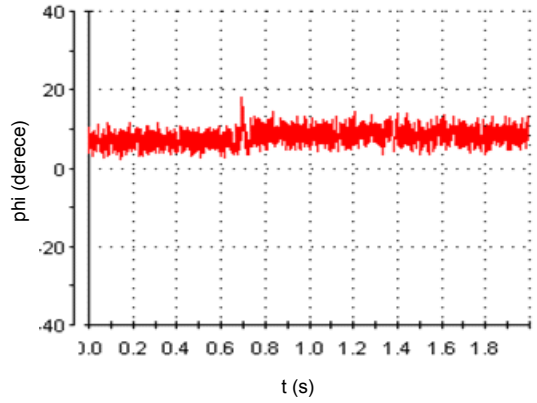
(b) Bekleme konumundan kapasitif çalışmaya geçişte DA-hat gerilimlerinin değişimi



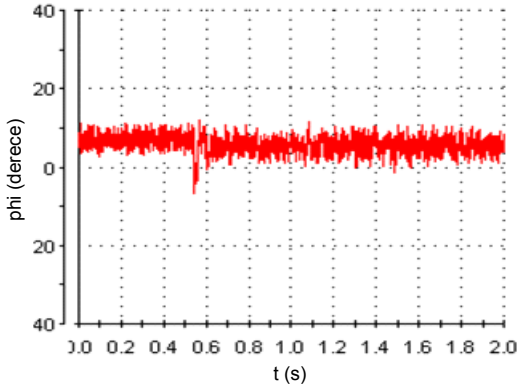
(c) Bekleme konumundan endüktif çalışmaya geçişte aktif gücün değişimi



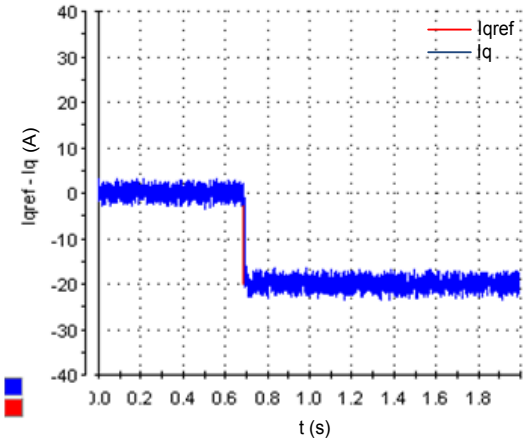
(d) Bekleme konumundan kapasitif çalışmaya geçişte aktif gücün değişimi

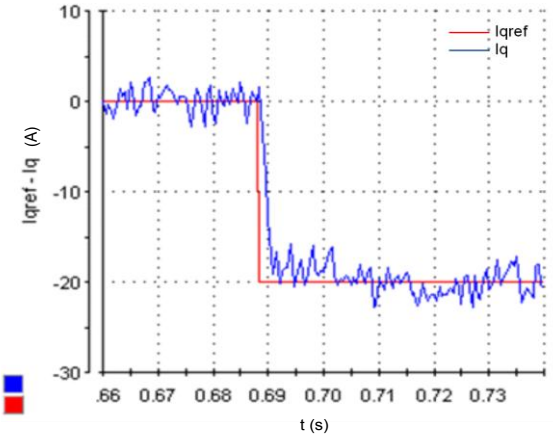


(e) Bekleme konumundan endüktif çalışmaya geçişte faz açısının değişimi

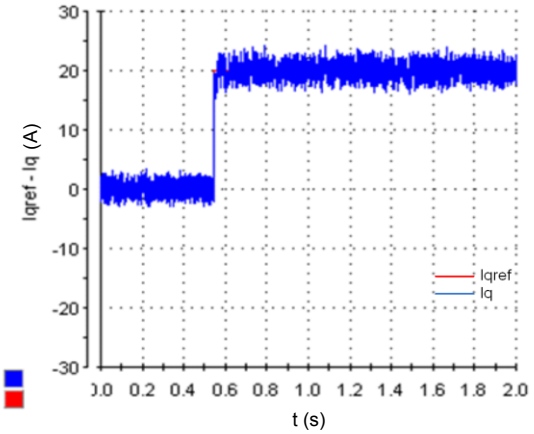


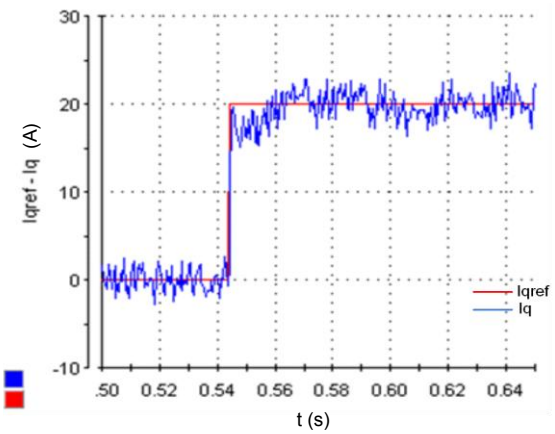
(f) Bekleme konumundan kapasitif çalışmaya geçişte faz açısının değişimi



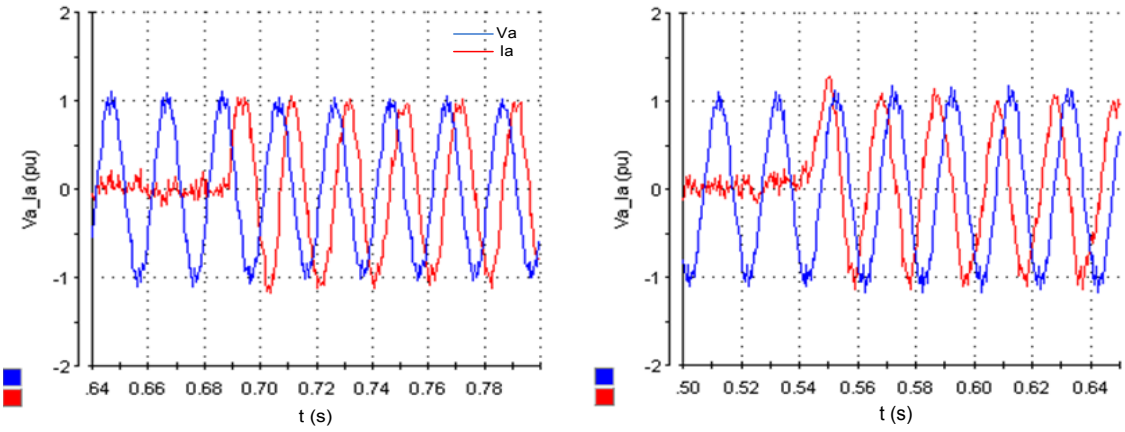


(g) Referans reaktif akım bileşeninin 0A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı





(h) Referans reaktif akım bileşeninin 0A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(i) Bekleme konumundan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

j) Bekleme konumundan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

Şekil 6.17 Sabit parametreli PI denetleyici ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi için dalga şekilleri

Yapılan bu testlere ek olarak sabit parametreli PI denetleyici kullanan faz açı denetimli D-STATKOM'un kompanzasyon performansı, reaktif güç kompanzasyonu yapılan bir sistemde meydana gelebilecek en kötü durum düşünülerek ayrıca gözlemlenmiştir. Bu amaçla, referans reaktif akım bileşeni -20A'dan +20A'ya (endüktif çalışmadan kapasitif çalışmaya geçiş) ve +20A'dan -20A'ya (kapasitif çalışmadan endüktif çalışmaya geçiş) gerçek zamanlı değiştirilmiş ve bu durumlara ilişkin dalga şekilleri Şekil 6.18'de gösterilmiştir.

Referans reaktif akım bileşeninin -20A'dan +20A'ya ve +20A'dan -20A'ya değiştirilmesi esnasında D-STATKOM'un DA-hat gerilimlerinin değişimine ait deneysel sonuçlar Şekil 6.18(a) ve (b)'de verilmiştir. Şekillerden D-STATKOM'un endüktif çalışma konumundaki DA-hat geriliminin, bekleme durumundaki DA-hat gerilim değerinden daha düşük ve tersi durumda daha yüksek olduğu görülmektedir. Ayrıca D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişinde üç DA-hat gerilimi de dengelidir.

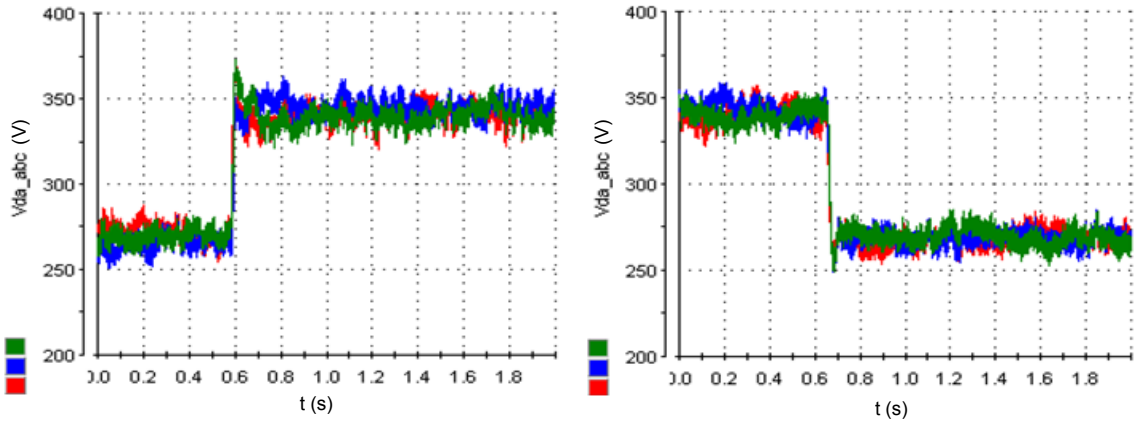
D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçiş durumlarında şebeke ile D-STATKOM arasındaki aktif güç akışını gösteren sonuçlar Şekil 6.18(c) ve (d)'de verilmiştir. Şekil 6.18(c)'de D-STATKOM endüktif çalışmadan kapasitif çalışmaya geçişi esnasında anlık bir pozitif aktif güç akışının, Şekil 6.18(d)'de ise D-STATKOM kapasitif çalışmadan endüktif çalışmaya geçişi esnasında negatif bir aktif güç akışının meydana geldiği görülmektedir. Böylece

DA-hat gerilimlerinin değişmesi sağlanmıştır. Ayrıca her iki çalışma durumunun sürekli durumlarında, ortalama değeri pozitif bir aktif gücün DA-hat kondansatörlerinin boşalmaması için şebekeden çekildiği şekillerden görülmektedir.

D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişi esnasında şebeke gerilimi ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkını gösteren sonuç Şekil 6.18(e) ve (f)'de gösterilmiştir. Sürekli duruma ulaşıldıktan sonra, endüktif çalışmadan kapasitif çalışmaya geçişte faz farkının azaldığı ve kapasitif çalışmadan endüktif çalışmaya geçişte ise faz farkının arttığı şekillerden görülmektedir. Böylece sürekli durumda şebekeden D-STATKOM'a doğru akan aktif güç miktarının sabit kalması sağlanmıştır.

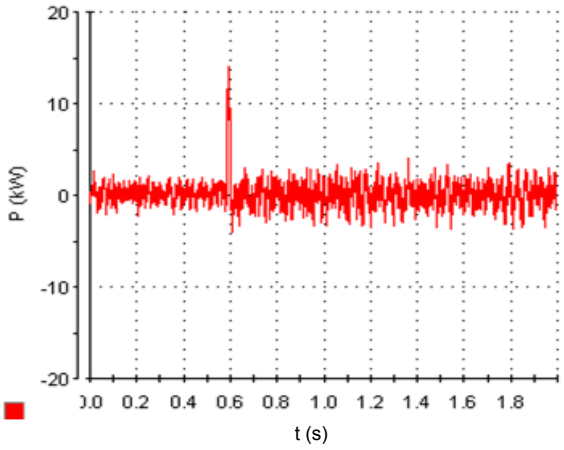
Şekil 6.18(g) ve (h)'de referans reaktif akım bileşeni -20A'dan +20A'ya ve +20A'dan -20A'ya değişimi esnasında D-STATKOM'un ürettiği/tükettiği reaktif akımın referans reaktif akımı izleme başarımı gösterilmiştir. Şekillerden görüldüğü gibi her iki çalışma durumunda D-STATKOM tarafından üretilen/tüketilen reaktif akım, referans reaktif akımı çok hızlı bir şekilde izlemektedir.

Referans reaktif akım bileşeninin -20A'dan +20A'ya ve tam tersi durumda pu cinsinden D-STATKOM'un a-fazının çıkış geriliminin temel bileşeni ile a-fazı akımı arasındaki faz ilişkisini gösteren sonuç ise Şekil 6.18(i) ve (j)'de verilmiştir. Şekil 6.18(i)'den görüldüğü gibi referans reaktif akım bileşeni -20A iken D-STATKOM'un a-fazı akımı geriliminden yaklaşık 90° geridedir. Referans reaktif akım bileşeni +20A'ya değiştirildikten a-fazı akımı geriliminden yaklaşık 90° ileri faza geçmektedir. Tersi durumda ise 90° ileri fazda olan akım referans reaktif akım bileşeni -20A olarak değiştirildikten sonra 90° geri faza geçtiği Şekil 6.18(j)'den görülmektedir.

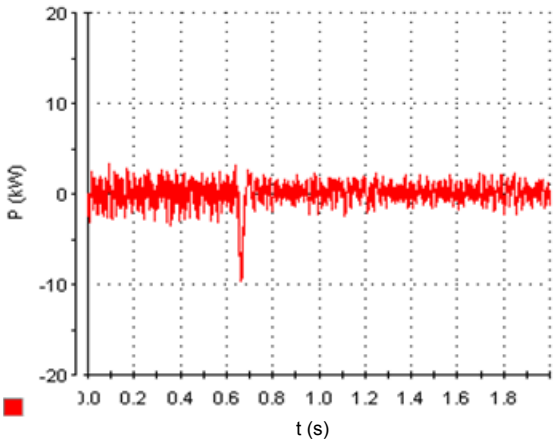


(a) Endüktif çalışmadan kapasitif çalışmaya geçişte DA-hat gerilimlerinin değişimi

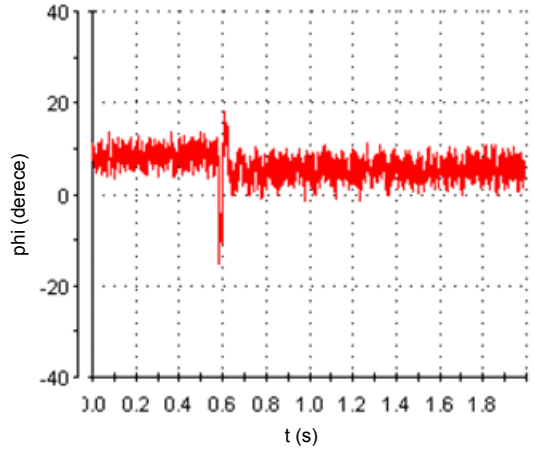
(b) Kapasitif çalışmadan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



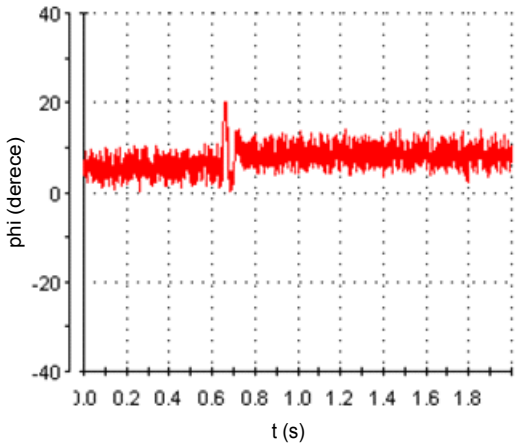
(c) Endüktif çalışmadan kapasitif çalışmaya geçişte aktif gücün değişimi



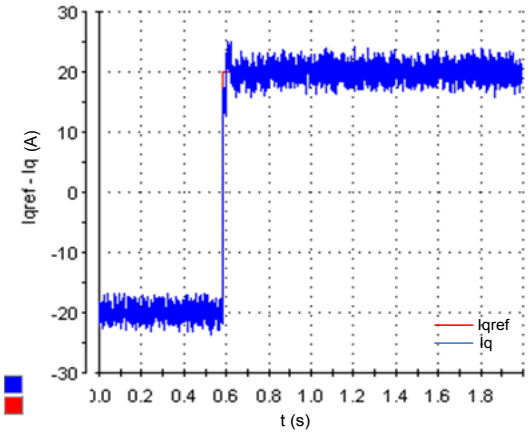
(d) Kapasitif çalışmadan endüktif çalışmaya geçişte aktif gücün değişimi

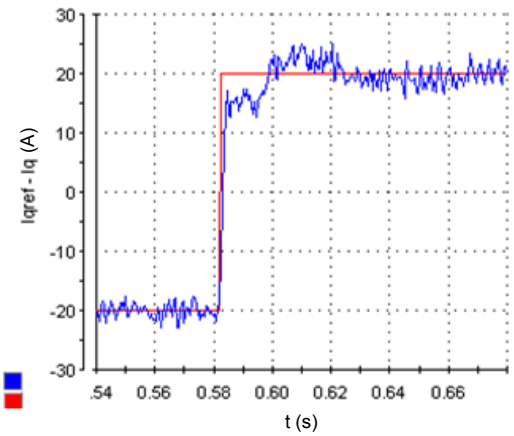


(e) Endüktif çalışmadan kapasitif çalışmaya geçişte faz açısının değişimi

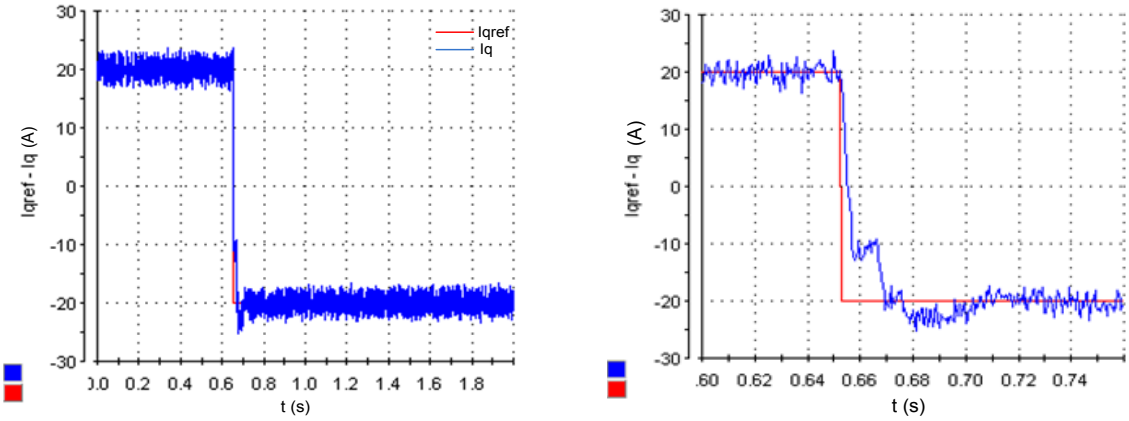


(f) Kapasitif çalışmadan endüktif çalışmaya geçişte faz açısının değişimi

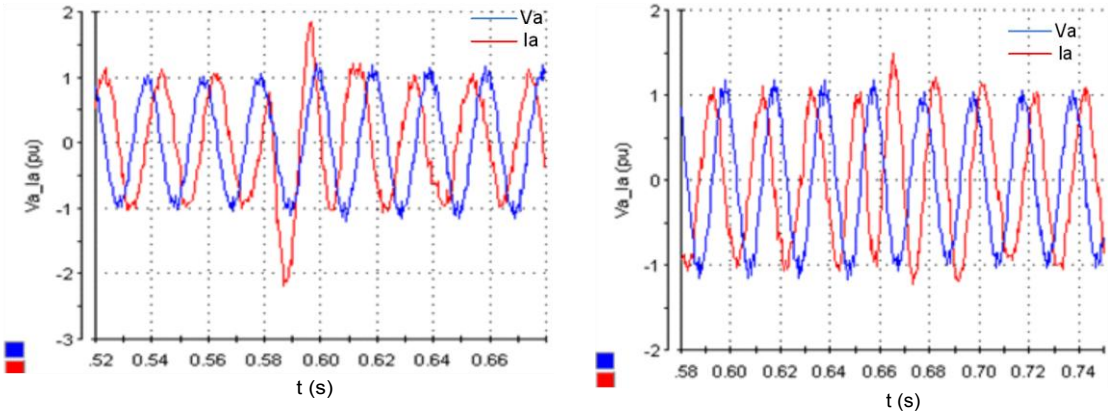




(g) Referans reaktif akım bileşeninin-20A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(h) Referans reaktif akım bileşeninin+20A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(i) Endüktif çalışmadan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

(j) Kapasitif çalışmadan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

Şekil 6.18 Sabit parametreli PI denetleyici ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un kapasitif çalışmadan endüktif çalışmaya ve endüktif çalışmadan kapasitif çalışmaya geçişi için dalga şekilleri

6.1.2. Faz Açı Denetim Yönteminin SBD ile Gerçekleştirilmesine İlişkin Deneysel Sonuçlar

Bu bölümde, faz açı denetim yönteminin SBD ile gerçekleştirilmesine ait deneysel sonuçlar verilmiştir. SBD kullanılarak gerçekleştirilen faz açı denetimli D-STATKOM'un dinamik kompanzasyon performansı, referans reaktif akım bileşeninin PI denetleyicideki ile aynı koşullar altında (0A'dan -20A'ya, 0A'dan +20A'ya, -20A'dan +20A'ya ve +20A'dan -20A'ya) gerçek zamanlı değiştirilmesiyle alınmıştır. Ayrıca her iki denetleyicinin kullanılmasında belirlenen örnekleme periyodu ve anahtarlama frekansları da eşit seçilerek sonuçların aynı koşullarda alınması sağlanmıştır.

Referans reaktif akım bileşeninin 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmesi esnasında D-STATKOM'un DA-hat gerilimlerinin değişimlerine ait deneysel sonuçlar sırası ile Şekil 6.19(a) ve (b)'de verilmiştir. Şekillerden, D-STATKOM'un endüktif çalışma konumundaki DA-hat geriliminin bekleme durumundaki DA-hat gerilim değerinden daha düşük, tersi durumda ise daha yüksek olduğu görülmektedir. Ayrıca üç DA-hat gerilimi her iki çalışma durumlarında yaklaşık olarak dengelidir.

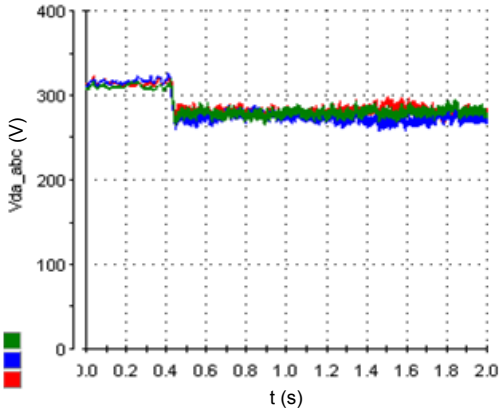
D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçiş durumlarında şebeke ile D-STATKOM arasındaki aktif güç akışını gösteren sonuç Şekil 6.19(c) ve (d)'de verilmiştir. Şekil 6.19(c)'de D-STATKOM'un bekleme konumundan endüktif çalışmaya geçişi esnasında anlık negatif bir aktif güç akışının, Şekil 6.19(d)'de ise D-STATKOM'un bekleme konumundan kapasitif çalışmaya geçişi esnasında anlık pozitif bir aktif güç akışı meydana geldiği görülmektedir. Aktif güçte meydana gelen bu anlık pozitif/negatif akışı DA-hat gerilimlerinin değişmesini sağlamıştır. Ayrıca sürekli durumda, DA-hat kondansatörlerinin boşalmaması için ortalaması pozitif olan bir aktif gücün şebekeden çekildiği şekillerden görülmektedir.

D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişleri esnasında şebeke gerilimi ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkını gösteren sonuç Şekil 6.19(e) ve (f)'de gösterilmiştir. Sürekli durumda, bekleme konumundan endüktif çalışmaya geçişte faz farkı artmış, bekleme konumundan kapasitif çalışmaya geçişte ise faz farkı azalmıştır. Böylece her iki durumda şebekeden D-STATKOM'a doğru akan aktif güç miktarının dengelenmesi sağlanmıştır.

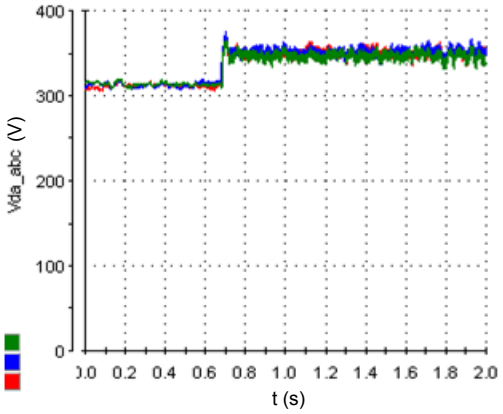
Şekil 6.19(g) ve(h)'de sırası ile referans reaktif akım bileşeninin 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmesine ilişkin SBD kullanan faz açı denetimli D-STATKOM'un ürettiği/çektiği reaktif akımın referans değerini izleme başarımı gösterilmiştir. Şekillerden görüldüğü gibi D-STATKOM'un ürettiği/çektiği reaktif akım, negatif referans değişiminde 0.01s ve pozitif referans değişiminde ise 0.005s gibi çok kısa bir sürede referans değerini yakalamayı başarmıştır.

D-STATKOM'un çalışma konumunun değişmesi esnasında pu cinsinden a-fazı çıkış geriliminin temel bileşeni ile akımı arasındaki faz ilişkini gösteren deneysel sonuçlar Şekil 6.19(i) ve (j)'de verilmiştir. Şekilden görüldüğü gibi referans reaktif akım bileşeni 0A'dan -20A'ya değiştirildiğinde D-STATKOM'un a-fazı akımı geriliminden yaklaşık 90° geri faza (D-STATKOM şebekeden endüktif güç çekmektedir) ve 0A'dan +20A'ya

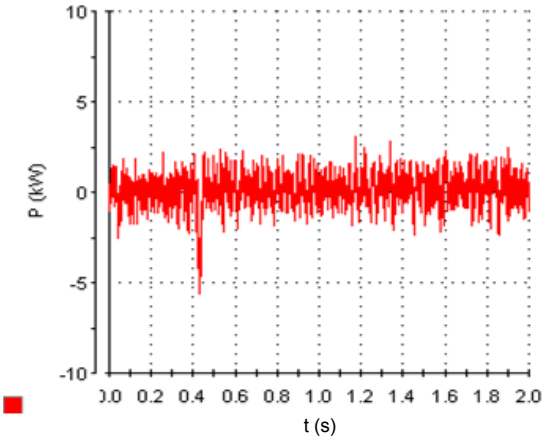
değiştirildiğinde D-STATKOM'un a-fazı akımı geriliminden yaklaşık 90° ileri faza geçmektedir (D-STATKOM şebekeye kapasitif güç vermektedir).



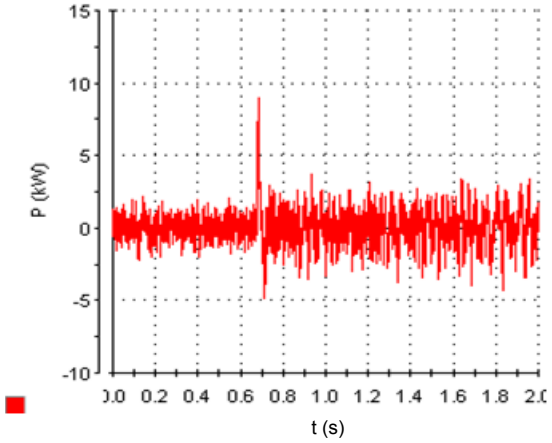
(a) Bekleme konumundan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



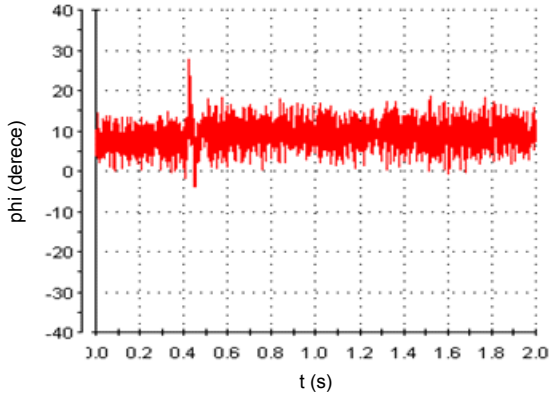
(b) Bekleme konumundan kapasitif çalışmaya geçişte DA-hat gerilimlerinin değişimi



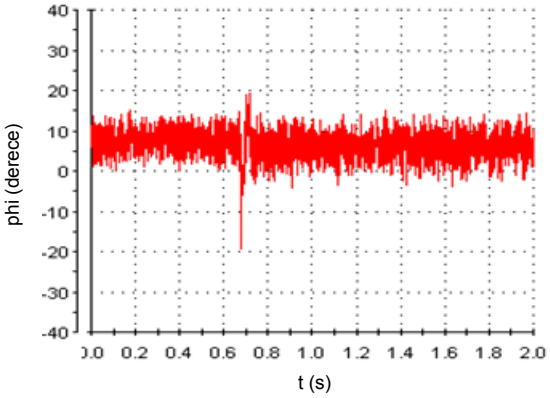
(c) Bekleme konumundan endüktif çalışmaya geçişte aktif gücün değişimi



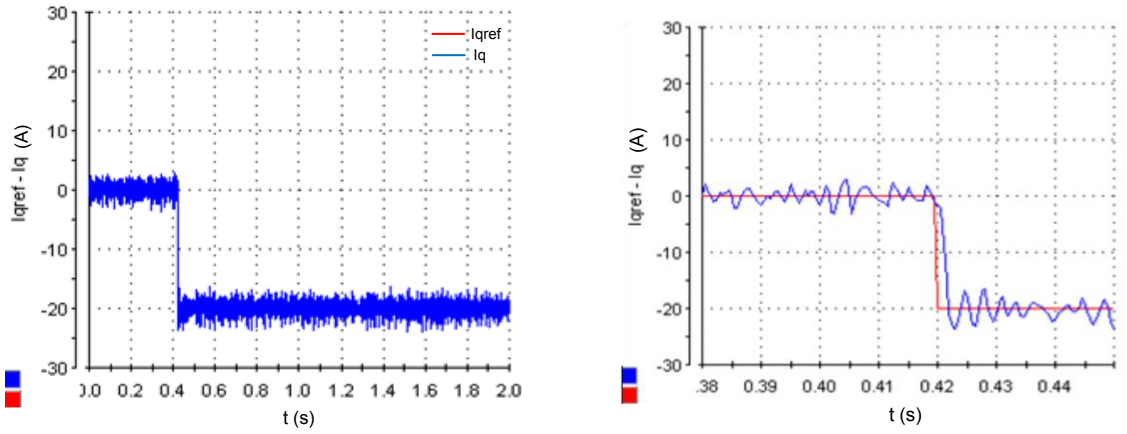
(d) Bekleme konumundan kapasitif çalışmaya geçişte aktif gücün değişimi



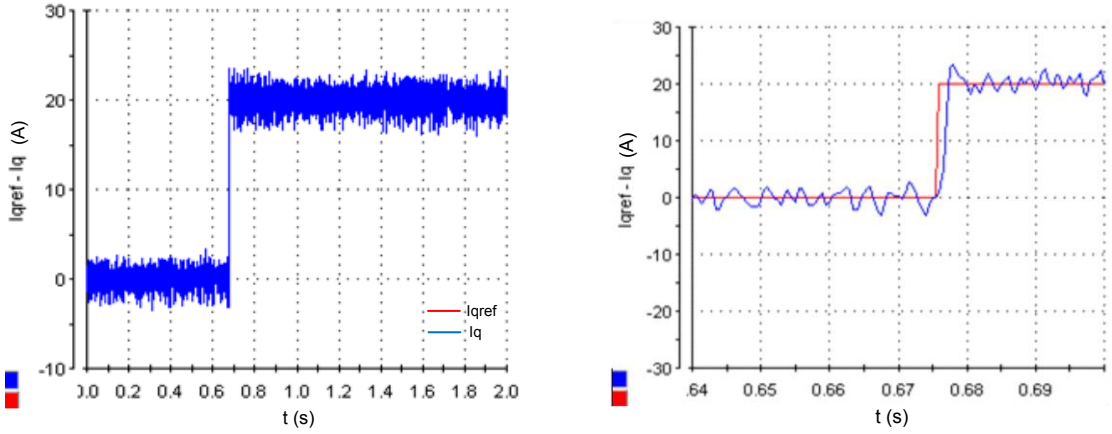
(e) Bekleme konumundan endüktif çalışmaya geçişte faz açısının değişimi



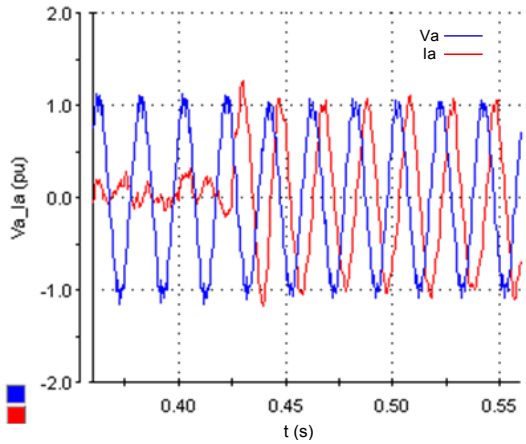
(f) Bekleme konumundan kapasitif çalışmaya geçişte faz açısının değişimi



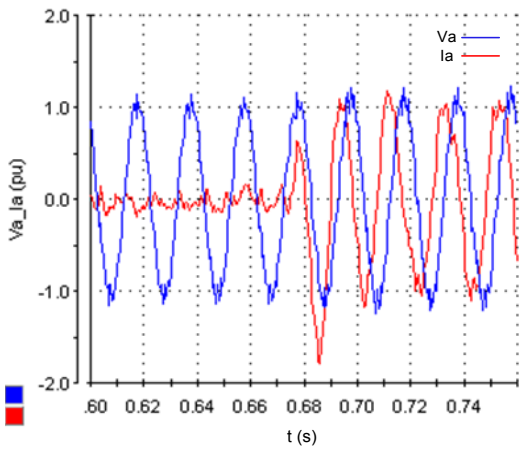
(g) Referans reaktif akım bileşeninin 0A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(h) Referans reaktif akım bileşeninin 0A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(i) Bekleme konumundan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri



(j) Bekleme konumundan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

Şekil 6.19 SBD ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi için dalga şekilleri

SBD kullanan faz açı denetimli D-STATKOM'un dinamik kompanzasyon performansı, referans reaktif akım bileşeni -20A'dan +20'ya ve +20A'dan -20A'ya gerçek zamanlı değiştirilerek ayrıca gözlemlenmiştir.

Referans reaktif akım bileşeninin -20A'dan +20A'ya ve +20A'dan -20A'ya değiştirilmesi esnasında DA-hat gerilimlerine ait sonuçlar sırası ile Şekil 6.20(a) ve (b)'de verilmiştir. Şekillerden D-STATKOM'un endüktif çalışma konumundaki DA-hat geriliminin bekleme durumundaki DA-hat gerilim değerinden daha düşük, tersi durumda ise daha yüksek olduğu görülmektedir. Ayrıca üç DA-hat gerilimlerinin her iki çalışma durumlarında yaklaşık olarak dengeli olduğu görülmektedir.

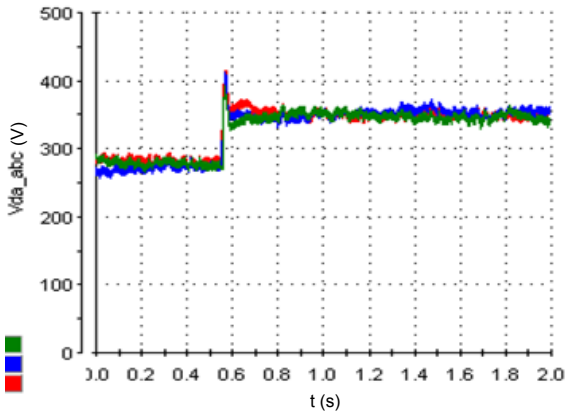
D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişlerinde şebeke ile D-STATKOM arasındaki aktif güç akışını gösteren sonuçlar Şekil 6.20(c) ve (d)'de verilmiştir. Şekillerden, D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya geçişi esnasında anlık bir pozitif aktif güç akışının ve kapasitif çalışmadan endüktif çalışmaya geçiş esnasında ise negatif bir aktif güç akışının olduğu görülmektedir. Bu anlık aktif güç akışı DA-hat gerilim değerinin değişmesini sağlamıştır.

Şekil 6.20(e) ve (f)'de referans reaktif bileşeninin -20A'dan +20A'ya ve +20A'dan -20A'ya değiştirilmesi esnasında faz açısına ait sonuçlar gösterilmiştir. Sürekli durumda D-STATKOM'a doğru akan aktif güç miktarının sabit tutulması için denetleyici çıkışından belirlenen faz farkının endüktif çalışmadan kapasitif çalışmaya geçişte azaldığı ve kapasitif çalışmadan endüktif çalışmaya geçişte ise faz farkının arttığı şekillerden görülmektedir.

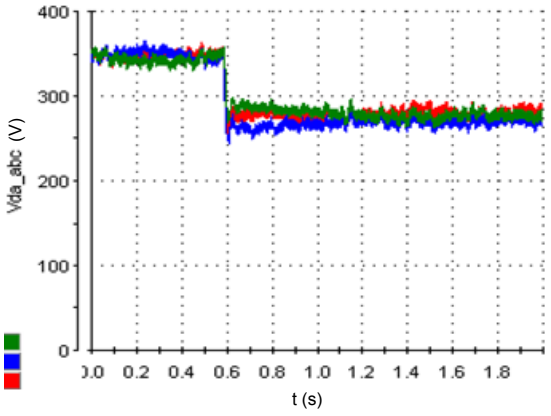
Şekil 6.20(g) ve (h)'de SBD kullanan faz açı denetimli D-STATKOM'un ürettiği/çektiği reaktif akımın referans reaktif akım bileşenini izleme başarımı gösterilmiştir. Şekillerden görüldüğü gibi her iki çalışma durumu için D-STATKOM talep edilen reaktif akımı çok kısa sürede sağlamıştır.

Referans reaktif akım bileşeninin -20A'dan +20A'ya ve +20A'dan -20A'ya değiştirilmesi esnasında D-STATKOM'un a-fazı çıkış geriliminin temel bileşeni ile akımı arasındaki faz ilişkisini gösteren deneysel sonuç Şekil 6.20(i) ve (j)'de verilmiştir. Şekil 6.20(i)'den görüldüğü gibi referans reaktif akım bileşeni -20A iken D-STATKOM'un a-faz akımı geriliminden yaklaşık 90° geride ve referans reaktif akım bileşeni +20A olarak değiştirildikten sonra D-STATKOM'un a-fazı akımı geriliminden yaklaşık 90° ileri faza geçmektedir. Aynı şekilde referans reaktif akım bileşeni +20A iken D-STATKOM'un a-faz akımı geriliminden yaklaşık 90° ileri fazda olduğu ve referans reaktif akım bileşeni

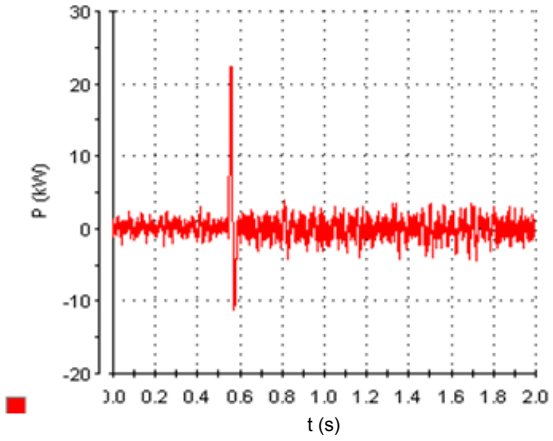
+20A'dan -20A'ya değiştirildiğinde ise D-STATKOM'un a-faz akımı geriliminden yaklaşık 90° geri faza geçtiği Şekil 6.20(j)'den görülmektektedir.



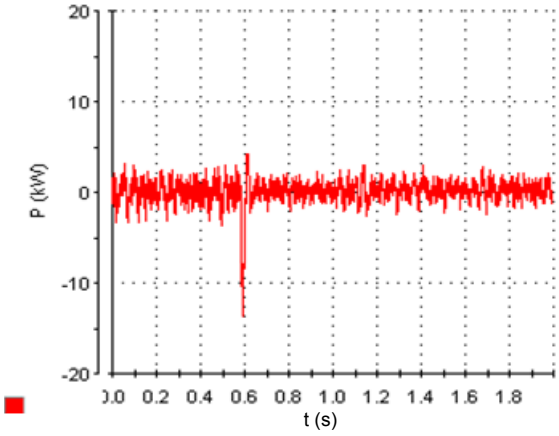
(a) Endüktif çalışmadan kapasitif çalışmaya geçişte DA-hat gerilimlerinin değişimi



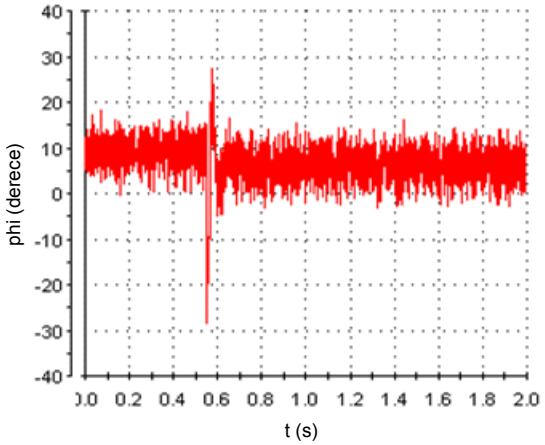
(b) Kapasitif çalışmadan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



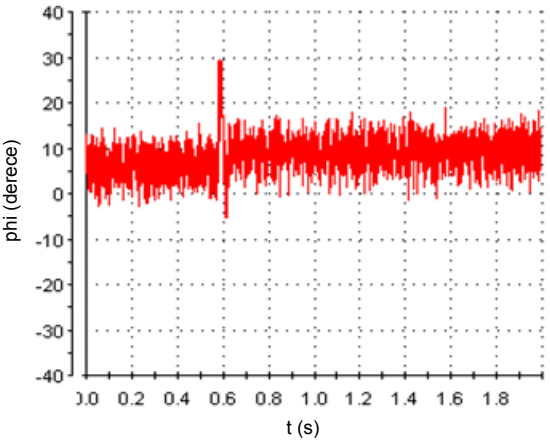
(c) Endüktif çalışmadan kapasitif çalışmaya geçişte aktif gücün değişimi



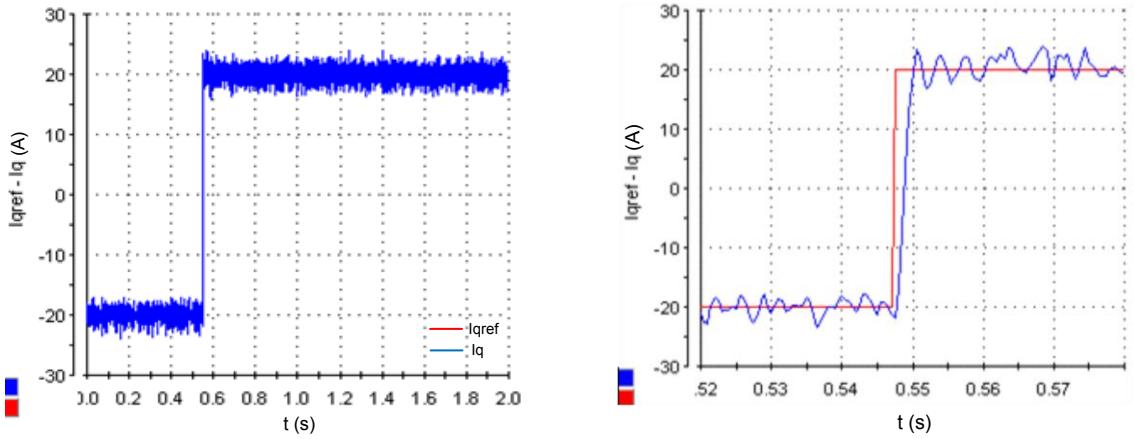
(d) Kapasitif çalışmadan endüktif çalışmaya geçişte aktif gücün değişimi



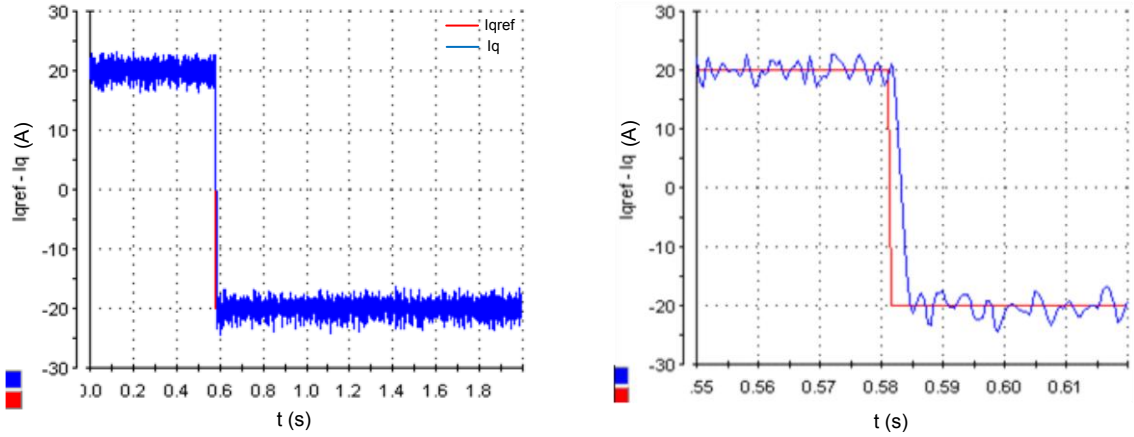
(e) Endüktif çalışmadan kapasitif çalışmaya geçişte faz açısının değişimi



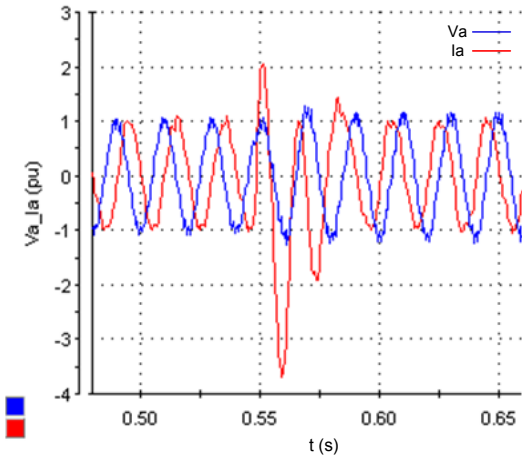
(f) Kapasitif çalışmadan endüktif çalışmaya geçişte faz açısının değişimi



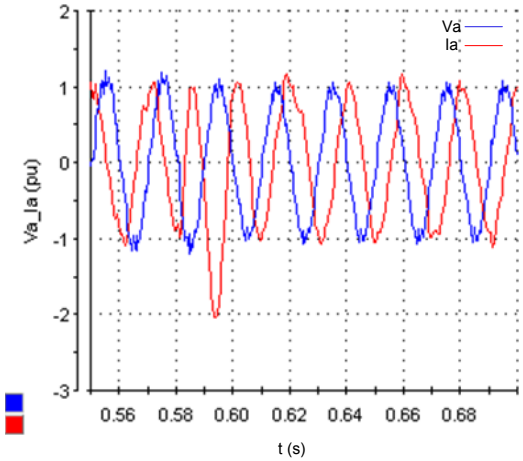
(g) Referans reaktif akım bileşeninin-20A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(h) Referans reaktif akım bileşeninin +20A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(i) Endüktif çalışmadan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

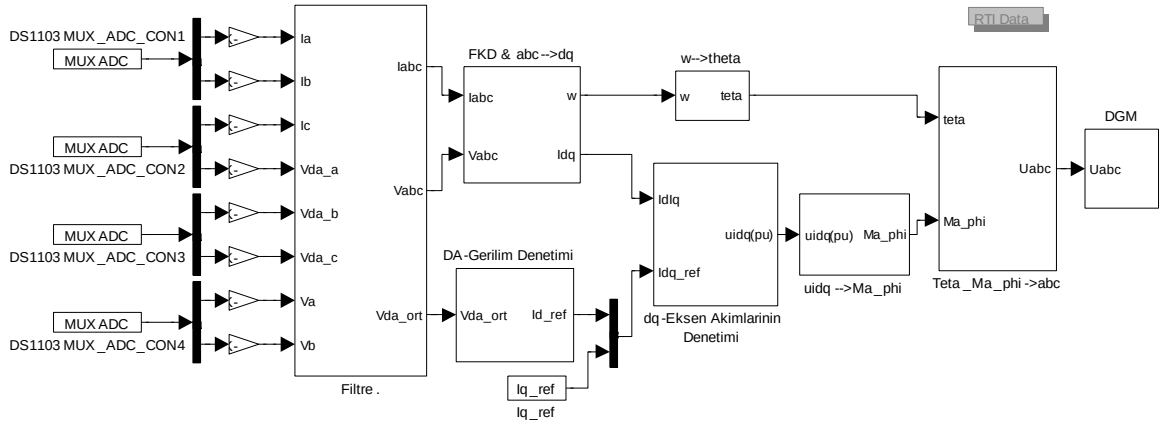


(j) Kapasitif çalışmadan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un bir fazının akım ve geriliminin dalga şekilleri

Şekil 6.20 SBD ile gerçekleştirilen faz açı denetim yöntemi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş için dalga şekilleri

6.2. Dolaylı Akım Denetim Yönteminden Elde Edilen Deneysel Sonuçlar

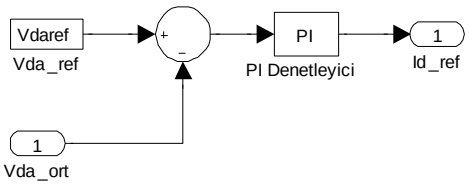
Bu bölümde, sabit parametreli PI denetleyici ve SBD ile gerçekleştirilen dolaylı akım denetimli D-STATKOM'un bazı test sonuçları verilmiştir. Dolaylı akım denetim yönteminde DA-hat geriliminin denetimi, AA gerilim denetimi/reaktif güç denetimi, dq-eksen akımlarının denetimi için toplam dört adet denetleyiciye ihtiyaç vardır. Dolaylı akım denetim yönteminin gerçekleştirilmesi için MATLAB/Simulink'te oluşturulan algoritma Şekil 6.21'de gösterilmiştir.



Şekil 6.21 Matlab/Simulink'te hazırlanan dolaylı akım denetim yöntemi algoritması

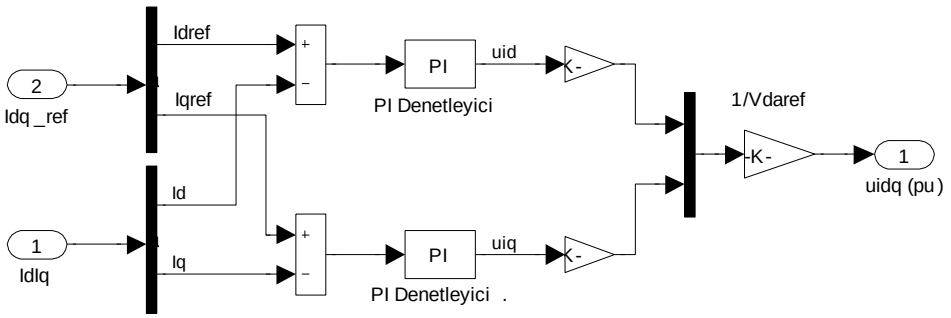
Faz açı denetim algoritmasında kullanılan *Filtre, FKD&abc-->dq, w→theta* ve *DGM* blokları Şekil 6.21'de gösterilen denetim algoritmasında da kullanıldığı için bu bloklar tekrar açıklanmayacaktır. Şekil 6.21'de görüldüğü gibi; ölçülen akım ve gerilimler DSP'nin ADC'lerinden sayısal işaretlere dönüştürülerek denetim algoritmasına geri besleme işaretleri olarak uygulanırlar. Bu işaretlerdeki yüksek frekanslı bileşenleri yok etmek için 750Hz'lik köşe frekansına sahip birinci dereceden alçak geçiren bir sayısal filtre kullanılmıştır. Filtrelenen akım ve gerilim işaretleri *FKD& abc–dq* bloğuna uygulanmıştır. Bu blokta, üç-faz gerilimleri FKD'ye girilerek şebekenin açısal hız bilgisi elde edilmiştir. Bu açısal hız bilgisi kullanılarak üç faz akımı dq-eksen bileşenlerine dönüştürülür. Şekil 6.21'de gösterilen *DA Gerilim Denetimi* bloğunda, DA-hat geriliminin denetimi gerçekleştirilir. Bu bloğun iç yapısı Şekil 6.22'de gösterilmiştir. Bu blokta, DA-hat geriliminin denetiminde referans DA-hat gerilimi ile üç adet DA-hat geriliminin ortalaması karşılaştırılır. Elde edilen hata denetleyiciye girilir ve denetleyicinin çıkışında, DA-hat gerilimlerinin referans değerlerinde sabit tutulması için şebekeden eviriciye doğru ya da eviriciden şebekeye doğru akması gereken referans aktif akım bileşeni (I_{dref}) elde edilir.

Referans reaktif akım bileşeni (I_{qref}) ise *ControlDesk* ortamında kullanıcı tarafından gerçek zamanlı olarak belirlenmektedir.



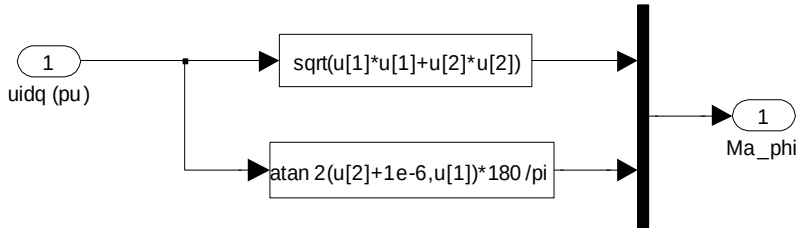
Şekil 6.22 MATLAB/Simulink'te oluşturulan *DA Gerilim Denetimi* bloğu

Akım denetiminin gerçekleştirilmesi için MATLAB/Simulink'te oluşturulan *dq-Eksen Akimlarinin Denetimi* bloğunun iç yapısı Şekil 6.23'te gösterilmiştir. Bu blokta, dq-eksen akımlarının referans değerleri ve gerçek dq-eksen akımları karşılaştırılır. Elde edilen hataların her biri bir denetleyiciye girilir. Denetleyicinin çıkışında eviricinin üretmesi gereken gerilimlerin dq-eksen bileşenleri bulunur. Akım denetleyici çıkışları olan u_{id} ve u_{iq} değerleri referans DA-hat gerilim değerine bölünerek pu'ya çevrilir. Böylece modülasyon dalgalarının genliğinin 0-1 aralığında olması sağlanır.



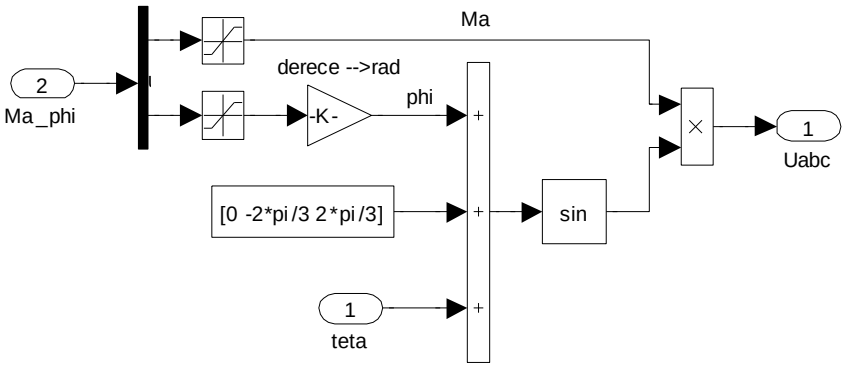
Şekil 6.23 dq-eksen akımlarının denetimi için MATLAB/Simulink'te oluşturulan algoritma

Akım denetleyicilerinin çıkışında elde edilen eviricinin üretmesi gereken gerilimlerin pu cinsinden dq-eksen bileşenleri (u_{id} ve u_{iq}) kullanılarak modülasyon indeksi ve faz açısı bilgisi bulunur. Modülasyon indeksi ve faz açısı bilgisinin elde edilmesi için MATLAB/Simulink'te oluşturulan *uidq→Ma_phi* bloğunun iç yapısı Şekil 6.24'te gösterilmiştir.



Şekil 6.24 Modülasyon indeksi ve faz açısı bilgisinin elde edilmesi için oluşturulan MATLAB/Simulink bloğu

Modülasyon dalgalarının üretilmesine ilişkin MATLAB/Simulink'te oluşturulan *Teta&Ma_phi→abc* bloğunun iç yapısı Şekil 6.25'te gösterilmiştir. Şekilden görüldüğü gibi, modülasyon dalgalarının genliğini akım denetleyicilerinin çıkışından elde edilen modülasyon indeksi, bu dalgaların faz açısını ise akım denetleyicilerinin çıkışından elde edilen faz farkı bilgisi belirlemektedir. Ayrıca modülasyon indeksi 0.4 ile 1 ve faz açısı ±45° arasında sınırlandırılmıştır.



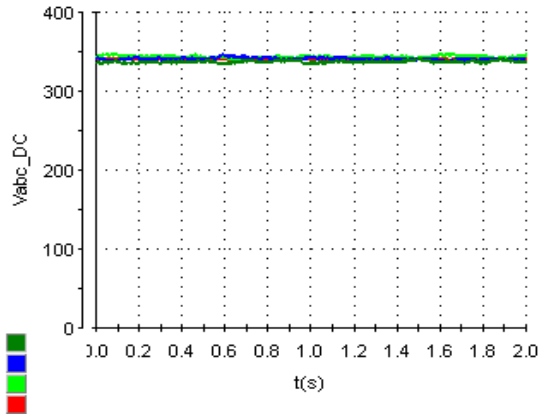
Şekil 6.25 Modülasyon dalgalarının üretilmesi için oluşturulan MATLAB/Simulink bloğu

6.2.1. Dolaylı Akım Denetim Yönteminin PI Denetleyici ile Gerçekleştirilmesine İlişkin Deneysel Sonuçlar

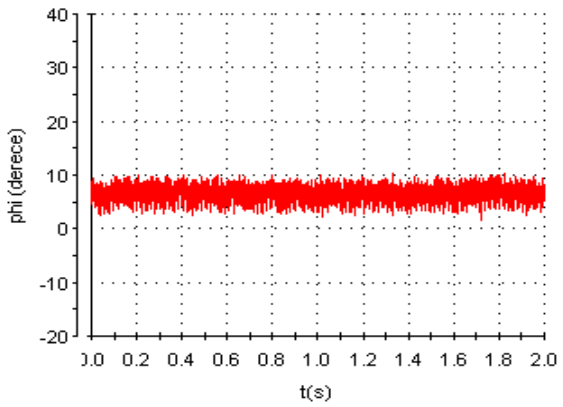
Bu bölümde, Şekil 6.21'de gösterilen algoritmada denetleyici olarak sabit parametreli PI denetleyici kullanılarak denetimi gerçekleştirilen D-STATKOM'dan elde edilen deneysel sonuçlar verilmiştir.

Bekleme konumunda D-STATKOM'un DA-hat geriliminin referans değeri 0.83 modülasyon indeksi için 340.8V olarak belirlenmiştir. Ancak eviriciye DGM işareti uygulamadan önce DA-hat kondansatörleri 245V'a dolmaktadır. DA-hat kondansatörleri referans DA-hat gerilim değerine eviricinin anahtarlarına DGM işaretleri uygulandıktan

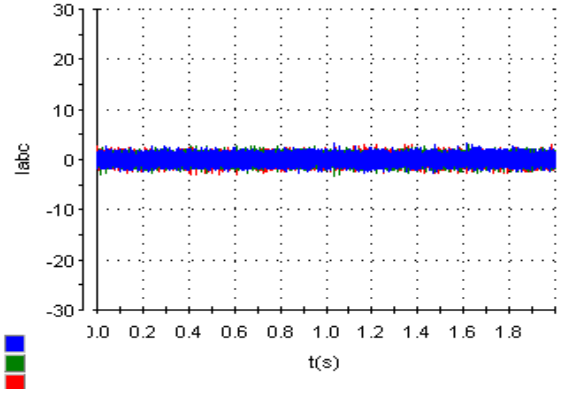
sonra ulaşmaktadırlar. Bekleme konumu için dalga şekilleri Şekil 6.26 (a), (b) ve (c)'de verilmiştir. Şekil 6.26(a)'da bekleme konumunda DA-hat gerilimleri gösterilmiştir. Şekilden görüldüğü gibi bekleme konumunda üç DA-hat gerilimi referans değerlerinde ve dengelidirler. Şekil 6.26(b)'de bekleme konumunda şebeke geriliminin temel bileşeni ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkı gösterilmiştir. Şekilden şebeke geriliminin temel bileşeni ile eviricinin çıkış geriliminin temel bileşeni arasında 8º'lik bir faz farkının olduğu görülmektedir. Böylece sistemde meydana gelen aktif güç kayıpları şebekeden karşılanarak DA-hat kondansatörlerinin boşalması önlenmektedir. Şekil 6.26(c)'de ise bekleme konumunda D-STATKOM ile şebeke arasındaki akım akışı gösterilmiştir. Şekil 6.26(c)'den görüldüğü gibi D-STATKOM ile şebeke arasında herhangi bir akım akışı yoktur.



(a) DA-hat gerilimleri



(b) Evirici gerilimi ile şebeke gerilimi arasındaki faz farkı



(c) Üç-faz akımı

Şekil 6.26 D-STATKOM'un bekleme konumu için dalga şekilleri

Sabit parametreli PI denetleyici ile gerçekleştirilen dolaylı akım denetim yöntemi ile denetlenen D-STATKOM'un dinamik kompanzasyon başarımını incelemek için faz açı denetiminde olduğu gibi referans reaktif akım bileşeni 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmiş ve bu geçişlere ait dalga şekilleri Şekil 6.27'de gösterilmiştir.

Şekil 6.27(a) ve (b)'de DA-hat gerilimlerinin ve ortalama DA-hat geriliminin değişimi gösterilmiştir. Şekillerden görüldüğü gibi, D-STATKOM'un çalışma konumu değiştiğinde DA-hat gerilimleri yaklaşık olarak referans değerlerinde tutulmuşlardır. Ayrıca her iki çalışma durumu incelendiği zaman DA-hat gerilimlerinde meydana gelen dalgalanmaların kapasitif çalışmada daha fazla olduğu görülmektedir. Bunun sebebi, kapasitif çalışmada her H-köprüdeki anahtarların çapraz olarak iletimde kaldığı sürenin, dolayısı ile kondansatörlerin şebeke ile bağlı olduğu zamanın endüktif çalışmaya göre daha fazla olması ve bu yüzden kondansatörlerden daha fazla ikinci harmonik akımının çekilmesidir [4, 55].

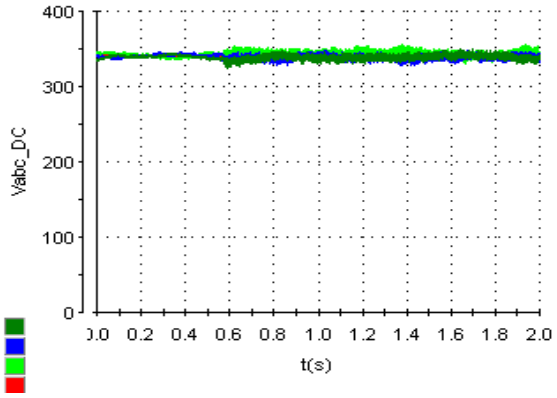
D-STATKOM'un çalışma durumu değiştiği zaman DA-hat gerilimlerinin sabit kalması için sistemde meydana gelen aktif güç kayıplarına eşit miktarda bir aktif gücün şebekeden eviriciye doğru akması gerekmektedir. Eğer şebeke ile evirici arasındaki faz farkının denetimi gerçekleştirilmezse D-STATKOM'un çalışma durumu değiştiği zaman eviricinin çıkış gerilimi ve buna bağlı olarak çekilen aktif güç miktarı da değişecektir. Bu durumda, bekleme konumundan endüktif çalışmaya geçişte eviricinin çıkış gerilimi azaldığı için DA-hat gerilimi azalacak, bekleme konumundan kapasitif çalışmaya geçişte ise eviricinin çıkış gerilimi arttığı için DA-hat gerilimi artacaktır. Dolaylı akım denetim yönteminde faz açısının denetimi ile aktif güç akışının ve buna bağlı olarak DA-hat gerilimlerinin sabit kalması sağlanır. Bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişte faz farkının değişimine ilişkin deneysel sonuç Şekil 6.27(c) ve (d)'de gösterilmiştir. Şebekeden D-STATKOM'a doğru akan aktif gücün sabit tutulması için bekleme konumundan endüktif çalışmaya geçişte faz farkının arttığı ve bekleme konumundan kapasitif çalışmaya geçişte ise faz farkının azaldığı şekillerden görülmektedir.

Bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişte D-STATKOM'un ürettiği/çektiği reaktif akımın referans reaktif akımı izleme başarımına ilişkin sonuçlar Şekil 6.27(e) ve (f)'de gösterilmiştir. Şekil 6.27'den, t = 0.59s'de referans reaktif akım bileşeni 0A'dan -20A'ya ve t = 0.606s'de 0A'dan +20A'ya

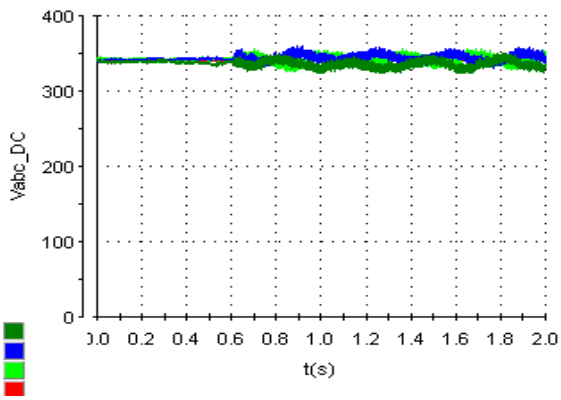
değiştirildiğinde D-STATKOM tarafından üretilen/çekilen reaktif akımın referans değerini başarılı bir şekilde izlediği görülmektedir.

D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi esnasında pu cinsinden bir fazına ait akım ve gerilimi Şekil 6.27 (g) ve (h)'de gösterilmiştir. Şekil 6.27(g)'de D-STATKOM'un endüktif bir akım çektiği, Şekil 6.27(h)'de ise D-STATKOM'un kapasitif bir akım ürettiği görülmektedir.

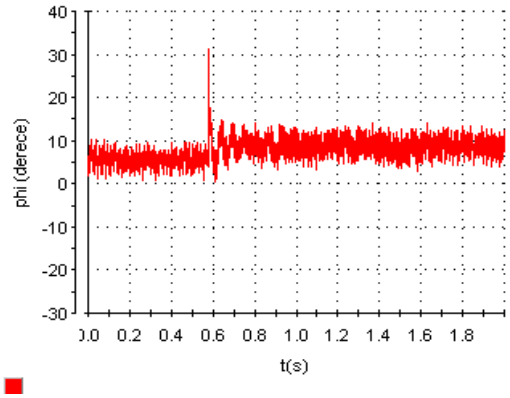
Dolaylı akım denetim yönteminde DA-hat gerilimi sabit olduğu için eviricinin çıkış geriliminin genliği modülasyon indeksi ile denetlenmektedir. Bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi esnasında modülasyon indeksinin değişimine ait sonuçlar Şekil 6.27(i) ve (j)'de gösterilmiştir. Bekleme konumuna göre; endüktif çalışmada daha düşük bir modülasyon indeksi ile kapasitif çalışmada ise daha yüksek bir modülasyon indeksi ile çalışıldığı görülmektedir.



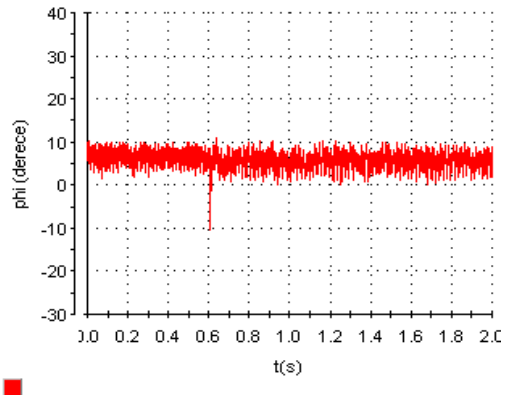
(a) Bekleme konumundan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



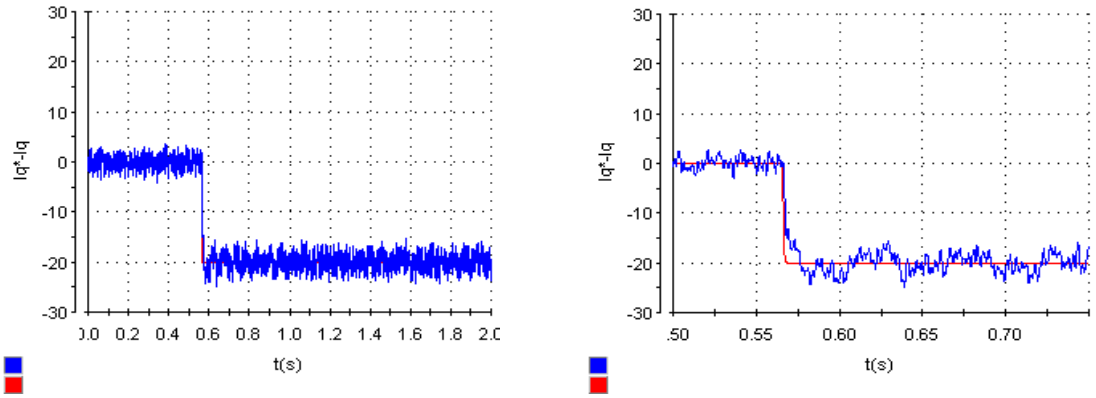
(b) Bekleme konumundan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



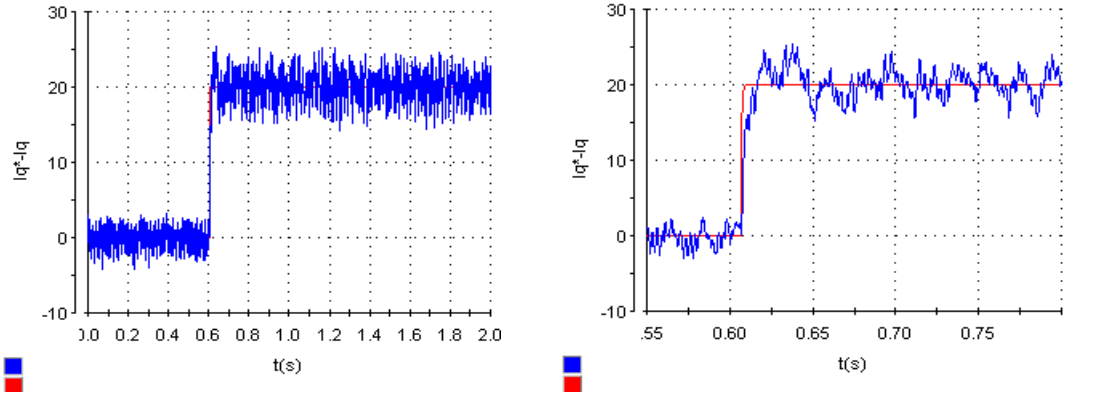
(c) Bekleme konumundan endüktif çalışmaya geçişte faz açısının değişimi



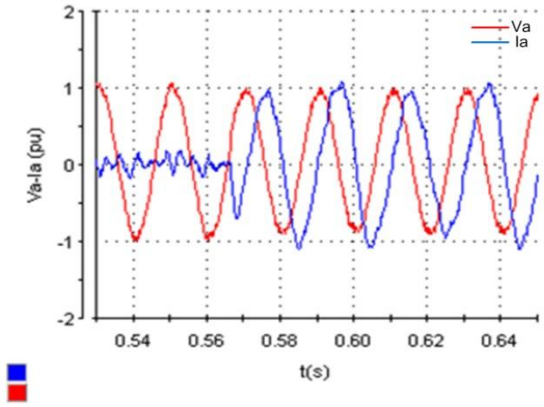
(d) Bekleme konumundan kapasitif çalışmaya geçişte faz açısının değişimi



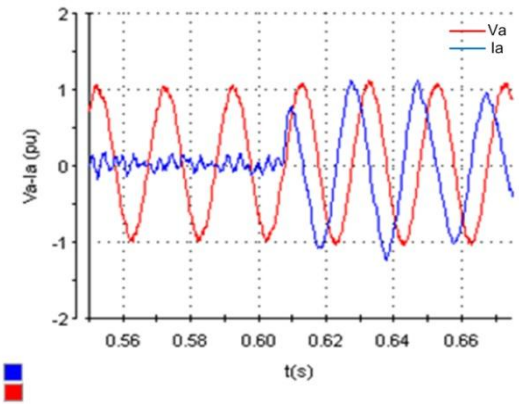
(e) Referans reaktif akım bileşeninin 0A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



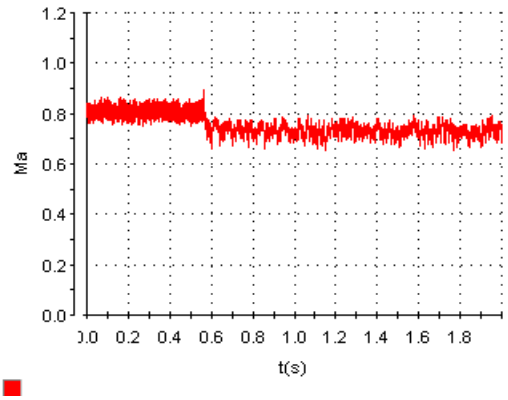
(f) Referans reaktif akım bileşeninin 0A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



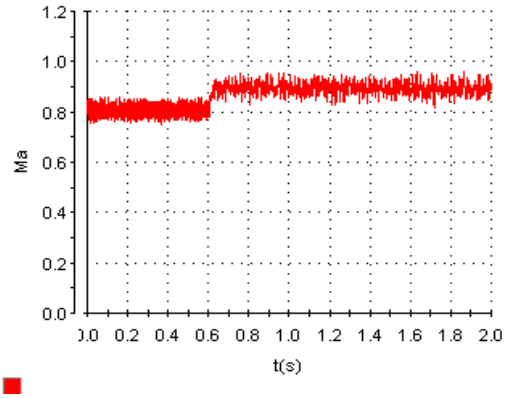
(g) Bekleme konumundan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki



(h) Bekleme konumundan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki



(i) Bekleme konumundan endüktif çalışmaya geçişte modülasyon indeksinin değişimi



(j) Bekleme konumundan kapasitif çalışmaya geçişte modülasyon indeksinin değişimi

Şekil 6.27 Sabit parametreli PI denetleyici ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişleri için dalga şekilleri

D-STATKOM'un dinamik kompanzasyon performansı referans reaktif akım bileşeni -20A'dan +20A'ya ve +20A'dan -20A'ya değiştirilerek ayrıca gözlemlenmiştir. Bu şartlar altında sabit parametreli PI denetleyici ile gerçekleştirilen dolaylı akım denetimli D-STATKOM'dan elde edilen sonuçlar Şekil 6.28'de verilmiştir.

Referans reaktif akım bileşeninin değiştirilmesi esnasında eviricinin DA-hat gerilimlerinin ve ortalama DA-hat geriliminin değişimine ilişkin sonuçlar Şekil 6.28(a) ve (b)'de gösterilmiştir. Şekillerden her iki çalışma durumunda DA-hat gerilimlerinin referans değerlerinde tutulduğu ve kapasitif çalışmada DA-hat gerilimlerinde meydana gelen dalgalanmaların daha fazla olduğu görülmektedir.

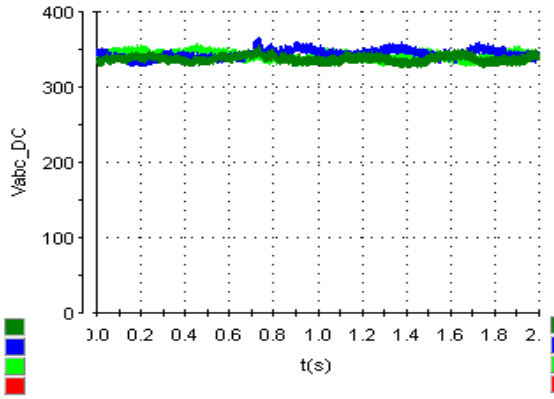
D-STATKOM endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişi esnasında faz farkının değişimi Şekil 6.28(c) ve (d)'de gösterilmiştir. Şekillerden görüldüğü gibi, şebekeden D-STATKOM'a akan aktif güç miktarının sabit tutulması için kapasitif çalışmadan endüktif çalışmaya geçişte faz açısı artmakta tersi durumda ise azalmaktadır.

Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş durumunda D-STATKOM'un ürettiği/çektiği reaktif akımın referans reaktif akımı izleme başarımına ilişkin sonuçlar Şekil 6.28(e) ve (f)'de gösterilmiştir. Şekillerden görüldüğü gibi D-STATKOM tarafından üretilen/çekilen reaktif akımı referans reaktif akımı hızlı ve doğru bir şekilde izlemektedir.

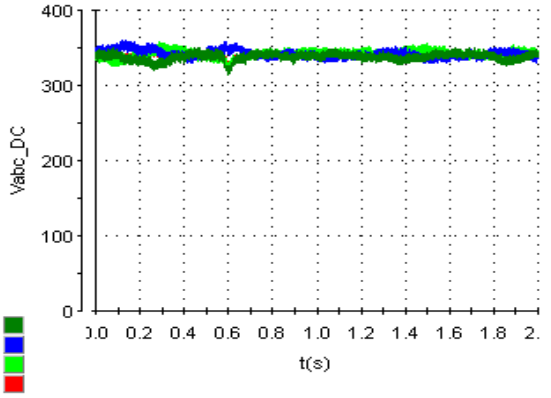
D-STATKOM'un bu çalışma şartları altında pu cinsinden a-fazı akım ve gerilimi arasındaki değişimi gösteren dalga şekilleri Şekil 6.28(g) ve (h)'de verilmiştir. Şekillerden

görüldüğü gibi belirlenen referans reaktif akım değerine göre D-STATKOM endüktif ve kapasitif akımı kısa sürede sağlayabilmektedir.

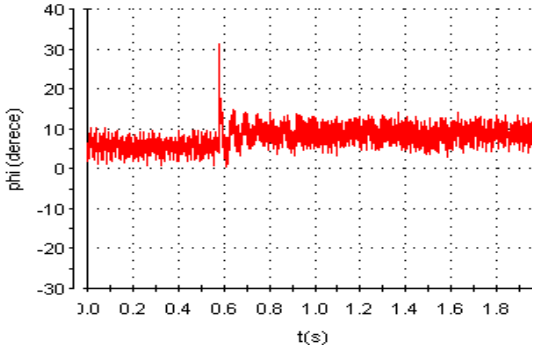
Her iki çalışma durumunda modülasyon indeksinin değişimine ait sonuçlar Şekil 6.28(i) ve (j)'de gösterilmiştir. Modülasyon indeksinin bekleme konumundaki değerine göre; endüktif çalışmada daha düşük, kapasitif çalışmada ise daha yüksek olduğu görülmektedir.



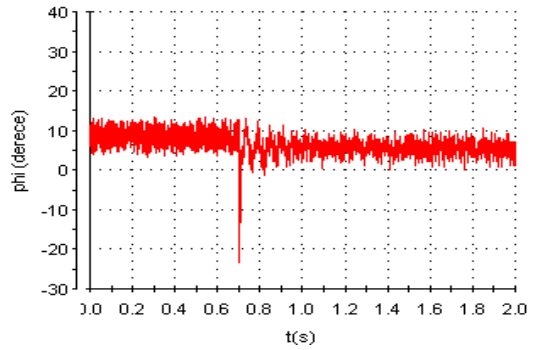
(a) Endüktif çalışmadan kapasitif çalışmaya geçişte DA-hat gerilimlerinin değişimi



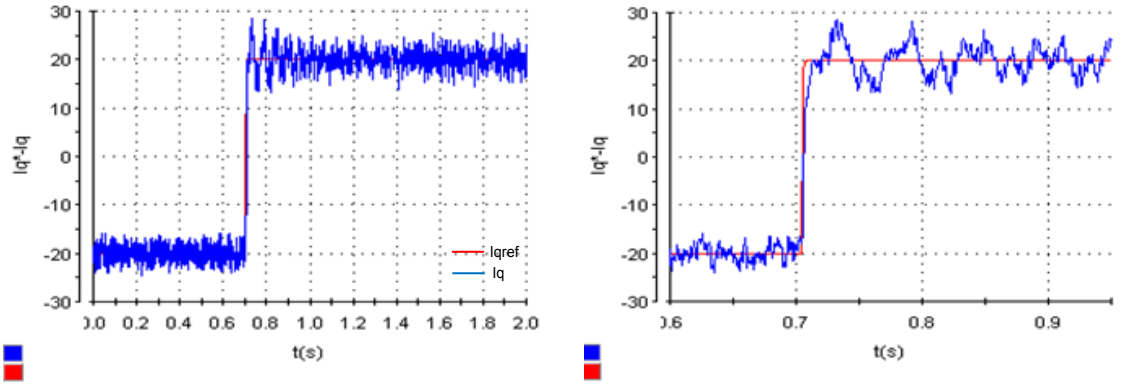
(b) Kapasitif çalışmadan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



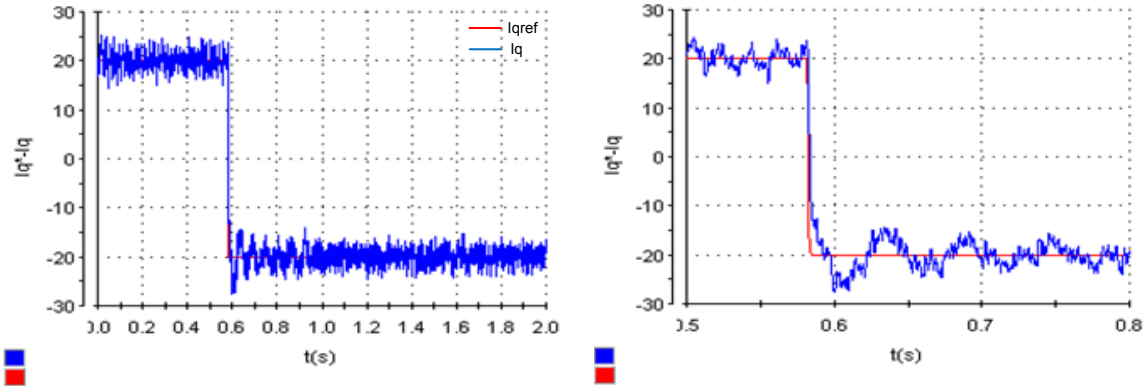
(c) Endüktif çalışmadan kapasitif çalışmaya geçişte faz açısının değişimi



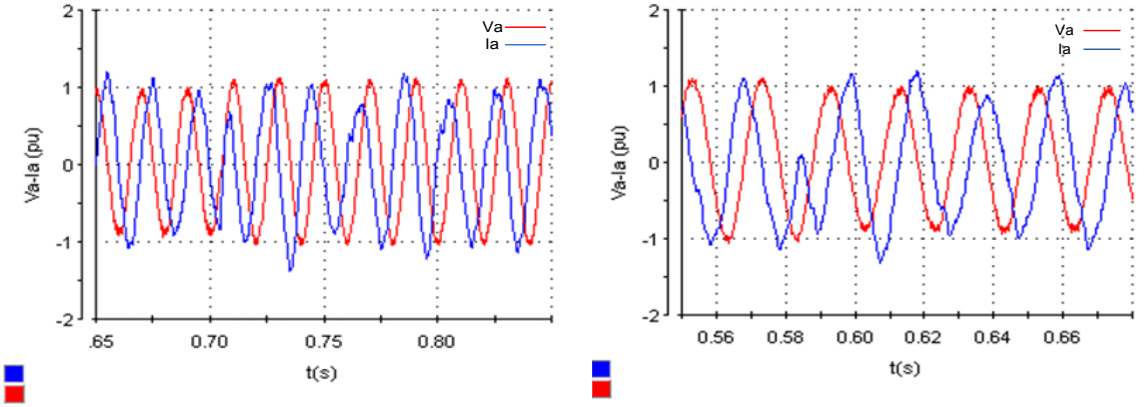
(d) Kapasitif çalışmadan endüktif çalışmaya geçişte faz açısının değişimi



(e) Referans reaktif akım bileşeninin-20A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı

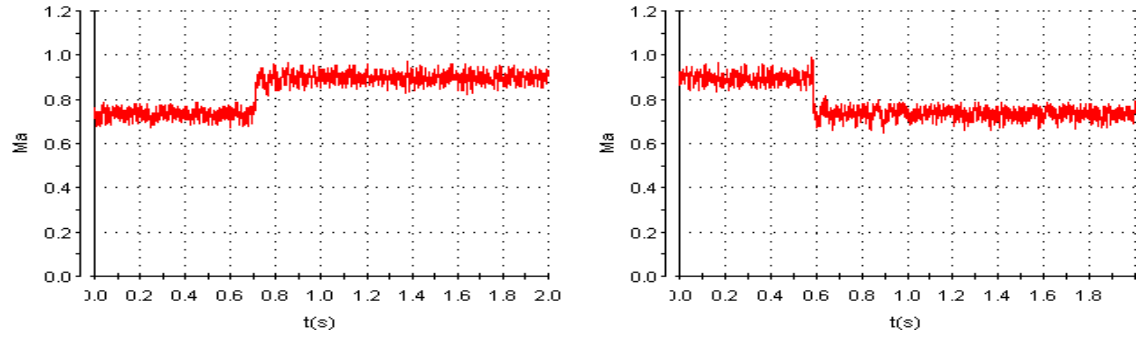


(f) Referans reaktif akım bileşeninin+20A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(g) Endüktif çalışmadan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki

(h) Kapasitif çalışmadan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki



(i) Endüktif çalışmadan kapasitif çalışmaya geçişte modülasyon indeksinin değişimi

(j) Kapasitif çalışmadan endüktif çalışmaya geçişte modülasyon indeksinin değişimi

Şekil 6.28 Sabit parametreli PI denetleyici ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişleri için dalga şekilleri

6.2.2. Dolaylı Akım Denetim Yönteminin SBD ile Gerçekleştirilmesine İlişkin Deneysel Sonuçlar

Bu bölümde, SBD ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'a ait deneysel sonuçlar verilmiştir. SBD'nin performansı sabit parametreli PI denetleyici ile aynı şartlar altında test edilmiştir. dq-eksen akımlarının denetiminde SBD kullanan D-STATKOM'un dinamik performansı referans reaktif akım bileşeni 0A'dan -20A'ya ve daha sonra 0A'dan +20A'ya değiştirilerek gözlemlenmiştir. Elde edilen sonuçlar Şekil 6.29'da verilmiştir.

Referans reaktif akım bileşeninin 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirilmesi durumunda DA-hat gerilimlerinin değişimine ilişkin sonuçlar sırası ile Şekil 6.29 (a) ve (b)'de gösterilmiştir. Şekillerden görüldüğü gibi, her iki çalışma durumunda DA-hat gerilimleri referans değerlerinde ve dengelidir.

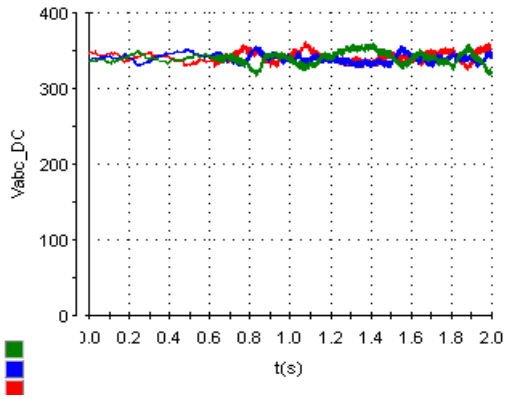
D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişte faz farkının değişimine ilişkin sonuçlar Şekil 6.29(c) ve (d)'de gösterilmiştir. Şekillerden görüldüğü gibi D-STATKOM'un çalışma konumunun değişmesi sırasında faz açısının değeri de değişmiştir. Böylece değişen aktif güç miktarının dengelenmesini sağlamıştır.

Bu çalışma şartları altında D-STATKOM'un ürettiği/çektiği reaktif akımın referans reaktif akımı izleme başarımına ilişkin sonuçlar Şekil 6.29(e) ve (f)'de gösterilmiştir. Şekil 6.29(e)'den, referans reaktif akım bileşeni 0A'dan -20A'ya ve 0A'dan +20A'ya değiştirildiğinde D-STATKOM tarafından üretilen/çekilen reaktif akımın referans değerini çok hızlı bir şekilde izlediği görülmektedir. Elde edilen sonuçlardan, hızlı kompanzasyon akımı ihtiyacı olan yüklerin SBD ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un talep edilen reaktif akımı çok kısa sürede sağlayabileceği görülmektedir.

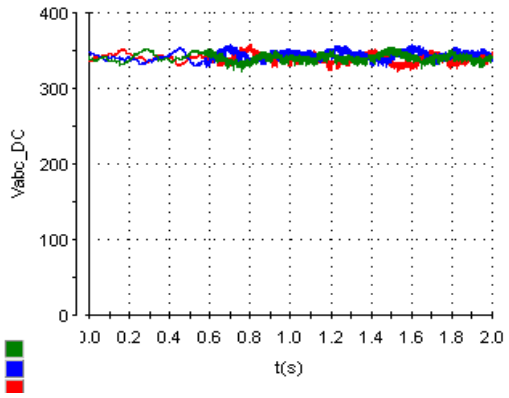
D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi esnasında pu cinsinden bir fazına ait akım ve geriliminin dalga şekilleri Şekil 6.29(g) ve (h)'de gösterilmiştir. Şekillerden, referans reaktif akım bileşeni -20A olarak değiştirildikten sonra D-STATKOM şebekeden endüktif bir akım çektiği, +20A olarak değiştirildikten sonra ise D-STATKOM şebekeye kapasitif bir akım verdiği görülmektedir.

D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişi esnasında modülasyon indeksinin değişimine ait sonuçlar Şekil

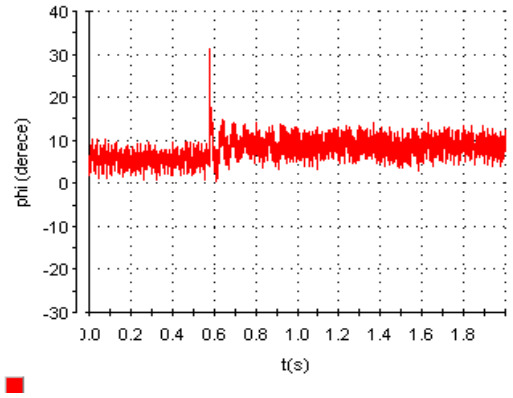
6.29(i) ve (j)'de gösterilmiştir. Bekleme konumuna göre; endüktif çalışmada daha düşük kapasitif çalışmada ise daha yüksek bir modülasyon indeksi ile çalışıldığı şekillerden görülmektedir.



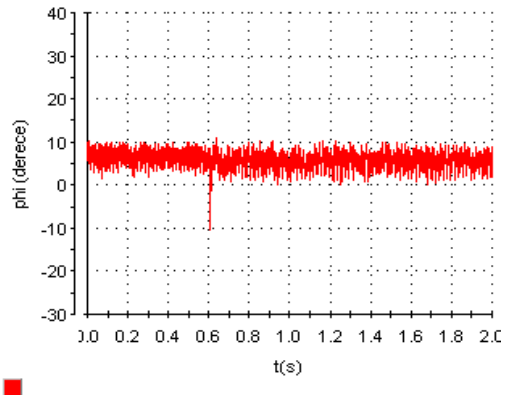
(a) Bekleme konumundan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



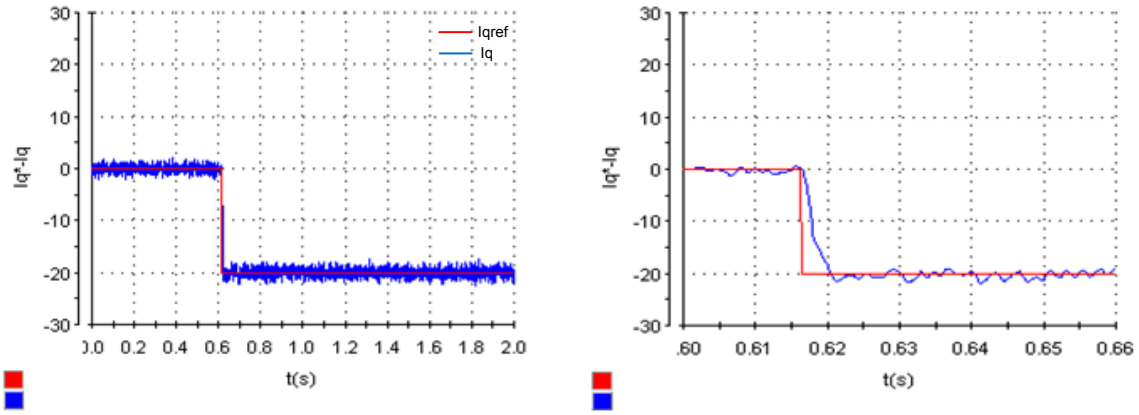
(b) Bekleme konumundan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi



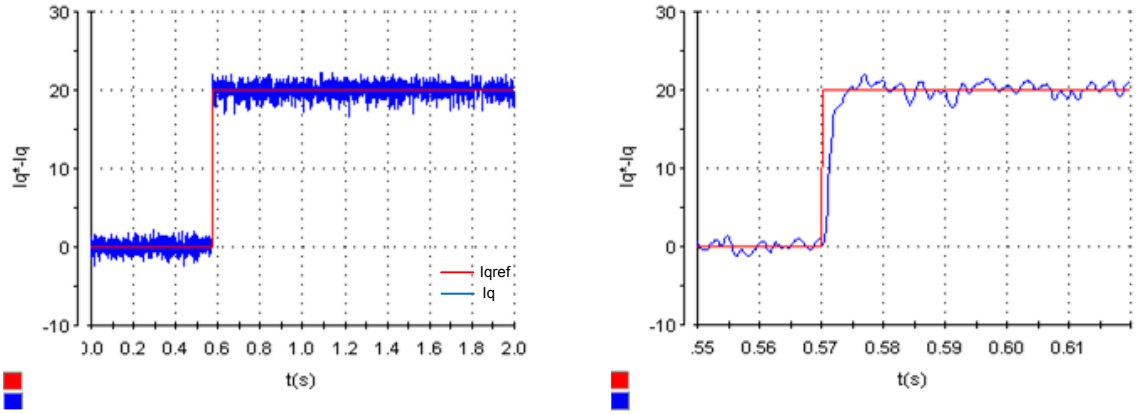
(c) Bekleme konumundan endüktif çalışmaya geçişte faz açısının değişimi



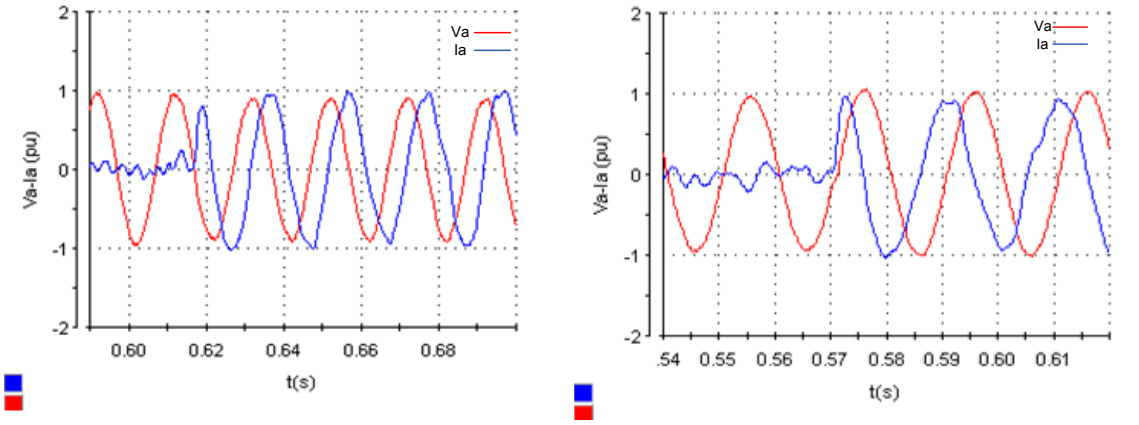
(d) Bekleme konumundan kapasitif çalışmaya geçişte faz açısının değişimi



(e) Referans reaktif akım bileşeninin 0A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı

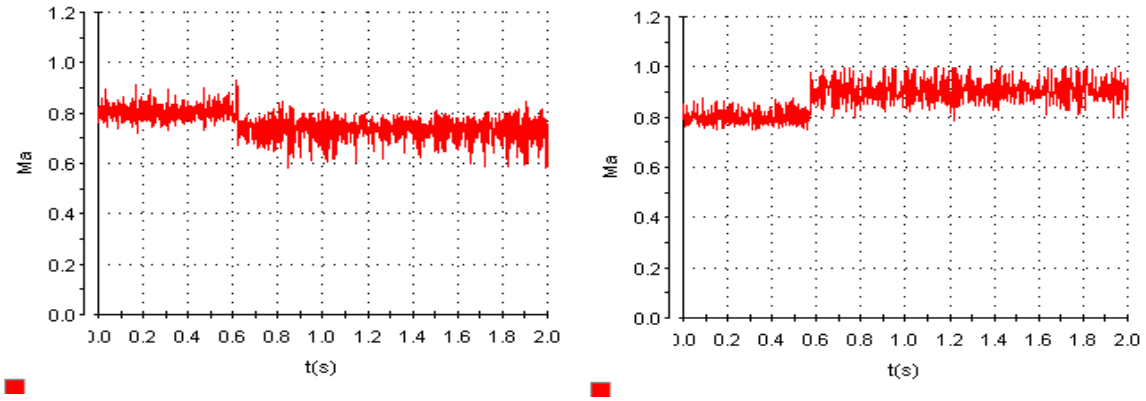


(f) Referans reaktif akım bileşeninin 0A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(g) Bekleme konumundan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki

(h) Bekleme konumundan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki



(i) Bekleme konumundan endüktif çalışmaya geçişte modülasyon indeksinin değişimi

(j) Bekleme konumundan kapasitif çalışmaya geçişte modülasyon indeksinin değişimi

Şekil 6.29 SBD ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un bekleme konumundan endüktif çalışmaya ve bekleme konumundan kapasitif çalışmaya geçişleri için dalga şekilleri

Dolaylı akım denetim yönteminin akım denetiminde SBD kullanılması durumunda D-STATKOM'un kompanzasyon performansı; bir güç sisteminde meydana gelebilecek en kötü durum göz önüne alınarak (kompanzatör tam endüktif akım çekerken tam kapasitif akım üretmesi) referans reaktif akım bileşeni -20A'dan +20A'ya ve +20A'dan -20A'ya değiştirilerek ayrıca incelenmiştir. Bu durumlara ilişkin sonuçlar Şekil 6.30'da verilmiştir.

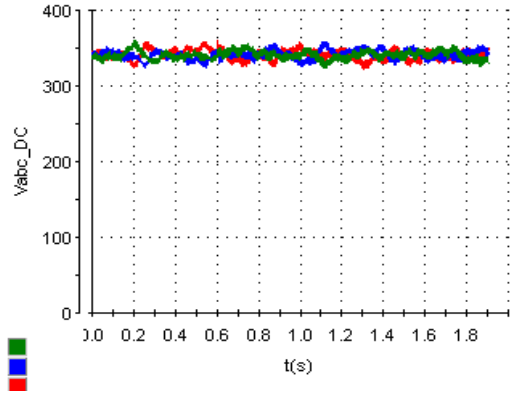
Bu geçişlerde DA-hat gerilimlerinin değişimine ilişkin sonuçlar Şekil 6.30 (a) ve (b)'de gösterilmiştir. Şekillerden görüldüğü gibi, DA-hat gerilim denetleyicisi DA-hat gerilimlerini referans değerlerinde tutmayı başarmıştır. Daha önceki sonuçlarda olduğu gibi, kapasitif çalışmada DA-hat gerilimlerinde meydana gelen dalgalanmaların daha fazla olduğu görülmektedir.

D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçisi esnasında eviricinin çıkış geriliminin temel bileşeni ile şebeke gerilimi arasındaki faz farkının değişimi Şekil 6.30 (c) ve (d)'de gösterilmiştir. Şekillerden kapasitif çalışmadan endüktif çalışmaya geçişte faz açısı arttığı, tersi durumda ise azaldığı görülmektedir. Daha önceden belirtildiği gibi bu durum aktif güç akışının sabit tutulmasını sağlamıştır.

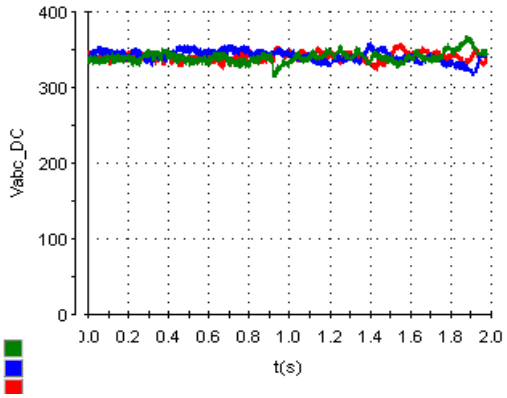
D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş durumunda dq-eksen akımlarının denetiminde SBD kullanan D-STATKOM'un çektiği/ürettiği reaktif akımın referans reaktif akımı izleme başarımına ilişkin sonuçlar Şekil 6.30(e) ve (f)'de gösterilmiştir. Her iki şekilden görüldüğü gibi, referans reaktif akım endüktiften kapasitife ve kapasitiften endüktife değiştirildiğinde D-STATKOM tarafından çekilen/üretilen reaktif akım, referans değerini çok hızlı bir şekilde izlemektedir.

D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçişinde bir fazına ait akımı ve geriliminin pu cinsinden dalga şekilleri Şekil 6.30(g) ve (h)'de gösterilmiştir. Şekillerden D-STATKOM'un kapasitif akım üretirken endüktif akım çekmesi ve tam tersi durumlarda talep edilen akımı kısa sürede sağladığı görülmektedir.

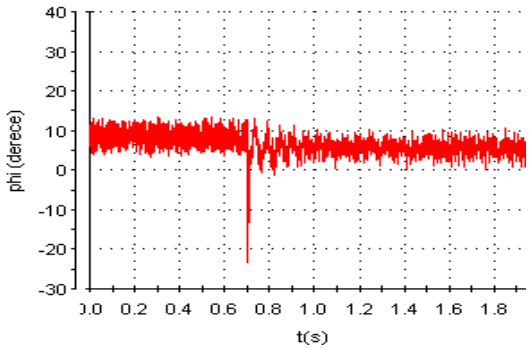
Endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş esnasında modülasyon indeksinin değişimine ait sonuçlar Şekil 6.30(i) ve (j)'de gösterilmiştir. Modülasyon indeksinin bekleme konumundaki değerine göre, endüktif çalışmada düşük bir modülasyon indeksi ve kapasitif çalışmada yüksek modülasyon indeksi ile çalışıldığı şekillerden görülmektedir.



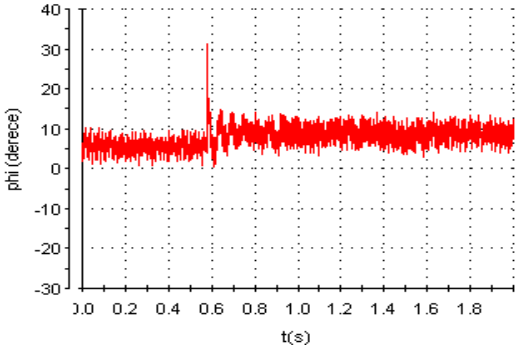
(a) Endüktif çalışmadan kapasitif çalışmaya geçişte DA-hat gerilimlerinin değişimi



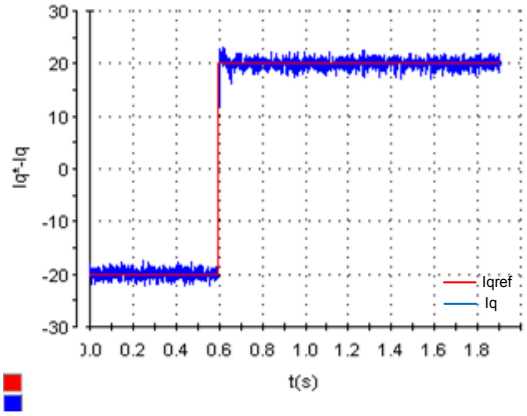
(b) Kapasitif çalışmadan endüktif çalışmaya geçişte DA-hat gerilimlerinin değişimi

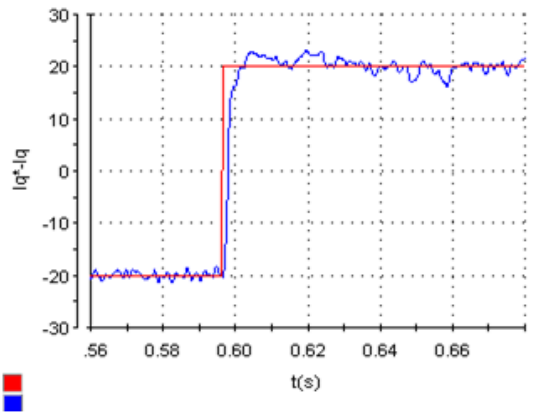


(c) Endüktif çalışmadan kapasitif çalışmaya geçişte faz açısının değişimi

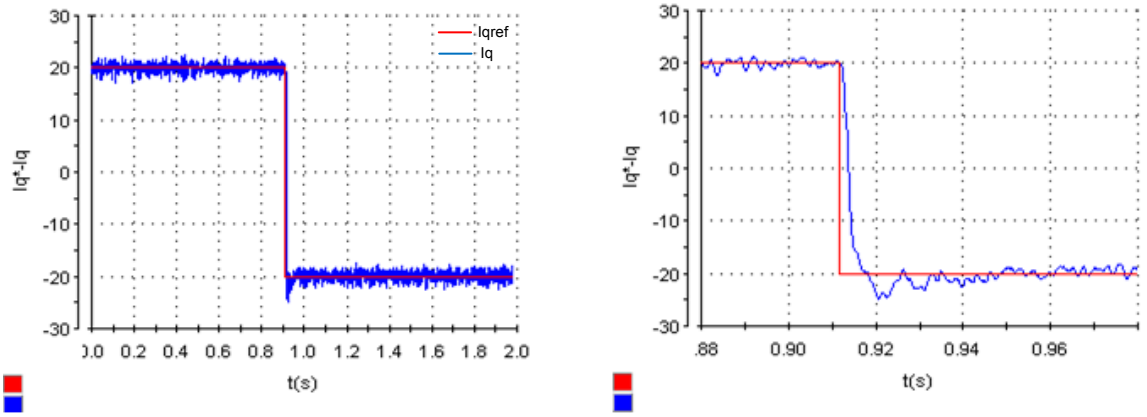


(d) Kapasitif çalışmadan endüktif çalışmaya geçişte faz açısının değişimi

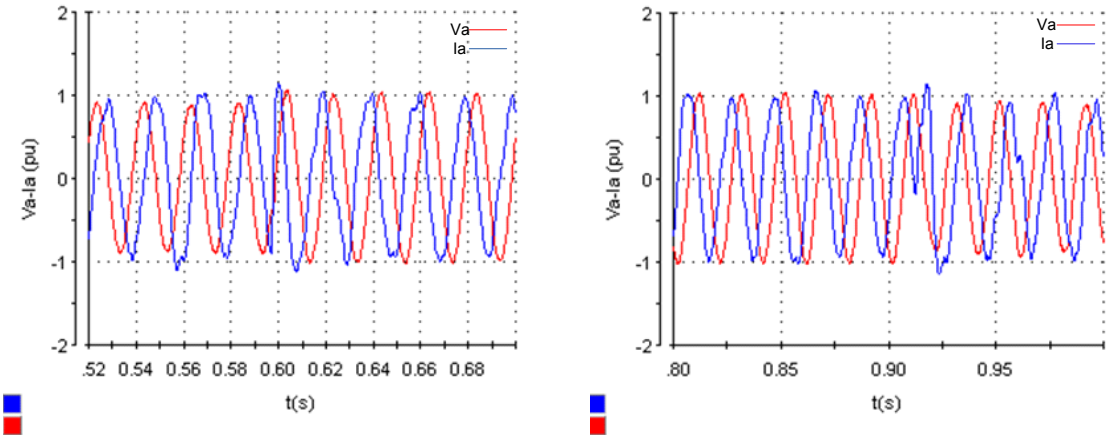




(e) Referans reaktif akım bileşeninin-20A'dan +20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı

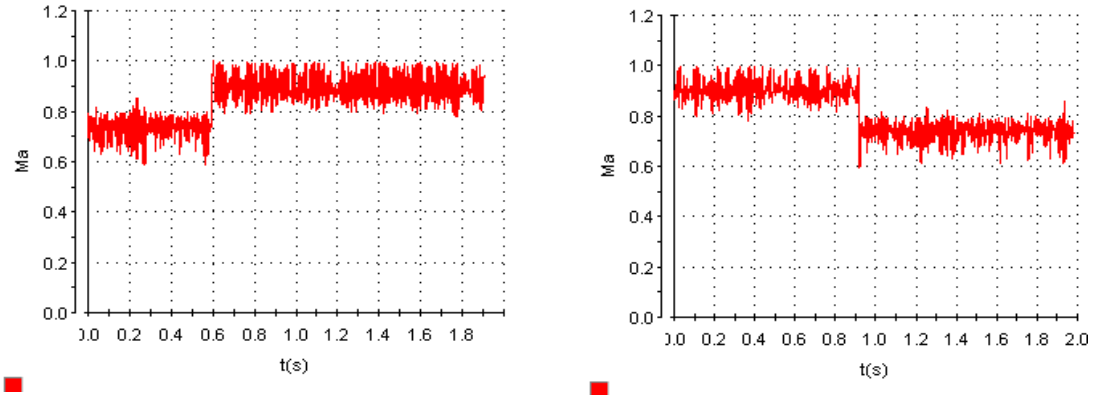


(f) Referans reaktif akım bileşeninin +20A'dan -20A'ya değiştirilmesine ilişkin D-STATKOM'un cevabı



(g) Endüktif çalışmadan kapasitif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki

(h) Kapasitif çalışmadan endüktif çalışmaya geçişte pu cinsinden D-STATKOM'un a-fazı akım ve gerilimi arasındaki ilişki



(i) Endüktif çalışmadan kapasitif çalışmaya geçişte modülasyon indeksinin değişimi

(j) Kapasitif çalışmadan endüktif çalışmaya geçişte modülasyon indeksinin değişimi

Şekil 6.30 SBD ile gerçekleştirilen dolaylı akım denetim yöntemi kullanan D-STATKOM'un endüktif çalışmadan kapasitif çalışmaya ve kapasitif çalışmadan endüktif çalışmaya geçişleri için dalga şekilleri

6.3. Elde Edilen Sonuçların İrdelenmesi

Bu tez çalışmasında D-STATKOM SBA ile denetlenmiştir. Ayrıca D-STATKOM'un çıkış reaktif gücünün denetimi için hem faz açı hem de dolaylı akım denetim yöntemleri kullanılmıştır. Bu yöntemlerden faz açı denetim yönteminin algoritmasının basit ve gerçekleştirilmesinin kolay olması, tek fazlı sistemlere uygulanabilirliği gibi üstünlükleri vardır. Bunun yanında aktif ve reaktif gücün denetiminin birbirinden bağımsız gerçekleştirilememesi ve akım denetimi gerçekleştirilmediği için akımlarda büyük sıçramaların meydana gelme ihtimali gibi sakıncaları vardır. Eğer denetim algoritmasından yüksek performans elde edilmek istenirse iç akım denetim döngüsünün (vektör denetimi) kullanılması gerekir. Bu denetim döngüsü, eviricinin çıkış akımları dolaylı olarak denetlendiği için dolaylı akım denetim yöntemi olarak isimlendirilir ve dq-eksen akımlarının denetimi gerçekleştirilerek akımlar belirli aralıkta sınırlanır. Böylece meydana gelebilecek aşırı akımlar önlenebilir. Ancak bu denetim yönteminin gerçekleştirilebilmesi için toplan dört adet denetleyiciye ihtiyaç duyulması ise bu yöntemin en büyük dezavantajıdır.

Ayrıca bu denetim yöntemlerinde denetleyici olarak PI denetleyici hem de SBD kullanılmış ve D-STATKOM'un dinamik cevabını gösteren deneysel sonuçlar referans reaktif akım bileşeninin farklı değerleri için verilmiştir.

Faz açı denetim yönteminde denetleyici olarak PI denetleyici kullanılması durumunda D-STATKOM'un ürettiği/tükettiği reaktif akım referans değerini yaklaşık 20ms'de yakalamayı başarmaktadır. SBD kullanılması durumunda ise referans reaktif akımda meydana gelen değişmelere D-STATKOM 5ms'den daha kısa sürede cevap verdiği elde edilen deneysel sonuçlardan görülmektedir.

Dolaylı akım denetim yönteminde denetleyici olarak PI denetleyici kullanılması durumunda referans reaktif akım bileşeninde meydana gelen değişmelerde D-STATKOM'un ürettiği/tükettiği reaktif akım referans değerini yaklaşık 10ms'de yakalamayı başarırken SBD kullanılması durumunda bu süre yaklaşık 5ms olmaktadır.
Elde edilen sonuçlardan, her iki denetim yönteminde denetleyici olarak SBD kullanılması durumunda D-STATKOM'un dinamik cevabının iyileştirilebileceği görülmektedir.

Kullanılan anahtarlama yöntemi, anahtarlama frekansı ve örnekleme süresi denetim performansını değiştirmektedir. Bu tez çalışmasında deneysel sonuçlar Tablo 1'de verilen parametreler kullanılarak elde edilmiştir.

[13, 56, 64, 90, 91, 92]'de yapılan çalışmalarda deneysel olarak gerçekleştirilen D-STATKOM/STATKOM'un talep edilen reaktif gücü sağlama süresi ile bu tez çalışmasında elde edilen deneysel sonuçlar referans reaktif akım bileşeninin farklı değerleri için faz açı ve dolaylı akım denetim algoritmalarını kullanan D-STATKOM'un talep edilen reaktif akımı sağlama süresinin yaklaşık değerleri milisaniye cinsinden Tablo 6.2'de verilmiştir. Tablodan görüldüğü gibi D-STATKOM'un çıkış reaktif gücünün denetiminde kullanılan faz açı ve dolaylı akım denetim yöntemlerinde denetleyici olarak SBD kullanılması durumunda D-STATKOM'un talep edilen reaktif gücü çok kısa sürede sağladığı görülmektedir. Bunlara ek olarak her iki denetim yönteminde SBD kullanılarak elde edilen deneysel sonuçlar karşılaştırıldığı zaman, D-STATKOM'un talep edilen reaktif gücü sağlama sürelerinin yaklaşık olarak eşittir. Fakat faz açı denetim yönteminde endüktif çalışmadan kapasitif çalışmaya ve tam tersi geçiş durumlarında akımlarda büyük sıçramalar meydana gelmektedir.

Tablo 6.2 Farklı çalışma konumları, denetim algoritması ve denetleyici tipi için D-STATKOM'un talep edilen reaktif gücü sağlama süresi

	Faz açı denetim yöntemi		Dolaylı akım denetim yöntemi						
Çalışma Konumu	PI	SBD	PI	SBD	13 nolu çalışma	56 nolu çalışma	90 nolu çalışma	91 nolu çalışma	92 nolu çalışma
Bekleme konumundan endüktif çalışma	12ms	< 5ms	10ms	< 5ms	-	10ms	-	-	20ms
Bekleme konumundan kapasitif çalışma	17ms	< 5ms	10ms	< 5ms	-	10ms	-	-	20ms
Endüktif çalışmadan kapasitif çalışma	17ms	< 5ms	10ms	< 5ms	10ms	10ms	20ms	20ms	-
Kapasitif çalışmadan endüktif çalışma	17ms	< 5ms	10ms	< 5ms	10ms	10ms	-	-	-

D-STATKOM'un DA-hat geriliminde meydana gelen dalgalanma miktarını DA-hat kondansatör değeri belirlemektedir ve bu dalgalanma miktarının maksimum değeri DA-hat geriliminin %10'u ile sınırlıdır. Büyük değerli kondansatör DA-hat gerilimindeki dalgalanma miktarını azaltacak fakat DA tarafın zaman sabitinin büyümesine ve buna bağlı olarak D-STATKOM'un dinamik cevabının yavaşlamasına, maliyetin artmasına neden

olacaktır. Bu nedenle DA-hat kondansatör değeri; sistem maliyeti, çıkış dalga şekillerinin harmonik içeriği ve sistemin dinamik cevabı göz önüne alınarak belirlenmelidir. Bu tez çalışmasında en kötü çalışma şartında DA-hat geriliminde meydana gelen dalgalanma miktarının belirlenen sınırlar içerisinde kaldığı görülmektedir.

7. SONUÇLAR

Günümüzde güç kalitesi problemlerini meydana getiren yüklerin kullanımı giderek yaygınlaşmaktadır. Güç kalitesi problemlerinin tüketici üzerindeki olumsuz etkilerinden dolayı bu problemlere çözüm arayışları da önem kazanmaktadır. Ülkemizde güç kalitesi problemlerinin çözümünde en yaygın kullanılan sistemler pasif filtreler ve SVK'lardır. Son yıllarda evirici tabanlı GKDA'lar bu sistemlere alternatif olarak şebekenin elektrik güç kalitesini iyileştirmek için kullanılmaya başlanmıştır. GKDA'lar, SVK sistemlerine göre daha küçük boyuta, daha hızlı cevaba ve daha esnek bir yapıya sahip sistemlerdir.

Bu tez çalışmasında, reaktif güç kompanzasyonu problemlerine çözüm olabilecek denetim algoritmalarında denetleyici olarak SBD kullanan bir üç seviyeli H-köprü evirici tabanlı D-STATKOM'un tasarımı ve denetimi gerçekleştirilmiştir. D-STATKOM'un performansını evirici, eviricinin anahtarlama frekansı, pasif elemanların değerleri, kullanılan denetim algoritması ve denetleyici tipi belirlemektedir. Bu nedenle; evirici olarak çıkış dalga şekillerinin harmonik içeriği iki seviyeli eviriciye göre daha iyi olan H-köprü evirici tercih edilmiştir. D-STATKOM'un reaktif akım sağlayabilme performansını belirleyen diğer önemli etken denetim algoritmasıdır. Bu amaçla, deneysel kurulumun dinamik cevabı hem faz açı hem de dolaylı akım denetim yöntemleri kullanılarak incelenmiştir. Her iki denetim yönteminde denetleyici olarak sabit parametreli PI denetleyiciler kullanılmıştır. Bu şartlar altında deneysel sonuçlar elde edilmiştir.

SBD'ler doğrusal olmayan, yarı belirgin ve zamanla değişen parametreli sistemlerin denetimde oldukça etkili oldukları için her iki denetim algoritması ayrıca SBD ile gerçekleştirilmiştir.

Elde edilen deneysel sonuçlardan, her iki denetim algoritmasında da denetleyici olarak SBD kullanılması durumunda referans değişmelerinde D-STATKOM'un dinamik cevabının iyileştirilebileceği görülmektedir. Bunun yanında, dolaylı akım denetim yönteminde akım denetimi gerçekleştirildiği için akımlarda büyük sıçramaların meydana gelmemesi, aktif ve reaktif gücün birbirinden bağımsız denetiminin gerçekleştirilebilmesi gibi avantajları vardır. Ancak bu yöntemin gerçekleştirilebilmesi için dört adet denetleyiciye ihtiyaç duyulması bu yöntemin dezavantajıdır. Faz açı denetim yönteminin, aktif ve reaktif gücün birbirinden bağımsız denetlenememesi ve akım denetimi olmadığı için akımlarda büyük sıçramaların meydana gelme ihtimali gibi sorunları olmasına rağmen

algoritmasının basitliği, tek fazlı sistemlere uygulanabilmesi ve gerçekleştirilmesinin kolaylığı üstünlüklerdir.

FKD her iki denetim algoritmasının performansını belirleyen diğer bir etkendir. Şebeke gerilimi harmonikli ve ölçme gürültülerinin olması durumlarında dahi FKD'nin şebekenin açısal hız bilgisini çok hızlı ve doğru bir şekilde tespit etmesi D-STATKOM'un dinamik cevabını önemli ölçüde iyileştirecektir. FKD'nin bu olumsuzluklardan etkilenmemesi için doğrusal Gaussian tabanlı bir denetleyici kullanılması daha uygundur. İleride yapılacak çalışmalarda, doğrusal Gaussian tabanlı bir denetleyici kullanan FKD tasarlanarak FKD'nin tüm sistem performansı üzerine etkisinin incelenmesi ve her fazın ayrı denetiminin gerçekleştirilebileceği bir denetim algoritması oluşturulup dağıtım sisteminde meydana gelebilecek dengesiz durumların etkisinin yok edilmesi sağlanabilir. Ayrıca SBD kullanan D-STATKOM'un performansı kapasitif ve endüktif yükler kullanılarak gerçek yük kompanzasyonu uygulamalarında gözlemlenebilir.

KAYNAKLAR

[1] **Rashid, M. H.,** 2001. Power Electronic Handbook, Academic Press, Canada.

[2] **Arifoğlu, U.,** 2002. Güç Sistemlerinin Bilgisayar Destekli Analizi, Alfa Bas. Dağ. İstanbul.

[3] **Çolak, İ., Bayındır, R., Bay, Ö. F.,** 2003, Reactive Power Compensation Using A Fuzzy Logic Controlled Synchronous Motor, Energy Conversion and Management, **13,** 2059-2215.

[4] **Çetin, A.,** 2007. Design and Implementation of a Voltage Source Converter Based STATCOM for Reactive Power Compensation and Harmonic Filtering, *PhD. Thesis*, the Graduate School of Natural and Applied Sciences of METU, Ankara.

[5] **Gyugyi, L. and Hingorani, N.,** 1999. Understanding FACTS- Concepts and Technology of Flexible AC Transmission Systems, New Jersey, USA.

[6] **Bilgin, H.F.,** 2007. Design and Implementation of A Current Source Converter Based STATCOM for Reactive Power Compensation, *PhD. Thesis*, The Graduate School of Natural and Applied Sciences of METU, Ankara.

[7] **Ghosh, A. and Ledwich, G.,** 2002. Power Quality Enhancement Using Custom Power Devices, Kluwer Academic Publisher, USA.

[8] **Peng, F. Z., Lai, J. S., McKeever, J. W. and VanCoevering, J.,** 1996. A Multilevel Voltage Source Inverter with Separate DC Source for Static Var Generation, *IEEE Transactions on Industry Applications*.

[9] **Ekanayake, J.B., Jenkins, N. and Cooper, C.B.,** 1995. Experimental Investigation of an Advanced Static Var Compensator, *Generation Trans. and Distr. IEE Proceed.*, **142**, Page(s): 202–210.

[10] **Hochgraf, C., Lasseter, R., Divan, D. and Lipo, T.A.,** 1994. Comparison of Multilevel Inverters for Static Var Compensation, *Industry Applications Society Annual Meeting*, Denver, USA, 2-6 Oct., Page(s): 921-928.

[11] **Choi, N. S. Cho, J. G. and Cho, G. H.,** 1991. A General Circuit Topology of Multilevel Inverter, *Power Electronic Specialists Conference*, Cambridge, USA, 24-27 Jun., Page(s): 96-103.

[12] **Dandil, B. and Tuncer, S.,** 2008. Four-Quadrant Control of Multilevel Inverter Fed Induction Motor Drives, *Journal of Scientific and Industrial Research*, **67**, 688-696.

[13] **Schauder, C. and Mehta, H.,** 1993. Vector Analysis and Control of Advanced Static VAR Compensators, *IEE Proceedings-C*, **140**, 299-306.

[14] **Shen, D., Linag, X. and Yingduo, H.,** 2000. A Modified Per-Unit STATCOM Model and Analysis of Open Loop Response Time, *Proceedings of the IEEE Power Engineering Winter Meeting*, 23-27 Jan., Page(s): 2624-2629.

[15] Rao, P., Crow, M. L. and Yang, Z., 2000. STATCOM Control for Power System Voltage Control Applications, *IEEE Transactions on Power Delivery*, **15**, 1311-1317.

[16] Gonzales, G. P. and Cerrada, G., 2000. Control System for a PWM-Based STATCOM, *IEEE Transaction on Power Delivery*, **15**, 1252-1257.

[17] Dong, L., Crow, M. L., Yang, Z., Shen, C., Zhang, L. and Atcitty, S., 2004. A Reconfigurable FACTS System for University Laboratories, *IEEE Transactions on Power Systems*, **19**, Page(s): 120-128.

[18] Suul, J. A, Molinas, M., Norum, L. and Undeland, T., 2008. Tuning of Control Loops for Grid Connected Voltage Source Converters, *2nd IEEE International Conference on Power and Energy (PECon 08)*, Johor Bahru, Malaysia, 1-3 Dec., Page(s): 797-802.

[**19] Blasko, V. and Kaura, V.,** 1997. A New Mathematical Model and Control of A Three-Phase AC-DC Voltage Source Converter, *IEEE Transaction on Power Electronics*, **12**, 116-123.

[20] Sun, J., Czarkowski, D. and Zabar, Z., 2004. Voltage Flicker Mitigation Using PWM-Based Distribution STATCOM, *Proceedings of the IEEE Power Engineering Society Summer Meeting*, Chicago, USA, 25-25 July, Page(s): 616-621.

[21] Chen, S. and Joos, G., 2001. Direct Power Control of DSTATCOMs for Voltage Flicker Mitigation, *Proceedings of the 36th IEEE Industry Applications Society Annual Meeting*, Chicago, USA, 30 Sep.- 4 Oct., Page(s): 2683-2690.

[22] Mohagheghi, S., 2006. Adaptive Critic Designs Based Neurocontrollers for Local and Wide Area Control of a Multimachine Power System with a Static Compensator, *PhD. Thesis*, Georgia Institute of Technology, USA.

[23] Petitclair, P., Bacha, S. and Rognon, J.P., 1996. Averaged Modelling and Nonlinear Control of an Advanced Static Var Compensator, *Proceedings of the Power Electronics Specialists Conference*, Baveno, Italy, 23-27 June, Page(s): 753-758.

[24] Yao, Z., Kesimpar, P., Donescu, V., Uchevin, N. and Rajagopalan, V., 1998. Nonlinear Control for STATCOM Based on Differential Algebra, *29th Annual IEEE Power Electronics Conference*, Fukuoka, Japan, 17-22 May., Page(s): 329-334.

[25] Lu, Q., Liu, F., Mei, S. and Goto, M., 2001. Nonlinear Disturbance Attenuation Control for STATCOM, *IEEE Power Engineering Society Winter Meeting*, Columbus, OH, USA, Page(s):1323-1328.

[26] Yang, X., Hao, H. and Zhong, H., 2010. The State-Space Modeling and Nonlinear Control Strategies of Multilevel DSTATCOM, *Power and Energy Engineering Conference (APPEEC)*, Chengdu, China, 28-31 March 2010, Page(s): 1-4.

[27] Valderrama, G.E., Mattavelli, P., and Stankovic, A.M., 2001. Reactive Power and Unbalance Compensation Using STATCOM with Dissipativity-Based Control, *IEEE Transactions on Control Systems Technology*, **9**, 718-727.

[28] Shen, D. and Lehn, P.W., 2002. Modelling, Analysis and Control of A Current Source Inverter-Based STATCOM, *IEEE Transactions on Power Delivery*, **17**, 248-253.

[29] Liu, F., Mei, S., Lu, Q., Ni, Y., Wu, F.F. and Yokoyama, A., 2003. The Nonlinear Internal Control of STATCOM: Theory and Application, *International Journal of Electrical Power & Energy Systems*, **25**, 421 – 430.

[30] Eldery, M.A., El-Saadany, E.F. and Salama, M.M.A., 2006. Sliding Mode Controller For Pulse Width Modulation Based DSTATCOM, *Canadian Conference on Electrical and Computer Engineering, CCECE '06*, Page(s): 2216 – 2219.

[31] Gupta, R. and Ghosh, A., 2006. Frequency-Domain Characterization of Sliding Mode Control of an Inverter Used in DSTATCOM Application, IEEE Transsaction on Circuits and Systems-I, **53**, 3, 662-676.

[32] Jang J.S.R., Sun, C.T. and Mizutani, E., 1997. Neuro-Fuzzy and Soft Computing: A Computational Approach to Learning and Machine Intelligence, Prentice Hall, USA.

[33] Lai, Y.S., 2003. Machine Modeling and Universal Controller for Vector Controlled Induction Motor Driver, *IEEE Trans. on Energy Conversion*, **18**, 23-32.

[34] Lee, C.C., 1990. Fuzzy Logic in Control Systems: Fuzzy Logic Controller Part1, *IEEE Trans. on Man and Cybernetics*, **20**, 404-418.

[35] Singh, B.N., Chandra, A. and Al-Haddad, K., 2000. DSP-Based Indirect-Current-Controlled STATCOM: I. Evaluation of Current Control Techniques, *IEE Proceedings- Electric Power Applications*, **147**, 107-112.

[36] Morris, S., Dash, P.K. and Basu, K.P., 2003**.** A Fuzzy Variable Structure Controller for STATCOM, *International Journal of Electrical Power & Energy Systems*, **25**, 1-12.

[37] Hosseini, S. H., Rahnavard, R. and Ebrahimi, Y., 2006. Reactive Power Compensation in Distribution Networks with STATCOM by Fuzzy Logic Theory Application, *5th International Power Electronics and Motion Control Conference, IPEMC 2006*, Shanghai, 14-16 Aug., Page(s): 1-5.

[38] Rubai, A., Rickett, D. and Knkom, M.D., 2001. Experimental Verification of a Hybrid Fuzzy Control Strategy for a High Performance Brushless DC Drive System, *IEEE Trans. Ind. Appl.*, **37**, 503-512.

[39] Lai, Y.S. and Lin, J.C., 2003. New Hybrid Fuzzy Controller for Direct Torque Control Induction Motor Drives, *IEEE Trans. on Power Elect.*, **18**, 1211-1219.

[40] Wai, R.J. and In, F.J., 1999. Adaptive Fuzzy Sliding-Mode Control for PM Synchronous Servo Motor Drives, *IEEE Proc. Contr. Theory Appl.*, **145**, 297-308.

[41] Mohaddes, M., Gole, A.M. and McLaren, P.G., 1999. A Neural Network Controlled Optimal Pulse Width Modulated STATCOM, *IEEE Transactions on Power Delivery*, **14**, 481-488.

[42] Xiao-ping Y, Yan-ru Z. and Yan W. A., 2006. Novel Control Method for DSTATCOM Using Artificial Neural Network, *CES/IEEE 5th International Power Electronics and Motion Control Conference*, Shanghai, China, 14–16 August 2006, Page(s): 1–4.

[43] Singh, B., Solanki, J. and Verma, V., 2005. Neural Network Based Control of Reduced Rating DSTATCOM, *Annual IEEE Conference INDICON*, 11–13 December 2005, Page(s): 516–20.

[44] Singh, B., Adya, A., Mittal, A.P. and Gupta, J.R.P., 2006. Neural Network Based DSTATCOM Controller for Three-phase, Three-wire System, *International Conference on Power Electronics, Drives and Energy Systems, PEDES '06*, New Delhi, India, 12-15 Dec. 2006, Page(s):1-6.

[45] Dal, M., 2001, Asenkron Motorun Vektör Kontrolü ve Dayanıklı Akı Gözlemleyici Tasarımı, *Doktora Tezi*, Kocaeli Üniversitesi Fen Bilimleri Enstitüsü, Kocaeli.

[46] Peresada, S., Tilli, A. and Tonielli, A., 2003. Theoretical and Experimental Comparison of Indirect Field-Oriented Controllers for Induction Motors, *IEEE Trans. on Power Elect*., **18**, Page(s): 151-163.

[47] Lin, C.T. and Lee, C.S., 1996. Neural Fuzzy Systems, Prentice Hall PTR, New Jersey.

[48] Wai, R.J., 2003. Development of Intelligent Position Control System Using Optimal Design Technique, *IEEE Trans. on Ind. Elect*., **50**, 218-231.

[49] Chen, T.C. and Sheu, T.T., 2002. Model Reference Neural Network Controller for Induction Motor Speed Control, *IEEE Trans. on Energy Conv*., **17**, 157-163.

[50] Mohagheghi, S., Venayagamoorthy, G.K. and Harley, R.G., 2007. Optimal Neuro-Fuzzy External Controller for a STATCOM in the 12-Bus Benchmark Power System, *IEEE Trans. on Power Delivery*, **24**, 2548–2558.

[51] Mohagheghi, S., Venayagamoorthy, G.K. and Harley, R.G., 2007. Adaptive Critic Design Based Neuro-Fuzzy Controller for a Static Compensator in a Multimachine Power System, *Power Engineering Society General Meeting PES'07*, Tampa, USA, 24-28 June, Page(s): 1-1.

[52] Mohagheghi, S., Venayagamoorthy, G.K. and Harley, R.G., 2008. Fully Evolvable Optimal Neurofuzzy Controller Using Adaptive Critic Designs, *IEEE Transactions on Fuzzy Systems*, **16**, 1450-1461.

[53] Miller, T. J. E., 1982. Reactive Power Control in Electric Systems, Toronto, Ontario, Canada, Wiley.

[54] Mathur, R. M., 1984. Static Compensators for Reactive Power Control, Contexts Publications, Winnipeg, Canada.

[55] Singh, B., Mittal, A. P. and Gupta, J. R. P., 2005. Modelling and Control of DSTATCOM for Three-Phase, Four-Wire Distribution Systems, *Industry Applications Conference, Fourtieth IAS Annual Meeting*, Conference Record of the 2005, Page(s): 2428-2434.

[56] Sirisukprasert S., 2004. The Modeling and Control of a Cascaded-Multilevel Converter-Based STATCOM, *PhD. Thesis*, Virginia The United State of America, Blacksburg.

[57] Chong, H., 2006. Power System Dynamic Voltage Management with Advanced STATCOM and Energy Storage System, *PhD. Thesis*, Graduate Faculty of North Carolina State University, USA.

[58] Uzunovic, E., 2001. EMTP, Transient Stability and Power Flow Models and Controls of VSC Based FACTS Controllers, *PhD. Thesis*, University of Waterloo, Canada.

[59] Bina, M. T., Eskandari, M.D. and Panahlou, M., 2005. Design and Installation of A ±250 Kvar D-STATCOM for A Distribution Substation, *Electric Power Systems Research*, **73**, 383-391.

[60] Masdi, H., Mariun, N., Bashi, S.M., Mohamed, A. and Yusuf, S., 2009. Construction of A Prototype D-STATCOM for Voltage Sag Mitigaiton, *European Journal of Scientific Research*, **30**, 112-127.

[61] Deniz, E., Coteli, R, Tuncer, S., Dandıl, B., 2009. 3-Seviyeli Kaskat Evirici Kullanan D-STATCOM ile Gerilim Regülasyonu, *E-Journal of New World Sciences Academy*, **4**, 92-105.

[62] Sharmeela, C., Uma, G., Mohan, M.R. and Karthikeyan, K., 2005. Multi-level Distribution STATCOM for Reducing the Effect of Voltage Sag and Swell, *Power Engineering Society General Meeting*, 12-16 June, Page(s): 1303-1307.

[63] Yoshii, T., Inoue, S. and Akagi, H., 2010. A 6.6-kV Transformerless Cascade PWM STATCOM: Experimental Verification by a Three-Phase 200-V, 10-kVA Laboratory System, *Electrical Engineering in Japan*, **170**, 55-64.

[64] Yang, Z., 2006. Digital Controller Design for Cascaded-Multilevel-Converter Based STATCOM Systems, *Master Thesis*, Graduate Faculty of North Carolina State University, USA.

[65] Dandil, B., Tuncer, S., 2008. Four-Quadrant Control of Multilevel Inverter Fed Induction Motor Drives, *Journal of Scientific and Industrial Research*, **67**, 688-696.

[66] Saeedifard, M., 2008. Space Vector Modulation of Multi-Level and Multi-Module Converters for High Power Applications, *PhD. Thesis,* Graduate Department of Electrical and Computer Engineering University of Toronto, Toronto.

[67] Kumar, S., 2003. Static Synchronous Compensators at Distribution and Transmission Levels, *Lecture Note*.

[68] Akagi, H., Kanazawa, Y. and Nabae, A., 1983. Genaralized Theory of the Instantaneous Reactive Power in Three Phase Circuits, *IPEC'83-Int.Power Elec. Conf.,* Tokyo, Japan, Page(s): 1375-1386.

[69] Voraphonpiout, N., Bunyagul. T. and Chatratana, S., Analysis and Performance Investigation of a Cascaded Multilevel STATCOM for Power System Voltage Regulation.

[70] Xie, H., 2006. Voltage Source Converters with Energy Storage Capability, *PhD. Thesis,* Royal Institute of Technology School of Electrical Engineering Division of Electrical Machines and Power Electronics, Stockholm.

[71] Lindgren, M., 1998. Modeling and Control of Voltage Source Converters Connected to the Grid, *PhD. Thesis,* Xchool of Electrical and Computer Engineering Chalmers University of Technology, Göteborg, Sweden.

[72] Venayagamoorthy, G.K. and Harley, R.G., 2005. Computational Intelligence Techniques for Control of FACTS Devices, *Applied Mathematics for Restructured Electric Power Systems Optimization, Control, and Computational Intelligence*, 201-237.

[73] Liu, F., Mei, S., Lu, Q., Ni, Y., Wu, F.F. and Yokoyama A., 2003. The Nonlinear Internal Control of STATCOM: Theory and Application, *International Journal of Electrical Power & Energy Systems*, **25**, 421–430.

[74] Liu, F., Mei, S., Lu, Q., Wu, F.F. and Yokoyama, A., 2003. The Nonlinear Internal Control of STATCOM: Theory and Application, *International Journal of Electrical Power&Energy Systems,* **25,** 421-430.

[75] Sahoo, N. C., Panigrahi, B.K., Dash, P.K. and Panda, G., 2002. Application of A Multivariable Feedback Linearization Scheme for STATCOM Control, *Electric Power Systems Research,* **62,** 81-91.

[76] Kazmierkowski, M. P. and Malesani, L., 1998. Current Control Technique for Three-Phase Voltage Source PWM Converters, *IEEE Trans. Ind. Electron.*, **45,** 691–703.

[77] Malesani, L. and Tomasin, P., 1993. PWM Current Control Techniques of Voltage Source Converters–A Survey, *International Proc. Industrial Electronics, Control and Instrumentation Conference, IECON'93,* Maui, USA, 15-19 Nov., Page(s): 670-675.

[78] Li, C., Jiang, Q., Wang, Z. and Retzmann, D., 1998. Design of A Rule-Based Controller for STATCOM, *Proc. Industrial Electronics Society*, 31 Aug.-4 Sep., Page(s): 467–472.

[79] Chen, W., Liu, Y., Chen, J. and Wu, J., 1998. Control of Advanced Static VAR Generator by Using Recurrent Neural Networks, *Proc. Power System Technology, POWERCON'98*, Beijing, China, 18-21 Aug., Page(s): 839–842.

[80] Mohaddes, A. M., Gole, A. M. and Mclaren, P. G., 1999. A Neural Network Controlled Optimal Pulse-Width Modulated STATCOM, *IEEE Trans.Power Deliv.*, **14,** 481–488.

[81] Gökbulut, M., 2004. Yapay Sinir Ağları Ders Notları, Fırat Üniversitesi.

[82] Gülez, K., 2009. Yapay Sinir Ağlarının Kontrol Mühendisliğindeki Uygulamaları Ders Notları, Yıldız Teknik Üniversitesi.

[83] Elmas, Ç., 2003. Yapay Sinir Ağları: Kuram, Mimari, Uygulama, Seçkin Yayıncılık, Ankara.

[84] Zadeh, L. A., 1965. Fuzzy Sets, *Informat. Contr.*, **8**, 338-353.

[85] Dandıl, B., 2005. Sinirsel Bulanık Denetleyicilerle Asenkron Motorun Dayanıklı Hız Denetimi, *Doktora Tezi*, Fırat Üniversitesi Fen Bilimleri Enstitüsü, Elazığ.

[86] Bal, C., 2007. Asenkron Motorun Kayma Kipli ve Sinirsel Bulanık Denetleyicilerle Algılayıcısız Hız Denetimi, *Doktora Tezi*, Fırat Üniversitesi Fen Bilimleri Enstitüsü, Elazığ.

[87] Dandıl, B. ve Gökbulut, M., 2005. Asenkron Motorların Sinirsel-Bulanık Denetleyici ile Uyarlamalı Denetimi, *Gazi Üniv. Müh. Mim. Fak. Der. J. Fac. Eng. Arch. Gazi Univ.*, **20**, 145-153.

[88] MATLAB 7.5 version, MathWorks Company.

[89] DS1103 R&D Controller Board Features, 2006. dSPACE GmbH, Germany.

[90] Akagi, H., Inoue, S. and Yoshii, T., 2007. Control and Performance of a Transformerless Cascade PWM STATCOM with Star Configuration, *IEEE Transactions on Industry Applications*, **43**, 1041-1049.

[91] Akagi, H., Fujita, H., Yonetani, S. and Kondo, Y., 2005. A 6.6-kV Transformerless STATCOM Based on a Five-Level Diode-Clamped PWM Converter: System Design and Experimentation of a 200-V, 10-kVA Laboratory Model, *Industry Applications Conference, Fourtieth IAS Annual Meeting*, 2-6 Oct., 557 – 564.

[92] Singh, B., Jayaprakash, P. and Kothari, D.P., 2008. Three-Leg VSC and a Transformer Based Three-Phase Four-Wire DSTATCOM for Distribution Systems, *Fifteenth National Power Systems Conference (NPSC*), IIT Bombay, December 2008, 602-607.

ÖZGEÇMİŞ

Resul ÇÖTELİ, 1978 yılında Elazığ'da doğdu. İlk, orta ve lise öğrenimini Elazığ'da tamamladı. 1996 yılında Fırat Üniversitesi Teknik Eğitim Fakültesi Elektrik Öğretmenliği Bölümünü kazandı. 2000 yılında lisans eğitimini tamamladıktan sonra Maden Çok Programlı Lisesinde Elektrik Öğretmeni olarak göreve başladı. 2001–2002 yılları arasında askerlik görevini yaptı. 2004 yılında Fırat Üniversitesinde açılan araştırma görevliliği sınavını kazanarak Fırat Üniversitesi Teknik Eğitim Fakültesi Elektrik Eğitimi Bölümünde araştırma görevlisi olarak göreve başladı. 2006 yılında *"STATCOM ile Reaktif Güç Alışverişi"* başlıklı yüksek lisans tezini tamamladı. Aynı yıl Fırat Üniversitesi Elektrik-Elektronik Mühendisliği Anabilim Dalında doktora çalışmasına başladı. Halen Fırat Üniversitesi Teknik Eğitim Fakültesi Elektrik Öğretmenliği Bölümünde araştırma görevlisi olarak çalışmaktadır.

Arş. Gör. Resul ÇÖTELİ