



T.C.
SELÇUK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

$Au/SiO_2/n\text{-}Si$ MOS YAPILARIN C-V-f VE G-V-f KARAKTERİSTİKLERİNİN İNCELENMESİ

Yavuz NURTAN

YÜKSEK LİSANS
FİZİK ANABİLİM DALI

Ekim-2010
KONYA
Her Hakkı Saklıdır

Bu tez çalışması Selçuk Üniversitesi Bilimsel Araştırmalar Projeleri Koordinatörlüğü tarafından 10201090 nolu proje ile desteklenmiştir.

TEZ BİLDİRİMİ

Bu tezdeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edildiğini ve tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.

DECLARATION PAGE

I hereby declare that all information in this document has been obtained and presented in accordance with academic rules and ethical conduct. I also declare that, as required by these rules and conduct, I have fully cited and referenced all material and results that are not original to this work.

Yavuz NURTAN
Tarih:22.10.2010

ÖZET

YÜKSEK LİSANS TEZİ

Au/SiO_2/n-Si MOS YAPILARIN C-V-f VE G-V-f KARAKTERİSTİKLERİNİN İNCELENMESİ

Yavuz NURTAN

Selçuk Üniversitesi
Fen Bilimleri Enstitüsü
Fizik Anabilim Dalı

Danışman: Yrd. Doç.Dr. Ömer Faruk YÜKSEL

2010, 60 Sayfa

Jüri

Yrd. Doç.Dr. Ömer Faruk YÜKSEL
Doç.Dr. Yüksel ÖZBAY
Yrd. Doç.Dr. Hayrettin KÜÇÜKÇELEBİ

Bu çalışmada, Au/SiO_2/n-Si (111) MOS (Metal –Oksit-Yarıiletken) hazırlandı ve yapının bazı temel fiziksel özellikleri oda sıcaklığında ve geniş bir frekans aralığında yapılan kapasitans-voltaj (C-V) ve iletkenlik–voltaj (G-V) ölçümlerinden hesaplandı. Ölçümler 30 kHz-3 MHz frekans aralığı ve 9 farklı frekans değeri için -5 ile +5 Volt gerilim aralığında 0,01 Voltluk adımlarla alındı. Yapının parametrelerinden olan; seri direnç (Rs), ara yüzey durumları yoğunluğu (Nss) ve elektriksel iletkenlik (σ_{ac}) ile dielektrik sabiti (ε') ,dielektrik kaybı (ε'') , kayıp açısı (Tan$\boldsymbol{\delta}$), elektrik modüllerinin (M'),(M'') frekansa ve gerilime bağlı olarak değişimleri incelendi.

Anahtar kelimeler: Au/SiO_2/n-Si, MOS yapı, Elektrik ve dielektrik özellikler, Ara yüzey durumları, Elektrik modülleri, Seri direnç

ABSTRACT

MS THESIS

INVESTİGATİON OF C-V-f AND G-V-f CHARACTERİSTİCS OF Au/SiO_2/n-Si MOS STRUCTURES

Yavuz NURTAN

Selçuk University
Graduate School of Naturel and Applied Science
Department of Physics

Advisor:Asst. Prof. Dr. Ömer Faruk YÜKSEL

2010, 60 Pages

Jury

Asst. Prof .Dr. Ömer Faruk YÜKSEL
Assoc.Prof.Dr.Yüksel ÖZBAY
Asst. Prof. Dr.Hayrettin KÜÇÜKÇELEBİ

In this study, Au/SiO_2/n-Si (111) MOS (Metal-Oxide-Semiconductor) devices has been prepared and some properties of the structure have been calculated from capacitance-voltage (C-V) and conductivity-voltage (G-V) measurements which are performed at room temperature and at a wide frequency range. Measurements have been taken between -5 and +5 bias range with 0,01V step For 30kHz-3MHz freguency range and 9 freguency values. The variations of series resistance (R_s),interface states density (N_{ss}) and electrical conductivity (σ_{ac}),dielectric constant ($\varepsilon^{'}$),dielectric lose ($\varepsilon^{''}$),lose angle (Tan$\boldsymbol{\delta}$),electric modules ($M^{'}$),($M^{''}$) with freguency and bias have been investigated.

Key words: Au/SiO_2/n-Si, MOS structure, Electric and dielectric properties, Interface states, Electric modules, Series resistance

ÖNSÖZ

Selçuk Üniversitesi Fen Bilimleri Enstitüsü'ne yüksek lisans tezi olarak sunduğum bu çalışma Sayın Yrd.Doç.Dr Ömer Faruk Yüksel danışmanlığında yürütülmüştür. Bu tezin hazırlanması sırasında çalışmalarım boyunca yardımını esirgemeyen danışman hocam Sayın Yrd.Doç.Dr. Ömer Faruk Yüksel'e içten teşekkürlerimi sunarım. Ayrıca laboratuar çalışmalarımda numunenin frekansa bağlı ölçümlerin alınmasında yardımlarını gördüğüm Sayın Doç.Dr Mehmet Şahin ve Sayın Prof. Dr Haluk Şafak'a çok teşekkür ederim. Ayrıca numunenin hazırlanması sırasında ve yapılan değerlendirmelerde yardımcı olan Sarayköy Nükleer Araştırma ve Eğitim Merkezinde (TAEK-SANAEM) görevli olan Dr.Nihat Tuğluoğlu ve Doç.Dr Serdar Karadeniz 'e, eğitim ve öğretimimde çok büyük destek ve fedakârlıkları olan aileme ve tüm hocalarıma teşekkürü bir borç bilirim. Bu çalışma Selçuk Üniversitesi Bilimsel Araştırmalar Projeleri Koordinatörlüğü tarafından 10201090 nolu proje ile desteklenmiştir. Desteklerinden dolayı Selçuk Üniversitesine teşekkür ederim.

Yavuz NURTAN
KONYA 2010

ÇİZELGELERİN LİSTESİ

Çizelge 6.1 Au/SiO_2/n-Si (MOS) yapının oda sıcaklığında farklı frekanslardaki C-V ve G/w-V karakteristiklerinden elde edilen bazı elektriksel Parametreler..... **54**

ŞEKİLLERİN LİSTESİ

Şekil 2.1 Bir MOS (Metal-Oxide-Semiconductor) yapının şematik gösterimi.....**3**

Şekil 2.2 V=0'da ideal bir MOS yapının enerji-band diyagramı: **a)** p-tipi yarıiletken **b)** n-tipi yarıiletken **4**

Şekil 2.3 Bir metal-oksit-yarıiletken yapının enerji band diyagramı (p-tipi yarıiletkenler için).....6

Şekil 2.4 Bir Metal-Yalıtkan-Yarıiletken (MOS) yapının eşdeğer devresi **7**

Şekil 2.5 p-tipi ve n-tipi eklemlerin yığılım durumunda Band diyagramları **9**

Şekil 2.6 p-tipi ve n-tipi eklemlerin tükenim durumunda band durumları **10**

Şekil 2.7 p-tipi ve n-tipi eklemlerin tersinim durumunda band durumları **11**

Şekil 2.8 İdeal bir MOS yapının elektronik şeması a) Yığılım b) Tükenim c) Tersinim **12**

Şekil 2.9 İdeal olmayan MIS/MOS yapısında ara yüzey durumları ve yüklerin sınıflandırılması **13**

Şekil 2.10 MOS yapısının eşdeğer devresi a) bir enerji seviyesi için b) birbirinden farklı birçok enerji seviyesi için..... **16**

Sekil 2.11 Pozitif veya negatif sabit oksit yüklerine göre voltaj ekseni boyunca C-V Eğrisinin değişimi: a) p-tipi için b) n-tipi yarıiletken için..... **17**

Şekil 3.1 Ara yüzey tuzaklarının etkisini içeren eşdeğer devre **22**

Şekil 3.2 MOS yapının eşdeğer devresi 2**4**

Şekil 4.1 Dielektriksiz paralel levhalı kondansatör **29**

Şekil 4.2 Dielektrikli paralel levhalı kondansatör..... **31**

Şekil 4.3 Elektriksel polarizasyon..... **32**

Şekil 4.4 Dielektrik sabitinin gerçel ve sanal bileşenlerinin frekansa bağlı değişimi **35**

Şekil 4.5 Kayıp tanjant vektör diyagramı..... **38**

Şekil 5.1 Au/SiO_2/n-Si MOS (Metal-Oksit-Yarıiletken) yapının şematik gösterimi **40**

Şekil 5.2 Labview programı HP 4192A LF Impedance Anlyzer, C vs G MODÜLÜ **41**

Şekil 6.1.Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki C-Veğrileri..... **43**

Şekil 6. 2 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki G/w-V eğrileri 44

Şekil 6.3 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki seri direnç-gerilim eğrileri 45

Şekil 6.4 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki seri direnç-frekans grafiği 46

Şekil 6.5 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki Nss-f grafiği 48

Şekil 6.6 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki ε'-V eğrileri 50

Şekil 6.7 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki ε''-V eğrileri 51

Şekil 6.8 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki Tan$\boldsymbol{\delta}$ -V eğrileri 52

Şekil 6.9 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki Tan$\boldsymbol{\delta}$-logf grafiği 53

Şekil 6.10 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki σ_{ac}-logf grafiği 55

Şekil 6.11 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki M'-V eğrileri 56

Şekil 6.12 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki M''-V eğrileri 57

SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış bazı simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda verilmiştir.

Simgeler	Açıklama
ΔV_{FB}	Düz bant gerilim kayması
ε_{ox}	Oksidin dielektrik sabiti
ε_{s}	Yarıiletkenin dielektrik sabiti
ε_{0}	Boşluğun dielektrik sabiti
ΔV_{MG}	Gerçek ve ideal C-V eğrilerinin band ortasındaki gerilim kayması
Q_{SS}	Arayüzey yük yoğunluğu
χ_S	Yarıiletkenin elektron alınganlığı
τ	Arayüzey tuzaklarının ömrü
Φ_B	Potansiyel engel yüksekliği
Ψ_B	Fermi ile saf fermi enerji seviyesi arasındaki fark
Φ_M	Metalin iş fonksiyonu
χ_o	Oksidin elektron alınganlığı
A	MOS yapının alanı
d_{0x}	Oksit tabakanın kalınlığı
C	Kapasitans
E_C	İletkenlik bandı enerji seviyesi
E_F	Fermi enerji seviyesi
$E_İ$	Saf fermi enerji seviyesi

E_V	Valans bandı enerji seviyesi
G	İletkenlik
R_S	Seri direnç
T	Periyot
V	Metal plakaya uygulanan gerilim
V_{OX}	Oksit üzerine düşen gerilim
ω	Açısal frekans
Y	Admitans
Z	Empedans
σ_{ac}	Elektriksel iletkenlik
C_{OX}	Oksit tabakanın kapasitansı
ε'	Dielektrik sabiti
ε''	Dielektrik kayıp
Tan$\boldsymbol{\delta}$	Kayıp açı
M'	Gerçel elektrik modülü
M''	Sanal elektrik modülü
Ψ_S	Arayüzeydeki band gerilim
A_{0X}	Yalıtkan tabakanın alanı

Kısaltmalar	**Açıklama**
MOS	(Metal-Oksit-Yarıiletken)

İÇİNDEKİLER

ÖZET ..... **i**
ABSTRACT ..... **ii**
ÖNSÖZ ..... **iii**
ÇİZELGELER LİSTESİ ..... **iv**
ŞEKİLLER LİSTESİ ..... **v**
SİMGELER VE KISALTMALAR ..... **vii**
1. GİRİŞ **1**
2. METAL-OKSİT-YARIİLETKEN (MOS) YAPI **3**
2.1 İdeal MOS Yapı 4
2.1.1 Yığılım (Accumulation) 9
2.1.2 Tükenim (Depletion) 9
2.1.3 Tersinim (İnversion) 11
2.2 Gerçek MOS Yapı 12
2.2.1 Ara Yüzey Durumları 14
2.2.1.1 Kapasitans 14
2.2.1.2 İletim 14
2.2.1.3 Ara Yüzey Potansiyeli 16
2.2.2 Sabit Oksit ve Ara Yüzey Yükleri 16
2.2.3 Hareketli İyonlar 18
3. MOS YAPILARDA ARA YÜZEY DURUM YOĞUNLUĞU TEORİSİ 21
4. DİELEKTRİKLER 27
4.1 Dielektrik Malzemeler 27
4.2. Dielektriklerde Statik Elektrik Alan Etkisi 28
4.3 Dielektriksiz Paralel Plakalı Kondansatör 28
4.4 Dielektrikli Paralel Plakalı Kondansatör 30
4.5 Dielektrik Geçirgenlik Ve Elektriksel İletkenlik 34
4.6 Dielektrik Kayıp Açısı 37
5. DENEYSEL YÖNTEM 39
5.1 Numunenin Hazırlanması 39

5.2 C-V-f ve G-V-f Ölçümleri..... 41

6. DENEYSEL SONUÇLAR VE TARTIŞMA..... 42

KAYNAKLAR 58

1. GİRİŞ

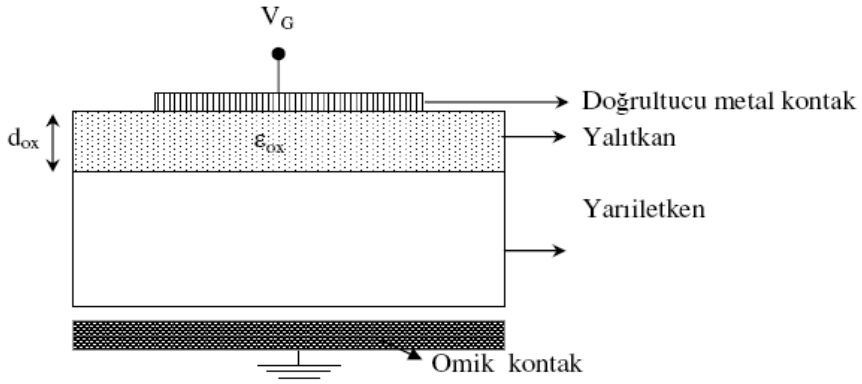
Metal oksit yarıiletken (MOS) yapılar, metal ile yarıiletken tabakalar arasına yalıtkan bir tabakanın doğal ya da yapay bir oksidasyon yöntemi kullanarak oluşturulur. Metal olarak genelde altın (Au), alüminyum (Al) gibi yüksek saflıktaki metaller kullanılırken yarıiletken olarak silisyum dioksit (SiO_2), kalay dioksit (SnO_2) gibi yalıtkanlar kullanılır. Metal ile yarıiletken arasına oluşturulan yalıtkan tabaka hem metal ve yarıiletkeni birbirinden izole eder hem de yük geçişlerini düzenler [1]. Bu yapıların hazırlanmasında yarıiletkenin p–tipi ve n-tipi olmasına göre uygun iş fonksiyonlu metal seçilir. Yani, metal ile yarıiletkenin iş fonksiyonları öyle seçilmelidir ki metal ile yarıiletkenin arasında bir potansiyel engeli oluşsun. 1950'li yıllarda başlayan mikro elektronik ile ilgili araştırmalar daha çok temel devre elemanları üzerine yapılmıştır. Bu dönemde yarıiletken olarak silisyum ve germanyum önemli ölçüde kullanılmış ancak ileriki dönemlerde silisyum kullanımı hâkim olmuştur, Ayrıca Galyum–Arsenik (GaAs) gibi yarıiletkenlerde kullanılmaktadır. Silisyum doğada bol miktarda bulunmasının yanı sıra diğer önemli bir özelliği de kristal yüzeyinde $Si0_2$ gibi tabii yalıtkan tabakanın kolayca elde edilebilmesidir [2]. Yarıiletken üzerine bir yalıtkan tabaka büyütmenin birçok yöntemi vardır. Fakat bunlardan en çok kullanılanı $Si0_2$, Si üzerine termal oksidasyon yoluyla belirli sıcaklıklarda ortamdan belirli hızlarda kuru oksijen geçirilerek $Si0_2$ büyütülmesidir, Tabaka büyütmede en çok $Si0_2$ seçilmesinin sebebi; silisyum üzerine kolayca büyümesi ve ideal örgü sürekliliğine yakın bir eklem oluşturmasıdır. Bundan dolayı $Si0_2$ birçok yüzey etkilerini azaltarak eklem karakteristiklerinin daha iyi kontrol edilmesini sağlar. Metal–Oksit-Yarıiletken (MOS) yapılar metal ile yarıiletken arasına yalıtkan bir tabaka içerdiğinden dolayı kapasitörlere benzemektedir. Bu yapılar ilk olarak 1959 yılında John L. Moll tarafından deneyleri de içeren çok sayıda çalışmayla oluşturulmuştur [3]. Bu yapı ince yalıtkan filmlerin ve yarıiletken yüzeylerin elektriksel özelliklerini incelemede oldukça yaygın olarak kullanılır [4]. Söz konusu yapı, termal olarak oksitlenmiş yarıiletken silisyum kristali üzerinde bir alüminyum elektrottan oluşturulmuştur. Daha sonra Terman, Metal-Yalıtkan–Yarıiletken kapasitörün yalıtkan/silisyum ara yüzeyinde bağ durumlarının özelliklerini araştırmıştır [5]. Terman, metal-yalıtkan-yarıiletken kapasitöre dc gerilim uygulayarak kapasitansın frekansa bağlılığını ölçmüştür. Deneysel kapasitans-voltaj

(C-V) ile teorik kapasitans-voltaj verilerini karşılaştırmıştır. Daha sonra termal olarak oksitlenmiş silisyumun ara yüzey tuzaklarının, elektron ve deşik tuzaklarının zaman sabitlerini de elde etmiştir Yüksek frekans C-V verilerinin ara yüzey tuzaklarının toplam yoğunluğunu verdiğini göstermiştir. Transistörlerde çalışmak üzere kullanılan Metal-Oksit-Yarıiletken (MOS) kapasitör C-V verilerinin ilk detaylı gösterimi ve okside edilmiş silisyum yüzeyleri üzerinde oksit büyütülmesi Grove, Deal, Snow ve Sah tarafından verilmiştir [6].

2. METAL-OKSİT-YARIİLETKEN (MOS) YAPI

Bir MOS yapının şematik gösterimi Şekil 2.1 gösterilmiştir. Yapıdaki yalıtkan oksit tabakasının dielektrik özelliğinden dolayı MOS yapılar, paralel levhalı bir kondansatöre benzer [7]. Levhalardan birisinin metal diğerinin yarıiletken olmasından dolayı asimetrik kondansatör olarak tanımlanabilir.

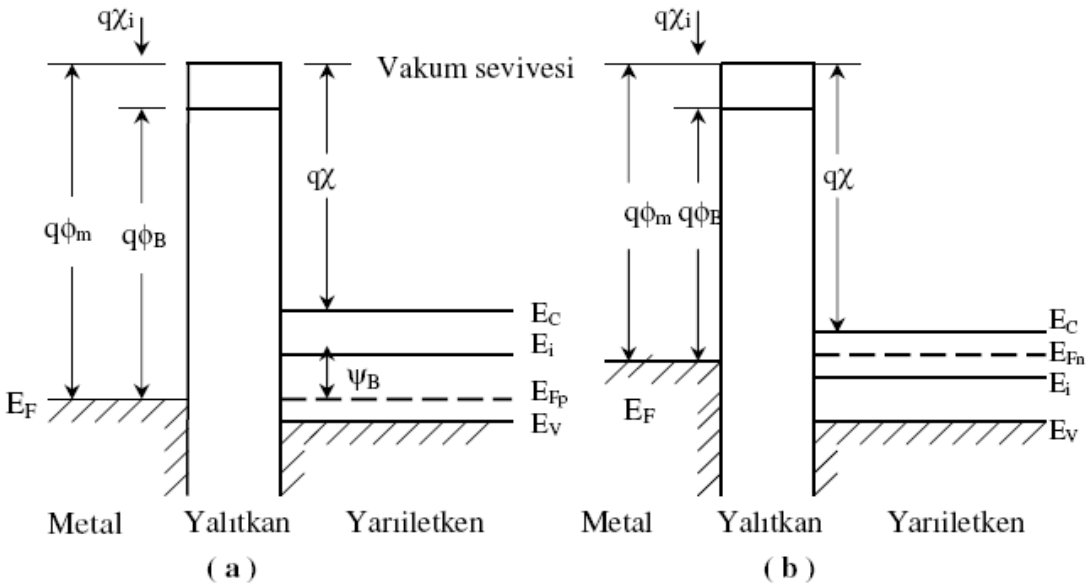
Burada d_{0X} (oksit) kalınlığı, E_{0X} oksit (yalıtkan) dielektrik sabiti V_G metal plakaya uygulanan gerilimdir. V_G Gerilimi metal plaka omik kontağa göre pozitif bir gerilim ile beslendiğinde pozitif, negatif bir gerilimle beslendiğinde negatiftir. Bu yapının belirgin özellikleri paralel levhalı olduğu gibi oksit-yarıiletken ara yüzey (oxide-semiconductor interface) özellikleri tarafından belirlenmektedir [8]. Bunun için yapıdaki oksit tabakanın çok kaliteli olmasının yanı sıra oksit ile yarıiletken ara yüzeyindeki doymamış bağların (dangling band) en az düzeyde olması aranan niteliklerdendir. Doymamış bağlardan veya safsızlıklardan (impurity) kaynaklanan oksit-yarıiletken ara yüzeyindeki ara yüzey halleri ve oksidasyon sırasında yönteme bağlı olarak ortaya çıkan, hareketli iyonlar, tuzaklar (traps), sabit oksit ve ara yüzey yüklerinin bulunması MOS yapısının özelliklerini değiştirmekte, böylece MOS yapısının ideal özelliklerinden sapmasına neden olmaktadır.



Şekil 2.1 Bir MOS (Metal-Oxide-Semiconductor) yapının şematik gösterimi.

2.1 İdeal MOS Yapı

İdeal MOS yapısının gerilim uygulanmadığı durum için enerji-band diyagramı Şekil 2.2 de hem n-tipi hem de p-tipi yarıiletkenler için gösterilmiştir.



Şekil 2.2 V=0'da ideal bir MOS yapının enerji-band diyagramı **a)** p-tipi yarıiletken **b)** n-tipi yarıiletken.

Şekilde verilen tüm fiziksel parametrelerin açık ifadesi aşağıdaki gibidir.

ϕ_m	Metalin iş fonksiyonu
ϕ_S	Yarıiletkenin iş fonksiyonu
ϕ_B	Metal ile yalıtkan (oksit) arasındaki potansiyel engeli
χ	Yarıiletkenin elektron alınganlığı
χ_I	Yalıtkanın elektron alınganlığı
E_V	Valans (değerlik) bandı enerji seviyesi
E_C	İletkenlik bandı enerji seviyesi
E_I	Saf Fermi enerji seviyesi (Ec-Ev)/2
E_F	Fermi enerji seviyesi
ψ_B	Fermi ile saf Fermi enerji seviyesi arasındaki fark

Şekil üzerinde gösterilen bazı temel yarıiletken sembollerinin tanımlanmasına gerek vardır. Bunlardan Fermi enerjisi; iletkenlerde mutlak sıfır sıcaklık değerinde (T=0 K) elektronlar tarafından taban durumdan itibaren işgal edilen en yüksekteki dolu seviyenin enerjisine denir. Yarıiletkenlerde ise; iletkenlik ve valans bandındaki taşıyıcı sayısına bağlı olarak, yasak enerji bölgesinde yer alan izafi seviye Fermi enerjisi olarak tanımlanabilir. Vakum seviyesi; bir metalin tam dışındaki sıfır kinetik enerjiye sahip bir elektronun enerji seviyesidir. Bu tanıma göre metalin iş fonksiyonu (ϕ_m), bir elektronu Fermi enerji seviyesinden vakum seviyesine çıkarmak veya serbest hale getirmek için gerekli olan minimum enerji miktarıdır, benzer şekilde yarıiletkenin iş fonksiyonu (ϕ_S) ise; yarıiletkenin Fermi enerji seviyesi ile vakum seviyesi arasındaki enerji farkıdır. Bu enerji seviyesi, yarıiletkene katkılanan katkı atomlarının yoğunluğuna ve sıcaklığına bağlı olduğundan dolayı değişen bir niceliktir. Diğer bir değişken parametre olan elektron yakınlığı (χ) vakum seviyesi ile yarıiletkenin iletkenlik bandı kenarı arasındaki bir elektronun enerji farkıdır.

Aşağıdaki özellikleri taşıyan MOS yapısı ideal MOS yapısı olarak ifade edilebilir [7,9].

i) Sıfır belsem durumunda metalin iş fonksiyonu ϕ_m ile yarıiletkenin iş fonksiyonu ϕ_S arasındaki enerji farkı sıfırdır başka bir deyişle metal ile yarıiletken arasındaki iş fonksiyonu farkı (ϕ_{ms}) sıfırdır.

p-tipi ile n-tipi yarıiletken için aşağıdaki gibi ifade edilir [10].

$$\phi_{ms} = \phi_m - \left(\chi + \frac{E_g}{2q} - \psi_B \right) = O \qquad \text{n-tipi yarıiletken için} \qquad (2.1)$$

$$\phi_{ms} = \phi_m - \left(\chi + \frac{E_g}{2q} + \psi_B \right) = 0 \qquad \text{p- tipi yarıiletken için} \qquad (2.2)$$

Burada E_g yarıiletkenin yasak enerji aralığı ve E_i, ise Fermi enerji seviyesi E_f ile saf Fermi enerji seviyesi arasındaki enerji farkıdır.

ii) Metal ve yarıiletken tabakalar arasındaki oksit (yalıtkan) ,band aralığı çok büyük olduğundan dolayı ideal bir dielektriktir. Oksit içinde ve oksit-yarıiletken ara

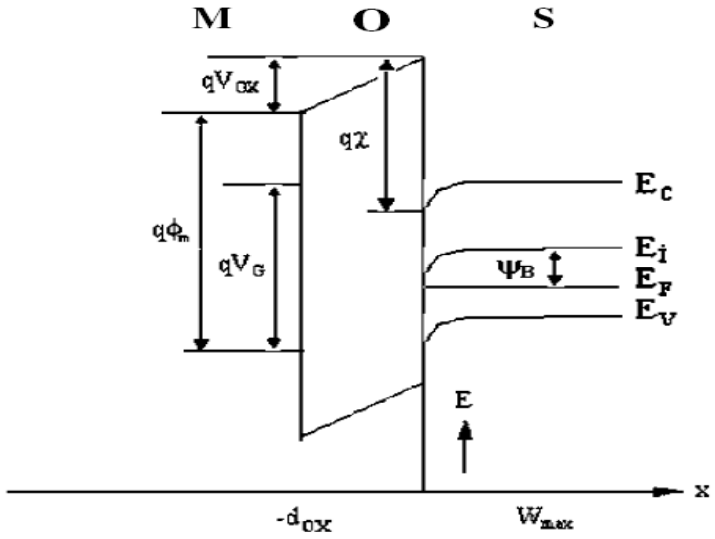
yüzeyinde tuzaklar sabit ve hareketli iyonlar bulunmaz. Aynı zamanda oksit-yarıiletken ara yüzeyinde ara yüzey durumları ve ara yüzey yükleri de bulunmaz.

iii) Oksidin band aralığı o kadar büyüktür ki oksidin iletim bandında termik yük taşıyıcı yoğunluğu ihmal edilebilecek kadar küçüktür.

iv) D.C gerilim altında (belsem altında) okside doğru taşıyıcı geçişi yoktur, yani oksidin özdirenci sonsuzdur.

v) Herhangi bir belsem şartı altında, oksit tabakası ile bitişik olan metal yüzeyindeki yükler ile yarıiletkendeki yükler eşit ve zıt yönlüdür.

Bu durumun enerji band diyagramı Şekil 2.3'de gösterilmiştir.



Şekil 2.3 Bir metal-oksit-yarıiletken yapının enerji band diyagramı (p-tipi yarıiletkenler için)

İdeal bir MOS yapıda metal elektroda gerilim uygulandığı zaman yarıiletkende yük kaymaları meydana gelir. Yarıiletkendeki serbest hareketli yük yoğunluğu metaldekine göre daha az ve uygulanan gerilime bağlıdır. Yarıiletken ara yüzey bölgesinde bandların bükülmesine sebep olan uzay yükleri (Q_{SC}) oluşur.

Termal denge durumunda ara yüzey bölgesindeki uzay yük uzay yük yoğunluğu potansiyelin büyüklüğü ile belirlenir. Yarıiletkende yükler katkılama türüne göre çoğunluk ve azınlık taşıyıcılar olup yarıiletkende metallerdekine göre serbest olmayan yükler bulunduğu için uygulanan gerilime bağlı olarak yük, ya uzay yük bölgesinde ya da ara yüzey bölgesinde yığılmalara neden olur. Uygulanan V_G geriliminin bir kısmı

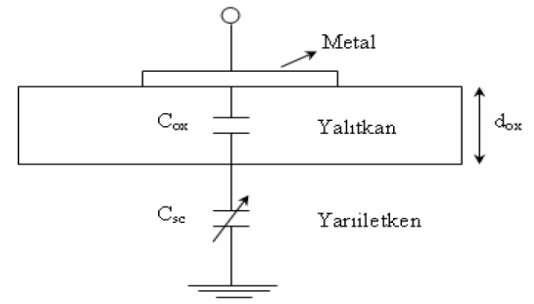
yarıiletken üzerine bir kısmı da yalıtkan (oksit) ara yüzey tabakası üzerine düşer. Buna göre MOS yapısına uygulanan gerilim aşağıdaki gibidir

$$V_G = V_{OX} + \Psi_S \qquad (2.3)$$

Bu ifadede V_{OX} oksit ara yüzey tabakası üzerine düşen gerilim Ψ_S ise ara yüzeydeki band gerilimidir [7]. Bu durumda sistem üzerindeki toplam yük kondansatördeki yüklere benzetilerek aşağıdaki ifade ile verilebilir.

$$Q_M = Q_N + qN_A\omega = Q_S \text{ veya } Q_M + Q_{SC} = \mathrm{O} \qquad (2.4)$$

Burada Q_n tersinim bölgesindeki birim alan başına düşen elektronların oluşturduğu toplam yük $qN_A\omega$ ise ω genişliğindeki uzay yükü ile uzay yükü bölgesinde birim alan başına iyonize olmuş alıcı katkı atomlarının sayısıdır. N_A Yarıiletkendeki alıcıların (acceptör) yoğunluğudur. Q_S yarıiletkendeki toplam yük , Q_M metal yüzeyindeki toplam yük ve Q_{SC} ise uzay yükü bölgesindeki biriken yüktür[11]. Metal ve yarıiletken tabaka arasındaki yalıtkan oksit tabakasından dolayı metal ve yarıiletken arasında bir kapasitans oluşur. Bu kapasitans MOS kapasitansı olarak adlandırılır. Bu kapasitansın özelliklerini metal ve yarıiletken tabakalar arasındaki oksit ve oksit-yarıiletken ara yüzeyi belirler. Kapasitans ara yüzeyin dielektrik sabitine bağlıdır. Bir MOS yapısının eşdeğer devresi Şekil 2.4'de gösterilmiştir.



Şekil 2.4 Bir Metal-Yalıtkan-Yarıiletken (MOS) yapının eşdeğer devresi

Burada C_{0X} oksidin kapasitansı ve C_{SC} uzay yükü kapasitansıdır. Bunların eşdeğer kapasitansları bize MOS yapının kapasitansını verecektir. Kapasitansın Poisson denkleminin çözümünün sonucu ve uygulanan gerilimin diferansiyel değişimi olduğunu varsayarak sırasıyla oksit, uzay yük bölgesi ve MOS kapasitanslarını tanımlayalım;

$$C_{0X} = \frac{dQ_M}{dV_{0X}} A_{0X} \qquad (2.5)$$

$$C_{SC} = \frac{dQ_{SC}}{d\Psi_S} A_{0X} \qquad (2.6)$$

$$C = \frac{dQ_M}{dV_G} A_{0X} \qquad (2.7)$$

Burada A_{0X} metal ile yarıiletken arasında kalan yalıtkan oksit tabakasının alanı yani MOS doğrultucu kontağın alanıdır. MOS yapının eşdeğer kapasitansı, uzay yük kapasitansı C_{SC}, oksit kapasitesi C_{0X} 'in seri bağlanmasına eşdeğerdir. Buna göre MOS kapasitansı aşağıdaki eşitlikle verilir.

$$\frac{1}{C} = \frac{1}{C_{SC}} + \frac{1}{C_{0X}} \qquad (2.8)$$

Yalıtkan oksit kapasitansı C_{0X} ise,

$$C_{0X} = \frac{\varepsilon_{0X}}{d_{0x}} A_{0X} \qquad (2.9)$$

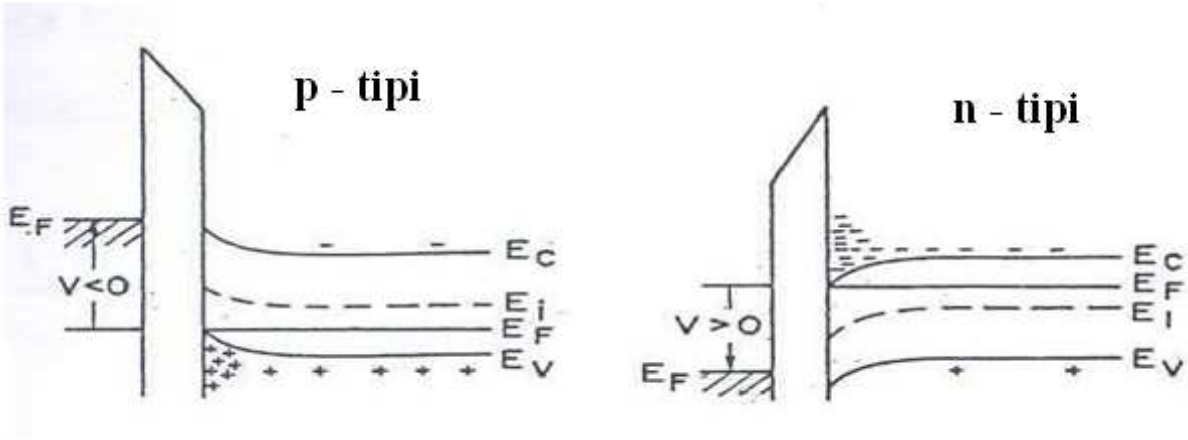
eşitliği ile verilir.

Bu bağıntıda ε_{0x} oksit tabakanın dielektrik sabiti , d_{0x} ise tabakanın kalınlığı olup uygulanan gerilimden bağımsız olduklarından dolayı oksit kapasitansı (C_{0X}) uygulanan gerilimle değişmez. Böylece MOS yapının kapasitansındaki değişimi sadece

Q_{SC} uzay yük kapasitansı belirler, uygulanan gerilime bağlı olarak MOS kapasitansında meydana gelen durumlar p ve n-tipi bir yarıiletken için kolayca tanımlanabilir [7,10,12].

2.1.1 Yığılım (Accumulation)

Metal plakaya negatif bir gerilim $(V_G < 0)$ uygulandığı zaman, bu gerilimden dolayı oluşan elektrik alan, yarıiletkenin (p-tipi) çoğunluk yük taşıyıcısı olan holleri yarıiletken ara yüzeyine doğru çekecektir. Değerlik bandının yarıiletken ara yüzeyinde Fermi seviyesine yaklaştığı iletim bandının buna bağlı olarak yukarı doğru büküldüğü bu duruma, çoğunluk yük taşıyıcılarının ara yüzeyde birikmelerinden dolayı yığılım adı verilir. Bu durumda ara yüzeyde biriken yükün yüzey yükü olması sebebiyle, $C_{SC} \to \infty$ dolayısıyla $C \to C_{0X}$ olur.



Şekil 2.5 p-tipi ve n-tipi eklemlerin yığılım durumunda band diyagramları.

2.1.2 Tükenim (Depletion)

Metal plakaya küçük bir pozitif gerilim $(V_G > 0)$ uygulandığı zaman, oksit içindeki oluşan elektrik alan yarıiletken yüzeyindeki holleri yüzeyden uzaklaştırır. Bu durumda yarıiletken yüzeyindeki hol yoğunluğu, yarıiletkenin iç kısımlarındaki hol

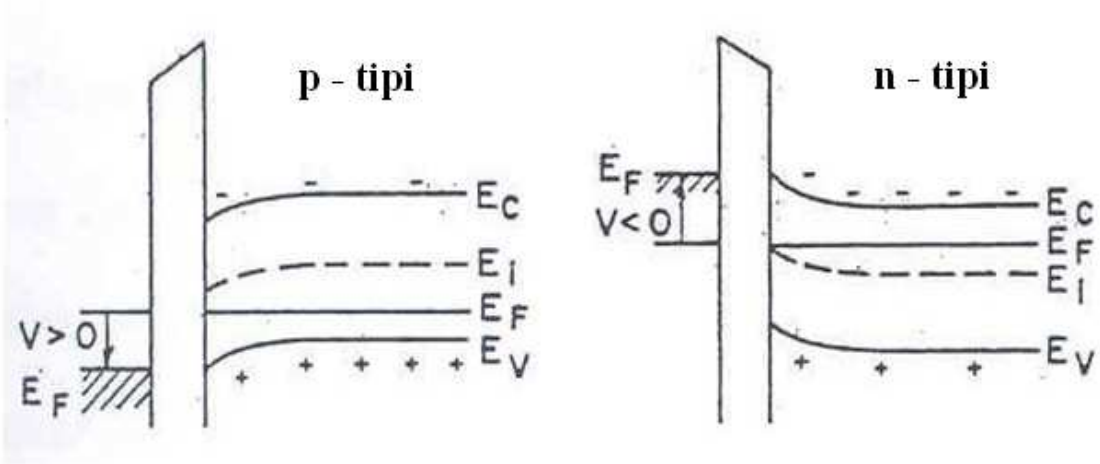
yoğunluğundan küçük olmaya başlar ve bandlar aşağı doğru bükülür. İletim bandının yarıiletken yüzeyine yakın bölgelerinde elektronlar toplanmaya başlar. Yarıiletken yüzeyinde, uygulanan gerilimle değişen ω genişliğinde bir bölgede hollerin azaldığı bir tükenim bölgesi meydana gelir. Bu bölgeye tükenim bölgesi, bu olaya tükenim olayı denir. Tükenim durumunda uzay yükü yoğunluğu aşağıdaki eşitlikle verilir.

$$Q_{SC} = qN_A^- \omega = Q_A \qquad (2.10)$$

N_A^- ve Q_A sırasıyla iyonlaşmış akseptör yoğunluğu ve birim yüzeydeki akseptör yüküdür. Bu bölgede MOS kapasitansı, uzay yükü kapasitansı ve oksit kapasitansı ile belirlenir. Yüksek frekansta gerilim ani olarak değiştirilirse, azınlık taşıyıcıların tekrardan birleşme hızına bağlı olarak tersinim yükü daha geç birikir bu da $C-V$ eğrisinin $C_{Mİ}$ 'un altına düşmesine sebep olur. Bu dengesiz bir durumdur ve derin tükenim olarak tanımlanır. Tükenim bölgesinin kalınlığı aşağıdaki eşitlikle verilir.

$$\omega = \varepsilon_s A_{0X} \left(\frac{1}{C} - \frac{1}{C_{0X}} \right) \qquad (2.11)$$

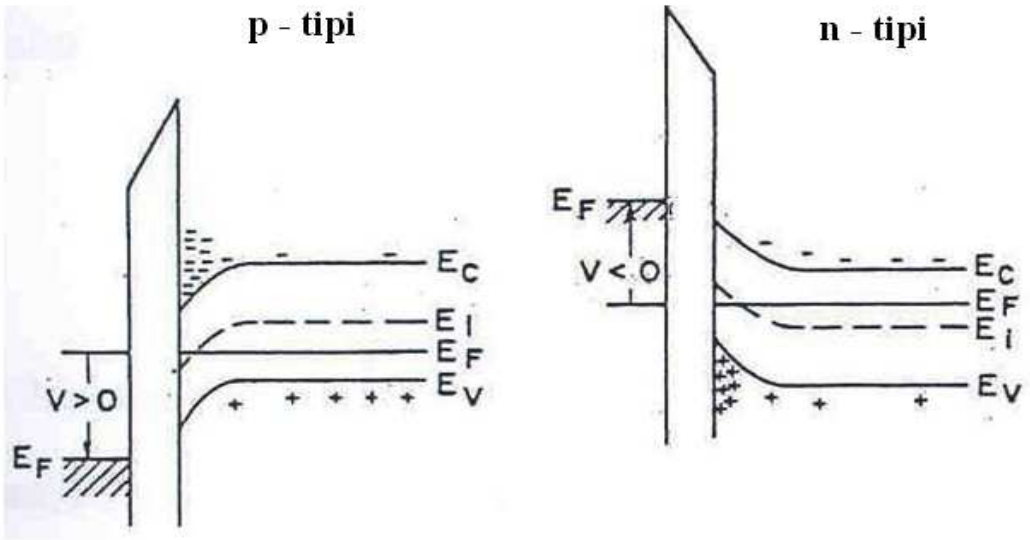
Burada ε_S yarıiletkenin dielektrik sabiti , A_{0X} oksit kalınlığı ve C_{0X} oksit kapasitansıdır.



Şekil 2.6 p-tipi ve n-tipi eklemlerin tükenim durumunda band durumları.

2.1.3 Tersinim (İnversion)

Metale daha büyük bir pozitif gerilim $V_G >> 0$ uygulandığı zaman bandlar daha fazla aşağı doğru bükülürler ve öz enerji seviyesi E_i Fermi enerji seviyesinin altına düşer bu durumda yarıiletken yüzeyindeki azınlık taşıyıcılar olan elektronlar artmaya başlar. Elektron yoğunluğu hol yoğunluğundan büyük olur. Bu durum p-tipi yarıiletken yüzeyinin tersinimi olarak adlandırılır.



Şekil 2.7 p-tipi ve n-tipi eklemlerin tersinim durumunda band durumları.

Bu durumda uzay yükü;

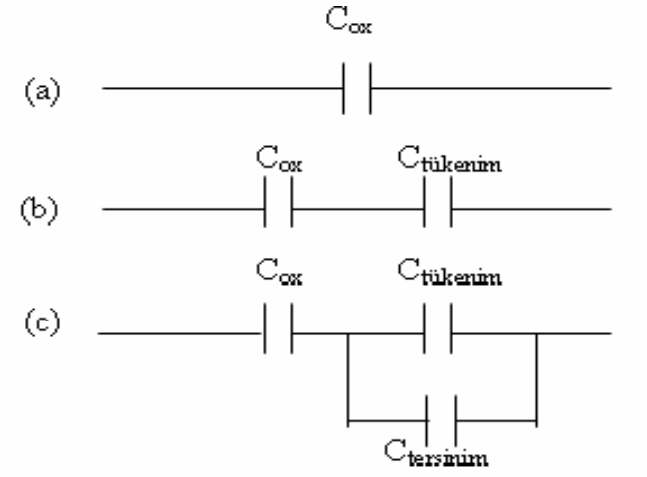
$$Q_{SC} = Q_N + Q_A \qquad (2.12)$$

eşitliği ile verilir.

Burada Q_N tersinim bölgesinde birim yüzeydeki elektronların yükü ve Q_A birim yüzeydeki alıcıların yüküdür. Elektron yoğunluğu AC sinyalini küçük frekanslarda takip edebilir ve buna bağlı olarak kapasitans, artan gerilimle oksit kapasitansının değerine ulaşır. Ara frekanslarda ise daha yavaş takip edebilir. Dolayısıyla frekansın değerine bağlı olarak ara frekanslarda ara frekans eğrileri görülür.

Yüksek frekanslarda ise takip edemez, sabit yük uzay yükü gibi etki eder ve kapasitans $C_{Mİİ}$ de kalır. Yüksek frekansta, eğer gerilim ani olarak değiştirilirse, azınlık taşıyıcıların rekombinasyon hızına bağlı olarak tersinim yükü daha geç birikir, bu da eğrinin $C_{Mİİ}$ un altında değerler almasına sebep olur. Bu dengesizlik durumu derin tükenim durumu olarak adlandırılır.

Yukarıda anlatılan ve uygulanan gerilime bağlı yarıiletken-oksit ara yüzeyinde meydana gelen yığılım, tükenim ve tersinim durumları için MOS kapasitanslarının eşdeğer devreleri Şekil 2.8'de verildiği gibidir [10].



Şekil 2.8 İdeal bir MOS yapının elektronik şeması
a) Yığılım b) Tükenim c) Tersini

2.2. Gerçek MOS Yapı

İdeal bir oksit kendi içerisinde ve yarıiletken ile birleşim yüzeyi arasında hiçbir boşluk yükü veya hareketli yük yoktur. Gerçek yapılarda oksit ve yarıiletken ara yüzeyi hiçbir zaman elektriksel olarak nötr değildir. Doymamış bağlardan veya safsızlıklardan kaynaklanan oksit-yarıiletken ara yüzeyindeki ara yüzey durumları olarak adlandırılan tuzaklanmış yükler ve oksidasyon sırasında, yönteme bağlı olarak ortaya çıkan, hareketli iyonlar, tuzaklar, sabit oksit ve ara yüzey yüklerinin bulunması MOS yapısının

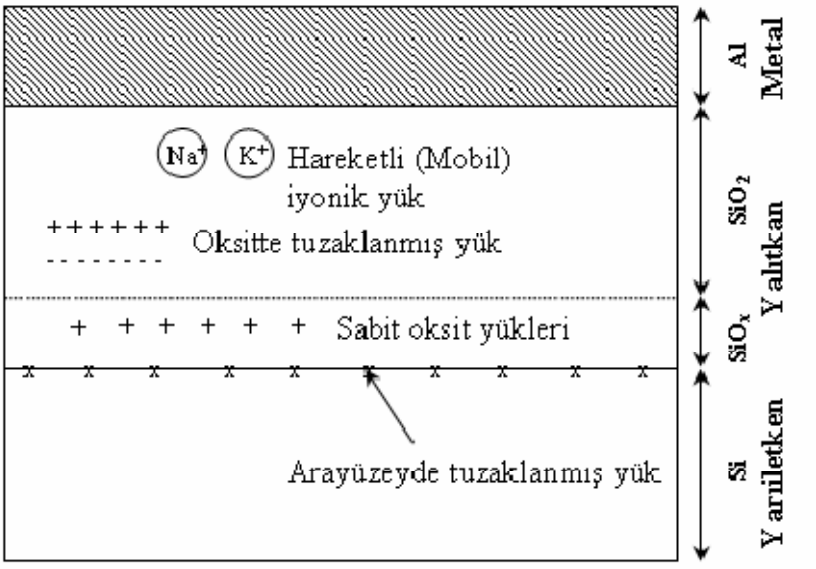
özelliklerini değiştirmekte ve böylece MOS yapısının ideal özelliklerinden sapmasına neden olmaktadır [13]. Gerçek MOS yapısında birçok durumlar ve yükler mevcuttur. Bu durumların ve yüklerin sınıflandırılması Şekil 2.9 gösterilmiştir [10]. Bunlar sırasıyla;

i) Oksit-yarıiletken ara yüzeyinde yasaklanmış band aralığı içinde enerji seviyeleri gibi tanımlanan ara yüzey durumları

ii) Yarıiletken yüzeyinde veya yakınında yerleşmiş olan ve uygulanan elektrik alan altında hareketsiz olan sabit yüzey yükleri.

iii) Oksit içindeki hareketli iyonlar.

iv) Numunenin radyasyona maruz kalmasıyla oluşan tuzaklar.



Şekil 2.9 İdeal olmayan MIS/MOS yapısında ara yüzey durumları ve yüklerin sınıflandırılması.

2.2.1 Ara Yüzey Durumları

Ara yüzey durumlarının tanımı Shockley, Tamm ve diğer bilim adamları tarafından teorik olarak araştırılmış ve bir kristalin ara yüzeyinde periyodik örgü yapılarının kesilmesinden dolayı yasaklanmış band aralığı içinde var olduğu gösterilmiştir [14]. Ara yüzey durumları, kısa bir zamanda yarıiletkenle yükleri değişebilen oksit-yarıiletken ara yüzeyinde yasaklanmış band aralığı içerisindeki girilebilir enerji seviyeleridir. Ara yüzey durumları verici veya alıcı tipte olabilirler. Bir alıcı ara yüzey tuzağı boş nötr ve bir elektron almasıyla negatif yüklü olur. Bir verici ara yüzey tuzağı dolu ise nötr ve bir elektron vermesiyle pozitif yüklü olur, başka bir deyişle alıcı tip enerji seviye dolu ise negatif boş ise yüksüzdür. Verici tipte enerji seviyesi, dolu ise yüksüz, boş ise pozitif yüklüdür. Ara yüzey durumlarının elektriksel etkileri şu niceliklere ayrılabilir.

2.2.1.1 Kapasitans:

Bir ara yüzey durumu, ara yüzeyde izin verilen başka bir durumun eklenmesiyle meydana gelir. Bu yüzden durum başına temel yükün bir kapasitansı eklenir. Bu kapasitans uygulanan gerilimin keskin bir pikidir. Fermi seviyesi ara yüzey durum seviyesini aştığı için pik, uygulanan gerilim etkisiyle görülür.

2.2.1.2 İletim:

Ara yüzey durumları tarafından taşıyıcıların yayınlanması ve yakalanması sonsuz hızda olmadığından dolayı zaman gecikmesi kolayca tanımlanabilir. Bir zaman gecikmesi ara yüzey durumunun bir RC devresi ile özdeşleştirilmesiyle ifade edilir. Bu zaman kayması aynı zamanda dolum ve boşalım zamanıdır ve

$$\tau = \frac{1}{R_{SS} C_{SS}} \qquad (2.13)$$

bağıntısı ile verilir [14]. Burada, R_{SS} ara yüzey direnci, C_{SS} ise devredeki ara yüzey kapasitansıdır. Devredeki ara yüzey kapasitansı C_{SS} ;

$$C_{SS} = \frac{dQ_{SS}}{d\Psi_{SS}} A_{0X} \qquad (2.14)$$

ile verilir. Ara yüzey durumları $C-V$ eğrisinin ideal $C-V$ eğrisine göre kaymasına sebep olur. Ara yüzey durumlarının birim enerji ve birim alan başına durum yoğunluğu;

$$N_{SS} = \frac{dQ_{SS}}{dE} \qquad (2.15)$$

ile verilir. Yani, birim enerji başına birim ara yüzey durum yükü olarak tanımlanır. Burada E enerji olup

$$E = q\Psi s \qquad (2.16)$$

ile verilir ve bu eşitliğin diferansiyeli alınırsa;

$$dE = d(q\Psi_S)$$

elde edilir. Yukarıdaki eşitlik tekrar düzenlenirse durum yoğunluğu;

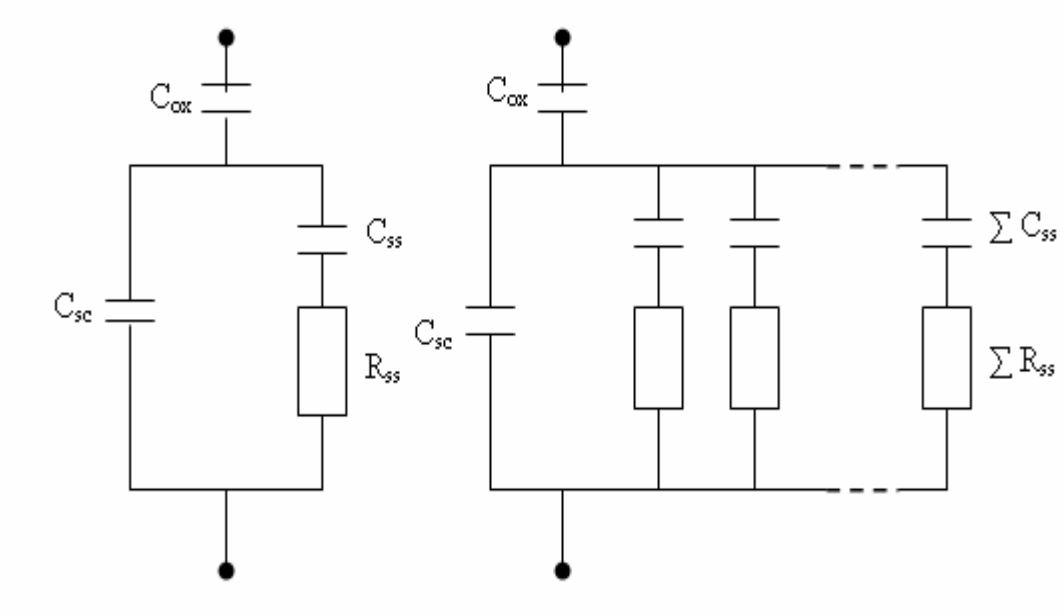
$$N_{SS} = \frac{dQ_{SS}}{dE} = \frac{dQ_{SS}}{d\Psi_S} \frac{d\Psi_S}{dE} = \frac{1}{q} \frac{dQ_{SS}}{d\Psi_S} \qquad (2.17)$$

Olarak bulunur [15].

Bir elektron veya deşik tarafından bir ara yüzey durumunun işgal edilme olasılığı, bu yüzey durumunun safsızlık enerji seviyelerindeki gibi Fermi seviyesiyle belirlenir. Yüzey potansiyeli değiştikçe ara yüzey durumu enerji seviyesi de onunla hareket eder. Sonuçta Fermi seviyesinin bu bağıl değişikliği bir elektron tarafından aşağı doğru eğildiğinde yüzey potansiyeli artar ve daha fazla ara yüzey durumları Fermi seviyesinin altına iner. Yüzey potansiyelindeki bu değişikliklerle ilgili olan bu tuzaklanmış ara yüzey yüklerindeki bu değişim yarıiletken kapasitansında ilave bir katkı meydana getirir.

2.2.1.3 Ara Yüzey Potansiyeli

İfade edilen kapasitans ve iletim, ac etkisindedir, ara yüzey durumları bunlara ek olarak bir *dc* etki sinede sebep olur ara yüzey durumlarında depo edilmiş yük, ara yüzey elektrik alanını değiştirir. Ara yüzey durumları mevcut olunca ara yüzey potansiyelini değiştirmek için ideal durumda daha fazla gerilim uygulanması gerekmektedir. Bu etki kapasitans-gerilim zorunlu genişlemesi (strecth out) olarak gözükür. Yukarıda ifade edilen MOS yapısındaki ara yüzey durumlarına karşılık gelen eş değer devre Şekil 2.10'da gösterilmiştir.

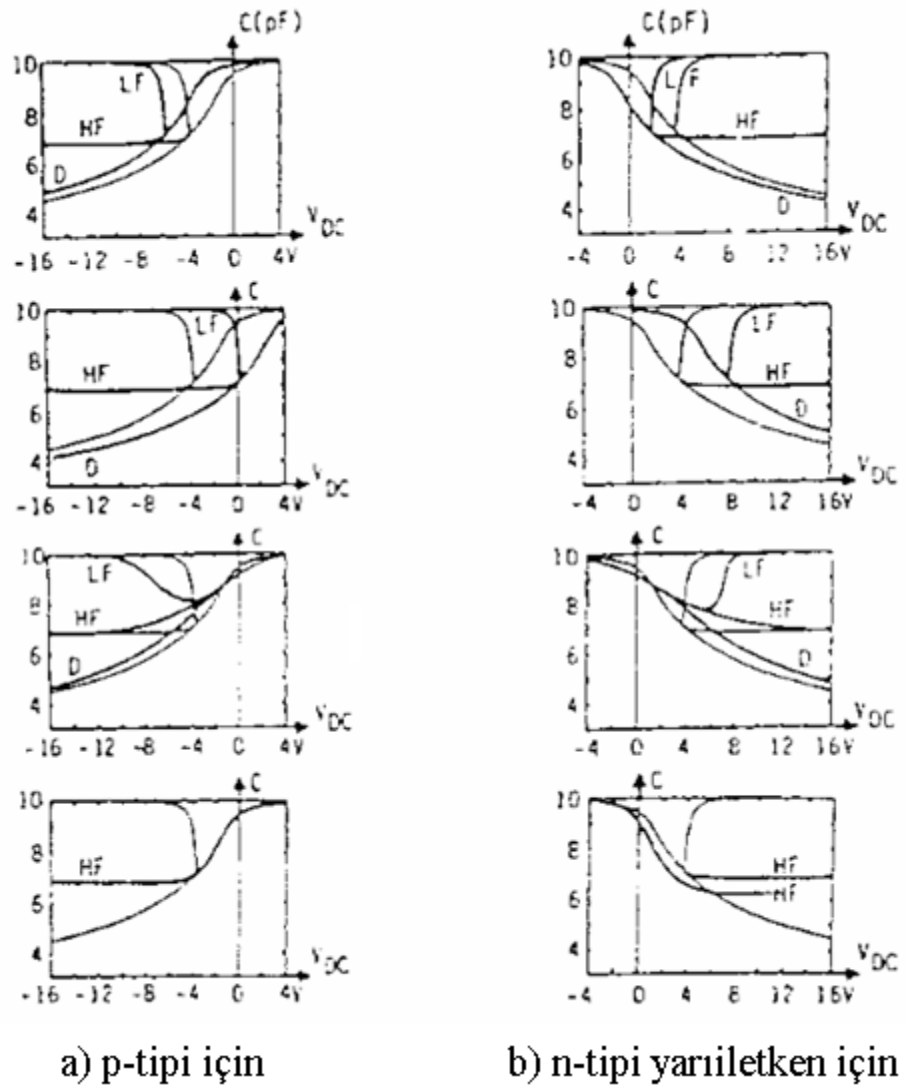


Şekil 2.10 MOS yapısının eşdeğer devresi
a) bir enerji seviyesi için b)birbirinden farklı birçok enerji seviyesi için

2.2.2 Sabit Oksit ve Ara Yüzey Yükleri

Sabit oksit ara yüzey yükleri oksit içinde ve oksit–yarıiletken ara yüzeyinde bulunurlar. Oksitle yarıiletkenin kristal yapılarının farklı olmasından dolayı oksidasyon esnasında yarı iletkenden oksit tabakasına geçerken kaçınılmaz olan kristal bozuklukları yerel yüklere neden olurlar. Bu yüklerin başlıca özellikleri oksit-yarıiletken yapısına uygulanan gerilimden yük durumlarının bağımsız olmasıdır [14]. Yarıiletkenle bu yük

merkezleri arasında yük alışverişi olmaz. Oksidin büyüme koşulları yük yoğunluluğuna etki eder. Sabit oksit yükleri genellikle pozitiftir ve oksidasyona, tavlama şartlarına ve silisyumun yönüne bağlıdır. Elektriksel ölçümlerde sabit oksit yükü, yalıtkan-yarıiletken ara yüzeyinde tabaka halinde lokalize olmuş yükler gibi görülebilir. Sabit oksit ara yüzey yükleri $C-V$ eğrilerinin ideal $C-V$ eğrisinden kaymasına neden olurlar. Ara yüzeyde pozitif veya negatif sabit oksit yükleri mevcut olduğu zaman yüksek frekans C-V eğrilerinin gerilim ekseni boyunca değişimi Şekil 2.11'de gösterilmiştir.



Şekil 2.11 Pozitif veya negatif sabit oksit yüklerine göre voltaj ekseni boyunca C-V Eğrisinin değişimi

Bu kaymadan faydalananılarak oksit içinde sabit pozitif yük yoğunluğu ΔQ_{0X}, oksit-yarıiletken ara yüzeyinde oluşan toplam yük ΔQ_{eff} ve ara yüzey yük yoğunluğu hesaplanır.

$$\Delta Q_{0X} = \frac{\Delta V_{MG}}{q} C_{0X} \ (cm^{-2}) \qquad (2.18)$$

$$\Delta Q_{eff} = \frac{\Delta V_{FB}}{q} C_{0X} \ (cm^{-2}) \qquad (2.19)$$

$$Q_{SS} = \Delta Q_{eff} - \Delta Q_{0X} \quad (cm^{-2}) \qquad (2.20)$$

Burada ΔV_{MG} gerçek ve ideal $C-V$ eğrilerinin band ortasındaki gerilim kaymasını ve ΔV_{FB} düz band durumundaki gerilim kaymasını göstermektedir. Düz band gerilim kaymasına, oksit içine enjekte edilmiş yükler, ya da oksit içindeki hareketli yükler neden olabilir.

2.2.3 Hareketli İyonlar

Oksit yükünün başka bir türü hareketli iyonik yüktür. Hareketli yükler, metal-oksit ara yüzeyinde yada oksit-yarıiletken ara yüzeyinde lokalize olmuşlardır. Böyle iyonlar nispeten düşük sıcaklıklarda oksit içinde hareketli olduklarından dolayı sürüklenebilirler. Hareketsiz oksit yükü, beslem sıcaklığı ile hareketli iyonik yükten ayırt edilebilir. Oksitte sabitlenmiş yükün yoğunluğu işlem sırasında değişebilir. Bununla birlikte hareketli iyonik yük metal-oksit ve yarıiletken-oksit ara yüzeyi arasında ileri geri gidip gelebilir ve bunun sonucunda iyonik akım görülebilir. Bu yükler genellikle Na^+, K^+, Li^+, H^+ H_3O^+ iyonlarıdır [16]. Bu yükler uygulanan elektrik alan altında hareket ettiklerinden dolayı MOS yapısının kararlılığını büyük ölçüde bozarlar. Hareketli yükleri $C-V$ eğrisindeki düz band kaymasından yararlanarak,

$$Q_M = \Delta V_{FB} \ C_{0X} \qquad (2.21)$$

ifadesi ile hesaplanabilir.

Kimyasal yapı bozukluklarından ve radyasyondan kaynaklanan bu tuzaklar yalıtkan oksit içinde bulunurlar. Yarıiletken ara yüzeyi ile yük alışverişi yaparlar. Böylece metal-oksit ve oksit-yarıiletken ara yüzeyinde ilave bir yük oluştururlar. Bir yalıtkan tabakasında elektron-deşik çiftleri meydana gelmişse (iyonlaştırıcı radyasyon ile) bu elektron ve deşiklerin bir kısmı sonradan yalıtkanda tuzaklanabilir. Bunun dışında, elektronlar ve deşikler yalıtkan tabakasına enjekte edildiğinde (tünelleme yoluyla) bunların bazıları da oksitde tuzaklanabilir. Bu tuzaklar yüksek enerjili foton veya parçacıklarla bombardıman edildiğinde de ortaya çıkabilir. Yapının üretiminde ortaya çıkan elektron ve deşik tuzakları daha sonradan 550 ^{o}C üzerindeki sıcaklıklarda tavlamayla kaldırılabilir [14]. Oksitde tuzaklanmış yük, okside doğru dağıldığından dolayı genellikle yalıtkan-yarıiletken yüzeye yerleşmezler. Yalıtkan oksit içinde tuzaklanmış yük (Q_{0t})

$$Q_{Ot} = -\Delta V_{FB} \qquad (2.22)$$

ile verilir. Burada, ΔV_{FB} düz band gerilim kaymasını göstermektedir.

İyonlaşmış tuzaklar kapasitans-voltaj eğrisine etki ederler. Gerilimi negatif değerlerden pozitif değerlere doğru artırırken ölçülen kapasitans değerleri ile gerilimi pozitif değerlerden negatif değerlere doğru artırırken ölçülen kapasitans değerleri arasındaki farklılıklardan dolayı kapasitans-voltaj eğrisinde histeresis etkisi gözlenir. MOS yapıya silisyum yüzeyinde deşik yığılımını oluşturan negatif gerilim yeterince uzun süre uygulanırsa oksit içindeki tuzaklar boşalır. Bu boşalma, tuzaklarda bulunan elektronların deşikler tarafından yakalanmasıyla olur. Metal elektrota pozitif gerilim uygulanırsa Fermi düzeyi iletim bandına doğru kayacak ve yalıtkan tuzakları dolmaya başlayacaktır. Eğer uygulanan gerilim azalırsa Fermi düzeyi tekrar valans bandına kayar ve tuzakların elektronları deşikler tarafından yakalanırlar. Bunun sonucunda tuzaklar tekrar boşalır. Dolum-boşalım sırasında tuzaklarda bulunan elektron sayıları arasındaki fark, C-V eğrisinin kaymasına sebep olan histeresis yüküdür. Kapasitans-voltaj eğrisinin iki yönde ölçülen değerlerindeki kayma miktarı, yalıtkan içindeki tuzakların miktarını verir. Dolayısıyla histeresis yük yoğunluğu aşağıdaki formülle verilir.

$$\Delta Q_{Hİİ} = \frac{\Delta V_{HİİSF}}{q} C_{0X} \left(cm^{-2}\right) \qquad (2.23)$$

Burada $\Delta V_{HİİSF}$ düz bandtaki kayma miktarıdır.

3. MOS YAPILARDA ARA YÜZEY DURUM YOĞUNLUĞU TEORİSİ

Bir MOS yapıda, ara yüzey tuzakların ve yalıtkan yüklerinin varlığı ideal MOS karakteristiklerini etkileyecektir. Bir yarıiletkenin kristal yapısında bulunan yabancı bir atom veya bir bozunma, yasak enerji bölgesinde enerji seviyelerinin ortaya çıkmasına yol açar. Bir MOS'un yapılışı sırasında, silisyum yüzeyi ne kadar temizlense de giderilemeyen, yarıiletken örgünün son bulduğu kristal yüzeyindeki düzensizlikler sonucunda da yasak enerji bölgesinde birim alan basına çok sayıda enerji seviyesi meydana gelir. Bu seviyelere yüzey durumları adı verilir [10,11].

Yüzey durumları yoğunluğu için kuramsal tahminler yüzey atomlarının yoğunluğu mertebesinde, yani 10^{15} cm^2 civarında olmasına rağmen, deneysel sonuçlar bunun sadece 10^{11}-10^{12} cm^2 mertebesinde olduğunu göstermektedir [10]. Yüzey durumları, yavaş ve hızlı olmak üzere ikiye ayrılır. Yavaş yüzey durumları yalıtkanın metal tarafındaki yüzeyinde bulunur. Bunlar yalıtkan yapısındaki hareketsiz yükleri ihtiva eden bozukluklar ile yeterli sıcaklıklarda ve özellikle yüksek elektrik alan altında yalıtkan içerisinde göç etmeye yatkın, hareketli iyonlar tarafından meydana getirilir. Yavaş yüzey durumları termal oksidasyon ile hemen hemen giderilebilir. Yavaş yüzey durumları MOS kapasitesini etkilemez.

Hızlı yüzey durumları yalıtkanla yarıiletken ara yüzeyi yakınında yer alır ve yasak enerji bölgesinin ortasına yakın enerjilere sahiptir. Dolayısıyla band bükülmesi ile yani yüzey potansiyelinin değişmesi ile yüzey durumları da bükülmeyen Fermi seviyesine göre, aşağı yukarı hareket edeceğinden iletkenlik veya valans bandı ile ani yük alışverişi yapar. Ara yüzeyde bulunan ve yasak enerji bölgesi dışındaki enerjilere sahip yüzey durumlarına sabit yüzey durumları ve taşıdıkları yüke de sabit yüzey yükü veya oksit yükü denir.

Tuzaklanmış ara yüzey yükleri, yarıiletken-yalıtkan ara yüzeyinde, yarıiletkenin yasak enerji band aralığındaki enerji durumlarına sahip ve kısa bir sürede silisyumdaki iletkenlik veya valans bandı ile ani yük alışverişi yapabildiklerinden dolayı, bu yüzey durumlarına yüzey rekombinasyon (yeniden birleştirme) merkezleri de denir. Temiz yüzeylerde ve yüksek vakum altındaki ölçümler, yüzey atomlarının yoğunluğunu

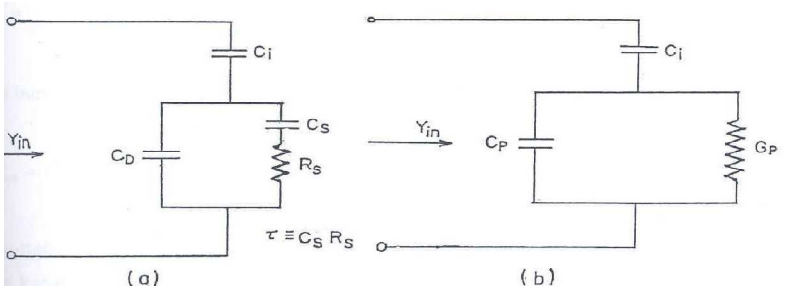
yüksek mertebelere çıkarır. Ara yüzey tuzaklar için dağılım fonksiyonu; verici ara yüzey tuzaklar için,

$$f_{SD}(E_t) = \frac{1}{1 + g\exp\left(\frac{E_F - E_t}{kT}\right)} \tag{3.1}$$

ve alıcı ara yüzey tuzaklar için;

$$f_{SA}(E_t) = \frac{1}{1 + \frac{1}{g}\exp\left(\frac{E_t - E_F}{kT}\right)} \tag{3.2}$$

şeklindedir. Burada E_t, ara yüzey tuzak seviyesi enerjisi, E_F Fermi enerji seviyesi ve g ise termal durum dejenerasyonu olup değeri verici tuzakları için 2, alıcı tuzaklar için 4' dür [18]. Bir beslem altında ara yüzey tuzak seviyeleri valans veya iletkenlik bandları ile Fermi seviyesi sabitlenene kadar yukarı veya aşağı hareket eder. Bu değişme MOS kapasitansında ve ideal eğrisinde değişmeye sebep olur. Ara yüzey tuzaklarının etkisini kapsayan eşdeğer devre Şekil 3.1'de gösterilmiştir.



Şekil 3.1 Ara yüzey tuzaklarının etkisini içeren eşdeğer devre.

Burada C_i ve C_D sırası ile yalıtkan oksit tabakasının kapasitansı ve yarıiletken tükenim tabaka kapasitansıdır. $C_S R_S$ çarpanı ara yüzey tuzaklarının ömrü (τ) olarak tanımlanmış ve bu ara yüzey tuzaklarının davranışını belirler. Şekil 3.1 a'nın paralel

kolu, Şekil 3.1.b'deki gibi frekans bağımlı kapasitans C_P ve ona paralel bağlı frekans bağımlı iletkenlik G_P seklinde yazılabildiği gösterilebilir. Paralel koldaki admittnas

$$Y = \frac{1}{Z_1} + \frac{1}{Z_2} = \quad j\omega C_D + \frac{1}{R_S + \frac{1}{j\omega C_S}} = G_P + j\omega C_P \tag{3.3}$$

şeklindedir. Burada iletkenlik G_P ve kapasitans C_P,

$$G_P = \frac{1}{R_P} = \frac{C_S \omega^2 \tau}{1 + \omega^2 \tau^2} \tag{3.4}$$

$$C_P = C_D + \frac{C_S}{1 + \omega^2 \tau^2} \tag{3.5}$$

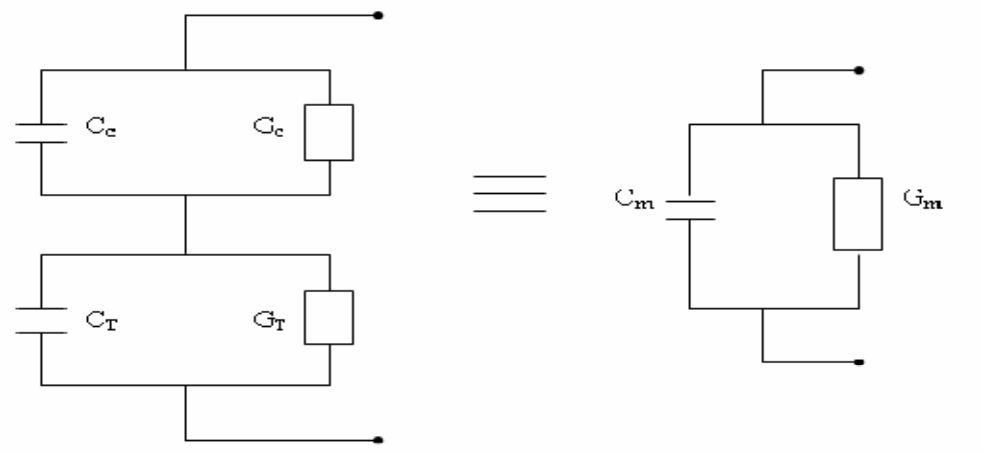
eşitlikleri ile verilir. Toplam empedans Z ise,

$$\mathrm{Z} = -j\left(\frac{1}{\omega C_I} + \frac{\omega C_P}{{G_P}^2 + \omega^2 {C_P}^2} \right) + \frac{G_P}{{G^2}_P + \omega^2 {C_P}^2} \tag{3.6}$$

ve buradan toplam admittans $\mathrm{Y_{top}}$ için

$$Y_{top} = \left(\frac{{G_P}^2 + \omega^2 C_P}{G_P} \right) + j\omega \left[\left(\frac{{G_P}^2 + \omega^2 {C^2}_P}{{G_P}^2 + \omega^2 {C^2}_P + \omega C_P} \right) C_I \right] = G_{im} + j\ \omega C_{in} \tag{3.7}$$

eşitliği elde edilir [10,19]. Eğer seri direnç varsa ve büyükse, ölçülen iletkenlik G_m ve kapasitans C_m gerçek değerler değildir [20]. Bu durumun eşdeğer devresi Şekil 3.2 'de gösterilmiştir.



Şekil 3.2 MOS yapının eşdeğer devresi.

$$Z_1 = \frac{1}{j\omega C_C + G_C} \tag{3.8}$$

$$Z_2 = \frac{1}{j\omega C_T + G_T} \tag{3.9}$$

$$Z = \frac{1}{j\omega C_m + G_m} \tag{3.10}$$

şeklindedir.

Şimdi C_C ve G_C analitik çözümünü yapılabilir.

$$Z = Z_1 + Z_2 \text{'den} \tag{3.11}$$

$$Z_1 = Z - Z_2 \text{'dir} \tag{3.12}$$

Buna göre

$$\frac{1}{Z_1} = j\omega C_C + G_C = \left(\frac{1}{j\omega C_m + G_m} - \frac{1}{j\omega C_T + G_T} \right)^{-1} \tag{3.13}$$

(3.14)

$$\frac{1}{Z_1} = \left[\left(\frac{\left(G_m G_T - \omega^2 C_m C_T \right) + j\omega \left(G_T C_m - C_T G_m \right)}{\left(G_T - G_m \right) + j\left(C_T - C_m \right)} \right) \right]$$

Denkleminin paydası eşleniği ile çarpılır. $G_T = \frac{1}{R_S}$ yazılır ve C_T değeri ihmal edilirse düzeltilmiş iletkenlik için

$$G_C = \frac{\left(G_m - G_m{}^2 R_S\right) - \omega^2 C^2{}_m R_S}{\left(1 - G_m R_S\right)^2 + \omega^2 C_m{}^2 R_S{}^2} \tag{3.15}$$

elde edilir. Burada seri direnç R_S, Şekil 2.1.b'deki devrenin empedansı Z'nin reel kısmı olup yüksek frekansta ve kuvvetli yığılımdaki C_m ve G_m değerlerinden hesaplanabilir [9].

$$Z = \frac{1}{j\omega C_m + G_m} = \frac{G_m - j\omega C_m}{G_m{}^2 + \omega^2 C_m{}^2} = \frac{G_m}{G_m{}^2 + \omega^2 C_m{}^2} - \frac{j\omega C_m}{G_m{}^2 + \omega^2 C_m{}^2} \tag{3.16}$$

ifadesinden;

$$R_S = \frac{G_m}{G_m{}^2 + \omega^2 C_m{}^2} \tag{3.17}$$

elde edilir. Düzenlenmiş şeklinin imajiner kısmı yani düzeltilmiş kapasitans

$$C_C = \frac{C_m}{\left(1 - G_m R_S\right)^2 + \omega^2 C_m{}^2 R_S{}^2} \tag{3.18}$$

şeklindedir. Denklem (3.15) ve Denklem (3.18) yeniden düzenlenirse;

$$C_C = \frac{\left(G_m{}^2 + \omega^2 C_m{}^2\right) C_m}{a^2 + \omega^2 C_m{}^2} \tag{3.19}$$

$$G_C = \frac{\left(G_m{}^2 + \omega^2 C_m{}^2\right) a}{a^2 + \omega^2 C_m{}^2} \tag{3.20}$$

elde edilir. Burada,

$$a = G_m - \left(G_m{}^2 + \omega^2 C_m{}^2\right) R_S \qquad (3.21)$$

olup, C_m ve G_m ölçülen kapasitans ve iletkenliktir. $R_S = 0$ durumunda $C_C = C_m$ ve $G_C = G_m$ olur.

4. DİELEKTRİKLER

4.1 Dielektrik Malzemeler

Bir madde, dış bir elektrik alan uygulandığında enerji depolama yeteneğine sahipse dielektrik olarak sınıflandırılır. Paralel plakalı bir kondansatörün iki ucu arasına bir dc gerilim kaynağı yerleştirilirse, plakalar arasında dielektrik madde olduğu durumda, plakalar arasında hiçbir madde olmadığı durumunkinden daha fazla yük depolanır. Dielektrik madde, dış alana bilinen biçimde katkı yapacak şekilde, elektrotlardaki yükleri nötrleştirerek, kapasitörün depolama kapasitesini arttırır. Dielektrik veya elektriksel yalıtkan malzemeler, elektrostatik alanlara uzun süre karsı koyabilen malzemelerdir. Bu maddelere doğru gerilim (dc) uygulandığında, elektrik akımının geçmesine karşı çok büyük direnç gösterirler, bu nedenle elektriksel iletken malzemelerle temel özellikleri bakımından oldukça farklıdırlar. Teoride elektriksel yalıtkan malzemelere doğru gerilim uygulandığında hiçbir akım geçişi olmaz. Yani elektriksel yalıtkan malzemenin özdirenci (spesifik direnci) çok büyük olmalıdır. Ancak uygulamada kullanılan elektriksel yalıtıcı malzemeler dc gerilim etkisi altında çok küçükte olsa bir akım taşırlar (sızıntı akımı).Bu yüzden elektriksel yalıtkan malzemelerin özdirenci ne kadar büyükte olsa sonlu bir değerdedir. Elektriksel yalıtkan bir malzemenin özdirenci ne kadar büyük olursa kalitesi de o oranda iyi olur. Bir malzemenin yalıtkan özelliği, dielektrik şiddet cinsinden tanımlanır ve dielektrik şiddet, maddenin içinden geçen veya iki ucu arasında akan kontrolsüz bir akıma neden olan alan şeklinde ifade edilir. Dielektrik şiddet ve malzemenin yük depolama özelliği, dielektrik sabiti veya geçirgenlik olarak tanımlanan parametreyi belirleyen makroskopik özelliklerdir. Bir uygulama alanında kullanılacak malzemenin özellikleri arasında olan dielektrik şiddet ve geçirgenlik mekanizmalarının bilinmesi gerekir. Maddenin makroskopik davranışını, atomik ve moleküler yapısı cinsinden ele alarak, bu bilgiyi elde etme işi ise dielektrik teoriyle yapılır. Bütün maddeler için dielektrik özellikleri açıklayacak bir teori oluşturmak çok zordur. Bu yüzden dielektrik malzemeler için basit kabuller ve teorik olarak modeller oluşturulmuştur. Bu modeller kullanılarak, teori, deneysel olarak test edilebilen parametrelerin belli özelliklerini veya değişmelerini tahmin eder. Deneysel veri ve sonuçların teorik değerlere ve tahmin edilen değerlere

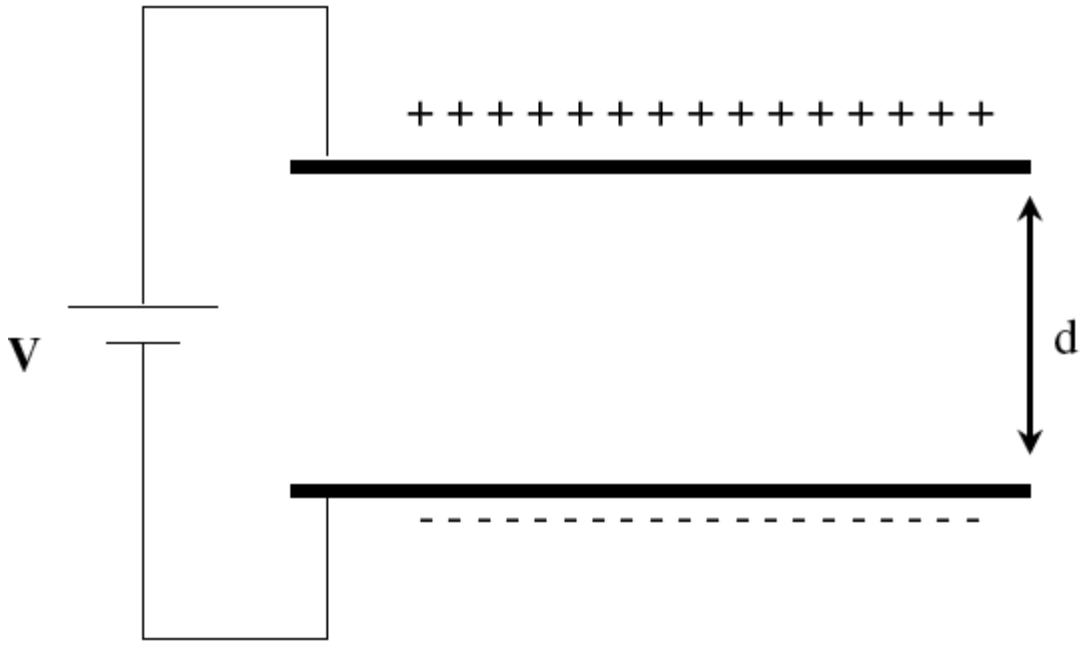
olan yakınlık derecesi, oluşturulan modelin başarısını gösterir. Oluşturulan bu modeller bir kez başarılı olduktan sonra, kullanılacak yeni malzemelerin özelliklerini belirlemede hangi araştırmanın yapılabileceğini ve dielektriğin farklı elektriksel koşullar altındaki olası davranışını belirlemede hangi araştırmanın kullanılacağının bilinmesine olanak sağlar. Yani kısaca bir maddenin dielektrik davranışının anlaşılması için, tam ve deneysel sonuçları açıklayabilecek bir teorinin var olması gerekmektedir. Bu teorik temel çerçevesinde malzemenin özelliklerinin kolayca anlaşılması sağlanabilir.

4.2. Dielektriklerde Statik Elektrik Alan Etkisi

Dielektrikler bir dış elektrik alan etkisi altında içerisinde hareket edebilen serbest taşıyıcı bulundurmamaları bakımından iletkenlerden ayrılırlar. Dielektrikler, bir başka ifade ile yalıtkanlar, elektriksel iletkenliği sağlayacak kadar serbest taşıyıcıya sahip değildir. Dielektriklerde tüm yükler belirli atom veya moleküllere bağlıdırlar ve hareketleri molekül içinde sınırlıdır. Dielektrik bir madde, elektrik alan içerisine koyulduğu zaman olabilecek tek hareket, pozitif ve negatif yüklerin oluşan elektrostatik kuvvet altında zıt yönlerdeki küçük yer değiştirmeleridir. Bunun sonucunda dipol momentleri oluşur. İçinde böyle küçük yer değiştirmelerin oluştuğu dielektriklere kutuplanmış dielekrikler denir. Elektrik alan etkisi ortadan kaldırıldığı zaman bu yükler eski yerlerine dönerler. Ve net dipol moment sıfır olur. Pozitif ve negatif yüklerin elektrostatik kuvvet altında yer değiştirmelerinden başka sürekli bir dipol momente sahip molekülleri de yönlendirir. Bu tür moleküller, kendilerini alan doğrultusunda yönlendirmeye çalışan bir kuvvet çifti etkisi altında kalırlar. Sonuçta, net bir yönelmenin oluştuğu denge kutuplanması elde edilir. Bazı dielektrik maddeler ise elektrik alan içerisine konmadan bu yük ayrışımı vardır. Bu maddeler net bir dipol momente sahiptir. Dielektrik maddelerin elektriksel özellikleri genellikle dielektrik sabitleri cinsinden ifade edilir. Çoğu maddelerde bu değer, elektrik alan şiddetinden bağımsızdır, ancak değişken elektrik alan etkisinde frekansa bağlıdır.

4.3. Dielektriksiz Paralel Plakalı Kondansatör:

A yüzey alanına sahip ve aralarında d uzaklığı bulunan iki paralel plakalı bir dielektriksiz kondansatör Şekil 4.1 verilmiştir.



Şekil 4.1 Dielektriksiz paralel levhalı kondansatör

Plakalardan birinin yükü $+Q$, diğerinin yükü $-Q$ olsun. Eğer plakalar arasına bir yalıtkan madde (dielektrik madde) konulursa, yüklerin bir plakadan diğerine geçişi sınırlanır. Bu plakalar bir üretecin uçlarına bağlanırsa kondansatör kolayca yüklenebilir. Plakalar arasında oluşan elektrik alan şiddeti,

$$E = \frac{\sigma}{\varepsilon_0} \qquad (4.1)$$

İfadesi ile verilir. Burada $,\varepsilon_0$ boşluğun geçirgenlik sabiti, σ ise her bir plaka üzerindeki birim alan başına düşen yüzey yük yoğunluğudur. Aralarında d uzaklığı bulunan plakalar arasında oluşan potansiyel farkı,

$$V = E.d \qquad (4.2)$$

olur. Buna göre her bir plakanın sahip olduğu toplam yük σA olmak üzere paralel plakalı kondansatörün sığası;

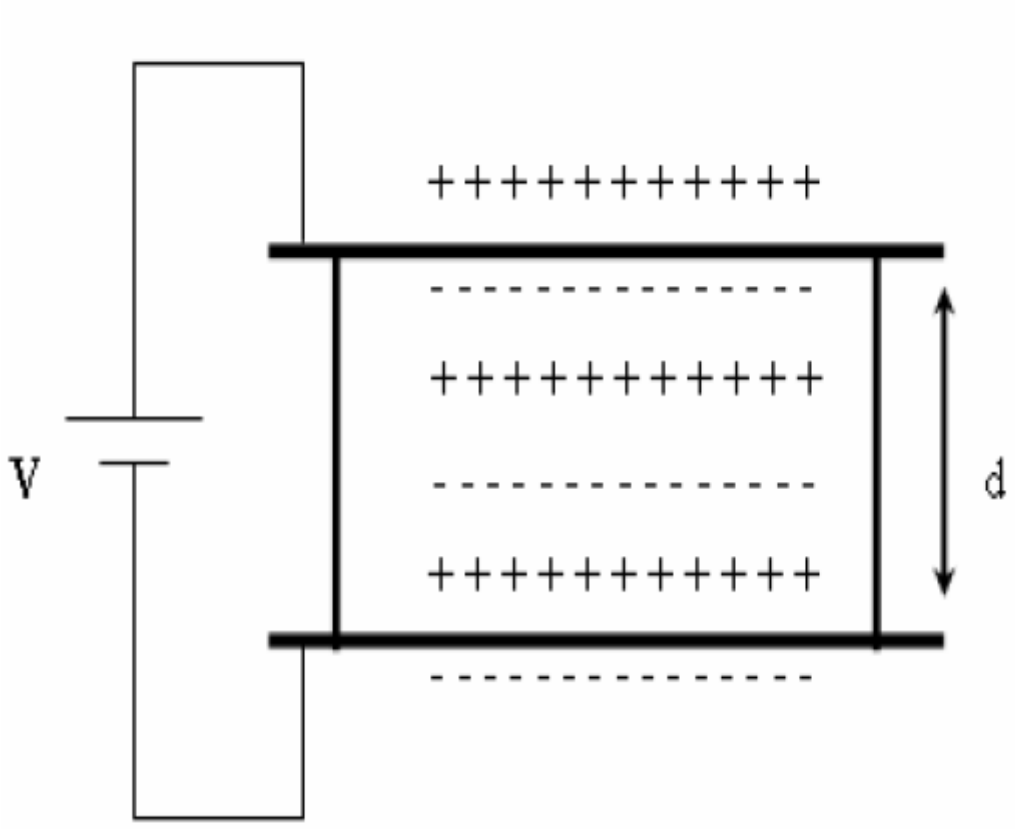
$$C = \frac{Q}{V} = \varepsilon_0 \frac{\mathrm{A}}{d} \qquad (4.3)$$

olarak ifade edilir. Ayrıca σ yüzey yük yoğunluğu, plakalar arasındaki bölgede elektrik yer değiştirme kaynağı olarak düşünülebilir. Buna göre elektrik yer değiştirme aşağıdaki denklemle ifade edilir [14].

$$D = \sigma = \varepsilon_0 . E \qquad (4.4)$$

4.4 Dielektrikli Paralel Plakalı Kondansatör

Dielektrikli bir kondansatörün şekli Şekil4.2'de verilmektedir. Bir kondansatörün plakaları arasındaki boşluk tamamen bir yalıtkan ile (dielektrik) madde ile doldurulursa, kondansatörün sığası birimsiz ε' çarpanı kadar artar. Bu ε' çarpanına yalıtkan dielektrik sabiti denir. Bu sabit her zaman boşluğun geçirgenlik sabiti (ε_0) cinsinden ifade edilir ve birden büyük bir sayıdır.



Şekil 4.2 Dielektrik paralel levhalı kondansatör

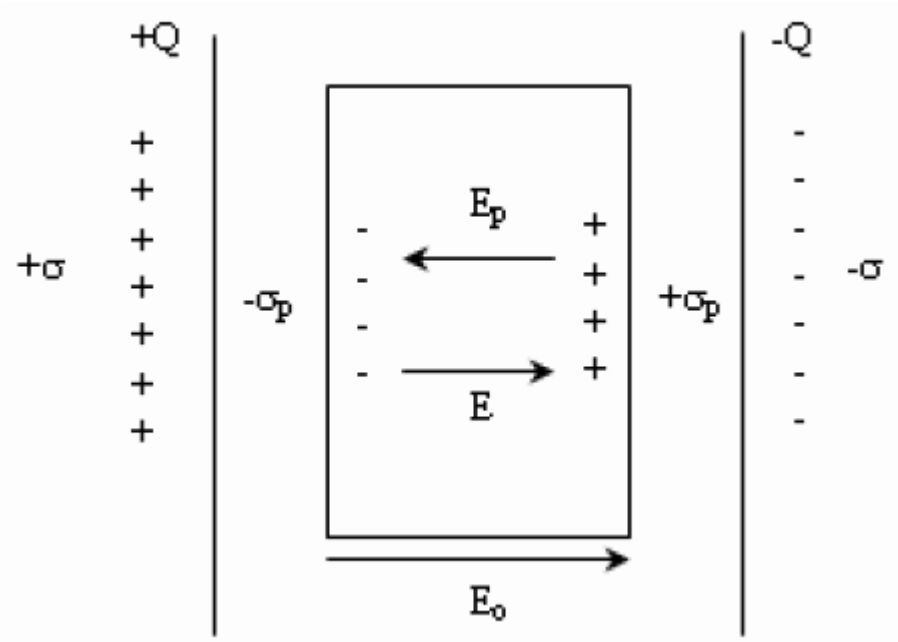
Bir dielektrik yokken paralel plakanlı kondasatörün sığası C_0 , kondansatörün uçları arasındaki potansiyel farkı V_0 ve elektrik alan E_0 olsun.

$$V = \frac{V_0}{\varepsilon'} \qquad (4.5)$$

Plakalar arasına bir dielektrik madde konulursa potansiyel farkı elektrik alan $\frac{1}{\varepsilon'}$ çarpanı kadar azalır. Yani,

$$E = \frac{E_0}{\varepsilon'} \qquad (4.6)$$

olur. Kondansatör üzerindeki Q yükü değişmediğinden dolayı, sığanın değeri ise ε' çarpanı kadar artmaktadır. Yani, Kondansatörün plakaları arasına bir dış elektrik alan uygulandığında dipoller, üzerine etkiyen tork nedeniyle alan doğrultusunda sıraya dizilirler. dipollerin sıraya dizilme derecesi elektrik alanın büyüklüğüne ve sıcaklığa bağlıdır. Çünkü artan dış elektrik alanla dipollerin hareketliliği de artacaktır. Bu nedenle sıraya dizilme genellikle, elektrik alan şiddeti arttıkça veya sıcaklık azaldıkça artar. Kısmen sıraya dizilmiş bu dipoller, dış alana karşı koyan (ters yönlü) bir iç(doğal) elektrik alan oluştururlar. Buda dış elektrik alanın azalmasına neden olur. Dielektriğin molekülleri sürekli dipol momentine sahip değilse bunlara polar olmayan moleküller denir. Bu durumda dış elektrik alan bir miktar yük ayrışmasına sebep olur. Ve bunun sonucunda oluşan dipol momentlere indüklenmiş denir. İndüklenen bu dipol momentler dış alanla aynı doğrultuda sıralanma eğilimi gösterirler ve alanın bir miktar azalmasına neden olurlar. Bu durum Şekil 4.3'deki gibi açıklanabilir. Burada σ_i indüklenmiş yüzey yük yoğunluğu, E_i indüklenmiş elektrik alanıdır. Şekil 4.3'de görüldüğü gibi düzgün bir elektrik alan içindeki bir dielektrik maddede moleküllerin pozitif kısmı elektrik alan yönünde, negatif kısmı da alana zıt yönde yönelir.



Şekil 4.3 Elektriksel polarizasyon.

Böylece uygulanan elektrik alan, dielektrik madde tümü ile nötr olmasına karşın dielektiriği polarize eder. Elektrik alanın etkisi sonucu, negatif yükler sol yüzeyde, pozitif yükler sağ yüzeyde birikmişlerdir. Dielektrik bütünü ile nötr kalmasından dolayı, negatif yüzeyde oluşan yük miktarı pozitif yüzeyde oluşan yük miktarına eşittir. Burada dielektrik üzerindeki net etki, sağ ve sol yüzeylerdeki zıt işaretli, eşit değerde indüklenmiş yüzey yük yoğunluğu σ_i'nin oluşmasıdır. Dielektrik üzerinde indüklenen bu yüzey yükleri, E_0 dış alanına karşı koyan indüklenen E_i elektrik alanının oluşmasına sebep olurlar. Böylece dielektrik içindeki net E elektrik alanın büyüklüğü indüklenmiş elektrik alandan dolayı

$$E = E_0 - E_i \qquad (4.7)$$

şeklinde ifade edilir. Şekil 4.1 gösterilen paralel plakalı kondansatörde plakalar üzerindeki σ serbest yük yoğunluğu, E_0 elektrik alanına,

$$E_0 = \frac{\sigma}{\varepsilon_0} \qquad (4.8)$$

şeklinde bağlıdır. Dielektrik içindeki indüklenen elektrik alanı, indüklenmiş σ_i yük yoğunluğuna aşağıdaki denklemle bağlı olur.

$$E_i = \frac{\sigma_i}{\varepsilon_i} \qquad (4.9)$$

$$E = \frac{E_0}{\varepsilon'} = \frac{\sigma}{\varepsilon' \varepsilon_0} \qquad (4.10)$$

olduğundan bu ifade Denklem (4.7)'de yerine konulursa;

$$\frac{\sigma}{\varepsilon' \varepsilon_0} = \frac{\sigma}{\varepsilon_0} - \frac{\sigma_i}{\varepsilon_i} \qquad (4.11)$$

$$\sigma_i = \left(\frac{\varepsilon_i}{\varepsilon_0}\right)\sigma\left(1-\frac{1}{\varepsilon^{'}}\right) \qquad (4.12)$$

Olarak elde edilir. Bu ifade, dielektrik üzerinde indüklenen σ_i yük yoğunluğunun kondansatörün plakaları üzerindeki σ serbest yük yoğunluğundan küçük olduğunu gösterir. Hiçbir dielektrik yoksa beklenildiği gibi $\varepsilon^{'}=1$ ve $\sigma_i=0$ olur. Buna karşın, dielektrik yerine bir iletken yerleştirilirse $E=0$ olur, o zaman Denklem (4.7)'den $E_0=E_i$ Elde edilir ki bu $\sigma_i=\sigma$ karşılık gelir. Yani, iletken üzerindeki indüklenen yük plakalar üzerindeki yükle eşit ve zıt işaretli olacak ve iletkendeki net alan sıfır olacaktır [10]. V potansiyeli altında plakalarda biriken toplam yük miktarı,

$$Q = Q_0 + Q_B \qquad (4.13)$$

İle ifade edilir. Burada Q_B dielektriğin kutuplanması sonucu, Q_0 ise plakalar arasında dielektrik yokken plakalarda biriken yük miktarını ifade eder. Buna göre dielektriğin kutuplanma miktarı, plaka yüzeylerindeki bağlı yük yoğunluğu ile belirlidir.

4.5 Dielektrik Geçirgenlik ve Elektriksel İletkenlik

Bir maddenin geçirgenliği ε ile tanımlanır ve bu geçirgenlik maddenin bir elektrik alanı ile etkileşmesini tanımlar. Bağıl geçirgenlik ise

$$\varepsilon_r = \frac{\varepsilon}{\varepsilon_0} \qquad (4.14)$$

şeklinde tanımlanır. Dielektrik malzemelerin geçirgenlikleri genelde karmaşık bağıl geçirgenlik olarak ele alınır ve

$$\varepsilon^* = \varepsilon_{gerçel} - j\varepsilon_{sanal} \qquad .(4.15)$$

$$\varepsilon^* = \left[\varepsilon_\infty + \frac{\varepsilon_s - \varepsilon_\infty}{1+\omega^2\tau^2}\right] - j\left[\frac{\varepsilon_s - \varepsilon_{\infty_\infty}}{1+\omega^2\tau^2}\omega\tau\right] \qquad (4.16)$$

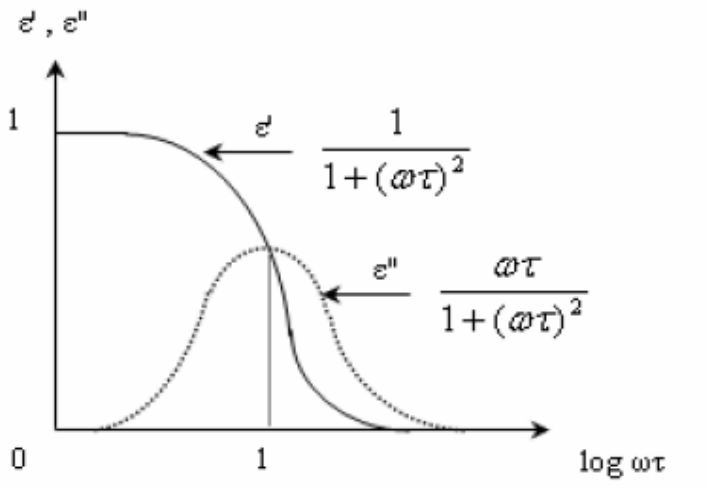
şeklinde tanımlanır. Burada ε^* ; kompleks bağıl geçirgenliktir.

$$\varepsilon_{gerçel} = \varepsilon_\infty + \frac{(\varepsilon_s - \varepsilon_\infty)}{1+\omega^2\tau^2} \qquad (4.17)$$

$\varepsilon_{gerçel}$, bir malzeme içerisinde dış bir Elektrik alanından ne kadar enerji depolandığının bir ölçüsüdür. Geçirgenliğin sanal kısmı aşağıdaki denklemle ifade edilir.

$$\varepsilon_{sanal} = \frac{(\varepsilon_s - \varepsilon_\infty)}{1+\omega\ \tau^2}\omega\tau \qquad (4.18)$$

Dielektrik sabitinin gerçel ve sanal bileşenlerinin frekansa bağlı değişimi Şekil 4.4 verilmiştir. Geçirgenliğin sanal kısmı ε_{sanal} ye kayıp faktörü adı verilir. Bu nicelik, bir malzemenin bir dış elektrik alanında ne kadar enerji kaybettiğinin bir ölçüsü olup, $\varepsilon_{sanal} > 0$ Daima sıfırdan büyük ve genellikle de $\varepsilon_{gerçel}$ den çok daha küçüktür.



Şekil 4.4 Dielektrik sabitinin gerçel ve sanal bileşenlerinin frekansa bağlı değişimi.

τ, numuneye özgü bir niceliktir ve sıcaklığın bir fonksiyonudur. ω ise sıcaklıktan bağımsızdır [14]. Denklemin sağ tarafı frekansla sıfırla sonsuz arasında değiştiğinde sıfıra yaklaşır. Bu terim Şekil 4.4 de dolu çizgi ile verilmiş olan $\log \omega\tau$ 'nın bir fonksiyonu olarak gösterilmektedir. Çok düşük frekanslarda $\left(\omega << \frac{1}{\tau}\right)$, dielektrik sabitinin gerçel bileşeni, statik dielektrik sabitine yaklaşır. Yüksek frekanslarda $\left(\omega >> \frac{1}{\tau}\right)$, ise gerçel bileşen ε_{∞} değerine yaklaşır. Yüksek ve alçak frekans arasında kalan bölgede ise düzgün geçişler (iki faz bölgesi arasında) olur. Dielektrik sabitinin sanal bileşeni ile ilgili eğri yine Şekil 4.4' de (kesikli çizgili olan)verilmektedir. Eğride bu terimin $\omega = \frac{1}{\tau}$ olduğu noktada belirli bir maksimum verdiği görülmektedir. Hava ile doldurulmuş paralel plakalı bir kondansatörün sığası, kenar etkileri ihmal edilerek;

$$C_0 = \frac{A}{d}\varepsilon_0 \ \left(farad\right) \tag{4.19}$$

olarak verilir. Bu ifadede A kondansatörün alanı ve d plakalar arası uzaklıktır. Plakalar arasında bir dielektrik bulunduğunda, uygulanan alternatif elektromotor kuvveti (V) ile akım aşağıdaki ifadeyle gösterilir.

$$I = i\omega\left(\varepsilon^{'} - i\varepsilon^{''}\right)\frac{A}{d}\varepsilon_0 V \tag{4.20}$$

Plakalar arasındaki alan şiddeti $E = \frac{V}{d}$ (Volt / metre) ve akım yoğunluğu $J = \frac{I}{\mathrm{A}}$ $\left(amper/metre^2\right)$ olduğundan,

$$J = i\omega\varepsilon_o\varepsilon^{'}E + \omega\varepsilon_0\varepsilon^{''}E \tag{4.21}$$

elde edilir. Böylece iletkenlik $\frac{J}{E}$ oranından bulunabilir.

$$\frac{J}{E} = i\omega\varepsilon_0\varepsilon^{'} + \omega\varepsilon_0\varepsilon^{''} \tag{4.22}$$

Dielektrik içinde, sanal terim, sığadan kaynaklanır. Sığada da bağıl geçirgenliğin reel kısmı $\left(\varepsilon^{'}\right)$ vardır. Bundan dolayı, dielektrik iletkenlik $\frac{J}{E}$ oranının reel kısmından belirlenebilir.

$$\sigma_d = \omega \varepsilon_0 \varepsilon^{''} \qquad (4.23)$$

Dielektrik iletkenlik, madde içindeki bütün kayıp mekanizmaların toplamını ve bir yalıtkan gibi bir dielektriğin performansının ölçümünü ifade eder.

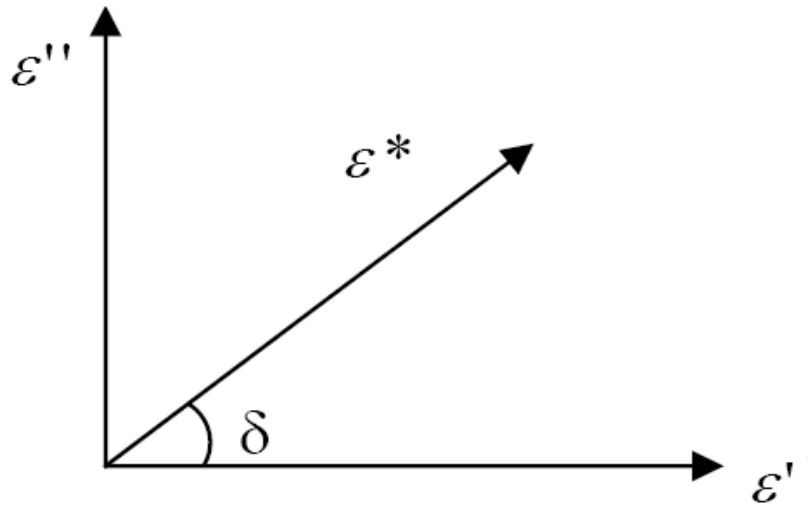
4.6 Dielektrik Kayıp Açısı

Dielektrik kayıp açısı, hem bir dielektrik malzeme hem de yalıtıcı bir kısım için önemli bir parametredir. Diğer tüm koşullar eşit olsa da, dielektrik kayıp bu açıyla büyür. Bu parametre genellikle, kayıp tanjant adı verilen tanδ ile tanımlanır. Bazen, yalıtıcı bir kısmın kalite faktörü, yani kayıp tanjantın tersi ile belirlenir.



(4.24)

Yüksek frekans ve yüksek gerilim mühendisliğinde pratikte kullanılan en iyi elektriksel yalıtıcı malzemeler için tan**δ** değeri, binler hatta on binler değerindedir. Tan**δ** Daha az kritik durumlarda kullanılan düşük kaliteli malzemeler durumunda, yüzler mertebesinde olabilir. Bir malzemenin "bağıl kayıplılığı" kaybedilen enerjinin depolanan enerjiye oranı şeklinde tanımlanır ve Şekil 4.5' deki gibi bir vektör diyagramında gösterilebilir.



Şekil 4.5 Kayıp tanjant vektör diyagramı

Kompleks geçirgenlik, basit bir vektör diyagramı seklinde çizildiğinde, reel ve sanal kısımları arasındaki faz farkı 90'dir. Vektör toplamı reel eksenle ε' ve bir **δ** açısı oluşturur. Bir malzemenin "bağıl kayıplılığı" kaybedilen enerjinin depolanan enerjiye olan oranıdır. Kayıp tanjant ifadesi vektör diyagramından;



(4.25)

şeklinde ifade edilebilir [23]. Üzerinde çalışılan tüm numunelerden elde edilen frekansa karşı çizilen tan**δ** 'larda maksimumlar gözlenir.

5.DENEYSEL YÖNTEM

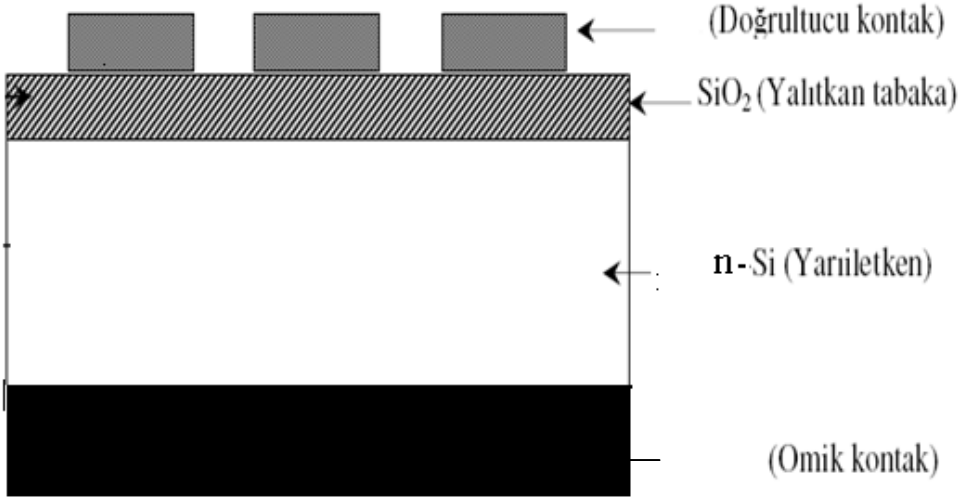
5.1 Numunenin Hazırlanması

Bu çalışmada, Czochralski (CZ) metoduyla büyütülmüş (111) yüzey doğrultulu, 280 μm kalınlıklı ve öz direnci 4 Ω-cm olan fosfor katkılı n-Si kristali kullanıldı. Önce kristal bir dizi kimyasal temizleme işlemlerine tabii tutuldu. Bu kimyasal temizleme işlemleri şunlardır:

1. Kristali yağdan ve diğer kirlerden arındırmak için Trikloretilen (C_2HCl_3) ile 10 dakika ultrasonik temizleme.
2. Aseton (CH_3COCH_3) ile10 dakika ultrasonik temizleme.
3. İzopropil alkol ($CH_3CH(OH)CH_3$) ile 10 dakika ultrasonik temizleme.
4. 20 hacim Sülfirikasit (H_2SO_4) ve 20 hacim Hidrojen peroksit (H_2O_2) karışımında 10 dakika ultrasonik olarak temizleme.
5. Amonyak (NH_3), hidrojen peroksit ve deiyonize su karışımında (NH_3 + H_2O_2) 10 dakika ultrasonik olarak temizleme.
6. 15 hacim deiyonize su ve 1 hacim %38-40'lik HF karışımında 2 dakika yıkama.
7. 2 hacim Nitrik asit (HNO_3), 1 hacim %38-40'lık HF ve 1 hacim Asetik asit (CH_3COOH) karışımında 4 dakika tutularak kristal yüzeyi parlatma.
8. 15 hacim deiyonize su ve 1 hacim %38-40'lık HF karışımında 2 dakika yıkama.
9. Azot gazı (N_2) ile kurutma.

Ayrıca, kristal her temizleme aşamasında 18 MΩ'luk deiyonize su ile durulandı. Numune temizlendikten hemen sonra kontak için vakum ortamına konuldu $6x10^{-6}$ Torr basınçta omik kontak yapmak için kristalin mat yüzeyi aşağı gelecek şekilde seçilerek maske üzerine yerleştirildi. Kontak için % 99,99 saflıktaki Au metali kullanıldı. Bu sırada kimyasal temizleme işlemi biten kristalin yüzeyinin oksitlenmemesi için hemen daha önceden hazırlanmış olan vakumlu metal kaplama ünitesinin içerisine uygun yükseklikteki tezgahın üzerine mat yüzeyi aşağıdaki ısıtıcı ve buharlaştırılacak metale bakacak şekilde yerleştirildi. Daha sonra vakumlu kaplama ünitesinin vakum seviyesi yaklaşık 10^{-6} Torr basınca düşünceye kadar beklendi. Sonra ısıtıcıya akım verilerek

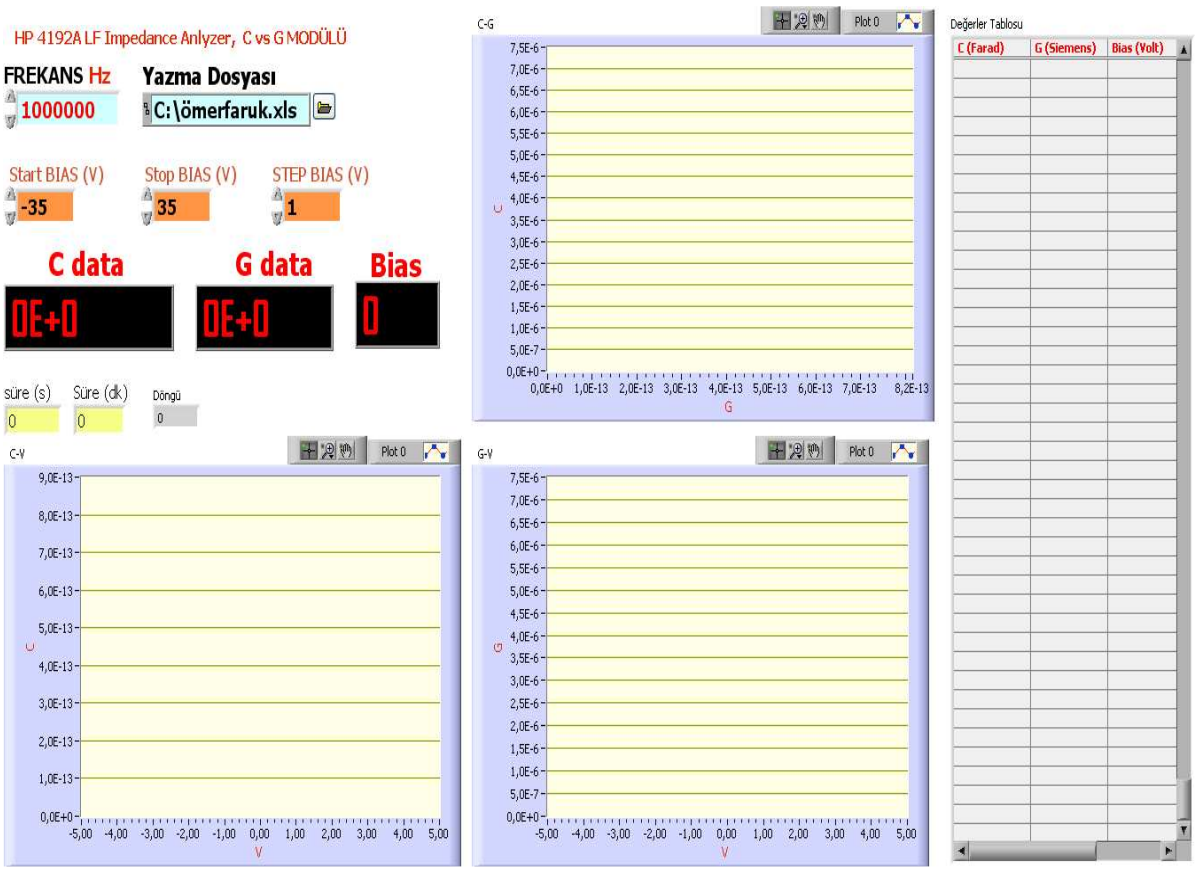
kristalin mat yüzeyine % 99,99 saflıkta altın (Au) buharlaştırılarak yüzey yaklaşık 1500 Å kalınlıkta Altın metal ile kaplandı. Sonra vakum ortamına hava verilerek numune dışarı çıkarıldı. Daha sonra tavlama fırınının orta noktasının sıcaklığı 800 $^{\circ}C$ ye ayarlanıp tavlama fırınının orta noktasına kuartz bir pota içerisindeki numune, yine kuartz bir çubuk yardımıyla yerleştirildi. 3 dakika tavlandıktan sonra tavlama fırınından dışarı alınıp soğuması için beklendi ve böylece ohmik kontak yapıldı. SiO_2 yalıtkan tabakasını, n-tipi Si yüzeyi üzerine büyütmek için temiz oda şartlarında yaklaşık 1 ay süreyle numune bekletilerek yarıiletkenin oksitlenmesi sağlandı. Daha sonra numunenin ön yüzeyi (SiO_2 kaplanmış yüzeyi) ise uygun maske (1 mm çaplı) ile kapatılıp, tekrar vakum sistemine konulup yine yaklaşık 1500 Å kalınlığında, %99,99 saflıkta Au ile kaplandı. Böylece doğrultucu kontağında yapılmasıyla Şekil5.1'de verilen Au/SiO_2/n-Si(111) MOS (Metal-Oksit-Yarıiletken) elde edildi.



Şekil 5.1 Au/SiO_2/n-Si MOS (Metal-Oksit-Yarıiletken**)** yapının şematik gösterimi.

5.2. C-V-f ve G-V-f Ölçümleri

Hazırlanan Au/SiO_2/n-Si MOS (Metal-Oksit-Yarıiletken**)** yapının C-V-f ve G-V-f Ölçümleri Selçuk Üniversitesi Fen fakültesi İnce Film ve Karakterizasyon Laboratuarında yapıldı. Hazırlanmış olan numunenin kapasitans-voltaj-frekans (C-V-f) ve iletkenlik-voltaj-frekans (G-V-f) ölçümlerinde Hawlett Packard 4192A LF empedans analiz metre kullanılmıştır. Tüm bu ölçümler bilgisayara takılan çevirici kart yardımıyla kontrol edilerek gerçekleştirilmiştir. MOS yapı dc gerilim altındayken, 30 mV'luk bir ac uyarma sinyali uygulanarak, oda sıcaklığında -5V - +5V aralığında 0,01 voltluk adımlarla, 30kHz, 50 KHz, 70 KHz, 100 kHz, 300 KHz, 500 kHz, 700 KHz, 1 MHz ve 3MHz frekansları için ölçüm alındı. Ölçüm değerleri LabVIEW programı yardımı ile Şekil 5.2 de görülen C vs G MODÜLÜ ile kaydedildi.



Şekil 5.2 Labview programı HP 4192A LF Impedance Anlyzer, C vs G Modülü.

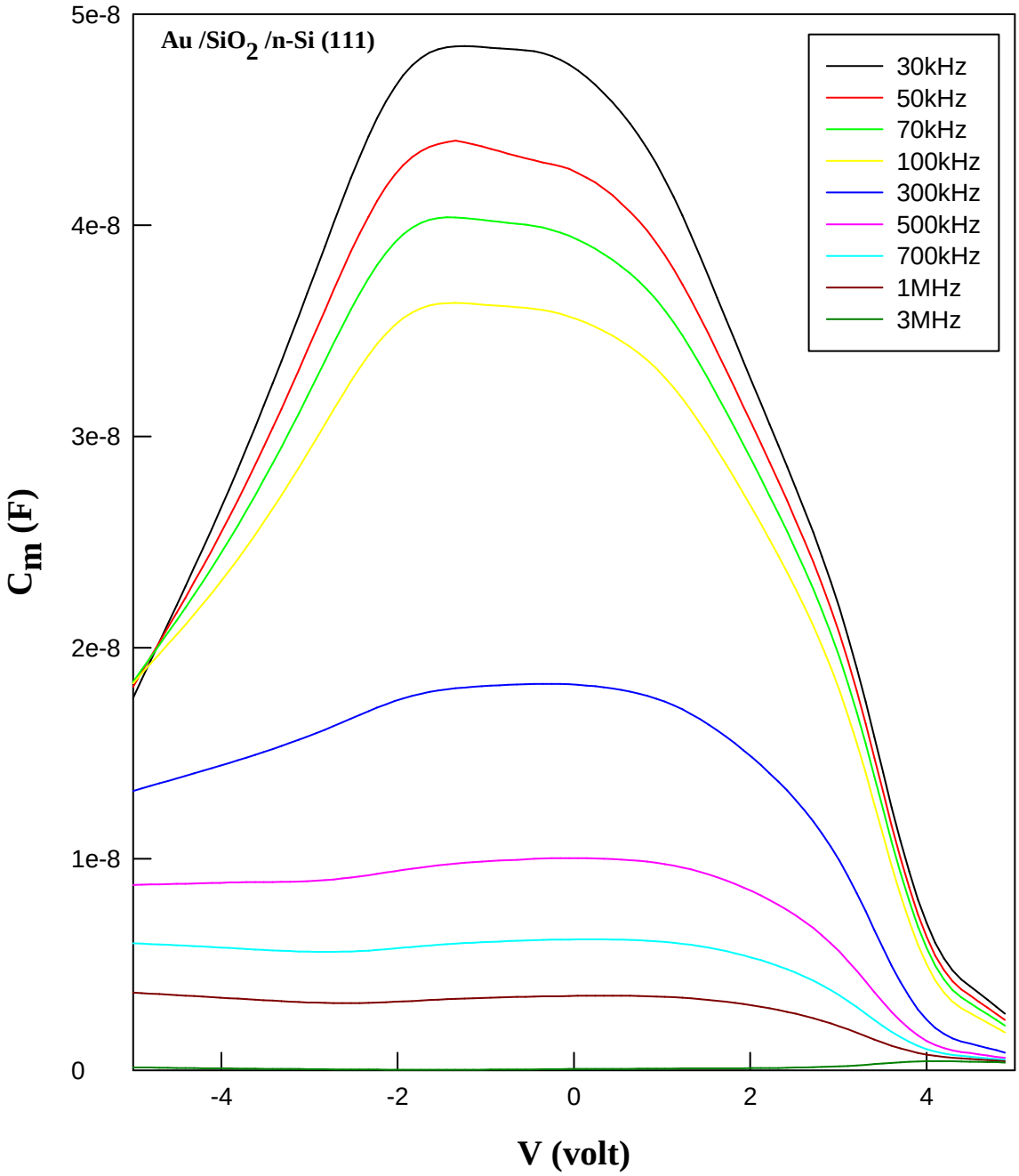
6. DENEYSEL SONUÇLAR VE TARTIŞMA

Hazırlanan MOS yapının dielektrik özellikleri ve elektriksel özellikleri oda sıcaklığında 30kHz-3MHz frekans aralığında C-V ve G-V ölçümleri kullanılarak incelenmiştir. Bu eğriler sırasıyla Şekil 6.1 ve Şekil 6.2 'de verilmiştir. Bu eğrilerde gözlenen pik ve yarılmaların hem frekansa hem de uygulanan dc gerilime bağlılık göstermesinin sebebi ara yüzey durumlarının özel dağılımından kaynaklanmaktadır [14-19]. Yani düşük açısal frekanslarda elde edilen C-V ve G/w-V ölçümleri için periyot değeri ($T=1/2\pi f$), ara yüzey tuzaklarındaki taşıyıcıların yaşam süresinden (τ) büyük olacaktır.($T > \tau$). Bu nedenle çok küçük frekanslarda, hemen hemen tüm ara yüzey durumları ac sinyalini takip edebilirken, yeterince yüksek frekanslarda hiçbir ara yüzey durumu ac sinyalini takip edemez. Bu frekans değerleri arasında ise ara yüzey durumlarının ac sinyalini takip etme gücü azalan frekansla artmaktadır [14-19]. Düşük frekans bölgelerinde ara yüzey durumları ac sinyali takip edebildiğinden dolayı C-V ve G-V değerlerine ilave bir katkı gelmektedir. Artan frekansla ara yüzey durumlarının bu katkıları azalmakta ve yüksek frekans değerlerinde hemen hemen hiçbir katkı gelmemektedir. Dolayısıyla MOS yapının daha gerçekçi elektriksel parametrelerini hesaplamak için C-V ve G-V ölçümlerinin yüksek frekanslarda yapılması daha güvenilir olacaktır. C-V ve G-V eğrilerinde frekansa bağımlılığın dışında uygulanan dc gerilime bağlılıkta görülmektedir. Özellikle düşük frekanslarda sıfır volt civarında pikler görülmektedir ve bu piklerin oluşmasında hem uygulanan gerilimle yarıiletken yüzeyinde meydana gelen yığılım, tükenim, tersinim bölgelerindeki fiziksel olaylar, hem de metal–yarıiletken yasak enerji aralığına dağılmış ara yüzey durumları etkilidir [20,22]. Hazırlanan MOS yapının yığılım bölgesi yaklaşık olarak uygulanan gerilimin 0 voltdan küçük olduğu negatif voltajlar bölgesi, tükenim bölgesi yaklaşık olarak 0-4 volt arasındaki gerilim bölgesi tersinim bölgesi ise uygulanan gerilimin 4 voltdan büyük olduğu C-V eğrilerindeki bölgelerdir. C-V, G/w-V eğrilerini 30kHz-100kHz düşük frekanslar bölgesi ve 300kHz-3MHz yüksek frekanslar bölgesi olarak iki farklı bölüme ayırabiliriz. Çünkü bu eğrilerde görüleceği üzere düşük frekanslar bölgesinde arayüzey durumlarının etkisinden dolayı pikler gözlenmekte ve MOS kapasitansına daha önceden de ifade ettiğimiz üzere arayüzey durumlarının etkisinden dolayı ilave kapasitans etkisi olmaktadır. Yüksek frekans bölgesinde ise arayüzey durumlarının etkisi hemen hemen kalmamaktadır ve MOS kapasitansı yaklaşık olarak sabit değerler almaktadır. Seri

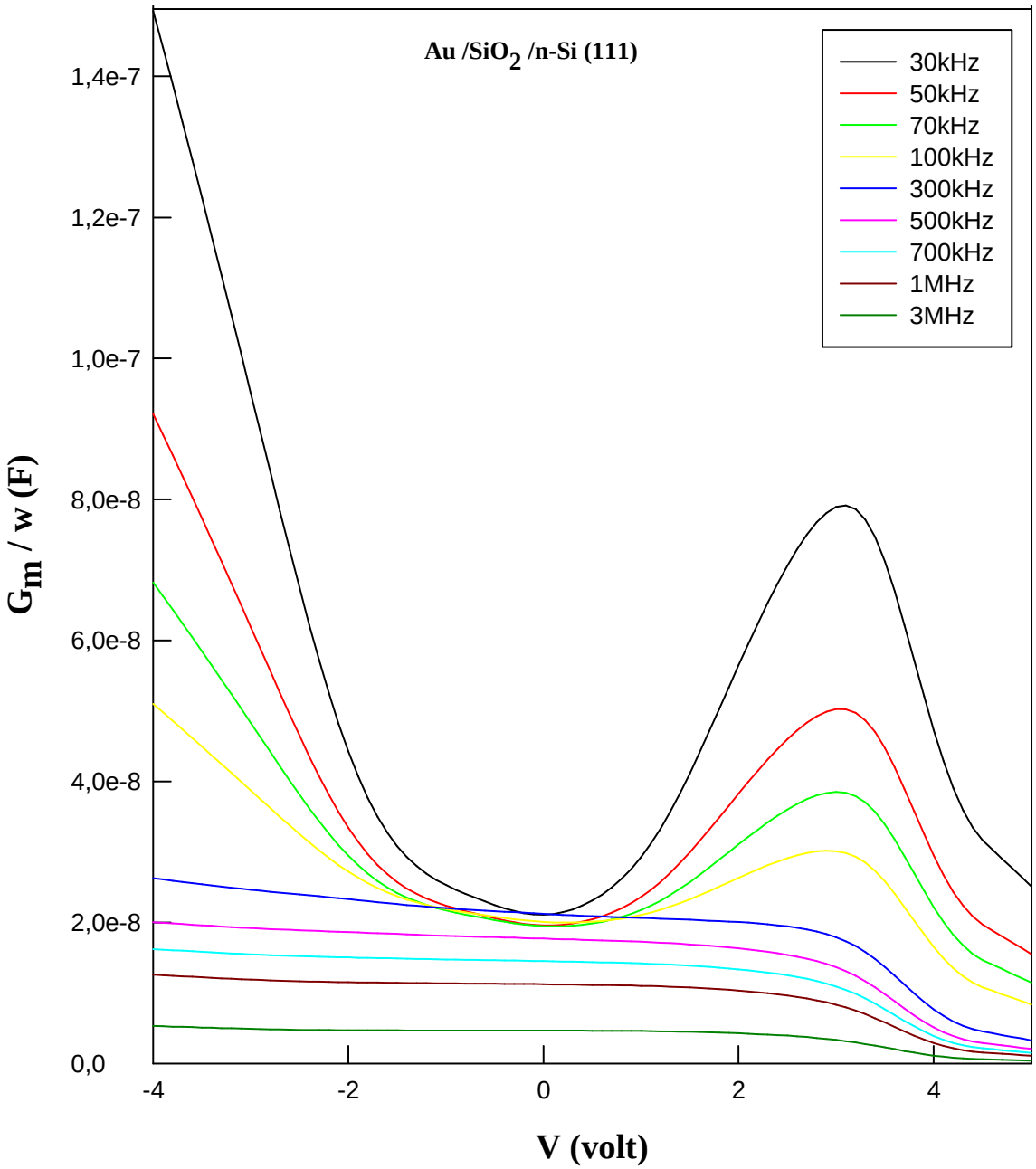
dirençler C-V ve G-V ölçümlerinden faydalanılarak aşağıdaki eşitlikten hesaplanmıştır [15-17].

$$R_S = \frac{G_m}{G_m{}^2 + \omega^2 C_m{}^2} \tag{6.1}$$

Burada C_m ve G_m sırasıyla kuvvetli yığılım bölgesinde ölçülen kapasitans ve iletkenlik değerleridir. Görüldüğü gibi seri direnç yüksek frekanslarda voltajdan bağımsızdır. Seri direnci gerilime ve frekansa bağlı R_s-V ve R_s-f eğrileri Şekil 6.3 ve Şekil 6.4 verilmektedir. Kapasitans ve iletkenlik eğrilerinde gözlenen piklerin aynı şekilde R_s-V eğrilerinde de kendini gösterdiği görülmektedir. Şekil 6.3 görüleceği üzere artan frekansla seri direnç değerleri azalmakta ve doğru beslemde yeterince ileri gerilim değerlerinde yaklaşık sabit kalmaktadır. Daha önceden de ifade ettiğimiz gibi düşük frekans bölgesinde (30kHz-100kHz) ara yüzey durumlarının katkısından dolayı pikler görülmekte ve seri direnç gerçek değerinden yüksek değerlere sahip olmaktadır. Yüksek frekans bölgesinde (300kHz-3MHz) ise arayüzey durumlarının etkisi kaybolmakta ve bundan dolayı seri direnç yaklaşık olarak sabit değere sahip olmaktadır.

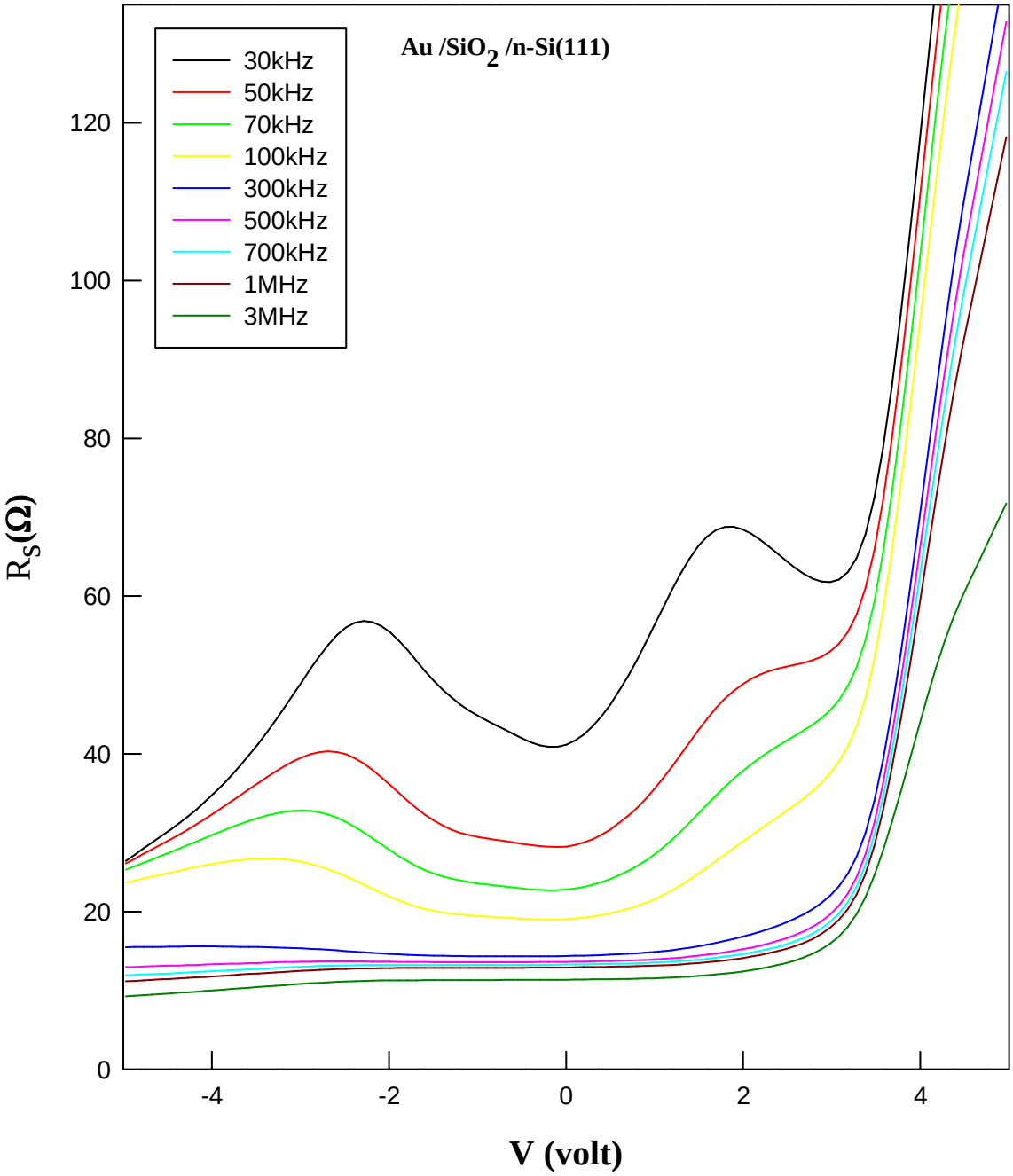


Şekil 6.1 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki C-V eğrileri

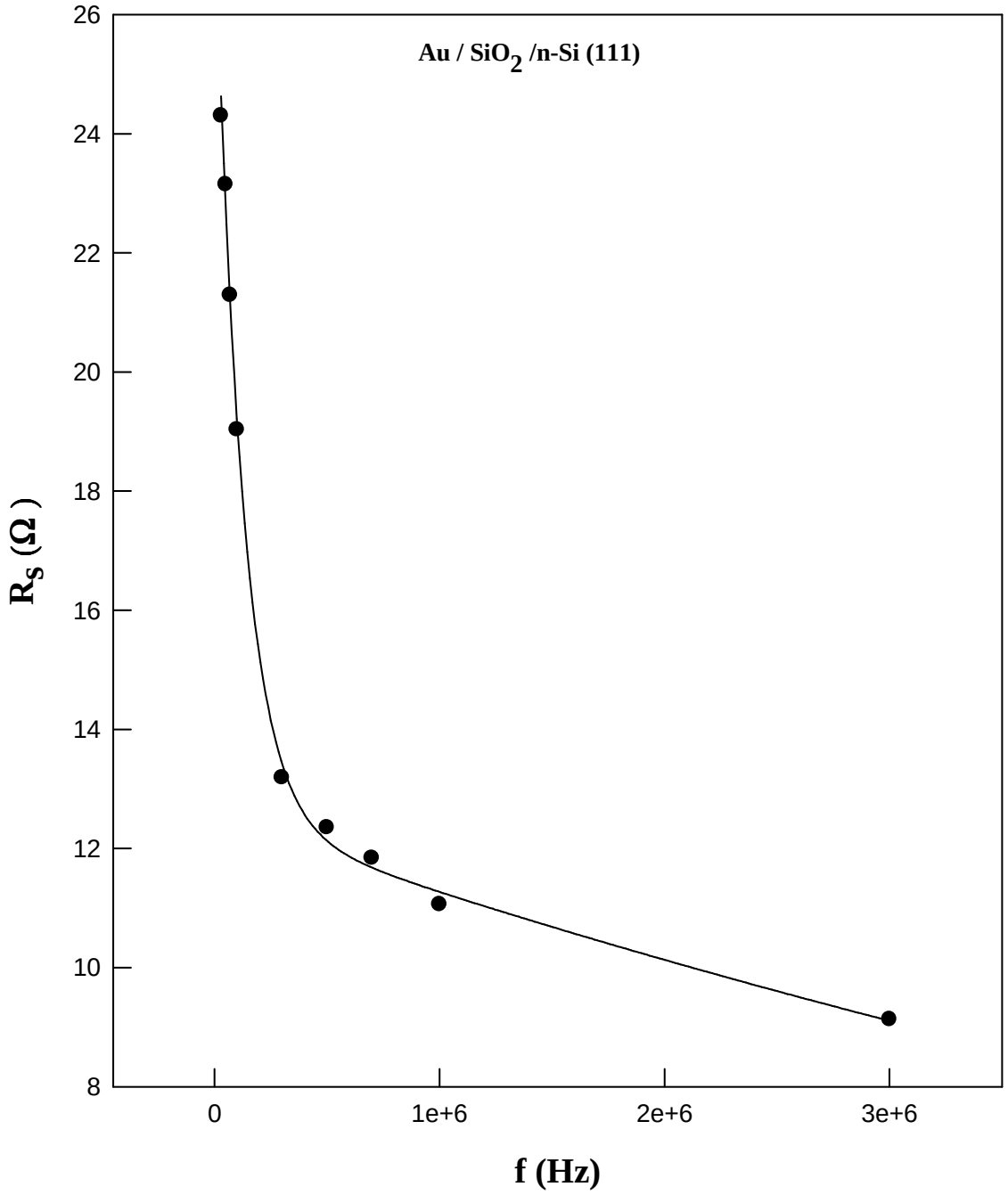


Şekil 6.2 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki G/w-V eğrileri

.



Şekil 6.3 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki seri direnç-gerilim eğrileri



Şekil 6.4 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki seri direnç-frekans grafiği.

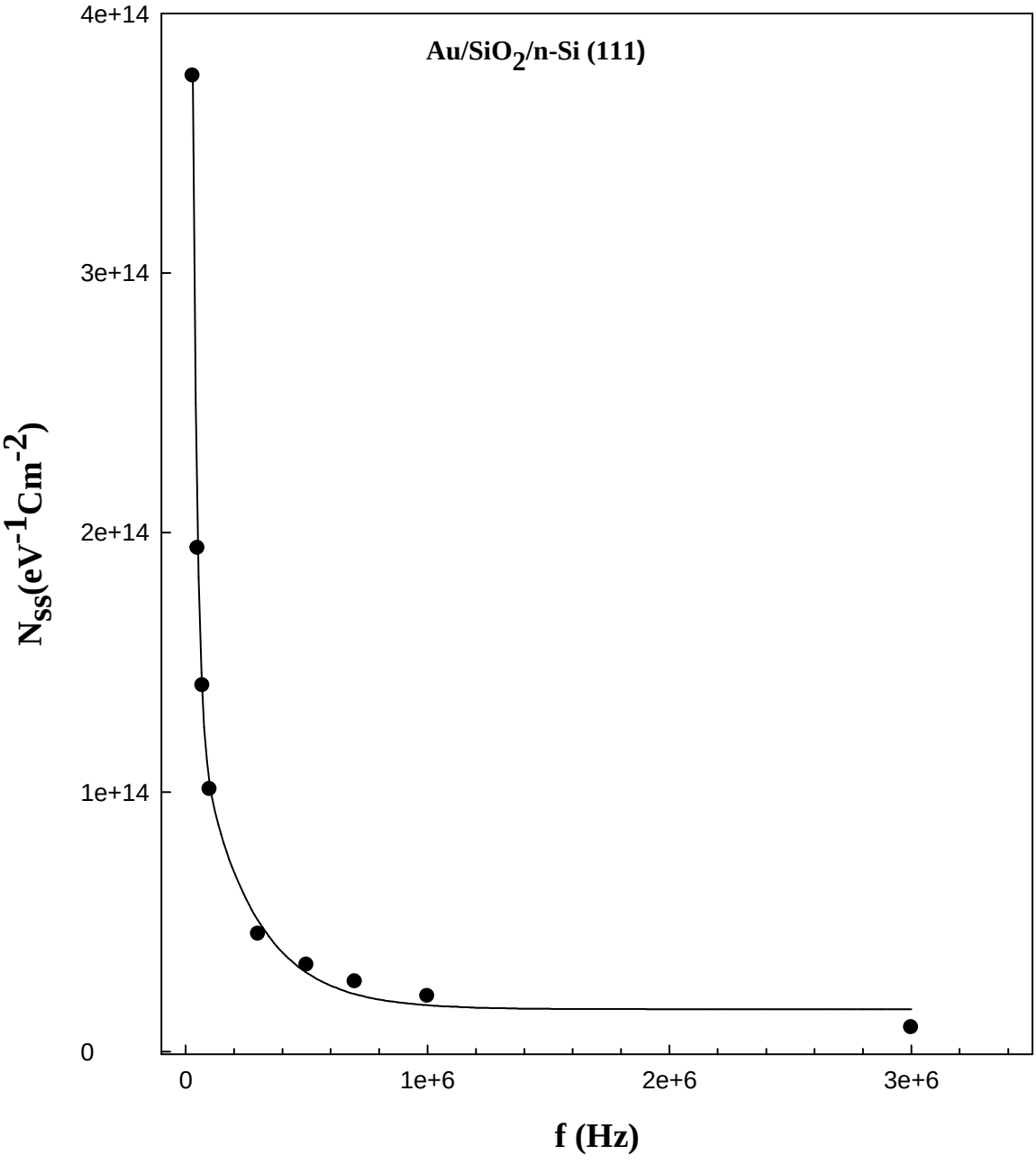
Au/SiO_2/n-Si (MOS) yapının oda sıcaklığındaki farklı frekanslar için elde edilen C-V ve G/w-V karakteristiklerinden faydalanılarak Hill-Coleman metodundan yapının ara yüzey durum yoğunluğu hesaplanabilir. Bu metoda göre arayüzey durum yoğunluğu

$$Nss = \frac{2}{qA}\frac{(Gm/w)max}{((Gm/w)maxCox)^2+\left(1-\frac{Cm}{Cox}\right)^2)} \tag{6.2}$$

eşitliği ile verilir [15]. Burada A ,MOS yapının doğrultucu kontak alanı ,w açısal frekans (G/w)max ise ölçülen kapasitansın pik değerine karşılık gelen iletkenlik ve Cox ise yalıtkan tabakanın kapasitansıdır.. Hill-Coleman metoduyla hesaplanan ara yüzey durumlarının frekansa bağlı dağılım grafiği Şekil 6.5'de verilmektedir. Burada görüldüğü gibi ara yüzey durumlarının yüksek frekanslarda değeri azalmakta düşük frekanslarda ise ac sinyali takip edebildiğinden dolayı yüksek değerlere sahiptir [14-17]. C-V, G/w-V gerekse Rs-V eğrilerinden de görüldüğü gibi yaklaşık 0 volt civarında eğriler pikler vermektedir. Bu bize ara yüzey durumlarının yaklaşık olarak 0 volt civarında yoğunlaştıklarını göstermektedir. Bu durum arayüzey durumlarının yalıtkan-yarıiletken arayüzeyinde özel bir dağılım profiline sahip olduğunu göstermektedir. Sonuç olarak ara yüzey durumları , MOS yapının birçok fiziksel karakteristiğini önemli ölçüde etkilemektedir. Yığılım bölgesinde, yüksek frekanslardaki MOS yapının kapasitansı temel olarak yalıtkan tabakanın kalınlığı ve yapısal özellikleri tarafından kontrol edilmektedir. Bu sebeple, kuvvetli yığılım bölgesinde farklı frekans altında dielektrik sabiti (ε') nin gerçek kısmını hesaplamak aşağıdaki denklemden mümkündür [21,24,26].

$$\varepsilon' = \frac{Cox}{Co} \tag{6.3}$$

Burada Co= (ε_oA/d_{ox}) olup, A MOS yapının doğrultucu kontak alanı, d_{ox} yalıtkan ara yüzey tabaka kalınlığı ve ε_o serbest uzayın dielektrik geçirgenlik sabitidir. Dielektrik sabitinin sanal kısmı (ε'') ise aşağıdaki eşitlikten belirlenir [21,26].



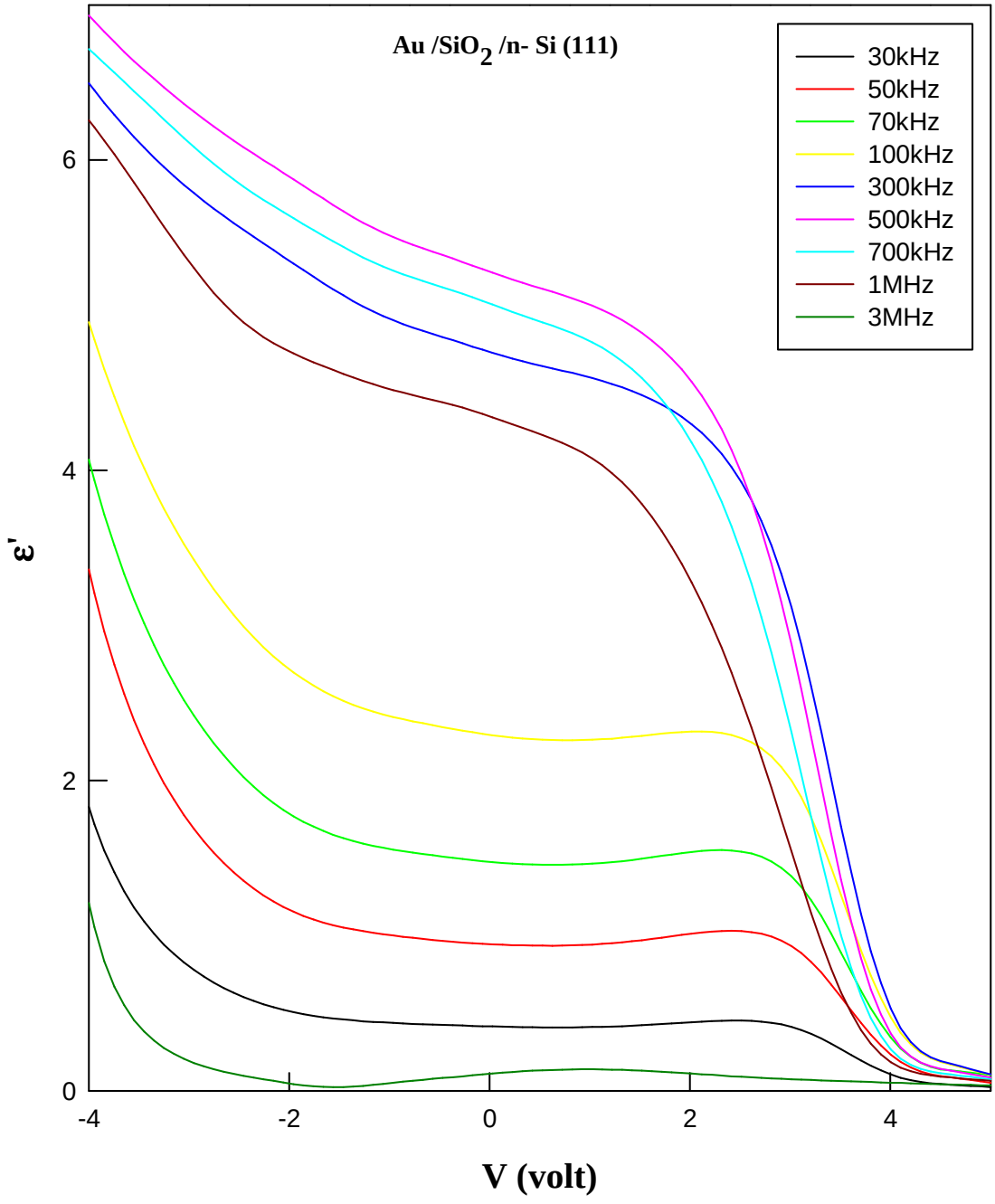
Şekil 6.5 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki Nss-f grafiği

$$\varepsilon'' = \frac{G_m}{C_O \omega} = \frac{d_{OX}}{A\varepsilon_O}\frac{G_m}{\omega} \tag{6.4}$$

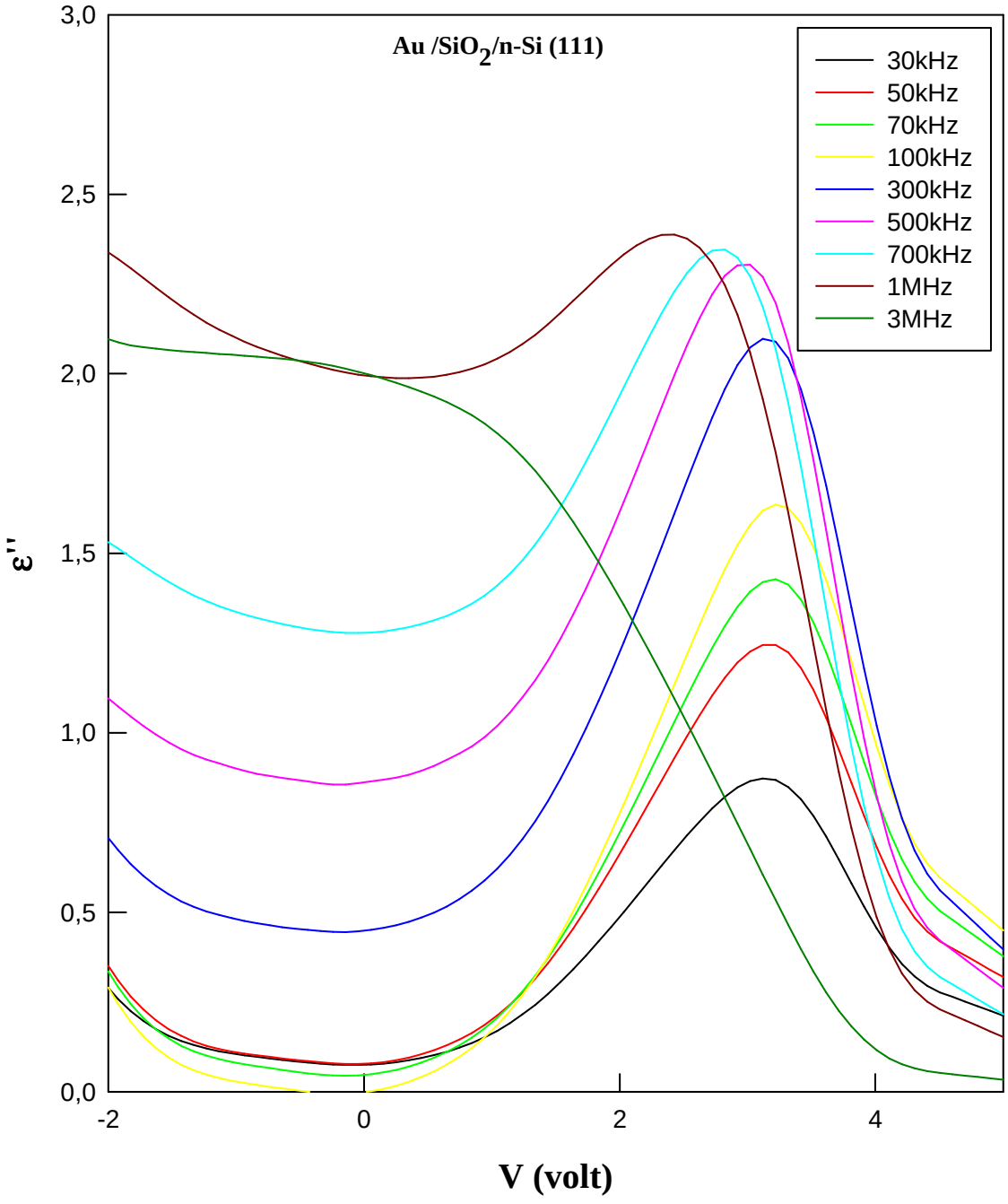
Burada G_m MOS yapının iletkenliği, w ise açısal frekanstır. Denk.(6.3) ve Denk.(6.4) yardımı ile hesaplanan ifadelerden hesaplanan ε' ve ε'' nin gerilime göre değişimi sırası ile Şekil 6.6 ve Şekil 6.7'de verilmektedir.

Deneysel sonuçlar göstermektedir ki, hem ölçülen kapasitans (C_m) ve iletkenlik (G_m), artan frekansla azalmakta ve dolayısıyla dielektrik sabiti (ε'),dielektrik kayıp (ε'') değerleride artan frekansla azalmakta ve dielektrik sabitinin yüksek frekanslarda gerilimden bağımsız olduğu görülmektedir.Kuvvetli yığılımda ve yüksek frekans hesaplanan dielektrik sabitinin değeri gerçek değerine çok yaklaşır.çünkü bu durumlarda arayüzey durumlarının kapasitans eğrisine bir katkısı olmamaktadır.Bu nedenle daha düşük frekanslarda ve kapasitans eğrisinin tükenim ile terslenim bölgesinde hesaplanan dielektrik sabitinin değeri güvenilir değildir.çünkü zayıf terslenim ile özellikle tükenim bölgesinde arayüzey durumlarının kapasitans eğrisine etkisi fazla olduğundan bu bölgelerde hesaplanan dielektrik sabitleri arsındaki fark artan daha hızlı değişmektedir.MOS yapı için kuvvetli yığılım değerlerinde hesaplanan dielektrik sabitinin ve dielektrik kaybın frekansa kuvvetlice bağlı olduğu görülmektedir.Genel olarak MOS yapıların düşük frekanstaki yalıtkan davranışına dört kutuplaştırma mekanizması katkıda bulunabilir. Bunlar elektrotların yüzeyi, dc iletkenlik, dipol yönelimi ve yük taşıyıcılarıdır [14]. Yeterince yüksek frekanslarda ara yüzey durumları (N_{ss}) ac sinyalini takip edemediğinden ve herhangi bir ara yüzeysel kutuplaştırma mekanizmasının olmamasından dolayı kapasitans, iletkenlik, dielektrik sabiti, dielektrik kayıp parametrelerine ilave bir katkısı olmamaktadır.

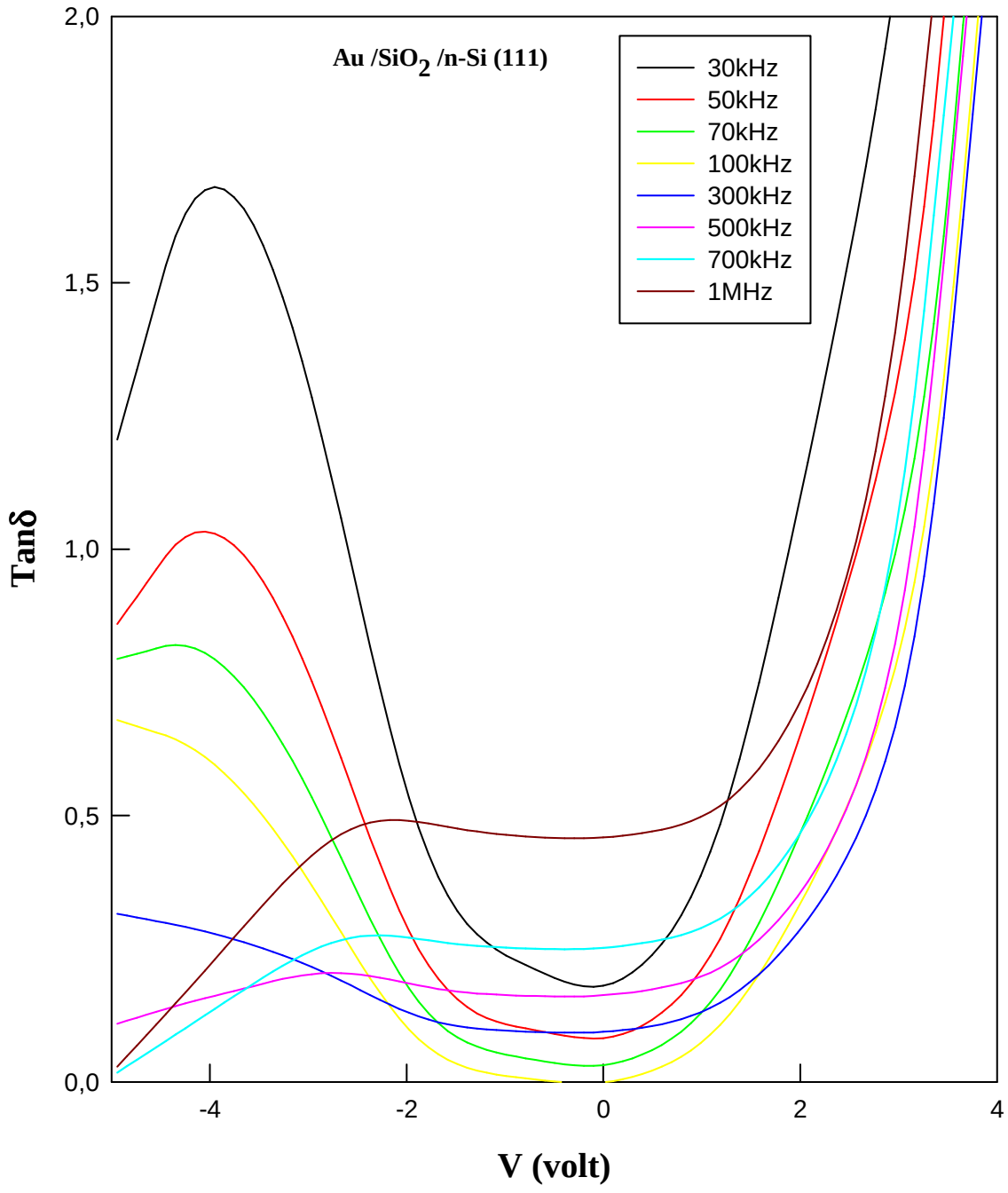
Kayıp açı tan$\boldsymbol{\delta}$, ε'' değerinin ε' değerine oranıdır ve Denk.(4.25) den hesaplanır. Denk.(4.25)'den hesaplanan kayıp açının (tanδ) gerilime göre değişimi Şekil 6.8 ve frekansa göre değişimi ise Şekil 6.9'da verilmektedir. Şekillerden görüldüğü gibi kayıp açı ($Tan\boldsymbol{\delta}$) artan frekansla artmakta ve daha sonra artan frekansla azalarak pik



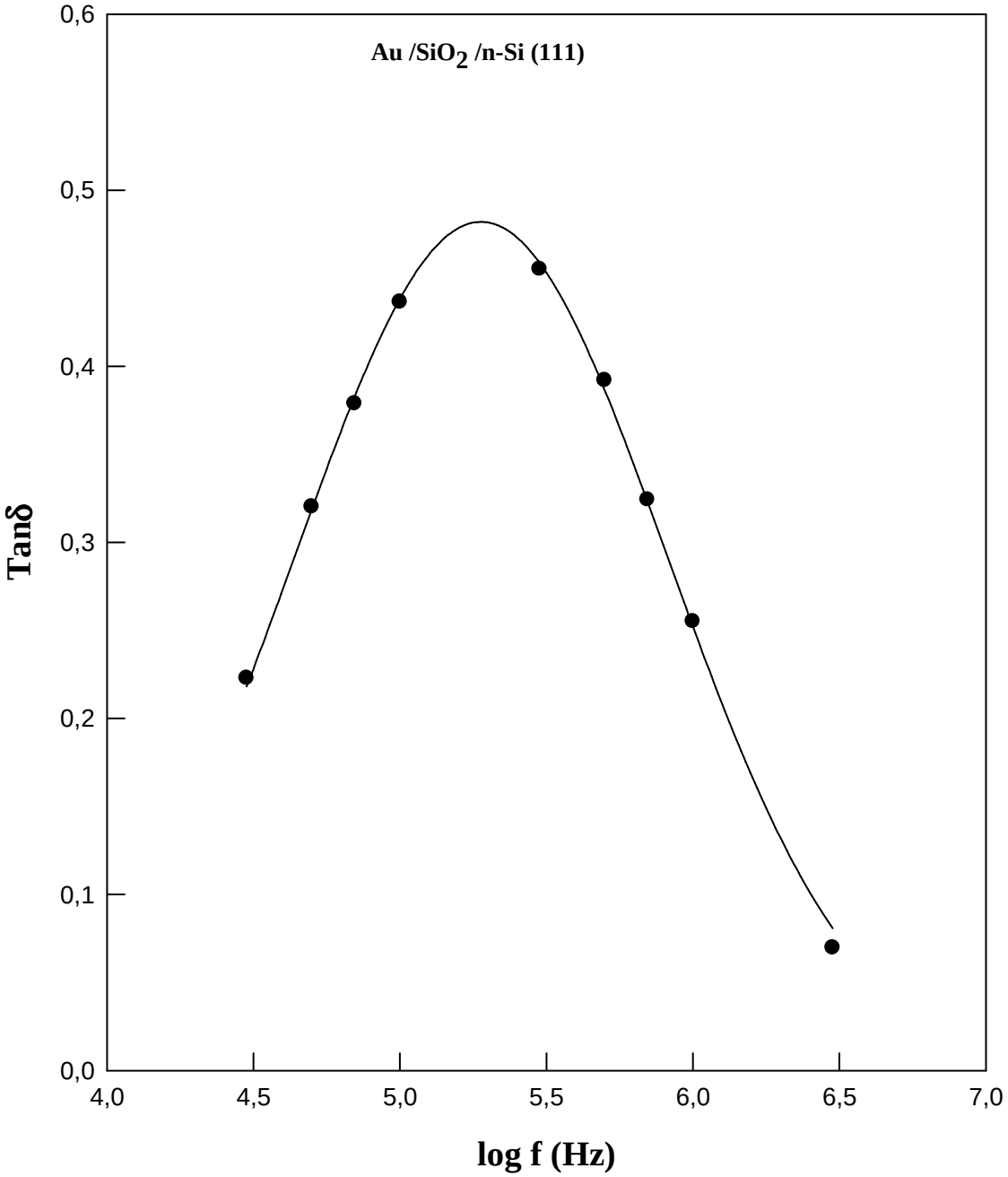
Şekil 6.6 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki ε'-V eğrileri



Şekil 6.7 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki ε''-V eğrileri



Şekil 6.8 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki Tan**δ** -V eğrileri



Şekil 6.9 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki Tan**δ**-logf grafiği

vermektedir. Bu pikin sebebi frekans ve uygulanan voltaj aralığı için $\varepsilon' = \varepsilon''$ olmasından kaynaklanmaktadır [14]. ac elektriksel iletkenlik değerleri ise frekansa bağlı olarak oda sıcaklığında aşağıdaki denklem kullanılarak ölçülen iletkenlik G_m değerlerinden hesaplandı [14].

$$\sigma_{ac} = \frac{G_m d_{ox}}{A} = 2\pi f \varepsilon_o \varepsilon' tan\boldsymbol{\delta} \tag{6.6}$$

Hesaplanan ac elektriksel iletkenlik değerleri de Şekil.6.10'da verilmektedir. σ_{ac} iletkenliğin artan frekansla arttığı bilinmektedir. σ_{ac} iletkenlik yalnızca sıfır frekansta sonsuz ve yüksek frekanslarda önemli ölçüde dielektrik kayıba katkıda bulunmaktadır [14,21]. Kompleks elektrik modülü ise aşağıdaki denklem yardımıyla hesaplanır [28].

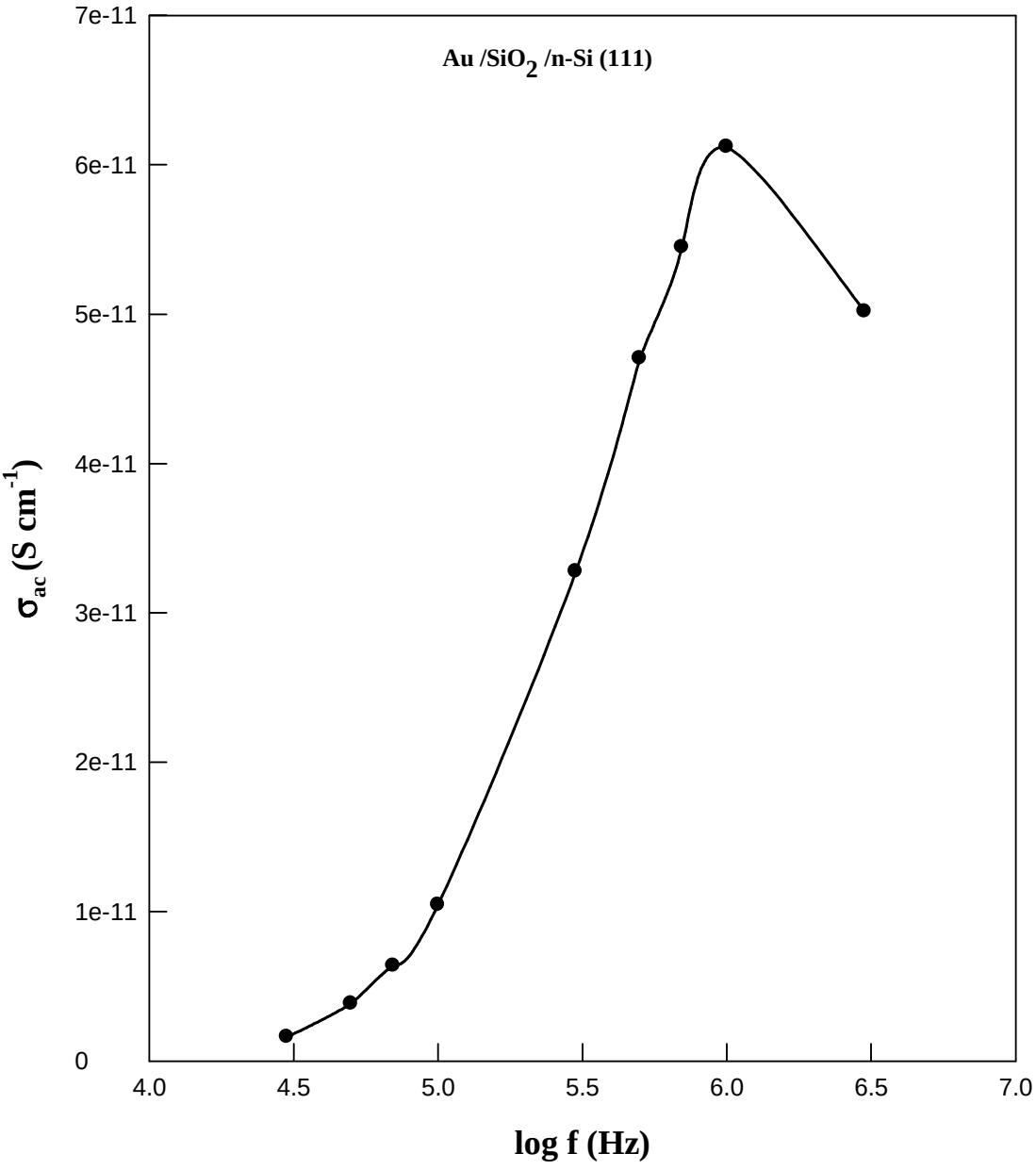
$$M^* = M' + iM'' = \frac{\varepsilon'}{\varepsilon'^2 + \varepsilon''^2} + i\frac{\varepsilon''}{\varepsilon'^2 + \varepsilon''^2} \tag{6.7}$$

Hesaplanan M' ve M'' değerlerinin gerilime göre değişimleri sırası ile Şekil.6.11 ve Şekil.6.12'de verilmektedir. Şekillerden görüldüğü gibi elektrik modülünün sanal ve gerçel bileşenleri artan frekansla artmakta olup, aygıtın düşük frekans ve yüksek frekans davranışı bu parametreler de de görülmektedir.[14,28].

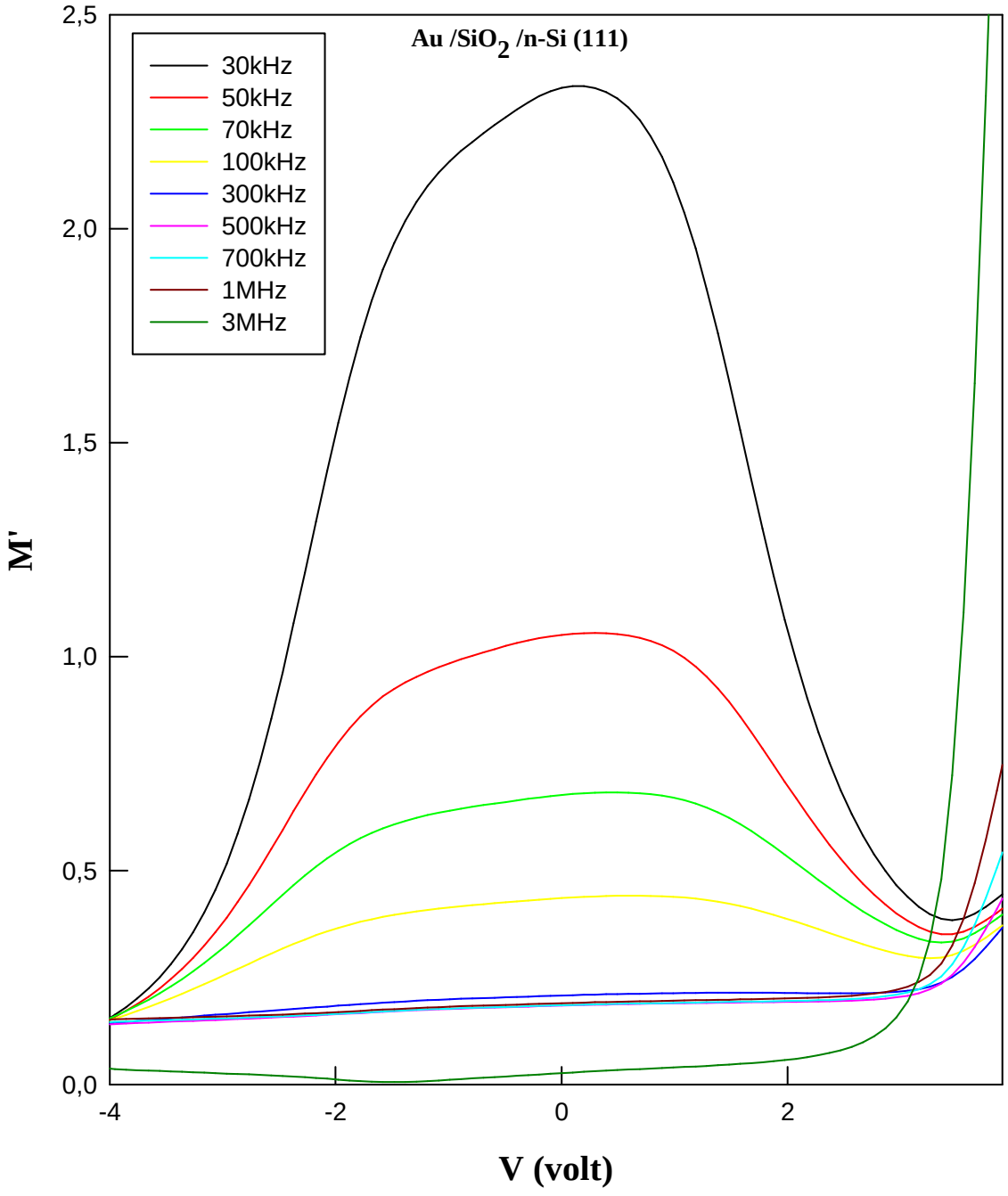
Au/SiO_2/n-Si (111) yapının yapılan ölçümlerde elde edilen elektriksel parametreleri Çizelge 6.1'de verilmektedir.

Çizelge.6.1 Au/SiO_2/n-Si (MOS) yapının oda sıcaklığında farklı frekanslardaki C-V ve G/w-V karakteristiklerinden elde edilen bazı elektriksel parametreler

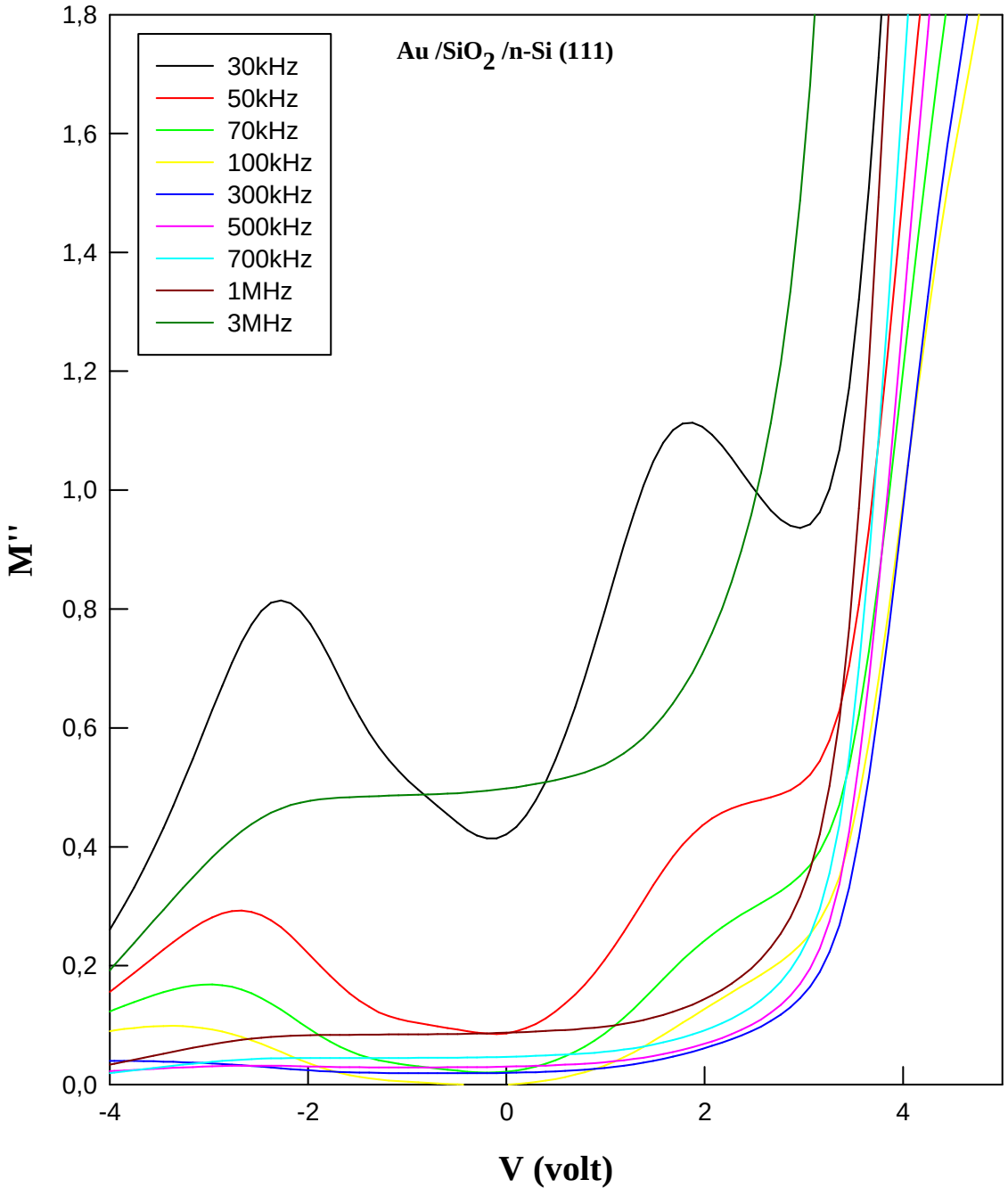
f (kHz)	**Rs (Ω)**	**N_{ss}($eV^{-1}cm^{-2}$)**	**d_{ox} (cm)**	**C_{ox} (F)**	**tan$\boldsymbol{\delta}$**	**σ_{ac} (S cm^{-1})**
30	24,30	$3,76x10^{14}$	$5,2347x10^{-9}$	$9,2900x10^{-7}$	$2228x10^{-4}$	$1,6026x10^{-12}$
50	23,15	$1,94x10^{14}$	$1,2802x10^{-8}$	$3,8000x10^{-7}$	$3201x10^{-4}$	$3,8391x\ 10^{-12}$
70	21,29	$1,41x10^{14}$	$2,0912x10^{-8}$	$2,3300x10^{-7}$	$3788x10^{-4}$	$6,3694x\ 10^{-12}$
100	19,03	$1,01x10^{14}$	$3,3944x10^{-8}$	$1,4300x10^{-7}$	$4365x10^{-4}$	$1,0445x10^{-11}$
300	13,19	$4,53x10^{13}$	$7,7863x10^{-8}$	$6,2500x10^{-7}$	$4552x10^{-4}$	$3,2762x\ 10^{-11}$
500	12,35	$3,33x10^{13}$	$9,1332x10^{-8}$	$5,3300x10^{-7}$	$3920x10^{-4}$	$4,7032x10^{-11}$
700	11,84	$2,69x10^{13}$	$9,3275x10^{-8}$	$5,2200x10^{-8}$	$3242x10^{-4}$	$5,4476x10^{-11}$
1000	11,06	$2,13x10^{13}$	$9,2696x10^{-8}$	$5,2500x10^{-8}$	$2551x10^{-4}$	$6,1196x10^{-11}$
3000	9,13	$9,21x10^{12}$	$5,8639x10^{-7}$	$8,3000x10^{-8}$	$697x10^{-4}$	$5,0174x10^{-11}$



Şekil 6.10 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki σ_{ac}-logf grafiği.



Şekil 6.11 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki M'-V eğrileri



Şekil 6.12 Au/SiO_2/n-Si (MOS) yapının farklı frekanslardaki M''-V eğrileri

KAYNAKLAR

1. Nortrop D.C and Rhoderick E.H, ‘’The physics of shoottky barriers in impedence Devices.’’Solid State Electron.4:37-38 (1978)

2. Chelkowski, A.’’Dielectric physics. ‘’Elsevier, Amsterdam 97-105 (1986)

3. Hahn B.R,Yoon D.Y, ‘’Electrical and interfacial properties of metal-polyamide-silicon structure.’’Journal of Applied physics 65(7):2766-2771 (1989)

4. Terman L.M,’’An investigation of surface states at a silicon-silicon dioxide interface employing metal-oxide-silicon diodes’’’’Solid State Electron 5(5):259-285 (1962)

5. Jarzebski Z.M,’’Physical properties of $Sn0_2$ materials:1.preparation and defect structure’’J.Electrochem.Soc.123 (7) 199-205 (1976).

6. Neaman D.A, ‘’Semiconductor Physics and Devices’’ ,Mc Graw Hill, New York,(1997)

7. Altındal B, ‘’MIS Yapıların Frekansa ve Radyasyona Bağlı Temel Elektriksel Parametreler ‘’ Yüksek Lisans Tezi, Gazi Üniversitesi Fen Bilimleri Enstitüsü, Ankara,2006

8. Nicollian E.H and Brews J.R,’’Mos Physics and Technology.’’ John Wiley & Sons, New York, (1982)

9. Sze S. M, “Physics of Semiconductor Devices 2^{nd} ed.”, John Wiley & Sons, New York, (1981).

10. Growe A.S,’’Physics and Technology of Semiconductor Devices ‘’, John Wiley & Sons, New York, (1967).

11. Cooke M.J, ‘’ Semiconductor Devices’’ prentice Hall, New York (1990)

12. Gökçen M, ‘’MOS Yapılarda Kapasitans- Voltaj(C-V) ve İletkenli-Voltaj (G/w-V) Karakteristiklerinin Frekans ve Radyasyona Bağlı İncelenmesi’’ Yüksek Lisans Tezi, Gazi Üniversitesi, Ankara, 2003

13. Yücedağ İ, “Metal-Yalıtkan-Yarıiletken (MIS) Yapılarda Elektrik Ve Dielektrik Özelliklerinin Sıcaklık Ve Frekansa Bağlı İncelenmesi”, Doktora Tezi, Gazi Üniversitesi, Ankara, 2007

14. Dökme İ, Altındal Ş, ‘’ The C-V-f and G/w-V-f Charactristics of $Au/SiO_2/n$-Si Capacitors’’ PhysicaB 391, 2007, (59-64)

15. Tataroğlu A, Altındal Ş, " Characterization of İnterface States at Au/SnO_2/n-Si (MOS) Stuctures" , vacuum, 85 , (2008)

16. Tataroğlu A, Altındal Ş, Bölükdemir M.H, Tanır G, ''Irradiation Effects on Dielectric Properties and Electrical Conductivity of Au/SiO_2/n-Si (MOS) Structures'' NIMB,264, 2007, (73-78)

17. Yıldız E. D, Altındal Ş, "On the temperature Dependence of Series Resistance and İnterface States in Al/SiO_2/p-Si (MIS) Schottky diodes" , microelectronic engineering, 85 , (2008)

18. Tataroğlu A, Altındal Ş., Bülbül M. M "Temperature and Frequency Dependent Elektrical and Dielektric Properties of Al/SiO_2/p-Si (MOS) Structure" , mikroelectronic engineering 81 , (2005),

19. Dökme İ, "The Effect of Series Resistance and Oxide Layer Formed by Thermaloxidation on some Electrical parameters of Al/SiO_2/p-Si Schottky Diodes" , Physica B, 388 , (2006).

20. Yüksel Ö.F, Selçuk A. B, Ocak S. B, ''High Frequency Characteristics of tin Oxide Thin Films on Si'', Vacuum, 82, 1183-1186, 2008.

21. Tataroğlu A, "Metal-Oksit-Yarıiletken (MOS) Kapasitörlerde Dielektrik Sabitinin Sıcaklık ve Kalınlığa Bağlı İncelenmesi", Yüksek lisans Tezi, Gazi Üniversitesi, Ankara,1999

22. Tuğluoğlu N, Karadeniz S, Selçuk Birkan A, Ocak Bilge S, "Effect of Oxide Thickness on the Capacitance and Conductance Characteristics of MOS Structures", Physica B, 400 , (2007)

23. Tuğluoğlu N, Altındal Ş, Tataroğlu A, Karadeniz S, "Dielectric Properties in Au/SnO_2/n-Si (MOS) Structures İrradiated Under ^{60}Co-g rays" , microelectronic journal, 35 , (2004)

24. Karataş Ş , Altındal Ş , Türüt A , Çakar M , "Electrical Transport Characteristics of Sn/p-Si Schottky Contacts Revealed From I–V–T and C–V–T measurements", Physica B ,392 , (2007)

25. Selçuk A. Birkan, Ocak S. Bilge, Yüksel Ö. Faruk, "Effects of Gamma İrradiation on Dielectric Characteristics of SnO_2 Thin Films", Nuclear Instruments and Methods in Physics Research A, 594, 395– 399, 2008.

26. Maudes, J. S. and Rodriguez, T, "Sprayed SnO_2 Films: Grtowth Mechanism and Film Structure Characterization", Thin Solid Films, 69(2): 183-189 (1980)

27. Karadeniz S."^{60}C0 γ-ray İrradiation Effects on Dielectric Characteristics of Tin Oxide Films of Different Thicknesses on n-type Si(111) Substrates'' Nuclear Instruments and Methods in Physics Research B 260 (2007) 571-578