KOCAELİ ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

ANAHTARLAMA ELEMANI SAYISI VE HARMONİK OPTİMİZASYONU İLE BİR FAZLI ÇOK SEVİYELİ EVİRİCİ TASARIMI

DOKTORA TEZİ

Elk.Yük.Müh. Ersoy BEŞER

Anabilim Dalı: Elektrik Mühendisliği

Danışman: Yrd. Doç. Dr. Birol ARİFOĞLU

KOCAELİ, 2009

KOCAELİ ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

ANAHTARLAMA ELEMANI SAYISI VE HARMONİK OPTİMİZASYONU İLE BİR FAZLI ÇOK SEVİYELİ EVİRİCİ TASARIMI

DOKTORA TEZİ

Elk.Yük.Müh. Ersoy BEŞER

Tezin Enstitüye Verildiği Tarih: 15 Eylül 2009

Tezin Savunulduğu Tarih: 07 Ekim 2009

Tez Danışmanı
Yrd. Doç. Dr. Birol ARİFOĞLU
(.....)

Üye
Prof. Dr. Oruç BİLGİÇ
(.....)

Üye
Yrd. Doç. Dr. Sabri ÇAMUR
(.....)

Üye
Prof. Dr. Bekir ÇAKIR
(.....)

Üye
Prof. Dr. Mehmet Ali YALÇIN
(.....)

KOCAELİ, 2009

ÖNSÖZ VE TEŞEKKÜR

Eviriciler günümüzde bir çok endüstriyel uygulamalar için vazgeçilmez bir unsur haline gelmiştir. Çeşitli motor tiplerinin denetiminde ve güç sistemlerinde eviriciler yaygın olarak kullanılmaktadır. Ayrıca eviricilere yenilenebilir enerji kaynaklarından olan güneş pilleri ve rüzgar türbinlerinin şebekeyi beslediği uygulamalarda hatta kompanzasyon ve aktif filtre gibi uygulamalarda dahi sıkça rastlanmaktadır.

Evirici çıkış geriliminin harmonik seviyelerinin çok düşük olması başka bir deyişle gerilim dalga şeklinin sinüs formuna olabildiğince yaklaşmış olması, düşük dv/dt stresli çıkış gerilim üretmesi ve elektromanyetik etkileşim problemlerinin olmaması eviricilerde aranan özellikler arasında yer almaktadır. Bu özellikler doğrultusunda günümüze kadar çeşitli eviriciler geliştirilmiş ve çok seviyeli eviriciler literatüre kazandırılmıştır.

Yapılan literatür incelemesi sonucunda elde edilen kazanımlardan yola çıkarak literatüre farklı bir bakış açısı getirebilmek amacıyla gerçekleştirilen doktora tez çalışmasının ileride yapılacak olan çalışmalar için alt yapı oluşturması amaçlanmıştır.

Tez çalışmalarım süresince bana destek olan ve fikirleri ile beni yönlendiren tez danışmanım Yrd.Doç.Dr. Birol ARİFOĞLU'na, tezin her aşamasına katkı sağlayan değerli hocam Yrd.Doç.Dr. Sabri ÇAMUR'a, tez çalışması esnasında bana yol gösteren değerli hocam Prof.Dr. Oruç BİLGİÇ'e, tezin tüm bölümlerini dikkat ve özenle okuyarak düzeltilmesinde katkıda bulunan değerli hocam Yrd.Doç.Dr.Ali Bekir YILDIZ'a, tez çalışmamın her aşamasında bana destek olan değerli eşim ve mesai arkadaşım Arş.Gör.Esra KANDEMİR BEŞER'e, sabır ve desteklerinden dolayı aileme teşekkür ederim.

İÇİNDEKİLER

ÖNSÖZ i
İÇİNDEKİLER ii
ŞEKİLLER DİZİNİ iv
TABLOLAR DİZİNİ ix
SİMGELER x
ÖZET xi
İNGİLİZCE ÖZET xii
1. GİRİŞ 1
2. ÇOK SEVİYELİ EVİRİCİLER 13
2.1. Giriş 13
2.2. Çok Seviyeli Eviriciler 13
2.2.1. Diyot-Kenetlemeli eviriciler 13
2.2.2. Flying Kapasitörlü eviriciler 15
2.2.3. Kaskat bağlı H köprü eviriciler 16
2.2.4. Kaskat bağlı transformatörlü eviriciler 17
2.2.5. Kaskat bağlı yarım H köprülü eviriciler 20
2.2.6. Literatürde yer alan diğer eviriciler 21
2.3. Doktora Tez Çalışması için Önerilen Evirici Yapısı 22
2.4. Literatürde Yer Alan Evirici Yapıları ile Önerilen Evirici Yapısının Anahtarlama Elemanı Sayısı Bakımından Karşılaştırılması 24
2.5. Önerilen Evirici Yapısı ile Literatürde Yer Alan Benzer Yapıların Anahtarlama Sayısı Bakımından Karşılaştırılması 25
3. TASARLANAN ÇOK SEVİYELİ EVİRİCİ 30
3.1. Giriş 30
3.2. Tasarlanan Çok Seviyeli Eviricinin Yapısı 30
3.2.1. Seviye modülü 31
3.2.2. H köprü modülü 32
3.3. Tasarlanan Çok Seviyeli Eviricinin Çalışma Prensibi 34
3.4. Tasarlanan Çok Seviyeli Eviricinin Tetikleme Açılarının Elde Edilmesi 37
4. TASARLANAN ÇOK SEVİYELİ EVİRİCİNİN HARMONİK ANALİZLERİ VE HARMONİK OPTİMİZASYONUNUN YAPILMASI 40
4.1. Giriş 40
4.2. Harmonikler, Toplam Harmonik Bozunumu ve Fourier Dönüşümü 40
4.3. Belirli Fonksiyonların Toplam Harmonik Bozunumlarının (THB) Analitik Çözümü 45
4.3.1. α_1'e bağlı olarak THB değerinin analitik çözümü [THB=f(α_1)] 47
4.3.2. α_1, α_2 ve k_1'e bağlı olarak THB değerinin analitik çözümü [THB=f(α_1, α_2, k_1)] 52
4.3.3. α_1 ve k_1'e bağlı olarak THB değerinin analitik çözümü [THB=f(α_1, k_1)] 54
4.3.4. α_1, α_2, α_3, k_1 ve k_2'ye bağlı olarak THB değerinin analitik çözümü [THB=f(α_1, α_2, α_3, k_1, k_2)] 57

4.4. Çok Seviyeli Eviricilerde Evirici Çıkış Gerilimine ait Toplam Harmonik Bozunumu için Geliştirilen Genel Denklemlerin İfade Edilmesi 59
4.5. Değişik Yapıların Toplam Harmonik Bozunumuna Etkisinin İncelenmesi 60
4.5.1. Analiz A : Seviye katsayı aralıklarının (Δk) eşit olduğu tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu analiz sonuçları 63
4.5.2. Analiz B : Tetikleme açı aralıklarının (Δα) eşit olduğu seviye katsayılarının (k_1, k_2, k_3, ...) değişken olduğu analiz sonuçları..... 65
4.5.3. Analiz C: Seviye katsayı aralıklarının (Δk) eşit, tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu ve tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu durum için analiz sonuçları 67
4.5.4. Analiz D: Seviye katsayılarının (k_1, k_2, k_3, ...) ve tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu analiz sonuçları 69
5. TASARLANAN ÇOK SEVİYELİ EVİRİCİNİN SİMÜLASYONU 72
5.1. Giriş..... 72
5.2. Çok Seviyeli Eviricinin Simülasyonu 72
5.2.1. Tasarlanan eviricinin seviye sayısının 3 olduğu durum için simülasyonu..... 72
5.2.2. Tasarlanan eviricinin seviye sayısının 7 olduğu durum için simülasyonu..... 74
5.2.3. Tasarlanan eviricinin seviye sayısının 15 olduğu durum için simülasyonu..... 76
5.2.4. Tasarlanan eviricinin seviye sayısının 31 ve 63 olduğu durum için simülasyonu 78
5.2.5. Tasarlanan eviricinin seviye sayısının 127 olduğu durum için simülasyonu.... 80
5.2.6. Tasarlanan eviricinin farklı frekans, farklı seviyeler ve farklı tetikleme durumları için simülasyonu..... 83
5.2.7. Tasarlanan eviricinin endüktif ve kapasitif yüklü durumları için simülasyonu 89
6. TASARLANAN ÇOK SEVİYELİ EVİRİCİNİN DENEYSEL ÇALIŞMALARI 92
6.1. Giriş..... 92
6.2. Tasarlanan Evirici Prototipinin Tanıtılması 92
6.2.1. Seviye modülü..... 95
6.2.2. H köprü modülü 96
6.2.3. Mosfet tetiklemeleri için kullanılan bağımsız gerilim kaynağı modülü 97
6.3. Deneysel Çalışmalar 98
6.3.1. Eviricinin seviye sayısının 3 olduğu durum için yapılan deneysel çalışması ... 99
6.3.2. Eviricinin seviye sayısının 7 olduğu durum için yapılan deneysel çalışması . 100
6.3.3. Eviricinin seviye sayısının 15 olduğu durum için yapılan deneysel çalışması 101
6.3.4. Eviricinin seviye sayısının 31 olduğu durum için yapılan deneysel çalışması 102
6.3.5. Eviricinin seviye sayısının 63 olduğu durum için yapılan deneysel çalışması 103
6.3.6. Eviricinin seviye sayısının 127 olduğu durum için yapılan deneysel çalışması..... 104
6.3.7. Eviricinin farklı tetikleme frekans, farklı seviyeler ve farklı tetikleme durumları için yapılan deneysel çalışması 106
6.3.8. Endüktif yüklü durumdaki eviricinin seviye sayısının 7, 15, 31, 63 ve 127 olduğu durum için yapılan deneysel çalışması..... 114
6.3.9. Kapasitif yüklü durumdaki eviricinin seviye sayısının 15, 31 ve 63 olduğu durum için yapılan deneysel çalışması..... 118
7. BULGULAR ve TARTIŞMA..... 122
8. SONUÇLAR ve ÖNERİLER..... 124
KAYNAKLAR 130
ÖZGEÇMİŞ 133

ŞEKİLLER DİZİNİ

Şekil 2.1: Diyot-Kenetlemeli eviricilerde farklı kapasite sayılarına göre bölünmüş gerilim kaynağı elde edilişi 14
Şekil 2.2: Diyot-Kenetlemeli modül prensip şeması 14
Şekil 2.3: Diyot-Kenetlemeli modül ve H köprü eviricinin seri bağlanması ile oluşan çok seviyeli evirici bağlantı şeması 15
Şekil 2.4: Flying Kapasitörlü modül ve H köprü eviricinin seri bağlanmasından meydana gelen çok seviyeli evirici bağlantı şeması 16
Şekil 2.5: Kaskat bağlı H köprü evirici yapısı 17
Şekil 2.6: Kaskat bağlı transformatörlü 11 seviyeli evirici bağlantı şeması 18
Şekil 2.7: Tam H köprü modüllü kaskat bağlı transformatörlü 19 seviyeli evirici bağlantı şeması 19
Şekil 2.8: Yarım H köprü modüllü kaskat bağlı transformatörlü 19 seviyeli evirici bağlantı şeması 20
Şekil 2.9: Kaskat bağlı yarım H köprülü eviricilerden meydana gelen çok seviyeli evirici bağlantı şeması 21
Şekil 2.10: 5 seviyeli evirici yapısı 22
Şekil 2.11: 5 seviyeli evirici prensip şeması 22
Şekil 2.12: Doktora tez çalışması için önerilen çok seviyeli evirici yapısı 23
Şekil 2.13: 8 farklı yapı için anahtarlama elemanı sayısına bağlı olarak seviye sayısının değişimi 25
Şekil 3.1: Tasarlanan eviricinin 7 seviyeli durumu için verilen prensip şeması 31
Şekil 3.2: Seviye modülü prensip şeması 31
Şekil 3.3: H köprü modülü prensip şeması 32
Şekil 3.4: Tasarlanan bir fazlı 7 seviyeli eviricinin yapısı 34
Şekil 3.5: 7 seviyeli evirici için çıkış gerilimi (V_0), referans gerilimi (V_{Ref}) ve anahtarlama açıları (α_1, α_2, α_3) 35
Şekil 3.6: Anahtarlama durumlarına göre oluşabilecek tüm olası çalışma topolojileri. 36
Şekil 3.7: 7 seviyeli evirici için çıkış gerilimi (V_0), referans gerilimi (V_{Ref}) ve anahtarlama açıları (α_1=9.59°, α_2=30°, α_3=56.44°) 38
Şekil 4.1: $V_0(\theta)$ fonksiyonunun değişimi. 43
Şekil 4.2: $f(\alpha_1)$ fonksiyonunun değişimi 45
Şekil 4.3: $f(\alpha_1, \alpha_2, k_1)$ fonksiyonunun değişimi 45
Şekil 4.4: $f(\alpha_1,k_1)$ fonksiyonunun değişimi 46
Şekil 4.5: $f(\alpha_1, \alpha_2, \alpha_3, k_1, k_2)$ fonksiyonunun değişimi 46
Şekil 4.6: $f(\alpha_1)$ fonksiyonunun değişimi 47
Şekil 4.7: Toplam harmonik bozunumunun α_1'e bağlı değişimi 51
Şekil 4.8: $f(\alpha_1, \alpha_2, k_1)$ fonksiyonunun değişimi 52
Şekil 4.9: Toplam harmonik bozunumunun α_1 ve α_2'ye bağlı değişimi 53
Şekil 4.10: $f(\alpha_1,k_1)$ fonksiyonunun değişimi 54
Şekil 4.11: Toplam harmonik bozunumunun α_1 ve k_1'e bağlı değişimi. 56
Şekil 4.12: $f(\alpha_1, \alpha_2, \alpha_3, k_1, k_2)$ fonksiyonunun değişimi. 57

Şekil 4.13: Toplam harmonik bozunumunun k_1=0.33, k_2=0.66 ve α_3=51^o iken α_1 ve α_2'ye bağlı değişimi. 58
Şekil 4.14: f(α_1, α_2, α_3,... α_τ, k_1, k_2,..... k_τ) fonksiyonunun değişimi. 59
Şekil 4.15: f(α_1, α_2, α_3,... α_τ, k_1, k_2,..... k_τ) fonksiyonunun değişimi 61
Şekil 4.16: Seviye katsayı aralıklarının eşit olduğu, tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi. 63
Şekil 4.17: Tetikleme açı aralıklarının eşit olduğu, seviye katsayılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi. 65
Şekil 4.18: Seviye katsayı aralıklarının eşit, tetikleme açılarının değişken olduğu ve tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu durumda THB değerlerinin seviye sayısına bağlı değişimi 67
Şekil 4.19: Seviye katsayılarının ve tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi. 69
Şekil 4.20: Dört analiz sonucunda elde edilen THB değerlerinin seviye sayısına bağlı değişimi. 70
Şekil 5.1: Tasarlanan eviricinin 3 seviyeli durumu için prensip şeması 73
Şekil 5.2: Simülasyonu yapılan 3 seviyeli eviricinin Q1, Q3 ve Q5 anahtarlarına ait tetikleme sinyallerinin zamana göre değişimi 73
Şekil 5.3: Tasarlanan eviricide n=3 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi 74
Şekil 5.4: Tasarlanan eviricinin 7 seviyeli durumu için prensip şeması 74
Şekil 5.5: Simülasyonu yapılan 7 seviyeli eviricinin Q1, Q3, Q5 ve Q7 anahtarlarına ait tetikleme sinyallerinin zamana göre değişimi 75
Şekil 5.6: Tasarlanan eviricide n=7 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi 76
Şekil 5.7: Tasarlanan eviricinin 15 seviyeli durumu için prensip şeması 76
Şekil 5.8: Simülasyonu yapılan 15 seviyeli eviricinin Q1, Q3, Q5, Q7 ve Q9 anahtarlarına ait tetikleme sinyallerinin zamana göre değişimi 78
Şekil 5.9: Tasarlanan eviricide n=15 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi 78
Şekil 5.10: Tasarlanan eviricide n=31 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi 79
Şekil 5.11: Tasarlanan eviricide n=63 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi 80
Şekil 5.12: Tasarlanan eviricinin 127 seviyeli durumu için prensip şeması 81
Şekil 5.13: Tasarlanan eviricide n=127 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi 82
Şekil 5.14: Çıkış geriliminin THB değerlerinin seviye sayısına bağlı değişimi 82
Şekil 5.15: Çıkış geriliminin etkin değerlerinin seviye sayısına bağlı değişimi 83
Şekil 5.16: Tasarlanan eviricide farklı seviye sayıları (n) için simülasyon sonucunda elde edilen çıkış gerilimlerinin zamana bağlı değişimleri 84
Şekil 5.17: Tasarlanan eviricide farklı frekans ve farklı seviye durumları için simülasyon sonucunda elde edilen çıkış gerilimlerinin zamana bağlı değişimleri 84
Şekil 5.18: V_{5h}/V_{1h}=0.322 olduğu durum için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi 85
Şekil 5.19: V_{3h}/V_{1h}=0.322, V_{5h}/V_{1h}=0.193, V_{7h}/V_{1h}=0.129, V_{9h}/V_{1h}=0.096, V_{11h}/V_{1h}=0.064 olduğu durumlar için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi 86

Şekil 5.20: 13 seviyeli eviricinin seviye aralıkları eşit alınmış ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi 87
Şekil 5.21: 13 seviyeli eviricinin tetikleme açı aralıkları eşit alınmış ve optimum seviye katsayılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi 87
Şekil 5.22: 13 seviyeli eviricinin optimum seviye katsayıları ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi 88
Şekil 5.23: Dört farklı yöntem uygulanarak simülasyonu yapılan evirici çıkış geriliminin THB değerlerinin seviye sayısına (n) bağlı değişimi 89
Şekil 5.24: 63 seviyeli eviricinin RL yüklü durumu için çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişimi 90
Şekil 5.25: 63 seviyeli eviricinin RC yüklü durumu için çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişimi 90
Şekil 6.1: Prototipi yapılan çok seviyeli eviricinin farklı yönlerden çekilmiş fotoğrafları 92
Şekil 6.2: Prototipi yapılan çok seviyeli eviricinin prensip şeması. 93
Şekil 6.3: Çok seviyeli eviricinin kontrol katının prensip şeması 94
Şekil 6.4: Çok seviyeli eviricinin kontrol katı devresinin fotoğrafı 94
Şekil 6.5: Seviye modülü fotoğrafı 96
Şekil 6.6: H köprü modülünün tetikleme devresinin fotoğrafı 96
Şekil 6.7: H köprü modülü güç devresinin fotoğrafı 97
Şekil 6.8: Bağımsız gerilim kaynağı devresinin fotoğrafı. 97
Şekil 6.9: 3 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 99
Şekil 6.10: 3 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı 99
Şekil 6.11: 7 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 100
Şekil 6.12: 7 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı 100
Şekil 6.13: 15 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 101
Şekil 6.14: 15 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı 101
Şekil 6.15: 31 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 102
Şekil 6.16: 31 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı 102
Şekil 6.17: 63 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 103
Şekil 6.18: 63 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı 103
Şekil 6.19: 127 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 104
Şekil 6.20: 127 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı 104
Şekil 6.21: Çıkış geriliminin THB değerlerinin seviye sayısına (n) bağlı değişimi . 105

Şekil 6.22: Çıkış geriliminin etkin değerlerin seviye sayısına (n) bağlı değişimi 105
Şekil 6.23: Tasarlanan eviricide farklı seviye durumları için deneysel olarak elde edilen çıkış gerilimlerinin zamana bağlı değişimleri..... 106
Şekil 6.24: Tasarlanan eviricide farklı frekans ve farklı seviye durumları için deneysel olarak elde edilen çıkış gerilimlerinin zamana bağlı değişimleri..... 107
Şekil 6.25: V_{5h}/V_{1h}=0.322 olduğu durum için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 107
Şekil 6.26: V_{5h}/V_{1h}=0.322 olduğu durum için çok seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı..... 108
Şekil 6.27: V_{3h}/V_{1h}=0.322, V_{5h}/V_{1h}=0.193, V_{7h}/V_{1h}=0.129, V_{9h}/V_{1h}=0.096, V_{11h}/V_{1h}=0.064 olduğu durumlar için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 109
Şekil 6.28: V_{3h}/V_{1h}=0.322, V_{5h}/V_{1h}=0.193, V_{7h}/V_{1h}=0.129, V_{9h}/V_{1h}=0.096, V_{11h}/V_{1h}=0.064 olduğu durumlar için çok seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı..... 109
Şekil 6.29: 7 seviyeli eviricinin seviye aralıkları eşit alınmış ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 110
Şekil 6.30: 13 seviyeli eviricinin seviye aralıkları eşit alınmış ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 111
Şekil 6.31: 7 seviyeli eviricinin tetikleme açı aralıkları eşit alınmış ve optimum seviye katsayılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 111
Şekil 6.32: 13 seviyeli eviricinin tetikleme açı aralıkları eşit alınmış ve optimum seviye katsayılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 112
Şekil 6.33: 7 seviyeli eviricinin optimum seviye katsayıları ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 112
Şekil 6.34: 7 seviyeli eviricinin optimum seviye katsayıları ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü 113
Şekil 6.35: Dört farklı yöntem uygulanarak deneysel çalışması yapılan eviricinin çıkış gerilimi THB değerlerinin seviye sayısına (n) bağlı değişimi..... 114
Şekil 6.36: RL yüklü 7 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 115
Şekil 6.37: RL yüklü 15 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 115
Şekil 6.38: RL yüklü 31 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 116
Şekil 6.39: RL yüklü 63 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 117
Şekil 6.40: RL yüklü 127 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 117
Şekil 6.41: RC yüklü 15 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 118

Şekil 6.42: RC yüklü 31 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 119
Şekil 6.43: RC yüklü 63 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü..... 120

TABLOLAR DİZİNİ

Tablo 2.1: 8 farklı yapı için anahtarlama elemanı sayısına bağlı olarak seviye sayısının değişimi 25
Tablo 2.2: 27 seviyeli kaskat bağlı H köprü evirici yapısı ile doktora tez çalışması için önerilen evirici yapısının anahtarlama sayısı bakımından karşılaştırılması 27
Tablo 2.3: 29 seviyeli kaskat bağlı transformatörlü evirici yapısı ile doktora tez çalışması için önerilen evirici yapısının anahtarlama sayısı bakımından karşılaştırılması 28
Tablo 2.4: Anahtarlama sayısına göre literatürde yer alan yapılarla önerilen sistemin karşılaştırılması 28
Tablo 3.1: Çıkış gerilim seviyesi ve anahtarlama elemanı sayısının seri bağlı seviye modüllerine göre değişimi 33
Tablo 3.2: Anahtarlama durumlarına göre oluşan çıkış gerilim seviyeleri 35
Tablo 4.1: Seviye katsayı aralıklarının eşit olduğu ve tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına ve tetikleme açılarına bağlı değişimi 64
Tablo 4.2: Tetikleme açı aralıklarının eşit olduğu ve seviye katsayılarının değişken olduğu durumda THB değerlerinin seviye sayısına ve seviye katsayılarına bağlı değişimi 66
Tablo 4.3: Seviye katsayı aralıklarının eşit, tetikleme açılarının değişken olduğu ve tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu durumda THB değerlerinin seviye sayısına bağlı değişimi 68
Tablo 4.4: Seviye katsayılarının ve tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına, tetikleme açılarına ve seviye katsayılarına bağlı değişimi. 69
Tablo 4.5: Dört analiz sonucunda elde edilen THB değerlerinin seviye sayısına bağlı değişimi 70
Tablo 6.1: H Köprü ve seviye katında bulunan tetikleme girişlerinin kontrol katına bağlantısı. 95

SİMGELER

a	: Transformatör dönüştürme oranı katsayısı
A_0	: Sabit terim, doğru bileşen veya ortalama değer
A_h	: f(t) fonksiyonunun h. harmonik bileşen katsayısı
B_h	: f(t) fonksiyonunun h. harmonik bileşen katsayısı
C_h	: f(t) fonsiyonunun h. harmonik katsayısı
Φ_h	: f(t) fonsiyonunun h. harmonik katsayısının faz açısı
α	: Tetikleme açısı
α_i	: i. tetikleme açısı
α_τ	: τ. tetikleme açısı
$\Delta\alpha$	: Tetikleme açı aralığı
i_0	: Yük akımı
k	: Seviye katsayısı
k_τ	: τ. basamağın seviye katsayısı
Δk	: Seviye katsayı aralığı
m	: Seviye modülü sayısı
n	: Seviye sayısı
Q_i	: i. anahtarın tetikleme sinyali
r	: Anahtarlama elemanı sayısı
t	: Zaman
V_d	: Birinci seviye modülünde kullanılacak kaynağın gerilimi
V_{max}	: Maksimum gerilim değeri
V_0	: Çıkış Gerilimi
V_{Ref}	: Referans Gerilimi
V_{Et}	: Çıkış geriliminin etkin değeri
V_{1Et}	: Çıkış geriliminin 1. harmoniğinin etkin değeri
ω	: Açısal hız

Alt İndisler

h	: Harmonik mertebesi
τ	: Yarı periyottaki seviye sayısı

Kısaltmalar

THB	: Toplam Harmonik Bozunumu
DGA	: Darbe Genişlik Ayarı

ANAHTARLAMA ELEMANI SAYISI VE HARMONİK OPTİMİZASYONU İLE BİR FAZLI ÇOK SEVİYELİ EVİRİCİ TASARIMI

Ersoy BEŞER

Anahtar Kelimeler : Eviriciler, Çok seviyeli Eviriciler, Harmonik Optimizasyonu

Özet : Bu tez çalışmasında öncelikle çok seviyeli eviriciler hakkında günümüze kadar yapılan çalışmalar incelenmiştir. Yapılan incelemeler sonucunda var olan çok seviyeli evirici yapılarından farklı olarak bir fazlı çok seviyeli evirici tasarımı yapılmıştır. Önerilen evirici yapısı, anahtarlama elemanı ve anahtarlama sayısı bakımından literatürde yer alan yapılar ile karşılaştırılmıştır. Karşılaştırma sırasında elde edilen sonuçların olumlu çıkması neticesinde önerilen evirici yapısının simülasyon çalışmalarına geçilmiştir. Simülasyon çalışmaları sonucunda önerilen evirici yapısının uygulanabilirliği tespit edildikten sonra eviricinin prototipi imal edilmiştir. İmalatı yapılan prototip, omik, endüktif ve kapasitif yük durumlarında pratik olarak çalıştırılarak çıkış akımı (i_0), çıkış gerilimi (V_0), toplam harmonik bozunumu (THB) gibi parametrelerin ölçümleri yapılmıştır.

Önerilen evirici yapısında bulunan yarıiletken elemanların tetikleme açılarını belirlemek amacıyla bir formül geliştirilmiştir. Geliştirilen formül yardımıyla elde edilen tetikleme açıları kullanılarak evirici için deneysel ölçümler yapılmıştır.

Çok seviyeli eviricilerde kullanılmak üzere evirici çıkış geriliminin THB değeri için genelleştirilmiş formül elde edilmiştir. Bu formül yardımıyla THB değeri tetikleme açılarına ve seviye katsayılarına bağlı olarak kolaylıkla bulunabilmektedir. Ayrıca genelleştirilmiş THB formülü kullanılarak THB değerini minimize etmek amacıyla dört farklı yöntem ile harmonik optimizasyonu yapılmıştır. Yapılan harmonik optimizasyonu neticesinde minimum THB değerini veren tetikleme açıları ve seviye katsayıları elde edilmiştir. Ayrıca geliştirilen formül yardımıyla bulunan tetikleme açıları kullanılarak elde edilen çıkış geriliminin THB değerinin, harmonik optimizasyonu sonucunda elde edilen minimum THB değerine yakınsadığı yapılan analiz, simülasyon ve deneysel çalışmalarda görülmüştür.

DESIGN OF A SINGLE PHASE MULTILEVEL INVERTER BY PERFORMING SWITCHING ELEMENT NUMBER AND HARMONIC OPTIMIZATION

Ersoy BEŞER

Keywords : Inverters, Multilevel Inverters, Harmonic Optimization

Abstract : In this thesis, existing studies about multilevel inverters are examined. Based on these studies, a single phase multilevel inverter that is different from existing structures is designed. The designed inverter is compared to existing structures in terms of switching elements and switching number. After obtaining positive results in comparisons, simulation studies are performed. Proposed inverter is verified by means of simulation studies then a prototype is manufactured. Prototype is tested for resistive, inductive and capacitive loads. During the tests, output current (i_0), output voltage (V_0) and total harmonic distortion (THD) parameters are measured.

A formula is structured to determine switching angles of semiconductor switching elements. The formula is used for switching angles during the experimental studies.

Another formula is formed to calculate THD value of output voltages for multilevel inverters. By this formula THD value is easily obtained based on switching angles and level coefficients. Harmonic optimization is also performed with four different methods by using generalized THD formula for minimizing THD value. Switching angles and level coefficients providing minimum THD value are obtained through harmonic optimization. As a result, analyses, simulation and experimental studies show that THD value of output voltage by using switching angles is considerably converges to minimum THD value.

BÖLÜM 1. GİRİŞ

Eviriciler günümüzde bir çok endüstriyel uygulama için vazgeçilmez bir unsur haline gelmiştir. Çeşitli motor tiplerinin denetiminde ve güç sistemlerinde eviriciler yaygın olarak kullanılmaktadır. Ayrıca akü sistemleri, yakıt hücreleri, güneş pilleri, rüzgar türbinleri veya mikro türbinlerin bir yükü veya şebekeyi beslediği sistemlerde de eviriciler ile sıkça karşılaşılmaktadır [1].

Eviricilerin bir yükü veya şebekeyi beslediği sistemlerde aranan ortak özellik, evirici çıkış geriliminin harmonik seviyelerinin çok düşük olması, başka bir deyişle gerilim dalga şeklinin sinüs formuna olabildiğince yaklaşmış olmasıdır. Talep edilen bu özellik doğrultusunda birçok evirici çeşitleri geliştirilmiş ve çok seviyeli evirici sistemleri literatüre kazandırılmıştır.

Çok seviyeli eviricilerin çıkış geriliminin dalga şekli, sinüs sinyalinin merdiven basamaklı haline benzemektedir. Seviye sayısı arttıkça evirici çıkış geriliminin değişimi sinüs sinyaline daha çok benzemekte ve çıkış geriliminin kalitesi yükselmektedir.

Çok seviyeli eviriciler kademeli gerilim seviyelerine sahip olduğundan anahtarlama elemanları üzerindeki dv/dt gerilim stresi oldukça azdır. Buna karşın literatürde yer alan Darbe Genişlik Ayar (DGA) yöntemi ile gerçekleştirilen evirici yapısındaki yüksek anahtarlama frekansı ve dv/dt gerilim stresinin yüksek olması sebebiyle bu tip eviricilerde düşük verim ve elektromanyetik etkileşim problemleri ortaya çıkmaktadır. Bunun sonucunda yüksek anahtarlama frekans bileşenlerini azaltmak ve eviriciden sinüsoidal çıkış gerilimi elde etmek için çıkış filtresi kullanılması gerekmektedir. Dolayısıyla bu problemlerin önüne geçebilmek amacıyla çok seviyeli eviriciler klasik DGA eviricilere rakip olmuştur [2].

Çok seviyeli eviricilerin çıkış dalga şekli basamaklı olduğu için klasik kare dalga evirici ile karşılaştırıldığında harmonikleri oldukça düşüktür. Seri bağlanan çok seviyeli konverter modülleri, bir fazlı tam köprü modüllerdeki her bir anahtarın dv/dt gerilim stresini azaltmakta, bu durum da yüksek gerilimli ve/veya yüksek güçlü uygulamalar için çok seviyeli eviricilerin kullanımını elverişli hale getirmektedir.

Çok seviyeli eviriciler, çıkış geriliminde basamak darbeleri oluşturarak az harmonik bozunumuna sahip gerilim üretirler. Harmonik bileşenleri daha da azaltmak amacıyla literatürde çok seviyeli eviriciler üzerinde farklı sinüsoidal DGA yöntemleri ve uzay vektör DGA yöntemleri uygulanmaktadır. Fakat kullanılan DGA yöntemleri, denetimi karmaşıklaştırmakta ve anahtarlama frekansını arttırmaktadır. Ayrıca seviye sayısı arttıkça anahtarlama elemanı sayısı da artmakta dolayısıyla eviricinin denetimi zorlaşmaktadır [1].

Çok seviyeli eviriciler sinüs formunda çıkış gerilimi üretebilmenin yanında istenilen harmoniklere sahip çıkış gerilimi de üretebilmektedirler. Bu sayede çok seviyeli eviriciler gerilim aktif filtre uygulamalarında kullanılmaktadırlar. Ayrıca çok seviyeli eviriciler istenilen genlik, frekans ve faz açısında gerilim üretme yeteneğine sahip olması nedeniyle kompanzasyon uygulamalarında da yer almaktadır. Literatür incelemesi sırasında çok seviyeli eviricilerle yapılmış kompanzasyon ve aktif filtre uygulamalarına rastlanmıştır [3, 4, 5].

Literatürde yer alan çok seviyeli evirici topolojileri temel olarak üç grupta sınıflandırılabilir;

- Diyot kenetlemeli eviriciler
- Flying Kapasitörlü eviriciler
- Kaskat bağlı eviriciler

Aşağıda çok seviyeli eviriciler üzerine literatürde yapılan çalışmalara kronolojik olarak yer verilmiştir.

2002 yılında Rodriguez, Lai ve Peng, literatürde sıkça yer alan nötr noktalı diyot kenetlemeli, flying kapasitörlü ve kaskat bağlı H köprü modüllü çok seviyeli evirici yapılarını incelemişlerdir. Ayrıca asimetrik hibrit hücreli ve yumuşak anahtarlamalı çok seviyeli eviricilere de değinmişlerdir. Çok seviyeli sinüsoidal darbe genişlik ayarlı, çok seviyeli harmonik eliminasyonlu ve uzay vektör ayarlı eviriciler için geliştirilen ayar ve kontrol yöntemlerinden bahsetmişlerdir. Yapılan çalışmada eviricilerin rejeneratif yükleri besleme durumları da göz alınmış ve devre topolojileri verilmiştir. Sonuç olarak gelecek çalışmalar için taban oluşturacak bir araştırma ve inceleme çalışması yapılmıştır [6].

2003 yılında Park, Kang, Lee ve Kim, çıkış gerilimindeki ve yük akımındaki harmonikleri azaltabilmek amacıyla bir fazlı 5 seviyeli DGA evirici tasarımı gerçekleştirmişlerdir. Eviricinin çalışma prensibi ve anahtarlama fonksiyonları analiz edilmiştir. Farklı yük durumlarında daha yüksek performans sağlayabilmek ve çıkış gerilimini sinüsoidal halde tutabilmek için bir ölü zamanlı denetleyici tasarlanmış ve uygulaması yapılmıştır. Önerilen evirici yapısının güvenilirliği simülasyon ve deneysel çalışmalarla doğrulanmıştır. Ayrıca önerilen eviricinin, literatürde yer alan klasik bir fazlı 3 seviyeli DGA evirici ve 5 seviyeli kaskat bağlı H köprü evirici ile anahtarlama elemanı sayısı ve diyot sayısı bakımından karşılaştırması yapılmıştır [7].

2004 yılında Kang, Park, Kim ve Cho, yüksek kaliteli çıkış gerilim dalga formu elde etmek ve anahtarlama elemanı sayısını en aza indirmek amacıyla çok seviyeli bir evirici yapısı geliştirmiştir. Evirici yapısında yarım köprü ve tam köprü hücreler bulunmakta ve eviricide DGA yöntemi kullanılmaktadır. Geliştirilen sistem iki evirici modülünden oluşmaktadır. Modüllerden birincisi DGA ayarını yapabilmek amacıyla kullanılan evirici modülü, diğeri ise çıkış seviyelerini gerçekleştirmek amacıyla kullanılan seviye modülüdür. Bu çalışmada DGA evirici olarak kullanılan modülde tam köprü hücre yerine yarım köprü hücre kullanılmıştır. Bu alternatif yöntem önerilen yapıya bazı avantajlar sağlamıştır. Örnek olarak çıkış gerilim seviyesi bu yöntem sayesinde artmış ve evirici çıkışında neredeyse sinüsoidal gerilim üretimi sağlanmıştır. Ayrıca yarım köprü hücre sayesinde sistemde iki anahtarlama elemanından tasarruf edilmiştir. Etkili bir anahtarlama yöntemi ile de DGA eviriciye bağlanan transformatörün boyutları küçültülmüştür [8].

2004 yılında Kang, Rhee, Park ve Moon, kaskat transformatör tabanlı çok seviyeli eviricilere yeni bir yaklaşım getirmişlerdir. Daha önce yapılan çalışmalarda 11 seviyeli DGA yöntemini kullanan tasarımın karakteristiği, bu çalışmada geliştirilmiş ve 19 seviyeli evirici yapısı elde edilmiştir. Tasarım fiziksel olarak, üç adet tam dalga köprü evirici modül ve üç adet kaskat bağlı transformatörden oluşmaktadır. Bununla birlikte görünüş itibariyle önerilen sistem yapısı bir önceki 11 seviyeli çalışma ile benzerdir. Sadece transformatörün dönüştürme oranı ve anahtarlama fonksiyonu farklıdır. Bu farklılıklar neticesinde önerilen sistemde iki avantaj dikkati çekmektedir. Bu avantajlardan birincisi, çıkış gerilim seviyesinin yaklaşık olarak iki kat artmasıdır. Bu sayede daha kaliteli çıkış gerilim seviyesi elde edilebilmektedir. İkinci olarak ise, uygun anahtarlama işlemi yapılmasına bağlı olarak DGA eviricinin bağlı olduğu transformatör üzerindeki güç dağılımı azalmıştır. Çıkış gerilim seviyesinin artmasıyla beraber yüksüz ve az yüklü durumlarda dahi filtre kullanmaksızın daha düşük toplam harmonik bozunumu (THB) değerleri elde edilmiş, ayrıca anahtarlama elemanları üzerindeki dv/dt gerilimi stresi de azalmıştır. DGA eviricinin bağlı olduğu transformatör üzerindeki güç dağılımı azaldığından transformatörün verimi de artmıştır [9].

2004 yılında Su, çok seviyeli eviricilerin yeni bir sınıfı olan çok seviyeli doğru akım (DA) bağlantılı ve köprü eviricili bir çalışma yapmıştır. Yapılan çalışmaya göre doğru akım bağlantı, diyot kenetlemeli modül, Flying kapasitörlü modül veya kaskat bağlı yarım H köprü hücrelerden oluşabilmektedir. Çok seviyeli evirici ise DA bağlantı ile bir H köprü eviricinin seri bağlanmasından meydana gelmektedir. Önerilen çalışmada seviye sayısının artmasıyla beraber kullanılan aktif anahtarlama eleman sayısında klasik benzerleri ile karşılaştırıldığında önemli ölçüde azalma olmaktadır. Verilen m sayıdaki gerilim seviyesi için önerilen yapıda (m+3) anahtarlama elemanına ihtiyaç duyulurken, klasik benzerlerinde 2(m-1) anahtarlama elemanına ihtiyaç vardır [10].

2004 yılında Ozpineci, Tolbert ve Chiasson, kaskat bağlı H köprü çok seviyeli eviricinin genetik algoritma ile optimum anahtarlama açılarını belirleyerek çıkış gerilimindeki bazı yüksek dereceli harmonik bileşenleri yok etmeye yarayan bir yöntem geliştirmişlerdir. Bu yöntem çok seviyeli eviricilerde her seviye sayısı için

kullanılabilmektedir. Yapılan çalışmada 7 seviyeli evirici tercih edilmiştir. Optimum anahtarlama açıları 5. ve 7. harmoniği yok edecek şekilde önceden hesaplanarak deneysel çalışmalarda kullanılmıştır [11].

2005 yılında Kang, Park, Cho, Kim ve Ise, güneş hücreleriyle birlikte kullanılmak üzere tasarlanmış, çok seviyeli Darbe Genişlik Ayarlı evirici yapısı üzerinde çalışmışlardır. Tasarlanan evirici üç temel kısımdan meydana gelmektedir. Bu kısımlar, darbe genişlik ayarının yapıldığı evirici kısmı, çıkışında gerilim basamakları elde etmek amacıyla kullanılan seviye eviricisi ve sekonderleri seri bağlı olan kaskat tranformatör grubudur. Güneş hücreleri tarafından üretilen gerilimin genliği düşük olduğundan, klasik sistemlerde doğru gerilimden alternatif gerilime dönüşüm yapılırken yüksek çıkış gerilimi istendiği durumlarda Boost Konverter veya Step Up konverterlere ihtiyaç vardır. Yapılan çalışma günümüzdeki klasik benzerleriyle karşılaştırıldığında, yüksek sayıda çıkış gerilim seviyesine sahip olmasına rağmen anahtarlama eleman sayısı azaltılmıştır. Çıkış gerilimi seviyesi arttıkça çıkış geriliminin kalitesi artmıştır. Belirli bir gerilim seviyesi için az sayıda anahtarlama elemanı kullanılmaktadır. Sistemde kullanılan transformatörün kaçak endüktansı sayesinde tranformatör filtre etkisi göstermektedir. Anahtarlama elemanları üzerinde daha düşük dv/dt gerilim stresi oluşmaktadır. Evirici düşük harmonik bozunumu üretmektedir [2].

2006 yılında Hua, Wu ve Chuang, kesintiye uğraması istenmeyen yüksek güçlü ve/veya yüksek gerilimli güç kaynağı uygulamalarında kullanılmak üzere 27 seviyeli kaskat bağlı eviricinin dijital uygulamasını anlatmışlardır. Bu uygulamanın, klasik 27 seviyeli kaskat evirici ile yapılması halinde 13 adet H köprü evirici modülüne gerek duyulmasına karşın yapılan çalışmada D.A. gerilim kaynaklarının büyüklük oranı x:3x:9x olan 3 adet H köprü modülü kullanılmıştır. Klasik kaskat eviricilerde harmonik seviyelerini azaltmak için bulunan tetikleme açıları fourier serisi kullanılarak hesaplanmaktadır. Bu yöntem karmaşık ve uygulanması oldukça zordur. Önerilen yöntem sayesinde anahtarlama açıları, anahtarlama referans gerilimlerine dönüştürülmekte ve farklı ayar değerleri için çıkış geriliminin kontrolü daha kolay yapılabilmektedir [12].

2006 yılında Sneineh ve Wang, DA bara gerilimleri eşit olan ve faz bacakları birbirine seri bağlı olan 5 seviyeli Flying kapasitörlü yarım köprü ve bir H köprü eviriciden meydana gelen 9 seviyeli hibrit evirici üzerinde çalışmışlardır. Klasik benzerleri ile karşılaştırıldığında, kullanılan eleman sayısında ve D.A. kaynağı sayısında azalma olduğu görülmektedir [13].

2006 yılında Hamzah, Mohammad Noor ve Abdul Shukor, bir fazlı matris konverter uygulaması gerçekleştirmişlerdir. Yapılan uygulamada darbe genişlik ayarı (DGA) kullanılmıştır. Bu çalışmada kullanılan yapının AC-AC konverter ve 4 bölgeli DA kıyıcı olarak da çalıştırılabilen çok yönlü bir yapı olduğu görülmüştür. Yapılan çalışma için RL yük tercih edilmiştir. Anahtarlama sırası indüktif yüklerde gerilim yükselmelerini önleyecek şekilde düzenlenmiştir. Daha düzgün çıkış gerilimi elde etmek amacıyla sistemde bir RC filtre kullanılmıştır. Bu çalışmada yapılan evirici için simülasyon ve bazı deneysel sonuçlara yer verilmiştir. Elde edilen sonuçlar evirici yapısının uygulanabilir olduğunu göstermektedir [14].

2006 yılında Song, Guan, Zhao ve Liu, genetik algoritma ile tetikleme açıları optimize edilmiş kaskat bağlı çok seviyeli eviricinin hibrit elektrikli araçlarda kullanılması üzerine bir çalışma yapmışlardır. Bu çalışmada 11 seviyeli kaskat bağlı evirici yapısı kullanılmıştır. Eviricideki düşük seviyeli baskın harmonik bileşenleri en az indirmek amacıyla optimum anahtarlama açıları belirlenmektedir. Herhangi bir seviye sayısındaki eviricilere bu teknik uygulanabilmektedir. Bu çalışmada tetikleme açısı optimizasyonu için genel genetik algoritma yaklaşımı geliştirilmiştir. Bu yöntem ile belirli seviye sayısındaki aynı problem, yaygın olarak kullanılan analitik terimler kullanılmadan basit bir formül ile çözülebilmektedir. Matlab programı kullanılarak optimum anahtarlama açıları daha önceden hesaplanmış ve 5, 7, 11 ve 13. dereceden harmonik bileşenler %0.5'in altında indirilmiştir. Daha sonra hesaplanan bu açılar simülasyon ve deneysel çalışmalarda kullanılmıştır [15].

2007 yılında Hua, Wu ve Chuang, değişken doğru gerilim kaynaklarına sahip kaskat bağlı H köprü modüllü evirici için anahtarlamayı kontrol eden bir algoritma geliştirmişlerdir. Önerilen denetleme yöntemi gerilime ait geri besleme ve ileri besleme sinyallerini birleştirerek tetikleme sinyallerini üretmektedir. Bu sayede

eviricinin düşük harmonik bozunumlu çıkış gerilimi üretmesi ve dinamik olarak kontrol edilmesi sağlanmaktadır. Klasik yöntemde düşük harmonik bozunumlu çıkış gerilimi üretmek için tetikleme sinyalleri Fourier Serileri kullanılarak bulunmaktadır. Bu yüzden klasik yöntem karmaşıktır. Ayrıca giriş geriliminin sabit ve kararlı olmadığı durumlar için de uygulaması zordur. Önerilen yöntem için analizler ile simülasyon sonuçları ve deneysel sonuçlar birlikte verilmiştir [16].

2008 yılında Zhang, Yang, Peng ve Quian, zigzag kaskat bağlı evirici yapısı üzerine çalışmışlardır. Önerilen bu evirici yapısında sadece bir doğru akım kaynağı kullanılmakta ve gerilim dengesi problemi bulunmamaktadır. Evirici çıkış gerilimi pozitif ve negatif yönde arttırılıp azaltılabilmektedir. Ayrıca çıkış ve girişin referansı (ground) ortaktır. Geleneksel çok seviyeli evirilerle karşılaştırıldığında önerilen evirici basit bir yapıya ve kontrol stratejisine sahiptir. Bu çalışmada önerilen eviricinin analizlerine yer verilmiş, prototipi tanıtılmış ve analiz sonuçları deneysel sonuçlar ile doğrulanmıştır [17].

2008 yılında Chen, Zhang, Ma ve Deng, kenetleme diyotlarını ve Flying kapasitörleri azaltmak amacıyla kenetleme diyotsuz ve flying kapasitörsüz yeni bir evirici yapısı geliştirmişlerdir. Bu çalışmada, evirici yapısı, çalışma prensipi, kapasite gerilimlerinin kararlılığı anlatılmış ve tasarlanan evirici diğer evirici yapıları ile karşılaştırılmıştır. Bu yapıdaki yarıiletken anahtarlama elemanı sayısı klasik çok seviyeli evirici yapıları ile aynıdır. Bu yeni evirici yapısı düşük THB değerleri istenilen orta gerilim uygulamaları için elverişlidir [18].

2008 yılında Tehrani, Rasoanarivo, Andriatsioharana ve Sargos, nötr noktalı ve kenetleme diyoları olmayan yeni bir evirici modeli geliştirmişlerdir. Geliştirilen bu model ile eviricide kullanılan yarıiletken elemanlarının güvenliği ve güvenilirliği arttırılmıştır. Evirici modelinde kenetleme diyodunun olmaması eviriciye hem orjinallik kazandırmakta hem de iletim kayıplarını azaltmaktadır. Çalışmanın diğer orjinal yönü düşük anahtarlama frekanslı basit denetleme stratejisinin olmasıdır. Bu çalışmada sonuç olarak simülasyon ve deneysel çalışmalar yapılmış ve sonuçlar karşılaştırılmıştır [19].

2008 yılında Sivkov ve Pavelka, çok seviyeli eviricilerdeki bara gerilimini bölen kapasitörleri analiz etmişlerdir. Bu çalışmada literatürde yer alan eviriciler genel olarak incelendikten sonra diyot kenetlemeli ve flying kapasitörlü çok seviyeli eviricilere odaklanılmıştır. Her iki yapının yapısal ve kontrol stratejisi bakımından karşılaştırması yapılmış ve kapasite gerilimlerinin dengelenmesi üzerine incelemeler yapılmıştır. 3 seviyeli durum için her iki evirici yapısında da anahtarlama durumları ve anahtarlama değişimleri kapasite gerilimlerinin dengelenmesine olanak sağlamaktadır. Bu durum için diyot kenetlemeli evirici yapısı, flying kapasitörlü yapıya göre daha az güçlü kapasiteye ihtiyaç duymaktadır. Seviye sayısının 3'ten fazla olduğu durumlarda diyot kenetlemeli eviricinin kapasite gerilim dengelenmesi mümkün olmamaktadır. Flying kapasitörlü eviricide böyle bir sorunla karşılaşılmamaktadır. Bu çalışmada 5 seviyeli diyot kenetlemeli eviricide kapasite gerilimini dengelebilmek amacıyla özel kontrol yöntemi geliştirilmiştir. Ayrıca aynı güç değerlerine sahip diyot kenetlemeli ve flying kapasitörlü eviricilerin karşılaştırmaları yapılmıştır [20].

2008 yılında Junling, Yaohua, Ping, Zhizhu ve Zuyi, yüksek güçlü aktif filtreler için kaskat bağlı çok seviyeli eviricinin kapasite gerilim dengesini kontrol eden ve kapalı çevrim filtreleme işlemi yapabilen bir uygulama yapmışlardır. Bu çalışmada ilk olarak aynı fazdaki her bir H köprü modülünde bulunan kapasitelerin gerilimlerini dengelemek amacıyla bir yöntem geliştirilmiştir. İkinci olarak yıldız bağlı bir sistemde yüksek güç kalitesi sağlamak amacıyla akımın belirlenen harmonikli bileşenleri sisteme enjekte edilmiştir. Bu çalışma için 40KVA gücünde DSP kontrollü kaskat bağlı H köprülü çok seviyeli evirici prototipi gerçeklenmiştir. Deneysel çalışmalar yapının iyi filtreleme karakteristiğine ve hızlı cevap verebilme yeteneğine sahip olduğunu göstermiştir. Ayrıca yapıda bulunan her bir kapasitenin gerilimi çalışma esnasında denetlenebilmekte ve dengelenebilmektedir [4].

2008 yılında Abdelhamid ve Madouh, yeni yapıdaki çok seviyeli evirici yapısı ile gelişmiş statik VAR kompanzasyon uygulaması yapmışlardır. Bu yeni yapının farklılığı en az anahtarlama elemanına ve eşit olmayan doğru akım kaynaklarına sahip olmasıdır. Bu yapıda eviricinin anahtarlama açıları kontrol edilerek statik VAR kompanzasyon işlemi gerçekleştirilmektedir. Yapılan çalışmada 3 fazlı, 5 seviyeli

evirici kullanılmıştır. Eviricinin anahtarlama açıları denetlenerek temel kompanzasyon geriliminin değeri ve açısı kontrol edilmektedir. Böylelikle kompanzasyon işlemi gerçekleştirilmektedir. Bu çalışmada simülasyon çalışmaları deneysel çalışmalarla desteklenmiştir [5].

2009 yılında Ahmadi ve Wang, eşit alan prensibine dayalı bir teknik ile harmonik eliminasyonu yöntemi geliştirmişlerdir. Bu yöntem ile seviye sayısına (n) bağlı olmaksızın sadece 4 basit eşitlik yardımıyla harmonik eliminasyonu yapılabilmektedir. Bu eşitlikler eşit alan prensibine dayanmaktadır. İlk olarak eşit alanlar prensibi kullanılarak referans gerilimin temel harmonik bileşenini elde etmek amacıyla birincil tetikleme açıları bulunmaktadır. İkinci olarak elde edilen merdiven basamaklı dalga şekli içerisinden elimine edilecek harmonikler belirlenmektedir. Üçüncü olarak referans dalga şeklinden seçilen harmonikler çıkartılarak yeni referans dalga şekli elde edilmektedir. Dördüncü olarak yeni referans dalga şekli için yeni açı değerleri bulunmaktadır. Son olarak seçilen harmonikler elimine edilinceye kadar 2 – 4 arası işlemlere devam edilmektedir. Bu yöntem sayesinde istenen ve elde edilen modülasyon indeksi arasında küçük bir fark olsa bile (n-1)'den daha fazla harmonik elimine edilebilmektedir. Bu yöntem oldukça basit ve uygulamaya yatkındır ve harmonik eliminasyonunda kesin sonuçlar vermektedir [21].

2009 yılında Liu, Hong ve Huang, çıkış gerilimi üzerindeki toplam harmonik bozunum (THB) değerini minimize etmek amacıyla bir yaklaşım geliştirmişlerdir. Bu yaklaşımda anahtarlama açıları gerçek zamanlı olarak hesaplanmaktadır ve optimizasyonun asıl amacı gerilim üzerindeki THB değerini en aza indirmektir. Bu çalışmada önerilen yaklaşımının doğruluğu matematiksel olarak ispatlanmıştır. Geliştirilen algoritma DSP kullanılarak test edilmiş ve algoritmanın doğruluğu deneysel sonuçlarla ispatlanmıştır [22].

2009 yılında Du, Tolbert, Ozpineci ve Chiasson, tek bir doğru akım kaynağı ve kapasitörler kullanarak kaskat bağlı H köprülü çok seviyeli evirici uygulaması gerçekleştirmişlerdir. Standart kaskat bağlı çok seviyeli eviricilerde n adet doğru akım kaynağı kullanılarak 2n+1 adet seviye sayısı elde edilmektedir. Hibrit kaskat bağlı H köprülü çok seviyeli evirici olarak adlandırılan bu çalışmada transformatör

kullanmaya gerek kalmadan önerilen yapı ile 2n+1 seviye sayısı, 1 adet doğru akım kaynağı ve n-1 adet kapasite ile elde edilmektedir. Böylece her fazda bir doğru akım kaynağı kullanılarak yüksek kaliteli çıkış gerilimi elde edilmektedir. Önerilen evirici yapısında kapasitelerin gerilim seviyeleri anlık olarak sağlanabilmiş ve istenilen frekansta sinüs formuna yakın çıkış gerilimi elde edilmiştir [23].

Çok seviyeli eviriciler için yapılan literatür incelemelerinde yer alan araştırmalara bakıldığında yapılan çalışmaların, yeni tasarımlar geliştirmeye, varolan sistemlerin niteliklerini arttırmaya ve denetim yöntemlerini geliştirmeye yönelik çalışmalar olduğu göze çarpmaktadır.

Yapılan literatür incelemesi sonucunda elde edilen kazanımlardan yola çıkarak literatüre farklı bir bakış açısı getirebilmek maksadıyla gerçekleştirilen doktora tez çalışmasının amacını maddeler halinde sıralayabiliriz;

(i) Literatürdeki evirici yapılarına alternatif olacak düşük dv/dt stresli ve düşük THB değerli, diğer bir deyişle mümkün olduğu kadar sinüsoidal gerilim üretebilen yeni bir evirici yapısının uygulamasını gerçekleştirmek

(ii) Modüler yapıya sahip başka bir deyişle seviye sayısının kolayca değiştirebileceği bir evirici tasarımı gerçekleştirmek

(iii) Eviricide kullanılan yarıiletken anahtar sayısını azaltmak dolayısıyla yarıiletken eleman maliyetini düşürmek

(iv) Evirici yapısında uygun anahtarlama sıralaması kullanarak anahtarlama sayısını azaltmak dolayısıyla yarıiletken anahtarlama kayıplarını azaltmayı hedeflemek

(v) Çok seviyeli eviricilerde kullanılmak üzere evirici çıkış geriliminin THB değerinin, seviye sayısına bağlı olarak kolayca bulunabilmesini sağlamak amacıyla genelleştirilmiş formül elde etmek

(vi) Evirici yapısının çıkış geriliminin harmonik optimizasyonunu gerçekleştirmek ve THB değerini mümkün olabildiğince azaltmak

(vii) Çok seviyeli eviricinin kompanzasyon ve aktif filtre uygulamalarında kullanılması gibi ileride yapılması planlanan çalışmalar için çok seviyeli evirici alt yapısını oluşturmak

Bu amaçla, tezin birinci bölümünde konu ile ilgili literatürde yer alan çalışmalar incelenmiş, tezin amacına yer verilmiş ve tez çalışmasının genel bir tanıtımı yapılmıştır.

İkinci bölümde, literatürde yer alan çok seviyeli evirici yapılarına kısaca değinilmiş ve doktora tez çalışması için tasarlanan çok seviyeli evirici için kısaca tanıtım yapılmıştır. Daha sonra literatürde yer alan çok seviyeli evirici yapıları ile doktora tez çalışması için önerilen evirici yapısı arasında anahtarlama elemanı sayısı ve anahtarlama sayısı bakımından karşılaştırmalar yapılmıştır. Yapılan karşılaştırma sonuçları tablolar ve şekiller halinde verilmiştir.

Üçüncü bölümde, doktora tez çalışması için tasarlanan çok seviyeli eviricinin tanıtımı yapılmış, çok seviyeli eviricinin kısımları olan seviye modülü ve H köprü modülü ayrıntılı olarak anlatılmıştır. Ayrıca tasarlanan eviricinin çalışma prensibi anlatılarak, 7 seviye durumu için olası tüm çalışma topolojilerine yer verilmiştir. Daha sonra ise tetikleme açılarını bulmak amacıyla geliştirilen formülün elde edilmesi açıklanmıştır.

Dördüncü bölümde, harmonikler, toplam harmonik bozunumu (THB) ve Fourier dönüşümü hakkında tanımlar yapılmış, Fourier dönüşümü ve toplam harmonik bozunumunun hesaplanması anlatılmıştır. Daha sonra farklı $V_0(t)$ çıkış fonksiyonları (3 seviye, 5 seviye, vb.) için çıkış geriliminin etkin değeri (V_{Et}), çıkış geriliminin 1.harmoniğinin etkin değeri (V_{1Et}) ve THB değerlerinin, tetikleme açılarına ve seviye katsayılarına bağlı olarak analitik çözümlerine yer verilmiştir. Ayrıca yapılan analitik çözümler neticesinde elde edilen formüller kullanılarak THB değeri dört farklı analiz yöntemi ile seviye sayısı, tetikleme açısı ve seviye katsayısına bağlı olarak incelenmiştir.

Beşinci bölümde, doktora tez çalışması için tasarlanmış eviricinin 3, 5, 7, 15, 31, 63 ve 127 seviyeli olduğu durumlar için simülasyonları yapılmıştır. Yapılan simülasyonlarda elde edilen evirici çıkış gerilimlerinin zamana bağlı değişimleri verilmiş ve THB değerleri hesaplanmıştır.

Altıncı bölümde, doktora tez çalışması için tasarlanmış eviricinin prototipi tanıtılmış ve prototipin 3, 5, 7, 15, 31, 63 ve 127 seviyeli durumlar için gerçekleştirilen deneysel çalışmalara yer verilmiştir. Yapılan deneysel çalışmalarda elde edilen evirici çıkış gerilimlerinin zamana bağlı değişimleri verilmiş ve THB değerleri ölçülmüştür.

Yedinci bölümde, doktora tez çalışmasında elde edilen bulgulara yer verilmiştir

Sekizinci bölümde, doktora tez çalışmasında elde edilen sonuçlara yer verilmiştir. Sonuçlar kısmında önerilen yeni evirici yapısı ile literatürde yer alan yapılar arasındaki avantaj ve dezavantajlardan bahsedilmiş, simülasyon sonuçları ile deneysel çalışma sonuçlarının karşılaştırılması yapılmıştır. Ayrıca yapılan çalışmalar sırasında elde edilen kazanımlardan bahsedilmiştir.

BÖLÜM 2. ÇOK SEVİYELİ EVİRİCİLER

2.1. Giriş

Bu bölümde, literatürde yer alan çok seviyeli evirici yapılarına değinilmiş ve doktora tez çalışması için tasarlanan çok seviyeli eviricinin tanıtımı yapılmıştır. Daha sonra literatürde sıkça bahsedilen sekiz farklı yapıdaki çok seviyeli eviriciler ile doktora tez çalışması için önerilen evirici yapısı arasında anahtarlama elemanı sayısı ve anahtarlama sayısı bakımından karşılaştırmalar yapılmıştır. Yapılan karşılaştırma sonuçları tablolar ve şekiller halinde verilmiştir.

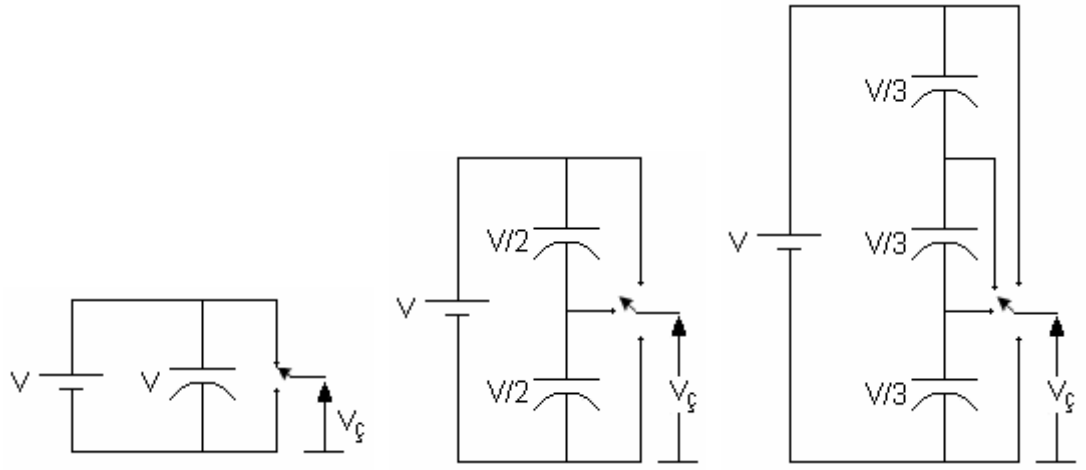
2.2. Çok Seviyeli Eviriciler

Literatürde yer alan çok seviyeli evirici topolojileri yapısal olarak beş grupta sınıflandırılabilir;

(i) Diyot-Kenetlemeli eviriciler
(ii) Flying-Kapasitörlü eviriciler
(iii) Kaskat bağlı H köprü eviriciler
(iv) Kaskat bağlı transformatörlü eviriciler
(v) Kaskat bağlı yarım H köprülü eviriciler

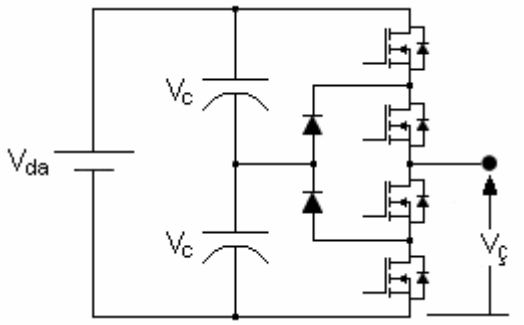
2.2.1. Diyot-Kenetlemeli eviriciler

Diyot-Kenetleme yapısındaki eviricilerde Şekil 2.1'de görüldüğü gibi bara gerilimi, seviye sayısına bağlı olarak devrede kullanılan kapasitelerle bölünerek gerilim kaynakları elde edilmektedir. Ede edilen bu gerilim kaynakları, devrede kullanılan diyotlar ve anahtarlanan yarıiletken elemanlar yardımıyla uygun şekilde kullanılarak çok seviyeli evirici çıkışında basamaklı gerilimler elde edilmektedir.



Şekil 2.1: Diyot-Kenetlemeli eviricilerde farklı kapasite sayılarına göre bölünmüş gerilim kaynağı elde edilişi

Şekil 2.2'de görülen yapıya diyot-kenetlemeli modül denilmektedir. Bu modül yapısında bara gerilimi (V_{da}), 2 adet kapasite yardımıyla ikiye bölünmüştür. Dolayısıyla her bir kapasite gerilimi (V_c), $V_{da}/2$'ye eşittir. Şekil 2.2'de yer alan uygun anahtarların tetiklenmesi ile çıkış gerilimi ($V_ç$), 0, $V_{da}/2$ ve V_{da} değerlerini almaktadır.

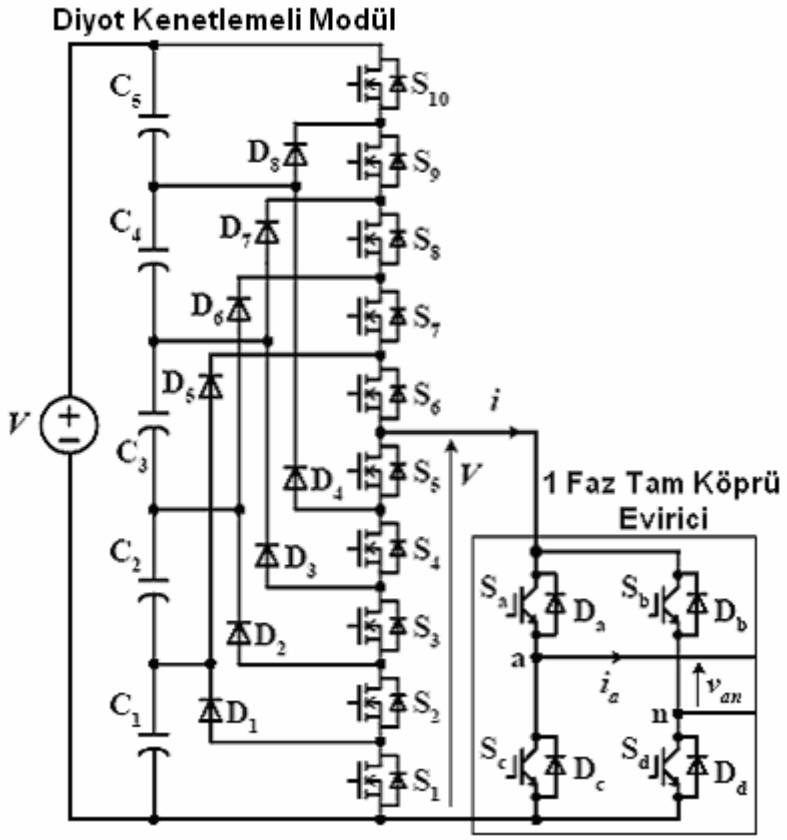


Şekil 2.2: Diyot-Kenetlemeli modül prensip şeması

Şekil 2.3'te diyot-kenetlemeli modül ve 1 fazlı H köprü evirici modülünün birleşmesiyle elde edilen çok seviyeli diyot-kenetlemeli evirici yapısı görülmektedir. Bu yapı ile 11 seviyeli çıkış gerilimi elde edilmektedir. C_1, C_2, C_3, C_4 ve C_5 kapasiteleri bara gerilimini bölerek farklı gerilim seviyeleri elde etmek amacıyla kullanılmaktadır. Kapasiteler yardımıyla diyot-kenetlemeli modül çıkışında 6 farklı gerilim seviyesi (0, V/5, 2V/5, 3V/5, 4V/5, V) elde edilmektedir [10].

Diyot-Kenetlemeli modülde bulunan S_1, S_2, S_3, S_4, S_5 anahtarlarının tetiklenmesi ile modül çıkışında 0 gerilim seviyesi, S_2, S_3, S_4, S_5, S_6 anahtarlarının tetiklenmesi ile

V/5 gerilim seviyesi, S_3, S_4, S_5, S_6, S_7 anahtarlarının tetiklenmesi ile 2V/5 gerilim seviyesi, S_4, S_5, S_6, S_7, S_8 anahtarlarının tetiklenmesi ile 3V/5 gerilim seviyesi, S_5, S_6, S_7, S_8, S_9 anahtarlarının tetiklenmesi ile 4V/5 gerilim seviyesi, S_6, S_7, S_8, S_9, S_{10} anahtarlarının tetiklenmesi ile V gerilim seviyesi elde edilmektedir. H köprü modülü, yük üzerindeki gerilimin yönünü değiştirmek için kullanılmaktadır. Şekil 2.3'teki evirici yapısında 14 adet yarıiletken anahtar, 8 adet diyot ve 5 adet kapasite kullanılmakta olup 11 seviyeli çıkış gerilimi elde edilmektedir [10].

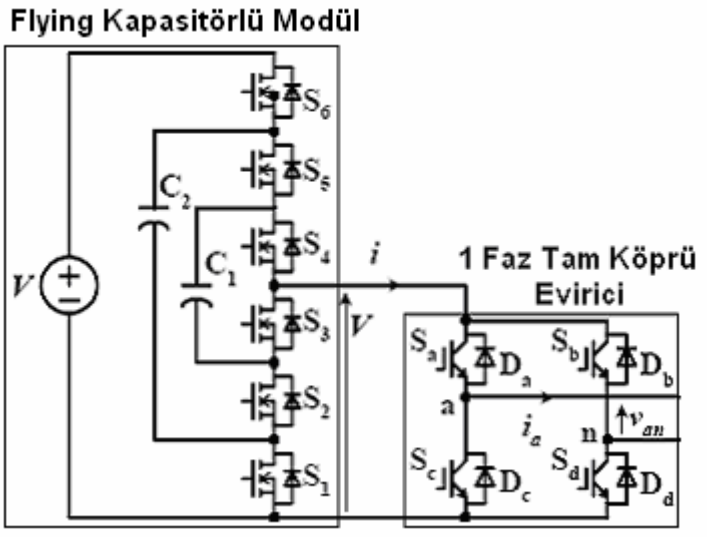


Şekil 2.3: Diyot-Kenetlemeli modül ve H köprü eviricinin seri bağlanması ile oluşan çok seviyeli evirici bağlantı şeması

2.2.2. Flying Kapasitörlü eviriciler

Flying Kapasitörlü eviriciler, Şekil 2.4'te görüldüğü gibi iki temel kısımdan meydana gelmektedir. Evirici yapısını oluşturan birinci kısım flying-kapasitörlü modül, ikinci kısım ise klasik H köprü modüldür. Flying Kapasitör modülü 6 adet yarıiletken anahtar ve 2 adet kapasiteden meydana gelmektedir. Bu modül sayesinde 4 farklı seviye (0, V/3, 2V/3, V) elde edilmektedir. Flying Kapasitör modülünde bulunan S_1, S_2, S_3 anahtarlarının tetiklenmesi ile modül çıkışında 0 değerinde, S_1, S_2, S_4

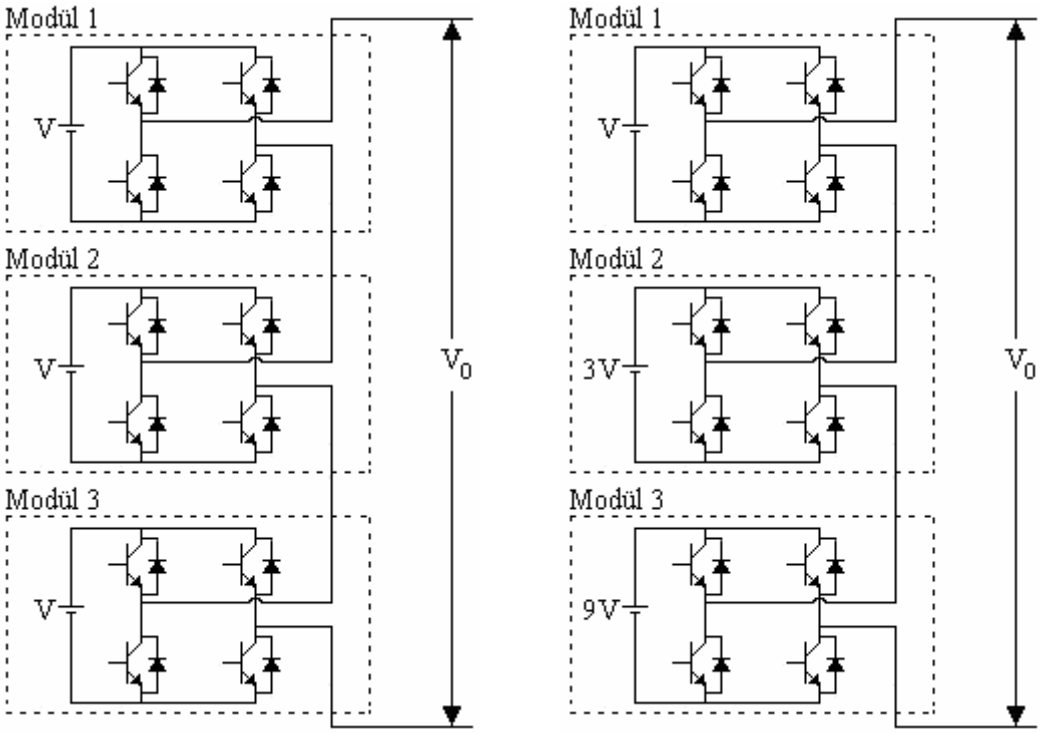
anahtarlarının tetiklenmesi ile V/3 değerinde, S_1, S_4, S_5 anahtarlarının tetiklenmesi ile 2V/3 değerinde, S_4, S_5, S_6 anahtarlarının tetiklenmesi ile V değerinde gerilim elde edilmektedir. H köprü modülü, yük üzerindeki gerilimin yönünü değiştirmek için kullanılmaktadır. Şekil 2.4'teki evirici yapısında 10 adet yarıiletken anahtar ve 2 adet kapasite kullanılmakta olup 7 seviyeli çıkış gerilimi elde edilmektedir [10].



Şekil 2.4: Flying Kapasitörlü modül ve H köprü eviricinin seri bağlanmasından meydana gelen çok seviyeli evirici bağlantı şeması

2.2.3. Kaskat bağlı H köprü eviriciler

Kaskat bağlı H köprü eviriciler, birbirine kaskat (seri) bağlı H köprü evirici modüllerinden meydana gelmektedir. Bu yapı literatürde iki farklı tasarımla karşımıza çıkmaktadır. Literatürde yer alan tasarımlardan birincisi Şekil 2.5 (a)'da görüldüğü gibidir. Bu tasarımda H köprü evirici modülleri birbirine seri bağlanmıştır. Seri bağlı H köprü evirici modüllerinde kullanılan gerilim kaynakları her modül için V değerindedir. Şekil 2.5 (a)'da görülen tasarımda 3 adet H köprü modül kullanılmış olup 7 seviyeli çıkış gerilimi elde edilmektedir [11,22].



(a) 7 seviyeli yapı (b) 27 seviyeli yapı

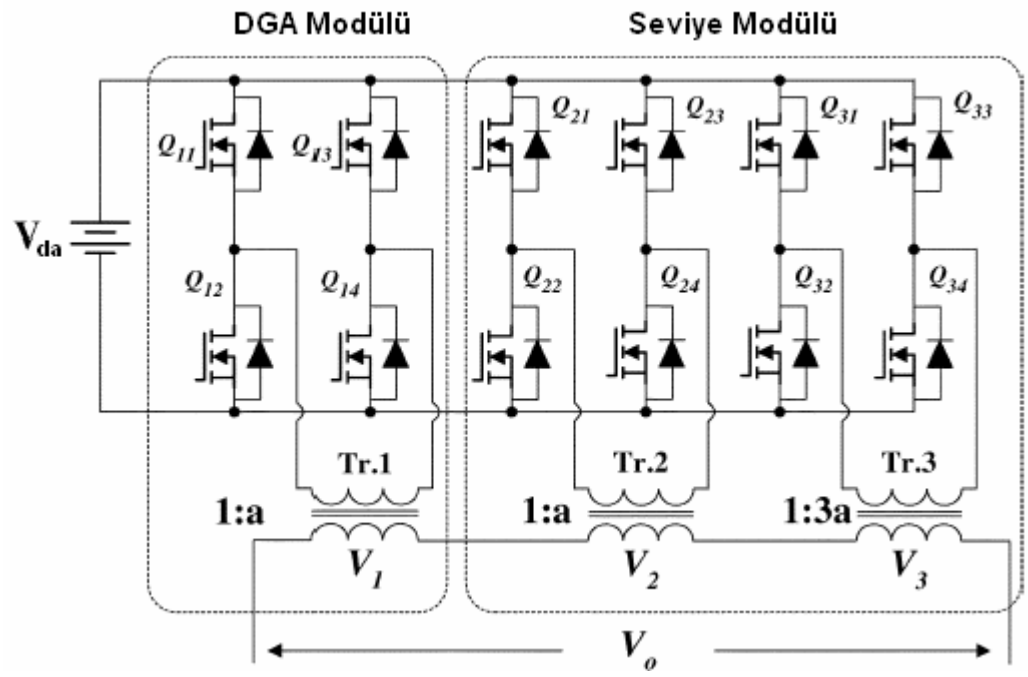
Şekil 2.5: Kaskat bağlı H köprü evirici yapısı

Literatürde yer alan tasarımlardan ikincisi Şekil 2.5 (b)'de görüldüğü gibidir. Bu tasarımda H köprü evirici modülleri yine birbirine seri bağlanmıştır. Fakat seri bağlı H köprü evirici modüllerinde kullanılan gerilim kaynaklarının değerleri 3'ün üstel katları şeklinde değişmektedir. Başka bir deyişle birinci H köprü modülünde gerilim kaynağının değeri V birim iken ikinci H köprü modülünde gerilim kaynağının değeri 3V birim ve üçüncü H köprü modülünde gerilim kaynağının değeri 9V birim şeklinde olmaktadır. Böylece Şekil 2.5 (b)'de görüldüğü gibi 3 adet H köprü modül ile 27 seviyeli çıkış gerilimi elde edilebilmektedir. Burada iki tasarım arasındaki fark eşit sayıda yarıiletken anahtar kullanımı ile (16 adet) Şekil 2.5 (a)'da 7 seviyeli çıkış gerilimi elde edilirken Şekil 2.5 (b)'de ise 27 seviyeli çıkış gerilimi elde edilmiştir [12,16,29].

2.2.4. Kaskat bağlı transformatörlü eviriciler

Kaskat bağlı transformatörlü çok seviyeli eviriciler yapısal olarak iki modülden meydana gelmektedir. Bu modüller, DGA modülü ve seviye modülü olarak isimlendirilmektedir. DGA modülünde 1 adet transformatör bulunmaktadır. Bu

modül gerilim regülasyonu yapmak amacıyla kullanılmakta ve yüksek frekanslı olarak çalıştırılmaktadır. Seviye modülü ise çok seviyeli eviricinin çıkış geriliminin seviyelerini veya basamaklarını oluşturmak amacıyla kullanılmaktadır. Bu yapıda istenilen seviye sayısına bağlı olarak bir veya birden fazla transformatör bulunabilmektedir. Seviye modülünde bulunan transformatörlerin dönüştürme oranları 3'ün üstel katları şeklinde değişmektedir. Örneğin 1. seviye modülünün transformatör dönüştürme oranı $1:(3^0a)$, 2. seviye modülünün transformatör dönüştürme oranı $1:(3^1a)$, 3. seviye modülünün transformatör dönüştürme oranı $1:(3^2a)$ şeklinde değişmektedir. Burada (a) katsayısı V_0 çıkış geriliminin tepe değerini belirlemek için kullanılan transformatör dönüştürme oranı katsayısıdır. Bu yapının en önemli özelliği, dönüştürme oranları birbirinden farklı olan transformatörlerin sekonder kısımlarının kaskat (seri) bağlı olmasıdır. Bu özelliğinden dolayı bu yapıya kaskat tranformatörlü evirici denmektedir. Literatürde kaskat bağlı transformatörlü evirici yapısına ait üç temel tasarım bulunmaktadır. Bu üç tasarımda da seviye modülleri birbiri ile aynıdır. Tasarımların birbirinden farklı olması DGA modüllerinin farklılığından kaynaklanmaktadır [2,8,9].

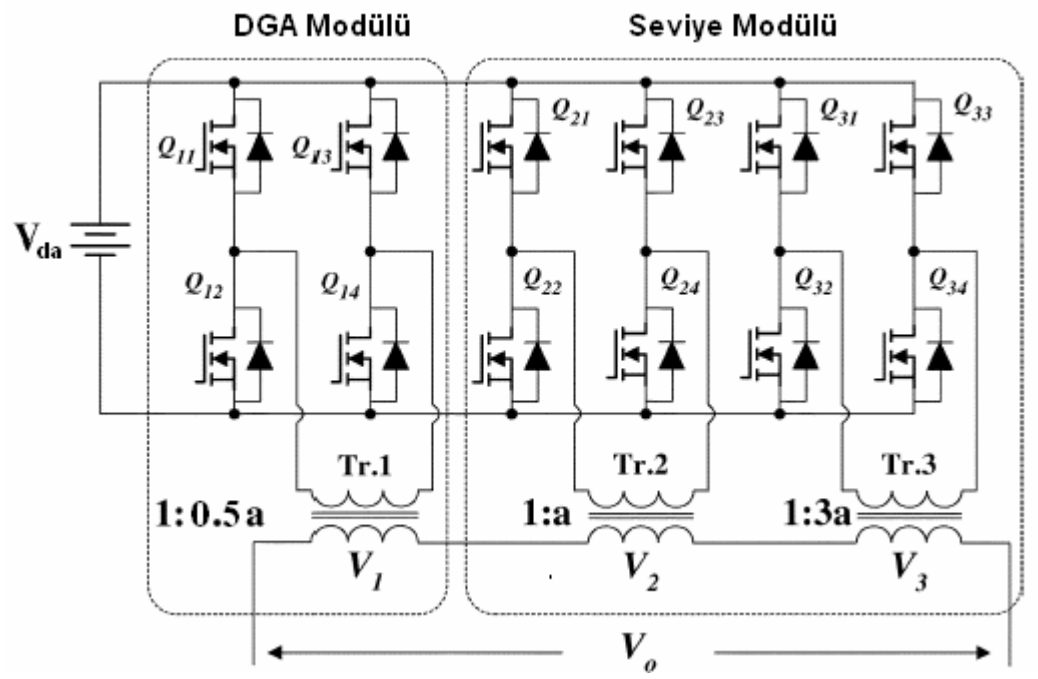


Şekil 2.6: Kaskat bağlı transformatörlü 11 seviyeli evirici bağlantı şeması

Literatürde yer alan üç farklı tasarımdan birincisi Şekil 2.6'da görülmektedir. Bu yapıdan görüldüğü gibi kaskat bağlı transformatörlü tasarımda 1 adet DGA modülü,

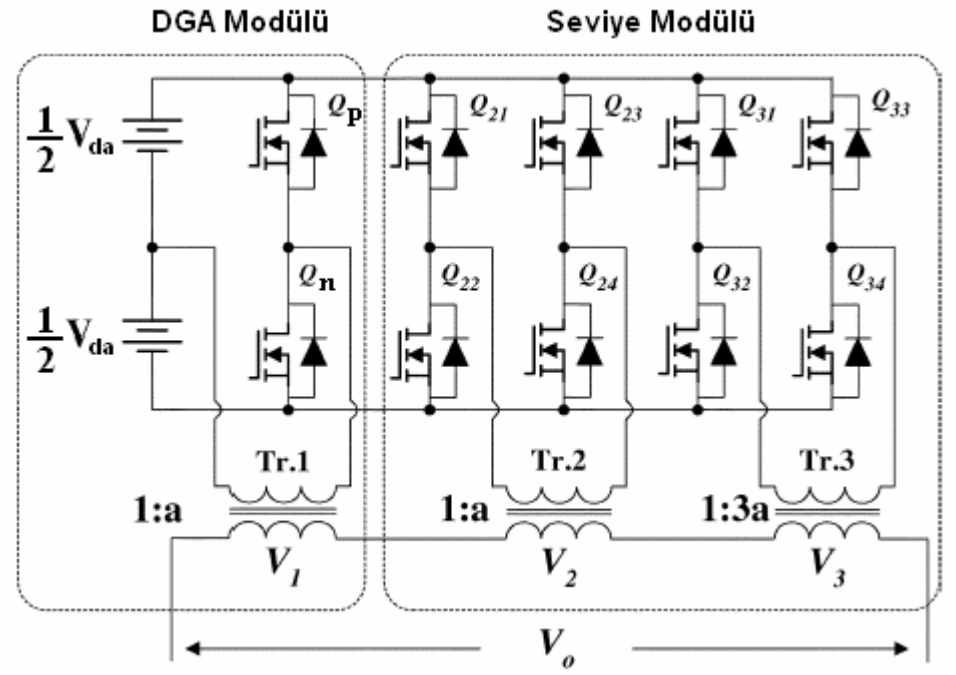
2 adet seviye modülü bulunmaktadır. DGA modülünün transformatör dönüştürme oranı 1:a olarak seçilmiştir. Bu tasarım sayesinde evirici 11 seviyeli olarak çalıştırılabilmektedir. Bu yapıda 12 adet yarıiletken anahtarlama elemanı kullanılmaktadır [2].

Literatürde yer alan üç farklı tasarımdan ikincisi Şekil 2.7'de görülmektedir. Bu tasarımda da 1 adet DGA modülü, 2 adet seviye modülü bulunmaktadır. Fakat DGA modülünün transformatör dönüştürme oranı 1:0.5a olarak seçilmiştir. Bu tasarım sayesinde evirici 19 seviyeli olarak çalıştırılabilmektedir. Bu tasarımda da 12 adet yarıiletken anahtarlama elemanı kullanılmaktadır. Fakat DGA modülünün transformatör dönüştürme oranının 1:0.5a seçilmesi ile aynı sayıda yarıiletken eleman kullanılmasına karşın daha çok seviye sayısı elde edilmiştir [9].



Şekil 2.7: Tam H köprü DGA modüllü kaskat bağlı transformatörlü 19 seviyeli evirici bağlantı şeması

Literatürde yer alan üç farklı tasarımdan üçüncüsü ise Şekil 2.8'de görülmektedir. Bu tasarımda yine bir adet DGA modülü, iki adet seviye modülü bulunmaktadır. DGA modülünün transformatör dönüştürme oranı da ilk tasarımda olduğu gibi 1:a olarak seçilmiştir [8].

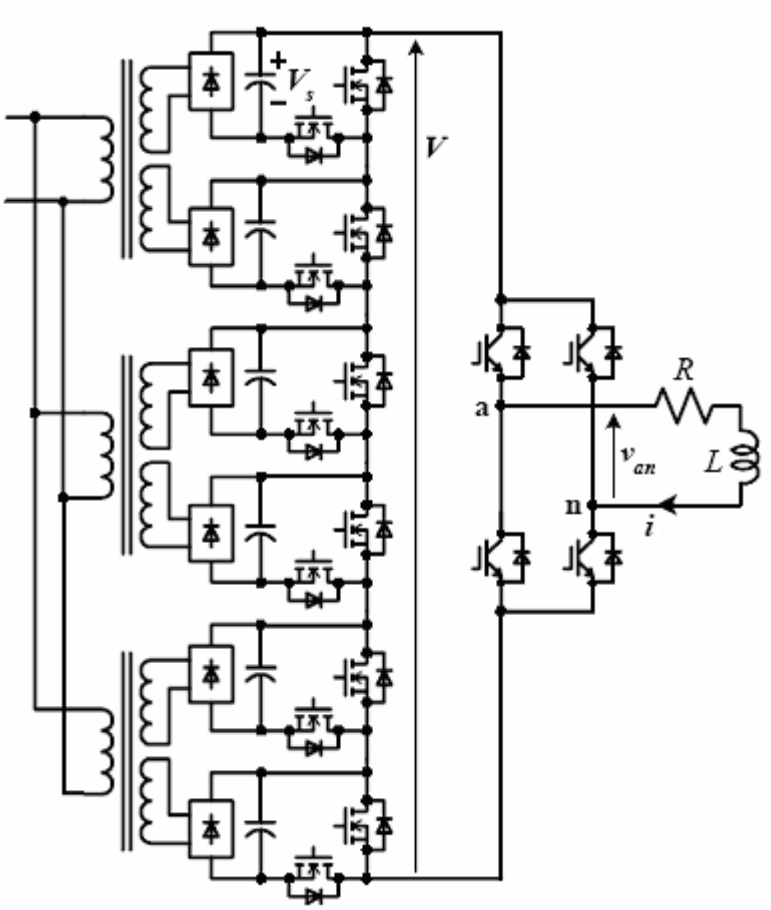


Şekil 2.8: Yarım H köprü modüllü kaskat bağlı transformatörlü 19 seviyeli evirici bağlantı şeması

Bu tasarımdaki farklılık, ilk iki tasarımdaki DGA modüllerinde tam H köprü yapı ve 1 birimlik bir adet gerilim kaynağı kullanılmakta iken bu tasarımda yarım H köprü yapı ve iki adet 0.5 birimlik gerilim kaynağı kullanılmasıdır. Bu sayede evirici 2. tasarımda olduğu gibi 19 seviyeli olarak çalıştırılabilmektedir. Fakat bu tasarımda 10 adet yarıiletken anahtarlama elemanı kullanılmaktadır [8].

2.2.5. Kaskat bağlı yarım H köprülü eviriciler

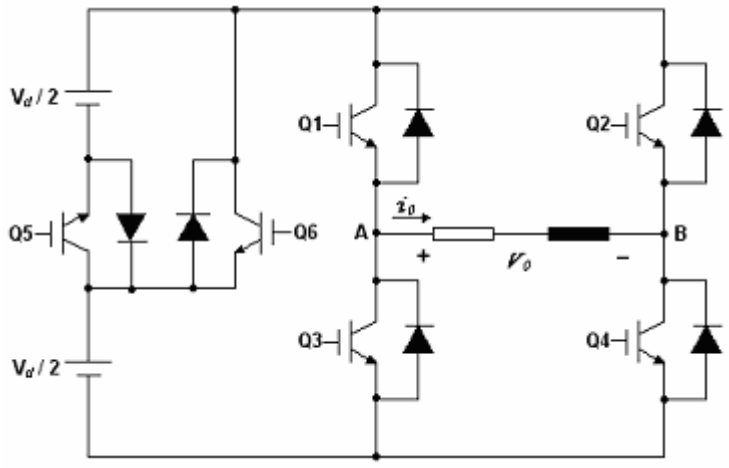
Kaskat bağlı yarım H köprülü evirici yapısı iki kısımdan meydana gelmektedir. Birinci kısım H köprü evirici modülü, ikinci kısım ise iki yarıiletken anahtar ve bir bağımsız kaynaktan meydana gelen yarım H köprü modüldür. Her yarım H köprü modülde bulunan bağımsız kaynakların değerleri birbiri ile eşit olup H köprü modül sayısı arttıkça seviye sayısı artmaktadır. Şekil 2.9'da verilen yapıda 16 yarıiletken anahtar ve 6 adet bağımsız kaynak kullanılmış olup 13 seviyeli çıkış gerilimi elde edilmektedir [10,29].



Şekil 2.9: Kaskat bağlı yarım H köprülü eviricilerden meydana gelen çok seviyeli evirici bağlantı şeması

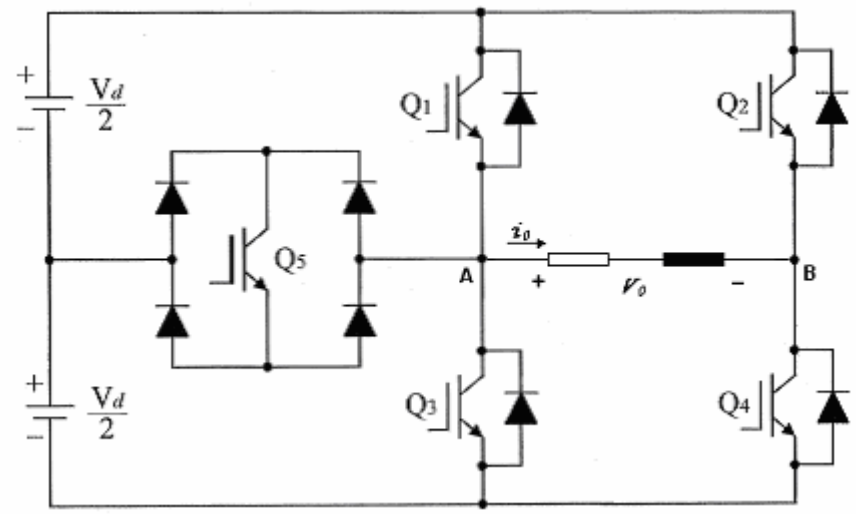
2.2.6. Literatürde yer alan diğer eviriciler

Şekil 2.10'da literatürde yer alan farklı bir evirici yapısı görülmektedir [24,25]. Bu evirici yapısı Kısım 2.2.5'te anlatılan kaskat bağlı yarım H köprü evirici yapısına benzemektedir. İki yapı arasındaki fark, yarım H köprü evirici modüllerine seri bağlı bir bağımsız kaynağın olmasıdır. Bu yapı da genişlemeye müsait bir yapıdır. İstenildiği kadar yarım H köprü modül seri bağlanarak seviye sayısı arttırılabilmektedir. Bu evirici yapısında 2 adet bağımsız kaynak ve 6 adet yarıiletken anahtarlama elemanı kullanılmıştır. Bu yapı ile 5 seviyeli çıkış gerilimi elde edilmektedir [24,25].



Şekil 2.10: 5 seviyeli evirici yapısı

Literatürde yer alan diğer bir evirici yapısı Şekil 2.11'de görülmektedir [7]. Bu evirici yapısında 5 adet yarıiletken eleman ve 4 adet diyot kullanılmıştır. Bu yapı ile 5 seviyeli çıkış gerilimi elde edilmektedir [7].

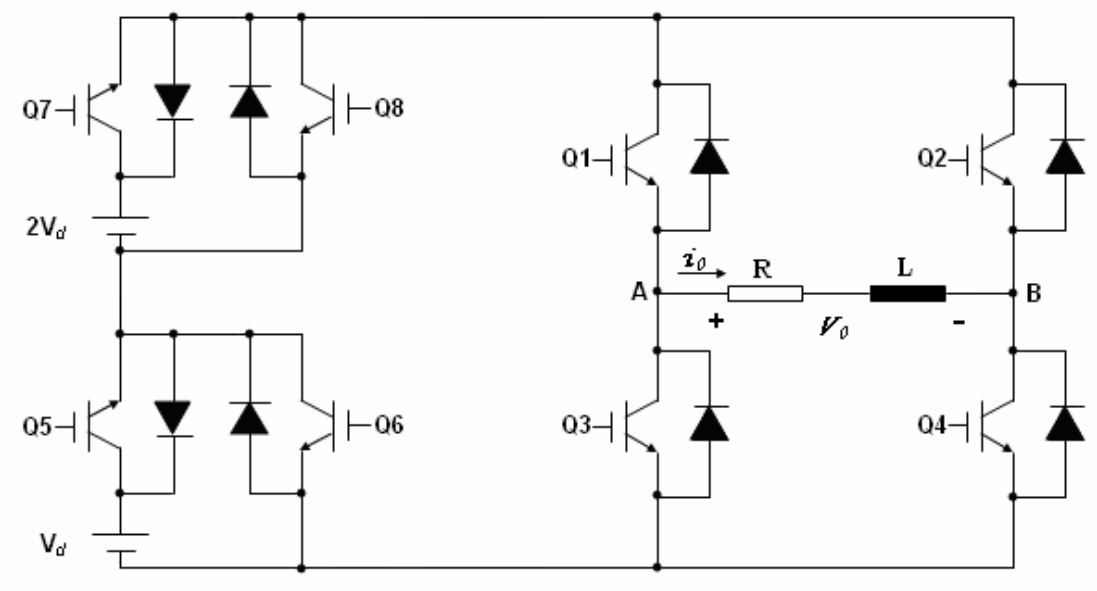


Şekil 2.11: 5 seviyeli evirici prensip şeması

2.3. Doktora Tez Çalışması için Önerilen Evirici Yapısı

Şekil 2.12'de doktora tez çalışması için önerilen evirici yapısının prensip şeması görülmektedir. Evirici temel olarak iki modülden oluşmaktadır. Bunlar seviye modülü ve H köprü modülüdür. Yapının en önemli özelliği genişlemeye çok müsait olmasıdır. Seviye modülünün sayısı arttırılarak seviye sayısı kolaylıkla

arttırılabilmektedir. Şekil 2.12'deki evirici yapısında 2 adet bağımsız kaynak ve 8 adet yarıiletken eleman kullanılmıştır. Bu yapı ile 7 seviyeli çıkış gerilimi elde edilmektedir.



Şekil 2.12: Doktora tez çalışması için önerilen çok seviyeli evirici yapısı

Burada,

n : Çıkış geriliminin seviye sayısı
m : Seviye modülü sayısı
r : Anahtarlama elemanı sayısı

olmak üzere seviye modülü sayısına (m) bağlı olarak seviye sayısı (n) denklem (2.1)

$$n = 2^{(m+1)} - 1 \tag{2.1}$$

ile bulunur. Seviye modülü sayısına (m) bağlı olarak devrede kullanılan anahtarlama elemanı sayısı (r) denklem (2.2)

$$r = 2m + 4 \tag{2.2}$$

kullanılarak bulunur.

2.4. Literatürde Yer Alan Evirici Yapıları ile Önerilen Evirici Yapısının Anahtarlama Elemanı Sayısı Bakımından Karşılaştırılması

Kısım 2.2'de anlatılan ve literatürde yer alan sekiz adet evirici yapısının anahtarlama elemanı sayısı bakımından karşılaştırılması yapılmıştır. Karşılaştırılması yapılan yapıları sıralayacak olursak;

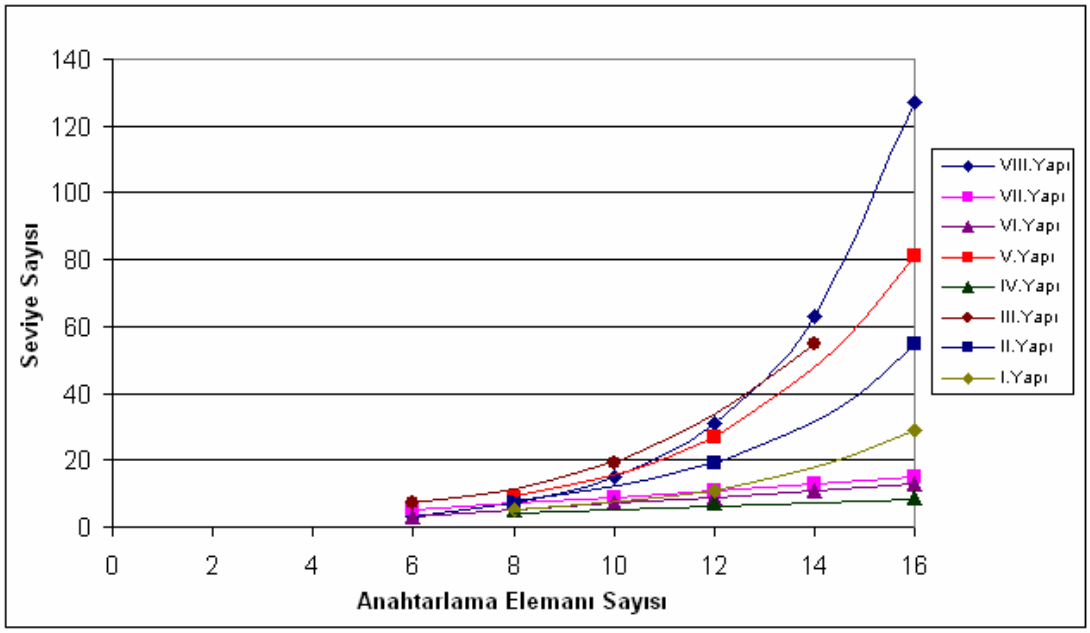
(i) I.Yapı : Kaskat bağlı transformatörlü evirici yapısı (DGA modülündeki transformatörün dönüştürme oranı 1:a) [2]
(ii) II.Yapı : Kaskat bağlı transformatörlü evirici yapısı (DGA modülündeki transformatörün dönüştürme oranı 1:0.5a) [8]
(iii) III.Yapı : Yarım Köprü DGA evirici modülüne sahip kaskat bağlı transformatörlü evirici yapısı (DGA modülündeki transformatörün dönüştürme oranı 1:a) [9]
(iv) IV.Yapı : Kaskat bağlı H köprü evirici yapısı (H köprü modüllerindeki bağımsız kaynakların gerilim değerleri eşit olan yapı) [11,22]
(v) V.Yapı : Kaskat bağlı H köprü evirici yapısı (H köprü modüllerindeki bağımsız kaynakların gerilim değerleri 3'ün üstel katları şeklinde olan yapı) [12,16]
(vi) VI.Yapı : Kaskat bağlı yarım H köprülü evirici yapısı [10]
(vii) VII.Yapı : Şekil 2.10'da gösterilen yapı [24,25]
(viii) VIII.Yapı : Doktora tez çalışması için önerilen yapı

Anahtarlama elemanı sayısına bağlı olarak seviye sayısının değişimini belirlemek için literatür çalışması yapılmış ve farklı yapıların elde edildiği çok seviyeli eviriciler incelenmiştir. Bu yapılar arasında bulunan 8 farklı çok seviyeli evirici için anahtarlama elemanı sayısına bağlı olarak seviye sayısını gösteren bir tablo oluşturulmuş ve sonuçlar Tablo 2.1'de verilmiştir. Ayrıca 8 farklı yapı ile anahtarlama elemanı sayısına bağlı olarak elde edilebilecek seviye sayısını gösteren grafik Şekil 2.13'te verilmiştir. Şekil 2.13 ve Tablo 2.1 incelendiğinde, verilen bir anahtarlama elemanı sayısı için, en yüksek seviye sayısının önerilen yapı ile elde edildiği görülmektedir. Bununla birlikte önerilen evirici yapısında 16 adet yarıiletken anahtar kullanıldığı durumda 127 seviyeli çıkış gerilimi elde edilmektedir.

Literatürde yer alan evirici yapılarında 16 adet yarıiletken anahtar kullanıldığı durumda en yüksek 81 seviyeli çıkış gerilimi elde edilmektedir. Anahtar sayısı arttıkça önerilen evirici yapısı ile elde edilen seviye sayısı üstel olarak artmakta ve literatürde yer alan evirici yapıları ile arasındaki seviye sayısı farkı da açılmaktadır.

Tablo 2.1: 8 farklı yapı için anahtarlama elemanı sayısına bağlı olarak seviye sayısının değişimi

	Kaskat Bağlı Transformatörlü Eviriciler			Kaskat Bağlı H Köprü Eviriciler				Önerilen Yapı
r	**I. Yapı**	**II. Yapı**	**III. Yapı**	**IV. Yapı**	**V. Yapı**	**VI. Yapı**	**VII. Yapı**	**VIII. Yapı**
6	-	-	7	-	-	3	5	3
8	5	7	-	5	9	5	7	7
10	-	-	19	-	-	7	9	15
12	11	19	-	7	27	9	11	31
14	-	-	55	-	-	11	13	63
16	29	55	-	9	81	13	15	127



Şekil 2.13: 8 farklı yapı için anahtarlama elemanı sayısına bağlı olarak seviye sayısının değişimi

2.5. Önerilen Evirici Yapısı ile Literatürde Yer Alan Benzer Yapıların Anahtarlama Sayısı Bakımından Karşılaştırılması

İletimdeki ve anahtarlama anındaki kayıpları karşılaştırmak amacıyla doktora tezinde önerilen sistem ile literatürdeki yapılar, anahtarlama sayısı bakımından incelenmiştir. Yapılan incelemede çeyrek periyot için sistemin bir seviyeden diğer seviyeye geçişi

sırasında konum değiştiren anahtarlama elemanları ve diyotlar gözlemlenmiş ve bu süre içersinde konum değiştiren anahtarlama elemanlarının sayıları toplanmıştır. Bu inceleme sırasında bir tablo oluşturulmuş ve bu tabloda her bir seviye durumu için iletimde olan anahtarlama elemanlarının ve diyotların isimleri, yarıiletken eleman sayısı, anahtarlama elemanı sayısı, diyot sayısı ve konum değiştiren anahtarlama elemanı sayısı verilmiştir. Literatürde yer alan yapılarla önerilen sistemin karşılaştırılması Tablo 2.2 ve Tablo 2.3'te verilmiştir. Bu karşılaştırmada önerilen yapı ile literatürde yer alan seviye modüllerindeki bağımsız kaynakların değerleri 3'ün üstel katları şeklinde değişen kaskat bağlı H köprü evirici yapısı [12,16] ve kaskat bağlı transformatörlü evirici yapısı [2] ele alınmıştır. Karşılaştırma için ele alınan 3 yapı için eşit seviye sayılı durumlar aranmış fakat böyle bir durum olmadığı için seviye sayılarının birbirine yakın olduğu yapılar seçilmiştir.

Tablo 2.2: 27 seviyeli kaskat bağlı H köprü evirici yapısı ile doktora tez çalışması için önerilen evirici yapısının anahtarlama sayısı bakımından karşılaştırılması

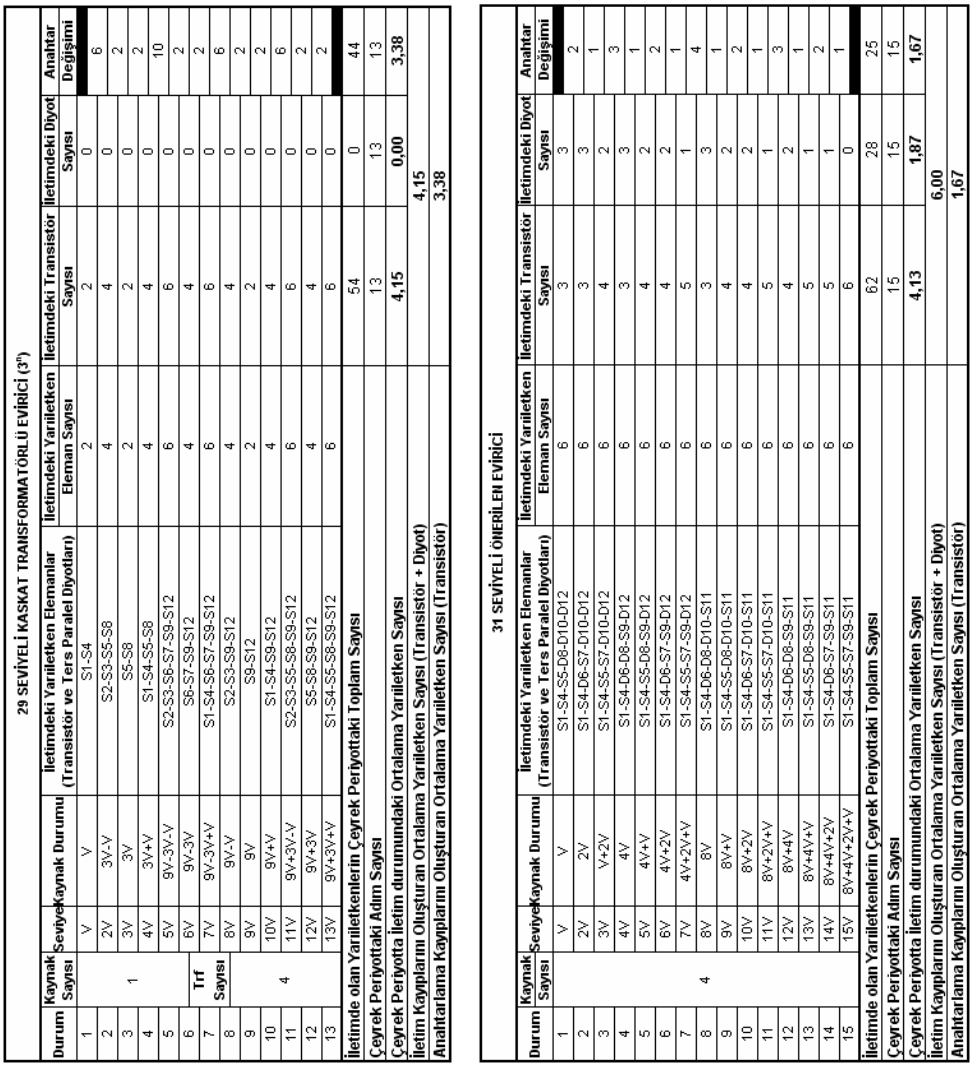
27 SEVİYELİ KASKAT H KÖPRÜ EVİRİCİ (3th)

Durum	Kaynak Sayısı	Seviye	Kaynak Durumu	İletimdeki Yariletken Elemanlar (Transistör ve Ters Paralel Diyotları)	İletimdeki Yariletken Eleman Sayısı	İletimdeki Transistör Sayısı	İletimdeki Diyot Sayısı	Anahtar Değişimi
1	3	V	V	S1-S4-S5-D6-S9-D10	6	4	2	5
2		2V	3V-V	S5-S8-S3-S2-S9-D10	6	5	1	3
3		3V	3V	S5-S8-S1-D2-S9-D10	6	4	2	1
4		4V	3V+V	S1-S4-S5-S8-S9-D10	6	5	1	9
5		5V	9V-3V-V	S9-S12-S7-S6-S3-S2	6	6	0	3
6		6V	9V-3V	S9-S12-S7-S6-S1-D2	6	5	1	1
7		7V	9V-3V+V	S9-S12-S7-S6-S1-S4	6	6	0	7
8		8V	9V-V	S9-S12-S5-D6-S3-S2	6	5	1	3
9		9V	9V	S9-S12-S5-D6-S1-D2	6	4	2	1
10		10V	9V+V	S9-S12-S5-D6-S1-S4	6	5	1	5
11		11V	9V+3V-V	S9-S12-S5-S8-S3-S2	6	6	0	3
12		12V	9V+3V	S9-S12-S5-S8-S1-D2	6	5	1	1
13		13V	9V+3V+V	S9-S12-S5-S8-S1-S4	6	6	0	
İletimde olan Yariletkenlerin Çeyrek Periyottaki Toplam Sayısı						66	12	42
Çeyrek Periyottaki Adım Sayısı						13	13	13
Çeyrek Periyotta İletim durumundaki Ortalama Yariletken Sayısı						**5,08**	**0,92**	**3,23**
İletim Kayıplarını Oluşturan Ortalama Yariletken Sayısı (Transistör + Diyot)							**6,00**	
Anahtarlama Kayıplarını Oluşturan Ortalama Yariletken Sayısı (Transistör)							**3,23**	

31 SEVİYELİ ÖNERİLEN EVİRİCİ

Durum	Kaynak Sayısı	Seviye	Kaynak Durumu	İletimdeki Yariletken Elemanlar (Transistör ve Ters Paralel Diyotları)	İletimdeki Yariletken Eleman Sayısı	İletimdeki Transistör Sayısı	İletimdeki Diyot Sayısı	Anahtar Değişimi
1	4	V	V	S1-S4-S5-D8-D10-D12	6	3	3	2
2		2V	2V	S1-S4-D6-S7-D10-D12	6	3	3	1
3		3V	V+2V	S1-S4-S5-S7-D10-D12	6	4	2	3
4		4V	4V	S1-S4-D6-D8-S9-D12	6	3	3	1
5		5V	4V+V	S1-S4-S5-D8-S9-D12	6	4	2	2
6		6V	4V+2V	S1-S4-D6-S7-S9-D12	6	4	2	1
7		7V	4V+2V+V	S1-S4-S5-S7-S9-D12	6	5	1	4
8		8V	8V	S1-S4-D6-D8-D10-S11	6	3	3	1
9		9V	8V+V	S1-S4-S5-D8-D10-S11	6	4	2	2
10		10V	8V+2V	S1-S4-D6-S7-D10-S11	6	4	2	1
11		11V	8V+2V+V	S1-S4-S5-S7-D10-S11	6	5	1	3
12		12V	8V+4V	S1-S4-D6-D8-S9-S11	6	4	2	1
13		13V	8V+4V+V	S1-S4-S5-D8-S9-S11	6	5	1	2
14		14V	8V+4V+2V	S1-S4-D6-S7-S9-S11	6	5	1	1
15		15V	8V+4V+2V+V	S1-S4-S5-S7-S9-S11	6	6	0	
İletimde olan Yariletkenlerin Çeyrek Periyottaki Toplam Sayısı						62	28	25
Çeyrek Periyottaki Adım Sayısı						15	15	15
Çeyrek Periyotta İletim durumundaki Ortalama Yariletken Sayısı						**4,13**	**1,87**	**1,67**
İletim Kayıplarını Oluşturan Ortalama Yariletken Sayısı (Transistör + Diyot)							**6,00**	
Anahtarlama Kayıplarını Oluşturan Ortalama Yariletken Sayısı (Transistör)							**1,67**	

Tablo 2.3: 29 seviyeli kaskat bağlı transformatörlü evirici yapısı ile doktora tez çalışması için önerilen evirici yapısının anahtarlama sayısı bakımından karşılaştırılması



29 SEVİYELİ KASKAT TRANSFORMATÖRLÜ EVİRİCİ (3^n)

Durum	Kaynak Sayısı	Seviye	Kaynak Durumu	İletimdeki Yarıiletken Elemanlar (Transistör ve Ters Paralel Diyotları)	İletimdeki Yarıiletken Eleman Sayısı	İletimdeki Transistör Sayısı	İletimdeki Diyot Sayısı	Anahtar Değişimi
1	1	V	V	S1-S4	2	2	0	6
2		2V	3V-V	S2-S3-S5-S8	4	4	0	2
3		3V	3V	S5-S8	2	2	0	2
4		4V	3V+V	S1-S4-S5-S8	4	4	0	10
5		5V	9V-3V-V	S2-S3-S6-S7-S9-S12	6	6	0	2
6		6V	9V-3V	S6-S7-S9-S12	4	4	0	2
7	Trf Sayısı	7V	9V-3V+V	S1-S4-S6-S7-S9-S12	6	6	0	6
8		8V	9V-V	S2-S3-S9-S12	4	4	0	2
9		9V	9V	S9-S12	2	2	0	2
10	4	10V	9V+V	S1-S4-S9-S12	4	4	0	6
11		11V	9V+3V-V	S2-S3-S5-S8-S9-S12	6	6	0	2
12		12V	9V+3V	S5-S8-S9-S12	4	4	0	2
13		13V	9V+3V+V	S1-S4-S5-S8-S9-S12	6	6	0	2
İletimde olan Yarıiletkenlerin Çeyrek Periyottaki Toplam Sayısı						54	0	44
Çeyrek Periyottaki Adım Sayısı						13	13	13
Çeyrek Periyotta İletim durumundaki Ortalama Yarıiletken Sayısı					**4,15**	**0,00**	**3,38**	
İletim Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör + Diyot)						**4,15**		
Anahtarlama Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör)						**3,38**		

31 SEVİYELİ ÖNERİLEN EVİRİCİ

Durum	Kaynak Sayısı	Seviye	Kaynak Durumu	İletimdeki Yarıiletken Elemanlar (Transistör ve Ters Paralel Diyotları)	İletimdeki Yarıiletken Eleman Sayısı	İletimdeki Transistör Sayısı	İletimdeki Diyot Sayısı	Anahtar Değişimi
1	4	V	V	S1-S4-S5-D8-D10-D12	6	3	3	2
2		2V	2V	S1-S4-D6-S7-D10-D12	6	3	3	1
3		3V	V+2V	S1-S4-S5-S7-D10-D12	6	4	2	3
4		4V	4V	S1-S4-D6-D8-S9-D12	6	3	3	1
5		5V	4V+V	S1-S4-S5-D8-S9-D12	6	4	2	2
6		6V	4V+2V	S1-S4-D6-S7-S9-D12	6	4	2	1
7		7V	4V+2V+V	S1-S4-S5-S7-S9-D12	6	5	1	4
8		8V	8V	S1-S4-D6-D8-D10-S11	6	3	3	1
9		9V	8V+V	S1-S4-S5-D8-D10-S11	6	4	2	2
10		10V	8V+2V	S1-S4-D6-S7-D10-S11	6	4	2	1
11		11V	8V+2V+V	S1-S4-S5-S7-D10-S11	6	5	1	3
12		12V	8V+4V	S1-S4-D6-D8-S9-S11	6	4	2	1
13		13V	8V+4V+V	S1-S4-S5-D8-S9-S11	6	5	1	2
14		14V	8V+4V+2V	S1-S4-D6-S7-S9-S11	6	5	1	1
15		15V	8V+4V+2V+V	S1-S4-S5-S7-S9-S11	6	6	0	
İletimde olan Yarıiletkenlerin Çeyrek Periyottaki Toplam Sayısı						62	28	25
Çeyrek Periyottaki Adım Sayısı						15	15	15
Çeyrek Periyotta İletim durumundaki Ortalama Yarıiletken Sayısı						**4,13**	**1,87**	**1,67**
İletim Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör + Diyot)							**6,00**	
Anahtarlama Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör)							**1,67**	

Tablo 2.4'te ise karşılaştırılan 3 yapı için elde edilen sonuçların tek bir tabloda gösterimi verilmiştir.

Tablo 2.4: Anahtarlama sayısına göre literatürde yer alan yapılarla önerilen sistemin karşılaştırılması

27 SEVİYELİ KASKAT H KÖPRÜ EVİRİCİ (3^n)			
Çeyrek Periyotta İletim durumundaki Ortalama Yarıiletken Sayısı	5,08	0,92	3,23
İletim Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör + Diyot)	6,00		
Anahtarlama Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör)	3,23		

29 SEVİYELİ KASKAT TRANSFORMATÖRLÜ EVİRİCİ (3^n)			
Çeyrek Periyotta İletim durumundaki Ortalama Yarıiletken Sayısı	4,15	0,00	3,38
İletim Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör + Diyot)	4,15		
Anahtarlama Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör)	3,38		

31 SEVİYELİ ÖNERİLEN EVİRİCİ			
Çeyrek Periyotta İletim durumundaki Ortalama Yarıiletken Sayısı	4,13	1,87	1,67
İletim Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör + Diyot)	6,00		
Anahtarlama Kayıplarını Oluşturan Ortalama Yarıiletken Sayısı (Transistör)	1,67		

Tablo 2.4'te verilen karşılaştırmanın sonuçlarına bakıldığında doktora tez çalışmasında kullanılan evirici yapısındaki anahtarlama sayısının literatürde yer alan yapılardan daha az olduğu görülmektedir.

Bu bölümde, önerilen çok seviyeli evirici ile literatürde yer alan eviriciler arasında anahtarlama elemanı sayısı ve anahtarlama sayısı bakımından karşılaştırmalar yapılmıştır. Anahtarlama elemanı sayısı bakımından yapılan karşılaştırmanın sonuçlarına bakıldığında önerilen evirici yapısı ile 12 adetten daha az sayıda anahtarlama elemanı kullanıldığında 2. en yüksek seviye sayısı elde edildiği, 12 adet ve daha fazla sayıda anahtarlama elemanı kullanıldığında ise en yüksek seviye sayısı elde edildiği görülmektedir. Ayrıca anahtarlama sayısı bakımından yapılan karşılaştırmanın sonuçlarına bakıldığında önerilen yapı ile daha az sayıda anahtarlamanın yapıldığı görülmektedir.

BÖLÜM 3. TASARLANAN ÇOK SEVİYELİ EVİRİCİ

3.1. Giriş

Bu bölümde, doktora tez çalışması için tasarlanan çok seviyeli eviricinin tanıtımı yapılmış, çok seviyeli eviricinin kısımları olan seviye modülü ve H köprü modülü ayrıntılı olarak ele alınmıştır. Ayrıca tasarlanan eviricinin çalışma prensibi anlatılmış ve 7 seviye durumu için çalışma topolojilerine yer verilmiştir. Daha sonra tetikleme açılarını bulmak amacıyla geliştirilen formül verilmiş ve 7 seviye durumu için tetikleme açıları hesaplanmıştır.

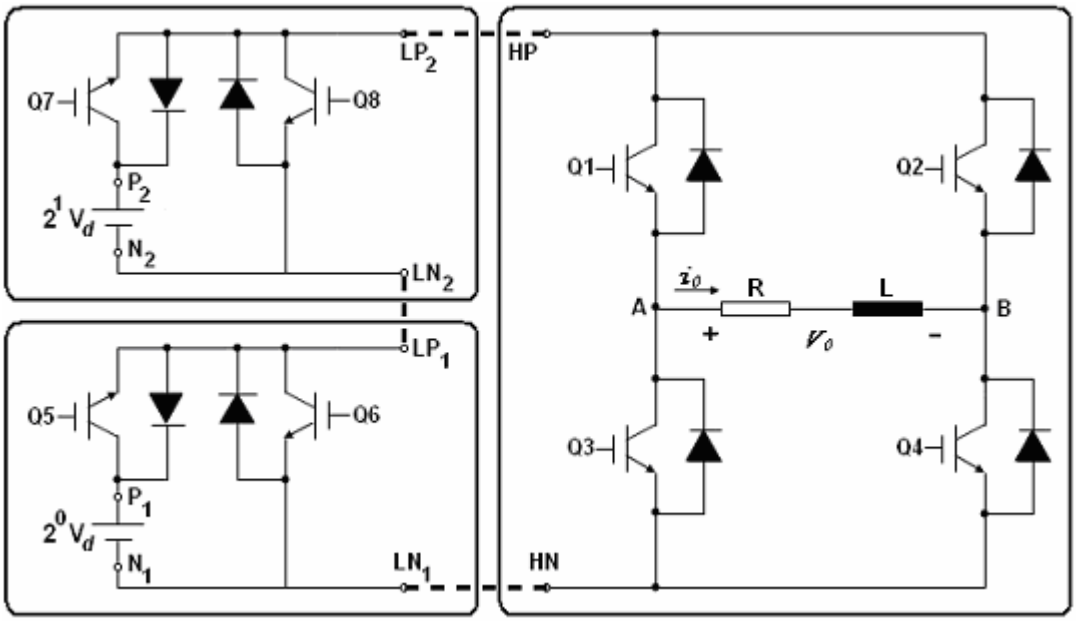
3.2. Tasarlanan Çok Seviyeli Eviricinin Yapısı

Tasarlanan çok seviyeli evirici temel olarak iki modülden oluşmaktadır. Bu modüller, seviye modülü ve H köprü modülü olarak adlandırılmaktadır. Seviye modülünün sayısı çoğaltılarak çok seviyeli eviricinin seviye sayısı üstel olarak kolaylıkla arttırılabilmektedir. Bu durum göz önüne alındığında, evirici yapısının en önemli özelliği genişlemeye oldukça müsait olmasıdır. Seviye modülü sayısına (m) bağlı olarak seviye sayısı (n) değişmektedir. Seviye modülü sayısının (m) 1, 2, 3, 4, 5 ve 6 durumları için seviye sayısının (n) 3, 7, 15, 31, 63 ve 127 olacağı bağlantı özellikleri irdelenerek görülmüştür. Bu irdeleme ve yaklaşım ile seviye modülü sayısına bağlı olarak eviricinin seviye sayısını hesaplayacak bir formül geliştirilmiştir. Denklem (3.1)'de verilen formül yardımıyla seviye modülüne bağlı olarak eviricinin seviye sayısı kolaylıkla bulunur.

$$n = 2^{(m+1)} - 1 \tag{3.1}$$

Denklem (3.1)'deki bağıntı ile m adet seviye modülü ile yapılabilecek en yüksek seviye sayısı bulunmaktadır. Örneğin seviye modülü sayısı 4 (m=4) olan bir evirici yapısında en yüksek 31 seviye, seviye modülü sayısı 5 (m=5) olan bir evirici

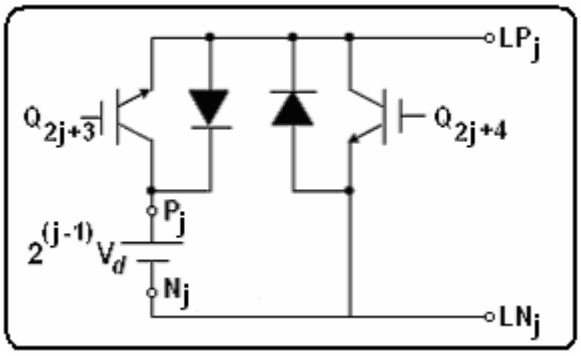
yapısında ise en yüksek 63 seviye elde edilmektedir. Çok seviyeli evirici yapısının anlaşılmasında kolaylık sağlaması açısından iki seviye modülüne sahip olan 7 seviyeli eviricinin anlatılması tercih edilmiştir. Çok seviyeli eviricinin 7 seviyeli durumunu gösteren prensip şeması Şekil 3.1' de verilmiştir [26-28].



Şekil 3.1: Tasarlanan eviricinin 7 seviyeli durumu için verilen prensip şeması

3.2.1. Seviye modülü

Şekil 3.2'de seviye modülünün prensip şeması görülmektedir. Seviye modülü 2 anahtarlama elemanı ve 1 kaynaktan meydana gelmektedir.



Şekil 3.2: Seviye modülü prensip şeması

Çıkış geriliminde istenilen seviye sayısı (n) ve istenilen çıkış geriliminin maksimum değerine göre birinci seviye modülünde kullanılacak kaynağın gerilimi (V_d) denklem (3.2) kullanılarak bulunur. V_d gerilimine birinci seviye modülü gerilimi veya temel

seviye gerilimi denir. Birinci seviye modülünden sonra bağlanacak her seviye modülünde kullanılacak gerilim kaynağının değeri temel seviye geriliminin $2^{(j-1)}$ katı olacaktır.

$$V_d = \frac{2V_{\max}}{n-1} \tag{3.2}$$

Seviye sayısına bağlı olarak kullanılacak seviye modülü sayısı (m) ise denklem 3.1'den çekilerek,

$$m = \left[\log_2(n+1)\right] - 1 \tag{3.3}$$

şeklinde bulunur. Her bir seviye modülünde bulunan kaynağın gerilimi ise

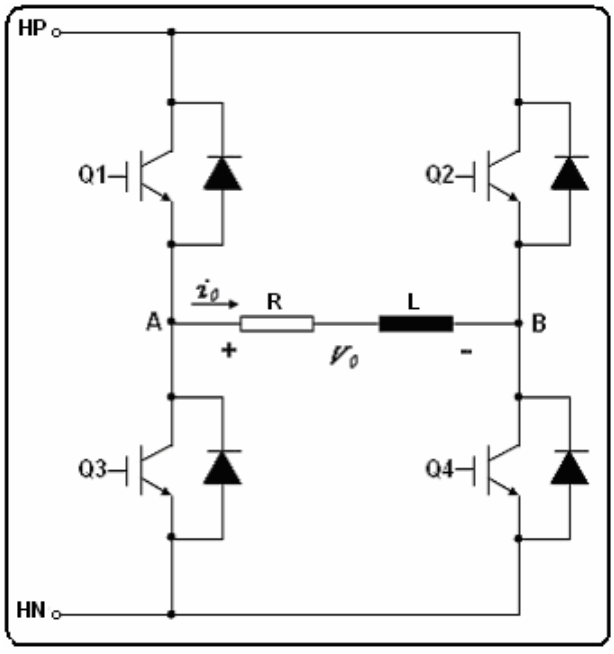
$$2^{(j-1)} V_d \tag{3.4}$$

olarak ifade edilmektedir. Burada j,

$$j = 1,2,3,....m$$

şeklinde tanımlanmaktadır [28].

3.2.2. H köprü modülü



Şekil 3.3: H köprü modülü prensip şeması

Şekil 3.3'te H köprü modülünün prensip şeması görülmektedir. H köprü modülünün yapısı geleneksel H köprü evirici yapısıdır. H köprü modülü, çok seviyeli evirici sistemi içerisinde sabit olan kısımdır. Seviye sayısını arttırmak amacıyla geleneksel H köprü yapıya birbirine seri bağlı seviye modülleri Şekil 3.1'de görüldüğü gibi bağlanmaktadır [28].

Tablo 3.1'de, çıkış gerilim seviyesi ve anahtarlama elemanı sayısının seri bağlı seviye modüllerine göre değişimi verilmiştir.

Tablo 3.1: Çıkış gerilim seviyesi ve anahtarlama elemanı sayısının seri bağlı seviye modüllerine göre değişimi

Kaskat Seviye Modülü	SM 1	SM 2	SM 3	SM 4	SM 5	SM 6	.....	SM m
Kaynak Oranı	V_d	$2V_d$	$4V_d$	$8V_d$	$16V_d$	$32V_d$	.....	$2^{(m-1)}V_d$
	3							
	6							
		7						
		8						
Seviye Sayısı			**15**					
Anahtar Sayısı			10					
				31				
				12				
					63			
					14			
						127		
						16		
								$2^{(m+1)}$**-1**
								2m+4

Burada, seviye modülü sayısına (m) bağlı olarak çıkış gerilim seviye sayısı (n) denklem (3.1) kullanılarak hesaplanmıştır. Tablo 3.1'de verilen modül sayısına bağlı olarak çıkış gerilim seviye sayısı, m adet modül ile elde edilebilecek en yüksek seviye sayısını göstermektedir. İstenildiğinde veya gerektiğinde bu evirici tasarımı ile ara değerde seviye sayısı da elde edilebilir. Örneğin seviye modül sayısı 5 olan bir evirici tasarımı ile en yüksek 63 seviyeli bir gerilim dalga şekli elde edilebildiği gibi 33, 37, 41,....., 59, 61 seviyeli gerilim dalga şekilleri de elde edilebilir.

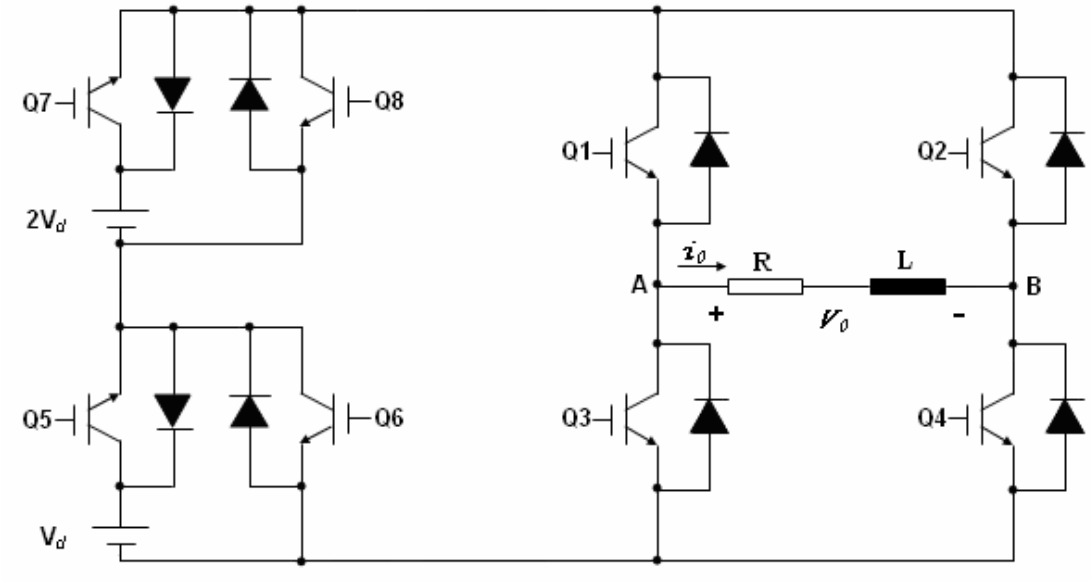
Tablo 3.1'deki anahtar sayıları incelendiğinde seviye modülü sayısına bağlı olarak bir sistematiğin varolduğu gözlemlenmiş ve anahtarlama elemanı sayısı (r),

$$r = 2m + 4 \tag{3.5}$$

şeklinde bulunmuştur. Böylece bu denklem sayesinde de tasarlanması öngörülen herbir evirici için anahtarlama elemanı sayısı da kolayca bulunabilmektedir.

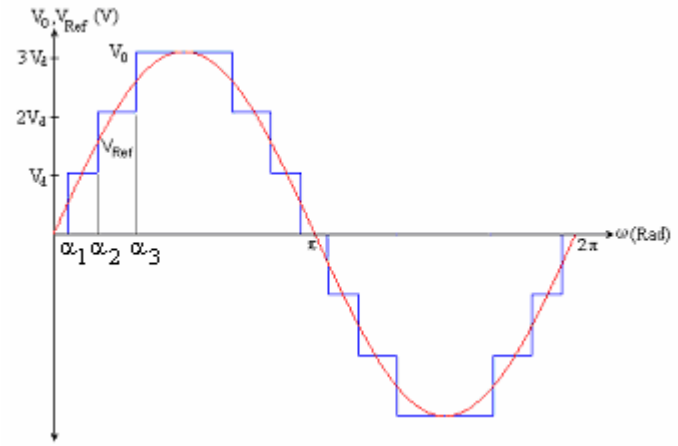
3.3. Tasarlanan Çok Seviyeli Eviricinin Çalışma Prensibi

Çok seviyeli eviricinin 7 seviyeli durumunu gösteren prensip şeması Şekil 3.4'te verilmiştir. Şekilde görülen 7 seviyeli evirici, H-Köprü modül ve 2 adet seviye modülünden oluşmaktadır. Seviye sayısına bağlı olarak seviye modülü sayısı (m) denklem (3.3) kullanılarak bulunabilmektedir.



Şekil 3.4: Tasarlanan bir fazlı 7 seviyeli eviricinin yapısı

Şekilde görülen 7 seviyeli eviricideki gerilim seviyeleri, hesaplanan anahtarlama açıları (α_1, α_2, α_3) kullanılarak oluşturulmaktadır. Gerilim seviyeleri elde edilirken, H köprü modülü ve seviye modüllerindeki yarıiletkenler, hesaplanan açı değerlerine göre anahtarlanmaktadır. Bu sayede çıkış gerilimi 7 seviyeli olarak (0, $\pm V_d$, $\pm 2V_d$ ve $\pm 3V_d$) elde edilmektedir. Anahtarlama açılarına göre elde edilen 7 seviyeli çıkış gerilimi Şekil 3.5'te görüldüğü gibi olmaktadır. Anahtarlama durumlarına göre oluşan çıkış gerilimi seviyeleri ve anahtarların iletim durumları Tablo 3.2'de verilmiştir [26-28].

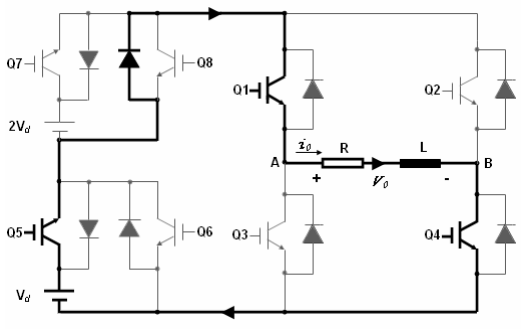


Şekil 3.5: 7 seviyeli evirici için çıkış gerilimi (V_0), referans gerilimi (V_{Ref}) ve anahtarlama açıları (α_1, α_2, α_3)

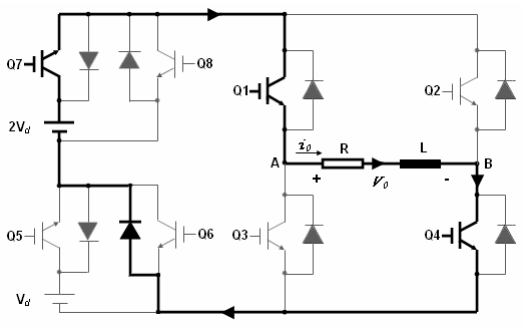
Tablo 3.2: Anahtarlama durumlarına göre oluşan çıkış gerilim seviyeleri

Aktif Anahtarların Tetiklemeleri	A Noktası Gerilimi (V_A)	B Noktası Gerilimi (V_B)	Çıkış Gerilimi (V_{AB})
Q_3,Q_4,Q_6,Q_8	0	0	0
Q_1,Q_4,Q_5,Q_8	V_d	0	V_d
Q_1,Q_4,Q_6,Q_7	$2V_d$	0	$2V_d$
Q_1,Q_4,Q_5,Q_7	$3V_d$	0	$3V_d$
Q_1,Q_4,Q_6,Q_7	$2V_d$	0	$2V_d$
Q_1,Q_4,Q_5,Q_8	V_d	0	V_d
Q_1,Q_2,Q_6,Q_8	0	0	0
Q_2,Q_3,Q_5,Q_8	0	V_d	$-V_d$
Q_2,Q_3,Q_6,Q_7	0	$2V_d$	$-2V_d$
Q_2,Q_3,Q_5,Q_7	0	$3V_d$	$-3V_d$
Q_2,Q_3,Q_6,Q_7	0	$2V_d$	$-2V_d$
Q_2,Q_3,Q_5,Q_8	0	V_d	$-V_d$

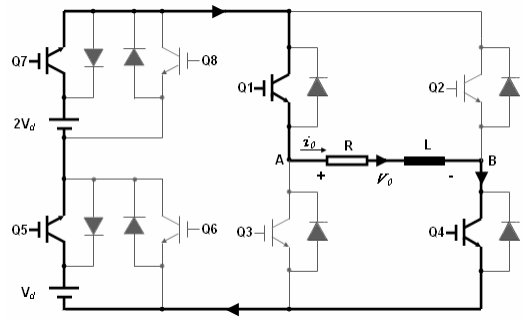
Geliştirilen eviricinin çalışması Şekil 3.6'da görülen 14 anahtarlama durumuna bölünerek açıklanabilir. $\pm V_d$, $\pm 2V_d$ ve $\pm 3V_d$ gerilim seviyeleri için çalışma topolojileri sırasıyla Şekil 7 (a), (e), (b), (f), (c) ve (g)'de, serbest geçiş durumları (d), (h), (m) ve (n)'de, rejeneratif durumlar ise (i), (j), (k) ve (l)'de verilmiştir.



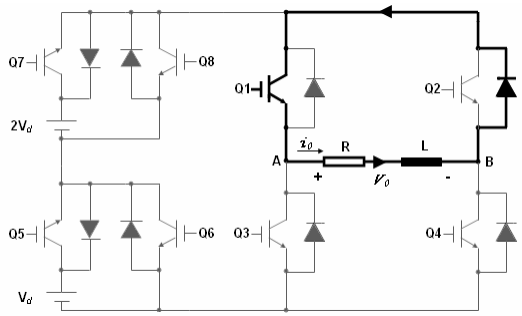
(a) $V_0=V_d$, $i_0>0$



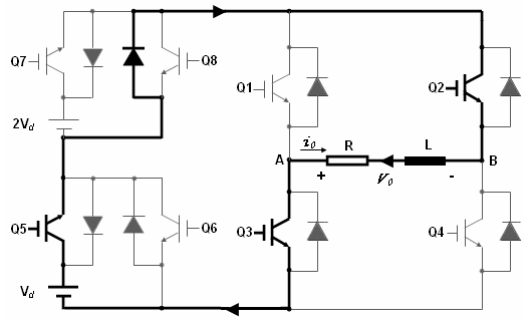
(b) $V_0=2V_d$, $i_0>0$



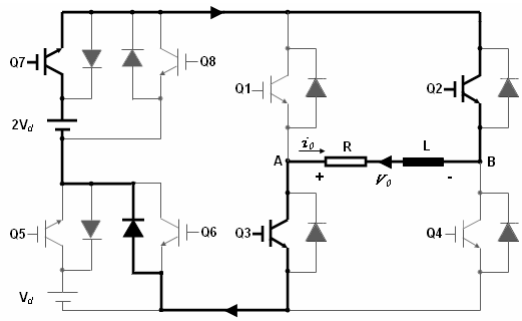
(c)$V_0=3V_d$, $i_0>0$



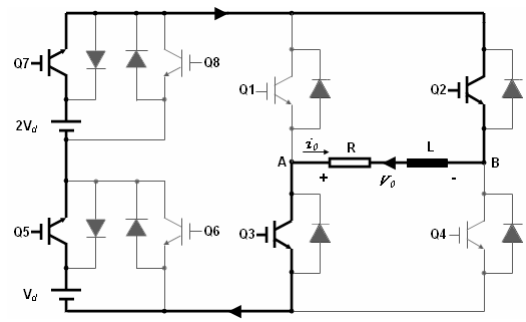
(d) $V_0=0$, $i_0>0$



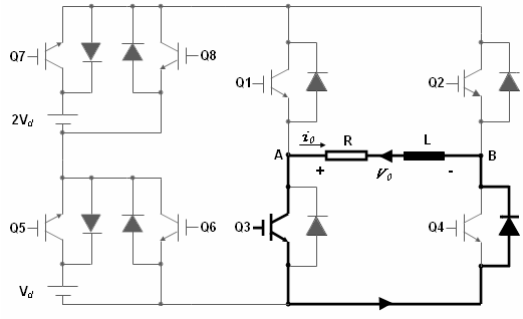
(e) $V_0=-V_d$, $i_0<0$



(f) $V_0=-2V_d$, $i_0<0$

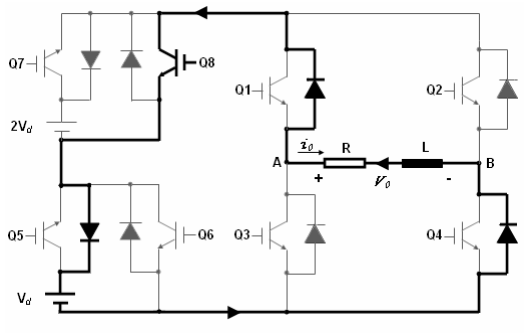


(g) $V_0=-3V_d$, $i_0<0$

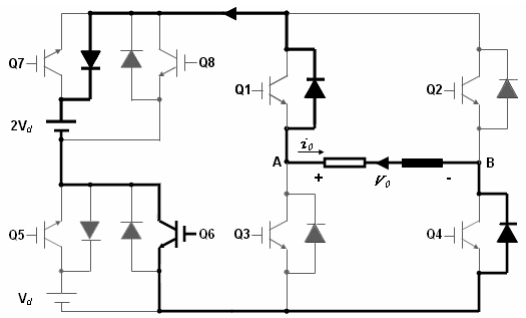


(h) $V_0=0$, $i_0<0$

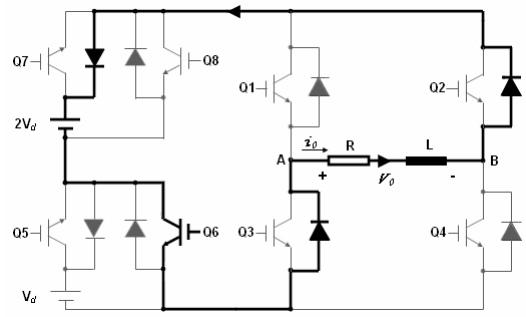
Şekil 3.6: Anahtarlama durumlarına göre oluşabilecek tüm olası çalışma topolojileri



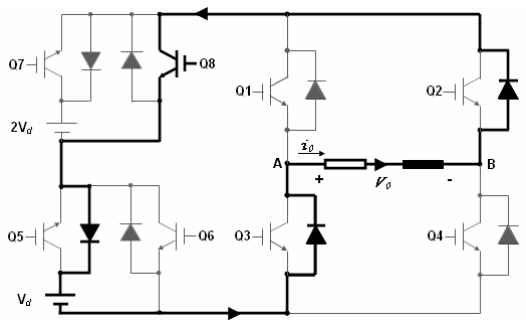
(i) $V_0=V_d$, $i_0<0$



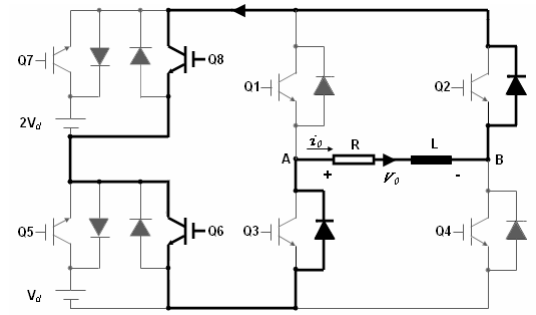
(j) $V_0=2V_d$, $i_0<0$



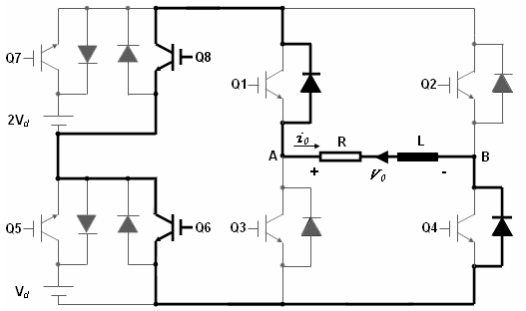
(k) $V_0=-2V_d$, $i_0>0$



(l) $V_0=-V_d$, $i_0>0$



(m) $V_0=0$, $i_0>0$



(n) $V_0=0$, $i_0<0$

Şekil 3.6: (Devam) Anahtarlama durumlarına göre oluşabilecek tüm olası çalışma topolojileri

3.4. Tasarlanan Çok Seviyeli Eviricinin Tetikleme Açılarının Elde Edilmesi

Şekil 3.6'da tasarlanan eviriciye ait anahtarlama durumlarına göre tüm olası çalışma topolojileri, Tablo 3.2'de ise anahtarlama durumlarına göre oluşabilecek çıkış gerilim seviyeleri görülmektedir. 7 seviyeli evirici için uygun anahtarlama elemanları uygun zamanlarda iletim durumuna geçerek $\pm V_d$, $\pm 2V_d$ ve $\pm 3V_d$ değerindeki gerilim seviyelerini oluşturmaktadır. Bu gerilim seviyelerini oluşturmak için tetikleme sinyallerini hesaplamak gerekmektedir.

Tasarlanan eviricide tetikleme sinyalleri anahtarlama açıları hesaplanarak oluşturulmaktadır. Anahtarlama açılarını hesaplamak amacıyla doktora tez çalışması için bir formül geliştirilmiştir. Geliştirilen formüller denklem (3.6), (3.7) ve (3.8)'de verilmiştir [24-28].

$$i = 1,2,3,....\left(\frac{n-1}{2}\right) \tag{3.6}$$

$$Sin\alpha_i = \frac{2i-1}{n-1} \tag{3.7}$$

$$\alpha_i = \arcsin\left(\frac{2i-1}{n-1}\right) \tag{3.8}$$

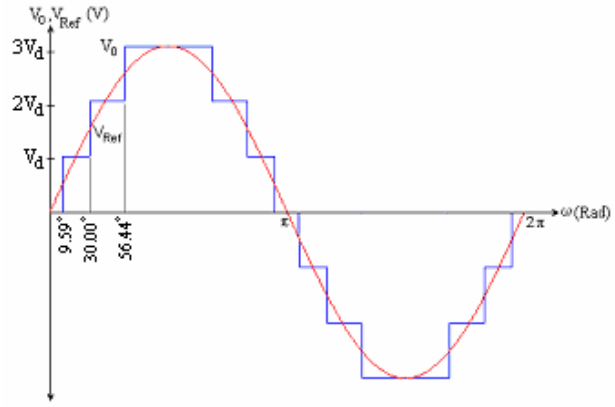
Hesaplanan anahtarlama açılarına göre, yarıiletken elemanlar anahtarlanarak çıkış gerilimi n seviyeli olarak elde edilmektedir. Örnek olarak 7 seviyeli evirici için seviye sayısı n=7'dir. Bu durumda i, denklem (3.6)'dan görüldüğü üzere 1, 2 ve 3 olur. Bulunan i değerlerine göre α_1, α_2 *ve* α_3 anahtarlama açıları,

$$\alpha_1 = \arcsin\left(\frac{2\times1-1}{7-1}\right) = \arcsin\left(\frac{1}{6}\right) = 9.59^0 \tag{3.9}$$

$$\alpha_2 = \arcsin\left(\frac{2\times2-1}{7-1}\right) = \arcsin\left(\frac{3}{6}\right) = 30.00^0 \tag{3.10}$$

$$\alpha_3 = \arcsin\left(\frac{2\times3-1}{7-1}\right) = \arcsin\left(\frac{5}{6}\right) = 56.44^0 \tag{3.11}$$

olarak belirlenir. Geliştirilen formül yardımıyla hesaplanan α_1, α_2 *ve* α_3 anahtarlama açıları kullanılarak Şekil 3.7'de görülen 7 seviyeli çıkış gerilimi elde edilmektedir.



Şekil 3.7: 7 seviyeli evirici için çıkış gerilimi (V_0), referans gerilimi (V_{Ref}) ve hesaplanan anahtarlama açıları (α_1=9.59°, α_2=30°, α_3=56.44°)

Bu bölümde doktora tez çalışması için tasarlanan çok seviyeli eviricinin tanıtımı yapılmıştır. Bu bölümde anlatılanlardan görüldüğü üzere evirici yapısı oldukça basittir ve modüler bir yapıya sahiptir. Bu yapı sayesinde evirici çıkış geriliminin seviye sayısı kolaylıkla arttırılabilmektedir. Ayrıca çok seviyeli eviricinin tetikleme açılarının kolaylıkla bulunması için bir formül geliştirilmiştir. Geliştirilen bu formül yardımıyla bulunan tetikleme açıları kullanılarak evirici çıkış gerilimi elde edilmektedir.

BÖLÜM 4. TASARLANAN ÇOK SEVİYELİ EVİRİCİNİN HARMONİK ANALİZLERİ VE HARMONİK OPTİMİZASYONUNUN YAPILMASI

4.1. Giriş

Bu bölümde harmonikler, toplam harmonik bozunumu (THB) ve Fourier dönüşümü hakkında tanımlar yapılmış, Fourier dönüşümü ve toplam harmonik bozunumunun hesaplanması ile ilgili bir örneğe yer verilmiştir. Daha sonra, farklı $V_0(t)$ fonksiyonları (3 seviye, 5 seviye, vb.) için çıkış geriliminin etkin değeri (V_{Et}), çıkış geriliminin 1. harmoniğinin etkin değeri (V_{1Et}) ve THB değerlerinin, tetikleme açılarına ve seviye katsayılarına bağlı olarak analitik çözümlerine yer verilmiştir. Seviye sayısına bağlı olarak V_{Et}, V_{1Et} ve THB değerlerinin analitik çözümleri genelleştirilmiş formüller halinde ifade edilmiştir.

Ayrıca yapılan analitik çözümler neticesinde elde edilen formüller kullanılarak THB değeri dört farklı analiz yöntemi ile seviye sayısı, tetikleme açısı ve seviye katsayısına bağlı olarak incelenmiş ve sonuçlara tablolar ve grafikler halinde yer verilmiştir. Dört farklı analiz yönteminden elde edilen veriler karşılaştırılmış ve bu karşılaştırılmanın sonuçlarına yer verilmiştir.

4.2. Harmonikler, Toplam Harmonik Bozunumu ve Fourier Dönüşümü

Gerilim veya akım dalga şeklinin seçilen herhangi bir frekansta olan temel bileşen haricindeki diğer frekanslı bileşenlerine harmonik denilmektedir. Fourier dönüşümü sayesinde doğrusal olmayan periyodik bir dalga şeklinin bütün harmonik bileşenleri bulunabilir. Bir f(t) fonksiyonun Fourier serileri ile trigonometrik biçiminin genel ifadesi,

$$f(t) = \frac{A_0}{2} + \sum_{h=1}^{\infty} (A_h \cos(h\omega t) + B_h \sin(h\omega t)) \tag{4.1}$$

şeklinde verilir.

Burada,

h : Harmonik mertebesi (1,2,3,.....)

t : Zaman

ω : Açısal hız

A_0 : Sabit terim (Doğru bileşen veya ortalama değer)

A_h, B_h : f(t) fonksiyonunun harmonik bileşen katsayıları

olarak ifade edilir. A_0, A_h, B_h katsayıları,

$$A_0 = \frac{1}{T}\int_0^T f(\omega t)dt = \frac{1}{2\pi}\int_0^{2\pi} f(\omega t)dt \tag{4.2}$$

$$A_h = \frac{2}{T}\int_0^T f(t)\cos(h\omega t)dt = \frac{1}{\pi}\int_0^{2\pi} f(t)\cos(h\omega t)dt \tag{4.3}$$

$$B_h = \frac{2}{T}\int_0^T f(t)\sin(h\omega t)dt = \frac{1}{\pi}\int_0^{2\pi} f(t)\sin(h\omega t)dt \tag{4.4}$$

eşitlikleri ile belirlenir [30]. (4.3) ve (4.4) eşitliklerindeki, A_h ve B_h katsayıları kullanılarak (4.5) ve (4.6)' da görülen eşitlikler elde edilir.

$$C_h = \sqrt{(A_h^2 + B_h^2)} \tag{4.5}$$

$$\phi_h = \arctan\left(\frac{B_h}{A_h}\right) \tag{4.6}$$

Böylece f(t) fonksiyonu denklem (4.7)'de görüldüğü gibi Fourier serileri ile elde edilmiş olur.

$$f(t) = \frac{A_0}{2} + \sum_{h=1}^{\infty}(C_h \sin(h\omega t + \phi_h)) \tag{4.7}$$

Burada C_h, f(t) fonsiyonunun harmonik katsayısıdır [30].

h=1 durumu için bulunan C_1, f(t) fonksiyonunun birinci harmoniği yada temel bileşen olarak adlandırılır.

Güç sistemlerinde harmonikler, gerilim ve akımda bulunan farklı genlikte ve frekanstaki sinüsoidal işaretlerle, bozulmuş sinüsoidal işaretlerin toplamından oluşur. Belirli bir frekansa sahip sinüsoidal olmayan dalgada, temel frekanslı sinüsoidal dalganın yanında çok sayıda farklı frekanslı sinüsoidal bileşenler bulunmaktadır. Söz konusu ilave bileşenlerin frekansı, temel frekansın tam katıdır ve harmonik bileşen olarak adlandırılır [9].

Harmoniklerin sistem elemanlarına olan etkisini belirleyen en önemli ölçütlerinden birisi Toplam Harmonik Bozunumu (THB)'dur. THB'nin değeri, denklem (4.8) veya denklem (4.9) ifadelerinden yararlanılarak bulunur.

$$THB = \frac{\sqrt{\sum_{h=2}^{\infty} V_{hEt}^2}}{V_{1Et}} \tag{4.8}$$

veya

$$THB = \frac{\sqrt{V_{Et}^2 - V_{1Et}^2}}{V_{1Et}} \tag{4.9}$$

Burada,

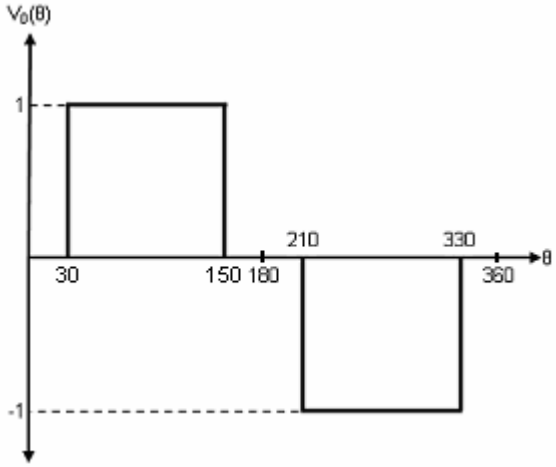
V_{Et} : Çıkış geriliminin etkin değeri

V_{1Et} : Çıkış geriliminin1. harmoniğinin etkin değeri

olarak ifade edilir [9]. Gerilimin etkin değeri,

$$V_{Et} = \sqrt{\frac{1}{T}\int_0^T V^2(t)dt} \tag{4.10}$$

şeklinde denklem (4.10) ifadesi ile bulunur. Şekil 4.1'de θ'ya göre değişimi verilen V_0 gerilim fonksiyonunun THB değeri aşağıdaki adımlar izlenerek bulunur.



Şekil 4.1: $V_0(\theta)$ fonksiyonunun değişimi

$V_0(\theta)$ fonksiyonunun etkin değeri α=30 için denklem (4.11), (4.12), (4.13) ve (4.14) ifadeleri kullanılarak elde edilir.

$$V_{Et}^{\ 2} = \frac{1}{2\pi}\left[\int_{\pi/6}^{5\pi/6} 1^2\, d\theta + \int_{7\pi/6}^{11\pi/6} (-1)^2\, d\theta\right] = \frac{1}{2\pi}\left[\theta\Big|_{\pi/6}^{5\pi/6} + \theta\Big|_{7\pi/6}^{11\pi/6}\right] \tag{4.11}$$

$$V_{Et}^{\ 2} = \frac{1}{2\pi}\left[(2.617 - 0.523) + (5.759 - 3.665\right] \tag{4.12}$$

$$V_{Et}^{\ 2} = \frac{1}{2\pi} 4.188 = 0.666 \tag{4.13}$$

$$V_{Et} = \sqrt{0.666} = 0.816 \tag{4.14}$$

$V_0(\theta)$ fonksiyonunun birinci harmoniğine ait A_1, B_1 ve C_1 katsayıları, (4.15), (4.16), (4.17), (4.18) ve (4.19) denklemleri kullanılarak elde edilir.

$$A_1 = \frac{1}{\pi}\left[\int_{\pi/6}^{5\pi/6} 1\cos\theta d\theta + \int_{7\pi/6}^{11\pi/6} (-1)\cos\theta d\theta\right] = \frac{1}{\pi}\left[\sin\theta\Big|_{\pi/6}^{5\pi/6} - \sin\theta\Big|_{7\pi/6}^{11\pi/6}\right] \tag{4.15}$$

$$A_1 = \frac{1}{\pi}\left[(0.5 - 0.5) - (-0.5 - (-0.5))\right] = 0 \tag{4.16}$$

$$B_1 = \frac{1}{\pi}\left[\int_{\pi/6}^{5\pi/6} 1\sin\theta d\theta + \int_{7\pi/6}^{11\pi/6}(-1)\sin\theta d\theta\right] = \frac{1}{\pi}\left[-\cos\theta\Big|_{\pi/6}^{5\pi/6} + \cos\theta\Big|_{7\pi/6}^{11\pi/6}\right] \quad (4.17)$$

$$B_1 = \frac{1}{\pi}\left[(0.866+0.866)+(0.866+0.866))\right] = 1.102 \quad (4.18)$$

$$C_1 = \sqrt{A_1^2 + B_1^2} = \sqrt{0^2 + 1.102^2} = 1.102 \quad (4.19)$$

C_1 katsayısı, $V_0(\theta)$ fonksiyonunun birinci harmoniğinin genliği olduğu için V_1 olarak da ifade edilebilir ve etkin değere dönüştürülmesi gerekir. Denklem (4.20) kullanılarak C_1 katsayısının veya V_1 ifadesinin etkin değeri,

$$C_{1Et} = V_{1Et} = \frac{C_1}{\sqrt{2}} = \frac{1.102}{\sqrt{2}} = 0.779 \quad (4.20)$$

olarak elde edilir. (4.21) ve (4.22) eşitlikleri kullanılarak $V_0(\theta)$ fonksiyonunun THB değeri,

$$THB = \frac{\sqrt{V_{Et}{}^2 - V_{1Et}^2}}{V_{1Et}} = \frac{\sqrt{0.816^2 - 0.779^2}}{0.779} = \frac{\sqrt{0.666 - 0.606}}{0.779} \quad (4.21)$$

$$THB = \frac{0.244}{0.779} = 0.313 \quad (4.22)$$

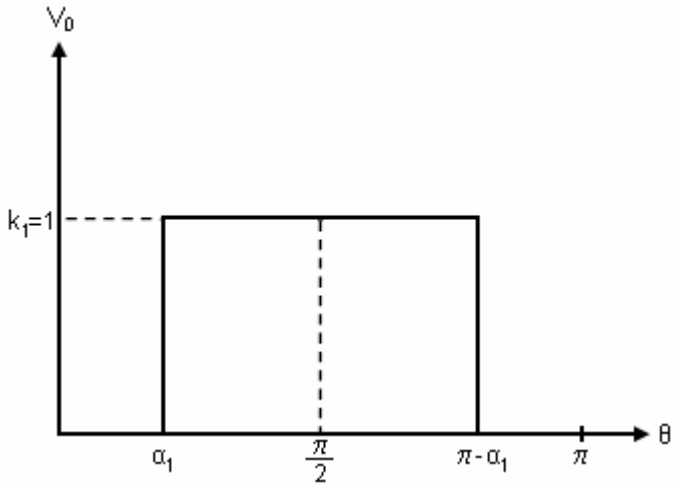
%31.30 olarak bulunur.

Yukarıda, $V_0(\theta)$ fonksiyonunun THB değeri matematiksel olarak hesaplanmıştır. İncelenen $V_0(\theta)$ fonksiyonu aynı zamanda 3 seviyeli bir eviricinin çıkış gerilim dalga şeklini ifade etmektedir. Bu fonksiyonun tetikleme açısı değiştiği anda THB değeri de değişmektedir. 5 seviye ve daha çok seviyeli fonksiyonlarda ise THB değeri hem tetikleme açılarına göre hem de seviye katsayılarına göre değişmektedir. Buna göre herhangi bir fonksiyonun THB değeri tetikleme açılarına ve seviye katsayılarına bağlı olarak formüle edilebilir.

4.3. Belirli Fonksiyonların Toplam Harmonik Bozunumlarının (THB) Analitik Çözümü

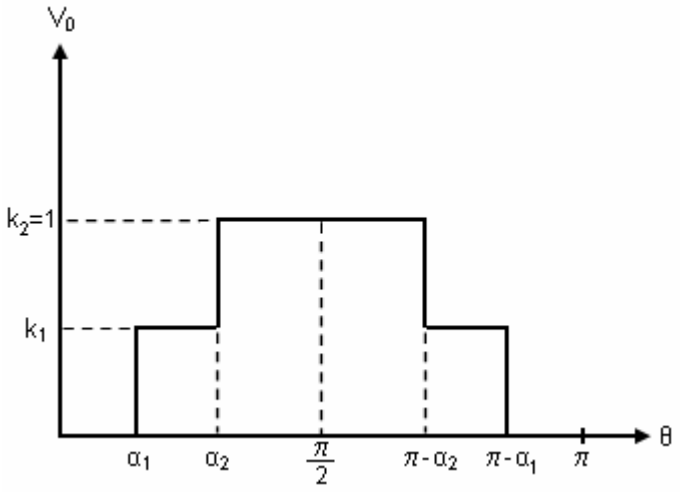
Bu bölümde, belirlenen 4 farklı fonksiyon için THB değerinin, tetikleme açılarına ve seviye katsayılarına bağlı olarak formüllerinin ifade edilmesi amaçlanmıştır. Buna göre belirlenen 4 fonksiyon aşağıda görülmektedir.

(i) $0 < \alpha_1 < 90$ için, THB'nin α_1'e bağlı değişimi [$THB=f(\alpha_1)$]



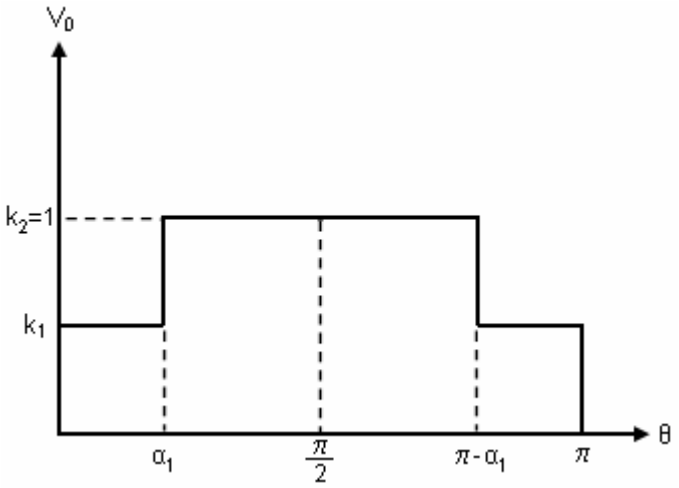
Şekil 4.2: $f(\alpha_1)$ fonksiyonunun değişimi

(ii) $0 < k_1 < 1$; $0 < \alpha_1 < 90$; $0 < \alpha_2 < 90$ ve $\alpha_1 < \alpha_2$ için, THB'nin k_1, α_1, α_2'ye bağlı değişimi [$THB=f(\alpha_1, \alpha_2, k_1)$]



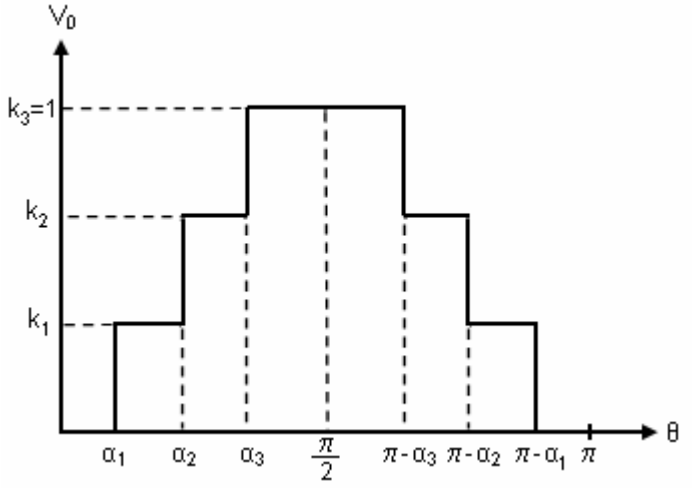
Şekil 4.3: $f(\alpha_1, \alpha_2, k_1)$ fonksiyonunun değişimi

(iii) $0 < k_1 < 1.0$ ve $0 < \alpha_1 < 90$ için, THB'nin k_1 ve α_1'e bağlı değişimi [$THB=f(\alpha_1,k_1)$]



Şekil 4.4: $f(\alpha_1,k_1)$ fonksiyonunun değişimi

(iv) $0 < k_1 < 1.0$; $0 < k_2 < 1.0$; $0 < \alpha_1 < 90$; $0 < \alpha_2 < 90$; $0 < \alpha_3 < 90$; $\alpha_1 < \alpha_2 < \alpha_3$ ve $k_1<k_2$ için, THB'nin k_1, k_2, α_1, α_2, α_3'e bağlı değişimi [$THB=f(\alpha_1, \alpha_2, \alpha_3, k_1, k_2)$]



Şekil 4.5: $f(\alpha_1, \alpha_2, \alpha_3, k_1, k_2)$ fonksiyonunun değişimi

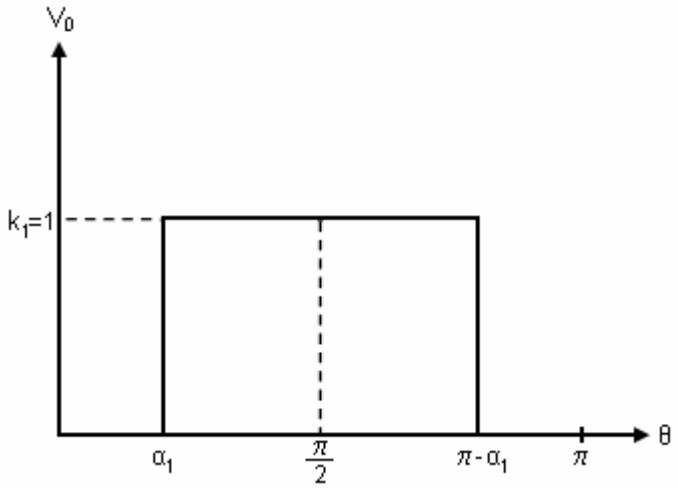
Burada,

k_τ : τ. basamağın seviye katsayısı

α : Tetikleme açısı

α_τ : τ. basamağın tetikleme açısı (τ=1, 2, 3,…..)

4.3.1. α_1'e bağlı olarak THB değerinin analitik çözümü [THB=f(α_1)]



Şekil 4.6: f(α_1) fonksiyonunun değişimi

$V_0(\theta)$ fonksiyonunun etkin değerinin θ'ya bağlı değişimi, (4.23), (4.24) ve (4.25) ifadeleri kullanılarak elde edilir.

$$V_{Et}{}^2 = \frac{1}{2\pi}\left[\int_{\alpha_1}^{(\pi-\alpha_1)} 1^2\, d\theta + \int_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)} (-1)^2\, d\theta\right] = \frac{1}{2\pi}\left[\theta\Big|_{\alpha_1}^{(\pi-\alpha_1)} + \theta\Big|_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)}\right] \tag{4.23}$$

$$V_{Et}{}^2 = \frac{1}{2\pi}\left[(\pi-\alpha_1) - \alpha_1 + (2\pi-\alpha_1) - (\pi+\alpha_1)\right] \tag{4.24}$$

$$V_{Et}{}^2 = \frac{1}{2\pi}\left[\pi - \alpha_1 - \alpha_1 + 2\pi - \alpha_1 - \pi - \alpha_1\right] = \frac{2\pi - 4\alpha_1}{2\pi} \tag{4.25}$$

$V_0(\theta)$ fonksiyonunun birinci harmoniğine ait A_1 katsayısı,

$$A_1 = \frac{1}{\pi}\left[\int_{\alpha_1}^{(\pi-\alpha_1)} 1\cos\theta d\theta + \int_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)} (-1)\cos\theta d\theta\right] = \frac{1}{\pi}\left[\sin\theta\Big|_{\alpha_1}^{(\pi-\alpha_1)} - \sin\theta\Big|_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)}\right] \tag{4.26}$$

$$A_1 = \frac{1}{\pi}\left[\sin(\pi-\alpha_1) - \sin\alpha_1 - (\sin(2\pi-\alpha_1) - \sin(\pi+\alpha_1)\right] \tag{4.27}$$

$$A_1 = \frac{1}{\pi}\left[\sin\alpha_1 - \sin\alpha_1 - (-\sin\alpha_1 - (-\sin\alpha_1))\right] = 0 \tag{4.28}$$

(4.26), (4.27) ve (4.28) ifadeleri kullanılarak, B_1 katsayısı,

$$B_1 = \frac{1}{\pi}\left[\int_{\alpha_1}^{(\pi-\alpha_1)} 1\sin\theta d\theta + \int_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)} (-1)\sin\theta d\theta\right] = \frac{1}{\pi}\left[-\cos\theta\Big|_{\alpha_1}^{(\pi-\alpha_1)} + \cos\theta\Big|_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)}\right] \tag{4.29}$$

$$B_1 = \frac{1}{\pi}\left[-\cos(\pi-\alpha_1) - (-\cos\alpha_1) + \cos(2\pi-\alpha_1) - \cos(\pi+\alpha_1)\right] \tag{4.30}$$

$$B_1 = \frac{4\cos\alpha_1}{\pi} \tag{4.31}$$

(4.29), (4.30) ve (4.31) ifadeleri kullanılarak, C_1 katsayısı ise,

$$C_1 = \sqrt{A_1^2 + B_1^2} = \sqrt{0^2 + \left(\frac{4\cos\alpha_1}{\pi}\right)^2} = \frac{4\cos\alpha_1}{\pi} \tag{4.32}$$

şeklinde denklem (4.32) ifadesi kullanılarak elde edilir. C_1 katsayısı, $V_0(\theta)$ fonksiyonunun birinci harmoniğinin genliği olduğu için V_1 olarak da ifade edilebilir ve etkin değere dönüştürülmesi gerekir. Denklem (4.33) kullanılarak C_1 katsayının veya V_1 ifadesinin etkin değeri elde edilir.

$$C_{1Et} = V_{1Et} = \frac{C_1}{\sqrt{2}} = \frac{\frac{4\cos\alpha_1}{\pi}}{\sqrt{2}} = \frac{4\cos\alpha_1}{\sqrt{2}\pi} \tag{4.33}$$

(4.34), (4.35) ve (4.36) eşitlikleri kullanılarak $V_0(\theta)$ fonksiyonunun THB değeri,

$$THB = \sqrt{\frac{{V_{Et}}^2 - V_{1Et}^2}{V_{1Et}^2}} = \sqrt{\frac{\left(\frac{2\pi - 4\alpha_1}{2\pi}\right) - \left(\frac{4\cos\alpha_1}{\sqrt{2}\pi}\right)^2}{\left(\frac{4\cos\alpha_1}{\sqrt{2}\pi}\right)^2}} \tag{4.34}$$

$$THB(\alpha_1) = \sqrt{\frac{\left(\frac{2\pi^2 - 4\pi\alpha_1}{2\pi^2}\right) - \left(\frac{16\cos^2\alpha_1}{2\pi^2}\right)}{\left(\frac{16\cos^2\alpha_1}{2\pi^2}\right)}} \tag{4.35}$$

$$THB(\alpha_1) = \sqrt{\frac{2\pi^2 - 4\pi\alpha_1 - 16\cos^2\alpha_1}{16\cos^2\alpha_1}} \tag{4.36}$$

şeklinde tetikleme açısı α_1'e bağlı olarak elde edilir. THB değerinin α_1' e göre türevi alınır ve sıfıra eşitlenerek denklem çözülürse THB fonksiyonunun ekstramum noktaları bulunur. Bu çözüm THB değişiminin minimum değerini verir. (4.37), (4.38), (4.39), (4.40) ve (4.41) eşitlikleri kullanılarak THB(α_1) fonksiyonunun ekstramum noktaları bulunur.

$$\frac{dTHD(\alpha_1)}{d\alpha_1} = 0 \tag{4.37}$$

$$\frac{dTHD(\alpha_1)}{d\alpha_1} = \left(\sqrt{\frac{2\pi^2 - 4\pi\alpha_1 - 16\cos^2\alpha_1}{16\cos^2\alpha_1}}\right)' = 0 \tag{4.38}$$

$$\frac{dTHD(\alpha_1)}{d\alpha_1} = \left(\left(\frac{2\pi^2 - 4\pi\alpha_1 - 16\cos^2\alpha_1}{16\cos^2\alpha_1}\right)^{\frac{1}{2}}\right)' = 0 \tag{4.39}$$

$$\left(-\cos\alpha_1 + \pi\sin\alpha_1 - 2\alpha_1\sin\alpha_1\right) = -\cos\alpha_1 + \sin\alpha_1(\pi - 2\alpha_1) = 0 \tag{4.40}$$

denklem (4.40) çözülüp sadeleştirilirse, (4.41) eşitliği elde edilir.

$$\cot\alpha_1 = \pi - 2\alpha_1 \tag{4.41}$$

Bu denklemin kökleri THB(α_1) fonksiyonunun ekstramum noktalarını verir. Denklem (4.41)'deki ifadenin analitik çözümü olmadığından dolayı Taylor serisine açılmıştır. Buna göre, tanα_1 Taylor serisine açılacak olursa, denklem (4.42) elde edilir.

$$\tan\alpha_1 = \alpha_1 + \frac{\alpha_1^{\,3}}{3} + \frac{2\alpha_1^{\,5}}{15} + \frac{17\alpha_1^{\,7}}{315} + ... \tag{4.42}$$

Denklem (4.42), denklem (4.41)'de yerine konursa (4.43) eşitliği elde edilir.

$$\frac{1}{\tan\alpha_1} = \frac{1}{\alpha_1 + \frac{\alpha_1^{\,3}}{3} + \frac{2\alpha_1^{\,5}}{15} + \frac{17\alpha_1^{\,7}}{315}} = \pi - 2\alpha_1 \tag{4.43}$$

Denklem (4.43)'te çözümde kolaylık olması açısından tanα'nın ilk dört terimi alınmıştır. Denklem (4.43) düzenlenirse,

$$-\frac{34\alpha_1^{\,8}}{315} + \frac{17\pi\alpha_1^{\,7}}{315} - \frac{4\alpha_1^{\,6}}{15} + \frac{2\pi\alpha_1^{\,5}}{15} - \frac{2\alpha_1^{\,4}}{3} + \frac{\pi\alpha_1^{\,3}}{3} - 2\alpha_1^{\,2} + \pi\alpha_1 - 1 = 0 \tag{4.44}$$

elde edilir. Denklem (4.44)'ün kökleri THB(α_1) fonksiyonunun ekstramum noktalarını verir. Denklem (4.44)'ün kökleri aşağıda verilmiştir.

$\alpha_{1,1}$= -1.1851 + 1.0914i
$\alpha_{1,2}$= -1.1851 - 1.0914i
$\alpha_{1,3}$= -0.0418 + 1.6120i
$\alpha_{1,4}$= -0.0418 - 1.6120i
$\alpha_{1,5}$= 1.0866 + 1.0778i
$\alpha_{1,6}$= 1.0866 - 1.0778i
$\alpha_{1,7}$= 1.4462
$\alpha_{1,8}$= 0.4052

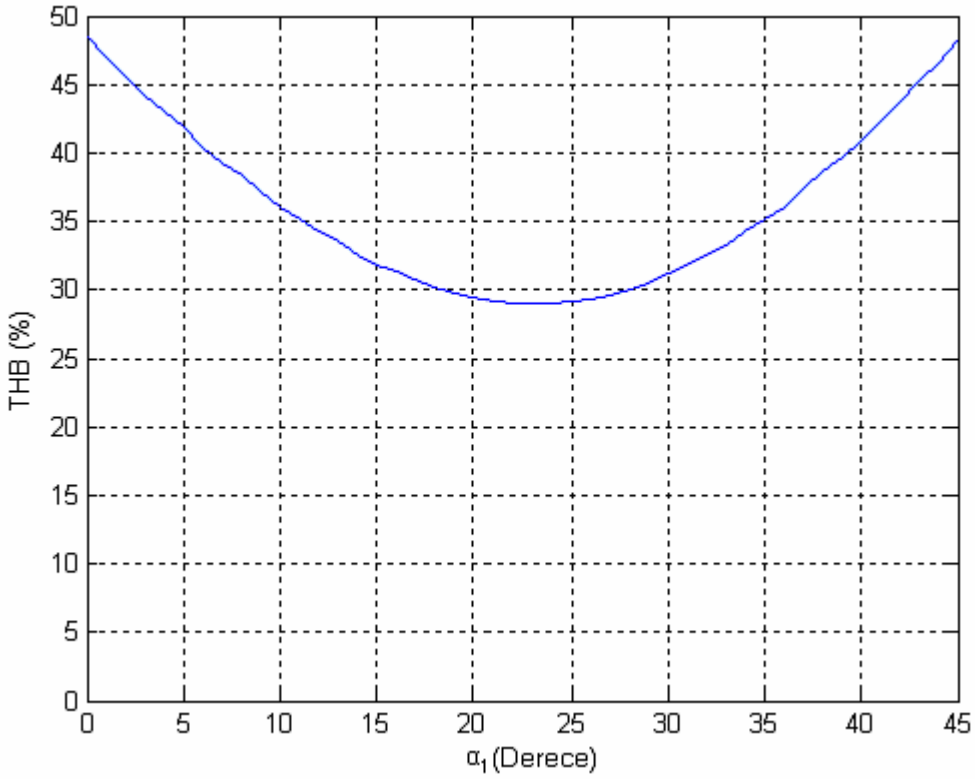
Bulunan köklerden 6 tanesi karmaşık sayı olduğu için bunlar gerçek kökler değildir. Kalan 2 kökün biri THB eğrisinin minimum noktasını diğeri ise maksimum noktasını verir. $\alpha_{1,7}$ ve $\alpha_{1,8}$ kökleri denklem (4.36)' da yerine yerleştirilirse, denklem (4.45) ve (4.46)' daki sonuçlar elde edilir.

$$THB(0.4052) = \sqrt{\frac{2\pi^2 - 4\pi(0.4052) - 16\cos^2(0.4052)}{16\cos^2(0.4052)}} = 0.2896 \qquad (4.45)$$

$$THB(1.4462) = \sqrt{\frac{2\pi^2 - 4\pi(1.4462) - 16\cos^2(1.4462)}{16\cos^2(1.4462)}} = 2.31 \qquad (4.46)$$

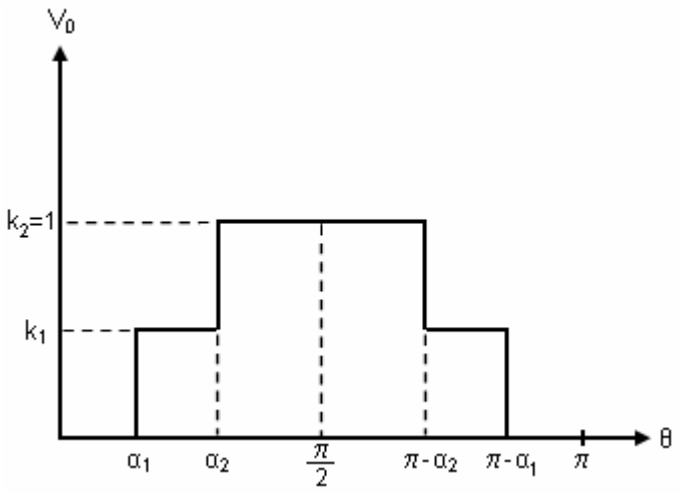
Bu sonuçlara göre, THB(α_1) eğrisinin minimum değeri 0.2896 ve bu değeri sağlayan tetikleme açısı radyan cinsinden 0.4052'dir. Derece cinsinden tetikleme açısının değeri α=23.21° olarak hesaplanmıştır.

THB(α_1) değeri $0 < \alpha_1 < 45°$ aralığında çizdirilecek olursa Şekil 4.7'deki grafik elde edilir.



Şekil 4.7: Toplam harmonik bozunumunun α_1'e bağlı değişimi

4.3.2. α_1, α_2 ve k_1'e bağlı olarak THB değerinin analitik çözümü [THB=f(α_1, α_2, k_1)]



Şekil 4.8: f(α_1, α_2, k_1) fonksiyonunun değişimi

$V_0(\theta)$ fonksiyonunun etkin değerinin θ'ya bağlı değişimi,

$$V_{Et}^{\ 2} = \frac{4k_1^{\ 2}(\alpha_2 - \alpha_1)}{2\pi} + \frac{2\pi - 4\alpha_2}{2\pi} \tag{4.47}$$

denklem (4.47)'de görüldüğü gibidir. Denklem (4.48)'de, $V_0(\theta)$ fonksiyonunun birinci harmoniğine ait C_1 katsayısı,

$$C_1 = \frac{4k_1(\cos\alpha_1 - \cos\alpha_2)}{\pi} + \frac{4\cos\alpha_2}{\pi} \tag{4.48}$$

şeklindedir. C_1 katsayısı, $V_0(\theta)$ fonksiyonunun birinci harmoniğinin genliği olduğu için V_1 olarak da ifade edilebilir ve etkin değere dönüştürülmesi gerekir. Denklem (4.49) kullanılarak C_1 katsayısının veya V_1 ifadesinin etkin değeri elde edilir.

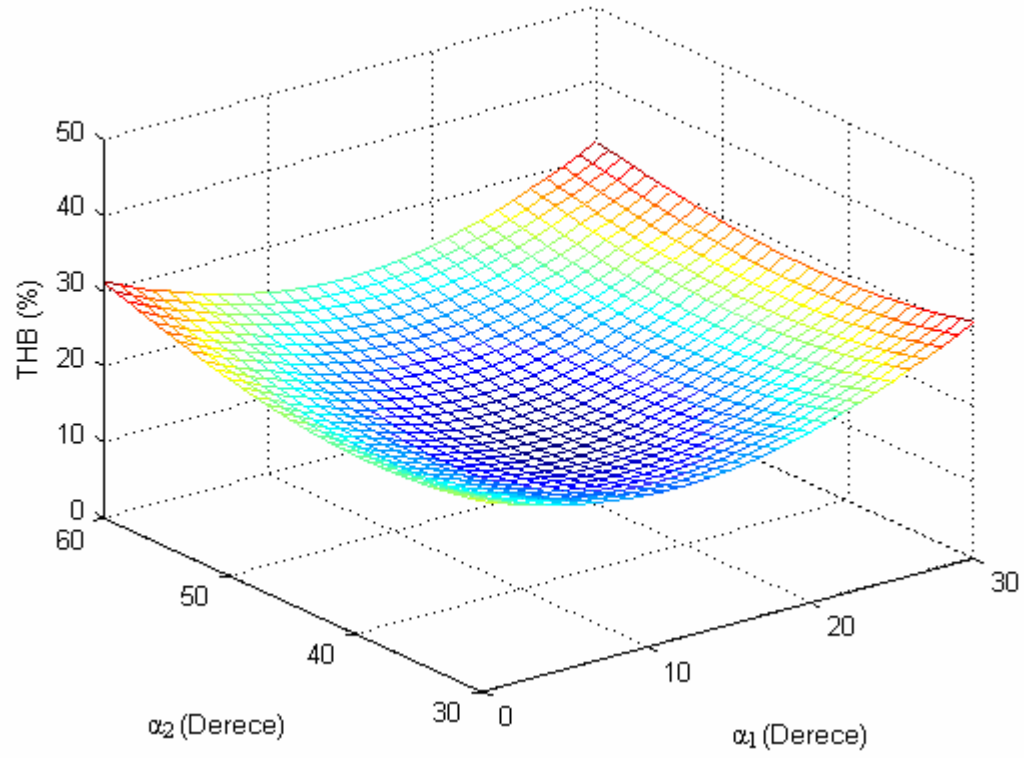
$$C_{1Et} = V_{1Et} = \frac{C_1}{\sqrt{2}} = \frac{\frac{4k_1(\cos\alpha_1 - \cos\alpha_2)}{\pi} + \frac{4\cos\alpha_2}{\pi}}{\sqrt{2}} = \frac{4k_1(\cos\alpha_1 - \cos\alpha_2)}{\sqrt{2}\pi} + \frac{4\cos\alpha_2}{\sqrt{2}\pi} \tag{4.49}$$

(4.50) nolu eşitlik kullanılarak $V_0(\theta)$ fonksiyonunun THB değeri,

$$THB = \sqrt{\frac{\left(\frac{4k_1{}^2(\alpha_2-\alpha_1)}{2\pi}+\frac{2\pi-4\alpha_2}{2\pi}\right)-\left(\frac{4k_1(\cos\alpha_1-\cos\alpha_2)}{\sqrt{2}\pi}+\frac{4\cos\alpha_2}{\sqrt{2}\pi}\right)^2}{\left(\frac{4k_1(\cos\alpha_1-\cos\alpha_2)}{\sqrt{2}\pi}+\frac{4\cos\alpha_2}{\sqrt{2}\pi}\right)^2}} \qquad (4.50)$$

şeklinde α_1, α_2, k_1'e bağlı olarak elde edilir.

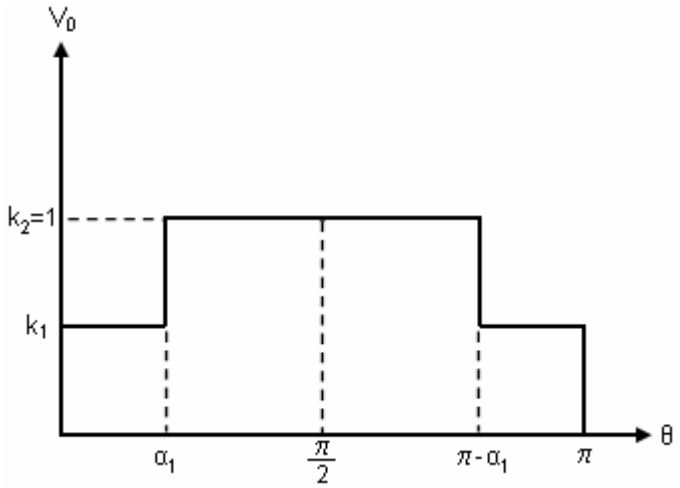
k_1=0.5, α_1 tetikleme açısı $0^o < \alpha_1 < 30^o$ aralığı ve α_2 tetikleme açısı $30^o < \alpha_2 < 60^o$ aralığı durumunda iken, α tetikleme açıları için birer derece hassasiyet göz önüne alınarak, tüm α_1 ve α_2 değerleri için denklem (4.50) kullanılarak THB değerleri hesaplanmıştır. Hesaplanan THB değerleri kullanılarak THB ifadesi α_1 ve α_2'ye bağlı olarak 3 boyutlu çizdirilirse Şekil 4.9'daki grafik elde edilir.



Şekil 4.9: Toplam harmonik bozunumunun α_1 ve α_2'ye bağlı değişimi

Belirlenen aralıklarda hesaplanan tüm THB değerleri arasındaki en küçük THB değeri $\min\left[\text{THB}=f(\alpha_1, \alpha_2)\right]$=16.4217 olarak bulunmuştur. Minimum THB değerini veren tetikleme açıları ise $\alpha_1=13^o$ ve $\alpha_2=42^o$ olarak belirlenmiştir.

4.3.3. α_1 ve k_1'e bağlı olarak THB değerinin analitik çözümü [THB=f(α_1, k_1)]



Şekil 4.10: f(α_1,k_1) fonksiyonunun değişimi

$V_0(\theta)$ fonksiyonunun etkin değerinin θ'ya bağlı değişimi, (4.51), (4.52), (4.53) ve (4.54) ifadeleri kullanılarak elde edilir.

$$V_{Et}^{\ 2} = \frac{1}{2\pi}\left[\int_0^{\alpha_1} k_1^{\ 2} d\theta + \int_{\alpha_1}^{(\pi-\alpha_1)} (1)^2 d\theta + \int_{(\pi-\alpha_1)}^{\pi} k_1^{\ 2} d\theta + \int_{\pi}^{(\pi+\alpha_1)} (-k_1)^2 d\theta + \int_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)} (-1)^2 d\theta + \int_{(2\pi-\alpha_1)}^{2\pi} (-k_1)^2 d\theta\right] \tag{4.51}$$

$$V_{Et}^{2} = \frac{1}{2\pi}\left[\theta\Big|_{\alpha_1}^{(\pi-\alpha_1)} + \theta\Big|_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)}\right] + \frac{k_1^{\ 2}}{2\pi}\left[\theta\Big|_0^{\alpha_1} + \theta\Big|_{(\pi-\alpha_1)}^{\pi} + \theta\Big|_{\pi}^{(\pi+\alpha_1)} + \theta\Big|_{(2\pi-\alpha_1)}^{2\pi}\right] \tag{4.52}$$

$$V_{Et}^{\ 2} = \frac{1}{2\pi}\left[\pi - \alpha_1 - \alpha_1 + 2\pi - \alpha_1 - \pi - \alpha_1\right] + \frac{k_1^{\ 2}}{2\pi}\left[4\alpha_1\right] \tag{4.53}$$

$$V_{Et}^{\ 2} = \frac{4k_1^{\ 2}\alpha_1}{2\pi} + \frac{2\pi - 4\alpha_1}{2\pi} \tag{4.54}$$

$V_0(\theta)$ fonksiyonunun birinci harmoniğine ait A_1 katsayısı sıfıra eşittir. B_1 katsayısı,

$$B_1 = \frac{1}{\pi}\left[\int_0^{\alpha_1} k_1.\sin\theta d\theta + \int_{\alpha_1}^{(\pi-\alpha_1)} 1.\sin\theta d\theta + \int_{(\pi-\alpha_1)}^{\pi} k_1.\sin\theta d\theta + \int_{\pi}^{(\pi+\alpha_1)} -k_1.\sin\theta d\theta + \int_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)} -1.\sin\theta d\theta + \int_{(2\pi-\alpha_1)}^{2\pi} -k_1.\sin\theta d\theta\right] \tag{4.55}$$

$$B_1 = \frac{1}{\pi}\left[-\cos\theta\Big|_{\alpha_1}^{(\pi-\alpha_1)} + \cos\theta\Big|_{(\pi+\alpha_1)}^{(2\pi-\alpha_1)}\right] +$$

$$\frac{k_1}{\pi}\left[-\cos\theta\Big|_{0}^{\alpha_1} - \cos\theta\Big|_{(\pi-\alpha_1)}^{\pi} + \cos\theta\Big|_{(\pi)}^{(\pi+\alpha_1)} + \cos\theta\Big|_{(2\pi-\alpha_1)}^{(2\pi)}\right] \tag{4.56}$$

$$B_1 = \frac{4k_1(1-\cos\alpha_1)}{\pi} + \frac{4\cos\alpha_1}{\pi} \tag{4.57}$$

(4.55), (4.56) ve (4.57) ifadeleri kullanılarak, C_1 katsayısı ise,

$$C_1 = \sqrt{A_1^2 + B_1^2} = \sqrt{0^2 + \left(\frac{4k_1(1-\cos\alpha_1)}{\pi} + \frac{4\cos\alpha_1}{\pi}\right)^2} \tag{4.58}$$

$$C_1 = \frac{4k_1(1-\cos\alpha_1)}{\pi} + \frac{4\cos\alpha_1}{\pi} \tag{4.59}$$

(4.58) ve (4.59) ifadeleri kullanılarak elde edilir. C_1 katsayısı, $V_0(\theta)$ fonksiyonunun birinci harmoniğinin genliği olduğu için V_1 olarak da ifade edilebilir ve etkin değere dönüştürülmesi gerekir. Denklem (4.60) kullanılarak C_1 katsayının veya V_1 ifadesinin etkin değeri elde edilir.

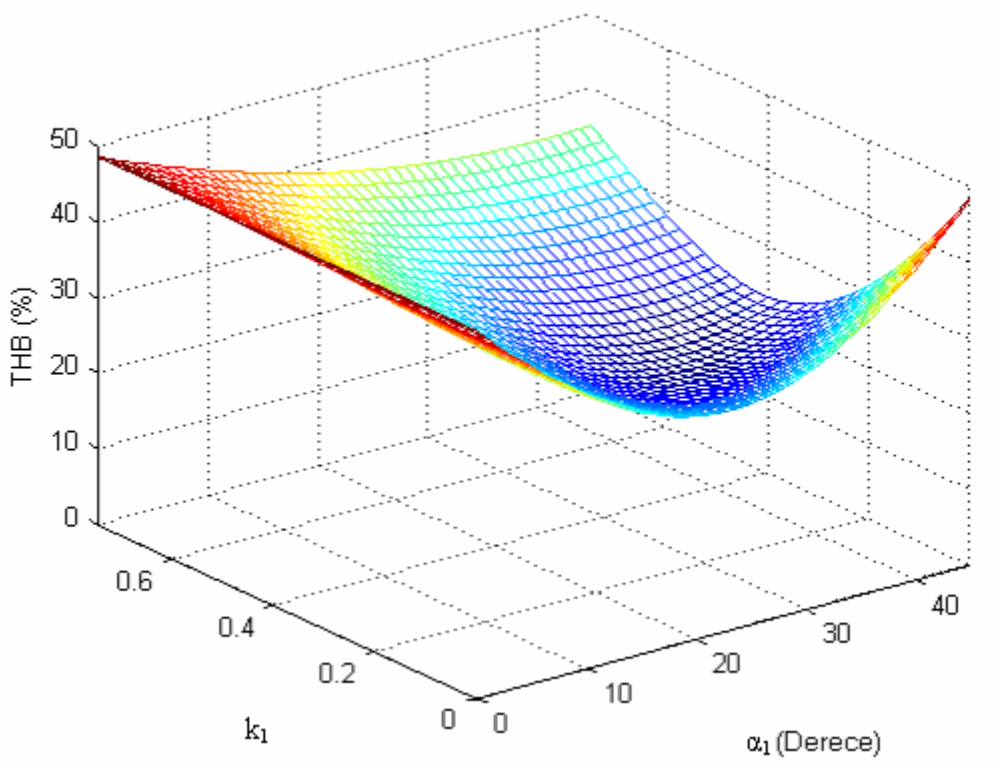
$$C_{1Et} = V_{1Et} = \frac{C_1}{\sqrt{2}} = \frac{\frac{4k_1(1-\cos\alpha_1)}{\pi} + \frac{4\cos\alpha_1}{\pi}}{\sqrt{2}} = \frac{4k_1(1-\cos\alpha_1)}{\sqrt{2}\pi} + \frac{4\cos\alpha_1}{\sqrt{2}\pi} \tag{4.60}$$

(4.61) nolu eşitlik kullanılarak $V_0(\theta)$ fonksiyonunun THB değeri,

$$THB = \sqrt{\frac{V_{Et}^{\ 2} - V_{1Et}^2}{V_{1Et}^2}} = \sqrt{\frac{\left(\frac{4k_1^{\ 2}\alpha_1}{2\pi} + \frac{2\pi - 4\alpha_1}{2\pi}\right) - \left(\frac{4k_1(1-\cos\alpha_1)}{\sqrt{2}\pi} + \frac{4\cos\alpha_1}{\sqrt{2}\pi}\right)^2}{\left(\frac{4k_1(1-\cos\alpha_1)}{\sqrt{2}\pi} + \frac{4\cos\alpha_1}{\sqrt{2}\pi}\right)^2}} \tag{4.61}$$

şeklinde α_1 ve k_1'e bağlı olarak elde edilir.

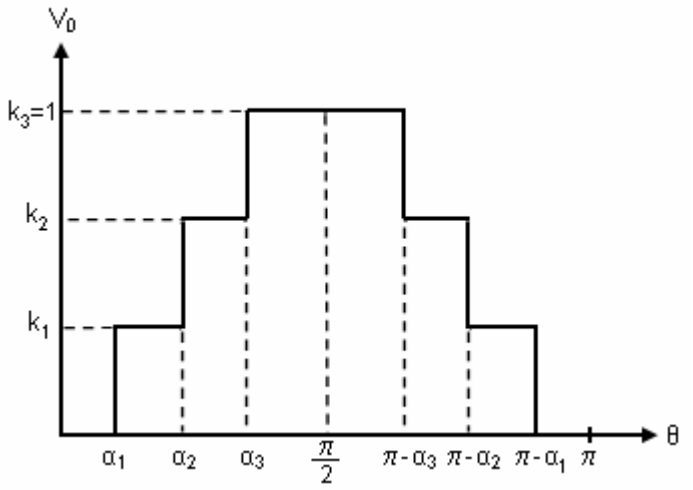
k_1 katsayısı $0 < k_1 < 0.75$ aralığı ve α_1 tetikleme açısı $0^o < \alpha_1 < 45^o$ aralığı durumunda iken, α_1 tetikleme açısı için birer derece hassasiyet ve k_1 katsayısı için 0.025 birim hassasiyet göz önüne alınarak, tüm k_1 ve α_1 değerleri için denklem (4.59) kullanılarak THB değerleri hesaplanmıştır. Hesaplanan THB değerleri kullanılarak THB ifadesi k_1 ve α_1'e bağlı olarak 3 boyutlu çizdirilirse Şekil 4.11'deki grafik elde edilir.



Şekil 4.11: Toplam harmonik bozunumunun α_1 ve k_1'e bağlı değişimi

Belirlenen aralıklarda hesaplanan tüm THB değerleri arasındaki en küçük THB değeri $\min\left[\text{THB}=f(\alpha, k)\right]=20.9405$ olarak bulunmuştur. Minimum THB değerini veren tetikleme açısı $\alpha_1=35^o$ ve k_1 katsayısı $k_1=0.35$ olarak belirlenmiştir.

4.3.4. α_1, α_2, α_3, k_1 ve k_2'ye bağlı olarak THB değerinin analitik çözümü [THB=f(α_1, α_2, α_3, k_1, k_2)]



Şekil 4.12: f(α_1, α_2, α_3, k_1, k_2) fonksiyonunun değişimi

$V_0(\theta)$ fonksiyonunun etkin değerinin θ'ya bağlı değişimi,

$$V_{Et}^{\ 2} = \frac{4k_1^2(\alpha_2 - \alpha_1)}{2\pi} + \frac{4k_2^2(\alpha_3 - \alpha_2)}{2\pi} + \frac{2\pi - 4\alpha_3}{2\pi} \tag{4.62}$$

şeklinde elde edilir. $V_0(\theta)$ fonksiyonunun birinci harmoniğine ait C_1 katsayısı, denklem (4.63) ile elde edilir.

$$C_1 = \frac{4k_1(\cos\alpha_1 - \cos\alpha_2)}{\pi} + \frac{4k_2(\cos\alpha_2 - \cos\alpha_3)}{\pi} + \frac{4\cos\alpha_3}{\pi} \tag{4.63}$$

C_1 katsayısı, $V_0(\theta)$ fonksiyonunun birinci harmoniğinin genliği olduğu için V_1 olarak da ifade edilebilir ve etkin değere dönüştürülmesi gerekir. Denklem (4.64) ve (4.65) kullanılarak C_1 katsayının veya V_1 ifadesinin etkin değeri,

$$C_{1Et} = V_{1Et} = \frac{C_1}{\sqrt{2}} = \frac{\dfrac{4k_1(\cos\alpha_1 - \cos\alpha_2)}{\pi} + \dfrac{4k_2(\cos\alpha_2 - \cos\alpha_3)}{\pi} + \dfrac{4\cos\alpha_3}{\pi}}{\sqrt{2}} \tag{4.64}$$

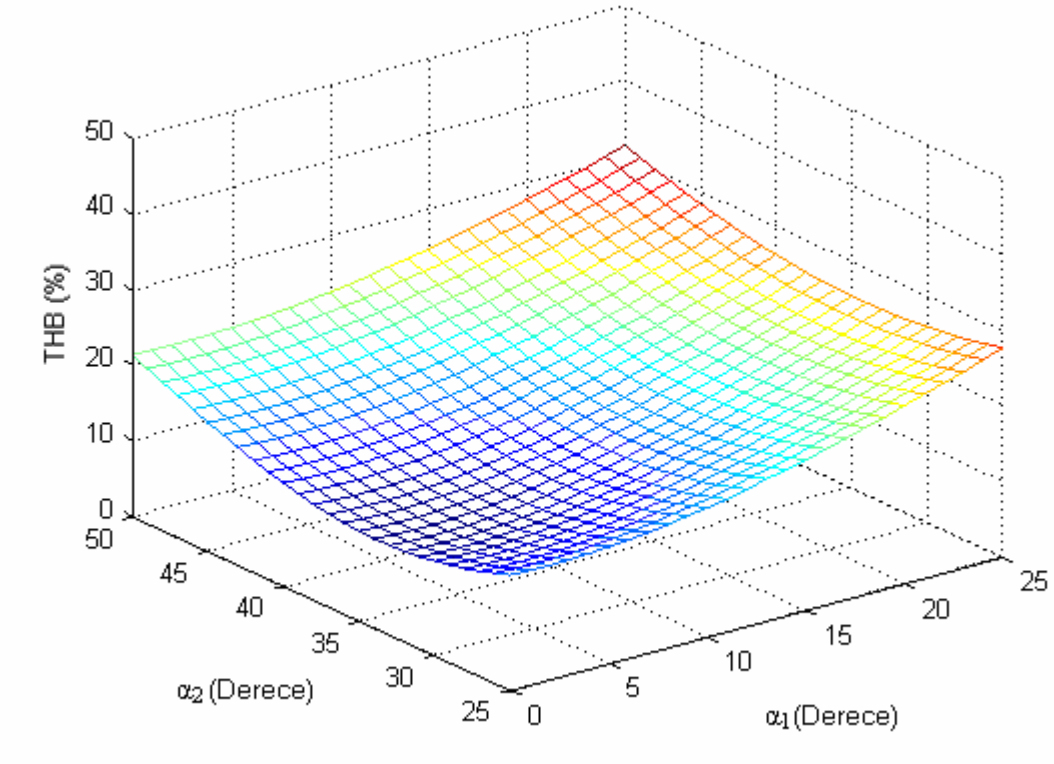
$$C_{1Et} = V_{1Et} = \frac{4k_1(\cos\alpha_1 - \cos\alpha_2)}{\sqrt{2}\pi} + \frac{4k_2(\cos\alpha_2 - \cos\alpha_3)}{\sqrt{2}\pi} + \frac{4\cos\alpha_3}{\sqrt{2}\pi} \quad (4.65)$$

olarak elde edilir. (4.66) nolu eşitlik kullanılarak $V_0(\theta)$ fonksiyonunun THB değeri,

$$THB = \sqrt{\frac{\left(\frac{4k_1^2(\alpha_2-\alpha_1)}{2\pi} + \frac{4k_2^2(\alpha_3-\alpha_2)}{2\pi} + \frac{2\pi-4\alpha_3}{2\pi}\right) - \left(\frac{4k_1(\cos\alpha_1-\cos\alpha_2)}{\sqrt{2}\pi} + \frac{4k_2(\cos\alpha_2-\cos\alpha_3)}{\sqrt{2}\pi} + \frac{4\cos\alpha_3}{\sqrt{2}\pi}\right)^2}{\left(\frac{4k_1(\cos\alpha_1-\cos\alpha_2)}{\sqrt{2}\pi} + \frac{4k_2(\cos\alpha_2-\cos\alpha_3)}{\sqrt{2}\pi} + \frac{4\cos\alpha_3}{\sqrt{2}\pi}\right)^2}} \quad (4.66)$$

şeklinde α_1, α_2, α_3, k_1 ve k_2'ye bağlı olarak elde edilir.

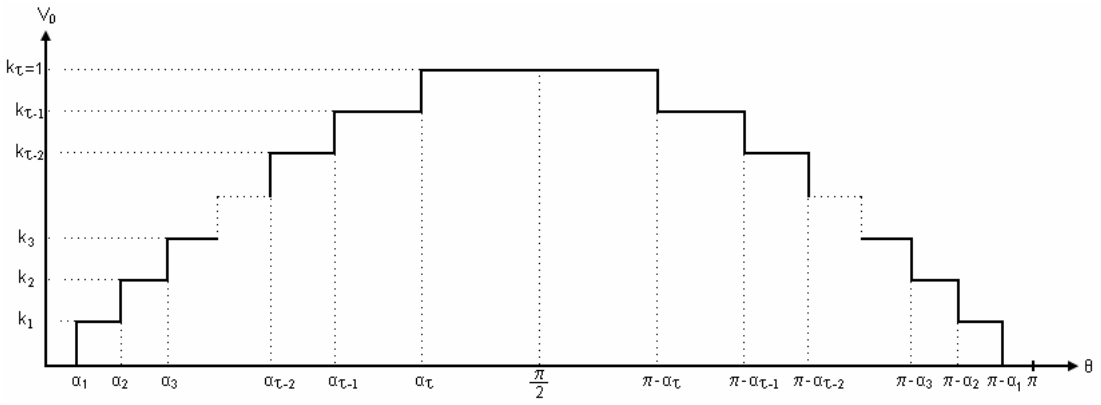
k_1=0.33, k_2=0.66, α_1 tetikleme açısı $0^o < \alpha_1 < 25^o$ aralığı, α_2 tetikleme açısı $25^o < \alpha_2 < 50^o$ aralığı ve α_3 tetikleme açısı $50^o < \alpha_3 < 75^o$ aralığı durumunda iken, α tetikleme açıları için birer derece hassasiyet göz önüne alınarak, tüm α_1, α_2 ve α_3 değerleri için denklem (4.53) kullanılarak THB değerleri hesaplanmıştır. Hesaplanan THB değerleri kullanılarak k_1=0.33, k_2=0.66, $\alpha_3=51^o$ için α_1 tetikleme açısı $0^o < \alpha_1 < 25^o$ aralığı ve α_2 tetikleme açısı $25^o < \alpha_2 < 50^o$ aralığında THB ifadesi α_1 ve α_2'ye bağlı olarak 3 boyutlu çizdirilirse Şekil 4.13'teki grafik elde edilir.



Şekil 4.13: Toplam harmonik bozunumunun k_1=0.33, k_2=0.66 ve $\alpha_3=51^o$ iken α_1 ve α_2'ye bağlı değişimi

Belirlenen aralıklarda hesaplanan tüm THB değerleri arasındaki en küçük THB değeri $\min\left[\text{THB}=f(\alpha_1,\ \alpha_2,\ \alpha_3)\right]=11.5382$ olarak bulunmuştur. Minimum THB değerini veren tetikleme açıları ise $\alpha_1=9^o$, $\alpha_2=28^o$ ve $\alpha_3=51^o$ olarak belirlenmiştir.

4.4. Çok Seviyeli Eviricilerde Evirici Çıkış Gerilimine ait Toplam Harmonik Bozunumu için Geliştirilen Genel Denklemlerin İfade Edilmesi



Şekil 4.14: $f(\alpha_1, \alpha_2, \alpha_3,... \alpha_\tau, k_1, k_2,..... k_\tau)$ fonksiyonunun değişimi

Şekil 4.14'te n seviyeli bir eviriciye ait çıkış geriliminin dalga şeklinin yarı periyodu görülmektedir. τ doğal sayı olmak üzere, τ değeri seviye sayısına (n) bağlı olarak

$$\tau = \frac{n-1}{2} \tag{4.67}$$

şeklinde hesaplanır. Şekilde görülen k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ katsayıları seviye katsayılarını, α_1, α_2, α_3, ..., $\alpha_{\tau-1}$, α_τ açıları ise yarı iletken elemanların tetikleme açılarını ifade etmektedir. 1. seviyenin gerilimi V_{S1} terimi ile ifade edilmekte olup V_{S1} geriliminin değeri denklem (4.68) ile bulunmaktadır.

$$V_{S1} = k_1 V_{\max} \tag{4.68}$$

Denklem (4.68)'den de görüldüğü gibi k_1 seviye katsayısı, 1. seviye gerilimi (V_{S1}) ile istenilen gerilimin tepe değeri (V_{max}) arasındaki orana eşittir. Kısım 4.3'te yapılan analitik çözümler sonucunda elde edilen V_{Et}^2, V_{1Et} ve THB parametrelerin analitik

çözümlerinin seviye sayısına (n) bağlı olarak sistematik bir düzen içinde olduğu görülmüştür. Bu sistematik düzen sayesinde V_{Et}^2, V_{1Et} ve THB parametreleri genelleştirilmiş eşitlikler haline getirilmiştir.

(4.69), (4.70) ve (4.71) ifadelerinde V_{Et}^2, V_{1Et} ve THB parametrelerinin genelleştirilmiş hali görülmektedir.

$$V_{Et}^2 = \begin{cases} \tau = 1 & \dfrac{2\pi - \alpha_\tau}{2\pi} \\ \tau \geq 2 & \displaystyle\sum_{i=1}^{\tau-1}\left(\frac{4k_i^2}{2\pi}\left[\alpha_{i+1} - \alpha_i\right]\right) + \frac{2\pi - \alpha_\tau}{2\pi} \end{cases} \tag{4.69}$$

$$V_{1Et} = \begin{cases} \tau = 1 & \dfrac{4\cos\alpha_\tau}{\sqrt{2}\pi} \\ \tau \geq 2 & \displaystyle\sum_{i=1}^{\tau-1}\left(\frac{4k_i}{\sqrt{2}\pi}\left[\cos(\alpha_i) - \cos(\alpha_{i+1})\right]\right) + \frac{4\cos\alpha_\tau}{\sqrt{2}\pi} \end{cases} \tag{4.70}$$

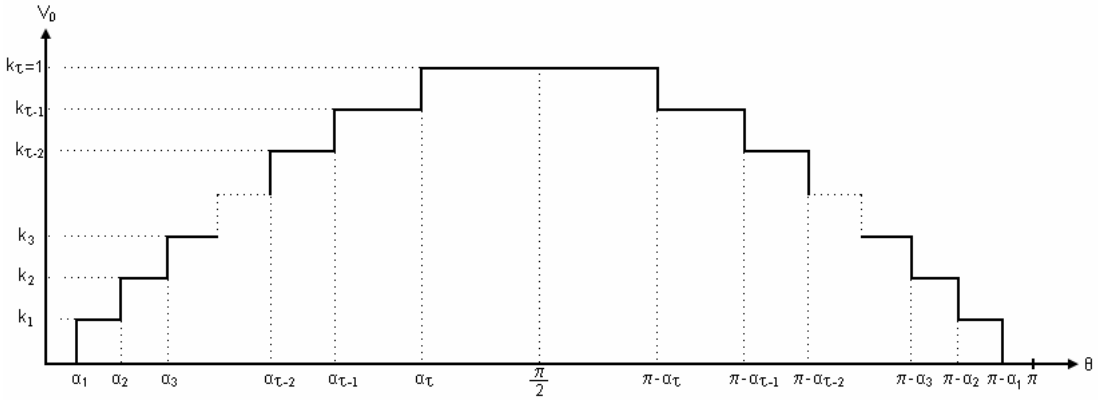
$$THB = \begin{cases} \tau = 1 & \sqrt{\dfrac{\left(\dfrac{2\pi - \alpha_\tau}{2\pi}\right) - \left(\dfrac{4\cos\alpha_\tau}{\sqrt{2}\pi}\right)^2}{\left(\dfrac{4\cos\alpha_\tau}{\sqrt{2}\pi}\right)^2}} \\ \tau \geq 2 & \sqrt{\dfrac{\left[\displaystyle\sum_{i=1}^{\tau-1}\left(\frac{4k_i^2}{2\pi}\left[\alpha_{i+1} - \alpha_i\right]\right) + \frac{2\pi - \alpha_\tau}{2\pi}\right] - \left[\displaystyle\sum_{i=1}^{\tau-1}\left(\frac{4k_i}{\sqrt{2}\pi}\left[\cos(\alpha_i) - \cos(\alpha_{i+1})\right]\right) + \frac{4\cos\alpha_\tau}{\sqrt{2}\pi}\right]^2}{\left[\displaystyle\sum_{i=1}^{\tau-1}\left(\frac{4k_i}{\sqrt{2}\pi}\left[\cos(\alpha_i) - \cos(\alpha_{i+1})\right]\right) + \frac{4\cos\alpha_\tau}{\sqrt{2}\pi}\right]^2}} \end{cases} \tag{4.71}$$

Elde edilen genelleştirilmiş denklem sayesinde seviye sayısı (n), seviye katsayıları (k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ) ve tetikleme açıları (α_1, α_2, α_3, ..., $\alpha_{\tau-1}$, α_τ) bilinen bir gerilimin dalga şeklinin etkin değeri (V_{Et}), çıkış geriliminin 1. harmoniğinin etkin değeri ve toplam harmonik bozunumu kolaylıkla bulunabilir.

4.5. Değişik Yapıların Toplam Harmonik Bozunumuna Etkisinin İncelenmesi

Bilindiği üzere çok seviyeli eviricilerin çıkış gerilimleri sinüs fonksiyonunun basamaklı haline benzemektedir. İki basamak arasındaki gerilim farkı ne kadar küçük ise eviricinin çıkış gerilimi sinüs fonksiyonuna daha da benzemektedir. İki basamak

arasındaki gerilim farkının küçük olması ise tasarlanan eviricinin seviye sayısına göre değişmektedir. Evirici çıkış fonksiyonunun sinüs fonksiyonuna benzemesi ise evirici çıkış geriliminin THB değerinin düşük olması anlamına gelmektedir. Dolayısıyla seviye sayısı, evirici çıkış geriliminin sinüs fonksiyonuna benzemesini veya THB değerinin düşük olmasını etkileyen bir parametredir.



Şekil 4.15: f(α_1, α_2, α_3,... α_τ, k_1, k_2,..... k_τ) fonksiyonunun değişimi

Şekil 4.15'te n seviyeli bir eviriciye ait çıkış geriliminin dalga şeklinin yarı periyodu görülmektedir. Şekilde görülen k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ seviye katsayılarını, α_1, α_2, α_3, ..., $\alpha_{\tau-1}$, α_τ açıları ise yarı iletken elemanların tetikleme açılarını ifade etmektedir. k_1 katsayısı 1. seviye katsayı olup değeri denklem (4.72) ile bulunmaktadır.

$$k_1 = \frac{V_{S1}}{V_{\max}} \tag{4.72}$$

V_{S1} terimi birinci seviyenin gerilimi olarak ifade edilmektedir. V_{S1} geriliminin, V_{max} gerilimine oranı 1. seviye katsayısını (k_1) vermektedir. Seviye katsayı aralıkları (Δk), denklem (4.73)'te görüldüğü gibi iki seviye arasındaki farkı ifade etmektedir.

$$\Delta k=(k_\tau-k_{\tau-1}) \tag{4.73}$$

Seviye katsayı aralığı (Δk), seviye sayısı, V_d gerilimi ve V_{max} gerilimleri ile de ifade edilmektedir.

$$\Delta k = \frac{V_d}{V_{\max}} \tag{4.74}$$

(4.74)'teki ifadede bulunan V_d yerine denklem (3.2)'deki formül yazılacak olursa,

$$\Delta k = \frac{V_d}{V_{\max}} = \frac{\frac{2V_{\max}}{n-1}}{V_{\max}} = \frac{2}{n-1} \tag{4.75}$$

ifadesi elde edilir.

Ayrıca tetikleme açı aralıkları ($\Delta\alpha$) denklem (4.76)'da görüldüğü gibi iki seviye geçişi arasındaki açının değerini vermektedir.

$$\Delta\alpha=(\alpha_\tau-\alpha_{\tau-1}) \tag{4.76}$$

Tetikleme açı aralığı ($\Delta\alpha$), seviye sayısına bağlı olarak da ifade edilmektedir.

$$\Delta\alpha = \frac{\pi}{n+1} \tag{4.77}$$

Seviye sayısı ile birlikte tetikleme açıları (α_1, α_2, α_3, ..., $\alpha_{\tau-1}$, α_τ) ve seviye katsayıları (k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ) da THB değerini etkileyen parametrelerdir. Bu bölümde THB değerini etkileyen parametreler dikkate alınarak minimum THB değerini bulmak amaçlanmıştır. Bunun için dört farklı analiz yapılmıştır. Bu analizler,

(a) Analiz A : Seviye katsayı aralıklarının ($\Delta k=k_\tau-k_{\tau-1}$) eşit olduğu, tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu analiz,

(b) Analiz B : Tetikleme açı aralıklarının ($\Delta\alpha=\alpha_\tau-\alpha_\tau$) eşit olduğu, seviye katsayılarının (k_1, k_2, k_3, ...) değişken olduğu analiz,

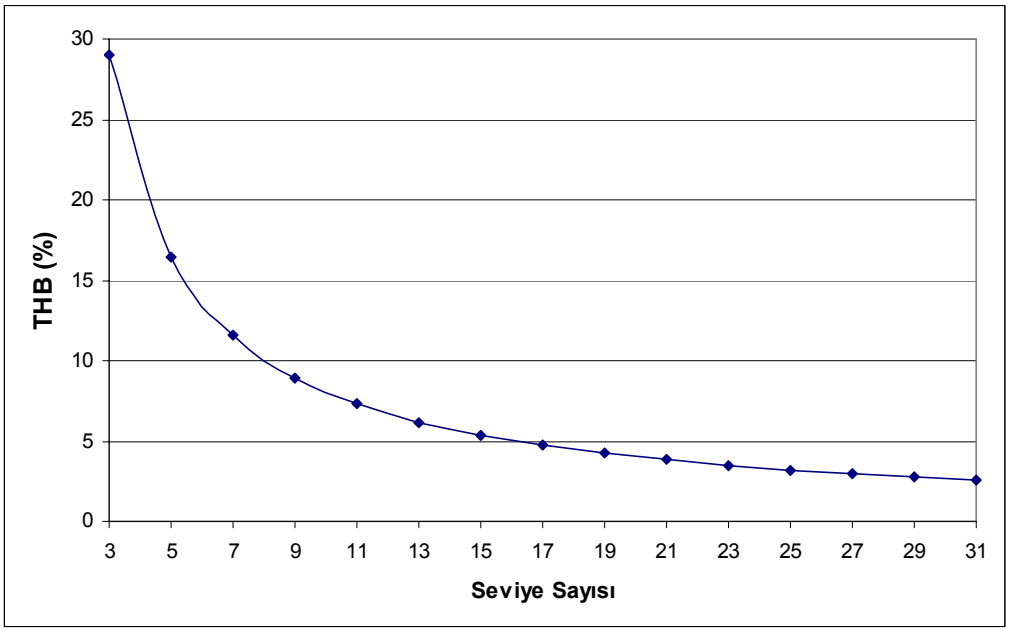
(c) Analiz C : Seviye katsayı aralıklarının ($\Delta k=k_\tau-k_{\tau-1}$) eşit olduğu, tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu fakat tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu analiz,

(d) Analiz D : Seviye katsayılarının (k_1, k_2, k_3, ...) ve tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu analiz,

olarak gruplandırılabilir. Yapılan analizlerde minimum THB değerini veren seviye katsayıları (k_1, k_2, k_3, ...) ve/veya tetikleme açılarının (α_1, α_2, α_3, ...) bulunması da amaçlanmıştır. Yapılan analizde Kısım 4.3'te elde edilen formüller kullanılarak iterasyon yoluyla min[THB], seviye katsayıları (k_1, k_2, k_3, ...) ve tetikleme açıları (α_1, α_2, α_3, ...) bulunmuştur. Ayrıca analizlerin her bir basamağında 1000 ile 40000 arasında iterasyon yapılmıştır.

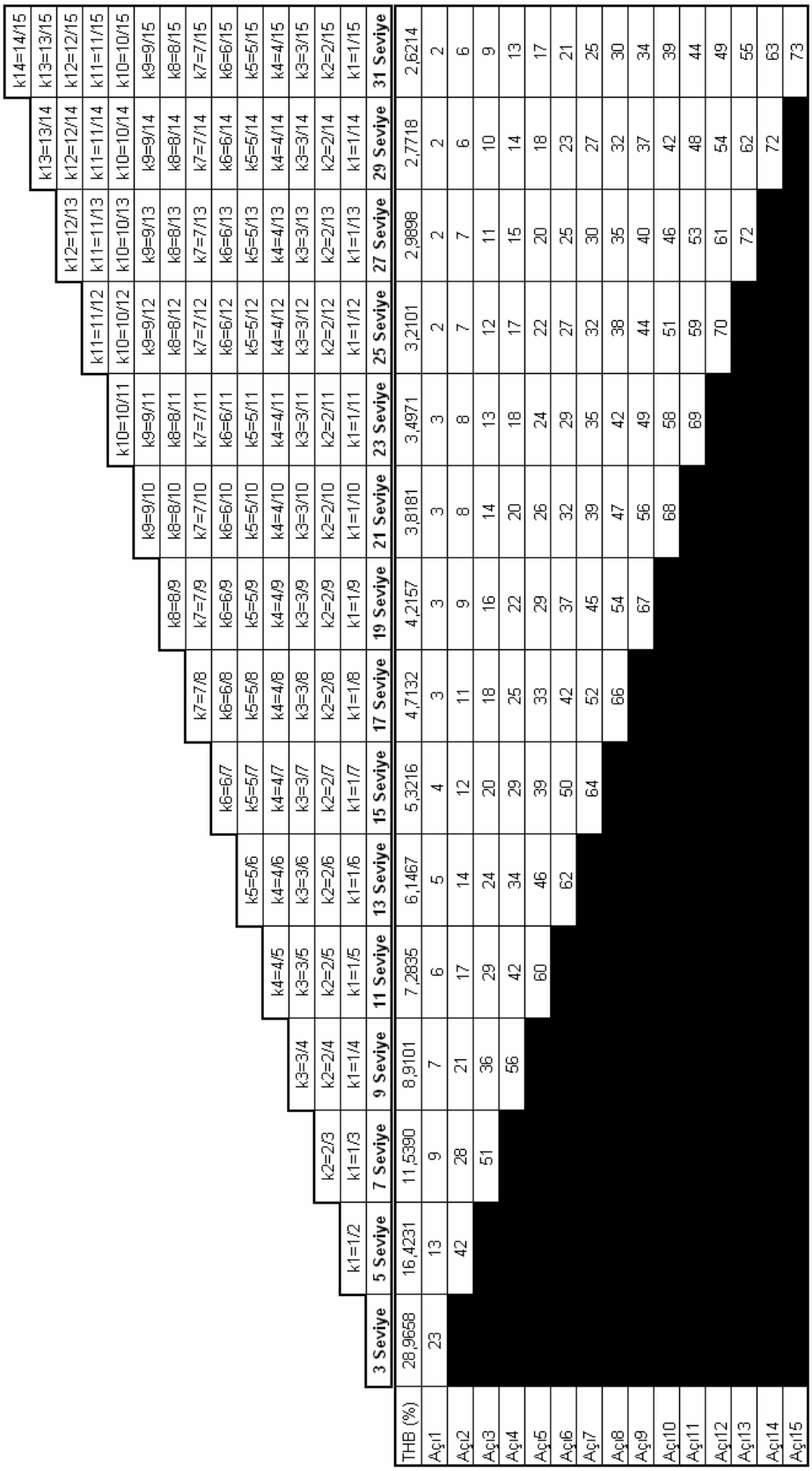
4.5.1. Analiz A : Seviye katsayı aralıklarının (Δk) eşit olduğu tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu analiz sonuçları

Seviye katsayı aralıklarının ($\Delta k = k_\tau - k_{\tau-1}$) eşit olduğu, tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu durumda yapılan analiz sonucunda elde edilen THB değerinin seviye sayısına bağlı değişimi Şekil 4.16'da, analiz sonuçları da Tablo 4.1'de verilmiştir.



Şekil 4.16: Seviye katsayı aralıklarının eşit olduğu, tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi

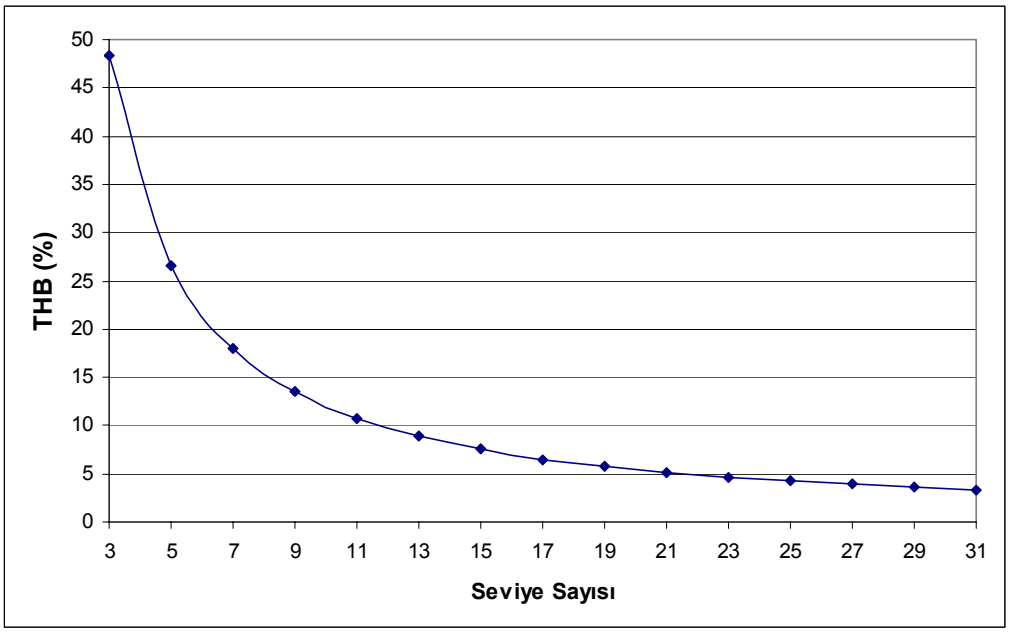
Tablo 4.1: Seviye katsayı aralıklarının eşit olduğu ve tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına ve tetikleme açılarına bağlı değişimi



	3 Seviye	5 Seviye	7 Seviye	9 Seviye	11 Seviye	13 Seviye	15 Seviye	17 Seviye	19 Seviye	21 Seviye	23 Seviye	25 Seviye	27 Seviye	29 Seviye	31 Seviye
THB (%)	28,9658	16,4231	11,5390	8,9101	7,2835	6,1467	5,3216	4,7132	4,2157	3,8181	3,4971	3,2101	2,9898	2,7718	2,6214
Açı1	23	13	9	7	6	5	4	3	3	3	3	2	2	2	2
Açı2		42	28	21	17	14	12	11	9	8	8	7	7	6	6
Açı3			51	36	29	24	20	18	16	14	13	12	11	10	9
Açı4				56	42	34	29	25	22	20	18	17	15	14	13
Açı5					60	46	39	33	29	26	24	22	20	18	17
Açı6						62	50	42	37	32	29	27	25	23	21
Açı7							64	52	45	39	35	32	30	27	25
Açı8								66	54	47	42	38	35	32	30
Açı9									67	56	49	44	40	37	34
Açı10										68	58	51	46	42	39
Açı11											69	59	53	48	44
Açı12												70	61	54	49
Açı13													72	62	55
Açı14														72	63
Açı15															73

4.5.2. Analiz B : Tetikleme açı aralıklarının (Δα) eşit olduğu seviye katsayılarının (k_1, k_2, k_3, ...) değişken olduğu analiz sonuçları

Tetikleme açı aralıklarının ($\Delta\alpha=\alpha_\tau-\alpha_\tau$) eşit olduğu, seviye katsayılarının (k_1, k_2, k_3, ...) değişken olduğu durumda yapılan analiz sonucunda elde edilen THB değerinin seviye sayısına bağlı değişimi Şekil 4.17'de, analiz sonuçları da Tablo 4.2'de verilmiştir.



Şekil 4.17: Tetikleme açı aralıklarının eşit olduğu, seviye katsayılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi

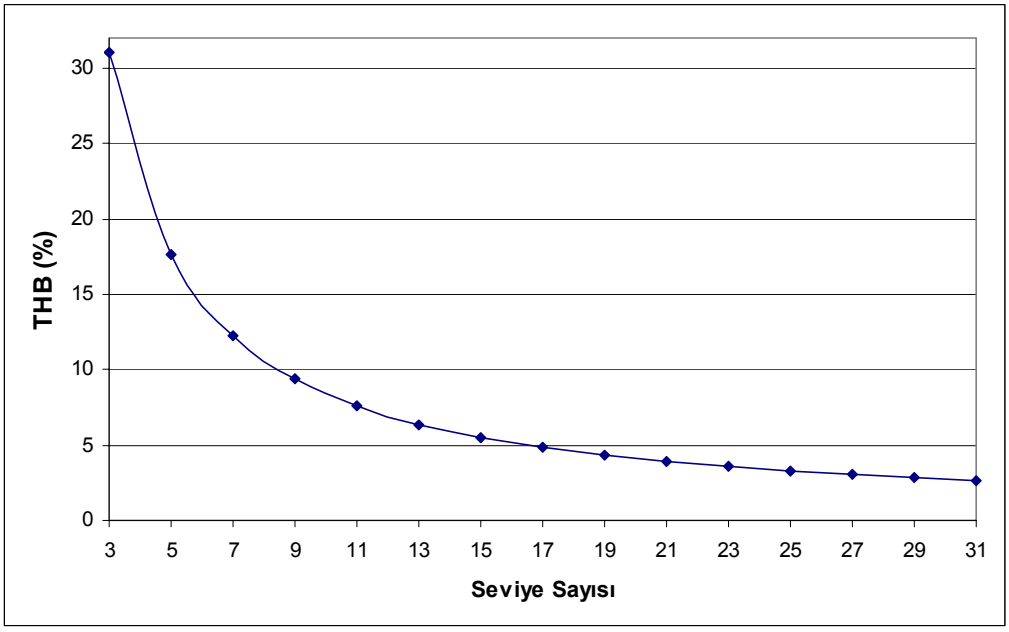
Tablo 4.2: Tetikleme açı aralıklarının eşit olduğu ve seviye katsayılarının değişken olduğu durumda THB değerlerinin seviye sayısına ve seviye katsayılarına bağlı değişimi

																													k14=0,99
																												k13=0,99	k13=0,97
																											k12=0,98	k12=0,97	k12=0,94
																										k11=0,99	k11=0,96	k11=0,94	k11=0,90
																									k10=0,98	k10=0,96	k10=0,92	k10=0,89	k10=0,86
																								k9=0,98	k9=0,95	k9=0,92	k9=0,87	k9=0,84	k9=0,80
																							k8=0,97	k8=0,94	k8=0,90	k8=0,86	k8=0,81	k8=0,78	k8=0,74
																						k7=0,97	k7=0,92	k7=0,88	k7=0,83	k7=0,79	k7=0,74	k7=0,71	k7=0,67
																					k6=0,96	k6=0,91	k6=0,85	k6=0,80	k6=0,75	k6=0,71	k6=0,66	k6=0,63	k6=0,60
																				k5=0,95	k5=0,89	k5=0,82	k5=0,76	k5=0,71	k5=0,66	k5=0,62	k5=0,58	k5=0,55	k5=0,51
																			k4=0,93	k4=0,85	k4=0,78	k4=0,71	k4=0,65	k4=0,60	k4=0,56	k4=0,52	k4=0,48	k4=0,46	k4=0,43
																		k3=0,90	k3=0,80	k3=0,71	k3=0,64	k3=0,58	k3=0,52	k3=0,48	k3=0,44	k3=0,41	k3=0,38	k3=0,36	k3=0,34
																	k2=0,85	k2=0,72	k2=0,61	k2=0,53	k2=0,47	k2=0,42	k2=0,38	k2=0,35	k2=0,32	k2=0,30	k2=0,28	k2=0,26	k2=0,24
																k1=0,7321	k1=0,57	k1=0,46	k1=0,39	k1=0,33	k1=0,29	k1=0,26	k1=0,23	k1=0,21	k1=0,20	k1=0,18	k1=0,17	k1=0,16	k1=0,15
																3 Seviye	**5 Seviye**	**7 Seviye**	**9 Seviye**	**11 Seviye**	**13 Seviye**	**15 Seviye**	**17 Seviye**	**19 Seviye**	**21 Seviye**	**23 Seviye**	**25 Seviye**	**27 Seviye**	**29 Seviye**	**31 Seviye**

THB (%)	48,3426	26,6442	18,0572	13,5059	10,7175	8,8396	7,514	6,5167	5,748	5,1298	4,6431	4,2237	3,8946	3,5924	3,3456
Açı1	45	30	22,5	18	15	12,85	11,25	10	9	8,18	7,50	6,92	6,43	6	5,63
Açı2		60	45	36	30	25,7	22,5	20	18	16,36	15,00	13,85	12,86	12	11,25
Açı3			67,5	54	45	38,55	33,75	30	27	24,55	22,50	20,77	19,29	18	16,88
Açı4				72	60	51,4	45	40	36	32,73	30,00	27,69	25,71	24	22,50
Açı5					75	64,25	56,25	50	45	40,91	37,50	34,62	32,14	30	28,13
Açı6						77,1	67,5	60	54	49,09	45,00	41,54	38,57	36	33,75
Açı7							78,75	70	63	57,27	52,50	48,46	45,00	42	39,38
Açı8								80	72	65,45	60,00	55,38	51,43	48	45,00
Açı9									81	73,64	67,50	62,31	57,86	54	50,63
Açı10										81,82	75,00	69,23	64,29	60	56,25
Açı11											82,50	76,15	70,71	66	61,88
Açı12												83,08	77,14	72	67,50
Açı13													83,57	78	73,13
Açı14														84	78,75
Açı15															84,38

4.5.3. Analiz C: Seviye katsayı aralıklarının (Δk) eşit, tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu ve tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu durum için analiz sonuçları

Seviye katsayı aralıklarının ($\Delta k=k_\tau-k_{\tau-1}$) eşit olduğu, tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu fakat tetikleme açılarının Doktora Tezinde önerilen yöntemle bulunduğu durumda yapılan analiz sonucunda elde edilen THB değerinin seviye sayısına bağlı değişimi Şekil 4.18'de, analiz sonuçları da Tablo 4.3'te verilmiştir.



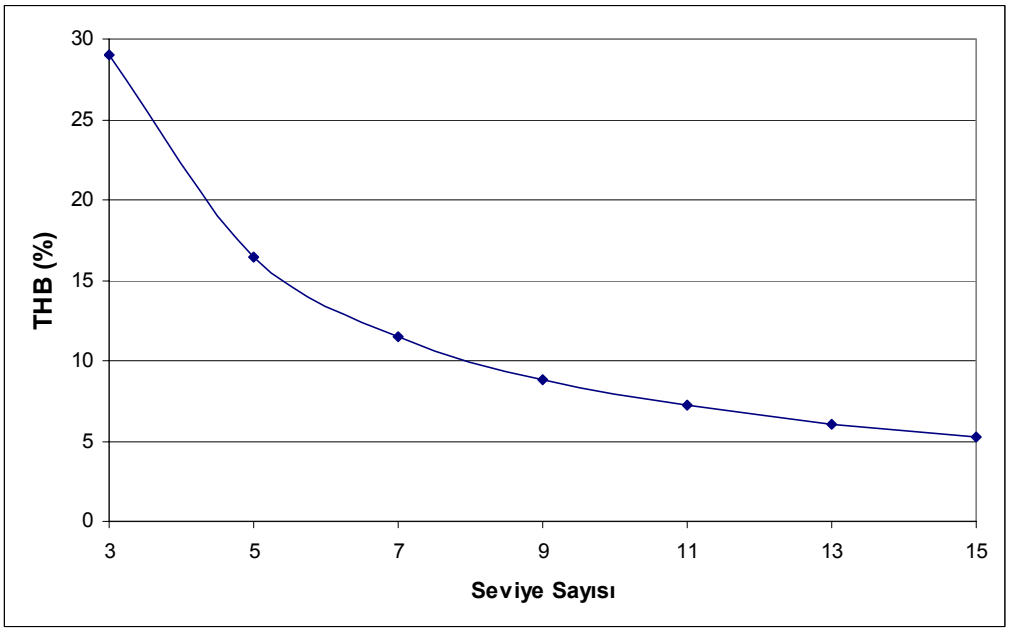
Şekil 4.18: Seviye katsayı aralıklarının eşit, tetikleme açılarının değişken olduğu ve tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu durumda THB değerlerinin seviye sayısına bağlı değişimi

Tablo 4.3: Seviye katsayı aralıklarının eşit, tetikleme açılarının değişken olduğu durum ve tetikleme açılarının doktora tezinde önerilen yöntemle bulunduğu durumda THB değerlerinin seviye sayısına ve tetikleme açılarına bağlı değişimi

| | 3 Seviye | k1=1/2 | 5 Seviye | k2=2/3 | k1=1/3 | 7 Seviye | k3=3/4 | k2=2/4 | k1=1/4 | 9 Seviye | k4=4/5 | k3=3/5 | k2=2/5 | k1=1/5 | 11 Seviye | k5=5/6 | k4=4/6 | k3=3/6 | k2=2/6 | k1=1/6 | 13 Seviye | k6=6/7 | k5=5/7 | k4=4/7 | k3=3/7 | k2=2/7 | k1=1/7 | 15 Seviye | k7=7/8 | k6=6/8 | k5=5/8 | k4=4/8 | k3=3/8 | k2=2/8 | k1=1/8 | 17 Seviye | k8=8/9 | k7=7/9 | k6=6/9 | k5=5/9 | k4=4/9 | k3=3/9 | k2=2/9 | k1=1/9 | 19 Seviye | k9=9/10 | k8=8/10 | k7=7/10 | k6=6/10 | k5=5/10 | k4=4/10 | k3=3/10 | k2=2/10 | k1=1/10 | 21 Seviye | k10=10/11 | k9=9/11 | k8=8/11 | k7=7/11 | k6=6/11 | k5=5/11 | k4=4/11 | k3=3/11 | k2=2/11 | k1=1/11 | 23 Seviye | k11=11/12 | k10=10/12 | k9=9/12 | k8=8/12 | k7=7/12 | k6=6/12 | k5=5/12 | k4=4/12 | k3=3/12 | k2=2/12 | k1=1/12 | 25 Seviye | k12=12/13 | k11=11/13 | k10=10/13 | k9=9/13 | k8=8/13 | k7=7/13 | k6=6/13 | k5=5/13 | k4=4/13 | k3=3/13 | k2=2/13 | k1=1/13 | 27 Seviye | k13=13/14 | k12=12/14 | k11=11/14 | k10=10/14 | k9=9/14 | k8=8/14 | k7=7/14 | k6=6/14 | k5=5/14 | k4=4/14 | k3=3/14 | k2=2/14 | k1=1/14 | 29 Seviye | k14=14/15 | k13=13/15 | k12=12/15 | k11=11/15 | k10=10/15 | k9=9/15 | k8=8/15 | k7=7/15 | k6=6/15 | k5=5/15 | k4=4/15 | k3=3/15 | k2=2/15 | k1=1/15 | 31 Seviye |
|---|---|---

4.5.4. Analiz D: Seviye katsayılarının (k_1, k_2, k_3, ...) ve tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu analiz sonuçları

Seviye katsayılarının (k_1, k_2, k_3, ...) ve tetikleme açılarının (α_1, α_2, α_3, ...) değişken olduğu durumda yapılan analiz sonucunda elde edilen THB değerinin seviye sayısına bağlı değişimi Şekil 4.19'da, analiz sonuçları da Tablo 4.4'te verilmiştir.



Şekil 4.19: Seviye katsayılarının ve tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi

Tablo 4.4: Seviye katsayılarının ve tetikleme açılarının değişken olduğu durumda THB değerlerinin seviye sayısına bağlı değişimi

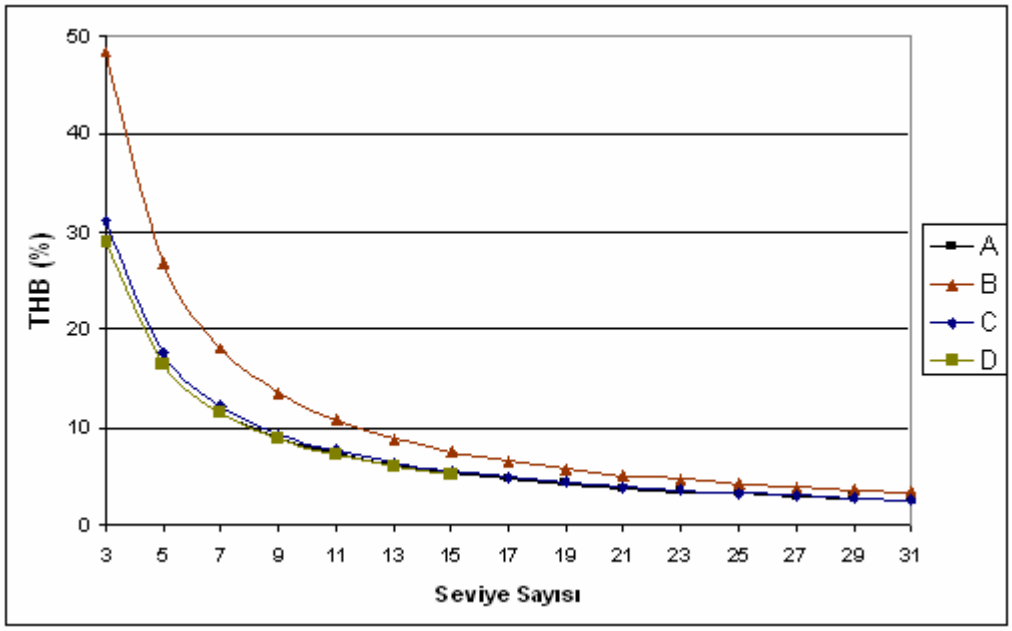
							k6=0,88
						k5=0,86	k5=0,74
					k4=0,83	k4=0,70	k4=0,59
				k3=0,78	k3=0,64	k3=0,54	k3=0,44
			k2=0,68	k2=0,53	k2=0,43	k2=0,36	k2=0,29
		k=0,5	k1=0,34	k1=0,26	k1=0,22	k1=0,18	k1=0,14
	3 Seviye	**5 Seviye**	**7 Seviye**	**9 Seviye**	**11 Seviye**	**13 Seviye**	**15 Seviye**
THB (%)	28,9658	16,4231	11,4912	8,8429	7,1917	6,0645	5,2587
Açı1	23	13	9	7	6	5	4
Açı2		42	28	22	18	15	12
Açı3			51	38	31	26	21
Açı4				57	45	37	30
Açı5					61	49	40
Açı6						64	52
Açı7							66

Tablo 4.5'te yapılan dört analiz sonucunda elde edilen THB değerleri daha kolay karşılaştırma yapabilmek amacıyla tek tablo halinde verilmiştir.

Tablo 4.5: Dört analiz sonucunda elde edilen THB değerlerinin seviye sayısına bağlı değişimi

	THB (%)			
Seviye Sayısı	A	B	C	D
3 Seviye	28,9658	48,3426	31,0842	28,9658
5 Seviye	16,4231	26,6442	17,6014	16,4231
7 Seviye	11,5390	18,0572	12,2267	11,4912
9 Seviye	8,9101	13,5059	9,3627	8,8429
11 Seviye	7,2835	10,7175	7,5877	7,1917
13 Seviye	6,1467	8,8396	6,3780	6,0645
15 Seviye	5,3216	7,514	5,502	5,2587
17 Seviye	4,7132	6,5167	4,8380	
19 Seviye	4,2157	5,748	4,3173	
21 Seviye	3,8181	5,1298	3,898	
23 Seviye	3,4971	4,6431	3,5536	
25 Seviye	3,2101	4,2237	3,2644	
27 Seviye	2,9898	3,8946	3,0194	
29 Seviye	2,7718	3,5924	2,8085	
31 Seviye	2,6214	3,3456	2,6255	

Şekil 4.20'de yapılan dört analizin sonuçları aynı grafikte gösterilmiştir.



Şekil 4.20: Dört analiz sonucunda elde edilen THB değerlerinin seviye sayısına bağlı değişimi

Bu çalışmada Kısım 4.5'te bahsedilen dört yöntem ile toplam harmonik bozunumu değerleri hesaplanmıştır. En düşük THB değeri Analiz D yöntemiyle elde edilmektedir. Fakat Analiz D yönteminde seviye katsayı ve tetikleme açı değerleri aynı anda değişken parametreler olduğundan hesaplamalar en fazla 15 seviyeye kadar yapılabilmiştir. Bu nedenle dört analiz yöntemi en fazla 15 seviyeye kadar kıyaslanabilmektedir. 15 seviye için Analiz A yöntemi ile hesaplanan THB değeri %5.3216, Analiz B yöntemi ile hesaplanan THB değeri %7.5140, Analiz C yöntemi ile hesaplanan THB değeri %5.5020 ve Analiz D yöntemi ile hesaplanan THB değeri %5.2587'dir. Burada en iyi THB değeri üreten Analiz D yöntemi referans alındığında Analiz A yöntemiyle arasındaki fark %0.0629, Analiz B yöntemiyle arasındaki fark %2.2553 ve Analiz C yöntemiyle arasındaki fark %0.2433 olarak bulunmuştur. Bu sonuçlar değerlendirildiğinde hesaplanan THB değerlerinin birbirine oldukça yakın olduğu görülmektedir. 31 seviye için bulunan THB değerleri Analiz A yöntemi için %2.6214, Analiz B yöntemi için %3.3456 ve Analiz C yöntemi için %2.6255 çıkmıştır. 31 seviye için en düşük THB değerini Analiz A yöntemi bulmuştur. En düşük THB değeri üreten Analiz A yöntemi referans alındığında, Analiz C yöntemi ile arasındaki fark %0.0041 olarak bulunmuştur. Buradan görüldüğü gibi, tetikleme açıları doktora tez çalışması için önerilen yöntemle bulunan bir eviricinin çıkış geriliminin THB değeri elde edilebilecek en düşük THB değerine çok yakındır. Seviye sayısı arttıkça aralarındaki fark sıfıra yakınsamaktadır.

BÖLÜM 5. TASARLANAN ÇOK SEVİYELİ EVİRİCİNİN SİMÜLASYONU

5.1. Giriş

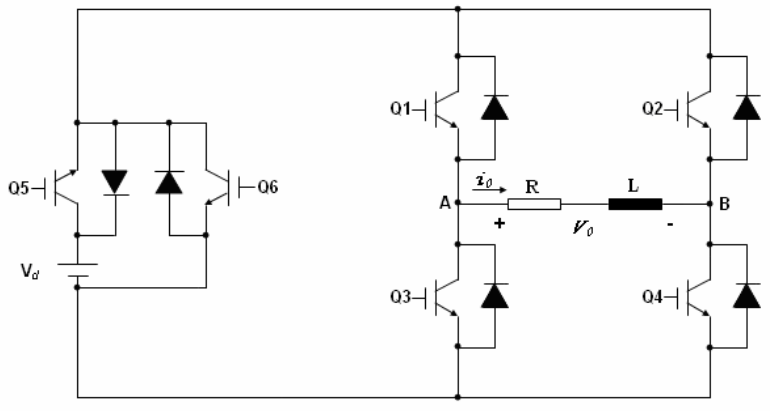
Bu bölümde tasarlanan eviricinin 3, 5, 7, 15, 31, 63 ve 127 seviyeli olduğu durumlar için simülasyonu yapılmıştır. Yapılan simülasyonlarda elde edilen evirici çıkış gerilimlerinin zamana bağlı değişimleri verilmiş ve THB değerleri hesaplanmıştır.

5.2. Çok Seviyeli Eviricinin Simülasyonu

Çok seviyeli evirici için deneysel çalışmalara geçmeden önce içinde mosfet, diyot ve devre elemanlarının modellerinin bulunduğu bir simülasyon programı kullanılarak simülasyon çalışması yapılmıştır. Çok seviyeli eviricinin simülasyon çalışmalarında yük olarak 10Ω ile 48Ω değerleri arasında omik dirençler kullanılmıştır. Ayrıca çok seviyeli eviricinin endüktif ve kapasitif yüklü durumları için de simülasyon çalışmaları yapılmıştır. Laboratuar ortamında bulunan gerilim kaynaklarının durumları gözönüne alınarak 1. seviye modülünde kullanılan bağımsız kaynağın gerilimi yani temel seviye gerilimi (V_d) için 1.5V tercih edilmiştir.

5.2.1. Tasarlanan eviricinin seviye sayısının 3 olduğu durum için simülasyonu

Şekil 5.1'de, tasarlanan eviricinin seviye sayısının (n) 3 olduğu durum için prensip şeması görülmektedir. Burada 1 seviye modülü kullanılmıştır. 1. seviye modülü gerilim kaynağının değeri 1.5V olarak alınmıştır. Dolayısıyla 1. seviye modülü kaynağının gerilimi olan temel seviye gerilimi (V_d) 1.5Volttur.



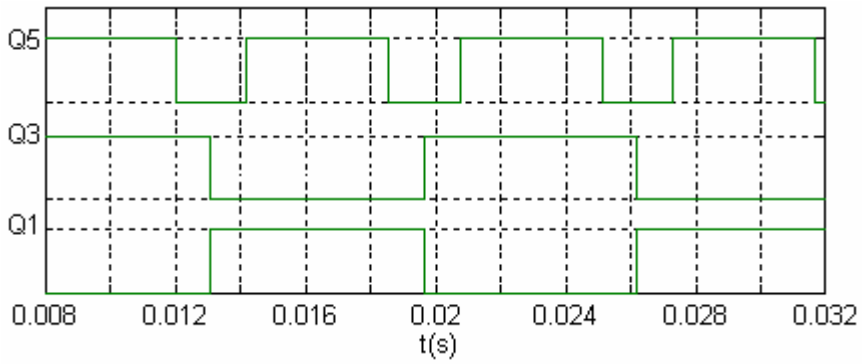
Şekil 5.1: Tasarlanan eviricinin 3 seviyeli durumu için prensip şeması

Klasik H köprü yapısındaki eviriciye iki adet anahtarlama elemanı ve değeri 1.5V olan bir adet doğru gerilim kaynağı bağlanarak bu evirici yapısı oluşturulmuştur. Bu evirici yapısında üç farklı seviye; 0V, ±1.5V olarak elde edilir.

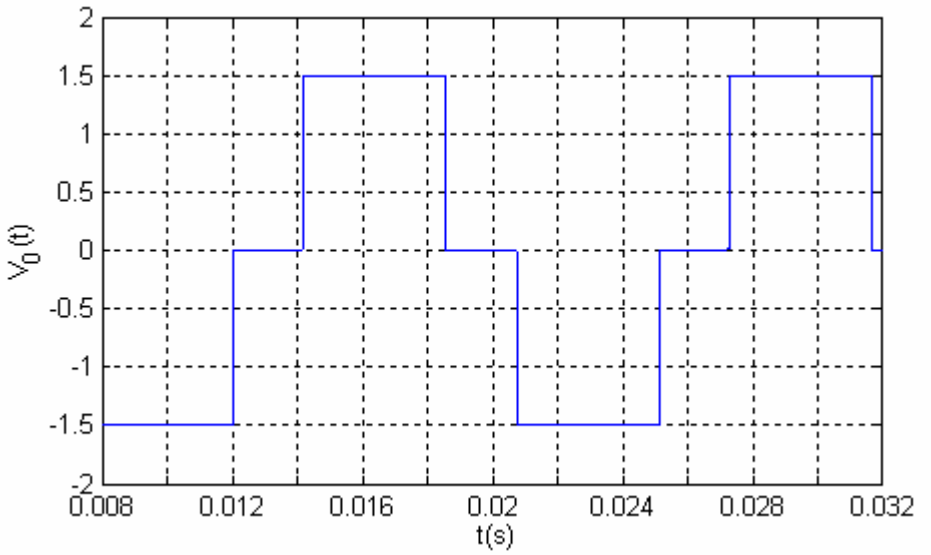
Üç seviyeli evirici için seviye sayısı n=3'tür. Bu durumda, denklem (3.8)'deki i büyüklüğü 1 değerini alır. Bulunan i değerine göre α_1 anahtarlama açısı,

$$\alpha_1 = \arcsin\left(\frac{2\times 1-1}{3-1}\right) = \arcsin\left(\frac{1}{2}\right) = 30^0 \qquad (5.1)$$

olarak belirlenir. Şekil.5.2'de simülasyonu yapılan eviricinin Q1, Q3 ve Q5 anahtarlarına ait tetikleme sinyallerinin değişimi, Şekil 5.3'te ise 3 seviyeli durum için çıkış geriliminin zamana bağlı değişimi verilmiştir. Ayrıca THB değeri %30.98 olarak bulunmuştur.



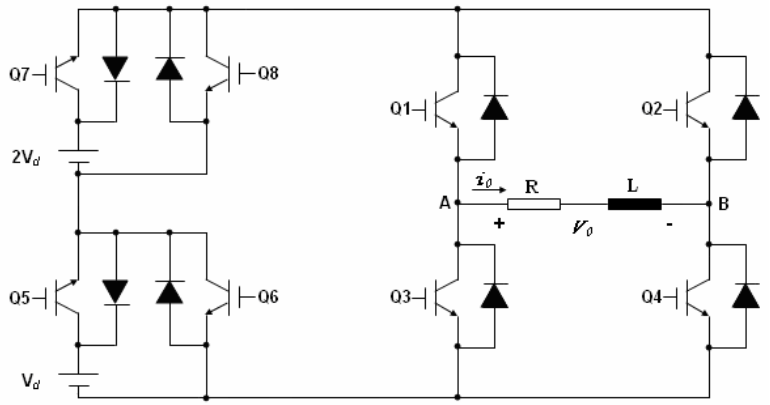
Şekil 5.2: Simülasyonu yapılan 3 seviyeli eviricinin Q1, Q3 ve Q5 anahtarlarına ait tetikleme sinyallerinin zamana göre değişimi



Şekil 5.3: Tasarlanan eviricide n=3 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi

5.2.2. Tasarlanan eviricinin seviye sayısının 7 olduğu durum için simülasyonu

Şekil 5.4'te, tasarlanan eviricinin seviye sayısının (n) 7 olduğu durum için prensip şema görülmektedir. Burada 2 seviye modülü kullanılmıştır. Temel seviye modülü gerilim kaynağı değeri 1.5V olduğundan 1. seviye modülü gerilim kaynağının değeri 1.5V, 2. seviye modülü gerilim kaynağının değeri 3V alınmıştır.



Şekil 5.4: Tasarlanan eviricinin 7 seviyeli durumu için prensip şeması

Klasik H köprü yapısındaki eviriciye dört adet anahtarlama elemanı ve değerleri 1.5V ve 3V olan iki adet doğru gerilim kaynağı bağlanarak bu evirici yapısı oluşturulmuştur. Doğru gerilim kaynaklarının toplam değeri 4.5V olduğuna göre bu evirici yapısında yedi farklı seviye; sıfır, ±1.5V, ±3V ve ±4.5V olarak elde edilir [8].

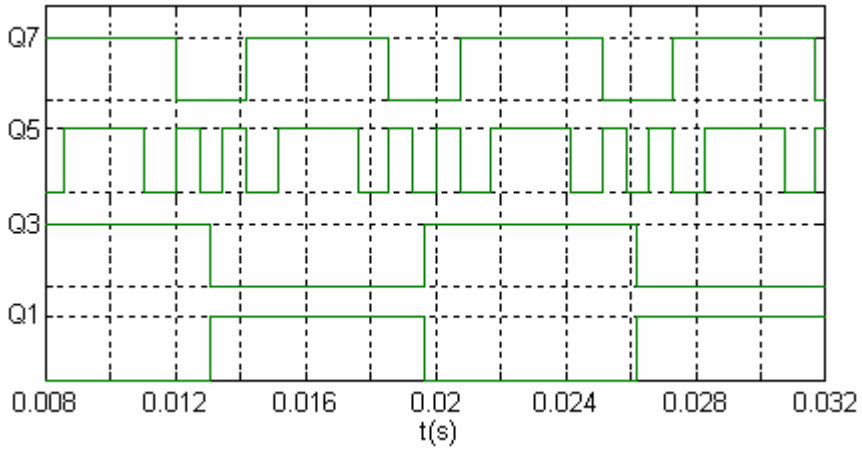
Yedi seviyeli evirici için seviye sayısı n=7'dir. Bu durumda, denklem (3.8)'deki i büyüklüğü 1, 2 ve 3 değerlerini alır. Bulunan i değerlerine göre α_1, α_2 ve α_3 anahtarlama açıları,

$$\alpha_1 = \arcsin\left(\frac{2\times 1-1}{6-1}\right) = \arcsin\left(\frac{1}{6}\right) = 9.59^0 \tag{5.2}$$

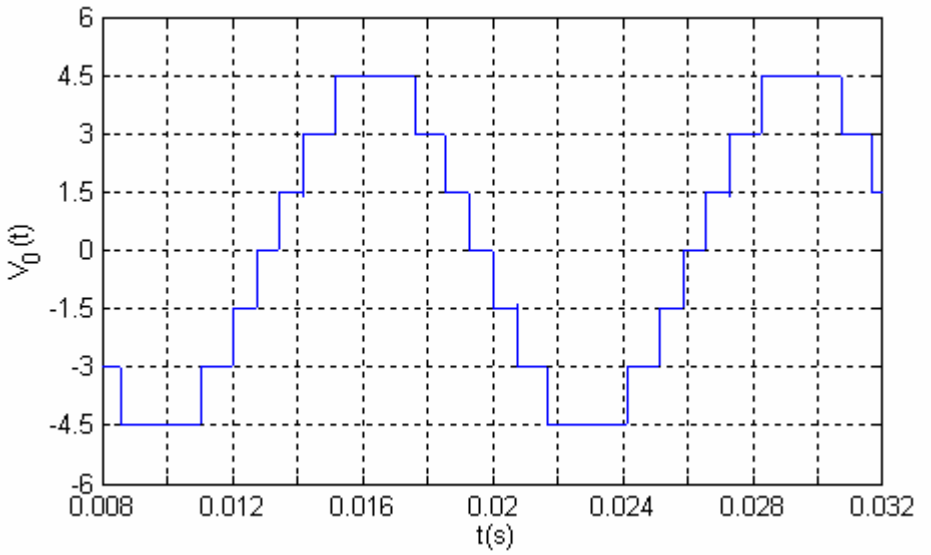
$$\alpha_2 = \arcsin\left(\frac{2\times 2-1}{7-1}\right) = \arcsin\left(\frac{3}{6}\right) = 30.00^0 \tag{5.3}$$

$$\alpha_3 = \arcsin\left(\frac{2\times 3-1}{7-1}\right) = \arcsin\left(\frac{5}{6}\right) = 56.44^0 \tag{5.4}$$

olarak belirlenir. Şekil 5.5'te simülasyonu yapılan eviricinin Q1, Q3, Q5 ve Q7 anahtarlarının tetikleme sinyallerinin değişimi, Şekil 5.6'da ise simülasyonu yapılan eviricinin 7 seviyeli durumu için çıkış geriliminin zamana bağlı değişimi verilmiştir. THB değeri ise %12.21 olarak bulunmuştur.



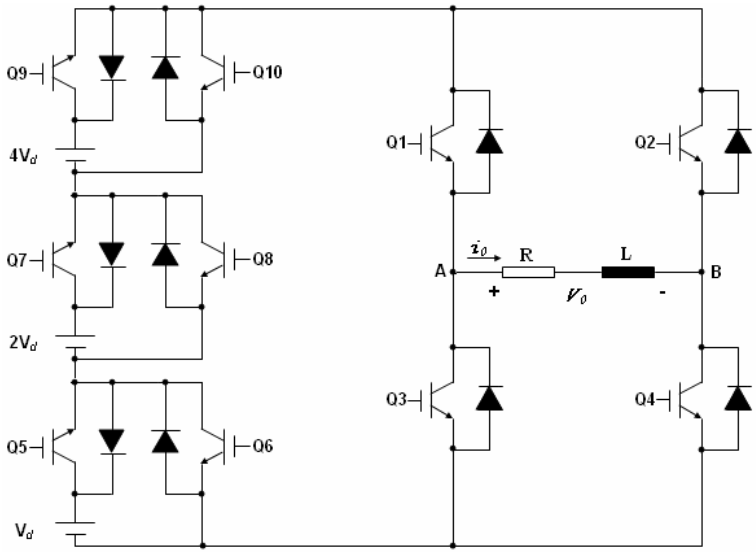
Şekil 5.5: Simülasyonu yapılan 7 seviyeli eviricinin Q1, Q3, Q5 ve Q7 anahtarlarına ait tetikleme sinyallerinin zamana göre değişimi



Şekil 5.6: Tasarlanan eviricide n=7 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi

5.2.3. Tasarlanan eviricinin seviye sayısının 15 olduğu durum için simülasyonu

Şekil 5.7'de, tasarlanan eviricinin seviye sayısının (n) 15 olduğu durum için prensip şeması görülmektedir. Burada 3 seviye modülü kullanılmıştır. Temel seviye modülü gerilim değeri 1.5V olduğundan 1. seviye modülü gerilim kaynağının değeri 1.5V, 2. seviye modülü gerilim kaynağının değeri 3V, 3. seviye modülü gerilim kaynağının değeri 6V alınmıştır. Seviye modülündeki gerilim kaynağı değerleri ile Şekil 5.7'de verilen bir evirici tasarımı kullanılarak ±10.5V tepe değerleri olan 15 basamaklı bir sinüs fonksiyonu elde edilebilmektedir.



Şekil 5.7: Tasarlanan eviricinin 15 seviyeli durumu için prensip şeması

15 seviyeli evirici için seviye sayısı (n) 15'tir. n=15 için denklem (3.8)'deki i büyüklüğü 1, 2, 3, 4, 5, 6 ve 7 değerlerini alır. Bulunan i değerlerine göre α_1, α_2, α_3, α_4, α_5, α_6, ve α_7 anahtarlama açıları,

$$\alpha_1 = \arcsin\left(\frac{2\times 1-1}{15-1}\right) = \arcsin\left(\frac{1}{14}\right) = 4.10^0 \tag{5.5}$$

$$\alpha_2 = \arcsin\left(\frac{2\times 2-1}{15-1}\right) = \arcsin\left(\frac{3}{14}\right) = 12.37^0 \tag{5.6}$$

$$\alpha_3 = \arcsin\left(\frac{2\times 3-1}{15-1}\right) = \arcsin\left(\frac{5}{14}\right) = 20.92^0 \tag{5.7}$$

$$\alpha_4 = \arcsin\left(\frac{2\times 4-1}{15-1}\right) = \arcsin\left(\frac{7}{14}\right) = 30.00^0 \tag{5.8}$$

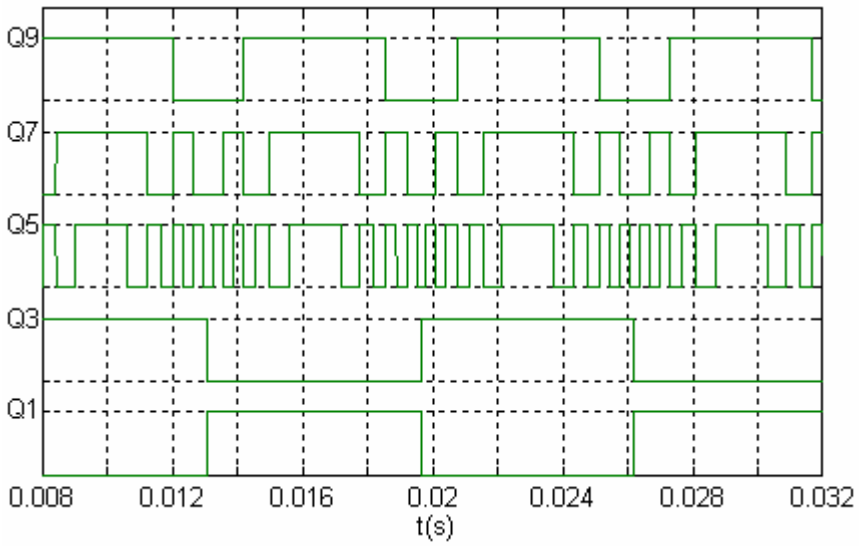
$$\alpha_5 = \arcsin\left(\frac{2\times 5-1}{15-1}\right) = \arcsin\left(\frac{9}{14}\right) = 40.01^0 \tag{5.9}$$

$$\alpha_6 = \arcsin\left(\frac{2\times 6-1}{15-1}\right) = \arcsin\left(\frac{11}{14}\right) = 51.79^0 \tag{5.10}$$

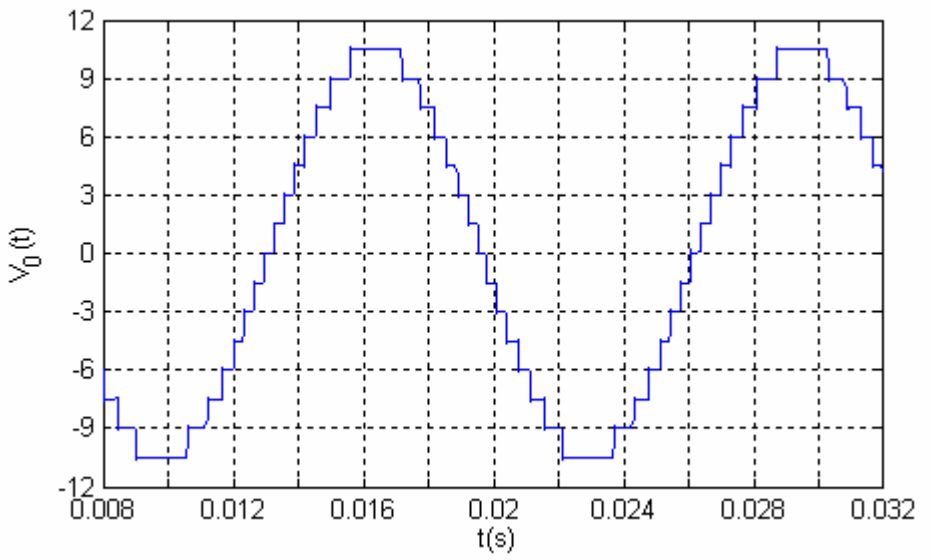
$$\alpha_7 = \arcsin\left(\frac{2\times 7-1}{15-1}\right) = \arcsin\left(\frac{13}{14}\right) = 68.21^0 \tag{5.11}$$

olarak belirlenir.

Şekil 5.8'de simülasyonu yapılan eviricinin Q1, Q3, Q5, Q7 ve Q9 anahtarlarına ait tetikleme sinyallerinin değişimi, Şekil.5.9'da ise simülasyonu yapılan eviricinin 15 seviyeli durumu için çıkış geriliminin zamana bağlı değişimi verilmiştir. Bu seviye için THB değeri %5.66 olarak bulunmuştur.



Şekil 5.8: Simülasyonu yapılan 15 seviyeli eviricinin Q1, Q3, Q5, Q7 ve Q9 anahtarlarına ait tetikleme sinyallerinin zamana göre değişimi



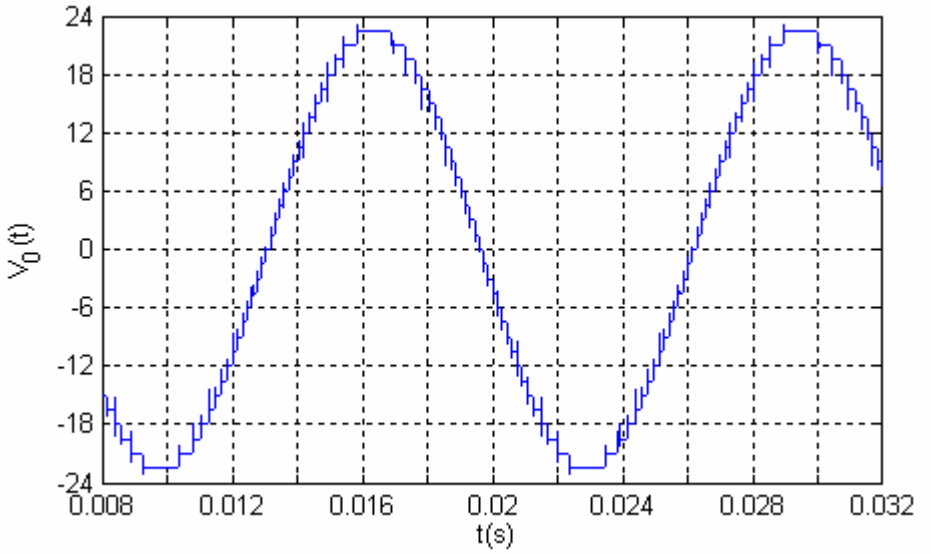
Şekil 5.9: Tasarlanan eviricide n=15 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi

5.2.4. Tasarlanan eviricinin seviye sayısının 31 ve 63 olduğu durum için simülasyonu

31 seviyeli evirici için seviye sayısı (n) 31'dir. n=31 için denklem (3.8)'deki i büyüklüğü 1 ile 15 arasındaki pozitif tam sayı değerlerini alır. Bu durumda 15 tetikleme açısı hesaplanmaktadır.

Tasarlanan eviricide 15 tetikleme açısı hesaplanarak simülasyon çalışması yapıldığında, 31 seviyeli durum için çıkış geriliminin zamana bağlı değişimi

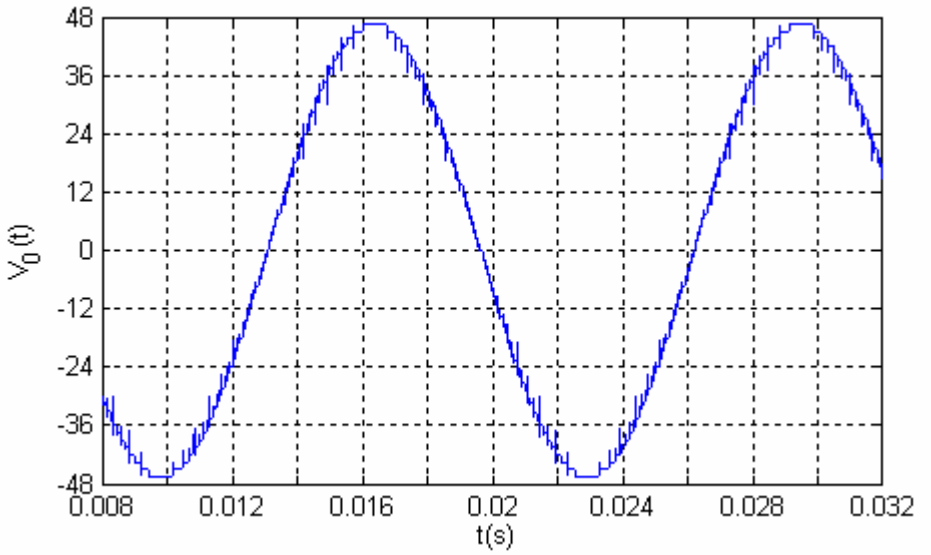
Şekil.5.10'da görüldüğü gibi elde edilmektedir. Bu durumda THB değeri %2.66 olarak bulunmuştur.



Şekil 5.10: Tasarlanan eviricide n=31 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi

63 seviyeli evirici için seviye sayısı (n) 63' tür. n=63 için denklem (3.8)'deki i büyüklüğü 1 ile 31 arasındaki pozitif tam sayı değerlerini alır. Bu durumda 31 tetikleme açısı hesaplanmaktadır.

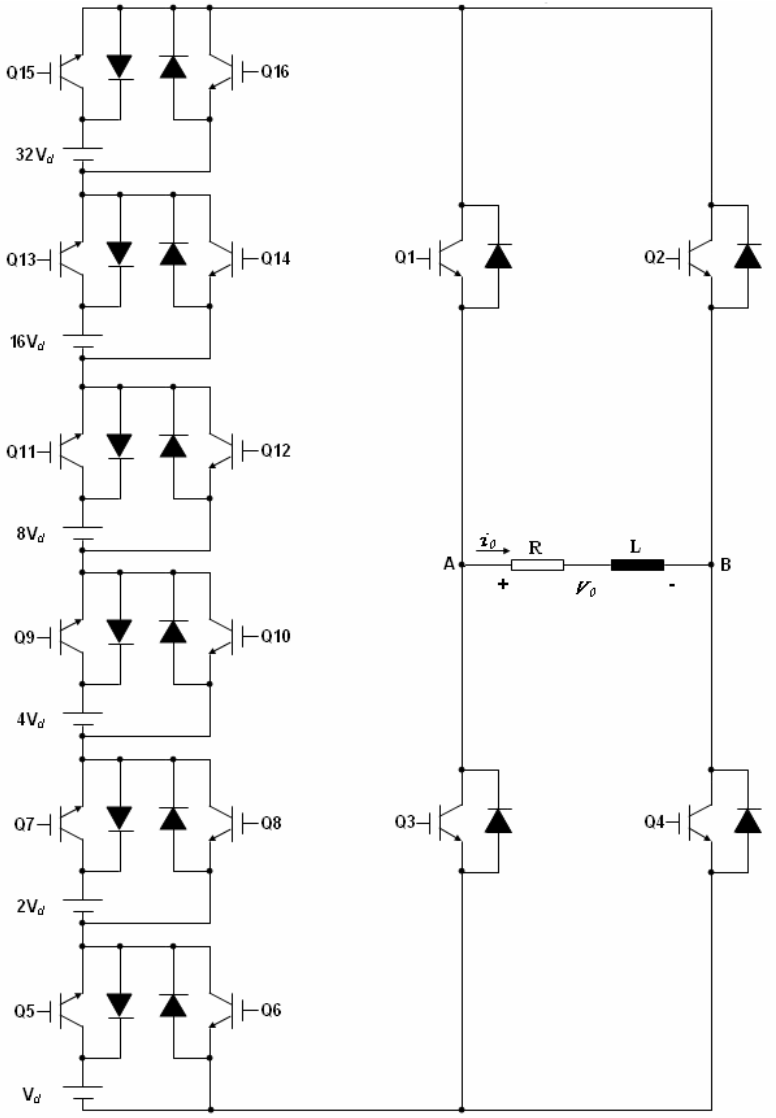
Tasarlanan eviricide 31 tetikleme açısı hesaplanarak simülasyon çalışması yapıldığında 63 seviyeli durum için çıkış geriliminin zamana bağlı değişimi Şekil 5.11'de görüldüğü gibi elde edilmektedir. Bu seviye sayısı için THB değeri %1.38 olarak bulunmuştur.



Şekil 5.11: Tasarlanan eviricide n=63 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi

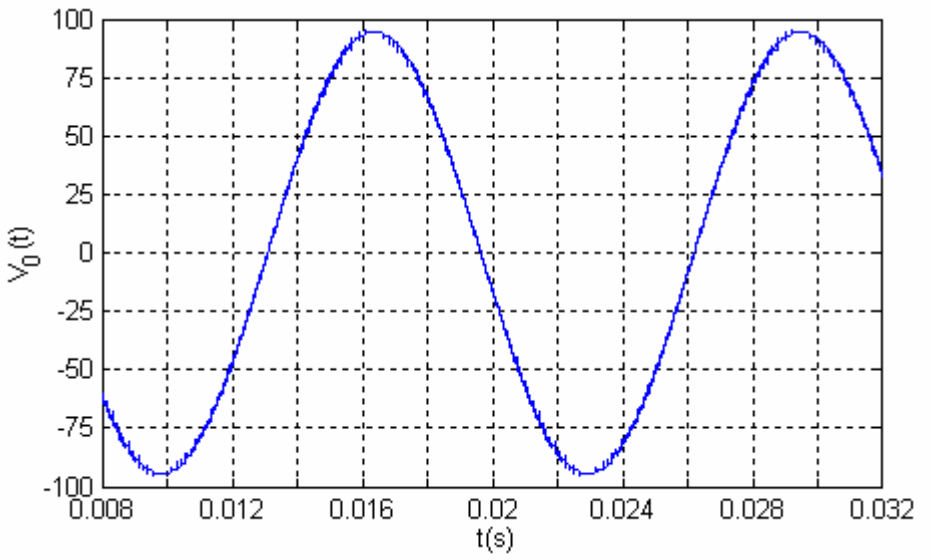
5.2.5. Tasarlanan eviricinin seviye sayısının 127 olduğu durum için simülasyonu

Şekil 5.12'de, tasarlanan eviricinin seviye sayısının (n) 127 olduğu durum için prensip şeması görülmektedir. Burada 6 seviye modülü kullanılmaktadır. Temel seviye modülü gerilim değeri 1.5V olduğundan 1. seviye modülü gerilim kaynağının değeri 1.5V, 2. seviye modülü gerilim kaynağının değeri 3V, 3. seviye modülü gerilim kaynağının değeri 6V, 4. seviye modülü gerilim kaynağının değeri 12V, 5. seviye modülü gerilim kaynağının değeri 24V, 6. seviye modülü gerilim kaynağının değeri ise 48V olarak alınmıştır. Seviye modülündeki gerilim kaynağı değerleri kullanılarak Şekil 5.12'de verilen bir evirici tasarımı ile ±94.5V tepe değerleri olan sinüs fonksiyonu elde edilebilmektedir.



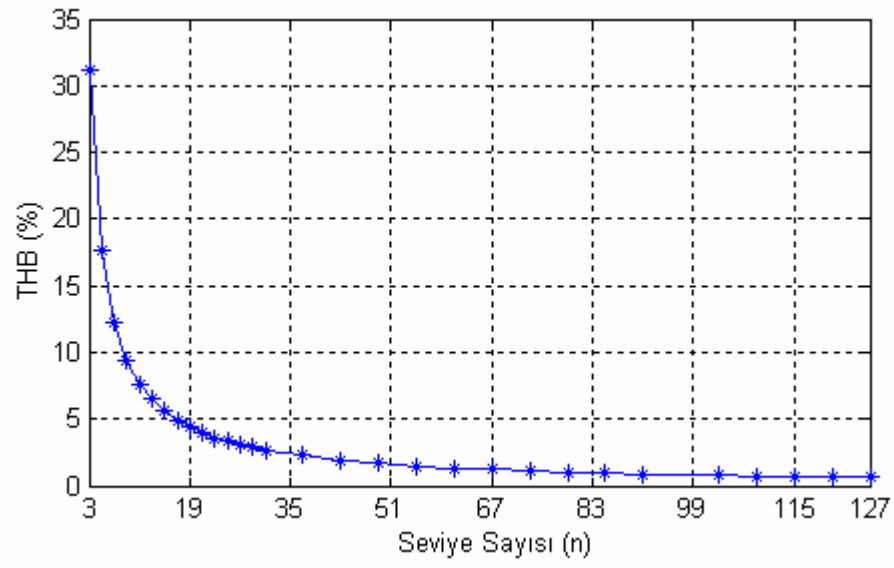
Şekil 5.12: Tasarlanan eviricinin 127 seviyeli durumu için prensip şeması

Şekil 5.13'te simülasyonu yapılan eviricinin 127 seviyeli durumu için çıkış geriliminin zamana bağlı değişimi verilmiştir. 127 seviye için THB değeri %0.70 olarak bulunmuştur.



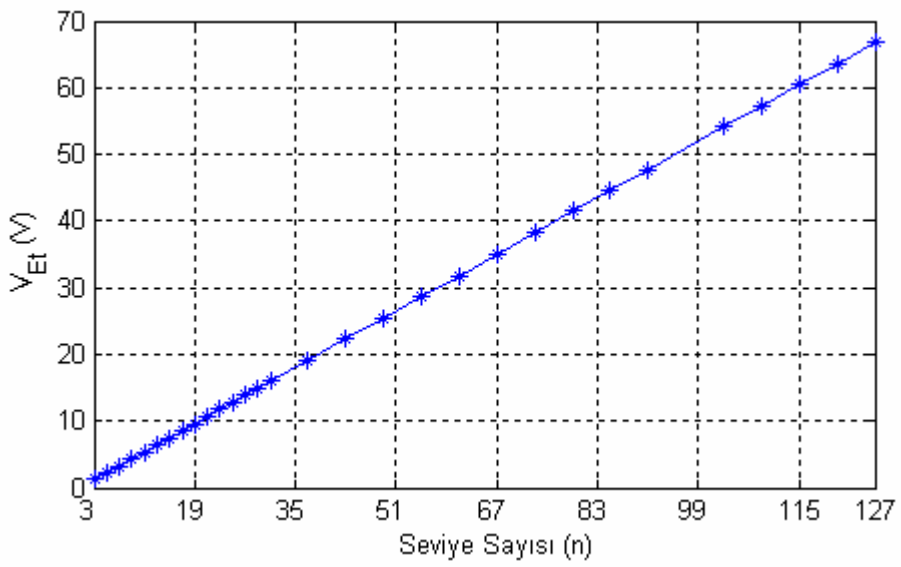
Şekil 5.13: Tasarlanan eviricide n=127 durumu için simülasyon sonucunda elde edilen çıkış geriliminin zamana bağlı değişimi

Doktora tezinde önerilen yöntemle bulunan tetikleme açıları kullanılarak simülasyonu yapılan evirici, 3 ile 127 seviye arasındaki seviyelerde çalıştırılmış ve çıkış geriliminin THB değerleri bulunmuştur. Şekil 5.14'te THB değerlerinin seviye sayısına bağlı değişimi verilmiştir.



Şekil 5.14: Çıkış geriliminin THB değerlerinin seviye sayısına bağlı değişimi

Ayrıca simülasyonu yapılan eviricinin, 3 ile 127 seviye arasındaki seviyelerdeki çıkış geriliminin etkin değerleri de (V_{Et}) bulunmuştur. Şekil 5.15'te V_{Et} değerlerinin seviye sayısına bağlı değişimi verilmiştir.

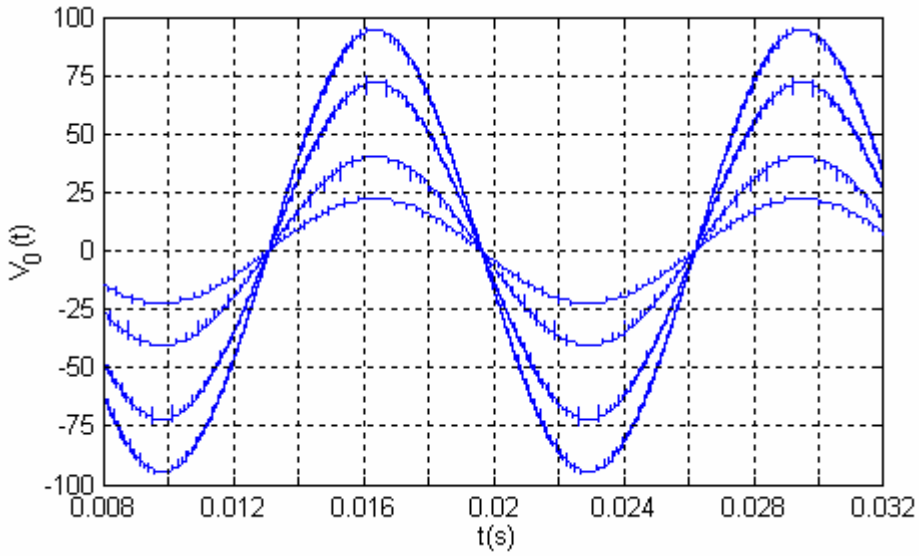


Şekil 5.15: Çıkış geriliminin etkin değerlerinin seviye sayısına bağlı değişimi

5.2.6. Tasarlanan eviricinin farklı frekans, farklı seviyeler ve farklı tetikleme durumları için simülasyonu

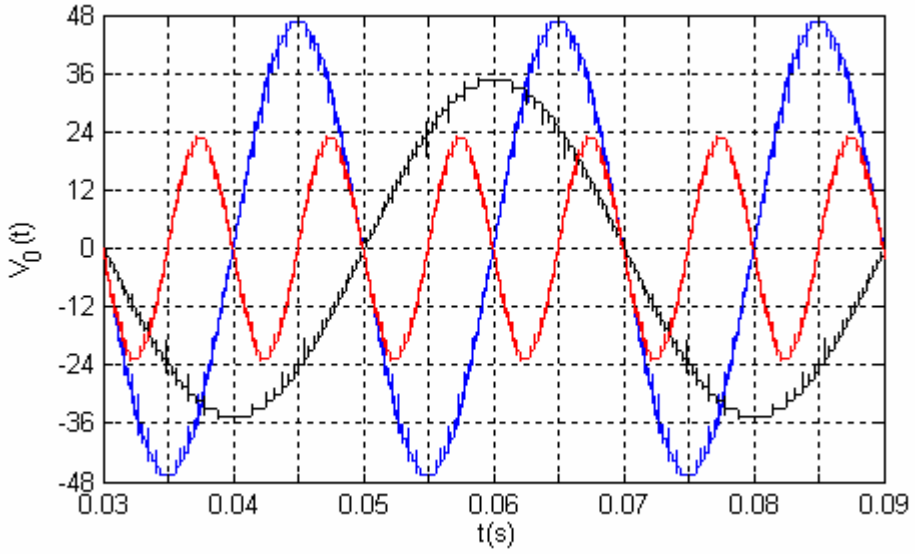
Bu bölümde, tasarlanan eviricinin farklı frekanslar ve seviye sayıları için simülasyonları yapılmıştır. Bu kısıma kadar yapılan simülasyon çalışmalarında evirici m adet seviye modülü sayısındaki en yüksek seviye sayısında çalıştırılmıştır. Fakat Bölüm 3'te, tasarlanan eviricinin ara seviyelerde de (3, 7, 15, 31, 63, 127 seviyelerin dışında olan seviyeler) çalıştırılabileğinden bahsedilmiştir. Bu amaçla bu bölümde tasarlanan evirici için ara seviyelerde de simülasyon çalışmaları yapılmıştır.

Şekil 5.16'da, seviye sayısının (n) 31, 55, 97 ve 127 olduğu durumları için simülasyonu yapılan eviricinin çıkış geriliminin zamana bağlı değişimleri aynı grafikte verilmiştir.



Şekil 5.16: Tasarlanan eviricide farklı seviye sayıları (n) için simülasyon sonucunda elde edilen çıkış gerilimlerinin zamana bağlı değişimleri

Şekil 5.17'de ise 31 seviye 25Hz, 47 seviye 50Hz ve 63 seviye 100Hz durumları için simülasyonu yapılan eviricinin çıkış geriliminin zamana bağlı değişimleri aynı grafikte verilmiştir.

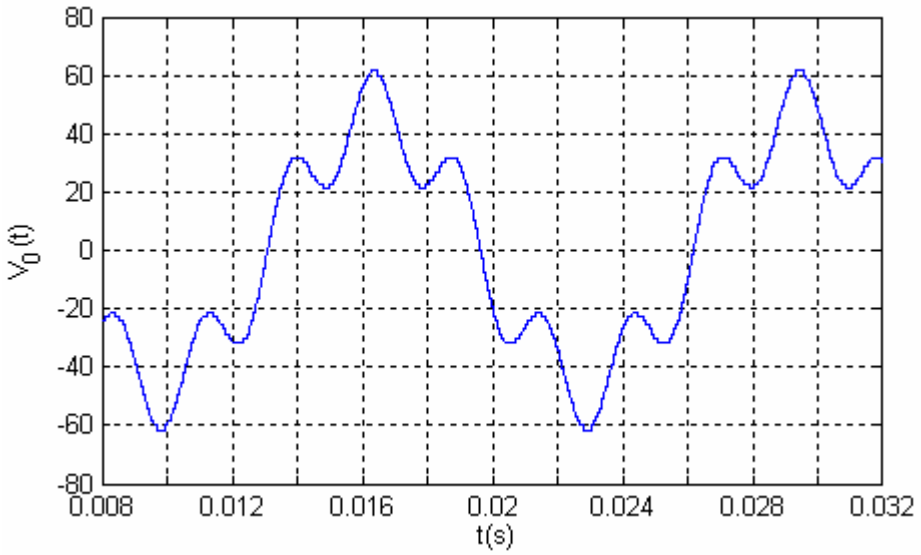


Şekil 5.17: Tasarlanan eviricide farklı frekans ve farklı seviye durumları için simülasyon sonucunda elde edilen çıkış gerilimlerinin zamana bağlı değişimleri

Şekil 5.16 ve Şekil 5.17'den de görüldüğü gibi tasarlanan evirici yapısı ile istenilen frekans ve genlikte çıkış gerilimi elde edilmektedir. Bu sayede önerilen evirici yapısı ile istenilen frekansta gerilim regülasyonu kolaylıkla yapılabilir.

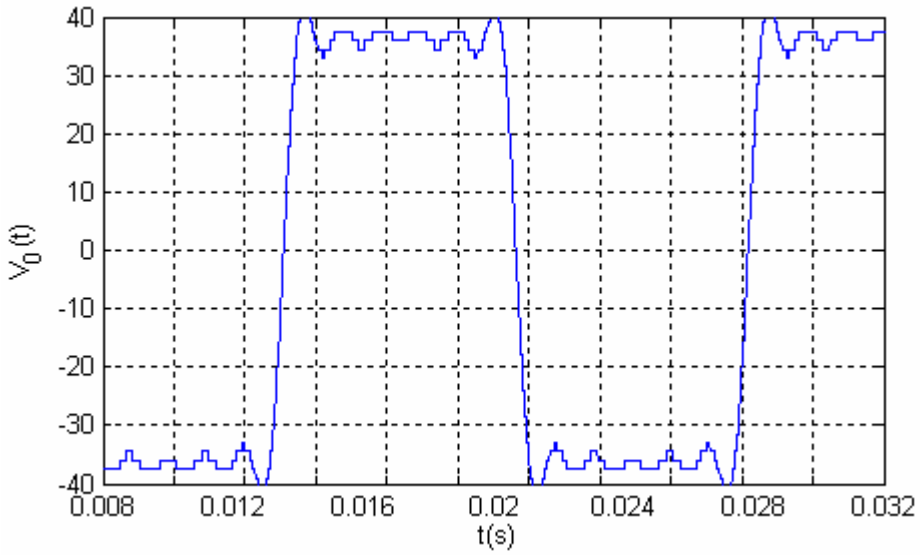
Çok seviyeli evicilerin literatürde gerilim aktif filtresi uygulamalarında yer aldığından Bölüm 1'de bahsedilmişti. Aktif filtre uygulaması için eviricinin istenilen harmonikli çıkış gerilimini üretebilmesi gerekmektedir. Bu amaçla önerilen evirici yapısıyla istenilen harmonikli gerilim üretilebileceğini göstermek amacıyla simülasyon çalışması yapılmıştır.

Şekil 5.18'de temel harmoniğin genliği 31V ve 5. harmoniğin genliği 10V, başka bir deyişle 5. harmoniğin temel harmoniğe yüzde oranı %32.2 referans değerleri olarak verilmiş eviricinin çıkış geriliminin değişimi görülmektedir. Bu durum için THB değeri %32.33 olarak bulunmuştur.



Şekil 5.18: V_{5h}/V_{1h}=0.322 olduğu durum için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi

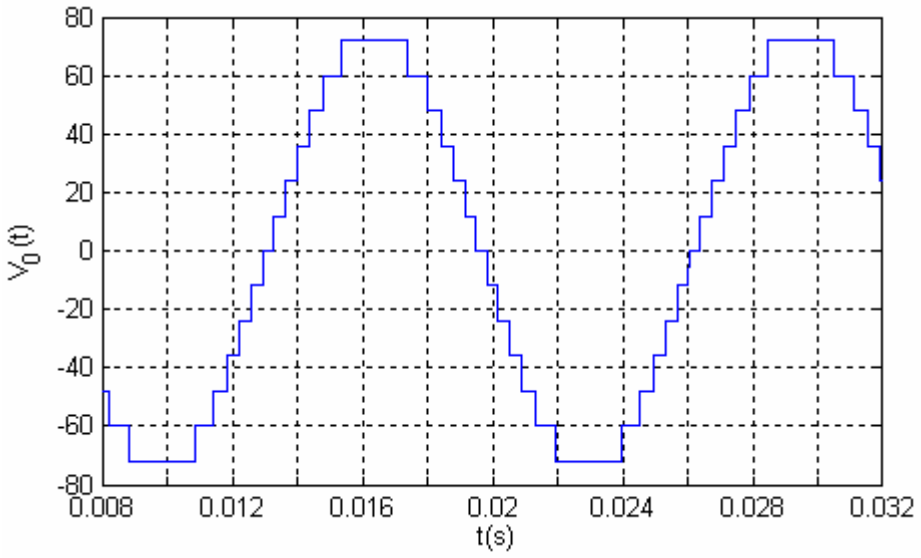
Şekil 5.19'da temel harmoniğin genliği 31V, 3. harmoniğin genliği 10V (%32.2), 5. harmoniğin genliği 6V (%19.3), 7. harmoniğin genliği 4V (%12.9), 9. harmoniğin genliği 3V (%9.6) ve 11. harmoniğin genliği 2V (%6.4) referans değerleri olarak verilmiş eviricinin çıkış geriliminin değişimi görülmektedir. Bu durum için THB değeri %41.46 olarak bulunmuştur.



Şekil 5.19: V_{3h}/V_{1h}=0.322, V_{5h}/V_{1h}=0.193, V_{7h}/V_{1h}=0.129, V_{9h}/V_{1h}=0.096, V_{11h}/V_{1h}=0.064 olduğu durumlar için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi

Bu bölümde ayrıca Kısım 4.5'te anlatılan dört farklı analiz yöntemini pekiştirmek ve bu analiz yöntemleri sonucunda elde edilen minimum THB değerini veren çıkış gerilim dalga şekillerini gözlemek amacıyla bir simülasyon çalışması da yapılmıştır. Simülasyon çalışması, dört farklı analiz yöntemi arasında bulunan analiz A, analiz B ve analiz D'de elde edilen ve minimum THB değerini veren optimum açılar (α_1, α_2, α_3, ..., $\alpha_{\tau-1}$, α_τ) ve optimum seviye katsayıları (k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ) kullanılarak yapılmıştır. Yapılan simülasyon çalışmasında evirici çıkış gerilimlerinin zamana bağlı değişimi elde edilmiş ve THB değerleri bulunmuştur.

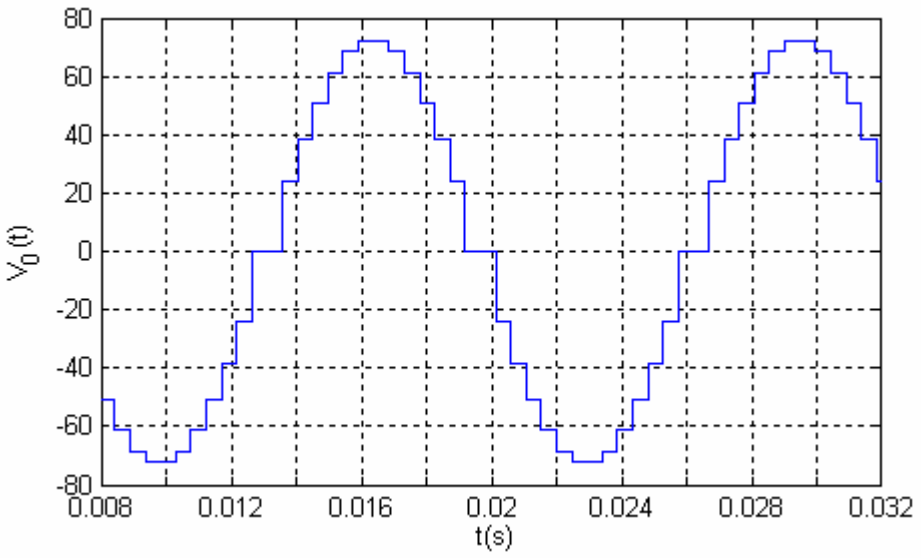
Şekil 5.20'de, Kısım 4.5.1'de anlatılan seviye katsayı aralıkları ($\Delta k=k_\tau-k_{\tau-1}$) eşit alınmış ve optimum açılarda (α_1, α_2, α_3, ...) tetiklenmiş durumu için simülasyonu yapılan 13 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 5.20: 13 seviyeli eviricinin seviye aralıkları eşit alınmış ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi

13 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %6.13 olarak bulunmuştur. Simülasyon sonucunda elde edilen THB değeri, Kısım 4.5.1'de analitik olarak elde edilen THB değeri ile benzer çıkmıştır.

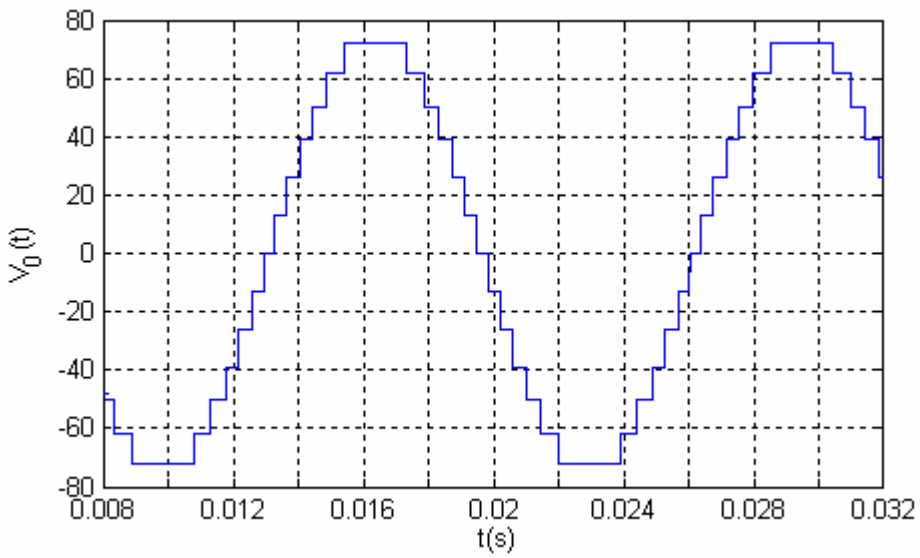
Şekil 5.21'de, Kısım 4.5.2'de anlatılan tetikleme açı aralıkları ($\Delta\alpha=\alpha_\tau-\alpha_\tau$) eşit alınmış ve optimum seviye katsayılarında (k_1, (k_1, k_2, k_3, ...) tetiklenmiş durumu için simülasyonu yapılan 13 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 5.21: 13 seviyeli eviricinin tetikleme açı aralıkları eşit alınmış ve optimum seviye katsayılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi

13 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %8.82 olarak ölçülmüştür. Simülasyon sonucunda elde edilen THB değeri, Kısım 4.5.2'de analitik olaarak elde edilen THB değeri ile benzer çıkmıştır.

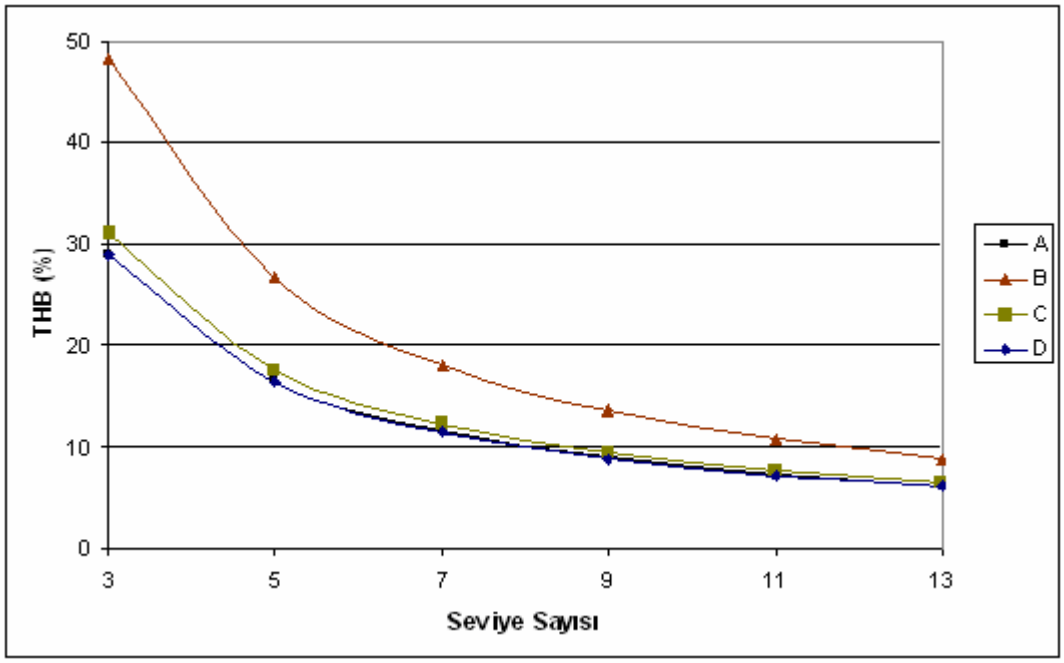
Şekil 5.22'de, Kısım 4.5.4'te anlatılan optimum seviye katsayıları (k_1, k_2, k_3, ...) ve optimum açılarda (α_1, α_2, α_3, ...) tetiklenmiş durumu için simülasyonu yapılan 13 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 5.22: 13 seviyeli eviricinin optimum seviye katsayıları ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi

13 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %6.05 olarak bulunmuştur. Simülasyon sonucunda elde edilen THB değeri, Kısım 4.5.4'te analitik olaarak elde edilen THB değeri ile benzer çıkmıştır.

Simülasyonlar esnasında evirici yapısı, Bölüm 4'te anlatılan dört farklı analiz yöntemiyle elde edilen tetikleme açıları kullanılarak 3 ile 13 seviye arasındaki seviyelerde çalıştırılmış ve evirici çıkış gerilimine ait THB değerleri bulunmuştur. Şekil 5.23'te dört farklı yöntem için elde edilen THB değerlerinin seviye sayısına bağlı değişimi verilmiştir.



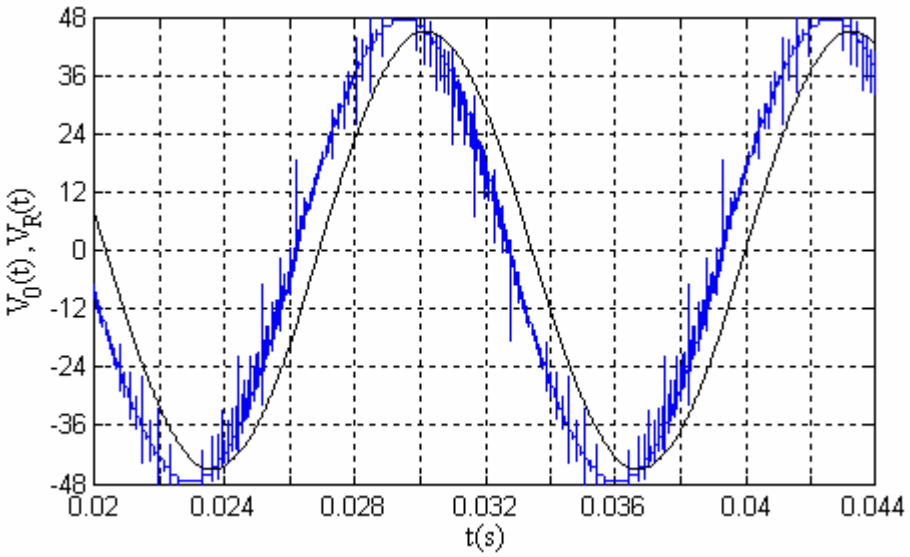
Şekil 5.23: Dört farklı yöntem uygulanarak simülasyonu yapılan eviricinin çıkış gerilimi THB değerlerinin seviye sayısına (n) bağlı değişimi

13 seviyeli evirici durumu için analiz A, analiz B ve analiz D'de bulunan optimum tetikleme açıları ve optimum seviye katsayıları kullanılarak yapılan simülasyon çalışmalarında elde edilen THB değerlerine bakıldığında Tablo 4.5'te verilen hesaplanan analiz sonuçlarına çok benzer değerler elde edildiği görülmektedir.

5.2.7. Tasarlanan eviricinin endüktif ve kapasitif yüklü durumları için simülasyonu

Buraya kadar yapılan tüm deneysel çalışmalar omik yükler için yapılmıştır. Bu bölümde ise prototipi yapılan eviricinin endüktif ve kapasitif yüklerdeki simülasyon çalışması anlatılmıştır.

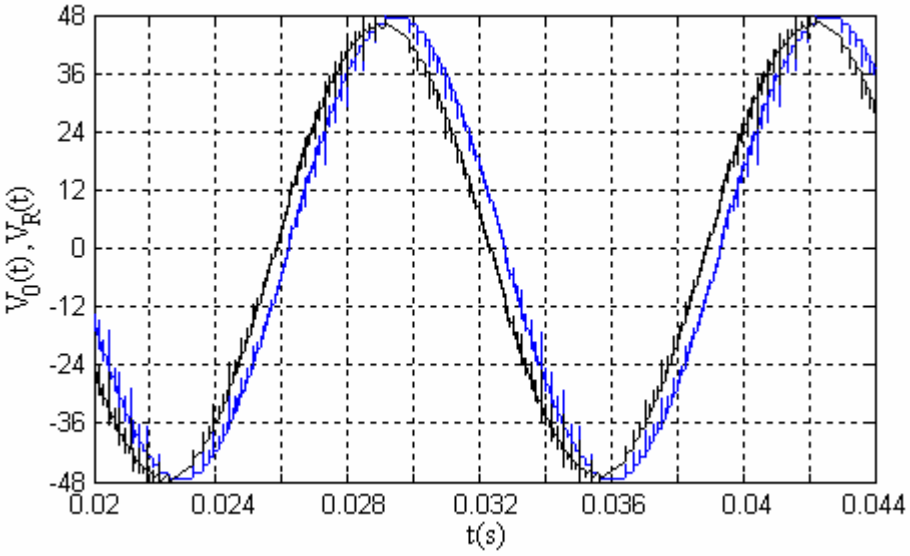
63 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2., 3., 4., ve 5.seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V, 12V ve 24V olarak ayarlanmıştır. Evirici çıkışına değerleri 24Ω ile 17mH olan seri RL yükü bağlanmıştır. Şekil 5.24'te, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişimi verilmiştir.



Şekil 5.24: 63 seviyeli eviricinin RL yüklü durumu için çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişimi

63 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %2.31, yük akımının toplam harmonik bozunumu %0.70 olarak bulunmuştur.

63 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2., 3., 4., ve 5.seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V, 12V ve 24V olarak ayarlanmıştır. Evirici çıkışına değerleri 48Ω ile 204μF olan seri RC yükü bağlanmıştır. Şekil 5.25'te, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişimi verilmiştir.



Şekil 5.25: 63 seviyeli eviricinin RC yüklü durumu için çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişimi

63 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %1.85, yük akımının toplam harmonik bozunumu %1.95 olarak bulunmuştur.

Bu bölümde tasarlanan eviricinin 3, 7, 15 ,31, 63 ve 127 seviye durumları için güç elektroniği simülasyon programı kullanılarak deneysel çalışma öncesi simülasyonları yapılmıştır. Simülasyonlar sonucunda evirici çıkış geriliminin dalga şekilleri verilmiş ve elde edilen gerilim dalga şekillerinin THB değerleri de simülasyon programında hesaplatılarak bulunmuştur. Literatürde yer aldığı gibi seviye sayısının artmasıyla THB değerinin azaldığı yapılan simülasyonlar neticesinde doğrulanmıştır. Ayrıca Kısım 4.5'te anlatılan dört farklı analiz yöntemi sonucunda elde edilen tetikleme açıları (α_1, α_2, α_3, ...) ve seviye katsayıları (k_1, k_2, k_3, ...) kullanılarak simülasyonlar yapılmıştır. Kısım 4.5'te yapılan analiz sonuçları ile simülasyon sonuçlarının birebir örtüştüğü görülmüştür.

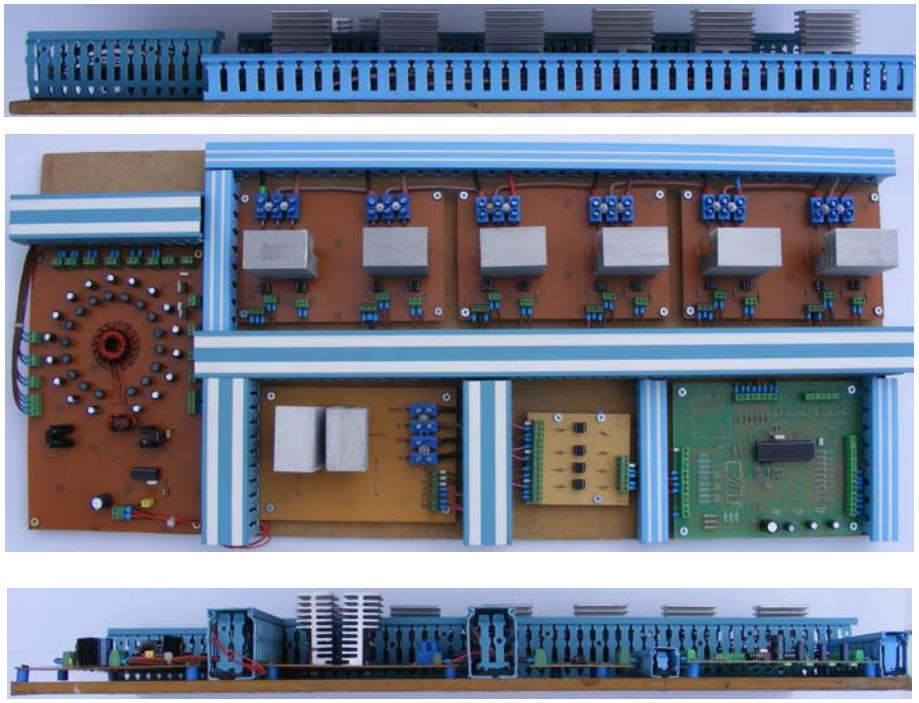
BÖLÜM 6. TASARLANAN ÇOK SEVİYELİ EVİRİCİNİN DENEYSEL ÇALIŞMALARI

6.1. Giriş

Bu bölümde tasarlanan eviricinin prototipi tanıtılmış ve prototipin 3, 5, 7, 15, 31, 63 ve 127 seviyeli olduğu durumlar için deneysel çalışmaları yapılmıştır. Yapılan deneysel çalışmalarda elde edilen evirici çıkış gerilimlerinin zamana bağlı değişimleri verilmiş ve THB değerleri ölçülmüştür.

6.2. Tasarlanan Evirici Prototipinin Tanıtılması

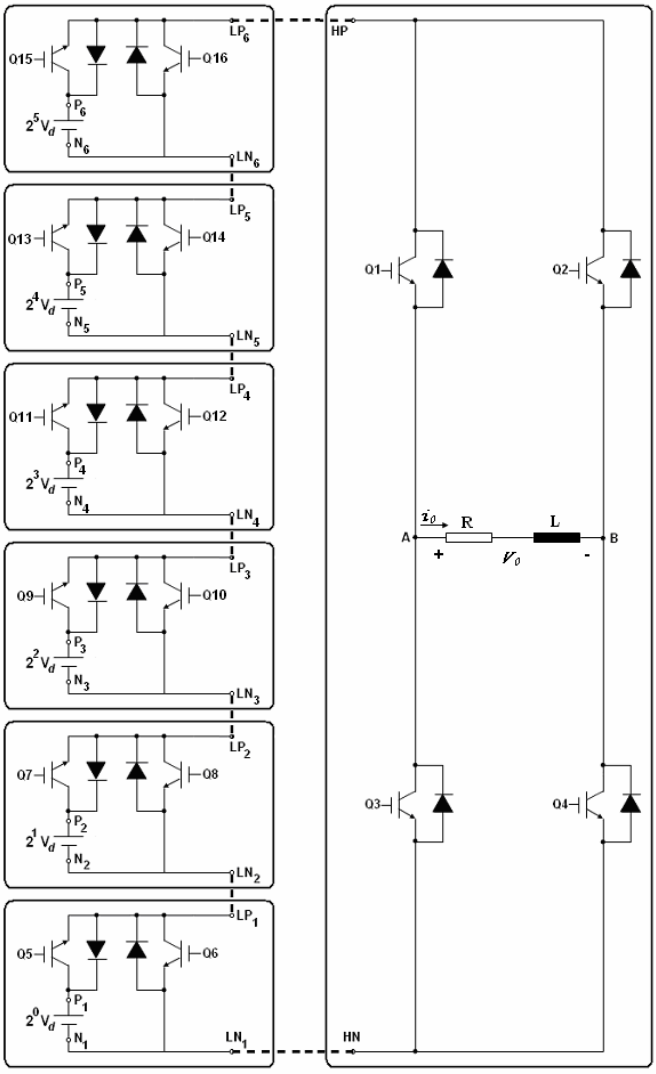
Şekil 6.1'de tasarlanan çok seviyeli evirici prototipinin fotoğrafları görülmektedir.



Şekil 6.1: Prototipi yapılan çok seviyeli eviricinin farklı yönlerden çekilmiş fotoğrafları

Tasarlanan çok seviyeli evirici temel olarak iki modülden oluşmaktadır. Bu modüller, seviye modülleri ve H köprü modülü olarak adlandırılmaktadır. Seviye modüllerinin sayısı arttırılarak, çok seviyeli eviricinin seviye sayısı kolaylıkla

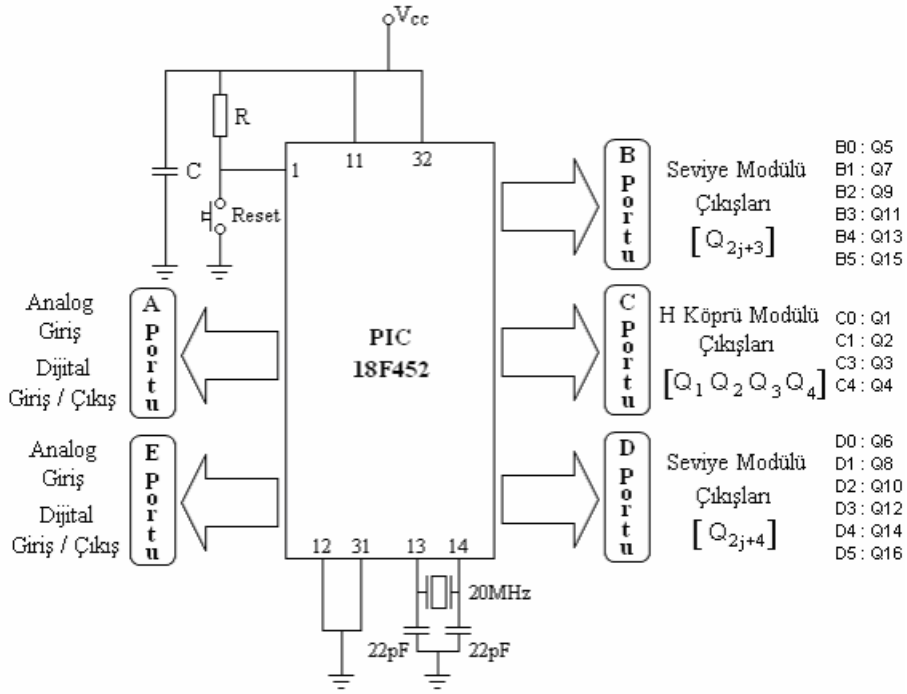
arttırılmaktadır. Bu durum göz önüne alındığında, evirici yapısının en önemli özelliği genişlemeye oldukça müsait olmasıdır. Gerçeklenen prototipte 6 adet seviye modülü bulunmaktadır. 6 adet seviye modülü bulunan yapı için m=6 olmakta ve bu yapı ile denklem (3.1)'e göre $n=2^{(m+1)}-1=127$ seviyeli çıkış gerilimi elde edilmektedir. 6 seviye modülü olan bu prototipte 16 anahtarlama elemanı bulunmaktadır. Gerçeklenen prototipin prensip şeması Şekil 6.2'de verilmiştir.



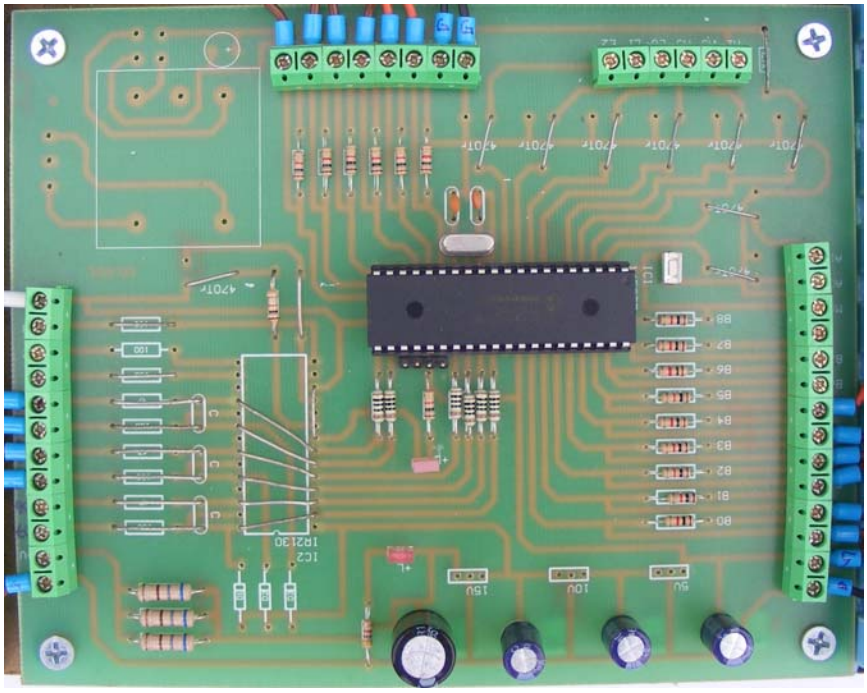
Şekil 6.2: Prototipi yapılan çok seviyeli eviricinin prensip şeması

Şekil 6.3'te prototipi yapılan sistemin kontrol kartının prensip şeması görülmektedir. Sistemin denetimi için PIC18F452 mikrodenetleyicisi kullanılmıştır. Şekil 6.3'ten görüldüğü gibi, H köprü modülünün tetikleme sinyalleri mikrodenetleyicinin C portu ile yapılmaktadır. Her seviye modülünde iki anahtarlama elemanı bulunmaktadır. Bu anahtarlama elemanları birbirine göre evrik çalışmaktadır. Yani anahtarlardan biri

devrede iken diğeri kesim durumundadır. Bu anahtarlardan seviye kaynağına seri bağlı olanların tetikleme sinyalleri mikrodenetleyicinin B portu yardımıyla, diğerlerinin tetikleme sinyalleri ise mikrodenetleyicinin D portu yardımıyla üretilmektedir. Şekil 6.4'te kontrol kartının fotoğrafı görülmektedir.



Şekil 6.3: Çok seviyeli eviricinin kontrol kartının prensip şeması.



Şekil 6.4: Çok seviyeli eviricinin kontrol kartı devresinin fotoğrafı

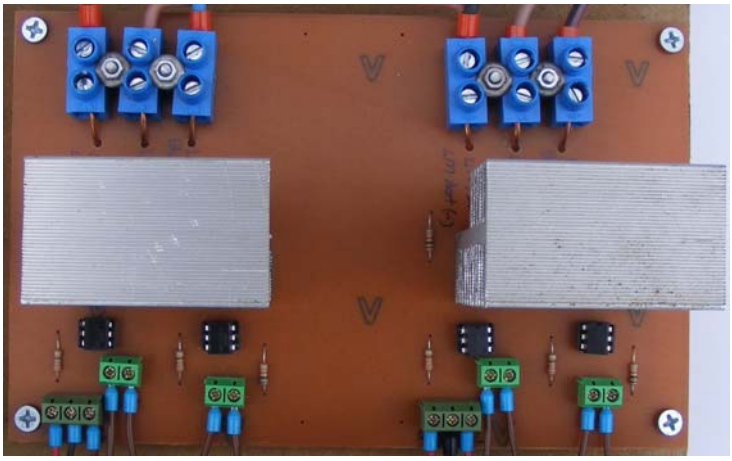
Güç mosfetlerinin tetikleme sinyalleri mikrodenetleyici tarafından üretilmektedir. Şekil 6.2'deki evirici prensip şemasında bulunan 16 güç mosfetinin, mikrodenetleyicinin hangi çıkış uçlarına bağlı olduğu Tablo 6.1'de görülmektedir. Örneğin H köprü modülünde bulunan Q1 güç mosfeti mikrodenetleyicinin C0 çıkış ucuna, seviye modüllerinin birinde bulunan Q12 güç mosfeti ise mikrodenetleyicinin D3 çıkış ucuna bağlanmıştır.

Tablo 6.1: H Köprü ve seviye katında bulunan tetikleme girişlerinin kontrol katına bağlantısı

Evirici Tetikleme Girişleri	Kontrol Katı Tetikleme Çıkışları	Açıklama
Q1	C0	H Köprü Modül
Q2	C1	H Köprü Modül
Q3	C2	H Köprü Modül
Q4	C3	H Köprü Modül
Q5	B0	Seviye Modül 1
Q6	D0	Seviye Modül 1
Q7	B1	Seviye Modül 2
Q8	D1	Seviye Modül 2
Q9	B2	Seviye Modül 3
Q10	D2	Seviye Modül 3
Q11	B3	Seviye Modül 4
Q12	D3	Seviye Modül 4
Q13	B4	Seviye Modül 5
Q14	D4	Seviye Modül 5
Q15	B5	Seviye Modül 6
Q16	D5	Seviye Modül 6

6.2.1. Seviye modülü

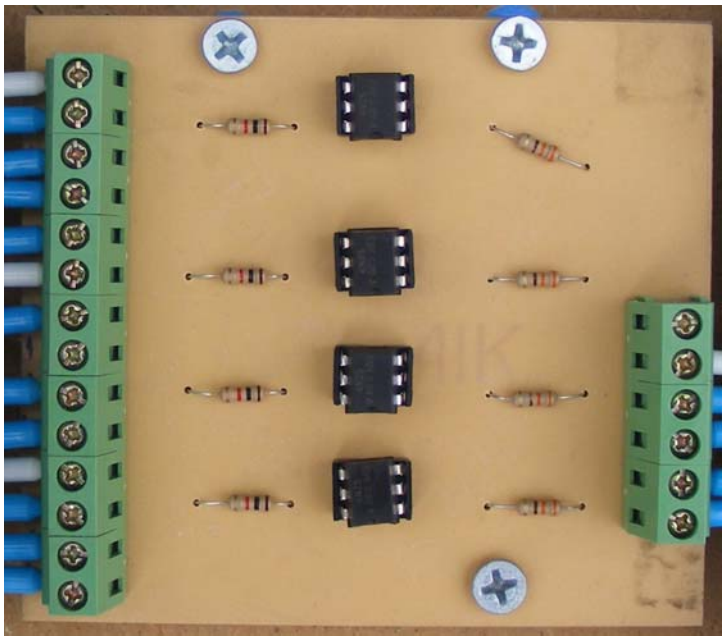
Şekil 6.5'te seviye modüllerinden birinin fotoğrafı görülmektedir. Seviye modülü, 2 anahtarlama elemanı ve 1 gerilim kaynağından meydana gelmektedir. Anahtarlama elemanı olarak IRFP 460 (500V, 20A, 0.27Ω) güç mosfeti tercih edilmiştir. Ayrıca herbir yarıiletken eleman için güç devresi ile kontrol devresi arasında yalıtım sağlanması amacıyla 4N25 optokuplörü kullanılmıştır.



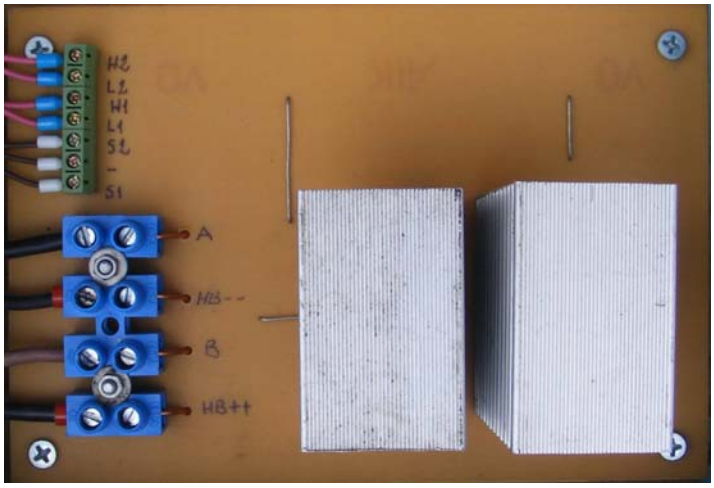
Şekil 6.5: Seviye modülü fotoğrafı

6.2.2. H köprü modülü

Şekil 6.6'da H köprü modülünün tetikleme devresinin fotoğrafı, Şekil 6.7'de ise H köprü modülü güç devresinin fotoğrafı görülmektedir. H köprü modülünün yapısı geleneksel H köprü evirici yapısıdır. H köprü tetikleme devresinde herbir yarıiletken eleman için güç devresi ile kontrol devresi arasında yalıtım sağlaması amacıyla 4N25 optokuplörü kullanılmıştır. H köprü modülü güç katında anahtarlama elemanı olarak IRFP 460 (500V, 20A, 0.27Ω) güç mosfeti tercih edilmiştir. Seviye sayısını arttırmak amacıyla Şekil 6.2'de görüldüğü gibi geleneksel H köprü yapıya seviye modülleri seri olarak bağlanmaktadır.



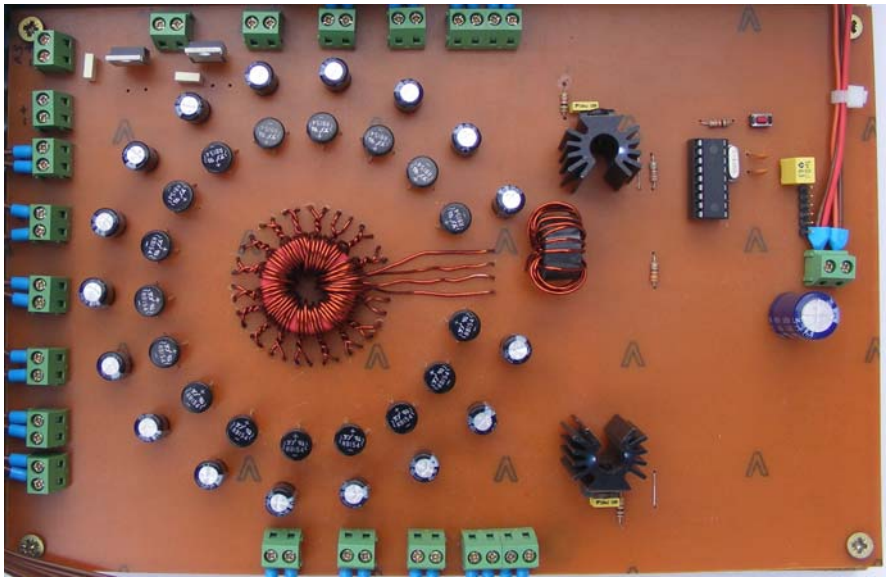
Şekil 6.6: H köprü modülünün tetikleme devresinin fotoğrafı



Şekil 6.7: H köprü modülü güç devresinin fotoğrafı

6.2.3. Mosfet tetiklemeleri için kullanılan bağımsız gerilim kaynağı modülü

Şekil 6.2'deki prensip şemasında görüldüğü üzere protopi yapılan eviricide 16 adet güç mosfeti kullanılmıştır. Mosfetlerin iletim durumuna geçmesi için gate-source arasındaki gerilimin +10V, kesim durumuna geçmesi için 0V veya -10V olması gerekmektedir. Bu yüzden devrede varolan güç mosfetlerinin tetiklenmesinde kullanılmak amacıyla en az 15 adet bağımsız gerilim kaynağına ihtiyaç vardır. Bu amaçla mosfet tetiklemeleri için bağımsız gerilim kaynağı devresi yapılmıştır. Şekil 6.8'de bağımsız gerilim kaynağı modülünün fotoğrafı görülmektedir.



Şekil 6.8: Bağımsız gerilim kaynağı devresinin fotoğrafı

Mosfet elemanlarının tetiklemelerinde kullanılmak üzere yapılan devrede 17 adet bağımsız gerilim kaynağı bulunmaktadır. Devre için ferit toroid üzerinde 1 orta uçlu primer sargısı, 17 sekonder sargısı bulunan transformatör tasarlanmış ve gerçeklenmiştir. Orta uçlu primer sargısı 2 adet BDX33C transistörler yardımıyla 20kHz'de anahtarlanmaktadır. Sekonder sargısı çıkışı bir köprü diyot ve kondansatör yardımı ile doğrultulmakta ve 12V doğru gerilim elde edilmektedir. Transistörlerin tetikleme sinyallerini elde etmek için PIC16F84 mikrodenetleyici kullanılmıştır.

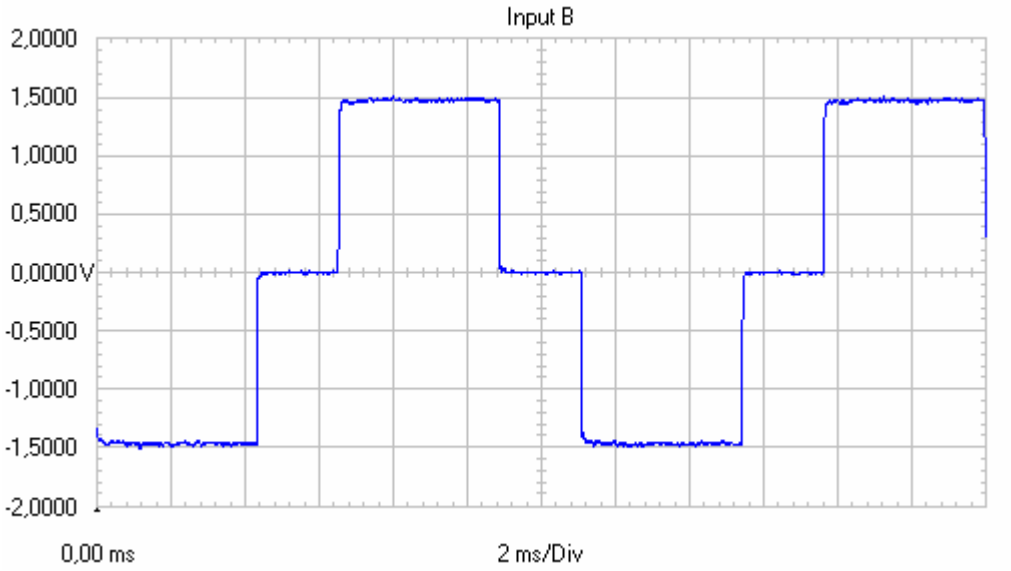
6.3. Deneysel Çalışmalar

Deneysel çalışmalar sırasındaki ölçümlerde FLUKE 199C analizör kullanılmıştır. Fluke marka bu yeni nesil analizör 200 MHz'e kadar olan sinyallerin ölçümlerinin yapılmasını daha da kolaylaştırmıştır. Giriş başına 2.5 GS/s örnekleme hızı ile sinyal üzerindeki bilgileri 400 ps çözünürlükle görüntüleyebilmektedir. Analizör ölçülen gerilim ve akımın dalga şeklini 12cm×9cm boyutlarındaki grafik ekranda göstermektedir. Analizör ile birlikte verilen FLUKEVIEW programı sayesinde seri port üzerinden ölçüm verileri bilgisayara kolayca aktarılabilmektedir. Bilgisayara aktarılan veriler bu program sayesinde zamana bağlı olarak çizdirebilmektedir. Aktarılan akım veya gerilimin toplam harmonik bozunumu da yine aynı program aracılığı ile bulunmaktadır. Ayrıca bu program akım veya gerilimin harmoniklerini 25. harmoniğe kadar bar grafik halinde gösterebilmektedir. İstenildiğinde veriler microsoft EXCEL programına taşınabilmekte veya çizdirilen dalga şekilleri PAINT programına aktarılabilmektedir.

Deneysel çalışmalar sırasında laboratuarda bulunan ayarlanabilen gerilim kaynakları kullanılmıştır. Yük olarak ise laboratuardaki omik, endüktif ve kapasitif yük bankları tercih edilmiştir. Bilindiği üzere prototipi yapılan eviricinin 6 adet seviye modülü bulunmaktadır. Temel seviye modülü (1. seviye modülü) gerilim kaynağının değeri 1.5V olarak seçilmiştir. Buna göre 2., 3., 4., 5. ve 6. seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V, 12V, 24V ve 48V olarak ayarlanmıştır. Yük olarak 10Ω ile 48Ω değerleri arasında omik direnç, 17mH ile 50mH değerleri arasında bobin ve 68μF ile 204μF değerleri arasında kapasite kullanılmıştır.

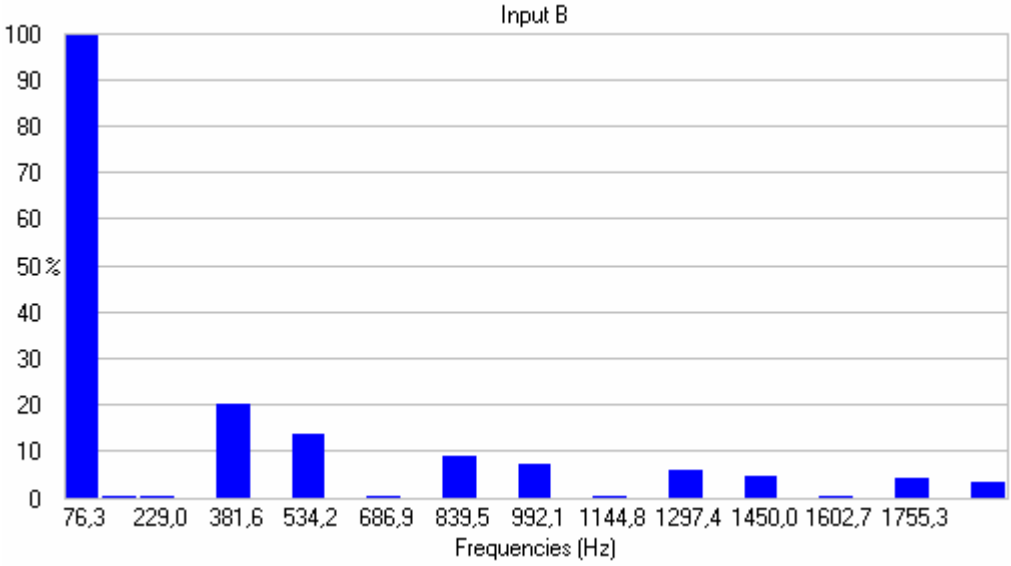
6.3.1. Eviricinin seviye sayısının 3 olduğu durum için yapılan deneysel çalışması

Şekil 6.9'da, prototipi yapılan eviricide seviye sayısının 3 olduğu durum için ölçülen çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.9: 3 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

Şekil 6.10'da, 3 seviyeli eviricinin çıkış geriliminin harmonik bileşenlerinin dağılımları görülmektedir.

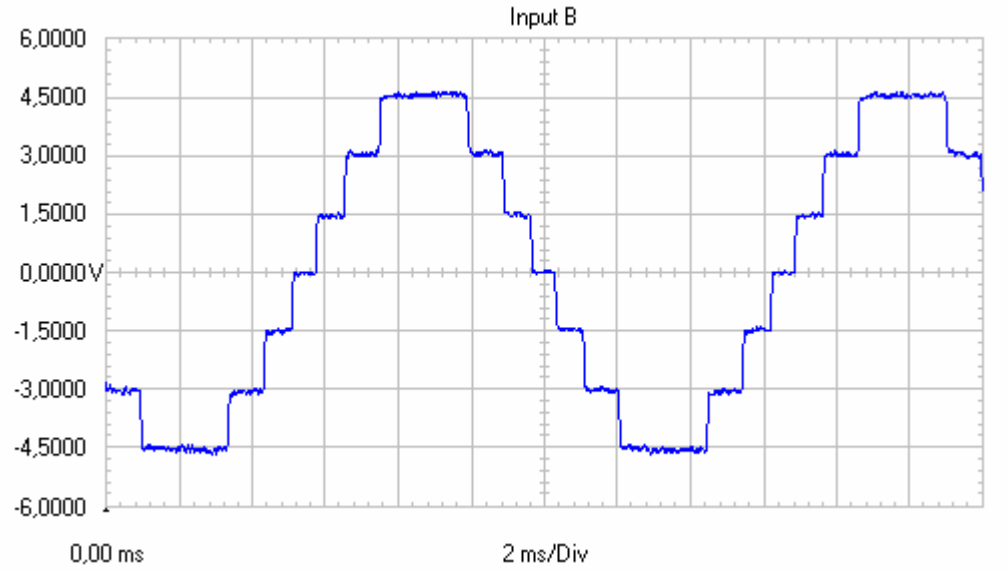


Şekil 6.10: 3 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

3 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %30.46 olarak ölçülmüştür.

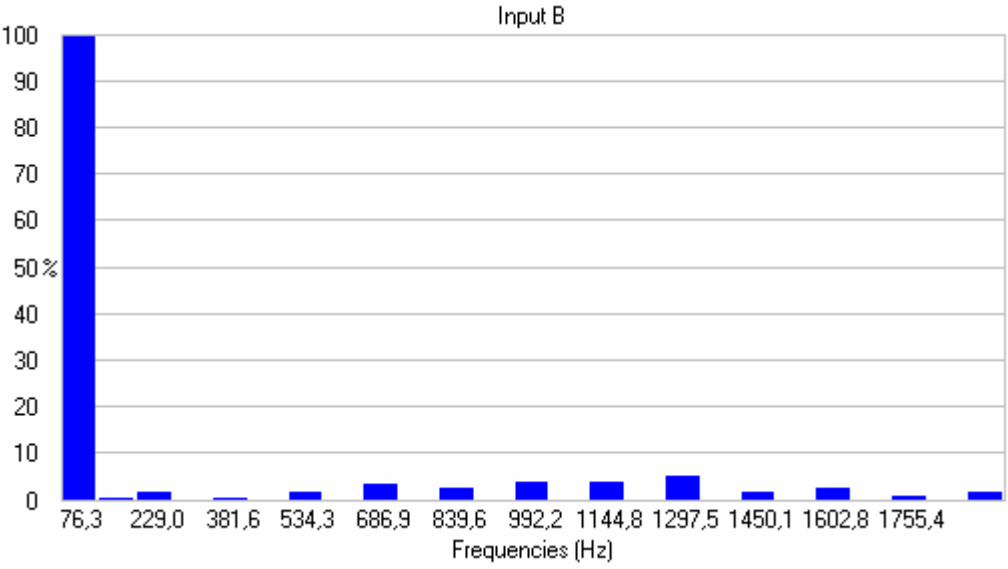
6.3.2. Eviricinin seviye sayısının 7 olduğu durum için yapılan deneysel çalışması

Şekil 6.11'de, prototipi yapılan eviricide seviye sayısının 7 olduğu durum için ölçülen çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.11: 7 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

Şekil 6.12'de 7 seviyeli eviricinin çıkış geriliminin harmonik bileşenlerinin dağılımları görülmektedir.

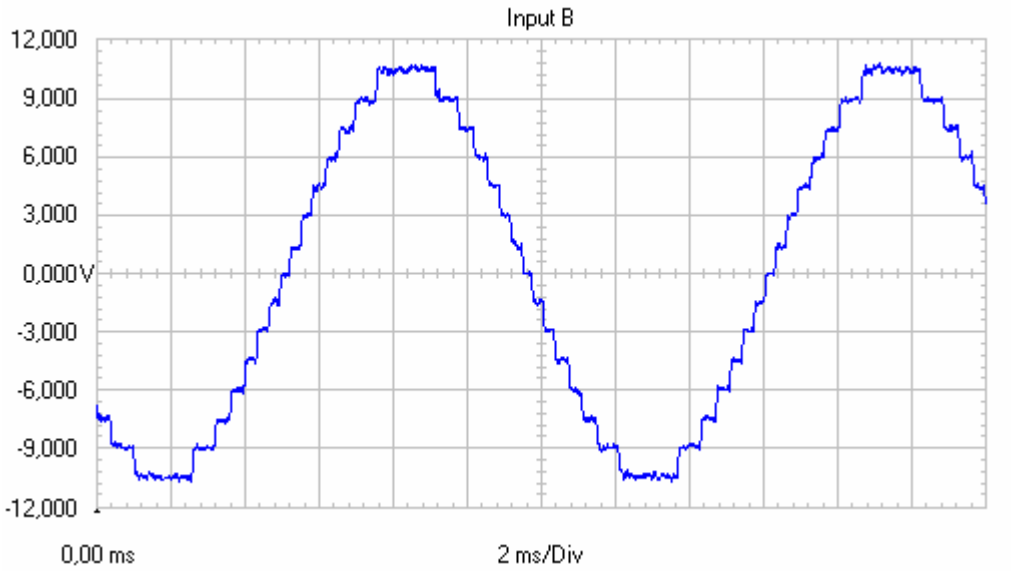


Şekil 6.12: 7 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

7 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %11.16 olarak ölçülmüştür.

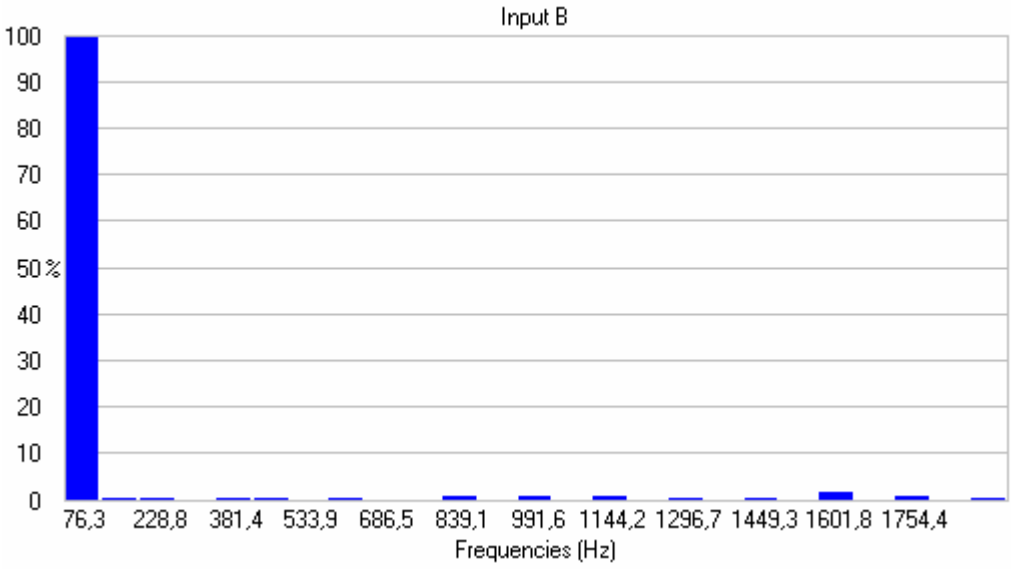
6.3.3. Eviricinin seviye sayısının 15 olduğu durum için yapılan deneysel çalışması

Şekil 6.13'te, prototipi yapılan bir fazlı 15 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.13: 15 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

Şekil 6.14'te, 15 seviyeli eviricinin çıkış geriliminin harmonik bileşenlerinin dağılımları görülmektedir.

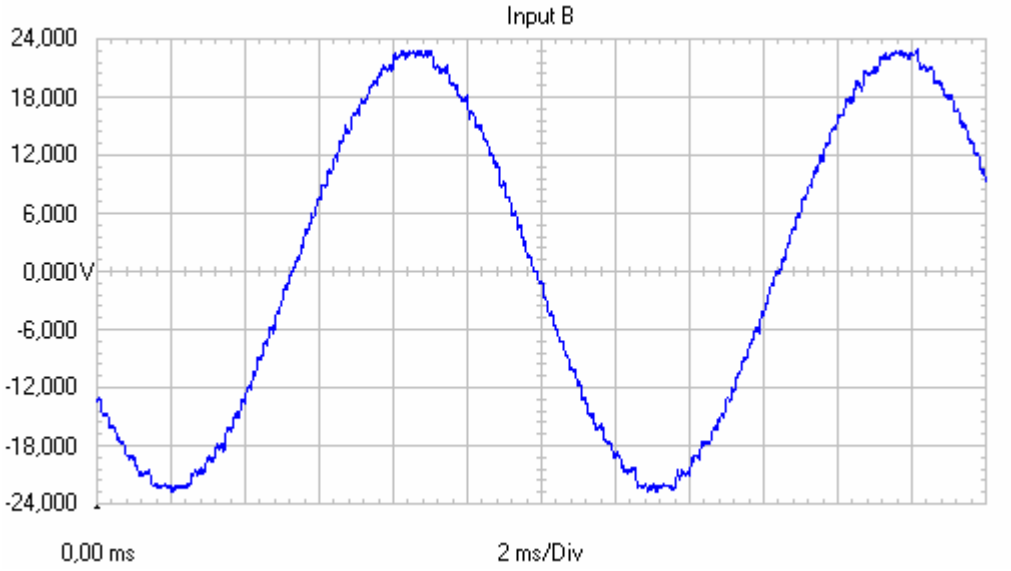


Şekil 6.14: 15 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

15 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %4.66 olarak ölçülmüştür.

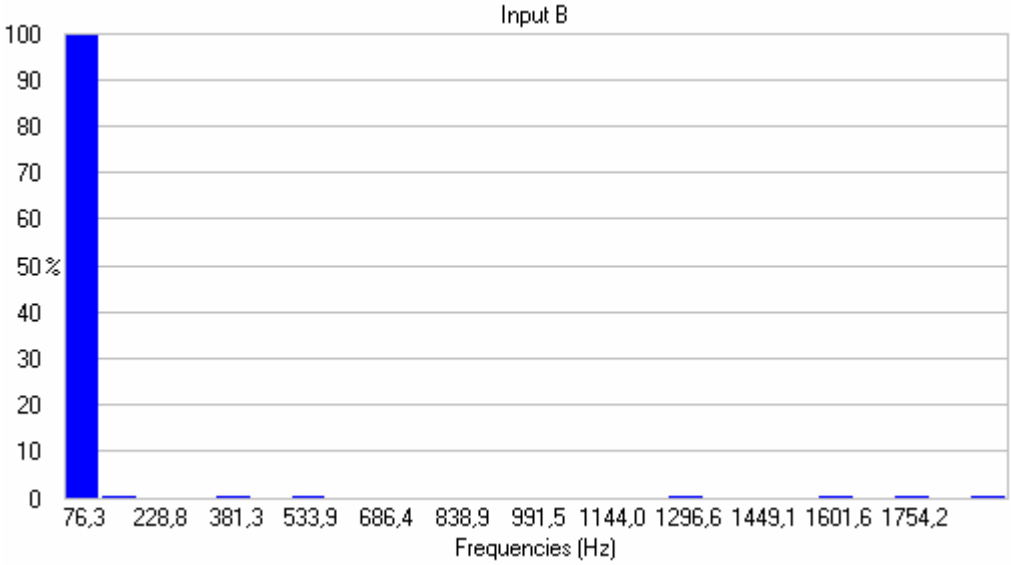
6.3.4. Eviricinin seviye sayısının 31 olduğu durum için yapılan deneysel çalışması

Şekil 6.15'te, prototipi yapılan bir fazlı 31 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.15: 31 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

Şekil 6.16'da, 31 seviyeli eviricinin çıkış geriliminin harmonik bileşenlerinin dağılımları görülmektedir.

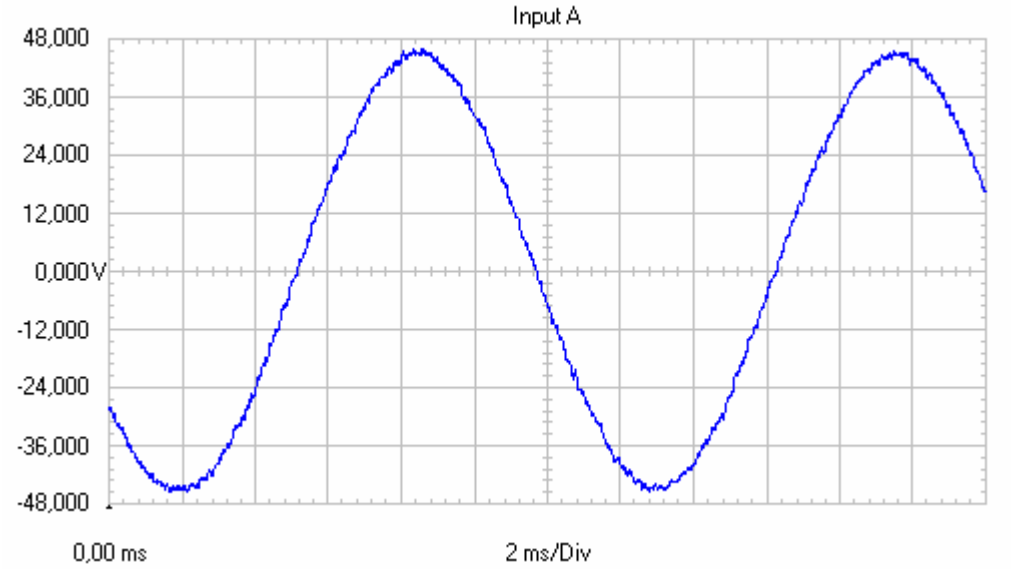


Şekil 6.16: 31 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

31 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %2.16 olarak ölçülmüştür.

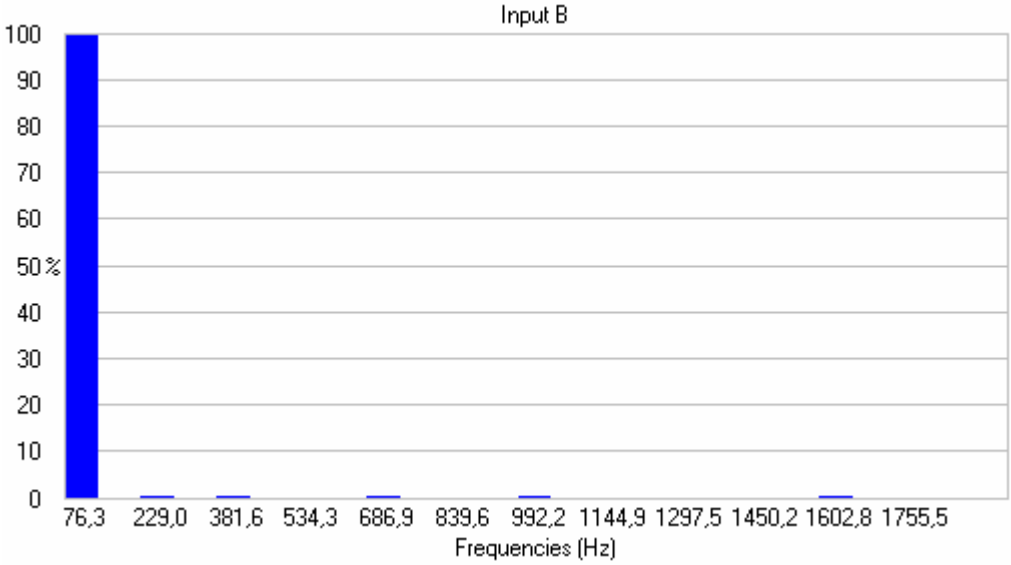
6.3.5. Eviricinin seviye sayısının 63 olduğu durum için yapılan deneysel çalışması

Şekil 6.17'de, prototipi yapılan bir fazlı 63 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.17: 63 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

Şekil 6.18'de, 63 seviyeli eviricinin çıkış geriliminin harmonik bileşenlerinin dağılımları görülmektedir.

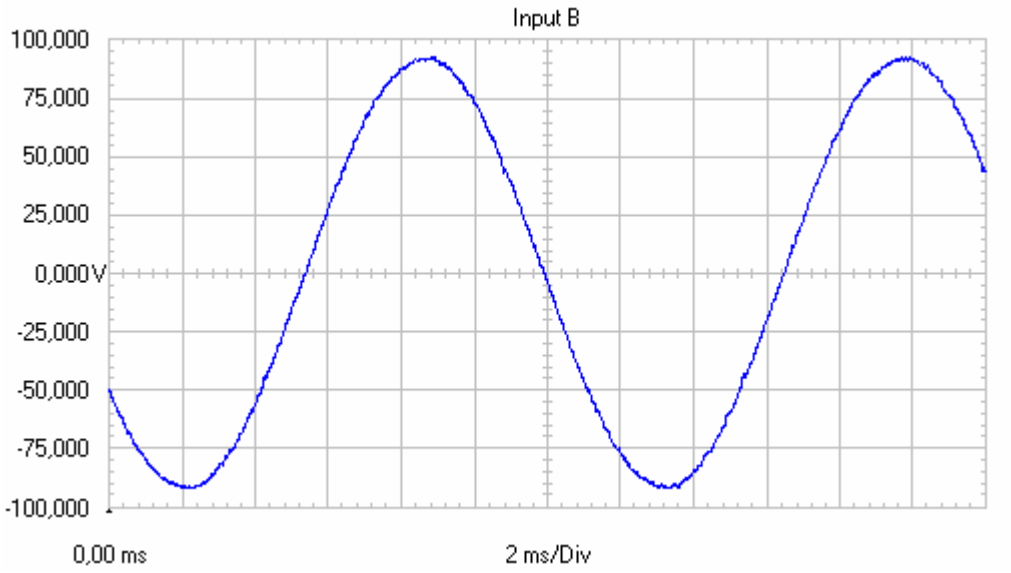


Şekil 6.18: 63 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

63 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %1.62 olarak ölçülmüştür.

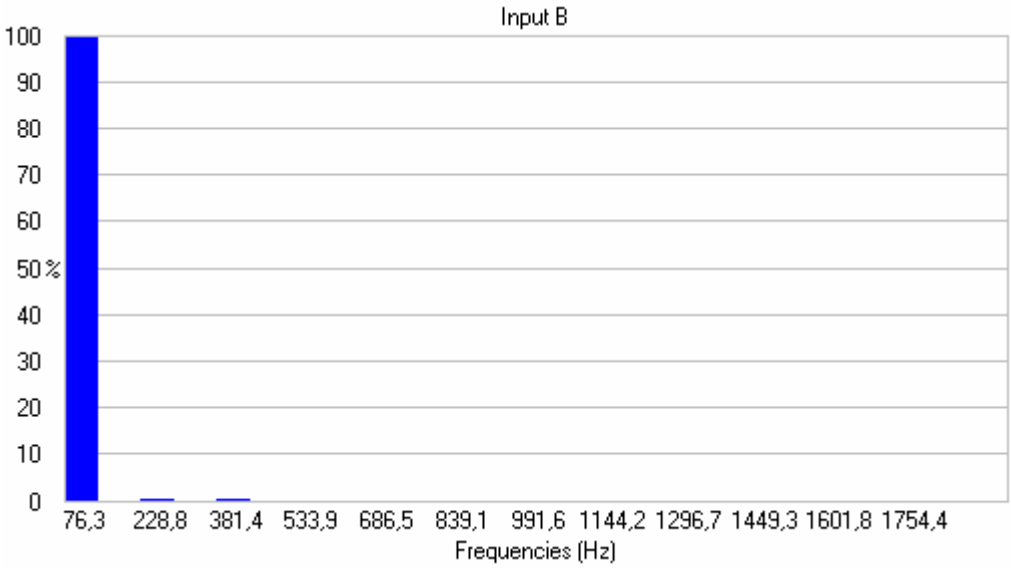
6.3.6. Eviricinin seviye sayısının 127 olduğu durum için yapılan deneysel çalışması

Şekil 6.19'da, prototipi yapılan bir fazlı 127 seviyeli eviricinin çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.19: 127 seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

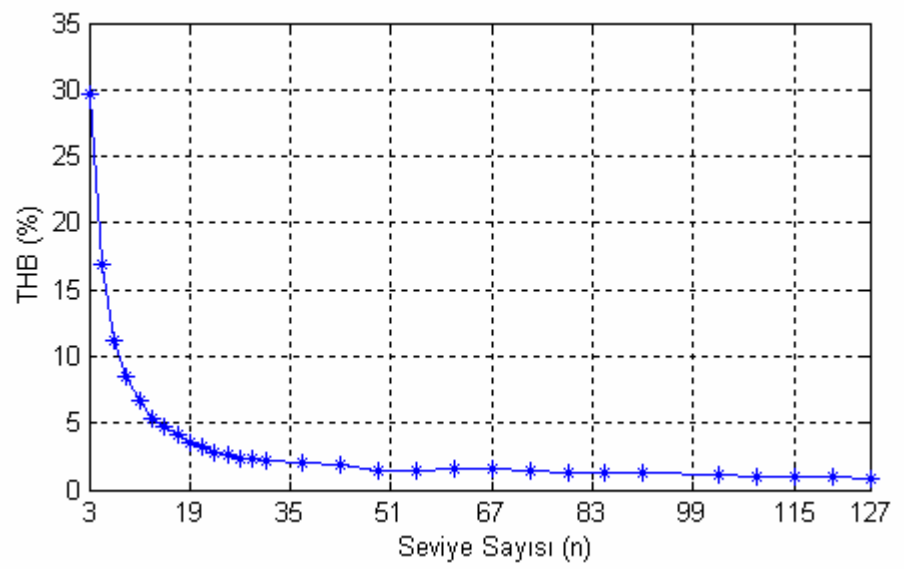
Şekil 6.20'de, 127 seviyeli eviricinin çıkış geriliminin harmonik bileşenlerinin dağılımları görülmektedir.



Şekil 6.20: 127 seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

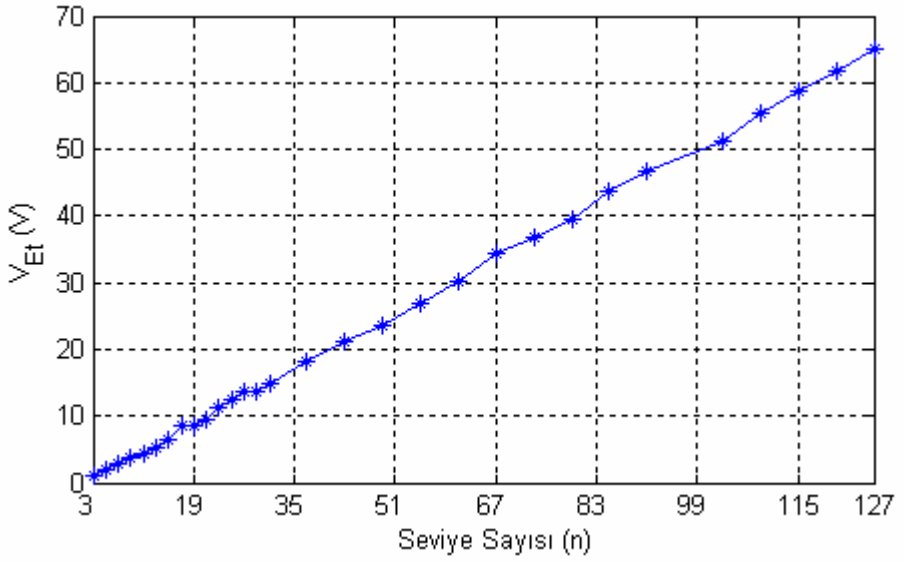
127 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %0.90 olarak ölçülmüştür.

Prototipi yapılan evirici, doktora tezinde önerilen yöntemle bulunan tetikleme açıları kullanılarak 3 ile 127 seviye arasındaki seviyelerde çalıştırılmış ve çıkış gerilimine ait THB değerleri ölçülmüştür. Şekil 6.21'de, THB değerlerinin seviye sayısına (n) bağlı değişimi verilmiştir.



Şekil 6.21: Çıkış geriliminin THB değerlerinin seviye sayısına (n) bağlı değişimi

Ayrıca prototipi yapılan evirici, 3 ile 127 seviye arasındaki seviyelerde çalıştırılmış ve çıkış gerilimine ait etkin değerler (V_{Et}) ölçülmüştür. Şekil 6.22'de, V_{Et} değerlerinin seviye sayısına (n) bağlı değişimi verilmiştir.

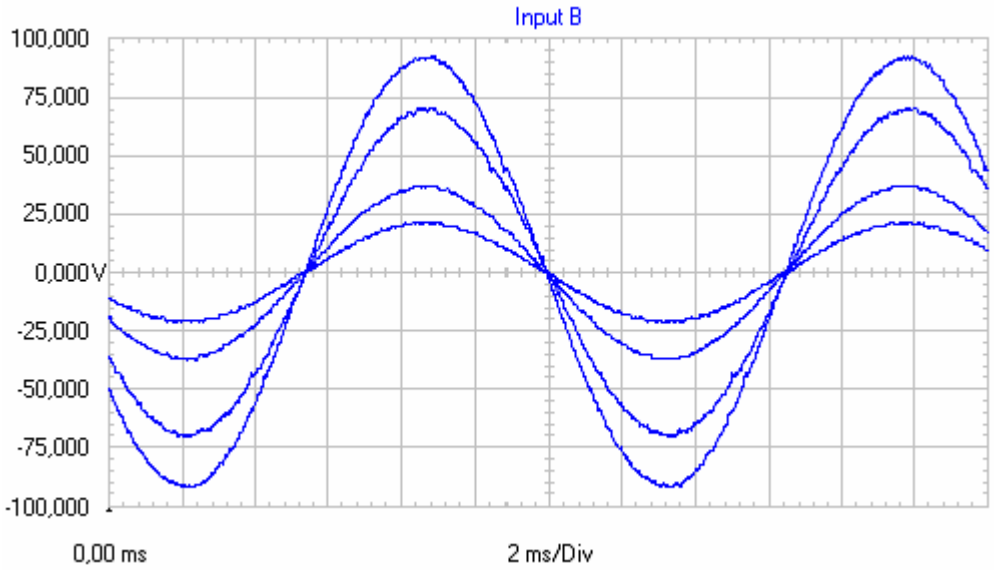


Şekil 6.22: Çıkış geriliminin etkin değerlerin seviye sayısına (n) bağlı değişimi

6.3.7. Eviricinin farklı frekans, farklı seviyeler ve farklı tetikleme durumları için yapılan deneysel çalışmaları

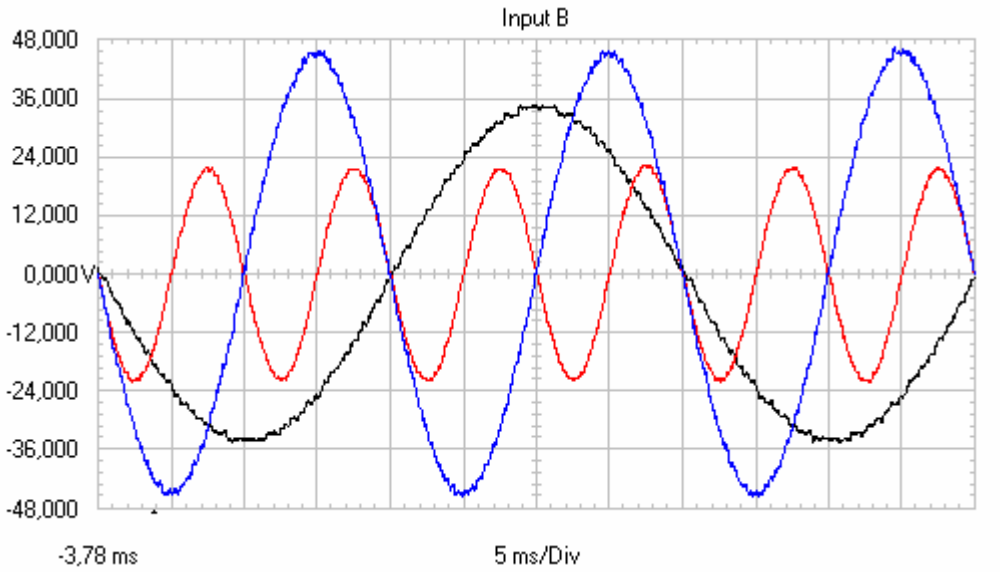
Bu bölümde, prototipi yapılan eviricinin farklı durumlar için deneysel çalışması anlatılmıştır. Öncelikle evirici farklı frekans ve seviyelerde çalıştırılarak pratik ortamda da farklı frekans ve seviyelerin kolaylıkla elde edilebildiği gösterilmiştir.

Şekil 6.23'te, seviye sayısının (n) 31, 55, 97 ve 127 olduğu durumları için deneysel çalışması yapılan eviricinin çıkış geriliminin zamana bağlı değişimleri aynı grafikte verilmiştir. Sonuçların Şekil 5.15'teki simülasyon değerleriyle uyumlu olduğu görülmektedir.



Şekil 6.23: Tasarlanan eviricide farklı seviye durumları için deneysel olarak elde edilen çıkış gerilimlerinin zamana bağlı değişimleri

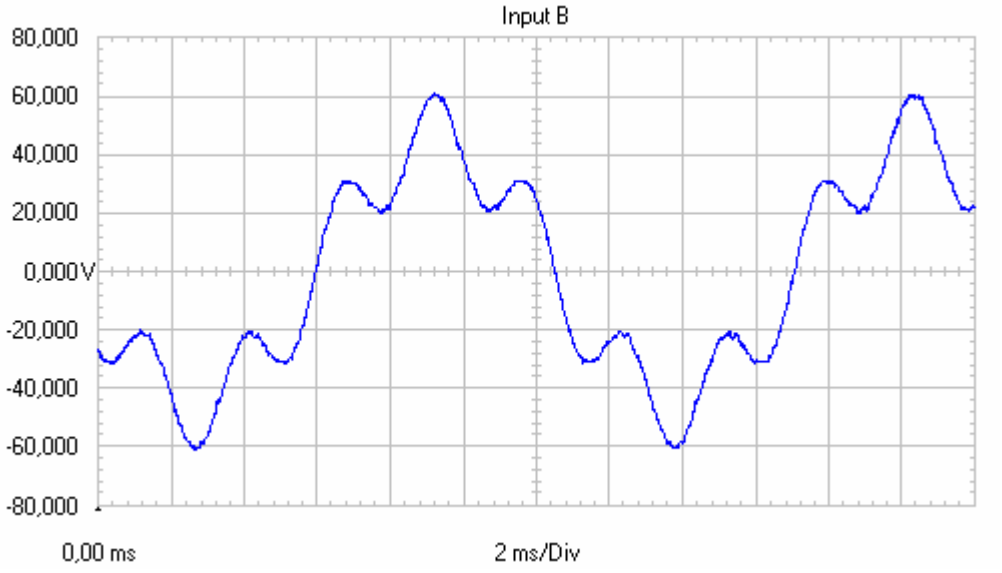
Şekil 6.24'te ise eviricinin, 31 seviye 25Hz, 47 seviye 50Hz ve 63 seviye 100Hz durumları için çıkış gerilimlerinin zamana bağlı değişimleri aynı grafikte verilmiştir. Sonuçların Şekil 5.16'daki simülasyon değerleriyle uyumlu olduğu görülmektedir.



6.24: Tasarlanan eviricide farklı frekans ve farklı seviye durumları için deneysel olarak elde edilen çıkış gerilimlerinin zamana bağlı değişimleri

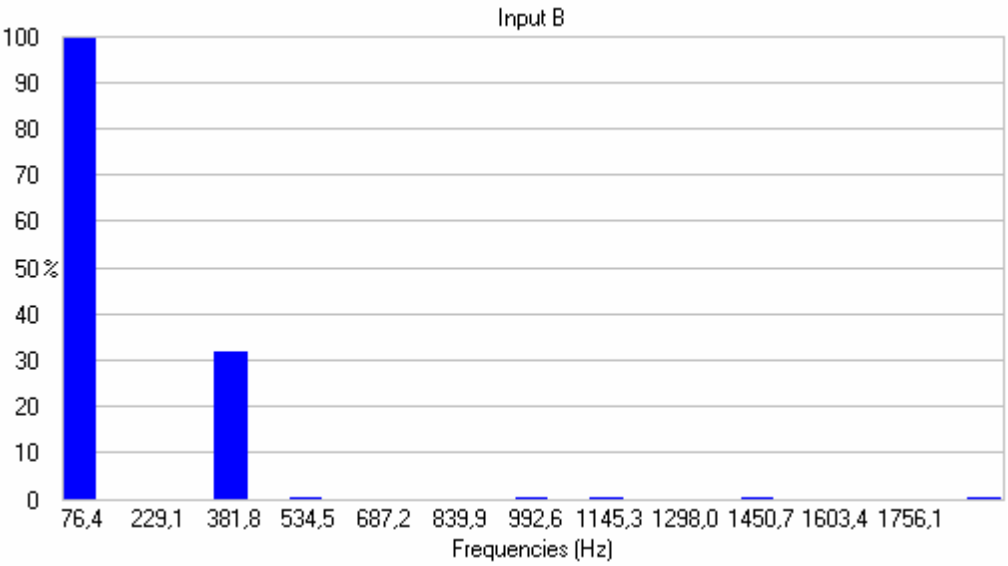
Yapılan literatür çalışmasında çok seviyeli evicilerin gerilim aktif filtre uygulamalarında da kullanıldığından Bölüm 1'de bahsedilmişti. Bu amaçla istenilen harmonikli gerilim üretilebileceğini göstermek amacıyla kısım 5.2.6'da simülasyon çalışması yapılan durum için deneysel çalışma da yapılmıştır.

Şekil 6.25'te temel harmoniğin genliği 31V ve 5. harmoniğin genliği 10V başka bir deyişle 5. harmoniğin temel harmoniğe yüzde oranı %32.2 referans değerleri olarak verilmiş eviricinin çıkış geriliminin değişimi görülmektedir.



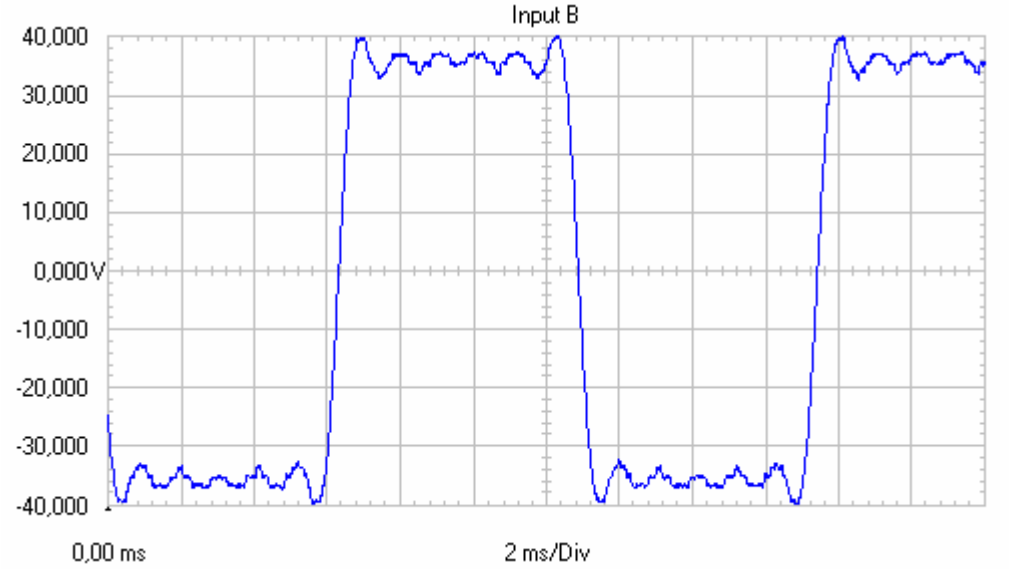
Şekil 6.25: V_{5h}/V_{1h}=0.322 olduğu durum için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

Şekil 6.26'da ise çok seviyeli eviricinin çıkış geriliminin harmonik bileşen dağılımlarının ölçüm sonuçları görülmektedir. Bu durum için çıkış geriliminin THB değeri %31.97 olarak ölçülmüştür. Çıkış geriliminin harmonik bileşenlerinin dağılımlarından görüldüğü üzere verilen referans değerler, ölçülen değerler ile örtüşmektedir. Ayrıca çıkış geriliminin THB değeri de kısım 5.2.6'da simülasyonu yapılarak bulunan THB değeri ile örtüşmektedir.



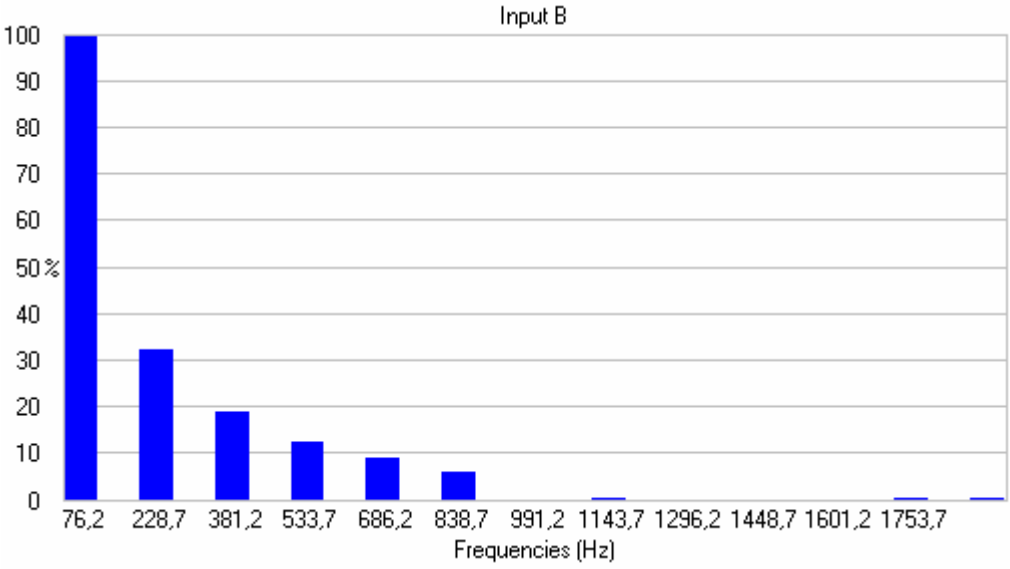
Şekil 6.26: V_{5h}/V_{1h}=0.322 olduğu durum için çok seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

Şekil 6.27'de temel harmoniğin genliği 31V, 3. harmoniğin genliği 10V (%32.2), 5. harmoniğin genliği 6V (%19.3), 7. harmoniğin genliği 4V (%12.9), 9. harmoniğin genliği 3V (%9.6) ve 11. harmoniğin genliği 2V (%6.4) olarak referans değerleri verilmiş eviricinin çıkış geriliminin değişimi görülmektedir.



Şekil 6.27: V_{3h}/V_{1h}=0.322, V_{5h}/V_{1h}=0.193, V_{7h}/V_{1h}=0.129, V_{9h}/V_{1h}=0.096, V_{11h}/V_{1h}=0.064 olduğu durumlar için çok seviyeli eviricinin çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

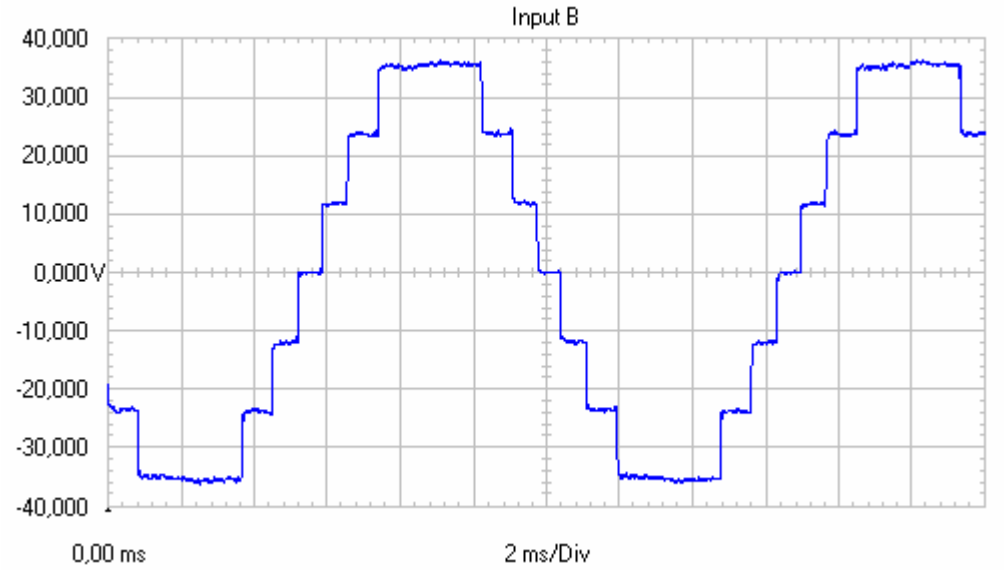
Şekil 6.28'de ise çok seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşen dağılımlarının ölçüm sonuçları görülmektedir. Bu durum için çıkış geriliminin THB değeri %41.04 olarak ölçülmüştür. Çıkış geriliminin harmonik bileşenlerinin dağılımlarından görüldüğü üzere verilen referans değerler, ölçülen değerler ile örtüşmektedir. Ayrıca çıkış geriliminin THB değeri de kısım 5.2.6'da simülasyonu yapılarak bulunan THB değeri ile örtüşmektedir.



Şekil 6.28: V_{3h}/V_{1h}=0.322, V_{5h}/V_{1h}=0.193, V_{7h}/V_{1h}=0.129, V_{9h}/V_{1h}=0.096, V_{11h}/V_{1h}=0.064 olduğu durumlar için çok seviyeli eviricinin çıkış geriliminin ölçülen harmonik bileşenlerinin dağılımı

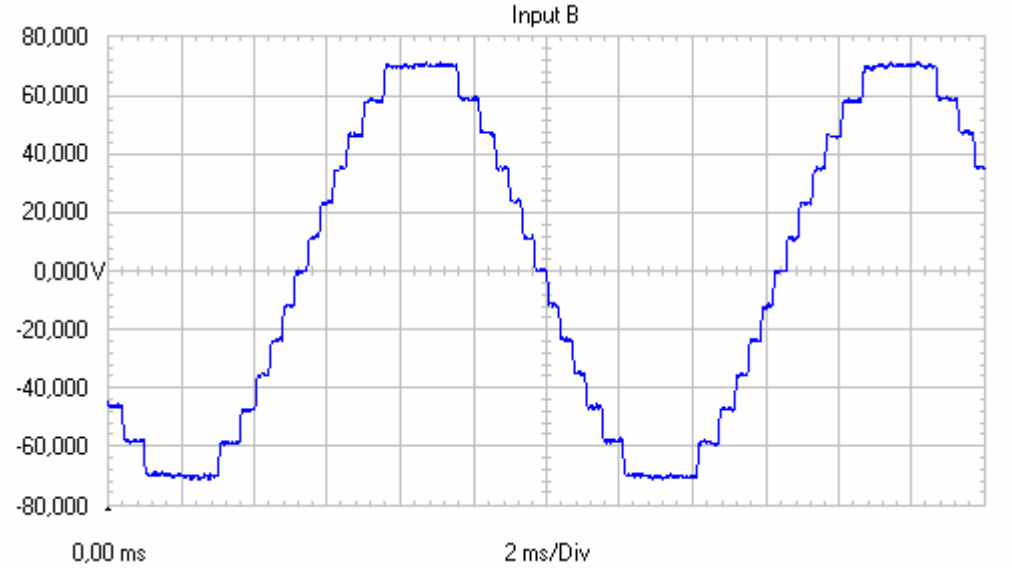
Daha sonra evirici için Bölüm 4'te anlatılan dört farklı analiz yöntemi ile elde edilen optimum açılar (α_1, α_2, α_3, ..., $\alpha_{\tau-1}$, α_τ) ve optimum katsayılar (k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ) kullanılarak deneysel çalışmalar yapılmıştır. Bu aşamadaki deneysel çalışmalarda seviye modülü gerilim kaynaklarının gerilim değerleri analizler sonucunda elde edilen seviye katsayılarının (k_1, k_2, k_3, ..., $k_{\tau-1}$, k_τ) değerlerine göre ayarlanmıştır. k_τ. seviyenin gerilimi olan V_τ gerilimi yada V_{max} gerilimi olarak 72V tercih edilmiştir. Bilinen 72V gerilim değerine göre herbir seviyenin gerilim değeri analizler sonucunda elde edilen seviye katsayıları (k_1, k_2, k_3, ...) sayesinde bulunabilmektedir. Bu bilgilerin ışığında da seviye modülü gerilim kaynaklarının değerleri hesaplanabilmektedir.

Şekil 6.29 ve Şekil 6.30'da, prototipi yapılan 7 ve 13 seviyeli eviricinin Kısım 4.5.1'de anlatılan seviye katsayı aralıkları ($\Delta k=k_\tau-k_{\tau-1}$) eşit alınmış ve optimum açılarda (α_1, α_2, α_3, ...) tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.29: 7 seviyeli eviricinin seviye aralıkları eşit alınmış ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

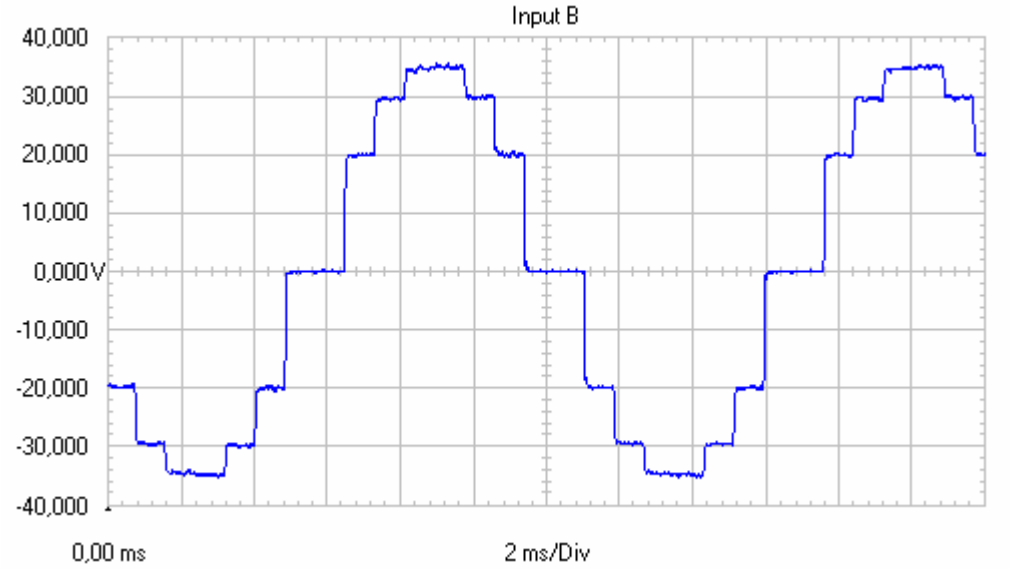
7 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %10.73 olarak ölçülmüştür.



Şekil 6.30: 13 seviyeli eviricinin seviye aralıkları eşit alınmış ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

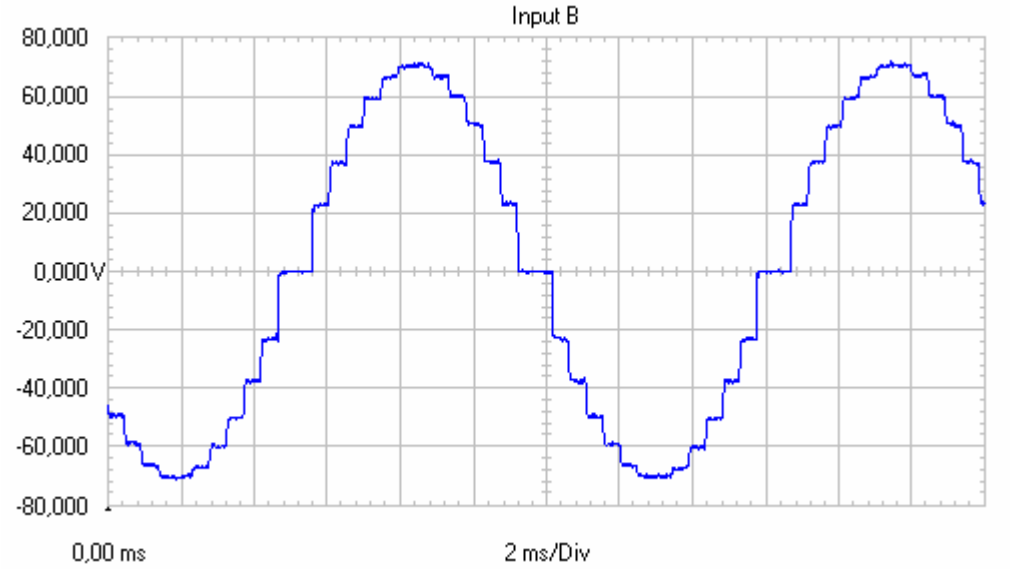
13 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %5.18 olarak ölçülmüştür.

Şekil 6.31 ve Şekil 6.32'de, prototipi yapılan 7 ve 13 seviyeli eviricinin Kısım 4.5.2'de anlatılan tetikleme açı aralıkları eşit alınmış ($\Delta\alpha=\alpha_\tau-\alpha_\tau$) ve optimum seviye katsayılarında (k_1, (k_1, k_2, k_3, ...) tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişimi verilmiştir.



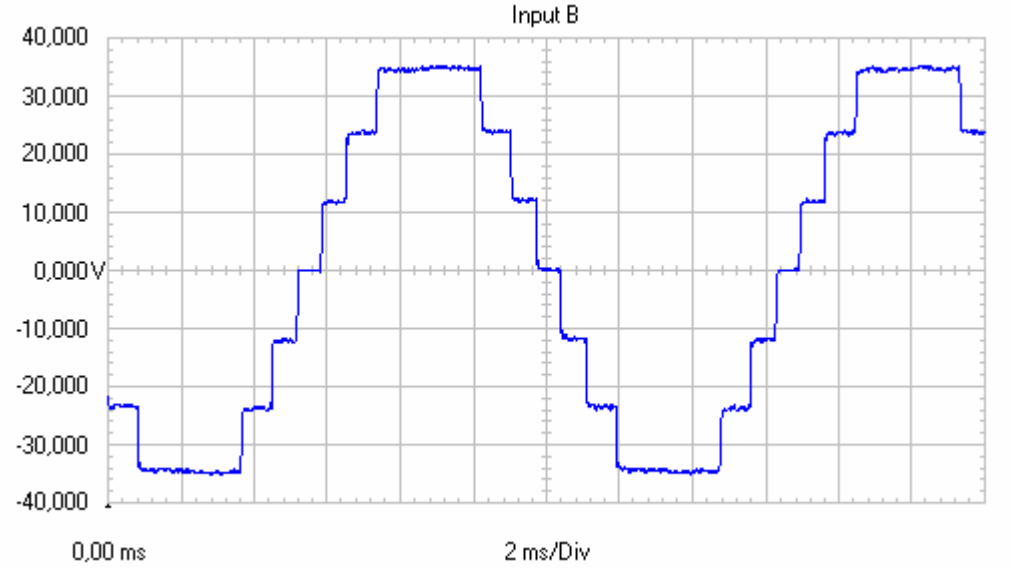
Şekil 6.31: 7 seviyeli eviricinin tetikleme açı aralıkları eşit alınmış ve optimum seviye katsayılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

7 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %17.36 olarak ölçülmüştür.



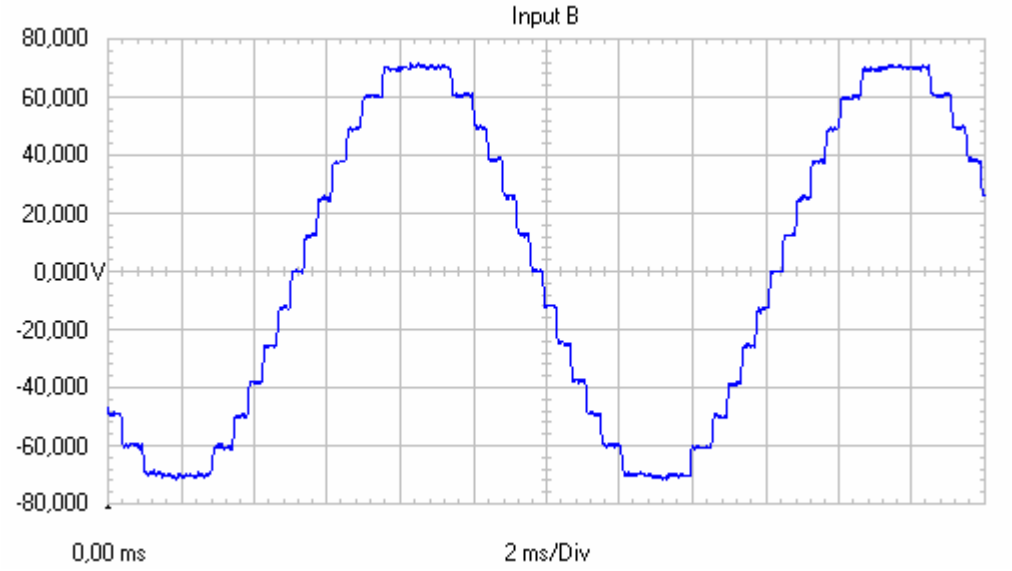
Şekil 6.32: 13 seviyeli eviricinin tetikleme açı aralıkları eşit alınmış ve optimum seviye katsayılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

13 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %8.05 olarak ölçülmüştür. Şekil 6.33 ve Şekil 6.34'te, prototipi yapılan 7 ve 13 seviyeli eviricinin Kısım 4.5.4'te anlatılan optimum seviye katsayıları (k_1, (k_1, k_2, k_3, ...) alınmış ve optimum açılarda (α_1, α_2, α_3, ...) tetiklenmiş durum için çıkış geriliminin zamana bağlı değişimi verilmiştir.



Şekil 6.33: 7 seviyeli eviricinin optimum seviye katsayıları ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

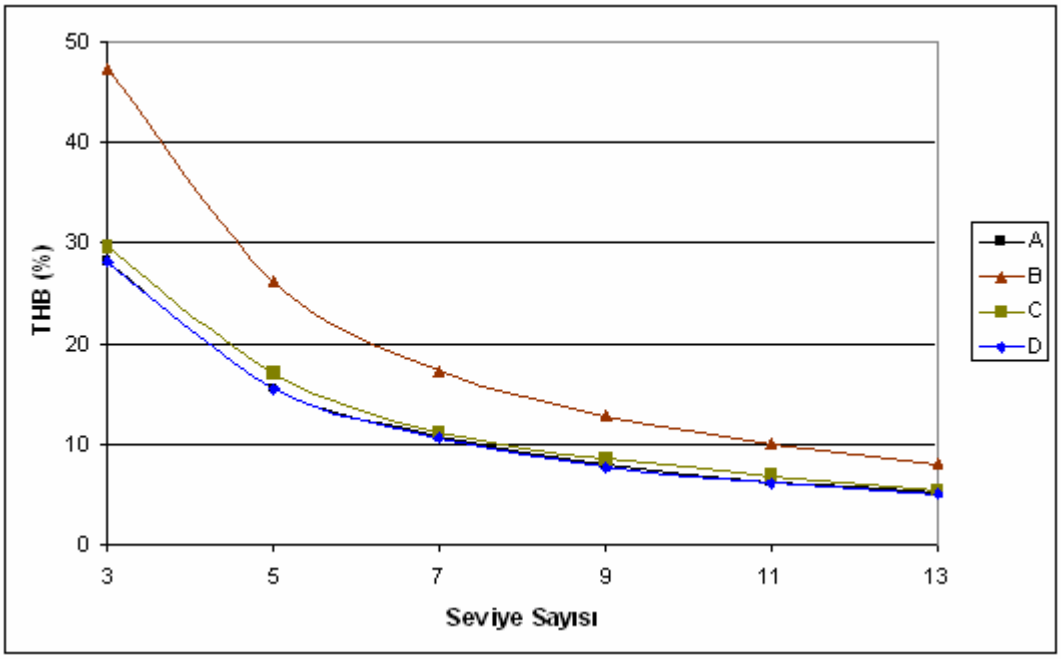
7 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %10.58 olarak ölçülmüştür.



Şekil 6.34: 13 seviyeli eviricinin optimum seviye katsayıları ve optimum tetikleme açılarında tetiklenmiş durumu için çıkış geriliminin zamana bağlı değişiminin osiloskop görüntüsü

13 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %5.05 olarak ölçülmüştür.

Prototipi yapılan evirici Bölüm 4'te anlatılan dört farklı analiz yöntemiyle bulunan tetikleme açıları kullanılarak 3 ile 13 seviye arasındaki seviyelerde çalıştırılmış ve evirici çıkış gerilimlerine ait THB değerleri ölçülmüştür. Şekil 6.35'te dört farklı yöntem için elde edilen THB değerleriinin seviye sayısına (n) bağlı değişimi verilmiştir.



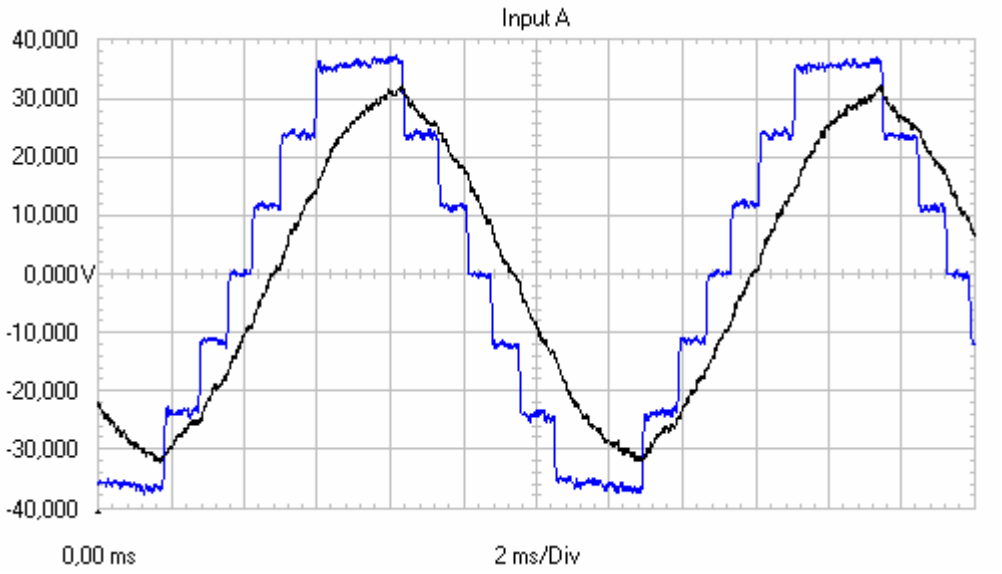
Şekil 6.35: Dört farklı yöntem uygulanarak deneysel çalışması yapılan eviricinin çıkış gerilimi THB değerlerinin seviye sayısına (n) bağlı değişimi

Buraya kadar yapılan tüm deneysel çalışmalar sonucunda elde edilen sonuçların, gerek Kısım 4.5'te yapılan analiz çalışmasında elde edilen gerekse Bölüm 5'te yapılan simülasyon çalışmasında elde edilen sonuçlarla çok benzer olduğu görülmektedir.

6.3.8. Endüktif yüklü durumdaki eviricinin seviye sayısının 7, 15, 31, 63 ve 127 olduğu durum için yapılan deneysel çalışması

Buraya kadar yapılan tüm deneysel çalışmalar omik yükler için yapılmıştır. Bu bölümde ise prototipi yapılan eviricinin farklı endüktif yük ve seviyeler için deneysel çalışması anlatılmıştır.

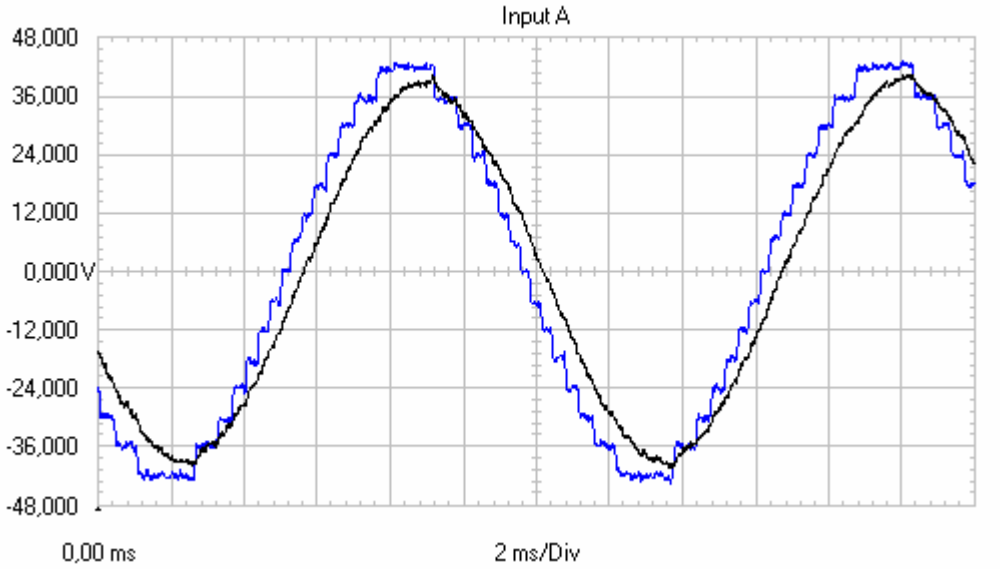
7 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 12V, 2. seviye modülü gerilim kaynağının değeri 24V seçilmiştir. Evirici çıkışına değerleri 48Ω ile 50mH olan seri RL yükü bağlanmıştır. Şekil 6.36'da, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



Şekil 6.36: RL yüklü 7 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

7 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %11.14, yük akımının toplam harmonik bozunumu %3.45 olarak ölçülmüştür.

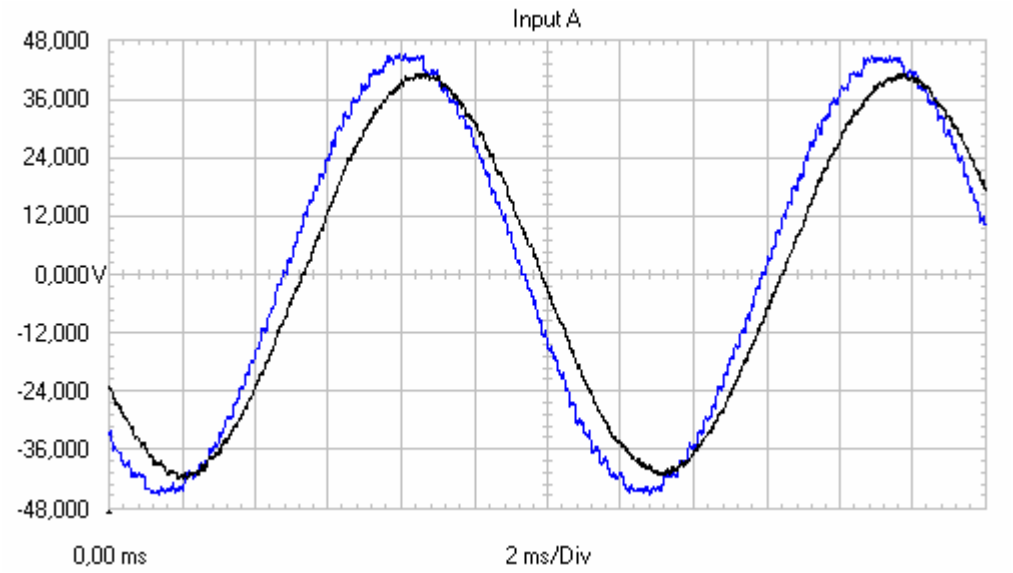
15 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 6V, 2. seviye modülü gerilim kaynağının değeri 12V, 3. seviye modülü gerilim kaynağının değeri 24V olarak ayarlanmıştır. Evirici çıkışına değerleri 48Ω ile 26mH olan seri RL yükü bağlanmıştır. Şekil 6.37'de, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



Şekil 6.37: RL yüklü 15 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

15 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %5.05, yük akımının toplam harmonik bozunumu %2.03 olarak ölçülmüştür.

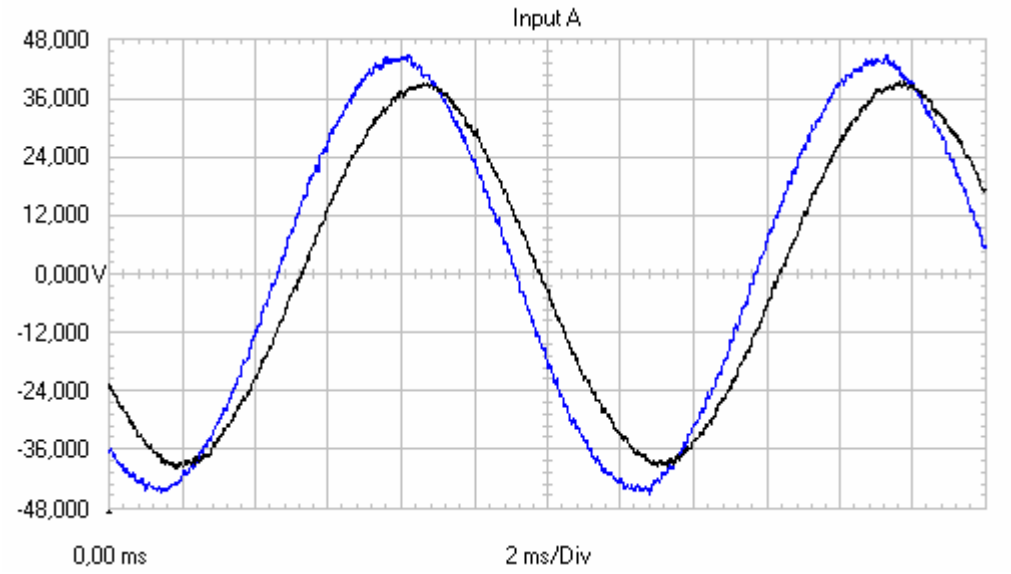
31 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 3V, 2., 3., ve 4.seviye modülü gerilim kaynaklarının değerleri sırasıyla 6V, 12V ve 24V olarak ayarlanmıştır. Evirici çıkışına değerleri 48Ω ile 26mH olan seri RL yükü bağlanmıştır. Şekil 6.38'de, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



Şekil 6.38: RL yüklü 31 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

31 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %2.16, yük akımının toplam harmonik bozunumu %1.69 olarak ölçülmüştür.

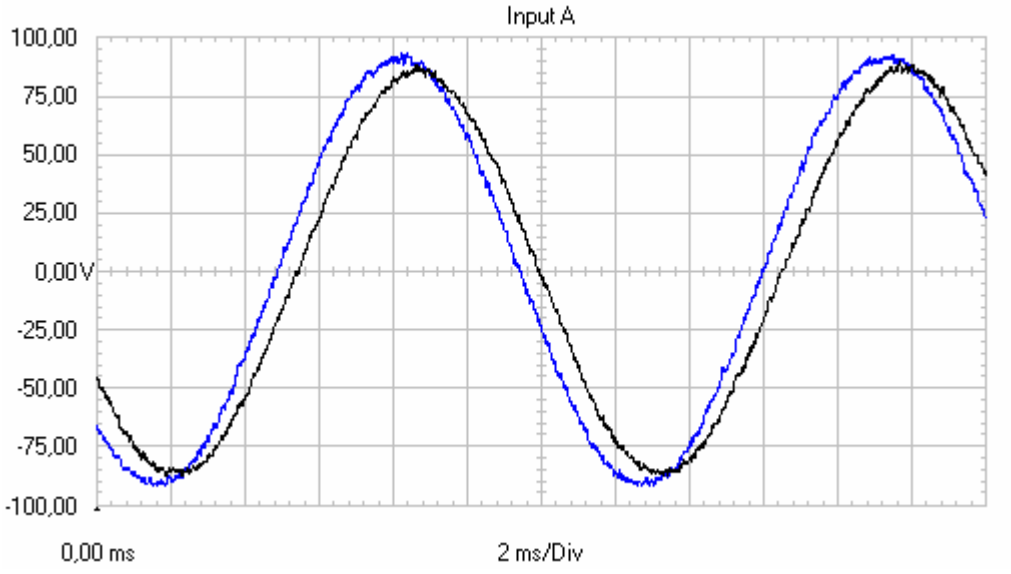
63 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2., 3., 4., ve 5.seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V, 12V ve 24V olarak ayarlanmıştır. Evirici çıkışına değerleri 24Ω ile 17mH olan seri RL yükü bağlanmıştır. Şekil 6.39'da, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



Şekil 6.39: RL yüklü 63 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

63 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %1.83, yük akımının toplam harmonik bozunumu %1.65 olarak ölçülmüştür.

127 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2., 3., 4., 5. ve 6.seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V, 12V, 24V ve 48V olarak ayarlanmıştır. Evirici çıkışına değerleri 24Ω ile 26mH olan seri RL yükü bağlanmıştır. Şekil 6.40'ta, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



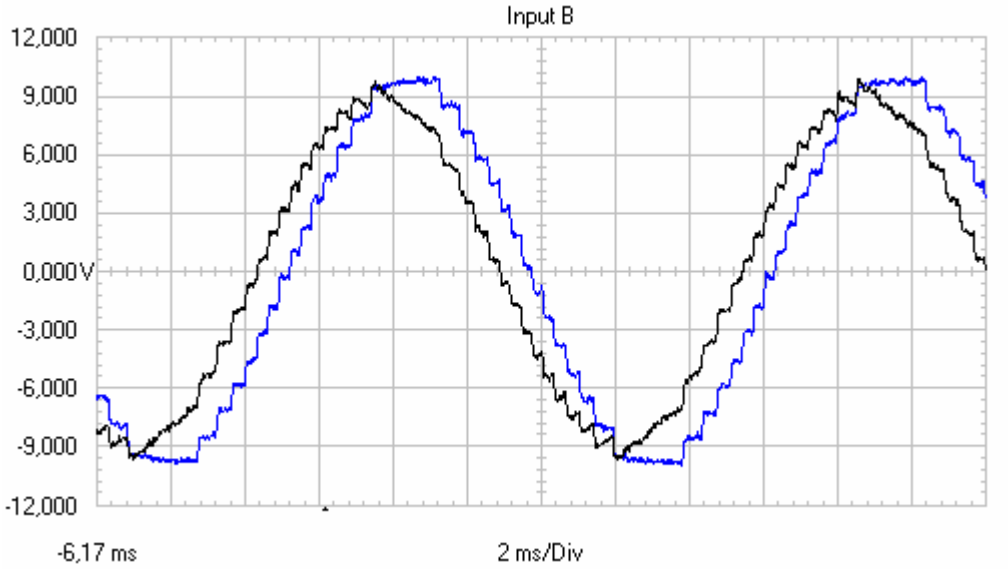
Şekil 6.40: RL yüklü 127 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

127 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %1.67, yük akımının toplam harmonik bozunumu %1.70 olarak ölçülmüştür.

6.3.9. Kapasitif yüklü durumdaki eviricinin seviye sayısının 15, 31 ve 63 olduğu durum için yapılan deneysel çalışması

Bu bölümde ise prototipi yapılan eviricinin farklı kapasitif yük ve seviyeler için deneysel çalışması anlatılmıştır.

15 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2. seviye modülü gerilim kaynağının değeri 3V, 3. seviye modülü gerilim kaynağının değeri 6V olarak ayarlanmıştır. Evirici çıkışına değerleri 24Ω ile 204μF olan seri RC yükü bağlanmıştır. Şekil 6.41'de, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.

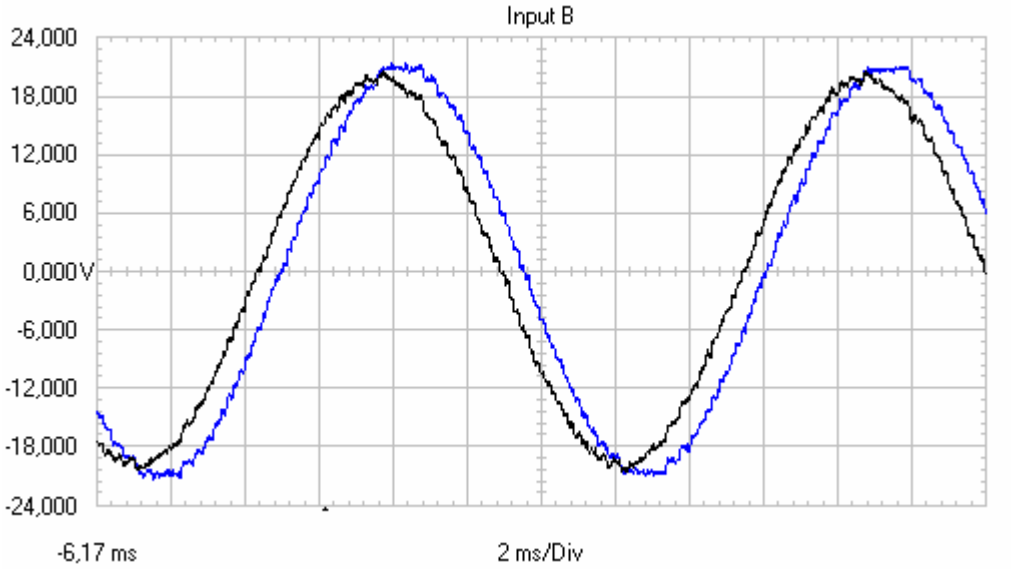


Şekil 6.41: RC yüklü 15 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

15 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %4.59, yük akımının toplam harmonik bozunumu %4.42 olarak ölçülmüştür.

31 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2., 3., ve 4.seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V ve 12V

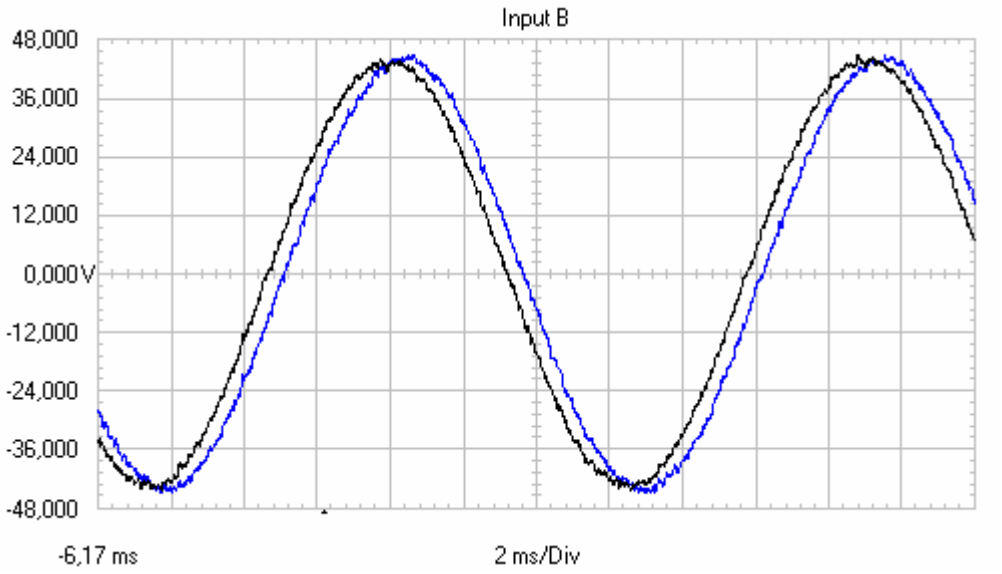
olarak ayarlanmıştır. Evirici çıkışına değerleri 32Ω ile 204μF olan seri RC yükü bağlanmıştır. Şekil 6.42'de, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



Şekil 6.42: RC yüklü 31 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

31 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %2.09, yük akımının toplam harmonik bozunumu %2.21 olarak ölçülmüştür.

63 seviyeli evirici durumu için 1. seviye modülü gerilim kaynağının değeri 1.5V, 2., 3., 4., ve 5.seviye modülü gerilim kaynaklarının değerleri sırasıyla 3V, 6V, 12V ve 24V olarak ayarlanmıştır. Evirici çıkışına değerleri 48Ω ile 204μF olan seri RC yükü bağlanmıştır. Şekil 6.43'te, eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü verilmiştir.



Şekil 6.43: RC yüklü 63 seviyeli eviricinin çıkış gerilimi ve omik direnç üzerindeki gerilimin zamana bağlı değişiminin osiloskop görüntüsü

63 seviyeli eviricinin çıkış geriliminin toplam harmonik bozunumu %1.73, yük akımının toplam harmonik bozunumu %1.62 olarak ölçülmüştür.

Bu bölümde, yapılan prototipin deneysel çalışmalarına yer verilmiştir. Seviye sayısının 3, 7, 15, 31, 63 ve 127 olduğu durumlarda evirici omik, endüktif ve kapasitif yüklü olarak çalıştırılmış ve bu durumlara ait çıkış geriliminin osiloskop görüntülerine ve THB değerlerinin ölçüm sonuçlarına yer verilmiştir.

Bölüm 5'te simülasyonları yapılan tüm durumlar için aynı zamanda deneysel çalışmalar da yapılmış olup gerek gerilim dalga şekilleri, gerekse THB değerleri açısından simülasyon ve deneysel çalışma sonuçları birbiriyle uyumlu değerler vermiştir. Hatta kabloların endüktans etkisinden dolayı deneysel çalışmaların THB değerleri simülasyon çalışmalarına göre daha da düşük çıkmıştır.

Deneysel çalışmalar sonucunda, seviye sayısı arttıkça elde edilen THB değerlerinin azaldığı görülmüştür. Evirici çıkış geriliminin etkin değerinin (V_{Et}) seviye sayısıyla doğru orantılı olduğu tespit edilmiştir. Bu bilgiler ışığında prototipi yapılan evirici ile kolaylıkla frekans ayarı yapılabildiği gibi gerilim regülasyonunun da kolaylıkla gerçekleştirilebildiği deneysel çalışmaların sonuçları ile doğrulanmıştır.

Ayrıca Kısım 4.5'te anlatılan dört farklı analiz yöntemi sonucunda elde edilen tetikleme açıları (α_1, α_2, α_3, ...) ve seviye katsayıları (k_1, k_2, k_3, ...) kullanılarak deneysel çalışmalar yapılmış ve sonuçlarına yer verilmiştir.

BÖLÜM 7. BULGULAR ve TARTIŞMA

Doktora tez çalışması sırasında tasarlanıp, prototipi imal edilen çok seviyeli eviricinin simülasyon ve deneysel çalışmaları esnasında önemli bulgular elde edilmiştir. Elde edilen bulgular maddeler halinde sıralanabilir;

(i) Tasarlanan ve prototipi yapılan evirici modüler bir yapıya sahiptir. Bu özelliği sayesinde seviye modülü sayısı kolaylıkla değiştirilebilmektedir. Seviye modülü sayısının değişmesi seviye sayısını da değiştirmektedir.

(ii) Yapılan simülasyon ve deneysel çalışmalar neticesinde seviye sayısına bağlı olarak çıkış gerilimine ait hesaplanan ve ölçülen THB değeri exponansiyel azalmaktadır.

(iii) Yapılan simülasyon ve deneysel çalışmalar neticesinde seviye sayısına bağlı olarak hesaplanan ve ölçülen çıkış geriliminin etkin değeri aynı yapı içersinde lineer artmaktadır. Yani çıkış geriliminin genliği seviye sayısı ile değiştirilebilmektedir.

(iv) Tasarlanan evirici için doktora tez çalışmasında tetikleme açılarını elde etmek amacıyla bir formül geliştirilmiştir.

(v) Yapılan çalışmalar sırasında THB için seviye sayısına (n), tetikleme açılarına (α_1, α_2, α_3, ...) ve seviye katsayılarına (k_1, k_2, k_3, ...) bağlı genelleştirilmiş bir formül elde edilmiştir.

(vi) Prototipi yapılan evirici ile sinüs formunda çıkış gerilimi üretebilmenin yanında istenilen harmoniklere sahip çıkış gerilimi de üretilebilmektedir.

(vii) Literatürde yer alan çok seviyeli evirici yapıları ile önerilen evirici yapısı arasındaki anahtarlama elemanı sayısı bakımından yapılan karşılaştırmanın

sonuçlarına bakıldığında, önerilen evirici yapısı ile 12 adetten daha az sayıda anahtarlama elemanı kullanıldığında 2. en yüksek seviye sayısı elde edildiği, 12 adet ve daha fazla sayıda anahtarlama elemanı kullanıldığında ise en yüksek seviye sayısı elde edildiği görülmektedir.

(viii) Seviiye modüllerinde bulunan gerilim kaynakları değerlerinin 2'nin katları şeklinde değişmesi ve mikrodenetleyici içinde işlenen bilgilerde de ikili (binary) kod kullanılması evirici sisteminin dijital sistemlere uyumlu olmasını sağlamaktadır.

Yukarıda maddeler halinde verilen bulgulardan yola çıkılarak elde edilen sonuçlar detaylı olarak Bölüm 8'de verilmiştir.

BÖLÜM 8. SONUÇLAR ve ÖNERİLER

Doktora tez çalışması ilk olarak literatür araştırması ile başlamış, literatürde yer alan çok seviyeli evirici yapıları detaylı olarak incelenmiştir. Literatür incelemesinden sonra varolan çok seviyeli evirici yapılarından farklı olarak bir fazlı çok seviyeli evirici tasarlanmıştır. Daha sonra literatürde yer alan çok seviyeli evirici yapıları ile doktora tez çalışması için önerilen evirici yapısı arasında anahtarlama elemanı sayısı ve anahtarlama sayısı bakımından karşılaştırmalar yapılmıştır.

Tasarlanan bir fazlı çok seviyeli eviricinin tanıtımı yapılarak 7 seviyeli durum için eviriciye ait tüm çalışma topolojileri ayrıntılı olarak tablolar ve şekiller yardımıyla anlatılmıştır. Tasarlanan evirici için tetikleme açılarını kolayca belirlemeye yarayan bir formül geliştirilmiştir. Geliştirilen formül tablolar ve örnekler yardımıyla açıklanmıştır.

Tez çalışmasında harmonikler, toplam harmonik bozunumu ve Fourier dönüşümü hakkında bilgiler verilmiştir. Çeşitli dalga şekillerinin toplam harmonik bozunumuna ait analitik çözümlerine yer verilmiştir. Yapılan analitik çözümler neticesinde toplam harmonik bozunumuna ait genel bir formül elde edilmiştir. Ayrıca çalışma sırasında evirici seviye sayısının, evirici tetikleme açılarının ve seviye katsayılarının THB'ye etkisi de incelenmiştir. Genelleştirilmiş THB formülü kullanılarak dört farklı analiz yöntemi ile harmonik optimizasyonları yapılmıştır. Harmonik optimizasyonları sırasında en düşük THB değeri, en düşük THB değerini veren optimum tetikleme açıları (α_1, α_2, α_3, ...) ve optimum seviye katsayılarını (k_1, k_2, k_3, ...) bulmak amaçlanmıştır. Elde edilen sonuçlar grafikler ve tablolar halinde verilmiştir.

Deneysel çalışmalara geçmeden önce simülasyon programı yardımıyla 3, 7, 15, 31, 63 ve 127 seviye durumları için evirici yapıları ayrı ayrı tasarlanarak simülasyonları yapılmıştır. Ayrıca tasarlanan eviricide ara seviye durumları için de simülasyonlar yapılmıştır. Simülasyonlar sırasında tüm durumlar için evirici çıkış geriliminin THB değeri ayrı ayrı bulunmuştur.

Yapılan simülasyon çalışmalarından sonra 1 adet kontrol kartı, 1 adet H köprü modülü tetikleme kartı, 1 adet H köprü modülü güç kartı, 1 adet mosfet tetiklemeleri için bağımsız gerilim kaynağı kartı ve 6 adet seviye modülüne sahip bir fazlı çok seviyeli eviricinin prototipi yapılmıştır. Gerçeklenen prototip, prensip şemaları ve fotoğraflar yardımıyla ayrıntılı olarak tanıtılmıştır.

Yapılan prototipin deneysel çalışmalarına doktora tez çalışmasında yer verilmiştir. Seviye sayısının 3, 7, 15, 31, 63 ve 127 olduğu durumlarda evirici omik ve endüktif yüklü olarak çalıştırılmış ve bu durumlara ait çıkış geriliminin osiloskop çıktısına ve THB değerlerinin ölçüm sonuçlarına yer verilmiştir.

Tüm bu yapılan çalışmalar sonunda elde edilen sonuçlar maddeler halinde sıralanabilir.

(i) Tasarlanan evirici yapısı modüler bir yapıya sahiptir ve genişlemeye çok müsaittir. Sisteme eklenebilecek ek seviye modülleri sayesinde hem seviye sayısı $2^{(m-1)}$-1 kat artmakta hem de elde edilen çıkış gerilim dalga şekli sinüs formuna daha çok yaklaşmaktadır.

(ii) Tasarlanan ve prototipi yapılan evirici, seviye modülü sayısının (m) 1, 2, 3, 4, 5 ve 6 olduğu durumlarda çıkış geriliminin seviye sayısı (n) 3, 7, 15, 31, 63 ve 127 olarak çalıştırılabilmekle birlikte istenildiğinde ara seviye sayılarında (9, 13, 25, 79, 123 gibi) da kolaylıkla çalıştırılabilmektedir. Bu özellik sayesinde tasarlanan evirici yapısı ile istenilen frekans ve genlikteki gerilim dalga şekli kolaylıkla üretilebilmektedir.

(iii) 31 seviye için THB değeri %2.16 olup 31 seviyenin üzerindeki tüm seviyeler için THB değeri %2.16'dan küçük olmaktadır. Yani prototipi yapılan evirici anma (nominal) çıkış geriliminin (V_{Anma}) dörtte biri ile anma çıkış gerilimi (V_{Anma}) arasında kolaylıkla gerilim regülasyonu yapabilmekte ve bu gerilim regülasyonu sırasında da THB değeri %2.16'nın altında olmaktadır.

(iv) Simülasyon çalışması yapılmış tüm durumlar için deneysel çalışmalar da yapılmış olup gerek gerilim dalga şekli, gerekse THB değerleri açısından simülasyon ve deneysel çalışma sonuçlarının birbiriyle uyumlu olduğu görülmüştür. Hatta kabloların endüktans etkisinden dolayı deneysel çalışmaların THB değerleri simülasyon çalışmasında elde edilen değerlere göre daha düşük çıkmıştır.

(v) Seviye modüllerinde bulunan gerilim kaynakları değerlerinin 2^i (i=0, 1, 2, ..) şeklinde değişmesi ve mikrodenetleyici içinde işlenen bilgilerde ikili (binary) kod kullanılması evirici sisteminin dijital sistemlere uyumlu olmasını sağlamaktadır. Evirici sisteminin dijital sistemlere uyumlu olması evirici sistemine avantaj sağlamıştır. Bu avantaj sayesinde evirici çıkış gerilimi bir seviyeden diğer seviyeye geçerken az sayıda anahtarlama değişikliği olmuştur. Bu durum ise anahtarlama kayıplarını azaltmıştır.

(vi) Tasarlanan evirici için doktora tez çalışmasında tetikleme açılarını kolayca elde etmek amacıyla bir formül geliştirilmiştir. Geliştirilen bu formül ile bulunan tetikleme açıları kullanılarak tetikleme sinyalleri üretilmiş ve bu sinyaller yardımıyla evirici tetiklenmiştir. Bu durumda evirici çıkış geriliminin THB değeri olabilecek en düşük THB değerine oldukça yakın çıkmaktadır. Hatta 31 seviyenin üzerindeki seviyelerde önerilen yöntem kullanılarak elde edilen THB değeri ile en düşük THB değeri arasındaki farkın sıfıra çok yakınsadığı yapılan simülasyon ve deneysel çalışmalarda görülmüştür.

(vii) Yapılan çalışmalar sırasında THB için seviye sayısına (n), tetikleme açılarına (α_1, α_2, α_3, ...) ve seviye katsayılarına (k_1, k_2, k_3, ...) bağlı genelleştirilmiş bir formül elde edilmiştir. Elde edilen genelleştirilmiş formül kullanılarak seviye sayısı, tetikleme açıları ve seviye katsayıları bilinen bir gerilim dalga şeklinin THB değeri aynı formülle kolaylıkla bulunabilmektedir.

(viii) Elde edilen genelleştirilmiş THB formülü kullanılarak dört farklı analiz yöntemiyle (Analiz A, Analiz B, Analiz C, Analiz D) harmonik optimizasyonu yapılmıştır. Harmonik optimizasyonu sırasında en düşük THB değeri, en düşük THB değerini veren tetikleme açıları (α_1, α_2, α_3, ...) ve seviye katsayılarını (k_1, k_2, k_3, ...)

bulmak amaçlanmıştır. Belirli bir seviye sayısı için üç yöntem ile (Analiz A, Analiz B, Analiz D) en düşük THB değeri, en düşük THB değerini veren tetikleme açıları ve seviye katsayıları iterasyon yoluyla aranmıştır. Analiz C yönteminde belirli bir seviye sayısı için tetikleme açılarının elde edildiği önerilen formül ile tetikleme açıları kolaylıkla bulunarak, genelleştirilmiş THB formülü yardımıyla da THB değeri hesaplanmıştır. Yapılan dört analiz sonucunda her seviye durumu için en kötü veya en yüksek THB değeri Analiz B yöntemiyle, en iyi veya en düşük THB değeri ise Analiz D yöntemiyle elde edilmiştir. Analiz C yöntemiyle bulunan THB değeri, düşük seviye sayılarında en düşük THB (Analiz D ile bulunan THB) değerine yaklaşmakta, yüksek seviye sayılarında ise bu değere oldukça yakın olmaktadır.

(ix) Analiz C yönteminde seviye katsayı aralıkları ($\Delta k=k_\tau-k_{\tau-1}$) eşittir. Dolayısıyla seviye modülü gerilim kaynak değerleri 2^i (i=0, 1, 2, ..) şeklinde olan bir evirici ile Analiz C yönteminde olduğu gibi seviye katsayı aralıkları eşit gerilim dalga şekli elde edilebilir. Analiz D yönteminde ise seviye katsayıları (k_1, k_2, k_3, ...) farklı k değerlerine sahip olduğu için seviye katsayı aralıkları ($\Delta k=k_2-k_1\neq k_3-k_2$) da farklıdır. Ayrıca her seviye durumu için hem seviye katsayıları hem de seviye katsayı aralıkları değişmektedir. Dolayısıyla sabit genlikli evirici çıkış gerilimi istenildiği durumlarda Analiz D yöntemiyle, Analiz C yöntemine göre daha düşük veya daha iyi THB değerine sahip çıkış gerilimi elde edilebilir. Seviye sayısına bağlı olarak seviye katsayılarının (k_1, k_2, k_3, ...) değişmesinden dolayı değişken genlikli evirici çıkış gerilimi istenildiği durumlarda ise Analiz D yöntemiyle, Analiz C yöntemine göre daha düşük THB değerli çıkış gerilimi elde edilemez.

(x) Herhangi bir seviye sayısı için THB değerleri bakımından Analiz A yöntemi ile Analiz C yöntemi karşılaştırılacak olursa, THB değerleri her ne kadar birbirine yakın olsa da Analiz A ile bulunan THB değerinin daha düşük veya daha iyi olduğu görülmektedir. Ayrıca Analiz A yönteminde de seviye katsayı aralıkları ($\Delta k=k_\tau-k_{\tau-1}$) Analiz C yönteminde olduğu gibi eşittir. Dolayısıyla seviye modülü gerilim kaynak değerleri 2^i (i=0, 1, 2, ..) şeklinde olan bir evirici ile Analiz A yönteminde de Analiz C yönteminde olduğu gibi seviye katsayı aralıkları eşit gerilim dalga şekli elde edilebilir. Fakat Analiz C yönteminde tetikleme açıları doktora tezinde geliştirilen formülle elde edilmektedir. Sonuçta alternatif bir formül yardımıyla her seviye

durumu için tetikleme açıları kolaylıkla bulunabilmektedir. Analiz A yöntemiyle bulunan optimum tetikleme açıları (α_1, α_2, α_3, ...) her seviye sayısı için farklıdır ve formülize edilememektedir. Mikrodenetleyici ile tetikleme sinyallerinin üretilebilmesi için bulunan bu optimum tetikleme açılarının mikrodenetleyici içine seviye sayısına bağlı olarak tablolanması gerekmektedir. Ayrıca bu çözüm sadece sabit dalga şekillerinin istendiği durumlar için uygulanabilir ve mikrodenetleyici için ek hafıza birimi ihtiyacı gerekebilir. Aktif filtre, kompanzasyon gibi sürekli değişiklik gösteren gerilim dalga şekillerinin üretiminde tablolama işlemi yapılamaz. Dolayısıyla önerilen yöntem ile elde edilen tetikleme açılarının kullanılması tetikleme sinyallerinin üretilmesinde kolaylık sağlamaktadır. Ayrıca hızlı sistemler için de geliştirilen açı formülü kolaylık sağlayabilir.

(xi) Literatürde yer alan çok seviyeli evirici yapıları ile önerilen evirici yapı arasındaki anahtarlama elemanı sayısı bakımından yapılan karşılaştırmanın sonuçlarına bakıldığında, önerilen evirici yapısı ile 12 adetten daha az sayıda anahtarlama elemanı kullanıldığında 2. en yüksek seviye sayısı elde edildiği, 12 adet ve daha fazla sayıda anahtarlama elemanı kullanıldığında ise en yüksek seviye sayısı elde edildiği görülmektedir. Ayrıca anahtarlama sayısı bakımından yapılan karşılaştırmanın sonuçlarına bakıldığında, önerilen yapı ile en az sayıda anahtarlamanın yapıldığı görülmektedir.

Prototipi yapılan eviricinin her seviye modülünde bulunan bağımsız kaynak ihtiyacı sistemin dejavantajı olarak karşımıza çıkmaktadır. Bu dezavantaj iki şekilde aşılabilir;

(i) Bir primerli çok sekonderli transformatör sarılarak birden fazla bağımsız kaynak elde edilebilir. Ayrıca sarılacak transformatör yüksek frekanslı çalıştırılarak nüve kesiti azaltılabilir. Transformatördeki bağımsız sekonderlerde bulunan alternatif gerilim köprü doğrultucu ve kapasite ile doğrultulmak suretiyle istenilen sayıda bağımsız kaynak elde edilebilir.

(ii) Evirici yapısı yenilenebilir enerji kaynaklarından olan güneş pilleri ile birlikte çalıştırılabilir. Böylece sistemde kullanılacak olan güneş pilleri uygun gerilim ve

kapasitelerde gruplandırılarak birden fazla bağımsız gerilim kaynağı elde edilmiş olur. Bu sayede evirici şebeke ile senkron çalıştırılarak şebekeye enerji aktarılabilir. Mevcut imkanlar en iyi şekilde değerlendirilerek tamamı uygulamaya geçirilmiş bu çalışmanın bundan sonraki benzer çalışmalara ışık tutacağı ve taban oluşturacağı söylenebilir.

Elde edilen sonuçların oluşturduğu temel doğrultusunda ileride yapılacak çalışmalar için getirilen öneriler aşağıdaki gibi sıralanabilir;

Prototipi yapılan evirici,

(i) Yapılan simülasyon ve deneysel çalışmalardan görüldüğü üzere istenilen genlik ve frekansta gerilim üretilebildiğinden dolayı gerilim aktif filtre uygulamalarında,

(ii) İstenilen genlik ve frekansta gerilim üretilebilmesinin yanında bu gerilimin faz açısının kontrolü de yapılırsa kompanzasyon uygulamalarında,

(iii) İstenilen harmonik bileşenlere sahip gerilim üretebilmesi sayesinde deneysel amaçlı harmonik üreteci olarak,

(iv) Temel frekans sınırlarının kHz mertebesine kadar yükseltilebilmesiyle dijital ses yükselteç uygulamalarında,

kullanılabilir.

KAYNAKLAR

[1] Ozpineci B., Tolbert L. M., Chiasson J. N., "Harmonic Optimization of Multilevel Converters Using Generic Algorithms", ***IEEE Power Electronics Letters, Vol:3, No:3***, 92-95, 2005.

[2] Kang F. S., Park S. J. , Cho S. E., Kim C. U., Ise T., "Multilevel PWM Inverters Suitable for the Use of Stand-Alone Photovoltaic Power Systems", ***IEEE Transactions on Energy Conversion***, ***Vol:20, No:4***, 906-915, 2005.

[3] Ortuzar M., Carmi R., Dixon J., Moran L., "Voltage Source Aktive Power Filter, Based on Multi-Stage Converter and Ultra Capacitor DC-Link", ***The 29th Annual Conference of the IEEE Industrial Electronics Society (IECON 2003)***, ***Vol:3***, 2300-2305, 2003.

[4] Junling C., Yaohua L., Ping W., Zhizhu Y., Zuyi D., "A Closed-Loop Selective Harmonic Compensation with Capacitor Voltage Balancing Control of Cascaded Multilevel Inverter for High Power Active Power Filters", ***IEEE Power Electronics Specialists Conference (PESC 2008)***, 569-573 , 2008.

[5] Abdelhamid T.H., Madouh J.Y., "Advanced Static VAR Compensator Using a New Topology of Multilevel Inverters Energized from Non-Equal DC Sources", ***Power and Energy Society (PES 2008)***, 1-8, 2008.

[6] Rodriguez J., Lai J. S., Peng F. Z., "Multilevel Inverters: A Survey of Topologies, Controls and Applications", ***IEEE Transactions on Industrial Electronics***, ***Vol:49, No:4***, 724-738, 2002.

[7] Park S.J., Kang F. S., Lee M. H., Kim C. U., "A New Single-Phase Five-Level PWM Inverter Employing a Deadbeat Control Scheme", ***IEEE Transactions on Electronics***, ***Vol:18, No:3***, 831-843, 2003.

[8] Kang F. S., Park S. J., Kim C. U., Cho S. E., "Half Bridge and Full Bridge Cell Based Multilevel PWM Inverter with Cascaded Tranformers", ***The 47th IEEE International Midwest Symposium on Circuits and Systems***, 273-276, 2004.

[9] Kang F. S., Rhee K. Y., Park J. S., Moon C. J., Ise T., "New Approach for Cascaded-Transformers-Based Multilevel Inverter with An Efficient Switching Function", ***The 30th Annual Conference of the IEEE Industrial Electronics Society***, 1805-1810, 2004.

[10] Su, G. J., "Multilevel DC Link Inverter", ***IAS 2004***, 806-812, 2004.

[11] Ozpineci B., Tolbert L. M., Chiasson J. N., "Harmonic Optimization of Multilevel Converters Using Generic Algoritms", ***35th Annual IEEE Power Electronics Specialists Conference***, 3911-3916, 2004.

[12] Hua C. C., Wu C. H., Chuang C. W., "Control of Low-Distortion 27-Level Cascade Inverter with Three H-Bridge Inverter Modules", ***IEEE International Conference on Industrial Technology***, 277-282, 2006.

[13] Sneineh A. A., Wang M. Y., "Novel Hybrid Flying-Capacitor-Half-Bridge 9-Level Inverter", ***IEEE Tencon 2006***, 1-4, 2006.

[14] Hamzah M. K., Noor Mohammad S. Z., Abdul Shukor S. F., "A New Single-Phase Inverter using Single-Phase Matrix Converter Topology", ***1st International Power and Energy Conference (PECON 2006)***, 459-464, 2006.

[15] Song P.G., Guan E.Y., Zhao L., Liu S.P., "Hybrid Electric Vehicles with Multilevel Cascaded Converter using Genetic Algorithm", ***IEEE Conference on Industrial Electronics and Applications (ICIEA 2006)***, 1-6 , 2006.

[16] Hua C.C., Wu C.W., Chuang C.W., "Fully Digital Control of 27-Level Cascade Inverter with Variable DC Voltage Sources", ***2nd IEEE Conference on Industrial Electronics and Applications***, 2441-2448 , 2007.

[17] Zhang F., Yang S., Peng F.Z., Qian Z., "A Zigzag Cascaded Multilevel Inverter Topology with Self Voltage Balancing", ***The Applied Power Electronics Conference and Exposition (APEC 2008)***, 1632-1635, 2008.

[18] Chen A., Zhang C., Ma H., Deng Y., "A Novel Multilevel Inverter Topology with no Clamping Diodes and Flying Capasitors", ***The 34th Annual Conference of IEEE Industrial Electronics Society (IECON 2008)***, 3184-3187, 2008.

[19] Tehrani K.A., Rasoanarivo I., Andriatsioharana H., Sargos F.M., "A New Multilevel Inverter Model NP withhout Clamping Diodes", ***The 34th Annual Conference of IEEE Industrial Electronics Society (IECON 2008)***, 466-472, 2008.

[20] Sivkov O., Pavelka J., "Analysis of Capacitor Dividers for Multilevel Inverter", ***13th International Power Electronics and Motion Control Conference (EPE-PEMC 2008)***, 221-228, 2008.

[21] Ahmadi D., Wang J., "Full Study of a Precise and Practical Harmonic Elimination Method for Multilevel Inverters", ***The Applied Power Electronics Conference and Exposition (APEC 2009)***, 871-876, 2009.

[22] Liu Y., Hong H., Huang A. Q., "Real-Time Calculation of Switching Angles Minimizing THD for Multilevel Inverters with Step Modulation", ***IEEE Transactions on Industrial Electronics***, ***Vol:56, No:2***, 285-293, 2009.

[23] Du Z., Tolbert L.M., Ozpineci B., Chiasson J.N., "Fundamental Frequency Switcihing Strategies of a Seven-Level Hybrid Cascaded H-Bridge Multilevel Inverter", ***IEEE Transactions on Power Electronics***, ***Vol:24, No:1***, 25-33, 2009.

[24] Çamur S., Arifoğlu B., Beşer E., Kandemir Beşer E., "A Novel Topology for Single-Phase Five-Level Inverter", ***5th WSEAS/IASME Int. Conf. On Electric Power Systems, High Voltages, Electric Machines (POWER '05)***, 314-319, 2005.

[25] Çamur S., Arifoğlu B., Beşer E., Kandemir Beşer E., "Design and Application of A Novel Structure and Topology for Single-Phase Five-Level Inverter", ***WSEAS Transactions on Electronics***, ***Issue: 11 Vol:3***, 543-549, 2006.

[26] Beşer E., Çamur S., Arifoğlu B., Kandemir Beşer E., "Çok Seviyeli Evirici Tasarımı ve Uygulaması", ***Kaynak Elektrik Dergisi***, 134-137, Ocak 2008.

[27] Beşer E., Çamur S., Arifoğlu B., Kandemir Beşer E., "Design and Application of a Noval Structure and Topology for Multilevel Inverter", ***International Symposium on Power Electronics, Electrical Drives, Automation and Motion (Speedam'08)***, 969-974, June 2008.

[28] Beşer E., Arifoğlu B., Çamur S., Kandemir Beşer E, "A Noval Design and Application of A Single Phase Multilevel Inverter", ***International Review of Electrical Engineering***, ***Vol:4, No:1***, 7-13, Feb 2009.

[29] Daher S., "Analysis, Design and Implementation of a High Efficiency Multilevel Converter for Renewable Energy Systems", Phd Thesis, ***Kassel University***, Germany, 2006.

[30] Wakileh G.J., "Power Systems Harmonics", ***Springer-Verlag Berlin Heidelberg***, ISBN: 3-540-42238-2, 2001.

ÖZGEÇMİŞ

1977 yılında İzmit'te doğdu. İlkokul ve orta okulu İzmit'te okudu. 1996 yılında Kocaeli Anadolu Teknik Lisesi'nin Elektrik Bölümü'nden mezun oldu. Aynı yıl Kocaeli Üniversitesi Elektrik Mühendisliği Bölümü'nü kazandı. 2000 yılında lisans öğretimini tamamladı. Daha sonra Kocaeli Üniversitesi Fen Bilimleri Enstitüsü'nde Elektrik Mühendisliği A.B.D.'da yüksek lisans programına başladı. Aynı zamanda Kocaeli Üniversitesi, Elektrik Mühendisliği Bölümü'nde Araştırma Görevlisi olarak çalışmaya başladı. 2004 yılında yüksek lisans öğretimini tamamladı. Aynı yıl Kocaeli Üniversitesi Fen Bilimleri Enstitüsü'nde Elektrik Mühendisliği A.B.D.'ında doktora programına başladı. Halen Kocaeli Üniversitesi, Elektrik Mühendisliği Bölümü'nde Araştırma Görevlisi olarak çalışmaktadır.