İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

CDTA ELEMANI TASARIMI VE UYGULAMA DEVRELERİNİN GELİŞTİRİLMESİ

YÜKSEK LİSANS TEZİ

Müh. Atilla UYGUR

Anabilim Dalı : ELEKTRONİK VE HABERLEŞME MÜHENDİSLİĞİ

Programı : ELEKTRONİK MÜHENDİSLİĞİ

HAZİRAN 2006

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

CDTA ELEMANI TASARIMI VE UYGULAMA DEVRELERİNİN GELİŞTİRİLMESİ

YÜKSEK LİSANS TEZİ

Müh. Atilla UYGUR
(504031203)

Tezin Enstitüye Verildiği Tarih : 8 Mayıs 2006
Tezin Savunulduğu Tarih : 14 Haziran 2006

Tez Danışmanı :	**Prof. Dr. Hakan Kuntman**
Diğer Jüri Üyeleri	**Prof.Dr. Sait Türköz**
	Doç.Dr. Oğuzhan Çiçekoğlu (B.Ü.)

HAZİRAN 2006

ÖNSÖZ

Bu tez çalışmasında farksal akımlı geçiş iletkenliği kuvvetlendiricisi için CMOS devre yapıları ve akım modlu devre uygulamaları önerilmiştir. Önerilen yapılar üstün ve zayıf yönleriyle tartışılmış ve başarımları bilgisayar benzetimleriyle gösterilmiştir.

Yapılan çalışmanın hazırlanmasında beni her bakımdan yönlendiren, çalışmanın her aşamasında ilgi ve desteğini esirgemeyen sayın hocam Prof. Dr. Hakan Kuntman'a ve benim için her türlü fedakârlıktan kaçınmayan aileme en derin sevgi, saygı ve teşekkürlerimi sunarım.

Hazırlanan çalışmanın bu konuda araştırma yapan herkese faydalı olması dileğiyle…

Haziran 2006 **Atilla Uygur**

İÇİNDEKİLER

KISALTMALAR **v**
TABLO LİSTESİ **vi**
ŞEKİL LİSTESİ **vii**
SEMBOL LİSTESİ **ix**
ÖZET **x**
SUMMARY **xi**

1. GİRİŞ **1**

1.1. Akım modlu uygulamaların geniş bantlı çalışmaya uygunluğu 1
1.2. Devrelerin akım modlu olarak basitleştirilebilme olanağı 2
1.3. Akım modlu yapıların düşük besleme gerilimlerinde çalışabilmeleri 2
1.4. Akım modlu devrelerin daha geniş lineer çalışma aralığı sağlaması 3

2. FARKSAL AKIMLI GEÇİŞ İLETKENLİĞİ KUVVETLENDİRİCİSİ **4**

2.1. CDTA sembolü ve uç denklemleri 5
2.2. CDTA elemanını akım taşıyıcı ve OTA kullanarak gerçekleme 6
2.3. CMOS CDTA 7
2.4. CMOS CDTA ile ilgili SPICE benzetim sonuçları 8
2.5. Düşük Besleme Gerilimlerinde Çalışabilen CMOS CDTA 14
2.5.1. FVF Yapısı 15
2.5.2. Çıkış Katı 17
2.6. Düşük Besleme Gerilimlerinde Çalışabilen CMOS CDTA Benzetim Sonuçları 18
2.7. Çok Çıkışlı CDTA Yapısı 22

3. UYGULAMA DEVRELERİ **24**

3.1. Çok Çıkışlı İkinci Dereceden Aktif Süzgeç Yapısı 24
3.2. Çok Giriş Çok Çıkışlı CDTA Temelli KHN Filtresi 26
3.3. MOCDTA Temelli KHN Filtresi 32
3.4. Birinci Dereceden Tüm Geçiren Süzgeç Devresi 36
3.5. CDTA Temelli Kuadratur Osilatör Tasarımı 38
3.6. Yedinci Dereceden Video Örtüşme Filtresi 41

4. SONUÇLAR VE TARTIŞMA **47**

KAYNAKLAR **49**

ÖZGEÇMİŞ **51**

KISALTMALAR

CDTA	: Current Differencing Transconductance Amplifier
CCII	: Current Conveyor Second Generation
OTA	: Operational Transconductance Amplifier
MOCDTA	: Multi-Output Current Differencing Amplifier
KHN	: Kervin-Huelsman-Newcomb
FVF	: Flipped Voltage Follower
DCCCS	: Differential Current Controlled Current Source
SPICE	: Simulation Program with Integrated Circuits Emphasis
COA	: Current Operational Amplifier
LP	: Low Pass
HP	: High Pass
BP	: Band Pass

TABLO LİSTESİ

Sayfa No

Tablo 2.1.	CMOS CDTA devresi tranzistor boyutları	9
Tablo 2.2.	CMOS CDTA devresi benzetim sonuçları	15
Tablo 2.3.	Düşük Beslemeli CDTA devresi tranzistor boyutları	19
Tablo 2.4.	Düşük Beslemeli CDTA devresi benzetim sonuçları	22
Tablo B.1.	Yedinci dereceden pasif eliptik filtre eleman değerleri	67
Tablo C.1.	Yedinci dereceden aktif eliptik filtre eleman değerleri	67

ŞEKİL LİSTESİ

		Sayfa No
Şekil 2.1	: CDTA Elemanı Devre Sembolü	5
Şekil 2.2	: CDTA Elemanın Akım Taşıyıcı ve OTA İle Gerçekleştirilmesi	6
Şekil 2.3	: CMOS CDTA	7
Şekil 2.4	: z Terminal Akımının p Terminal akımına göre değişimi	9
Şekil 2.5	: z Terminal Akımının n Terminal akımına göre değişimi	9
Şekil 2.6	: Ip Giriş Akımına Göre x+ ve x- Akımlarının Değişimi	10
Şekil 2.7	: Iz/Ip Oranının Frekansla Değişimi	11
Şekil 2.8	: Iz/In Oranının Frekansla Değişimi	11
Şekil 2.9	: P Terminali Giriş Direncinin Frekansla Değişimi	12
Şekil 2.10	: N Terminali Giriş Direncinin Frekansla Değişimi	12
Şekil 2.11	: X+ ve X- Uçlarından Alınan Devrenin Büyük İşaret Yanıtı	13
Şekil 2.12	: X+ Ucundan Alınan Devrenin Darbe Cevabı	13
Şekil 2.13	: Düşük Besleme Gerilimlerinde Çalışabilen CMOS CDTA	15
Şekil 2.14	: Yalın Hali İle FVF yapısı	15
Şekil 2.15	: Çıkış Katının Dört Adet Eviriciden Oluşturulması	17
Şekil 2.16	: Z Terminal Akımının Giriş Terminal Akımlarına Göre Değişimi	18
Şekil 2.17	: CDTA Giriş Direncinin Akımla Değişimi	19
Şekil 2.18	: N Terminal Akımının Frekansla Değişimi	19
Şekil 2.19	: P Terminal Akımının Frekansla Değişimi	20
Şekil 2.20	: CDTA Geçiş İletkenliğinin Frekansla Değişimi	20
Şekil 2.21	: MOCDTA Sembolü	22
Şekil 2.22	: CMOS MOCDTA	23
Şekil 3.1	: İşlemsel Kuvvetlendiricili Tow-Thomas Filtresi	25
Şekil 3.2	: CDTA Kullanılarak Gerçeklenmiş Çok Çıkışlı Aktif Süzgeç	25
Şekil 3.3	: Devrenin Alçak,Yüksek ve Band Geçiren Çıkış Karakteristikleri	26
Şekil 3.4	: İşlemsel Kuvvetlendiricilerle Gerçeklenmiş KHN Filtresi	27
Şekil 3.5	: CDTA Kullanılarak Gerçeklenmiş KHN Filtresi	28
Şekil 3.6	: İdeal ve Benzetimle Elde Edilmiş Filtre Yanıtları (Ii1= Iin)	30
Şekil 3.7	: İdeal ve Benzetimle Elde Edilmiş Filtre Yanıtları (Ii2= Iin)	30
Şekil 3.8	: Devrenin Toplam Harmonik Distorsiyonu	31
Şekil 3.9	: MOCDTA Tabanlı KHN Süzgeci	32
Şekil 3.10	: İdeal ve Benzetimle Elde Edilmiş Alçak Geçiren Filtre Yanıtı	34
Şekil 3.11	: İdeal ve Benzetimle Elde Edilmiş Yüksek Geçiren Filtre Yanıtı	34
Şekil 3.12	: İdeal ve Benzetimle Elde Edilmiş Band Geçiren Filtre Yanıtı	35
Şekil 3.13	: İdeal ve Benzetimle Elde Edilmiş Çentik Filtre Yanıtı	35
Şekil 3.14	: İdeal ve Benzetimle Elde Edilmiş Tüm Geçiren Filtre Yanıtı	36
Şekil 3.15	: CDTA'lı Birinci Dereceden Tüm Geçiren Filtre Genel Yapısı	36
Şekil 3.16	: İdeal ve Benzetimle Elde Edilmiş Tüm Geçiren Filtre Yanıtı	37
Şekil 3.17	: Birinci Dereceden Tüm Geçiren Süzgecin Büyük İşaret Yanıtı	38
Şekil 3.18	: CDTA Tabanlı Kuadratur Osilatör	39
Şekil 3.19	: CDTA Tabanlı Kuadratur Osilatör Benzetim Sonucu	39
Şekil 3.20	: Çıkış Geriliminin Yük Direnci İle Değişimi	40

Şekil 3.21 : Yedinci Dereceden Pasif Eliptik Alçak Geçiren Filtre 42
Şekil 3.22 : Yedinci Dereceden CDTA'lı Aktif Eliptik Alçak Geçiren Filtre 43
Şekil 3.23 : İdeal ve Benzetimle Elde Edilen Filtre Kazanç-Frekans Eğrileri 44
Şekil 3.24 : Filtre Basamak Yanıtı 44
Şekil 3.25 : Filtre Toplam Harmonik Distorsiyonu 45
Şekil 3.26 : THD Değerinin Yük Direnci İle Değişimi 45

SEMBOL LİSTESİ

C_{ox}	: MOS tranzistor geçit oksit kapasitesi
I_n	: CDTA n terminali giriş akımı
I_p	: CDTA p terminali giriş akımı
I_x	: CDTA x terminali çıkış akımı
I_z	: CDTA z terminali çıkış akımı
f_o	: Osilasyon frekansı
g	: CDTA geçiş iletkenliği
g_m	: MOS tranzistor eğimi
Q	: Filtre kalite faktörü
r_o	: MOS tranzistor çıkış direnci
V_p	: CDTA p terminal gerilimi
V_n	: CDTA n terminal gerilimi
V_{GS}	: MOS tranzistor geçit kaynak arası gerilim
V_{TH}	: MOS eşik gerilimi
W/L	: MOS tranzistorda kanal genişliğinin kanal boyuna oranı
w_o	: Filtre doğal frekansı

CDTA ELEMANI TASARIMI VE UYGULAMA DEVRELERİNİN GELİŞTİRİLMESİ

ÖZET

Akım modlu işaret işleme günümüzün modern devrelerinin geniş band genişliği, geniş dinamik aralığı gibi ihtiyaçlarını başarıyla karşıladıklarından gerilim modlu devrelere iyi birer alternatif olmaktadırlar. Bu yüzden çok sayıda akım modu yaklaşımını izleyen devreler önerilmekte ve gerilim modlu alternatiflerine göre üstün yanları gösterilmektedir.

Farksal akımlı geçiş iletkenliği kuvvetlendiricisi (CDTA) son zamanlarda önerilmiş olan akım modlu uygulamalara uygun bir aktif bloktur. Uygun bir şekilde kullanıldığında etkin devre çözümleri sağlamaktadır.

Bu çalışmada farksal akımlı geçiş iletkenliği kuvvetlendiricisi için yeni CMOS devreler önerilmiştir. Bu devrelerin avantajları ve dezavantajları tartışılmıştır. Önerilen devreler çeşitli uygulama devrelerinde kullanılmıştır. Buna ek olarak CDTA elemanını aktif blok olarak içeren yeni uygulama devreleri de önerilmiştir. Önerilen devrelerin başarımlarını göstermek amacıyla SPICE benzetimleri yapılmıştır. Elde edilen benzetimler ile teorik sonuçların birbiriyle yakından uyumlu olduğu görülmüştür.

DESIGN OF THE CDTA ELEMENT AND REALIZATION OF ITS APPLICATIONS

SUMMARY

Current-mode signal processing has become a very good alternative to voltage-mode one, which successfully fulfills large bandwidth and wide dynamic range requirements of modern circuits. Therefore, many circuits following "the current mode approach" have been proposed and their advantages over voltage-mode counter parts have been demonstrated.

Current differencing transconductance amplifier (CDTA) is a recently reported active building block which is suitable for current-mode applications. It leads to efficient circuit solutions if it is used properly.

In this study, new CMOS realizations of the Current Differencing Transconductance Amplifier are given. Advantages and disadvantages of these circuits are discussed. Proposed circuits are used in several application circuits. Moreover, new application circuits including CDTA as active block are proposed. To demonstrate the performance of proposed circuits, SPICE simulations are carried out. Simulation results are found in close agreement with theoretical results.

1. GİRİŞ

Günümüzde elektronik uygulamalarda sayısal devre ve sistemler ön plana çıkmış olsalar da analog devre yapıları ve sistemleri önemini sürdürmektedirler. Temel neden doğadaki işaretlerin sürekli zamanlı yani analog olmalarıdır. Oysaki sayısal devreler ayrık zamanlı işaretleri temel almaktadır. İnsan duyuları analog yani sürekli zamanlı işaretleri işlemekte ve beyine göndermektedir. Dolayısıyla insan faktörü de düşünüldüğünde analog yapıların kaçınılmaz olduğu ortaya çıkmaktadır. Bunun yanında kimi zaman bazı işaretleri sayısal olarak işlemek güç ve masraflı olmakta ve yine analog elektronik devre ve sistemlerine ihtiyaç duyulmaktadır. Bir örnek olarak, bir orkestranın ürettiği ses işaretini alan bir mikrofon düşünülebilir. Böyle bir mikrofonda mikro voltlardan yüzlerce mili voltlara kadar değişebilen analog gerilim seviyeleri oluşabilmektedir. Böyle bir uygulamada analog yapı bloğunun gerçekleştirdiği işlevi sayısal olarak gerçekleyebilmek çok zor ve pahalı, hatta imkansız olmaktadır. Bunun gibi birçok uygulamada analog devre yapılarına duyulan ihtiyaçtan dolayı analog ve sayısal devreler bir arada üretilerek günümüzün modern elektronik cihazları oluşturulmaktadır. Böyle sistemlerin başarıyla gerçekleştirilebilmesi için yüksek performanslı sayısal bloklarla uyum sağlayabilecek analog devre yapılarının tasarlanması gerekmektedir [1].

Akım modlu uygulamalar son yıllarda oldukça ilgi çekmekte ve birçok devre yapısı için gerilim modlu devreler yerine akım modlu alternatifleri önerilmektedir. Böyle bir yaklaşımın tercih edilmesinin çok sayıda sebebi bulunmakta olup temel olarak dört başlık altında toplanabilir.

1.1 Akım modlu uygulamaların geniş bantlı çalışmaya uygunluğu

Akım modlu devreler gerilim modlu alternatiflerine göre daha geniş band genişliği sunmaktadır. Böyle bir özellik, akım modlu devreleri yüksek frekanslı uygulamalar için cazip hale getirmektedir. Akım modlu bir devre çözümünde işlenen işaret akım olmakta ve bu işaret çıkışa düşük empedanslı düğümler üzerinden aktarılmaktadır. İşaret akım olduğundan bunu kaybetmemek için devreler, işaret, düşük empedanslı düğümlerden geçecek şekilde tasarlanır. Bunun bir sonucu olarak da işaret yolu üzerinde oluşabilecek frekans kutupları yüksek frekanslara kaymaktadır.

1.2 Devrelerin akım modlu olarak basitleştirilebilme olanağı

Temel MOS tranzistorlu yapılar düşünüldüğünde devrelerin akım modlu olarak daha az sayıda tranzistorla gerçeklenebileceği sonucuna varılabilir. Çünkü en temel üç MOS yapıdan ikisinde çıkış işareti akım olmaktadır ki bunlar ortak kaynak ve ortak geçit konfigürasyonlarıdır. Diğer yapı olan ortak savaklı kuvvetlendirici gövde etkisi nedeniyle düşük besleme gerilimli uygulamalara uygun olmamaktadır. Sonuçta, MOS tranzistorlu devrelerin akım modlu olarak daha basit bir şekilde gerçekleştirilebileceği iddia edilebilir [2].

Ayrıca akım modlu birçok devrenin gerilim modlu eşdeğerlerine göre daha az sayıda eleman içerdiği şu ana kadar olan literatürdeki akım ve gerilim modlu devreler incelendiğinde görülebilir. Bunun temel nedenlerinden bir tanesi akım modlu aktif blokların giriş çıkış ilişkilerinin kolaylıkla ve az sayıda transistor kullanılarak sağlanabilmesidir. Örnek vermek gerekirse, en temel akım modlu bloklardan olan akım taşıyıcı basit devre çözümleriyle gerçeklenebilmekte ve tatmin edici sonuçlar alınmaktadır. Oysaki gerilim modlu devrelerde yüksek kazanç gereksiniminden dolayı devre karmaşası artmaktadır. Bu tip devreler istenildiğinde basitleştirilebilmekle beraber devre performansı yeterli düzeye erişememektedir. Bunun en güzel örneği olarak, en çok kullanılan gerilim modlu eleman olan işlemsel kuvvetlendirici yapısı verilebilir. Devre giriş çıkış ilişkisi bakımından, ideal işlemsel kuvvetlendiriciden beklenen sonsuz kazançtır. Gerçekte buna yaklaşılabilmek için çok sayıda kazanç katı kullanılma zorunluluğu vardır. Kaskod gibi kazanç artırıcı değişik çözümler bulunsa da bu gibi çözüm yöntemlerinin çeşitli sorunları mevcuttur. Kaskod katlar kullanan devreler için bu sorunlardan en büyüğü yüksek değerli besleme gerilimi değerlerine ihtiyaç duymaları ve artık günümüzün düşük besleme gerilimlerinde çalışan yüksek performanslı yapıları için demode kalmalarıdır.

1.3 Akım modlu yapıların düşük besleme gerilimlerinde çalışabilmeleri

Günümüzde güç tüketimi analog uygulamalardaki en önemli tasarım kriterlerinden biri haline gelmiştir. Özellikle taşınabilir cep telefonu, diz üstü bilgisayarı, mp3 çalar gibi cihazların yaygınlaşması sonucu sınırlı pil gücünü en optimum şekilde kullanan devreler daha fazla rağbet görmekte ve bunun bir sonucu olarak da hem endüstride çalışan mühendisler hem de akademisyenler düşük besleme gerilimlerinde çalışan devreler tasarlamaya çalışmaktadırlar. Özellikle sayısal uygulamalarda besleme gerilimini düşük tutmak güç tüketimini önemli ölçüde azaltmaktadır. Bu yalnızca pil ömrünü uzatmakla kalmayıp sabit güç kaynağı ile beslenen sistemler için de önemli

avantajlar ve performans artışı sağlamaktadır. Bu sayede güç tüketimi çok fazla olmayıp devrelerin ısınması belli seviyelerde tutulabilmektedir.

Analog ve sayısal yapıların aynı kırmık içinde tasarlanması durumunda analog bloklarda sayısal bloklara uyum sağlamak durumunda kalmaktadır. Akım modu yaklaşımının belki de sağladığı en önemli avantaj olarak düşük besleme gerilimlerine uygun devrelerin daha kolay tasarlanmasına verdiği olanak düşünülebilir. Uygulamalarda işaret akım olduğundan bu işaretin salınımı besleme geriliminden büyük ölçüde bağımsız olmakta ve düşük besleme geriliminde bile istenen işaret salınımı elde edilebilmektedir. Oysaki gerilim modlu devrelerde devre üzerinde herhangi bir düğümde salınım ancak besleme gerilimi sınırlarında kalmaktadır. Günümüzde tümdevre yapılarındaki bu düşük besleme gerilimine yönelim nedeniyle akım modlu uygulamaların önemi her geçen gün artmaktadır.

1.4 Akım modlu devrelerin daha geniş lineer çalışma aralığı sağlaması

Akım modlu devreler genel olarak açık çevrimde ve düşük kazançlarda çalıştırılırlar. Bunun sonucunda giriş çıkış karakteristikleri incelendiğinde akım modlu devrelerin lineer aralıklarının gerilim modlu devrelere göre daha geniş olduğu görülmektedir. Gerilim modlu devreler ise daha dar bir lineerlik aralığında çalışmakta bunun sonucu olarak da devrelerde girişe uygulanan büyük genlikli işaretler için distorsiyon yani girişe uygulanan işaretin çıkışa bozularak yansıtılması söz konusu olmaktadır.

.

2. FARKSAL AKIMLI GEÇİŞ İLETKENLİĞİ KUVVETLENDİRİCİSİ

Akım modlu olarak çalışan çok sayıda devre yapısı ile karşılaşmak mümkündür. En bilinenleri akım taşıyıcı ve OTA olmakla beraber son yıllarda çok sayıda yeni akım modlu devre bloğu önerilmiş ve çeşitli devre yapılarında kullanılarak üstün ve zayıf yönleri kıyaslanmıştır.

Son zamanlarda önerilmiş olan akım modlu aktif devre bloklarından biri de farksal akımlı geçiş iletkenliği kuvvetlendiricisidir. İngilizce "Current Differencing Transconductance Amplifier" (CDTA) olarak isimlendirilmektedir.

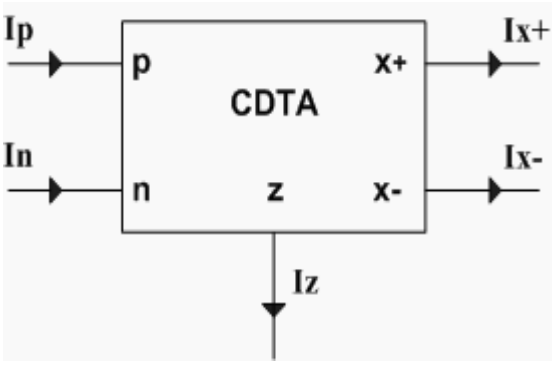
2.1 CDTA sembolü ve uç denklemleri

Farksal akımlı geçiş iletkenliği kuvvetlendiricisi 2003 yılında Biolek [3] tarafından önerilmiş beş uçlu akım modlu aktif bir devre bloğudur. İki adet giriş ucu, bir ara terminal ve iki adet çıkış terminalinden oluşur. Girişler diferansiyel olup girişe uygulanan akımın farkını almaktadır. Bu fark akımı giriş katı üzerinden ara terminale aktarılır ve bu uca bağlanan bir harici empedans aracılığıyla gerilime dönüştürülür. Bu gerilim elemanın geçiş iletkenliği parametresi ile çarpılarak çıkışında dengeli iki akıma dönüştürülür.

CDTA elemanın sembolü Şekil 2.1'de verilmiştir. Şekilden görüldüğü gibi p ve n, giriş terminallerini oluşturmakta z giriş fark akımının üzerinden aktığı ara terminal olmakta, x+ ve x- ise dengeli akım çıkışlarını oluşturmaktadır. Bu dengeli çıkış akımları çıkışta kullanılan bir dual OTA aracılığıyla gerçeklenebilir.

Ara terminal olan z üzerinden akan akım, önce z terminaline bağlı bir empedans ile gerilime dönüştürülmekte ve bu gerilim çıkışta kullanılan OTA yapısının g geçiş iletkenliği ile çıkış akımına çevrilmektedir. Bu geçiş iletkenliği parametresi doğrudan CDTA elemanın tanım denklemlerine girmekte ve devre performansında önemli ölçüde etkili olmaktadır. Elemanın ilginç bir özelliği, z ucuna herhangi bir empedans bağlanmaz yada çok yüksek değerli bir direnç bağlanırsa CDTA yapısının akım işlemsel kuvvetlendiricisine dönüşmesidir. Dolayısıyla z ucu açık devre edilmiş olan bir farksal akımlı geçiş iletkenliği kuvvetlendiricisi kullanarak bütün akım işlemsel

kuvvetlendiricisi içeren devre çözümlerini de gerçeklemek mümkündür. Şekil 2.1' de elemanın devre sembolü verilmiştir.



Şekil 2.1: CDTA Elemanı Devre Sembolü

CDTA elemanını (2.1)'de verilen tanım bağıntılarından görüldüğü gibi her iki giriş ucunun gerilim seviyeleri ideal olarak sıfır olmakta ve giriş katı her iki giriş terminaline uygulanan işaretin farkını almaktadır. Bu fark akımı I_z olarak z terminalinden akmaktadır.

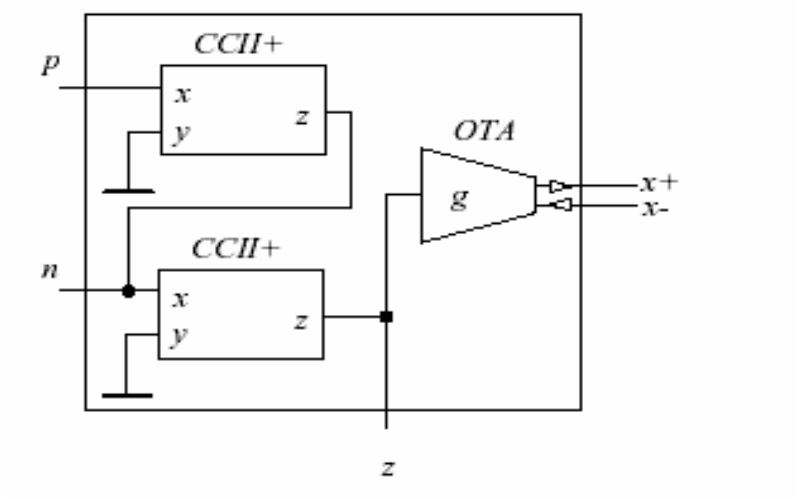
$$\begin{aligned} V_p = V_n = 0, \quad I_{x+} = gV_z \\ I_z = I_p - I_n, \quad I_{x-} = -gV_z \end{aligned} \tag{2.1}$$

İdealde elemanın giriş uçlarından görülen direnç sıfır olmalıdır. Pratikte giriş katı tasarlanırken bu özelliğe dikkat etmek gerekir. Giriş katını değişik şekillerde gerçeklemek mümkün olmakla beraber en kestirme yollardan biri giriş katı olarak fark akım kontrollü akım kaynağı yapısı kullanmaktır. Diğer bir yol ise akım aynaları üzerinden akımı dolaştırarak fark işlemini gerçeklemektir. Fakat akım aynaları kullanıldığında akım yansıtma oranlarında oluşabilecek idealden sapmalar devre performansını olumsuz etkileyebilmektedir. Ayrıca böyle bir yapı kullanıldığında giriş direncini düşürecek şekilde akım aynalarını tasarlamak ya da devreye giriş direncini düşük tutacak şekilde eklemeler yapmak mümkündür.

Eleman tasarımı yapılırken çıkış katının geçiş iletkenliği parametresine de önem verilmelidir. Çünkü bu parametrede oluşabilecek değişimler özellikle de çalışma frekansında ortaya çıkarsa genel olarak farksal akımlı geçiş iletkenliği kuvvetlendiricisi içeren devrelerin başarımını doğrudan etkiler ve elemanın geçiş iletkenliğinde oluşabilecek idealden sapmalar doğrudan tanım denklemlerine girdiğinden genel devre performansını da olumsuz etkileyebilir. Bu yüzden çıkış katı tasarımı da CDTA elemanı için önemli olmaktadır.

2.2 CDTA elemanını akım taşıyıcı ve OTA kullanarak gerçekleme

Farksal akımlı geçiş iletkenliği kuvvetlendiricisini değişik şekillerde oluşturmak mümkündür. Bir yöntem iki adet akım taşıyıcı ve bir adet çıkışta dual OTA kullanmaktır. Böyle bir yöntemle oluşturulmuş bir CDTA yapısı Şekil 2.2'de verilmiştir [3].



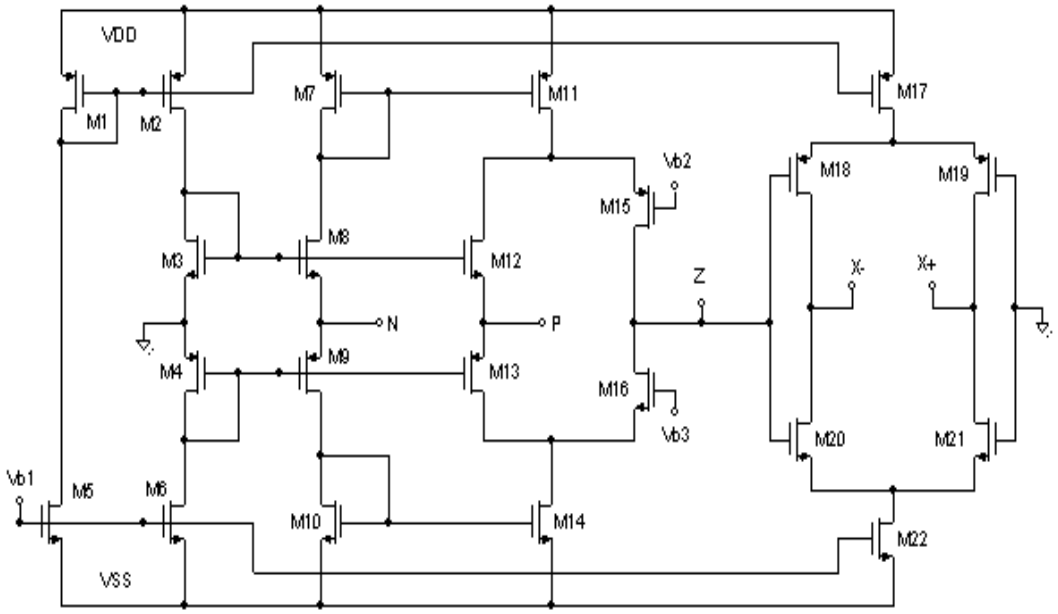
Şekil 2.2: CDTA elemanının akım taşıyıcı ve OTA ile gerçekleştirilmesi[3]

Şekil 2.2'de farksal akımlı geçiş iletkenliği kuvvetlendiricisinin giriş katı iki adet pozitif ikinci kuşak akım taşıyıcı kullanılarak gerçekleştirilmiştir. CCII elemanlarının y giriş terminalleri topraklanmış ve akım taşıyıcının özelliğinden dolayı bu gerilimi izleyen x giriş terminallerini de toprak potansiyeline gelmiştir. Birinci CCII elemanının z ucundan yine ikinci kuşak akım taşıyıcının özelliğinden dolayı x terminalinin akımı yani CDTA elemanın p giriş terminalinin akımı akmaktadır. Birinci CCII elemanın z ucu ikinci CCII elemanının x giriş terminaline bağlanarak çıkışında CDTA elemanının giriş terminal akımlarının farkı akmaktadır. Bu nokta CDTA elemanın z terminali olur ve genel olarak eleman kullanılırken buraya topraklı bir empedans bağlanır. Bu özellik CDTA elemanını cazip hale getirmektedir; çünkü bu özellik sayesinde birçok devre yapısı ileride gösterileceği gibi sadece topraklı pasif elemanlar kullanılarak gerçeklenebilmektedir. Bu tümdevre teknolojisi açısından düşünüldüğünde istenen bir durumdur; çünkü kapasitelerin günümüz tümdevre proseslerinde topraklı olarak gerçeklenmesi daha kolay olmaktadır.

2.3 CMOS CDTA

Bu çalışmada CDTA elemanı için Biolek tarafından önerilen iki akım taşıyıcı ve bir OTA kullanılarak gerçekleme metodu tercih edilmeyecektir. Böyle bir yöntem hem çok sayıda tranzistor içermesi hem de oluşabilecek parazitikler nedeniyle elemanın kullanılabilir frekans bölgesini daraltabilmektedir.

Önerilen CMOS CDTA yapısı Şekil 2.3'de gösterilmiştir [4]. Devre tasarlanırken girişte diferansiyel akım kontrollü akım kaynağı yapısı İngilizce ismi ile "Differential Current Controlled Current Source" (DCCCS) kullanılmıştır.



Şekil 2.3: CMOS CDTA

M1'den M16'ya kadar olan tranzistorlar DCCCS' yi oluşturmaktadırlar. Giriş katının doğru çalışması için M8 ve M9 tranzistorlarının M3, M4 ve M12, M13 tranzistorlarının boyutlarına oranla iki kat büyük seçilmeleri gerekmektedir. CDTA girişindeki n terminalinden uygulanan işaret akımı M9 üzerindeki çalışma akımı ile toplanıp M10 üzerinden akar ve buradan M14'e akım aynası yapısı tarafından aynalanır. M8 üzerinden akan akım M7 üzerinden M11'e aynalanır. M12 üzerinden bu çalışma akımının yarısı akmaktadır zira bu tranzistorun boyutu M8' in yarısı seçilmiştir ve p terminaline uygulanan işaret akımı ile bu akım toplanıp M13 üzerinden M14'e doğru akmaktadır. M14 üzerinde n işaret akımı ve M9 çalışma akımı olduğundan, M16 üzerinden M9 çalışma akımının yarısı ve n terminali işaret akımının p terminali işaret akımından olan farkı akar. M15 üzerinden ise M9 çalışma

akımının yarısı akmaktadır. Sonuçta M15 ve M16'nın kesiştiği bu düğümden dışarı doğru akan akım p terminali işaret akımının n terminali işaret akımından farkı olmaktadır.

M17'den M22'ye kadar olan yapı çıkışta bulunan dual OTA katı oluşturmaktadır. Bu yapı Arbel ve Goldminz [5] tarafından önerilmiş olan yüzen akım kaynağı İngilizce ismi ile "Floating Current Source" (FCS) olarak isimlendirilmektedir. Yapı aslında karşılıklı olarak bağlanmış iki evirici yapısının analog olarak kullanılması ve bunların iki akım kaynağı tranzistor tarafından beslenmesi prensibine dayanmaktadır. Diğer bir bakış açısı ise iki adet fark kuvvetlendiricisinin üst üste bağlanması olarak düşünülebilir. Çıkış terminallerinin birbirini yüksek hassasiyetle izlemesi FCS'nin özelliğinden kaynaklanmaktadır. Yapı incelendiğinde Kirschoff'un düğüm akımları yöntemi kullanılarak bu özellik rahatça görülebilir.

Yüzen akım kaynağı akım modlu birçok uygulama için hem kompakt hem de verimli bir çıkış katı olmakla beraber bazı dezavantajları da mevcuttur. Çıkış direnci yeterince yüksek olmamakta, ayrıca kaskod yapılamamaktadır. Ayrıca üst üste kullanılan dört adet tranzistor nedeniyle kullanılabilir besleme gerilimlerini sınırlamakta ve çok düşük besleme gerilimli yapılar için pek uygun olmamaktadır.

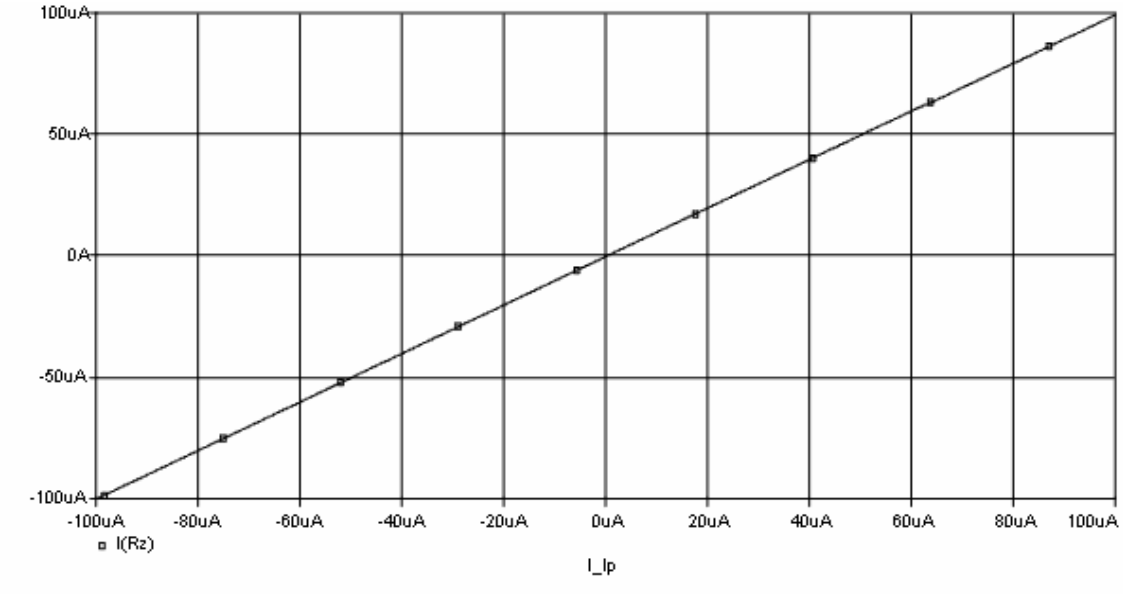
2.4 CMOS CDTA ile ilgili SPICE benzetim sonuçları

Önerilen CMOS CDTA yapısının performansını incelemek amacıyla SPICE programı aracılığıyla benzetimler yapılmıştır. Benzetimlerde tranzistorlar için n kuyulu MIETEC 0.5µm proses parametreleri kullanılmıştır. Devre için besleme gerilimleri ±2.5V olarak seçilmiştir. Tranzistorlara ilişkin boyutlar ise Tablo 2.1' de verilmiştir.

Tablo 2.1: Tranzistorlara İlişkin Boyutlar

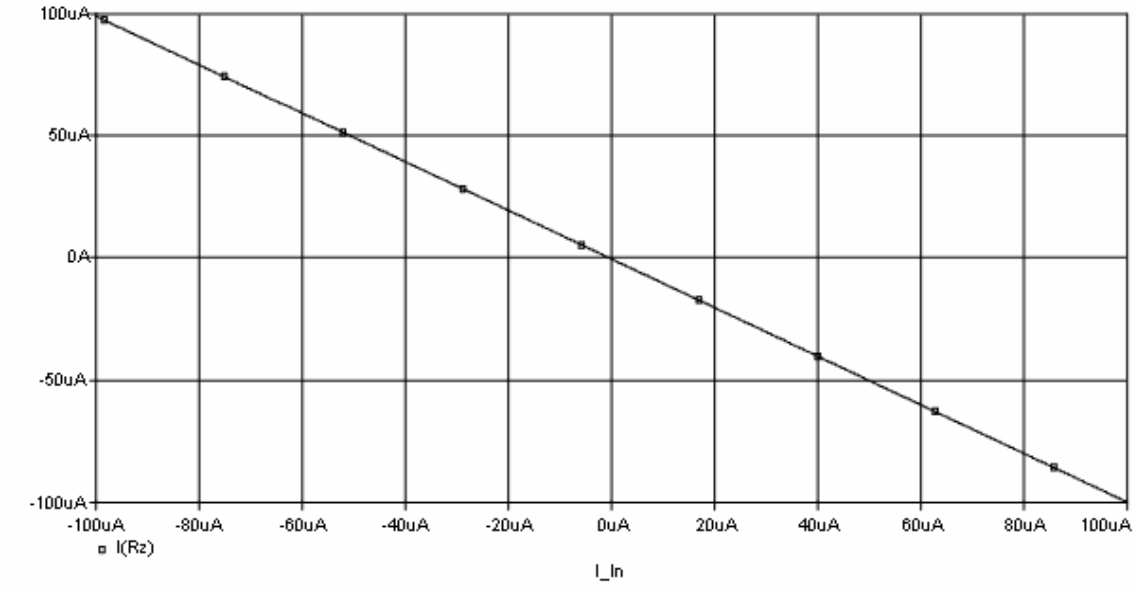
M1	12µ/1µ	M12	100µ/1µ
M2	12µ/1µ	M13	100µ/1µ
M3	100µ/1µ	M14	40µ/1µ
M4	100µ/1µ	M15	40µ/1µ
M5	12µ/1µ	M16	40µ/1µ
M6	12µ/1µ	M17	40µ/1µ
M7	40µ/1µ	M18	230µ/1µ
M8	200µ/1µ	M19	230µ/1µ
M9	200µ/1µ	M20	50µ/1µ
M10	40µ/1µ	M21	50µ/1µ
M11	40µ/1µ	M22	40µ/1µ

Şekil 2.4'de z terminali çıkış akımının p terminali giriş akımına göre değişimi verilmiştir.



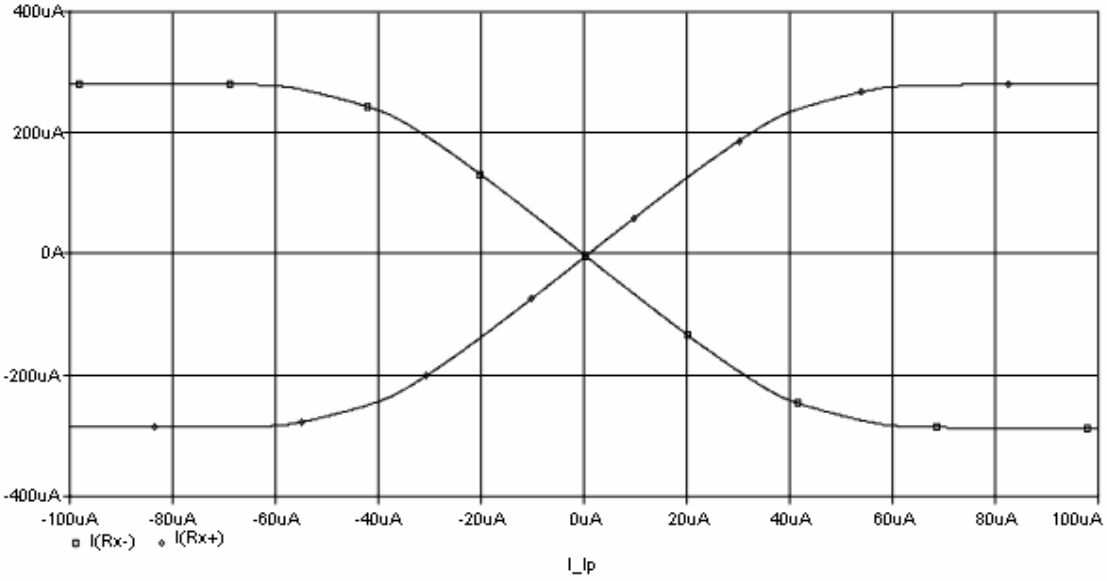
Şekil 2.4: z Terminal Akımının p Terminal akımına göre değişimi

Beklenen, p terminali akımı değişiminin z terminali akımını izlemesidir. Çünkü benzetimler esnasında n terminali açık bırakılmıştır ve CDTA tanım denklemlerinden dolayı n terminali akımı sıfırken z terminali akımı p terminal akımına eşit olmalıdır.



Şekil 2.5: z Terminal Akımının n Terminal akımına göre değişimi

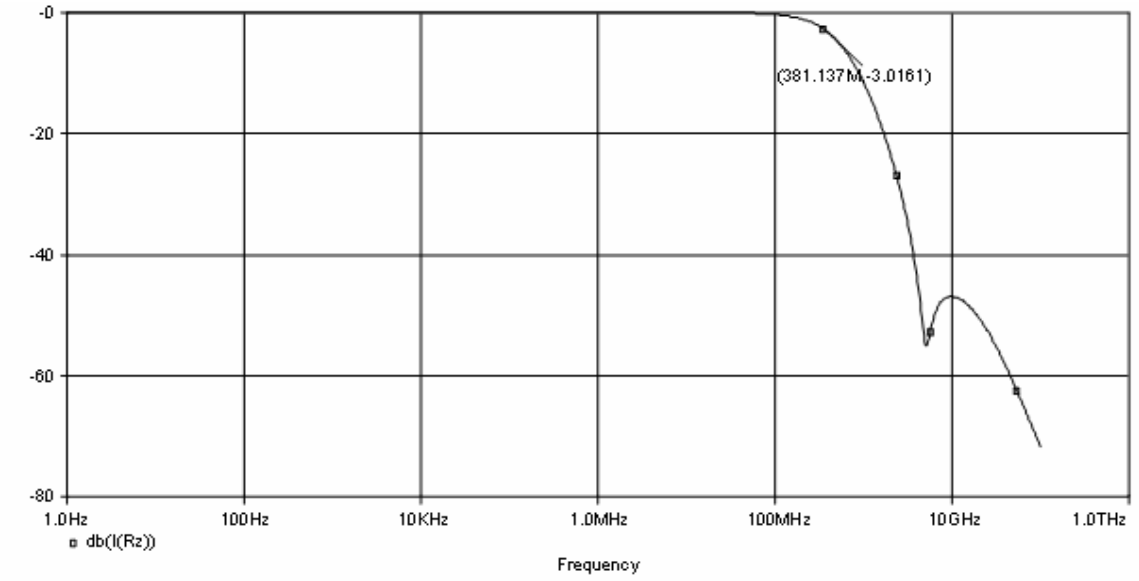
Benzer şekilde p terminali açık bırakılarak z terminal akımının n terminal akımına göre değişimi Şekil 2.5'de verilmiştir. Bu iki şekilden görüldüğü gibi tasarlanan devre giriş katı ±100µA aralığında lineer olarak istenen fark fonksiyonunu sağlamaktadır. Bu aralık artırılmak istenirse akım aynaları kutuplama akımlarının büyütülmesi bir yol olmakla beraber devrenin güç tüketimini artıracağı da unutulmamalıdır. Bir diğer karakteristik ise Şekil 2.6'da verildiği gibi Ip giriş akımına göre x+ ve x- terminalleri çıkış akımının değişimi olmaktadır. Burada ortaya çıkan eğrilerin lineerliğini belirleyen z terminaline bağlanan direnç olmaktadır. Şekil 2.6'da bu değer 10kΩ olarak seçilmiştir.



Şekil 2.6: Ip Giriş Akımına Göre x+ ve x- Akımlarının Değişimi (z Ucu 10kΩ Direnç İle Yüklü İken)

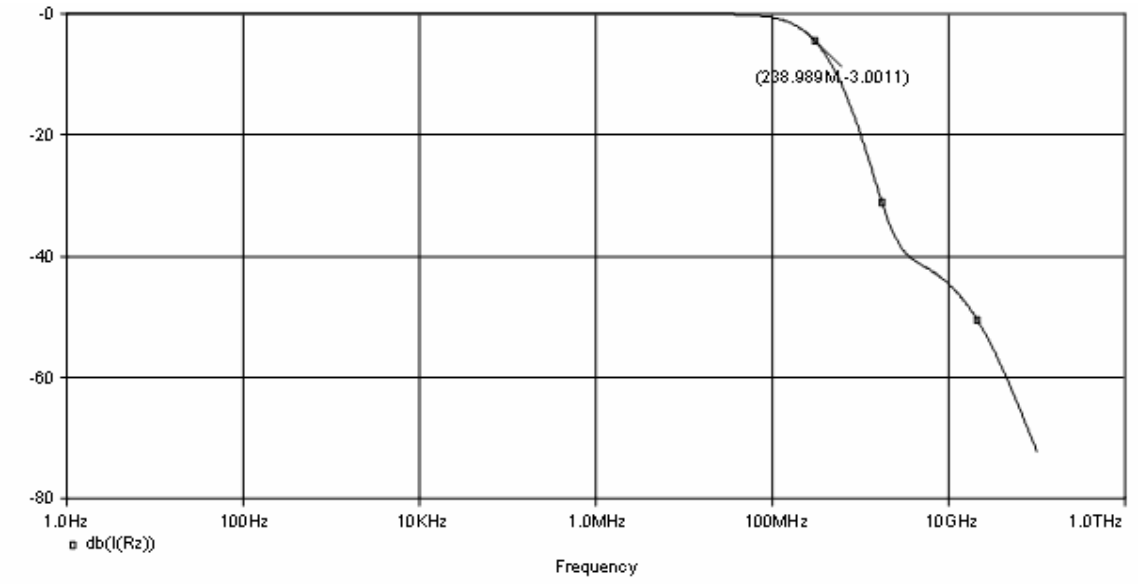
Beklendiği gibi hem x+ hem de x- uçlarından alınan akımlar birbirinin duali olmaktadır. DC karakteristiklerin yanında devrenin AC analizinin de yapılması gerekir. Burada en önemli karakteristikler giriş terminalinden z ucuna akımın yansıtılmasının band genişliği ve giriş dirençleri olarak düşünülebilir. İdealde akım farkının z terminaline yansıtılma band genişliği sonsuz olmalı, p ve n terminali giriş dirençleri de sıfır olmalıdır.

Şekil 2.7'de z ucu akımının p terminaline küçük işaret uygulandığında frekansla nasıl değiştiği gösterilmiştir. 3dB frekansı 381MHz olarak bulunmuştur. Bulunan band genişliği birçok uygulama için yeterli olmaktadır. Fakat devrenin çalışma bandını belirleyecek olan giriş terminalinden z ucuna akım yansıtma band genişliğinin dar olanıdır. Dolayısıyla n terminalinden oluşan frekans karakteristiğinin de bulunması gereklidir.



Şekil 2.7: Iz/Ip oranının frekansla değişimi

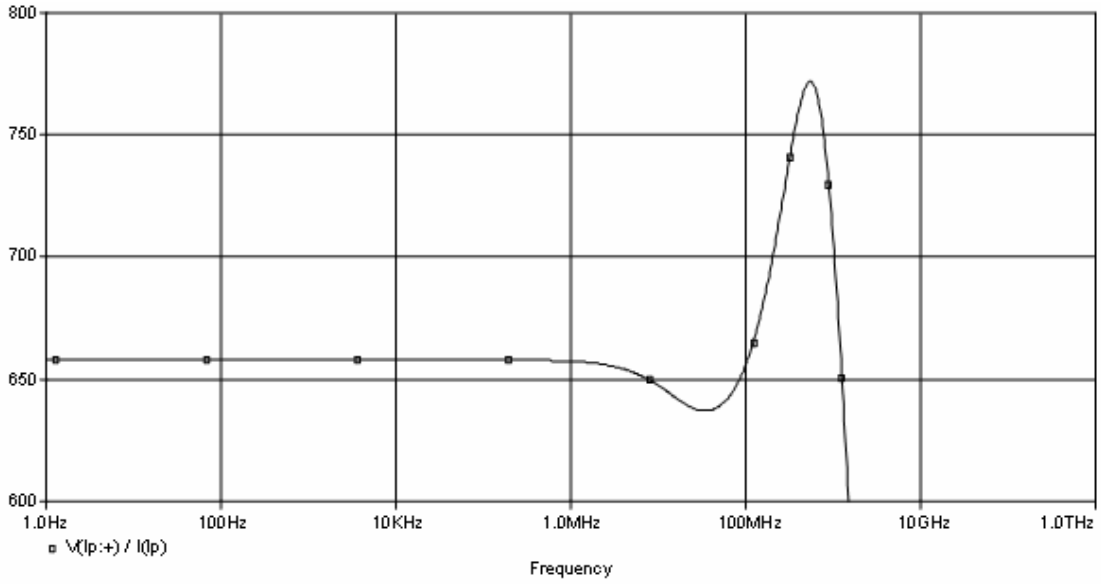
Bu amaçla Şekil 2.9'da Iz/In oranının frekansla değişimi verilmiştir. Bu karakteristikten görülen band genişliği yaklaşık olarak 239MHz olmaktadır. Sonuçta bu değer giriş katının çalışma frekansını sınırlayan en önemli etken olacaktır.



Şekil 2.8: Iz/In oranının frekansla değişimi

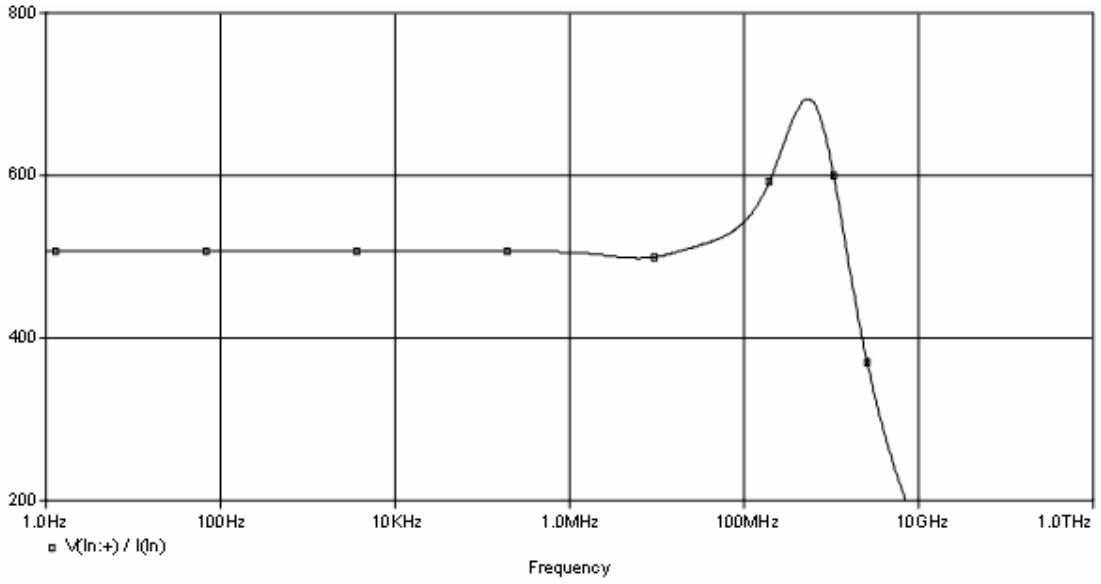
Her iki giriş terminali arasında yaklaşık 140MHz'lik frekans band genişliği farkı oluşmasının nedeni devre yapısına bakıldığında kolayca görülebilir. Dikkat edilirse n terminaline uygulanan bir işaret z ucuna ulaşmak için daha uzun bir yol izlemekte ve ek olarak akım aynaları üzerinden geçmektedir. Bu yol üzerine gelen ilave kutuplar

nedeniyle n terminalinden z ucuna frekans band genişliği daha dar kalmaktadır. Oysaki p terminalinden z ucuna işaretin izlediği yol çok daha kısa olmaktadır.



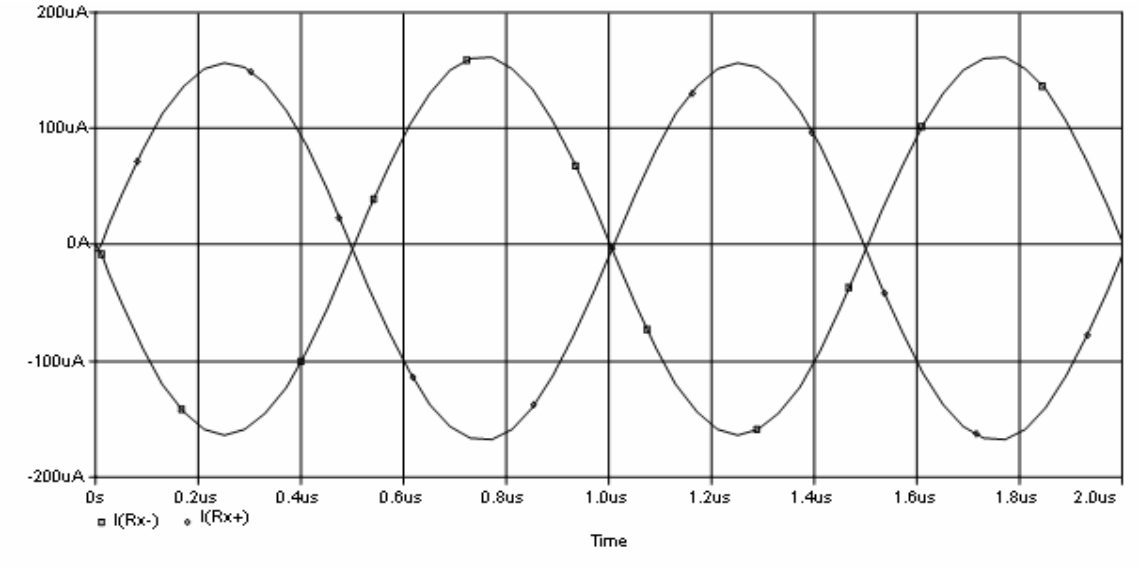
Şekil 2.9: p Terminali Giriş Direncinin Frekansla Değişimi

Şekil 2.9 ve Şekil 2.10'da ise p ve n ucu giriş dirençleri verilmiştir. Bu değer p ucu için yaklaşık olarak 657Ω bulunmuştur. Aynı değeri n terminali için ise SPICE, 506Ω olarak göstermektedir.



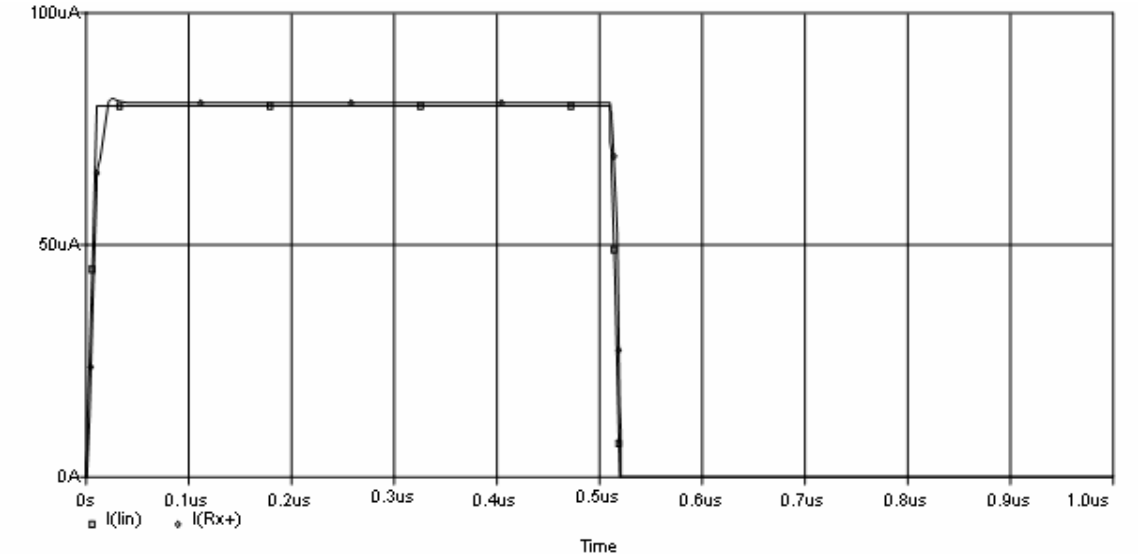
Şekil 2.10: n Terminali Giriş Direncinin Frekansla Değişimi

Diğer önemli karakteristiklerde devrenin büyük işaret ve birim basamak yanıtları olmaktadır. Şekil 2.11'de devrenin çıkış terminallerinden alınan büyük işaret yanıtı gözükmektedir.



Şekil 2.11: x+ ve x- Uçlarından Alınan Devrenin Büyük İşaret Yanıtı (z Ucu 10kΩ Direnç İle Yüklü İken)

Şekil 2.12'de devre girişine uygulanan akım darbesi sonucu çıkışta elde edilen yanıt verilmiştir. Bu karakteristik elde edilirken z terminaline 1.6kΩ'luk bir direnç bağlanmıştır.



Şekil 2.12: x+ Ucundan Alınan Devrenin Darbe Cevabı (z Ucu 1.5kΩ Direnç İle Yüklü İken)

Benzetim sonuçlarından görüldüğü gibi hem DC hem de AC özellikleri bakımından devre istendiği gibi çalışmaktadır. DC karakteristikler incelendiğinde z ucu akımı hem n hem de p ucu akımını düşük bir hatayla izlemektedir. Akım DC giriş çıkış karakteristiğine bakıldığında devrenin, akım sistematik dengesizliğinin de küçük olduğu görülür. Devrenin akım oranı (Iz/Ip, Iz/In) band genişlikleri oldukça iyidir. Buradan devrenin pek çok akım modlu devre yapısı için kullanışlı olduğu sonucuna varılabilir. Giriş uçlarından görülen dirençler göz önüne alındığında devre bir çok akım modlu uygulama için yeterli olmaktadır. Devrenin darbe ve büyük işaret yanıtları da beklendiği gibidir.. Devre ile ilgili benzetim sonuçları Tablo 2.2'de özetlenmiştir..

Tablo 2.2: CMOS CDTA Benzetim Sonuçları

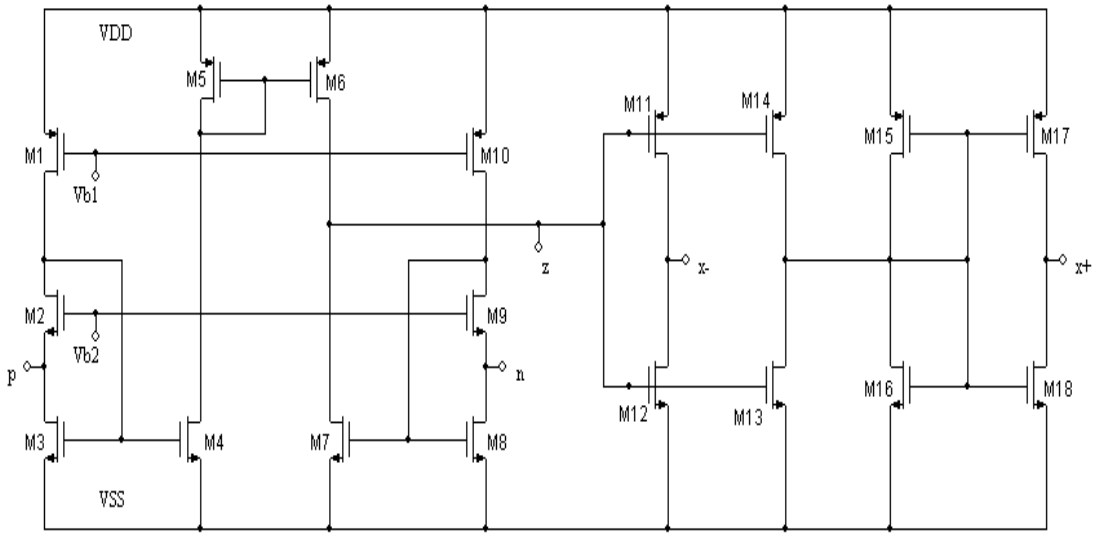
Besleme Gerilimi	±2.5V
Iz/Ip (-3dB) Band Genişliği	381Mhz
Iz/In (-3dB) Band Genişliği	239Mhz
P Ucu Giriş Empedansı	657Ω
N Ucu Giriş Empedansı	506Ω
Z Ucu Çıkış Empedansı	1GΩ
Yükselme Eğimi	100µA/2ns
Transistor parametreleri	0.5µm MIETEC
Güç Tüketimi	4.4mW
Z ucundan X ucuna geçiş iletkenliği (g)	670uA/V

2.5 Düşük Besleme Gerilimlerinde Çalışabilen CMOS CDTA

Son yıllarda teknolojinin ilerlemesiyle beraber birçok taşınabilir cihaz yaygınlaşmış ve bu cihazların sınırlı pil ömrünü en iyi şekilde kullanan gerek sistem gerekse de devre tasarımı ön plana çıkmıştır.

Bir önceki bölümde verilen CMOS CDTA yapısı birçok uygulama için yeterli olsa da artık çok düşük besleme gerilimi kullanabilen yapılar karşısında yetersiz kalmaktadır. Bir diğer eksik yönü ise idealde sıfır olması gereken p ve n terminali giriş dirençlerinin 600Ω'lar civarında olmasıdır. Bu nedenlerden ötürü bir önceki yapı yerine daha düşük besleme gerilimlerinde çalışabilecek ve giriş dirençleri daha düşük bir devre çözümüne ihtiyaç duyulmaktadır.

Bu amaçla tasarlanmış düşük besleme gerilimli CDTA yapısı Şekil 2.13'de verilmiştir [6]. Şekilde devre, değeri ±0.75V olan simetrik kaynakla beslenmiştir. Tek pil ile çalışan sistemler için uygundur. Devrenin bir özelliği de hedeflendiği gibi giriş dirençlerinin küçük olmasıdır. M1'den M10'a kadar olan tranzistorlar giriş katını oluşturmaktadır. Giriş katı, giriş terminallerine uygulanan giriş işaret akımını akım aynaları ile dolaştırarak z ucunda fark işlemini gerçekleştirir.

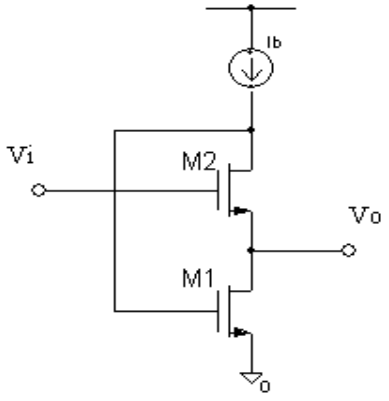


Şekil 2.13: Düşük Besleme Gerilimlerinde Çalışabilen CMOS CDTA

Giriş katının önemli bir özelliği terminal girişlerinde kullanılan FVF (Flipped Voltage Follower)[7] yapılarıdır. Bu yapılar giriş direncini önemli ölçüde düşürmek amacıyla kullanılmıştır.

2.5.1 FVF Yapısı

FVF yapısı alışılagelmiş ortak savaklı kuvvetlendiriciden türetilmiştir. Şekil 2.13'de yalın hali ile bir FVF yapısı görülmektedir.



Şekil 2.14: Yalın Hali İle FVF Yapısı

FVF' de uygulanan geribesleme aracılığıyla M2 tranzistoru normal ortak savaklı yapıdan bir fark olarak çıkış haricinde bir düğüm tarafından kutuplanmaktadır. Böylece savak akımı çıkış akımından etkilenmemekte ve ikincil etkiler göz ardı edildiğinde V_{GS} gerilimi de sabit kalmaktadır.

Sonuçta FVF yapısında büyük ve küçük işaret gerilim kazançları rezistif yükler için bire yakın olmaktadır. Oysaki ortak savaklı diğer bir ismiyle de gerilim izleyicide M2 savak akımı çıkış akımına bağlı kalmakta gerilim kazancı birden düşük olmakta ve yük direncine büyük ölçüde bağımlı olmaktadır [7]. FVF yapısındaki geribesleme sayesinde çıkış direnci çok düşük kalmaktadır ve yaklaşık olarak aşağıdaki gibi verilir:

$$R_{out} \approx \frac{1}{g_{m1} g_{m2} r_{o1}} \tag{2.2}$$

(2.2)'de g_m tranzistorların geçiş iletkenliğini ve r_o ise çıkış dirençlerini göstermektedir. Bu direnç değeri on ohm'lar mertebesinde olmaktadır ve FVF yapısı çıkışında yüksek akımlar akıtabilmektedir. Akım akıtma kapasitesi gerilim izleyicideki gibi kutuplama akımına bağımlı olmamaktadır [7].

FVF yapısı birçok analog uygulama için faydalı bir devre çözümüdür. Bu yapının aracılığıyla CDTA giriş terminallerinin giriş dirençlerini düşürmek mümkün olmaktadır. Bunun için FVF çıkışlarını p ve n terminal girişleri olarak almak yeterli olmaktadır ve bu durumda CDTA giriş dirençleri aşağıdaki şekliyle verilir:

$$R_{in_p} \approx \frac{1}{g_{m2} g_{m3} r_{o3}} \tag{2.3}$$

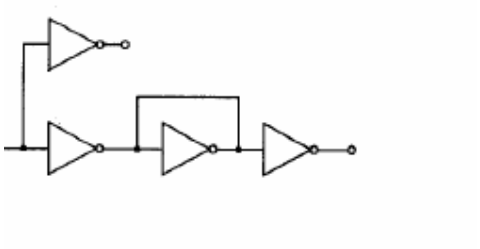
$$R_{in_n} \approx \frac{1}{g_{m8} g_{m9} r_{o8}} \tag{2.4}$$

Bu yapı kullanıldığında benzetim sonuçları, bu değerleri yaklaşık olarak 25Ω' lar mertebesinde vermektedir. Bu sonuç, bir önceki devrenin 500Ω' lar mertebesindeki giriş dirençleri göz önüne alındığında önemli bir iyileşmedir.

CDTA devresinde FVF yapısını p terminali girişinde M2 ve M3 tranzistorları, n terminali girişinde ise M8 ve M9 tranzistorları oluşturmaktadır. Devrede M11'den M18'e kadar olan tranzistorlar çıkış katını oluşturmaktadır. Çıkış katı dört adet eviricinin analog olarak kullanılması sonucu elde edilmiştir.

2.5.2 Çıkış Katı

Çıkış katı dört adet eviricinin analog olarak kullanılması sonucu elde edilmiş dual bir geçiş iletkenliği kuvvetlendiricisi olarak düşünülebilir. M11 ve M12 ilk eviriciyi oluşturmakta ve z terminalindeki gerilimi analog çalışarak çıkış akımına çevirmektedir. İkinci eviriciyi oluşturan M13 ve M14, M11 ve M12'nin yaptığı işin aynısını yaparak diğer çıkış akımını oluşturmak üzere z terminal geriliminin örneğini alıp aynı çıkış akımına dönüştürmektedir. M15, M16, M17 ve M18 kalan son iki evirici olarak düşünülebilir. Bu tranzistorların görevi ise akım aynası oluşturmak ve girişlerindeki negatif çıkış akımını aynalayarak pozitif çıkış akımını oluşturmaktır. Çıkış katı blok olarak aşağıdaki gibi dört adet eviriciden oluşturulmuş şekilde gösterilebilir [8].



Şekil 2.15: Çıkış Katının Dört Adet Eviriciden Oluşturulması

Böyle bir yapı kullanılmasının bir sakıncası devrenin düzgün çalışması ancak tranzistorların iyi bir şekilde eşleşmesine dayanmasıdır. Bunlarda oluşabilecek eşleşme hataları devre içinde dengesizlik gibi çeşitli problemlere neden olabilmektedir. Benzer problem girişteki akım aynalarında da kanal boyu modülasyonu etkisiyle oluşmaktadır. Bunu engellemek içim tranzistor kanal boylarının uzun tutulması tercih edilmiş fakat bu da devrenin kullanılabilir band genişliğini sınırlamıştır. Çıkış katının bir diğer eksikliği ise geçiş iletkenliği parametresinin bir OTA'nın geçiş iletkenliği kadar kolay ayarlanamamasıdır. Bunun için çıkışta geçiş iletkenliği ayarlanabilir OTA yapıları kullanabilinir. Bu durumda ise devreye fazladan tranzistorlar eklemek gerekmekte ve daha büyük besleme gerilimlerine ihtiyaç duyulabilmektedir.

Çıkış katı tranzistorlarının geçiş iletkenliklerinden CDTA yapısının g parametresi hesaplanabilir.

$$g = g_{m11} + g_{m12} \tag{2.5}$$

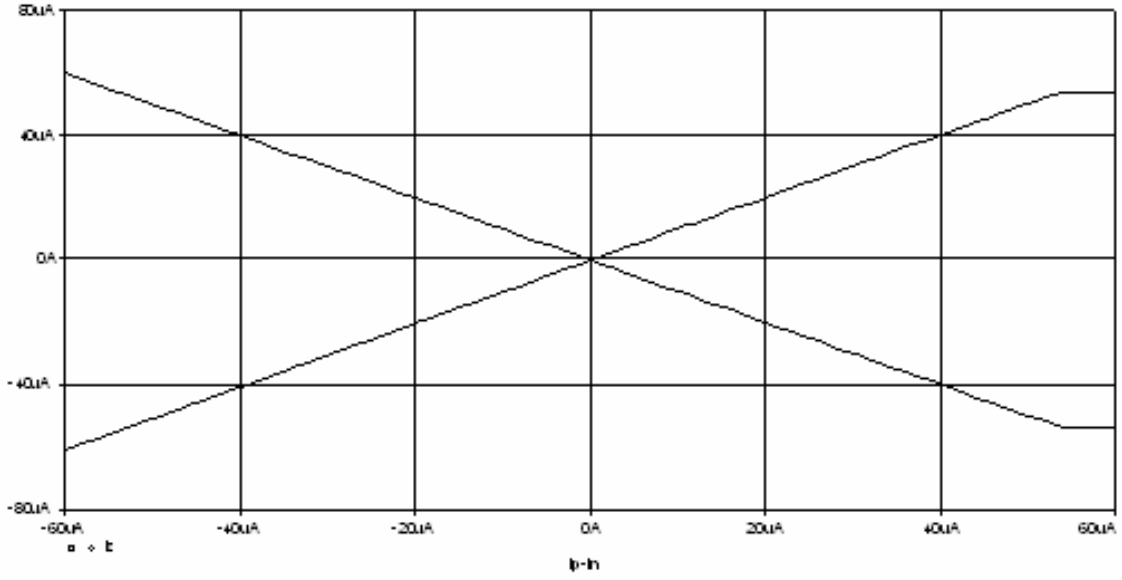
2.6 Düşük Besleme Gerilimlerinde Çalışabilen CMOS CDTA Benzetim Sonuçları

Önerilen devrenin başarımını göstermek amacıyla SPICE benzetimleri yapılmıştır. Benzetimlerde 0.35µm AMIS proses parametreleri kullanılmıştır. Besleme gerilimleri ±0.75 Volt olarak alınmıştır. Devreye ilişkin tranzistorlara ait boyutları Tablo 2.3'de verilmiştir.

Tablo 2.3: Devredeki Tranzistor Boyutları

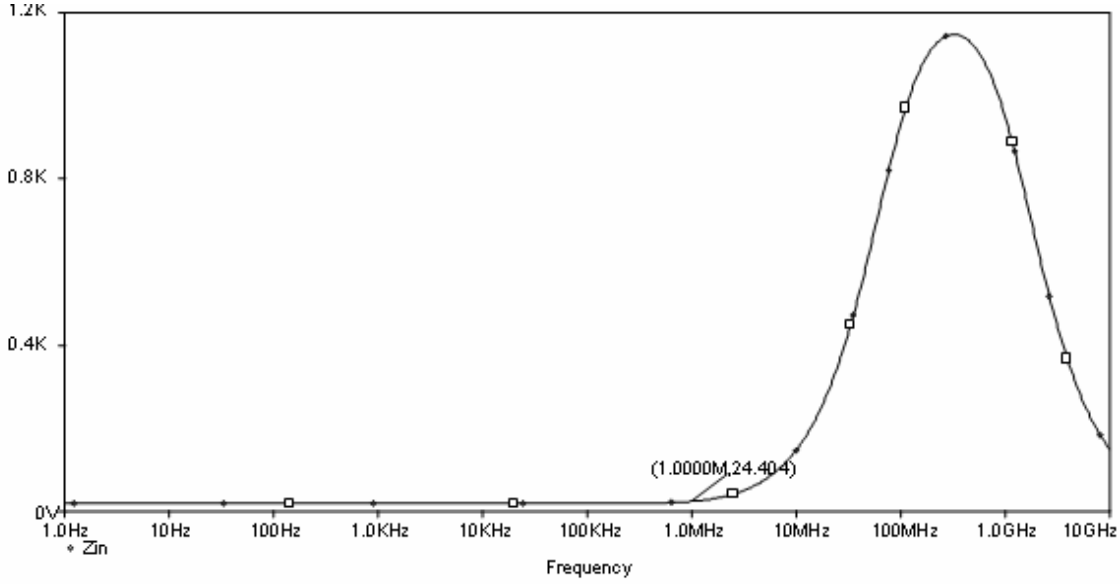
M1	30µ / 0.7µ	M10	30µ / 0.7µ
M2	30µ / 0.7µ	M11	50µ / 0.7µ
M3	90µ / 2.1µ	M12	4µ / 1.4µ
M4	90µ / 2.1µ	M13	4µ / 1.4µ
M5	150µ / 3.5µ	M14	50µ / 0.7µ
M6	150µ / 3.5µ	M15	50µ / 0.7µ
M7	90µ / 2.1µ	M16	4µ / 1.4µ
M8	90µ / 2.1µ	M17	50µ / 0.7µ
M9	30µ / 0.7µ	M18	4µ / 1.2µ

Tablo 2,3'den görüldüğü gibi devrede akım aynası tranzistorlarının, kanal boyu modülasyonu etkisini gidermek amacıyla tranzistor kanal boyları büyük tutulmuştur. Aslında bu seçim uygulama devrelerine göre farklılık gösterebilir yani istenirse yüksek frekanslı uygulamalar için farklı şekillerde ofset kompanzasyonu yapılıp devredeki tranzistor kanal boyları küçük tutulabilir. Şekil 2.15'de z terminal akımının giriş Ip ve In akımlarına göre değişimleri verilmiştir.



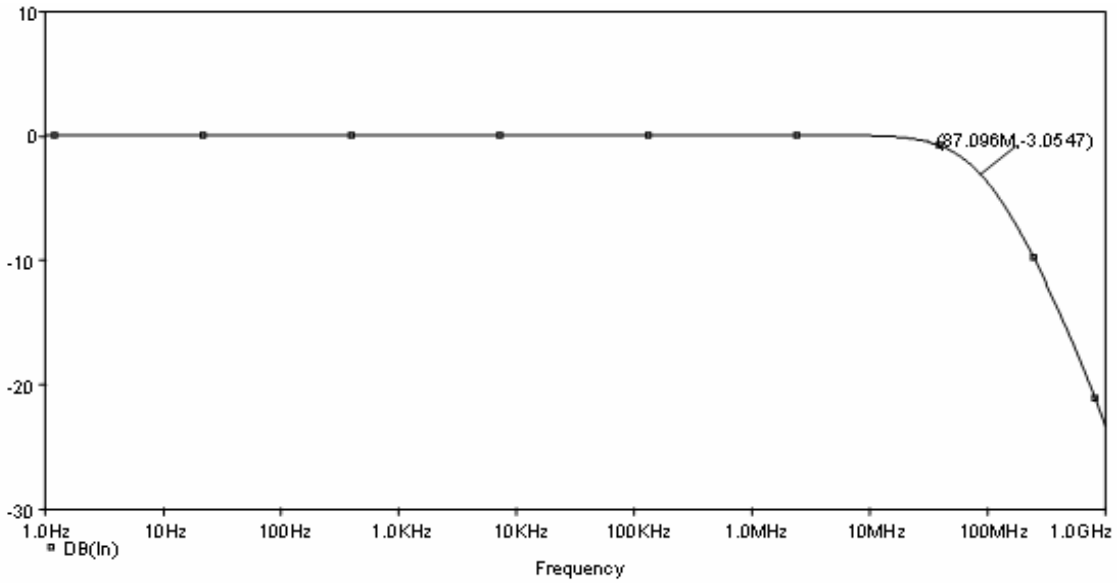
Şekil 2.16: z Terminal Akımının Giriş Terminal Akımlarına Göre Değişimi

Tasarlanan devredeki FVF yapısının gerçekten istendiği gibi giriş dirençlerini düşük tutup tutmadığını görmek için giriş dirençlerinin de benzetiminin yapılması gerekir. Bu amaçla aşağıdaki Şekil 2.16 elde edilmiştir.



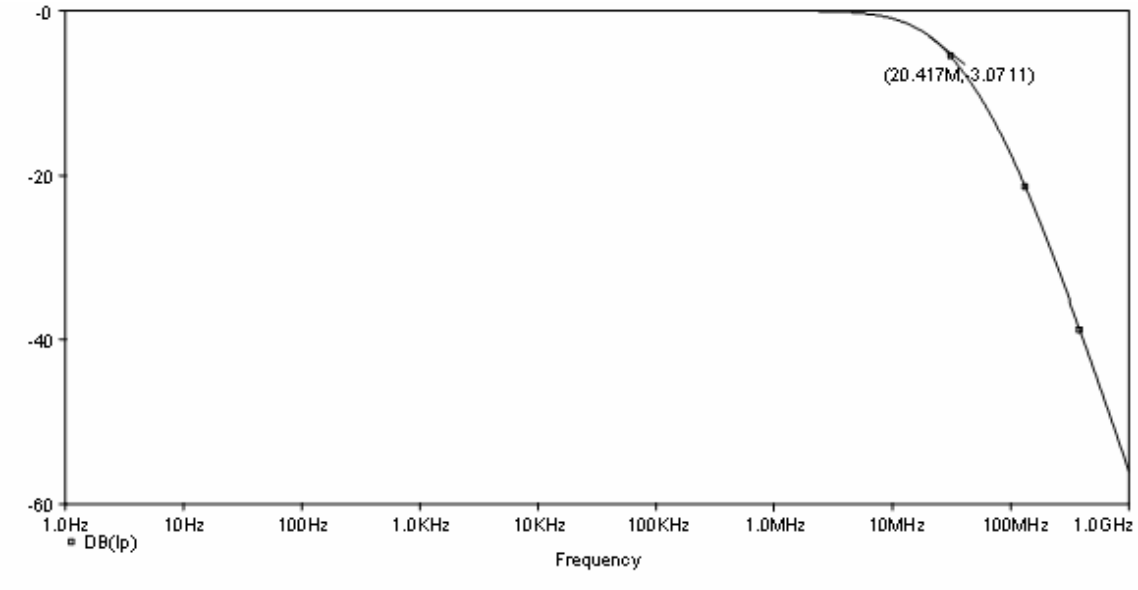
Şekil 2.17: CDTA Giriş Direncinin Akımla Değişimi

Şekil 2.16'dan görüldüğü gibi giriş direncinin 1MHz civarında 24.4Ω olduğu görülmektedir. Ayrıca yapının simetrik olması nedeniyle her giriş terminali için giriş dirençleri birbirleriyle aynı olmaktadır. Şekil 2.17'de n terminal akımının frekansla değişimi verilmiştir.



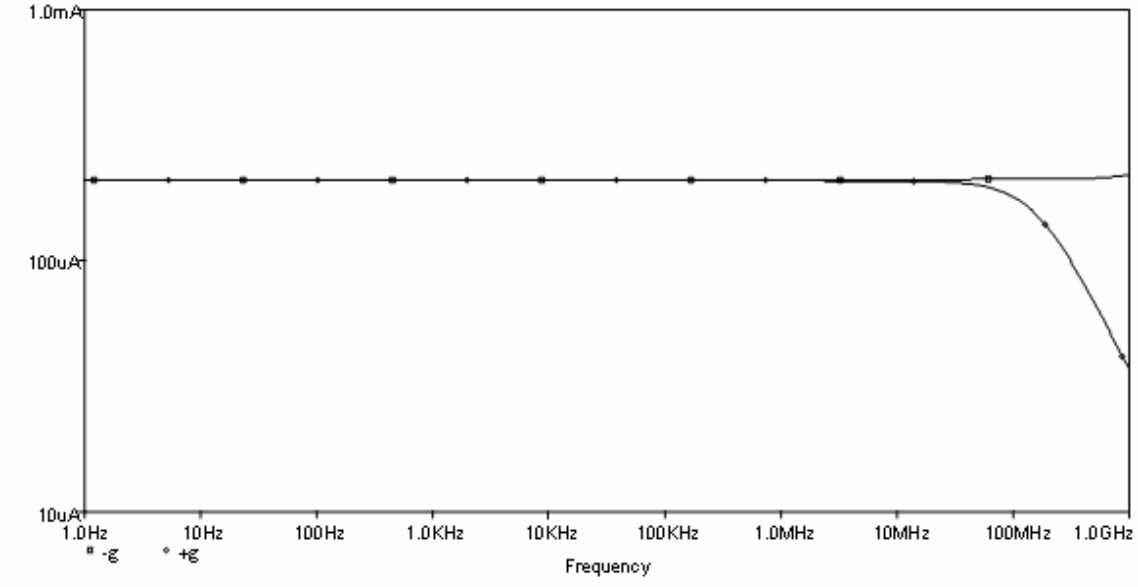
Şekil 2.18: n Terminal Akımının Frekansla Değişimi

Şekil 2.17'den n terminal akımı 3dB frekans band genişliği 87MHz bulunmuştur. Benzer şekilde p terminal akımının frekansla değişimi ise Şekil 2.18'de verilmiştir.



Şekil 2.19: p Terminal Akımının Frekansla Değişimi

p terminal akımının 3dB frekans band genişliği 20.417MHz bulunmuştur. Şekil 2.19'da ise devrenin geçiş iletkenliği eğrileri verilmiştir. Şekilden görüldüğü gibi devre çıkış katı simetrik olmadığından her iki çıkış için geçiş iletkenliği frekans band genişlikleri de farklı olmaktadır.



Şekil 2.20: CDTA Geçiş İletkenliğinin Frekansla Değişimi

Benzetim sonuçları incelendiğinde önerilen devrenin çok düşük besleme gerilimlerinde çalışabildiği görülmüştür. Şekil 2.15'den görülen z terminal akımının lineer olarak çalışma bölgesi arttırılmak istenirse devredeki kutuplama akımları artırılma yoluna gidilebilir ancak bu durumda devrenin güç tüketiminin artacağı da unutulmamalıdır. Giriş terminalleri akım frekans karakteristikleri arasında 67MHz'lik bir fark oluşmaktadır. Bu fark p terminalinden z ucuna kadar işaret ek bir akım aynasından geçmekte olduğundan kaynaklanmaktadır. Bundan gelen kutuplar p terminal akımının frekans band genişliğini sınırlamaktadır.

Daha öncede belirtildiği gibi CDTA elemanı için g geçiş iletkenliği parametresi önemli olmaktadır. Şekil 2.19'da her iki çıkış için geçiş iletkenlikleri verilmiştir. Negatif çıkışın daha geniş bantlı çalışmasının sebebi yine devre yapısı incelendiğinde görülebilir. Çünkü işaret negatif çıkışa ulaşmak için sadece bir evirici üzerinden geçmektedir.

Tablo 2.4: Benzetim Sonuçları

Besleme Gerilimi	±0.75V
Kutuplama Akımı	54µA
Teknoloji	0.35µ AMIS
I_z/I_p (-3dB) Band genişliği	87MHz
I_z/I_n (-3dB) Band genişliği	20MHz
p giriş direnci	25Ω@1MHz
n giriş direnci	25Ω@1MHz
Güç Tüketimi	0.37mW
Geçiş İletkenliği (g)	210µA/V
Kutuplama Gerilimleri	Vb1=-0.2V, Vb2=0.3V
Giriş Dengesizlik Gerilimi	0.4µA

Tablo 2,4'de düşük besleme gerilimlerinde çalışabilen CDTA için benzetim sonuçları verilmiştir. Devrenin geçiş iletkenliği 210µA/V olarak seçilmiştir. Bu değer çıkış katı tranzistorlarının boyutları ve kutuplama şartları değiştirilerek ayarlanmıştır. Eğer daha kolay bir şekilde CDTA g parametresi ayarlanmak istenirse çıkışta geçiş iletkenliği ayarlanabilir OTA yapıları kullanılması gerekecektir. Bu durumda devreye ek yeni tranzistorlar gelecek ve devre karmaşası artacaktır. Ayrıca parazitikler de artacak ve devrenin çalışabildiği frekans daralacaktır.

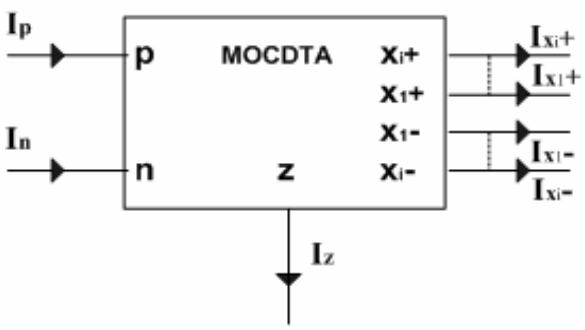
Önerilen devre yapısı az sayıda tranzistor içermesi ve basit yapısı nedeniyle yüksek dereceden aktif filtre gibi çok sayıda blok içeren yapılarda kırmık alanı bakımından avantaj sağlamaktadır. Kanal boyu modülasyonu etkisini gidermek için kanal boylarının uzun tutulması, devrenin yüksek frekans başarımını azaltmaktadır. Bu nedenle giriş katı yapısının basitliğinden vazgeçilerek daha dar kanal boyu olan tranzistorlar içeren devre çözümleri tercih edilebilir. Aslında devredeki bu gibi özellikler yapılacak olan uygulamaya göre özel olarak ayarlanabilir. Yüksek

frekanslı bir uygulama için kanal boyları kısa tutularak akım aynalarının akım yansıtma hassasiyetinden, ofsetin önemli olduğu uygulamalarda ise yüksek frekans başarımından feragat edilebilir.

2.7 Çok Çıkışlı CDTA Yapısı

Akım modlu birçok devre bloğunun çeşitli uygulama devreleri için çok çıkışlı versiyonları mevcuttur. Örnek vermek gerekirse literatürde çok çıkışlı OTA yada çok çıkışlı akım taşıyıcı içeren devre yapıları bulmak mümkündür. Oysaki gerilim modlu devreler için çok çıkışlı yapılara ihtiyaç duyulmamaktadır. Bunun nedeni gerilim modlu herhangi bir devrenin herhangi bir düğümündeki gerilim işaretinden örnek alınacağı zaman aynı düğüme istenildiği kadar bağlantı yapılabilmesidir. Bu işlem düğümün gerilim değerini değiştirmez.

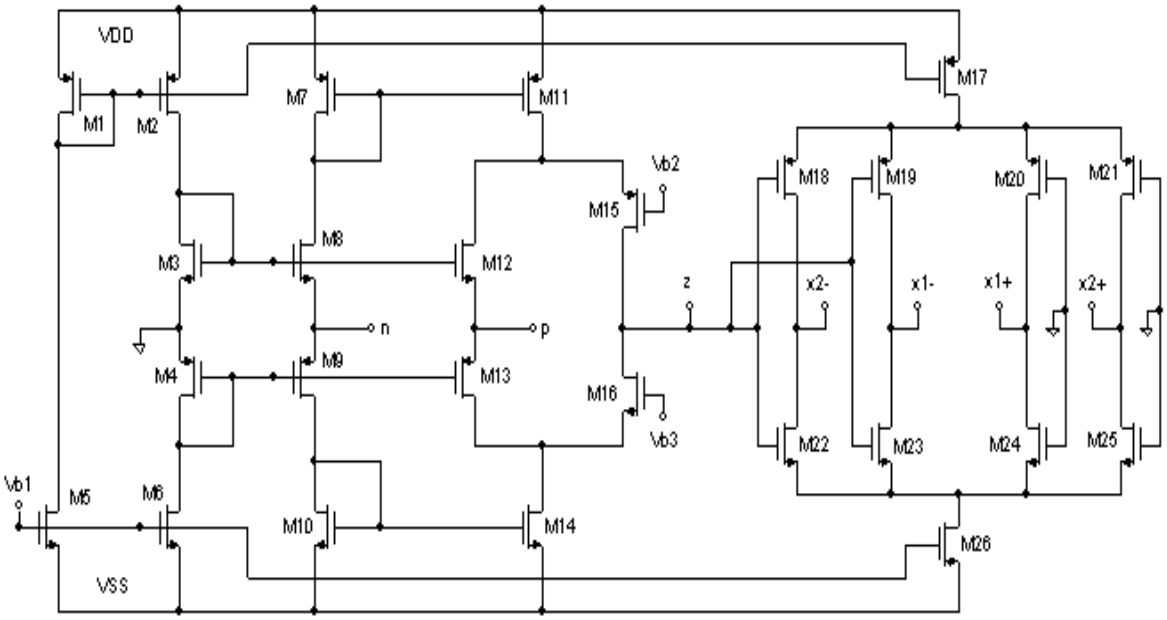
Akım modlu bir devre düşünüldüğünde bir düğüme bağlanacak herhangi bir bağlantı düğümün akımını değiştirmekte ve o düğümden akım işareti örneği alınmasını olanaksız hale getirmektedir. Buna bir çözüm olarak çok çıkışlı devre blokları kullanımı düşünülebilir. Bu amaçla CDTA yapısının çok çıkışlı versiyonu önerilmiş ve olası bir devre yapısı sunulmuştur. Şekil 2.20'de çok çıkışlı farksal akımlı geçiş iletkenliği kuvvetlendiricisi İngilizce ismi ile "Multi Output Current Differencing Transconductance Amplifier" (MOCDTA) devresinin devre sembolü verilmiştir[9].



Şekil 2.21: MOCDTA Sembolü

Çok çıkışlı yapı için istenildiği kadar çıkış CMOS devre çok karmaşık hale gelmeden alınabilir. Fakat pratikte birçok uygulama için dört adet çıkış alınması yeterli olmaktadır. Çok çıkışlı yapı için devre tanım denklerinin yeni hali ise (2.6)'da olduğu gibi verilir.

$$V_p = V_n = 0, \quad I_{x_i+} = gV_z$$
$$I_z = I_p - I_n, \quad I_{x_i-} = -gV_z \qquad \textbf{(2.6)}$$



Şekil 2.22: CMOS MOCDTA

Şekil 2.21'de önerilen çok çıkışlı farksal akımlı geçiş iletkenliği kuvvetlendiricisi verilmiştir. Devreyi elde etmek için Şekil 2.3'de daha önce verilmiş olan CMOS CDTA yapısı kullanılmıştır. Çıkış katı devresi üst üste iki adet fark kuvvetlendirici gibi düşünüldüğünde, bu fark kuvvetlendiricilerini paralel bağlayarak kolayca çıkış terminallerinin çoğullanabileceği görülür. Böyle bir yöntem devre karmaşası oluşmamakta ve her bir yeni terminal için devreye yalnızca iki yeni tranzistor gelmektedir. Buna karşılık CDTA içeren devrelerde MOCDTA kullanarak aktif blok sayısından ileride gösterileceği gibi tasarruf etme olanağı bulunmaktadır.

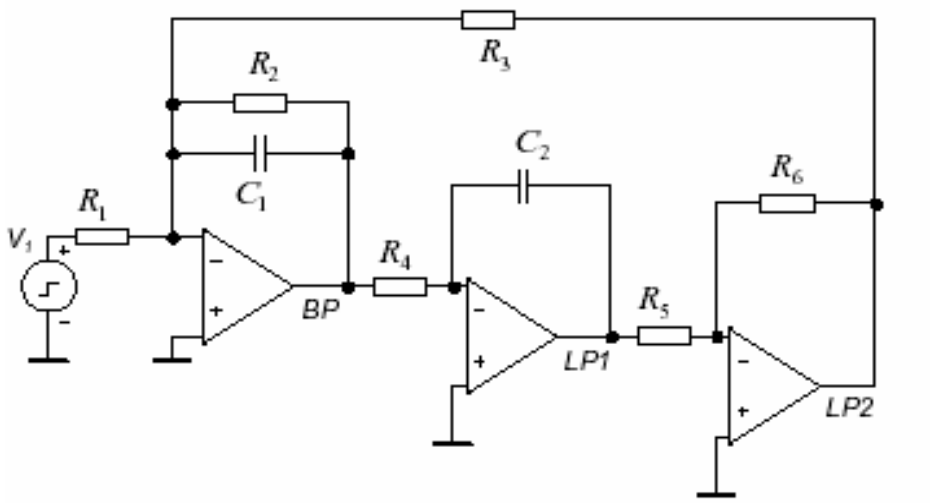
3. UYGULAMA DEVRELERİ

Farksal akımlı geçiş iletkenliği kuvvetlendirici kullanılarak çok sayıda akım modlu devre tasarlanabilmektedir. Bu bölümde önerilmiş çeşitli akım modlu devreler için CDTA ve MOCDTA uygulamalarına yer verilmiştir. Yapılan tasarımların başarımı SPICE benzetimleri ile desteklenmiştir.

3.1 Çok Çıkışlı İkinci Dereceden Aktif Süzgeç Yapısı

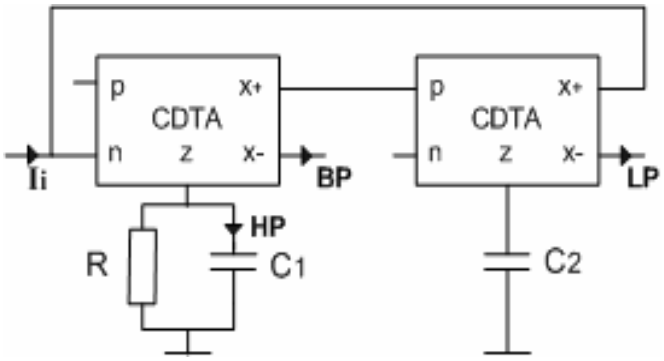
Aktif süzgeçler, bir işaretteki istenmeyen frekans bileşenlerinin süzülmesi amacıyla kullanılan bloklardır. Aktif süzgeç tasarımı analog devre uygulamalarında önemli bir yere sahiptir. Birçok uygulamada aktif filtrelere ihtiyaç duyulmaktadır. En çok kullanılanlar ise İngilizce isimlerinin baş harfleriyle sıralandığında alçak geçiren (LP), yüksek geçiren (HP), band geçiren (BP), tüm geçiren ve çentik filtre yapıları olmaktadır.

Literatürde önerilmiş alçak geçiren, band geçiren ve yüksek geçiren çıkışları aynı filtre yapısında barındıran devre yapıları bulmak mümkündür. Burada verilen filtre devresi [3] daha önceki bölümlerde tasarımı gösterilmiş olan Şekil 2.3' deki CMOS farksal akımlı geçiş iletkenliği kuvvetlendiricisi kullanılarak gerçekleştirilmiştir. Devre işlemsel kuvvetlendiricili Tow-Thomas filtresinden esinlenilerek CDTA elemanı ile tasarlanmıştır[3]. CDTA ile tasarlanmış olan süzgeç devre yapısı ise Şekil 3.2'de verilmiştir. Görüldüğü gibi filtre devresi işlemsel kuvvetlendiricili devreye göre daha az sayıda ve yalnızca topraklanmış pasif eleman içermektedir. Devre yapısı alçak geçiren, yüksek geçiren ve band geçiren her üç filtre transfer fonksiyonunu da sağlamaktadır. Alçak geçiren ve band geçiren çıkışlar CDTA elemanlarının boş uçlarından alınabilmesine rağmen yüksek geçiren filtre transfer fonksiyonunu sağlayan çıkış akımı kapasite üzerinden akmaktadır. Bu çıkıştan yüksek geçiren filtre transfer fonksiyonunun sezilebilmesi için devreye eklemeler yapılması gerekmektedir. Fakat verilen devre hem az sayıda transistor içermesi hem de yalnızca topraklı ve az pasif eleman içerdiği düşünüldüğünde analog işaret işleme uygulamaları için kullanışlı olmaktadır.

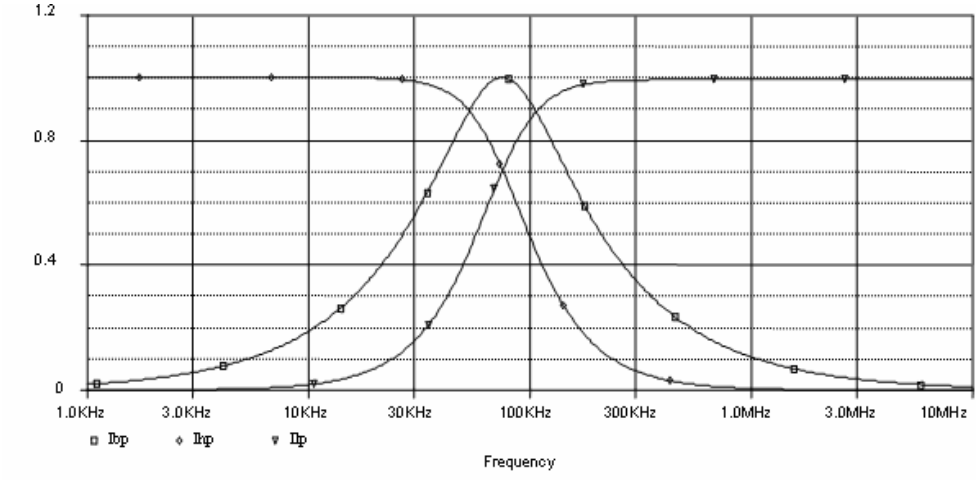


Şekil 3.1: İşlemsel Kuvvetlendiricili Tow-Thomas Filtresi

Şekil 3.1'de işlemsel kuvvetlendirici kullanarak gerçeklenmiş klasik Tow-Thomas filtresi görülmektedir. Tow-Thomas filtre yapısı analog uygulamalar için sıkça kullanılan, kolay tasarlanabilen önemli bir blok olmaktadır. Özellikle yüksek dereceden analog filtre tasarımlarında kullanılan temel bloklardan biridir. Fakat işlemsel kuvvetlendiricilerin sınırlı kazanç band genişliği gibi idealsizliklerinden dolayı değişik elemanlarla, bu yapının daha gelişmiş tasarımlarının yapılmaya ihtiyacı vardır. Bu amaçla Şekil 3.2'de CDTA elemanı ile bu yapının akım modlu gerçeklemesi gösterilmiştir. CDTA elemanı ile gerçekleştirilen aktif filtre devresi ikinci dereceden Butterworth olarak tasarlanmıştır.



Şekil 3.2: CDTA Kullanılarak Gerçeklenmiş Çok Çıkışlı Aktif Süzgeç [3,4]



Şekil 3.3: Devrenin Alçak, Yüksek ve Band Geçiren Çıkış Karakteristikleri

CDTA ile gerçekleştirilmiş aktif çok çıkışlı süzgeç devresinin başarımını göstermek amacıyla SPICE benzetimleri yapılmıştır. Bu benzetimlerde filtre eleman değerleri C_1=1n, C_2=2n, R=1.5k olarak seçilmiştir. CDTA elemanları için ise geçiş iletkenlikleri yaklaşık olarak g_1=g_2=670µA/V alınmıştır.

Şekil 3.3'de benzetim sonucu elde edilen her üç devre transfer fonksiyonuna ait eğriler verilmiştir. Şekilden görüldüğü gibi önerilen CMOS CDTA devresi ile kurulan aktif süzgeç devresi beklendiği gibi çalışmaktadır. Devrenin doğal frekansını ve kalite faktörünü veren ifadeler (3.1) ve (3.2)' de verilmiştir. (3.1)' den devrenin kesim frekansı 75.4KHz olarak yaklaşık hesaplanmıştır. Benzetim sonuçları ise bu frekansı 76.1KHz olarak vermektedir. Görüldüğü gibi teorik sonuçlarla benzetim sonuçları birbirine oldukça yakın çıkmaktadır.

$$w_0 = \sqrt{\frac{g_1 g_2}{C_1 C_2}} \tag{3.1}$$

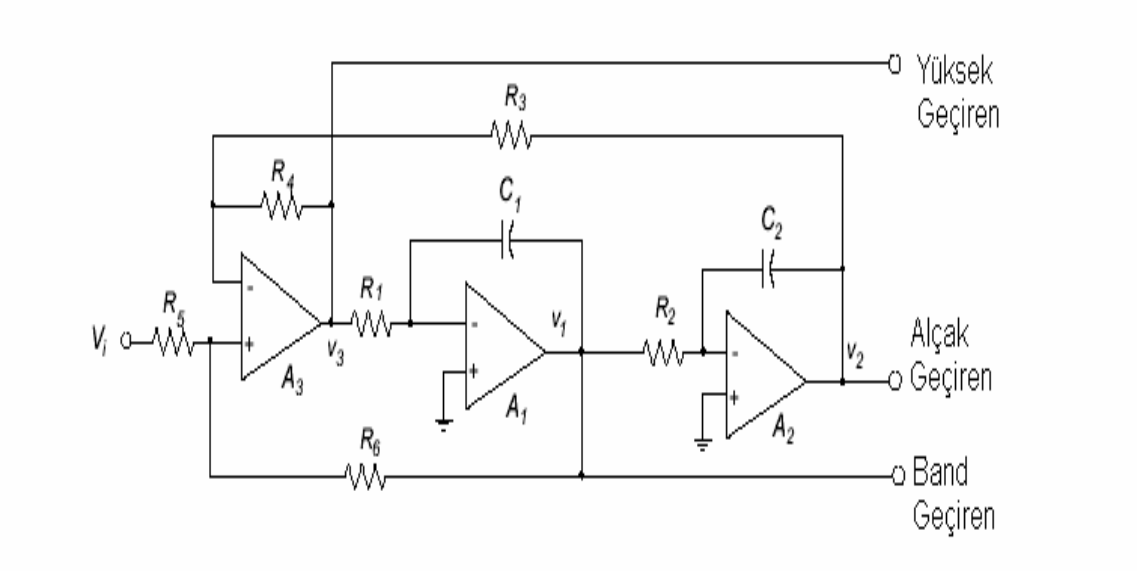
$$Q = R\sqrt{g_1 g_2 \frac{C_1}{C_2}} \tag{3.2}$$

3.2 Çok Giriş Çok Çıkışlı CDTA Temelli KHN Filtresi

KHN filtresi onu bulanların isminin baş harflerinden esinlenerek isimlendirilmiş, (Kervin-Huelsman-Newcomb) [10] analog uygulamalarda en sık kullanılan filtre yapılarından biridir. Ticari olarak da bulmak mümkündür. Burr-Brown tarafından

UAF41ismi ile; National Semiconductor firması tarafından da AF–100 ismi ile üretilmiş ticari versiyonları vardır.

KHN filtresinin en önemli özelliği çok sayıda filtre transfer fonksiyonunu aynı anda ve düşük duyarlıklarla gerçeklemesidir. Tasarımı kolay olmaktadır. Çalışma prensibi iki adet integrator bloğun bir toplayıcı ile birleştirilmesine dayanır. Aşağıda Şekil 3.4'de işlemsel kuvvetlendiricilerle gerçekleştirilmiş klasik KHN yapısı gözükmektedir.



Şekil 3.4: İşlemsel Kuvvetlendiricilerle Gerçekleştirilmiş KHN Filtresi

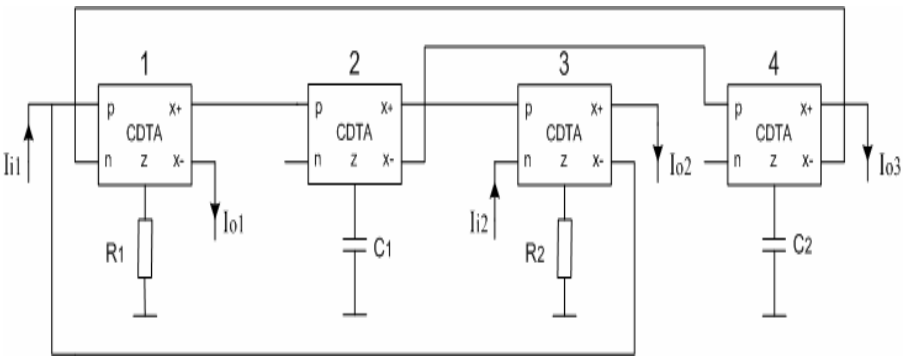
Şekilden görüldüğü gibi filtre devresi alçak geçiren, yüksek geçiren ve band geçiren filtre transfer fonksiyonlarını aynı anda sağlamaktadır. Yapının her bir çıkış transfer fonksiyonu için pasif eleman duyarlıklarının düşük olduğu gösterilmiştir [10].

Devrede V_3 yüksek geçiren çıkışın, V_1 alçak geçiren çıkışın ve V_2 band geçiren çıkışın alındığı düğümler olmaktadır. A_1 ve A_2 işlemsel kuvvetlendiricileri KHN filtresinin integrator kısmını oluştururken, A_3 toplayıcı bloğu oluşturmaktadır.

Böyle bir yapının işlemsel kuvvetlendiricilerle kurulmuş olması, gerilim modlu işlemsel kuvvetlendiricilerin sınırlı band genişliklerinden dolayı kimi uygulamalar için yetersiz olabilmektedir. Bu yüzden daha geniş bantlı çalışan bloklar kullanılması filtre devresinin performansını artırmak için düşünülebilecek yöntemlerden bir tanesidir. Bu noktada akım modlu çalışmanın yüksek frekans performansından dolayı tercih edilebileceği görülür.

Akım modlu olarak devreyi gerçeklemek için CDTA elemanlarının kullanılması yüksek frekans performansı sağlamasının yanında pasif eleman sayısını önemli ölçüde azaltmaktadır. Önerilen devrede kullanılan elemanların yalnızca topraklı olması devrenin iyi özelliklerinden bir diğer tanesidir.

CDTA elemanları ile kurulmuş KHN filtresi aşağıda Şekil 3.5'de verilmiştir[11]. Devre görüldüğü gibi dört adet CDTA yapısından oluşmuştur. Bu sayı işlemsel kuvvetlendiricili KHN filtresinde üç adet işlemsel kuvvetlendirici olduğundan buna göre daha fazla aktif eleman kullanımı olarak düşünülmemelidir. Fazladan kullanılan eleman ile devrenin ek olarak çentik filtre transfer fonksiyonunu gerçeklemesi sağlanmıştır. Eğer aynı durum Şekil 3.4' deki devre içinde istenmiş olsaydı benzer şekilde bir fazla aktif blok, yani bir fazla işlemsel kuvvetlendirici kullanmak gerekecekti.



Şekil 3.5: CDTA Kullanılarak Gerçeklenmiş KHN Filtresi

Önerilen filtrenin diğer bir özelliği ise iki adet girişinin ve üç adet çıkışının olmasıdır. Girişlerin durumlarına göre çıkışlar farklı filtre transfer fonksiyonlarını sağlamaktadırlar. Giriş işareti Ii1'e uygulanıp Ii2 açık devre bırakıldığında çıkışlar alçak geçiren (3.3), band geçiren (3.4) ve yüksek geçiren (3.5) süzgeç transfer fonksiyonlarını sağlarlar. Giriş işareti Ii2'ye uygulanıp Ii1 açık devre bırakıldığında ise çıkışlar çentik (3.6), alçak geçiren (3.7) ve yüksek geçiren (3.8) süzgeç transfer fonksiyonlarını sağlarlar. Ayrıca devreyle ilgili yapılan analizlerde eleman eşleyerek tüm geçiren filtre transfer fonksiyonun da elde edilebildiği görülmüştür.

CDTA ile kurulmuş KHN filtresi için girişlerin durumuna göre her bir çıkıştan alınan transfer fonksiyonları aşağıda verilmiştir.

Durum 1. (Ii1=Iin, Ii2=0)

$$\frac{I_{o1}}{I_{in}} = -\frac{R_1 g_1 s^2}{s^2 + s(R_1 R_2 g_1 g_2 g_3 / C_1) + R_1 g_1 g_2 g_4 / C_1 C_2} \qquad \textbf{(3.3)}$$

$$\frac{I_{o2}}{I_{in}}=\frac{(R_1g_1g_2g_3R_2/C_1)s}{s^2+s(R_1R_2g_1g_2g_3/C_1)+R_1g_1g_2g_4/C_1C_2} \quad \textbf{(3.4)}$$

$$\frac{I_{o3}}{I_{in}}=-\frac{R_1g_1g_2g_4/C_1C_2}{s^2+s(R_1R_2g_1g_2g_3/C_1)+R_1g_1g_2g_4/C_1C_2} \quad \textbf{(3.5)}$$

Durum 2. (Ii2=Iin, Ii1=0)

$$\frac{I_{o1}}{I_{in}}=-\frac{R_1R_2g_3g_1s^2}{s^2+s(R_1R_2g_1g_2g_3/C_1)+R_1g_1g_2g_4/C_1C_2} \quad \textbf{(3.6)}$$

$$\frac{I_{o2}}{I_{in}}=-\frac{R_2g_3(s^2+R_1g_1g_2g_4/C_1C_2)}{s^2+s(R_1R_2g_1g_2g_3/C_1)+R_1g_1g_2g_4/C_1C_2} \quad \textbf{(3.7)}$$

$$\frac{I_{o3}}{I_{in}}=-\frac{R_2g_3(R_1g_1g_2g_4/C_1C_2)}{s^2+s(R_1R_2g_1g_2g_3/C_1)+R_1g_1g_2g_4/C_1C_2} \quad \textbf{(3.8)}$$

Devre ikinci dereceden Butterworth olarak tasarlanmıştır. Doğal frekansı ve kalite faktörü (3.9) ve (3.10)' da verilmiştir.

$$\omega_o=\sqrt{\frac{R_1g_1g_2g_4}{C_1C_2}} \quad \textbf{(3.9)}$$

$$Q=\sqrt{\frac{C_1}{C_2}\frac{g_4}{R_1g_1g_2g_3^2R_2^2}} \quad \textbf{(3.10)}$$

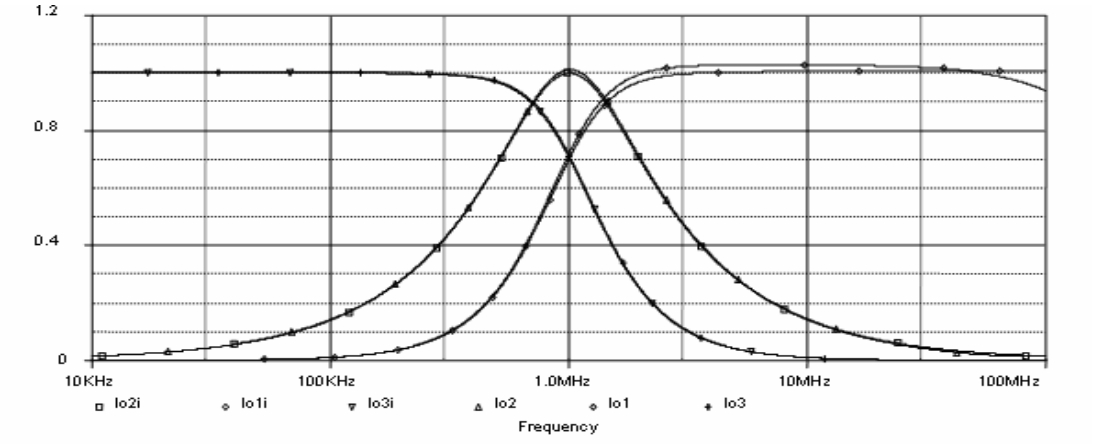
Devreyle ilgili duyarlık hesapları da (3.11)'de verilmiştir. KHN filtresi olması sebebiyle duyarlıklarının düşük olması gerekir. Nitekim beklendiği gibi devrenin duyarlıklarının düşük olduğunu görülmektedir.

$$\begin{aligned}
&S_{R1}^{wo}=S_{g1}^{wo}=S_{g2}^{wo}=S_{g4}^{wo}=\frac{1}{2}, \quad S_{C1}^{wo}=S_{C2}^{wo}=-\frac{1}{2},\\
&S_{g3}^{wo}=0, \quad S_{C2}^{Q}=S_{R1}^{Q}=S_{g1}^{Q}=S_{g2}^{Q}=-\frac{1}{2},\\
&S_{C1}^{Q}=S_{g2}^{Q}=\frac{1}{2}, \quad S_{g3}^{Q}=S_{R2}^{Q}=-1, \quad S_{g4}^{Q}=0
\end{aligned} \quad \textbf{(3.11)}$$

Önerilen devrenin SPICE benzetimleri yapılmıştır. Benzetimlerde CDTA elemanı olarak Şekil 2.3' deki CMOS yapı kullanılmış ve pasif eleman değerleri ise R_1=R_2=1.5k, C_1=75p, C_2=150p olarak alınmıştır. Bu değerler kullanıldığında teorik olarak 1MHz olarak hesaplanan kesim frekansı, SPICE benzetimleri sonucu

1.01MHz olarak bulunmuştur. Buradan benzetim sonuçlarının teorik olarak hesaplanan değerlerle iyi bir biçimde uyuştuğu rahatlıkla söylenebilir.

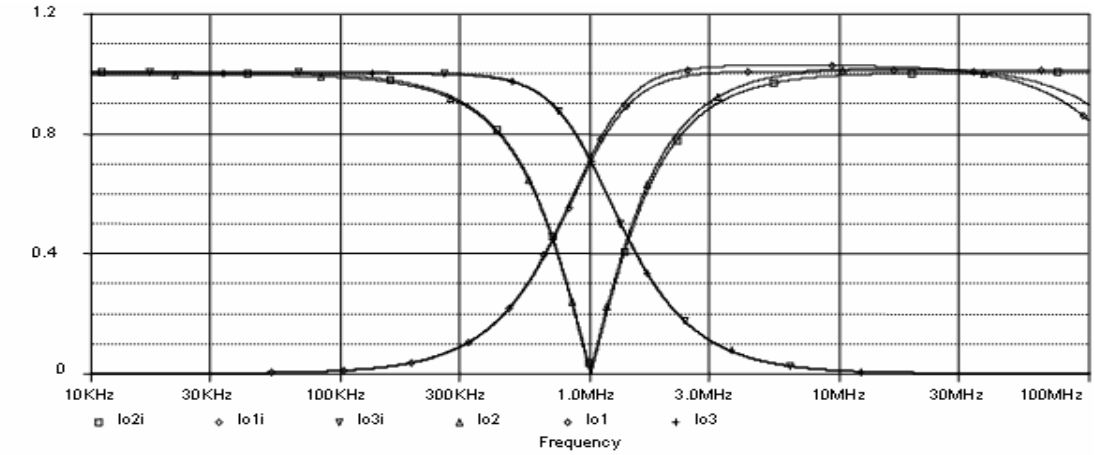
Aşağıda birinci durum için ideal ve simülasyon ile elde edilmiş filtre transfer fonksiyonlarına ait SPICE grafikleri verilmiştir.



Şekil 3.6: İdeal ve Benzetimle Elde Edilmiş Filtre Yanıtları (Ii1= Iin)

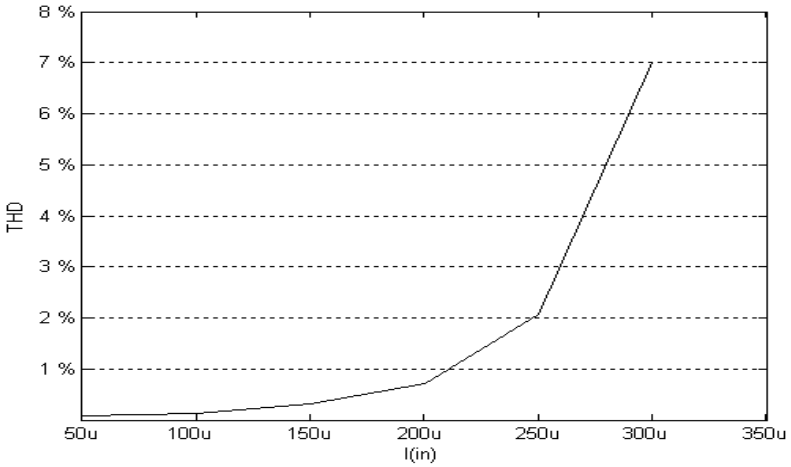
Şekil 3.6 giriş işareti sadece Ii1'e uygulanarak elde edilmiştir. Şekilde Io1i, Io2i ve Io3i ideal grafikleri, Io1, Io2 ve Io3 ise CMOS devrenin benzetimle elde edilmiş sonuçlarını göstermektedir. Görüldüğü gibi geniş bir frekans bandında ideal ve benzetimle elde edilmiş sonuçlar birbirine uymaktadır. 100MHz'lerden sonra oluşan bozulma yapının CMOS olması ve kullanılan teknoloji nedeniyle doğaldır.

Şekil 3.7' deki grafik ise giriş işareti Ii2' ye uygulanıp Ii1 açık devre edilerek elde edilmiştir.



Şekil 3.7: İdeal ve Benzetimle Elde Edilmiş Filtre Yanıtları (Ii2= Iin)

Şekil 3.7'de Io1i, Io2i ve Io3i ideal grafikleri, Io1, Io2 ve Io3 ise benzetimle elde edilmiş sonuçlarını göstermektedir. Diğer grafiğe benzer şekilde, Şekil 3.7'de de geniş bir frekans bandında, ideal ve benzetimle elde edilmiş sonuçların birbiriyle uyuştuğu gözükmektedir. Şekil 3.8'de ise devrenin toplam harmonik distorsiyonu (THD) ile ilgili grafik verilmiştir.



Şekil 3.8: Devrenin Toplam Harmonik Distorsiyonu

Şekil 3.7'de verilen THD grafiğini elde etmek için 100kHz merkez frekansında SPICE distorsiyon benzetimleri yapılmıştır. Girişe 250μA genlikli bir işaret uygulanmıştır. Bunun sonucu çıkışta elde edilen toplam harmonik distorsiyonu %2' den az bulunmuştur. Buradan devrenin distorsiyon performansının da iyi olduğu söylenebilir.

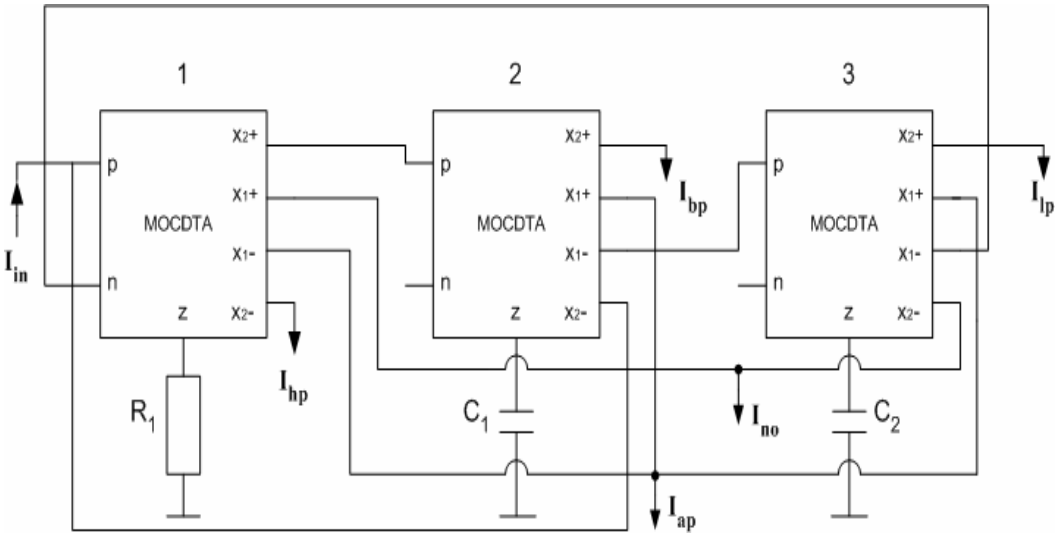
Sonuçta önerilen KHN filtresi işlemsel kuvvetlendiricili eşdeğerine göre hem daha az sayıda pasif eleman içermekte hem de daha iyi bir yüksek frekans performansı sunmaktadır. Ayrıca devrede kullanılan CDTA yapısının az sayıda tranzistor içermesinden dolayı kırmık alanından da tasarruf sağlar. Devrenin distorsiyon performansı da Şekil 3.8'den görüldüğü gibi iyi çıkmıştır.

Çok çıkışlı KHN devresini gerçeklemek için dört adet CDTA elemanı kullanılmıştır. Bu sayının devrede çok çıkışlı CDTA kullanıldığında üçe düşürülebildiği görülmüştür. Daha önce gösterildiği gibi çok çıkışlı CDTA yapısı CMOS devre karmaşık hale getirilmeden elde edilebilmektedir. Bu durumda yalnızca üç adet MOCDTA kullanarak aynı devre gerçekleştirilebilmektedir. Bunun sonucunda on adet daha az sayıda tranzistor kullanarak devreyi gerçeklemek mümkün olmaktadır.

3.3 MOCDTA Temelli KHN Filtresi

Şekil 2.22'de gösterilen çok çıkışlı farksal akım taşıyıcı yapısı kullanarak sadece üç aktif blok ile bir önceki KHN filtresi yapısını elde etmek mümkündür. Oluşan devre yalnızca üç adet ve tamamı topraklı pasif eleman içermekte olup devrenin, KHN filtresinin özelliğinden dolayı, tüm bu pasif elemanlara duyarlıkları teorik minimum olmaktadır.

MOCDTA içeren devrenin bir önceki devreye göre diğer bir avantajı ise tüm geçiren filtre transfer fonksiyonunda, devrenin sağladığı diğer filtre transfer fonksiyonları olduğu gibi herhangi bir pasif eleman eşleme şartına gereksinim duymamasıdır. Pratikte pasif eleman eşleme şartı devrede kullanılacak pasif elemanların toleransları nedeniyle çoğu durumda sağlanması zor olan bir koşul olmaktadır. Dolayısıyla filtre tasarımlarında pasif eleman eşleme şartı bulunmamasına dikkat etmek önemli olmaktadır. Şekil 3.9'da çok çıkışlı farksal akımlı geçiş iletkenliği kuvvetlendiricisi içeren KHN süzgeç yapısı gösterilmiştir[9].



Şekil 3.9: MOCDTA Tabanlı KHN Süzgeci

Üstteki devrede MOCDTA elamanını gerçekleştirmek için Şekil 2.22' deki devre kullanılmıştır. Devre şekilden görüldüğü gibi aynı anda beş adet süzgeç transfer fonksiyonunu sağlamaktadır. Sırasıyla I_{hp} çıkışından yüksek geçiren, I_{bp} çıkışından band geçiren, I_{ap} çıkışından tüm geçiren, I_{no} çıkışından çentik ve I_{lp} çıkışından ise alçak geçiren filtre transfer fonksiyonları aynı anda elde edilmektedir.

Filtre devresinin Şekil 3.5'deki devreden bir diğer farkı ise tek girişinin olmasıdır. Ayrıca pasif eleman sayısı da bir azalarak üçe düşmüştür. Devrenin sağladığı transfer fonksiyonları bir sonraki sayfada verilmiştir.

$$\frac{I_{hp}}{I_{in}} = -R_1 g_1 \frac{s^2}{s^2 + s\frac{g_2}{C_1} + \frac{g_2 g_3}{C_1 C_2}} \tag{3.12}$$

$$\frac{I_{lp}}{I_{in}} = -R_1 g_1 \frac{\frac{g_2 g_3}{C_1 C_2}}{s^2 + s\frac{g_2}{C_1} + \frac{g_2 g_3}{C_1 C_2}} \tag{3.13}$$

$$\frac{I_{ap}}{I_{in}} = -R_1 g_1 \frac{s^2 - s\frac{g_2}{C_1} + \frac{g_2 g_3}{C_1 C_2}}{s^2 + s\frac{g_2}{C_1} + \frac{g_2 g_3}{C_1 C_2}} \tag{3.14}$$

$$\frac{I_{bp}}{I_{in}} = R_1 g_1 \frac{s\frac{g_2}{C_1}}{s^2 + s\frac{g_2}{C_1} + \frac{g_2 g_3}{C_1 C_2}} \tag{3.15}$$

$$\frac{I_{no}}{I_{in}} = R_1 g_1 \frac{s^2 + \frac{g_2 g_3}{C_1 C_2}}{s^2 + s\frac{g_2}{C_1} + \frac{g_2 g_3}{C_1 C_2}} \tag{3.16}$$

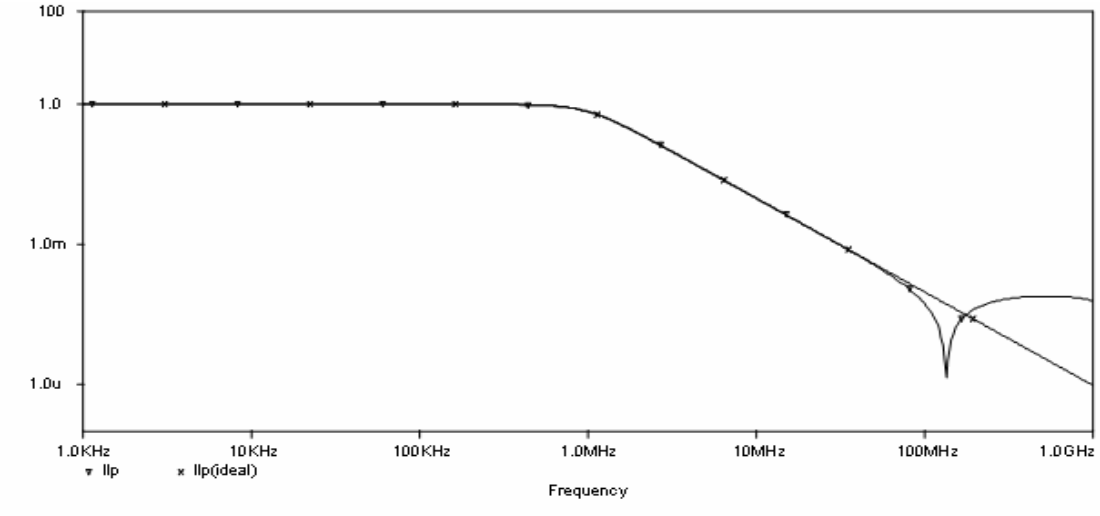
Önerilen süzgeç devresinin doğal frekansı ve kalite faktörü ise (3.17) ve (3.18)'de verilmiştir. (3.19)'dan da devreyle ilgili duyarlık hesapları görülmektedir. Beklendiği gibi tüm duyarlıklar düşük çıkmıştır. Daha doğrusu tüm pasif eleman duyarlıkları teorik minimum değerlerine sahiptir.

$$\omega_o = \sqrt{\frac{g_2 g_3}{C_1 C_2}} \tag{3.17}$$

$$Q = \sqrt{\frac{C_1 g_3}{C_2 g_2}} \tag{3.18}$$

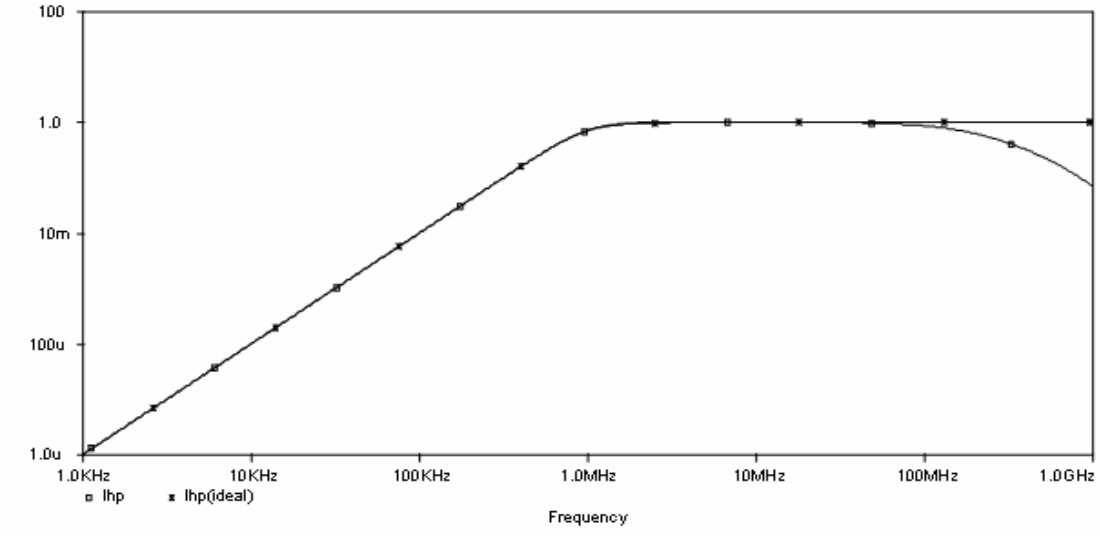
$$\begin{aligned} &S_{R_1}^{w_o} = S_{g_1}^{w_o} = 0, \quad S_{g_2}^{w_o} = S_{g_3}^{w_o} = \frac{1}{2}, \quad S_{C_1}^{w_o} = S_{C_2}^{w_o} = -\frac{1}{2}, \\ &S_{C_1}^{Q} = S_{g_3}^{Q} = \frac{1}{2}, \quad S_{C_2}^{Q} = S_{g_2}^{Q} = -\frac{1}{2}, \quad S_{R_1}^{Q} = S_{g_1}^{Q} = 0 \end{aligned} \tag{3.19}$$

Devrenin başarımını görmek amacıyla SPICE benzetimleri yapılmıştır. Benzetimlerde filtre kesim frekansı olarak 1MHz seçilmiştir. Tasarım Butterworth olarak gerçekleştirilmiştir. Önerilen filtrede eleman değerleri ise R_1 = 1.5kΩ, C_1 = 75p, C_2= 150p, $g_1=g_2=g_3$=666μA/V olarak seçilmiştir.

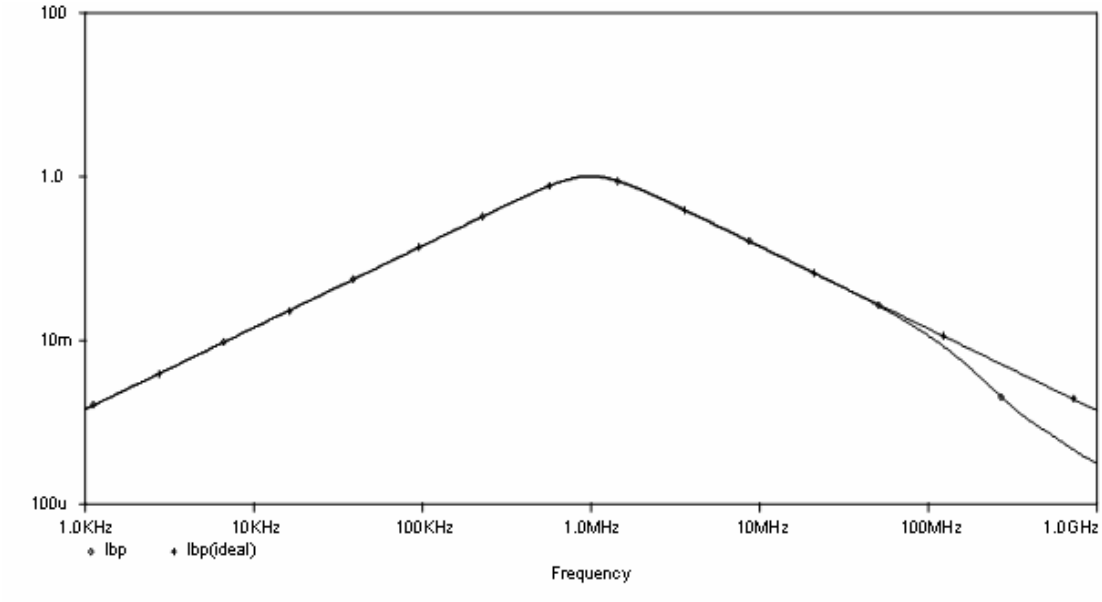


Şekil 3.10: İdeal ve Benzetimle Elde Edilmiş Alçak Geçiren Filtre Yanıtı

Şekil 3.10 ve Şekil 3.11'de ideal ve benzetimle elde edilmiş sonuçlar verilmiştir. Yaklaşık 100MHz'den sonra oluşan idealden sapma kullanılan CMOS teknolojisi nedeniyle beklenen bir durumdur.

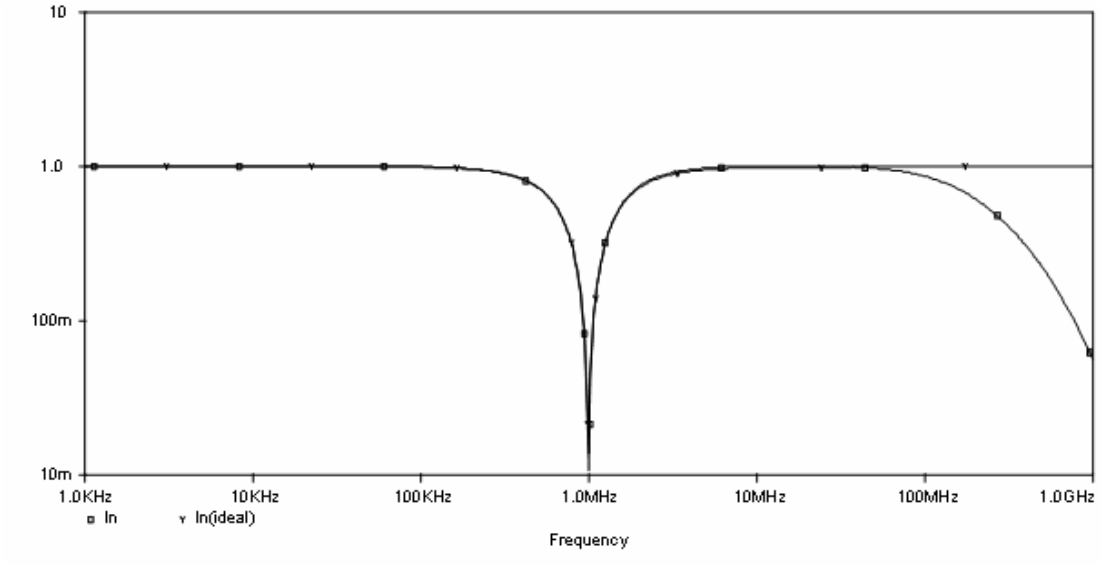


Şekil 3.11: İdeal ve Benzetimle Elde Edilmiş Yüksek Geçiren Filtre Yanıtı

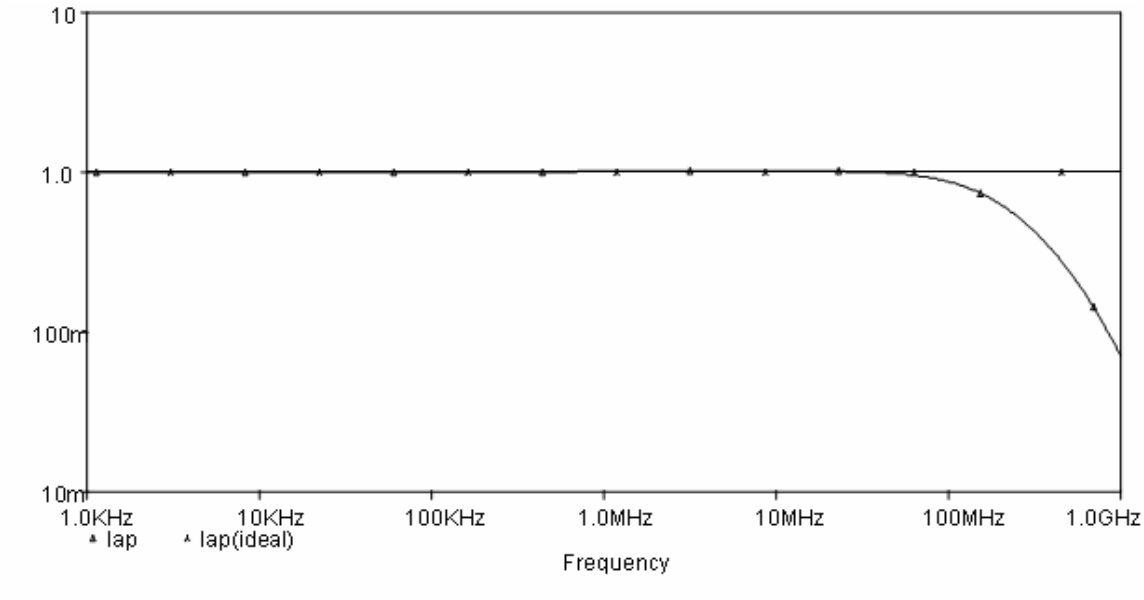


Şekil 3.12: İdeal ve Benzetimle Elde Edilmiş Band Geçiren Filtre Yanıtı

Şekil 3.10'da yüksek geçiren çıkış için 3.11'de de band geçiren çıkış için benzetim sonuçları verilmiştir. Her iki karakteristik içinde yaklaşık 100MHz'lere kadar devre kazanç-frekans eğrileri ideal kazanç-frekans eğrilerini büyük bir yaklaşıklıkla izlemektedir. Şekil 3.12'de band geçiren Şekil 3.13'de ise çentik filtre çıkışı için geçerli olan kazanç-frekans eğrileri gösterilmiştir. Son olarak da Şekil 3.15'de tüm geçiren filtre yanıtı verilmiştir.



Şekil 3.13: İdeal ve Benzetimle Elde Edilmiş Çentik Filtre Yanıtı

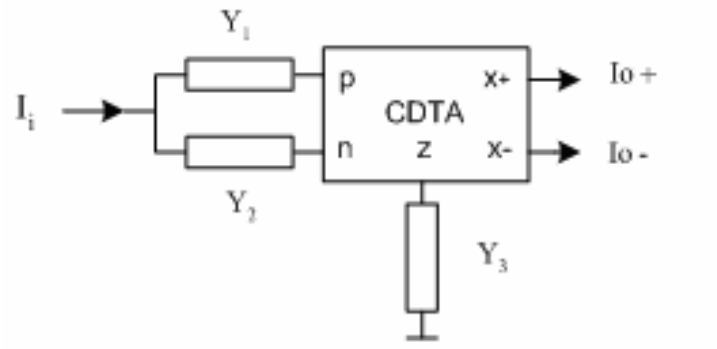


Şekil 3.14: İdeal ve Benzetimle Elde Edilmiş Tüm Geçiren Filtre Yanıtı

3.4 Birinci Dereceden Tüm Geçiren Süzgeç Devresi

Tüm geçiren süzgeç devreleri analog uygulamalarda sıkça kullanılan önemli bloklardan biridir. Osilatör devrelerinde, yüksek dereceli filtreler için faz düzelticilerde ve benzer çeşitli uygulamalarda bu devreler kullanım alanı bulmaktadır.

Bu çalışmada CDTA içeren birinci dereceden bir tüm geçiren filtre yapısı önerilmiştir. Aşağıda, Şekil 3.15'de önerilen filtre yapısının genel konfigürasyonu gözükmektedir[6].



Şekil 3.15: CDTA'lı Birinci Dereceden Tüm Geçiren Filtre Genel Yapısı

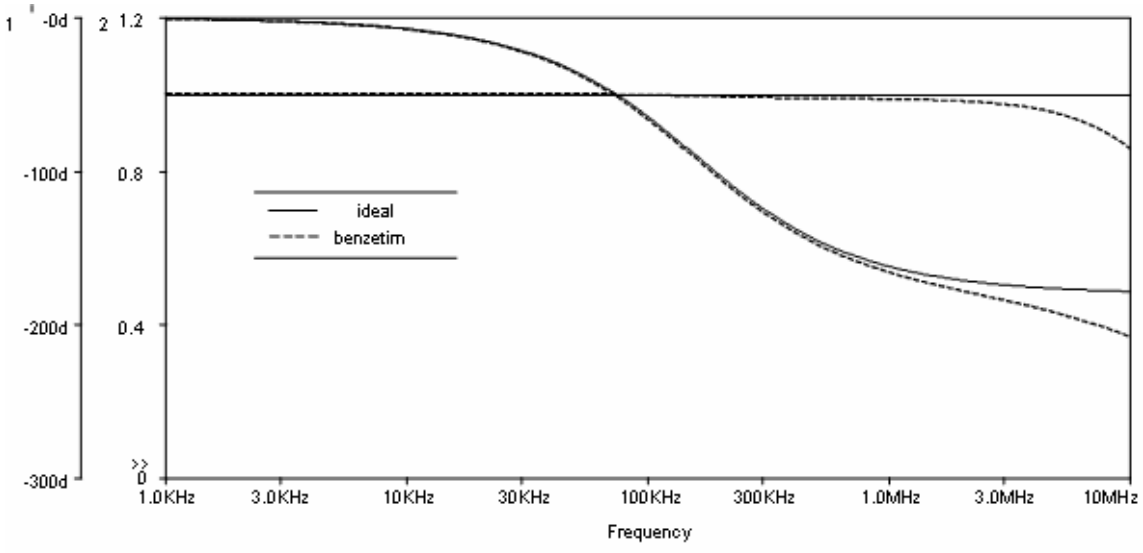
Şekil 3.15'den görüldüğü gibi önerilen devre sadece üç adet pasif eleman ve bir adet CDTA elemanı içermektedir. Aynı yapının gerilim modlu OTRA eşdeğerine göre [12] pasif eleman sayısı azalmıştır. Çıkıştan işaretin 180º farklı her iki fazı da elde edilebilmektedir. Bu özelliğin osilatör tasarımı yapılırken kolaylık sağladığı görülür. (3.20)'de genel konfigürasyon için transfer fonksiyonu verilmiştir. Fonksiyonda g/Y_3 ifadesi genel devre transfer fonksiyonunun DC kazancını vermektedir ve tüm geçiren devre için kolaylıkla bire eşitlenebilir.

$$\frac{I_{o-}}{I_i} = (g/Y_3)\frac{Y_2 - Y_1}{Y_1 + Y_2} \qquad \textbf{(3.20)}$$

(3.20)'de g, CDTA elemanının geçiş iletkenliği parametresini göstermektedir. İfadede Y_2=G, Y_1=sC olarak seçilirse transfer fonksiyonu (3.21)'de gösterildiği şekle dönüşür. Bu birinci dereceden tüm geçiren filtre transfer fonksiyonudur.

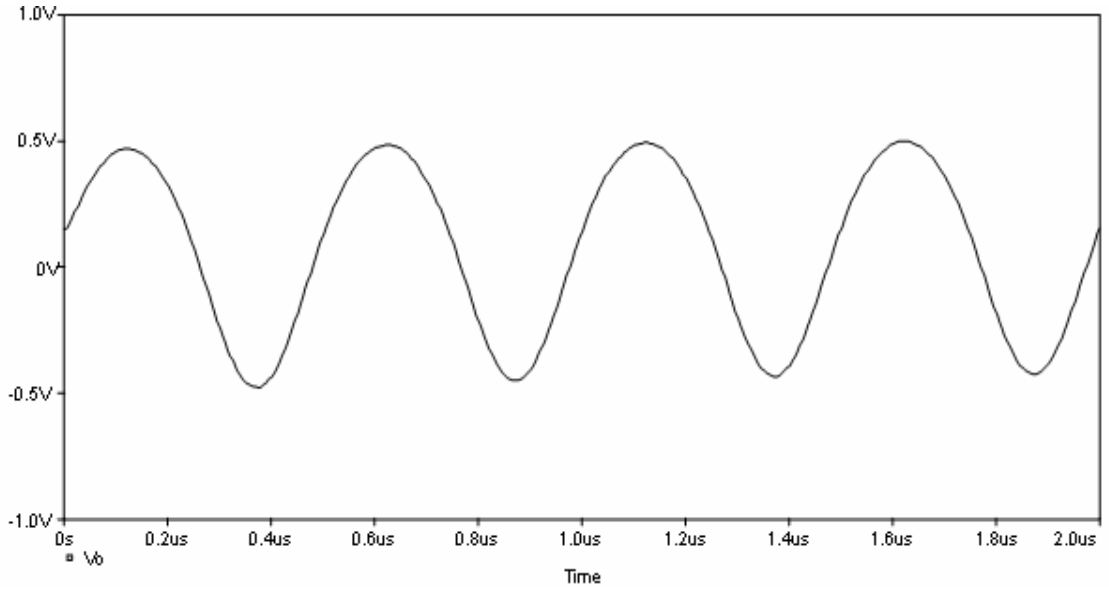
$$\frac{I_{o-}}{I_i} = \frac{1 - sCR}{1 + sCR} \qquad \textbf{(3.21)}$$

Önerilen devrenin SPICE programı aracılığıyla benzetimleri yapılmıştır. Benzetimlerde Şekil 2.13'de verilmiş olan düşük besleme gerilimlerinde çalışabilen CMOS CDTA yapısı aktif eleman olarak kullanılmıştır. Benzetim sonucunda aşağıda Şekil 3.16'da verilmiş olan karakteristik elde edilmiştir. Şekilden görüldüğü gibi ideal ve benzetimle elde edilmiş filtre cevapları birbiriyle uyumludur.



Şekil 3.16: İdeal ve Benzetimle Elde Edilmiş Tüm Geçiren Filtre Cevabı

Benzetimlerde pasif eleman değerleri olarak R_1=1kΩ, R_2=4.8kΩ ve C=1nF olarak alınmıştır. Devrenin büyük işaret performansını incelemek amacıyla çıkışa 50kΩ değerinde bir yük direnci bağlanarak girişe sinüs uygulanmıştır. Sonuçta elde edilen grafik Şekil 3.17'de gösterilmiştir.

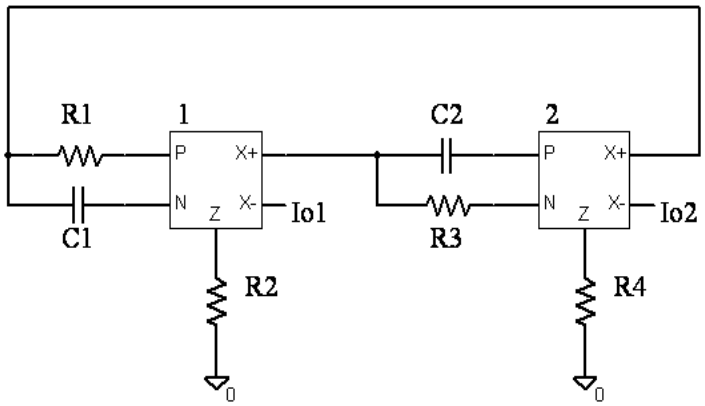


Şekil 3.17: Birinci Dereceden Tüm Geçiren Süzgecin Büyük İşaret Yanıtı

Şekilden görüldüğü gibi uygulanan işaret sonucu çıkışta yaklaşık olarak tepeden tepeye 1V mertebelerinde bir işaret elde edilmektedir. Besleme geriliminin ±0.75V olduğu düşünüldüğünde çıkıştan bu genlikli bir işaret elde edilebilmesi yeterince iyi olmaktadır.

3.5 CDTA Temelli Kuadratur Osilatör Tasarımı

Şekil 3.14'de verilen tüm geçiren devreyi kullanarak osilatör yapmak mümkündür. Osilatör çeşitli dalga biçimlerinde işaret üreten devrelerdir. Birçok yerde kullanım alanları bulunmaktadır. İki adet birinci dereceden tüm geçiren devreyi bir geribesleme çevrimi içerisinde kullanarak çıkışlardan 90º faz farkıyla iki adet osilasyon elde etmek mümkündür. Bu tarz osilatörler çıkış işaretlerinin faz farkından dolayı kuadratur osilatör olarak isimlendirilirler. Böyle bir osilatör CDTA elemanı kullanılarak gerçekleştirilmiştir. Oluşan devre Şekil 3.17'de gösterilmiştir[13].

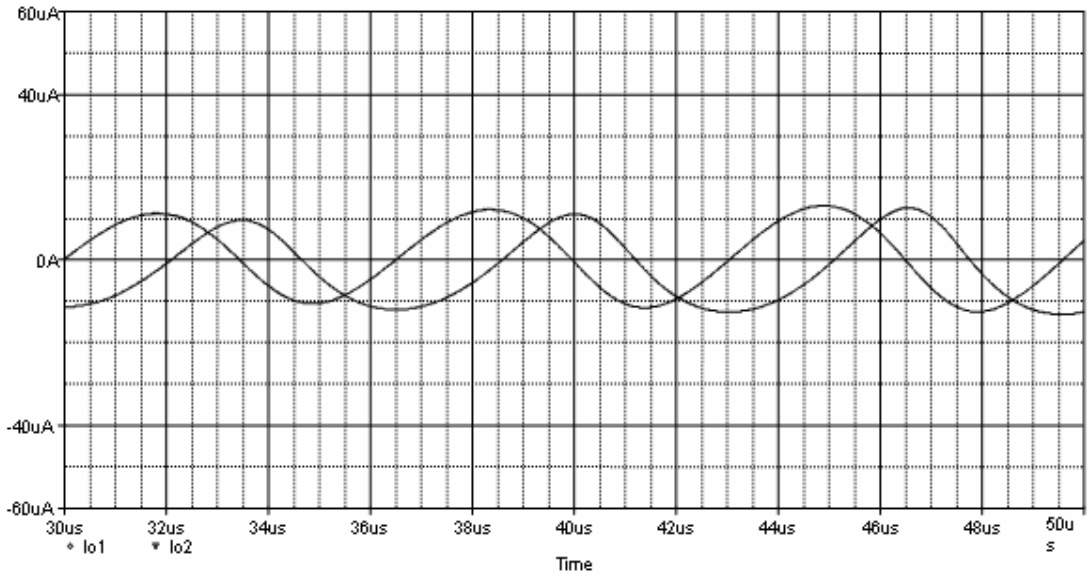


Şekil 3.18: CDTA Tabanlı Kuadratur Osilatör

Şekil 3.18'de iki adet CDTA içeren kuadratur osilatör yapısı verilmiştir. Devre için osilasyon frekansı (3.22)'de verildiği gibidir.

$$f_o = \frac{1}{2\pi\tau} \tag{3.22}$$

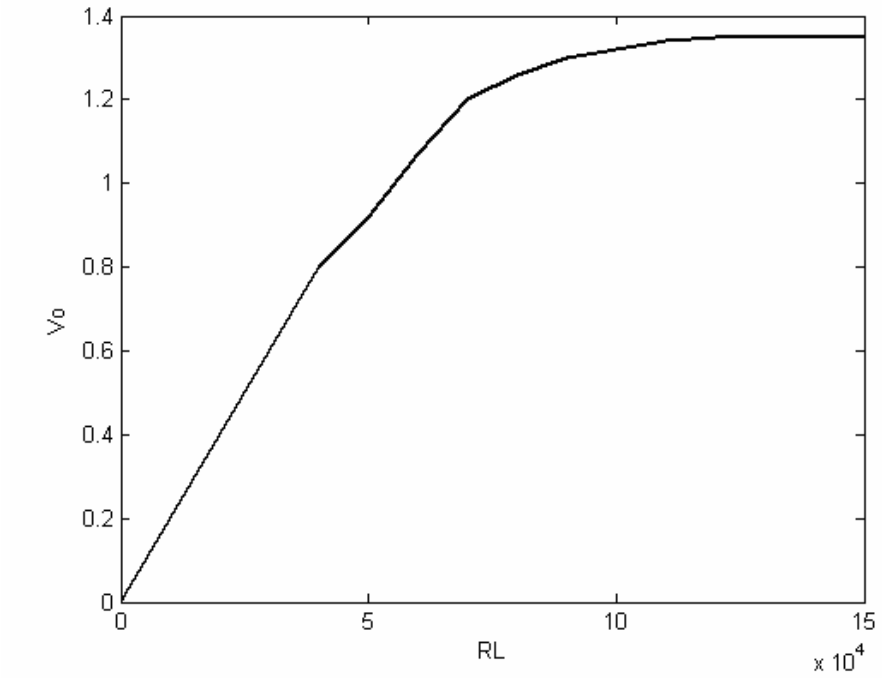
İfadede τ zaman sabiti olup değeri RC'ye eşittir. Devrede R=R1=R2, C=C1=C2 olarak alınmıştır ve SPICE benzetimleri yapılmıştır.



Şekil 3.19: CDTA Tabanlı Kuadratur Osilatör Benzetim Sonucu

Şekil 3.19'de önerilen devreye ilişkin SPICE benzetim sonucu verilmiştir. Benzetimlerde pasif eleman değerleri R1=R3=1kΩ, R2=R4=4.5kΩ, C1=C2=1nF olarak seçilmiştir. Bu değerlerle osilasyon frekansı (3.22)'den 159kHz olarak hesaplanmıştır. Benzetim sonuçları ise bu değeri yaklaşık 150kHz olarak vermektedir. Görüldüğü gibi benzetim sonuçları teorik olarak hesaplanan değerlere yakın çıkmıştır. Oluşan küçük farklılığın sebebi de kullanılan CDTA elemanın girişlerine gelen parazitiklerdir.

Osilatör devresi 1Ω'dan 150kΩ'a kadar değişen dirençlerle yüklenmiş ve çıkış geriliminin bu direnç yükleri altında nasıl değiştiği benzetimle araştırılmıştır. Elde edilen grafik Şekil 3.19'da gösterilmiştir.



Şekil 3.20: Çıkış Geriliminin Yük Direnci İle Değişimi

Şekilden görüldüğü gibi hemen hemen besleme sınırlarına kadar çıkış gerilimi yük direnci eğrisi lineer olmaktadır. Yaklaşık olarak 1.3V geriliminden sonrada çıkış gerilimi sabitlenmektedir.

Sonuç olarak CDTA elemanı kullanan ve yalnızca altı adet pasif eleman içeren bir kuadratur osilatör yapısı tasarlanmıştır. Yapılan tasarımın başarımı benzetim sonuçlarıyla da desteklenmiştir. Elde edilen devre akım modlu olmasının yanında daha az sayıda pasif eleman içermesi bakımından da OTRA [12] eşdeğerine göre bir gelişmedir.

3.6 Yedinci Dereceden Video Örtüşme Filtresi

Günümüzün video işareti işleyen devrelerinde video işaretinde oluşabilecek örtüşmelerin etkili bir şekilde engellenmesi temel ihtiyaçlardan biri olmaktadır. Örtüşme engelleyici filtreler analog dijital çevirici yapılarının önünde Nyquist frekansının üzerindeki işaretleri bastırmak amacıyla kullanılırlar. Bu tip filtrelerin özellikleri kesin bir şekilde ITU BT 601 standartları tarafından belirlenmiştir. Bu standartlar kaliteli video görüntüsünden taviz vermeyecek şekilde seçilmiştir. Fakat bu standartları tam manasıyla sağlamak çoğu analog filtre yapısı için mümkün olmamaktadır. Bu yüzden analog örtüşme engelleyici video filtrelerinin tasarlanması önemli olmakta ve tasarımcılara çok iş düşmektedir.

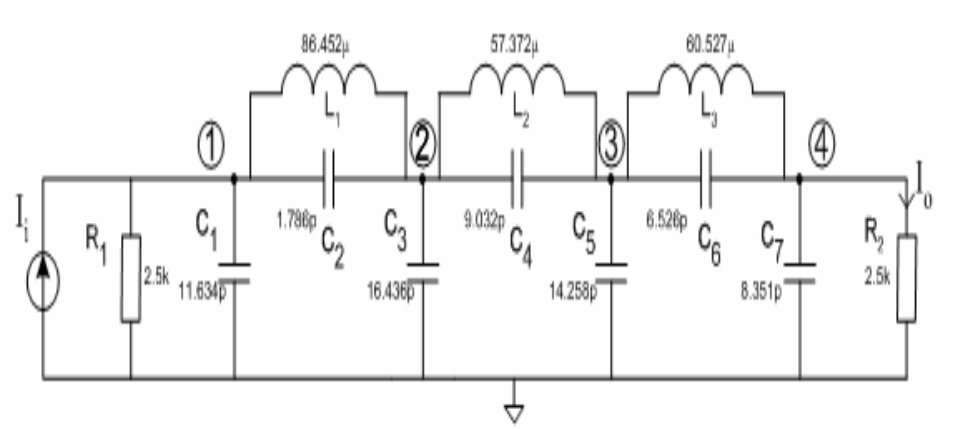
ITU BT 601 standardı band genişliği 5.75MHz olan, bu band boyunca en fazla aşımı 0.1dB'i geçmeyen alçak geçiren filtre yapılarını önermektedir. Ayrıca 8MHz'de filtrenin bastırma oranı 45dB olmalıdır. Video filtreleri için grup gecikmesi de diğer önemli bir tasarım şartı olmaktadır ve bu değer tüm geçirme bandı boyunca 5ns'den düşük olmalıdır.

Bilgisayar programları yardımıyla bu kriterleri sağlayabilecek bir filtre yapısı ancak yedinci dereceden eliptik alçak geçiren filtre olduğu gösterilebilir. Böyle bir filtreyi tasarlamak için yapılması gereken öncelikle bu koşulları sağlayan pasif devrenin bulunması buradan aktif devreye geçmektir. Böylece pasif olarak düşük duyarlıklı olan filtre devresi aktif olarak gerçeklendiğinde de duyarlıkları düşük kalmakta ve tasarım kolaylığı sağlamaktadır.

Operasyonel gerçekleme yöntemi pasif devrelerden aktif eşdeğerlerini bulmak için kullanılan etkili bir yöntemdir. Bu yöntemde devredeki her bir düğümdeki akımlar ve gerilimler aktif devrede de taklit edilerek sonuçta oluşan aktif devrenin pasif devrenin yaptığı görevi yapması sağlanır.

Şekil 3.21'de yedinci dereceden pasif eliptik filtre devresi verilmiştir. Bu devre yapısı düşük duyarlıklı olduğundan onun aktif eşdeğeri de düşük duyarlıklı olacaktır ve yedinci derece gibi yüksek dereceden transfer fonksiyonu düşünüldüğünde; bu duyarlıkların hesaplanması zahmetine katlanmaya gerek yoktur.

Bu çalışmada operasyonel gerçekleme yöntemi ile bu pasif devreden aktife CDTA kullanılarak geçilmiştir. Pasif filtreyi taklit ederken CDTA elemanlarının geçiş iletkenliği g parametresi akım gerilim eşitliklerinin her iki tarafına eklenmesi eşitliği bozmayacak ve CDTA elemanını aktif blok olarak kullanmamıza olanak tanıyacaktır.



Şekil 3.21: Yedinci Dereceden Pasif Eliptik Alçak Geçiren Filtre

Bu devrenin operasyonel gerçekleme yöntemi ile elde edilmiş aktif eşdeğeri ise Şekil 3.22'de verilmiştir. Devrede C_{L1}, $C_{L2,}$ ve C_{L3} kapasiteleri pasif devredeki endüktansları gerçeklemek amacıyla kullanılmıştır. Değerleri ise (3.27)'den faydalanılarak hesaplanmıştır. (3.27) eşitliği de (3.23-3.26)' daki devrenin akım gerilim eşitliklerinden bulunur. Bu eşitlikler kurulurken C_2, C_4 ve C_6 kapasitelerini ilk başta hesaplara katmaya gerek yoktur [3].

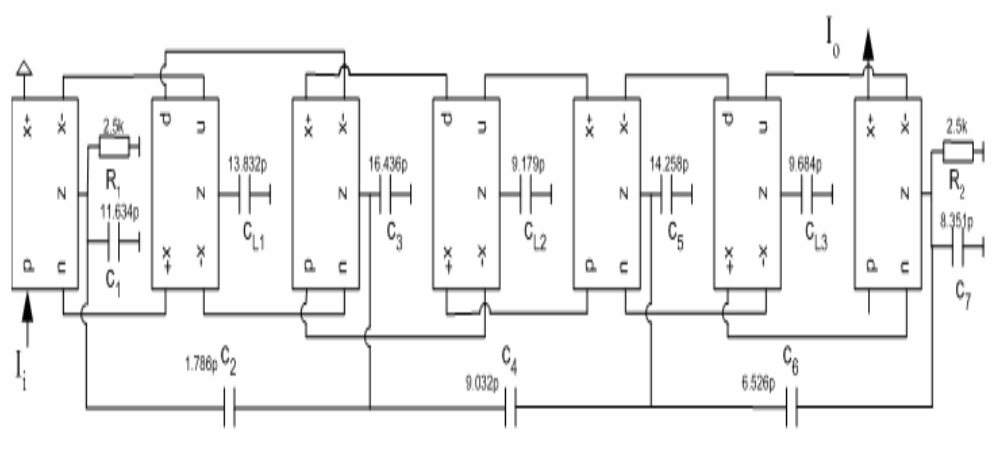
$$I_{L_i} = \frac{gV_i - gV_{i+1}}{gsL_i}, \quad i = 1,..3. \tag{3.23}$$

$$gV_1 = g(I_{in} - I_{L_1})\frac{1}{sC_1 + G_1} \tag{3.24}$$

$$gV_{i+1} = g(I_{L_i} - I_{L_{i+1}})\frac{1}{sC_{2i+1}}, i = 1,2. \tag{3.25}$$

$$gV_4 = g(I_{L_3})\frac{1}{sC_7 + G_2} \tag{3.26}$$

$$C_{L_i} = L_i.g^2, i = 1,...3. \tag{3.27}$$

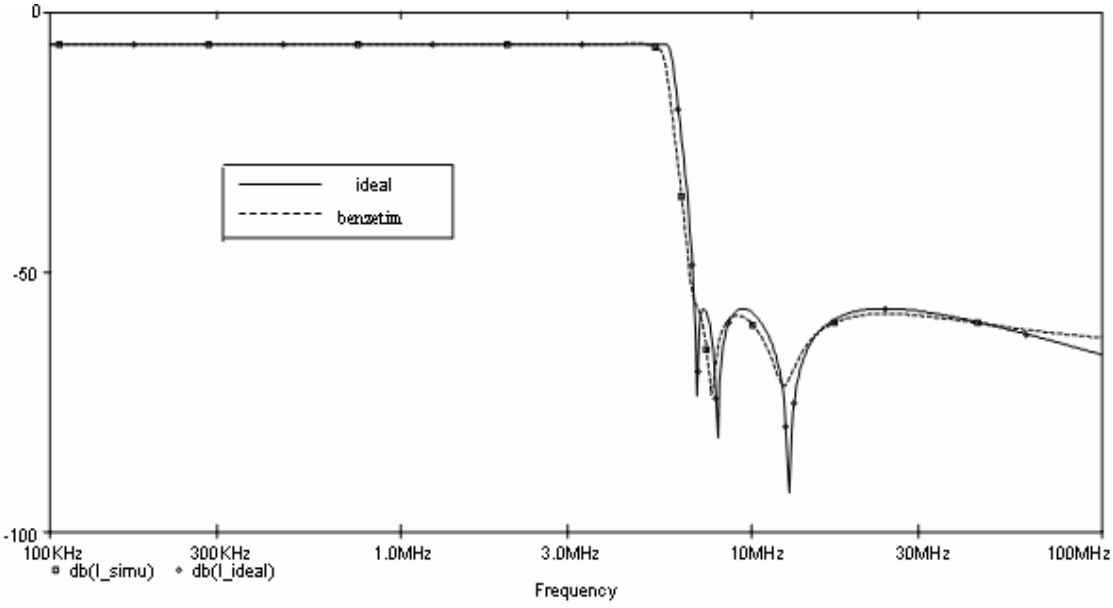


Şekil 3.22: Yedinci Dereceden CDTA'lı Aktif Eliptik Alçak Geçiren Filtre

Grup gecikmesi video filtreleri için önemli bir parametre olmaktadır. Düzgün çalışan video uygulamaları için bu değer birkaç nanosaniye mertebelerinde olması gerekir. ITU BT 601 bu değeri tüm geçirme bandında 5ns olarak önermektedir. Fakat bu değer yüksek dereceden filtreler için gecikme denkleştiricileri olmadan sağlanamaz. Bunun için tüm geçiren filtrelerden kurulmuş beşinci dereceden bir gecikme denkleştiricisi kullanmak, ITU BT 601 standartlarını, farksal akımlı geçiş iletkenliği kuvvetlendiricisi tabanlı yedinci dereceden aktif, eliptik alçak geçiren filtre yapısında sağlamak için yeterli olmaktadır.

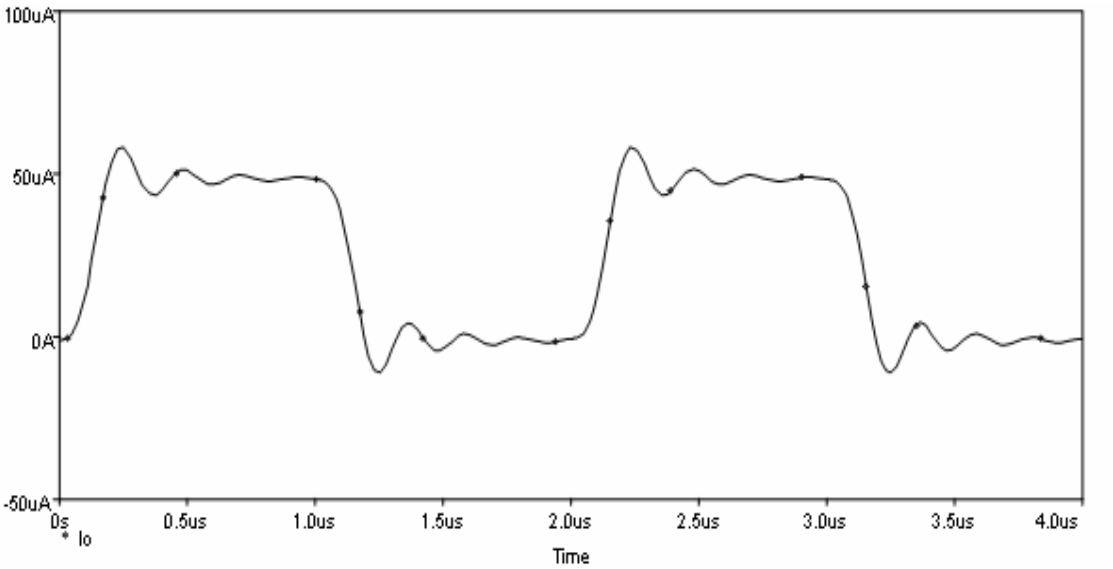
Şekil 3.22'de görülen CDTA tabanlı yedinci dereceden alçak geçiren filtre yapısında [14], CDTA elemanlarının g parametreleri (3.23-3.26) eşitliklerinde keyfi olarak yerleştirilmiştir. Pasif eleman değerleri eliptik filtre tablosundan [14] alınmıştır. Daha sonra bu değerler, 5.75MHz olan örtüşme engelleyici video filtresi kesim frekansı üzerinden frekans denormalizasyonuna tabi tutulmuştur.

Devrenin başarımını görmek amacıyla SPICE programı aracılığıyla benzetimler yapılmıştır. Elde edilen ideal ve CDTA içeren alçak geçiren filtrenin benzetim sonuçları Şekil 3.23'de verilmiştir. Şekilden görüldüğü gibi hem benzetim hem de ideal sonuçlar birbirlerine iyi bir yaklaşıklıkla uymaktadır. CDTA içeren devrenin idealden sapmasının sebebi olarak CDTA elemanın parazitikleri gösterilebilir. Bu parazitikler özellikle devrenin kesim frekansının idealdekinden az da olsa bir miktar sapmasına sebep olmaktadır. Benzetim sonuçları önerilen filtre devresinin tüm geçirme bandı boyunca maksimum aşımının 0.1dB olduğunu göstermektedir. Bu değer ITU BT 601 standartlarında video örtüşme engelleyici alçak geçiren filtre için sağlanması istenen koşuldur. Buradan önerilen devrenin istenildiği gibi bu şartı sağladığı görülmektedir.

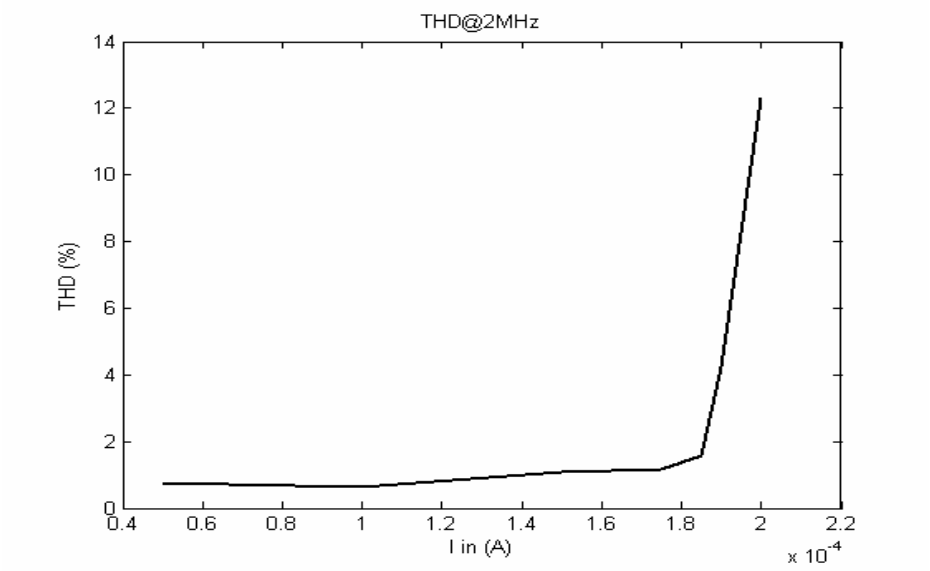


Şekil 3.23: İdeal ve Benzetimle Elde Edilen Filtre Kazanç-Frekans Eğrileri

Şekil 3.24'de önerilen filtrenin basamak darbe cevabı verilmiştir. Şekilde görülen birim basamak yanıtında oluşan salınımların filtre çıkışında düzgün bir video işareti elde edilebilmesi için bir şekilde düzeltilmesi gerekmektedir. Burada oluşan bu durumun sebebi filtre devresinin lineer olmayan faz cevabıdır. Bu sorunun çözümü ise daha önce bahsedildiği gibi gecikme denkleştiricisi kullanmaktır. Ayrıca devreye ek olarak kazancı 0dB'e getirmek için kazanç katı eklemek gerekir.



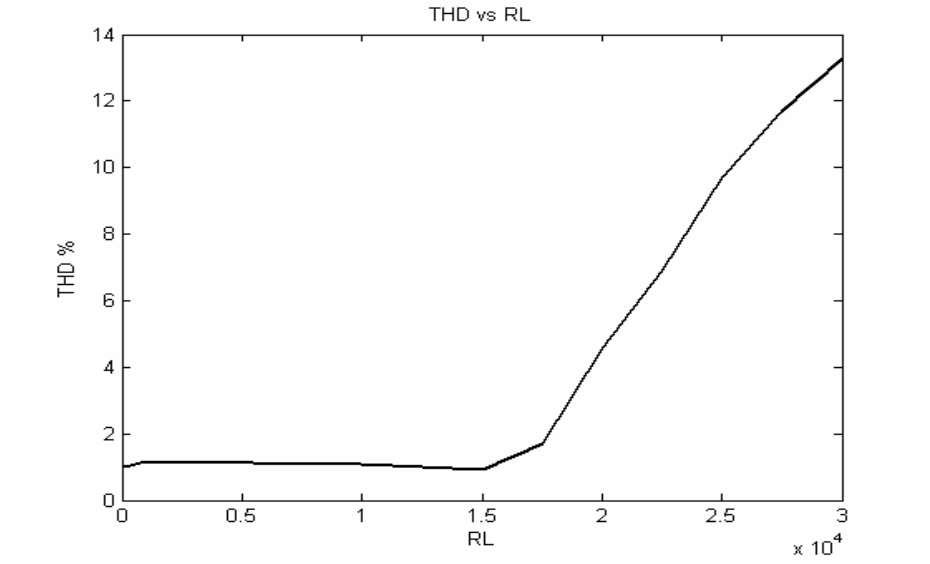
Şekil 3.24: Filtre Basamak Yanıtı



Şekil 3.25: Filtre Toplam Harmonik Distorsiyonu

Önerilen filtrenin distorsiyon performansını incelemek amacıyla SPICE benzetimleri yapılmıştır. Şekil 3.25'de THD ile ilgili grafik verilmiştir. Girişe uygulanan 200µA'den daha küçük bir işaret için çıkışta oluşan toplam harmonik distorsiyon %2'den az olmaktadır.

Şekil 3.26'da yük direncine göre toplam harmonik distorsiyondaki değişim verilmiştir. Girişe uygulanan 2MHz frekanslı 100µA genlikli bir işaret için benzetim yapılmıştır. 15kΩ'dan daha düşük yük dirençleri için THD değeri %2'den az kalmaktadır.



Şekil 3.26: THD değerinin yük direnci ile değişimi

Sonuçta yedinci dereceden video örtüşme filtresi CDTA elemanı kullanılarak gerçekleştirilmiştir. Devrenin benzetim sonuçları teorik olarak beklenenlerle uyuşmakta ve tasarlanan devre ITU BT 601 standartlarına uymaktadır. Yalnız filtre devresinin lineer olmayan fazının düzeltilmesi için gecikme denkleştirici kullanılması zorunluluğu vardır. Bunun yanında kazancı bire çekebilmek için ek kazanç katına da gerek vardır. Devrenin distorsiyon performansı da Şekil 3.25 ve Şekil 3.26'dan görüldüğü gibi iyi çıkmıştır.

4. SONUÇLAR VE TARTIŞMA

Bu çalışmada öncelikle CDTA elemanı tanıtılmıştır. Bu elemana ilişkin CMOS gerçeklemeleri verilmiştir. Aslında girişte akım farkı alan bir bloğun çıkışına OTA elemanı ekleyerek elde edilen bu yapıyı CMOS olarak özgün bir biçimde gerçekleme zorluğu bulunmakla beraber çalışmada iki adet özgün ve çok sayıda eleman içermeyen CDTA yapısı önerilmiştir. Önerilen yapıların performansları SPICE benzetimleriyle desteklenmiştir.

Tasarlanan CMOS devreler uygulama devrelerinde kullanılarak performansları gözlenmiştir. Tüm geçiren CDTA yapısı, CDTA içeren kuadratur osilatör yapısı, CDTA ve MOCDTA ile gerçeklenmiş KHN yapıları literatüre kazandırılmıştır. Üstün ve zayıf yönleri kıyaslanmıştır.

Son olarak yedinci dereceden video örtüşme engelleyici filtre yapısı ile önerilen devrelerin performansı, birçok analog yapı bakımından gerçeklemesi zor olan bir filtre topolojisinde, sınanmıştır.

Tasarlanan devreler CMOS olarak CDTA elemanını gerçeklemekte yeterli olabileceği düşünülmekle beraber geçiş iletkenliği ayarlanabilir, düşük besleme gerilimlerinde çalışabilen CDTA devre yapıları üzerine yeni çalışmalar yapılabilir.

Eleman tanım denklemleri itibariyle düşünüldüğünde iki CCII ve bir adet OTA ile gerçeklenebileceği gösterilmesine rağmen böyle bir gerçekleme yöntemi elemanı kullanışsız kılmakta ve iç içe yerleştirilmiş blok yapılar olarak düşünülmesine neden olmaktadır. Bunun yerine bu çalışmada da kullanılan, az sayıda tranzistor içeren basit ama kullanışlı yapılar ile elemanı gerçekleme yolu daha doğru bir seçim olmaktadır ve ileride yapılabilecek çalışmalarda kullanılabilecek bir yol olduğu düşünülmektedir.

CDTA elemanını hem çıkıştaki OTA kat ile hem de girişteki DCCCS katı bir arada, aynı yapı içinde tasarlama olanağı bulunmadıkça eleman için bu çalışmada önerilen CMOS gerçeklemeler pek çok uygulama için yeterli olmaktadır.

Yapılan çalışmada CDTA ile devrelerin yalnızca topraklı pasif elemanlar içerecek şekilde gerçeklenme kolaylığı olduğu görülmüştür. Bu günümüz üretim teknolojileri düşünüldüğünde istenen bir durumdur.

CDTA ile özellikle işlemsel kuvvetlendirici içeren birçok devrenin kolaylıkla ve daha az sayıda eleman ile gerçeklenebileceği görülmüştür. Ayrıca özellikle çok sayıda filtre fonksiyonun aynı anda alındığı KHN filtresi gibi devrelerde bu eleman kullanılarak devrelerin basitleştiği görülmüştür.

Elemanın ilginç bir özelliği ise ara terminal olan z ucu açık devre bırakıldığında ya da çok yüksek değerli bir direnç ile yüklendiğinde elemanın akım modlu işlemsel kuvvetlendiriciye dönüşmesidir. Bu haliyle COA içeren tüm devreler CDTA ile gerçeklenebilmektedir.

Son olarak elemanı her ne kadar özgün bir biçimde elektronik olarak tasarlama zorlukları bulunsa da akım modlu devre uygulamaları için bu çalışmada gösterildiği gibi çeşitli kolaylıklar sağladığı söylenebilir.

KAYNAKLAR

[1] **Uygur, A.** 2003. Yüksek Başarımlı İşlemsel Kuvvetlendirici Tasarımı, *Bitirme Ödevi,* İ.T.Ü. Elektrik Elektronik Fakültesi, İstanbul.

[2] **Koli, K.** 2000. CMOS Current Amplifiers: Speed versus Nonlinearity, *Doktora Tezi,* Helsinki University of Technology, Helsinki.

[3] **Biolek, D**., 2003. CDTA-Building Block for Current-Mode Analog Signal Processing, *Proc. ECCTD'03*, Cracow, Poland, Vol. III, pp.397-400.

[4] **Uygur, A**. **Kuntman, H**., 2005. Farksal Geçiş İletkenliği Kuvvetlendiricisi Tasarımı Ve Aktif Filtre Uygulaması, *SIU'2005* Kayseri, 16-18 Mayıs 2005 (CD-ROM).

[5] **Arbel, A. Goldminz, L.,** 1992. Output stage for current-feedback amplifiers, theory and Applications, *Analog Integrated Circuits and Signal Processing*, **2**, 243-255.

[6] **Uygur A., Kuntman H**., 2006. Low voltage current differencing transconductance amplifier in a novel allpass configuration" *MELECON'06*, Torremolinos (Málaga) May 16-19, SPAIN (sunulacak).

[7] **Carvajal, R.G. et al**, 2005. The flipped voltage follower: a useful cell for low-voltage low-power circuit design, *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, Regular Papers Vol. 52, Issue **7**, 1276 - 1291.

[8] **Mucha I.**, 1996. Low-voltage current operational amplifier with a very low current consumption", Circuits and Systems, *ISCAS '96., IEEE International Symposium* Vol. **1**, May , 525 – 528.

[9] **Uygur A. Kuntman H**., 2005. Novel current-mode biquad using a current differencing transconductance amplifier, *Proceedings of Applied Electronics,* Pilsen, Czech Republic September , 349-352.

[10] **Kerwin, W. Huelsman, L. and Newcomb, R**., 1967. State variable synthesis for insensitive integrated circuit transfer function", *IEEE J. Solid-State Circuits,* , **SC-2,** 87-92.

[11] **Uygur, A. Kuntman H. and Zeki, A**., 2005. Multi-input multi-output CDTA-based KHN fılter, *Proc. of ELECO*, *The 4th International Conference on Electrical and Electronics,* Bursa Aralık, 46-50.

[12] **Cakir, C. Cam, U. Cicekoglu, O**., Novel allpass filter configuration employing single OTRA, *Circuits and Systems II: Express Briefs, IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing* Vol. **52,** Issue **3**, March 122 – 125.

[13] **Uygur, A. Kuntman H.,** 2006. CDTA-based quadrature oscillator design, *EUSIPCO 06, European Signal Processing Conference*, Florence, Italy, September 4-8 (sunulacak).

[14] **Uygur, A. Kuntman H.,** 2006. Seventh order elliptic video filter with 0.1dB pass band ripple employed CMOS CDTAs' *International Journal of Electronics and Communications,* A05-290 (kabul edildi).

ÖZGEÇMİŞ

Atilla Uygur, 12 Ağustos 1980 yılında İstanbul'da doğdu. Lise öğrenimini 1998 yılında İstanbul Kenan Evren Anadolu Lisesi'nde, Lisans öğrenimini ise 2003 yılında İstanbul Teknik Üniversitesi, Elektrik - Elektronik Fakültesi'nde, Elektronik ve Haberleşme Mühendisliği Bölümü'nden mezun olarak tamamladı. Şu anda İTÜ, Fen Bilimleri Enstitüsü, Elektronik Mühendisliği Programında yüksek lisans eğitimini sürdürmekte ve 2005 yılında başladığı Araştırma Görevliliği'ne devam etmektedir. Araştırma konuları, akım modlu devreler, CMOS ve Bipolar gerilim modlu kuvvetlendiriciler, ses ve video uygulamaları için aktif filtre tasarımıdır.