SELÇUK ÜNİVERSİTESİ
MÜHENDİSLİK FAKÜLTESİ

SUJEST, c.4, s.1, 2016
SUJEST, v.4, n.1, 2016
ISSN: 2147-9364 (Elektronik)

LOGARİTMİK KUVVETLENDİRİCİLERLE GERÇEKLEŞTİRİLEN ANALOG KAREKÖK ALICI

[1]Erdem ÖZÜTÜRK

[1]Uludağ Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, BURSA
[1] ozuturk@uludag.edu.tr

(Geliş/Received: 02.03.2015; Kabul/Accepted in Revised Form: 09.06.2015)

ÖZ: Birçok uygulamada bir sayıya karşılık gelen elektrik geriliminin karekökünü almak gerekmektedir. Bu çalışmada böyle bir analog elektronik hesaplayıcının tasarımı ve bilgisayar ortamında benzetimi yapılmaktadır. Devre kaskat bağlı bir logaritmik kuvvetlendirici ve bir antilogaritmik kuvvetlendiriciden meydana gelmektedir. Devrede yer alan devre elemanlarının değerleri, çıkış geriliminin devreye uygulanan giriş geriliminin karekökü olmasını sağlayacak şekilde uygun seçilmiştir. Tasarlanan devrenin başarımı değişik giriş gerilimi değerleri için incelenmektedir. Daha doğrudan bir yöntem olması nedeniyle böyle bir analog karekök alıcı devre dijital karekök alıcı devrelere göre daha hızlı işlem yapmaktadır.

Anahtar Kelimeler: *Karekök alıcı, Logaritmik kuvvetlendirici, Simülasyon*

Analogue Square Root Calculator Circuit Designed With Logarithmic Amplifiers

ABSTRACT: In many applications, it has been necessary to calculate square roots of some numbers which are correspond to some voltages values. In this study such an analogue calculator has been designed and simulated in computer medium. Circuit consist of one logarithmic and one antilogarithmic amplifier connected in cascade. The component values of circuit chosen so that the output voltage of circuit is equal to square root of input voltage. The performance of designed circuit is investigated by applying different voltages to the input of circuit. Such as analogue square root calculator circuit is faster than the other digital square root calculator circuits.

Key Words: *Square root calculator, Logarithmic amplifiers, Simulation*

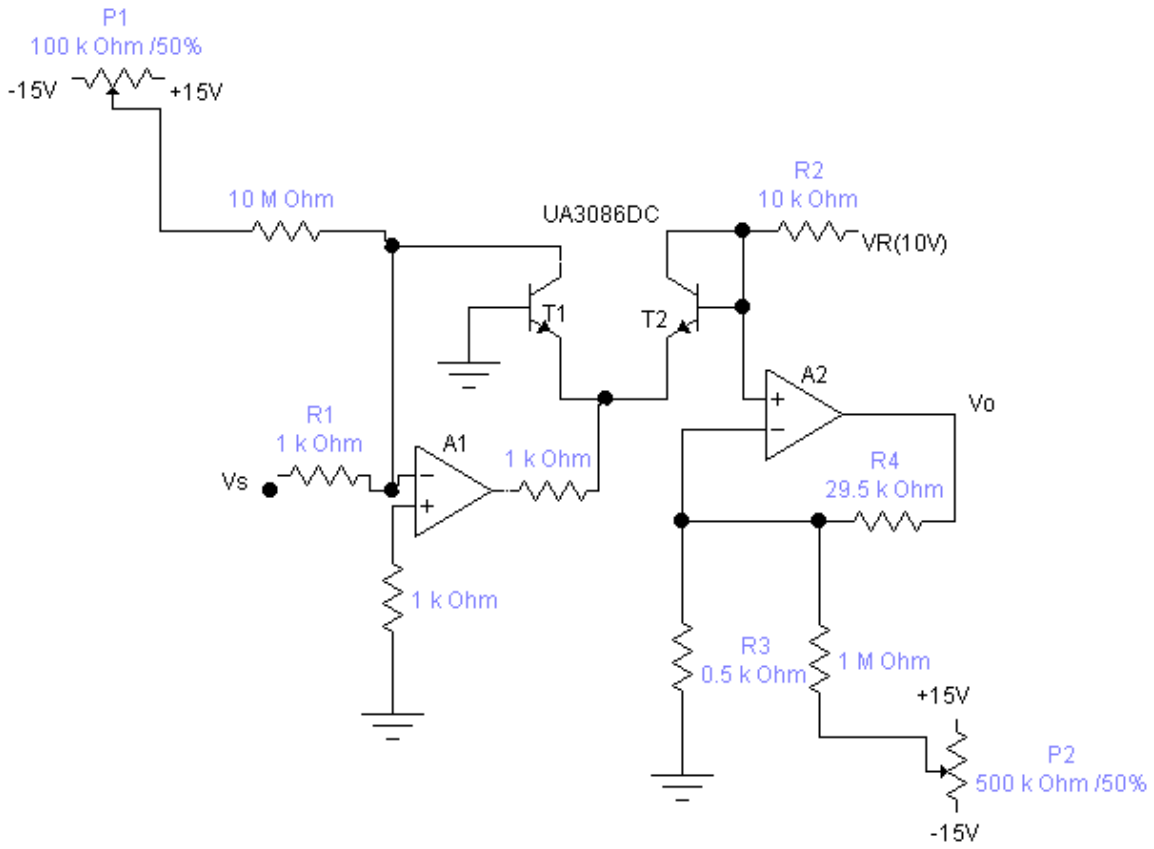
GİRİŞ (INTRODUCTION)

"Log/antilog kuvvetlendiriciler, bir analog giriş işaretinin sıkıştırılması (comprension)/genişletilmesi (expansion), bir transdüserin sahip olduğu üstel veya logaritmik çıkışın doğrusallaştırılması ve analog hesaplama işlemleri gibi değişik yerlerde kullanılmaktadır. Aynı polariteli işaretler için logaritmik çarpıcı ve bölücü devreleri bunlardan birisidir" (Alçı ve Kara, 2000). Bu çalışmada ise log/antilog kuvvetlendiriciler karekök alma işlemi için kullanılmaktadır. Analog karekök alıcı devre bir logaritmik kuvvetlendiricinin çıkışına bir antilogaritmik kuvvetlendiricinin kaskat bağlanmasıyla elde edilmiştir. Aşağıda bu karekök alma işleminin nasıl gerçeklendiği öncelikle devrelerin çözümlenmesi yapılarak açıklanmaktadır.

DOI: 10.15317/Scitech.2016116090

Logaritmik Kuvvetlendirici (Logaritmic Amplifier)

Devrede kullanılan logaritmik kuvvetlendirici tranzistörlerle geliştirilmiş bir logaritmik kuvvetlendiricidir. Tranzistör karakteristiklerinin birbirine çok yakın olması için devredeki bütün tranzistörler eş (matched) olmalıdır. Ayrıca tranzistörlerin hemen hemen aynı sıcaklıkta bulunmaları gerektiğinden devrede tranzistör olarak örneğin UA3086 tümdevresi içindeki tranzistörler kullanılabilir. Logaritmik kuvvetlendirici devresi Şekil 1'de gösterilmiştir (Türköz, 2004, Pastacı, 1998).



Şekil 1. Tranzistörlerle geliştirilmiş logaritmik kuvvetlendirici.(Logarithmic amplifier enhanced by transistors.)

Devredeki her iki tranzistörün tıkama yönündeki akımlarının eşit olduğu ve $I_B << I_C$ şartı göz önüne alınırsa A2'nin pozitif girişindeki gerilim,

$$V = V_{BE_2} - V_{BE_1} = V_T \ln I_{C_2} - V_T \ln I_{C_1} = -V_T \ln \frac{I_{C_1}}{I_{C_2}} \qquad (1)$$

olur (Pastacı, 1998). V gerilimi baz–emetör gerilimleri arasındaki farka eşit olup, referans gerilime göre ihmal edilebilecek kadar küçüktür. Yani, T_2 tranzistörünün baz gerilimi toprak potansiyeli seviyesindedir. $I_{B2} << I_{C2}$ olduğundan,

$$I_{C2} = V_R / R_2, \quad I_{C1} = V_S / R_1 \qquad (2)$$

olur (Pastacı, 1998). A_2 faz çevirmeyen bir kuvvetlendirici olduğundan çıkış gerilimi,

$$V_0 = V\frac{R_3 + R_4}{R_3} \tag{3}$$

olur (Pastacı, 1998). I_{C1} ve I_{C2} eşitlikleri yerine konulursa,

$$V_0 = -V_T\frac{R_3 + R_4}{R_3}\ln(\frac{V_S}{R_1}\frac{R_2}{V_R}) = -K_1\ln(V_S K_2) \tag{4}$$

elde edilir (Pastacı, 1998).

Devrede kullanılan elemanlara göre K_1 ve K_2 değerleri şu şekilde hesaplanabilir: R_1 = 1k, R_2 = 10k, R_3 = 0,5k, R_4 = 29.5kΩ olmak üzere K_1 = 1,5 ve K_2 = 1 olarak bulunur. Buradan

$$V_0 = -1{,}5\ln(V_S) \tag{5}$$

elde edilir.

Devrede P_1 potansiyometresi ile A_1'in sıfırlaması yapılır. Daha sonra toplam devrenin sıfırlaması P_2 potansiyometresi ile yapılır. Burada V_S=1V için P_2 potansiyometresi ile çıkış yani V_0 = 0 yapılır.

Antilogaritmik Kuvvetlendirici (Antilogarithmic Amplifier)

Logaritmik kuvvetlendiricisinin çıkışından alınan işaret antilogaritma devresinin girişine uygulanır. Şekil 2'de antilogaritma devresi gösterilmiştir (Pastacı, 1998). T_1 tranzistörü sabit bir akım kaynağı olduğundan I_{C1} akımı sabit olup V_R referans gerilimine bağlıdır. A_3 ve A_4'ün pozitif ve negatif girişleri arasında gerilim farkı olmadığından ve kuvvetlendirici akım çekmediğinden T_1'in baz ve kollektör gerilimleri birbirine eşittir. Yani,

$$-V = V_{BE1} - V_{BE2} \tag{6}$$

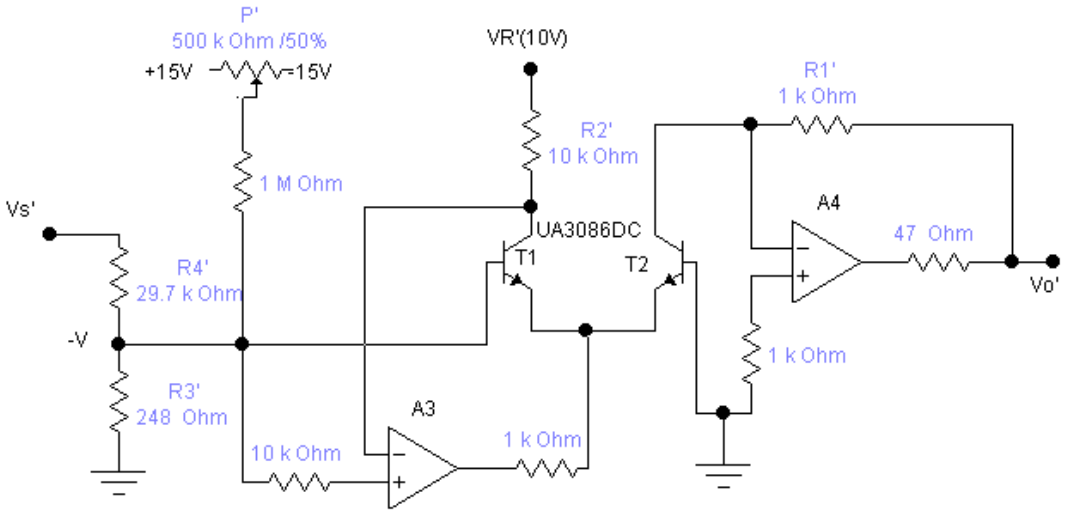
yazılabilir (Pastacı, 1998). Tranzistörler benzer olduğundan V çok küçüktür ve V_R yanında ihmal edilebilir. Buradan,

$$I_{C_1} = \frac{V_R'}{R_2'} \qquad I_{C_2} = \frac{V_0'}{R_1'} \tag{7}$$

olur (Pastacı, 1998). Girişteki gerilim bölücüden,

$$-V = -\frac{R_3'}{R_3'+R_4'}V_S' = V_T\ln\frac{I_{C_2}}{I_{C_1}} \tag{8}$$

elde edilir (Pastacı, 1998). I_{C1} ve I_{C2} yerine konulursa;



Şekil 2. Antilogaritmik kuvvetlendirici. (Antilogarithmic amplifier)

$$V_S' = -V_T \frac{R_3'+R_4'}{R_3'} \ln\left(\frac{V_0'}{R_1'}\frac{R_2'}{V_R'}\right) \tag{9}$$

$$V_0' = \frac{R_1'}{R_2'} V_R' \exp\left(-\frac{V_S'}{V_T}\frac{R_3'}{R_3'+R_4'}\right) = \frac{1}{K_2'} \exp\left(-\frac{V_S'}{K_1'}\right) \tag{10}$$

olur (Pastacı, 1998). Devrede kullanılan elemanlara göre K_1' ve K_2' şöyle hesaplanır: $R_1' = 1k$, $R_2' = 10k$, $R_3' = 248\Omega$ ve $R_4' = 29{,}7k$ olmak üzere; $K_1' = 3$ ve $K_2' = 1$. Buraya kadar incelenen devrelerden elde edilen bağıntılardan yararlanarak aşağıdaki işlemler yapılabilir:

$$V_0' = \frac{1}{K_2'} \exp\left(-\frac{V_S'}{K_1'}\right) = \frac{1}{K_2'} \exp\left(\frac{(K_1 \ln(x))}{K_1'}\right) = \frac{1}{K_2'} \exp\left((\ln(x)^{\frac{K_1}{K_1'}}\right) \tag{11}$$

$$V_0' = \frac{1}{1} \exp\left(\ln(x)^{\frac{1,5}{3}}\right) = \exp\left(\ln(x)^{\frac{1}{2}}\right) = \sqrt{x} \tag{12}$$

$$V_0' = \sqrt{x} \tag{13}$$

Yani devrenin çıkışından ölçülen gerilim doğrudan $\sqrt{x}$ gerilimini vermektedir. Burada da dikkat edilmesi gereken husus devredeki 500k'lık potansiyometre ile devrenin sıfırlamasının yapılmasıdır. Devrenin sıfırlamasının yapılabilmesi için $V_S' = 0$ yapılır ve potansiyometre ile

$$V_0' = \frac{R_1'}{R_2'} V_R' = 1V \tag{14}$$

olacak şekilde çıkış gerilimi ayarlanır.

Analog Karekök Alıcı Devrenin Performans Analizi (Performance Analysis of Square Root Calculator Circuit)

Performans analizi devre Workbench programında simüle edilerek yapılmıştır. Devre önce ideal elemanlar seçilerek kurulmuştur. Logaritma alıcı devre kullanılmaya başlamadan önce sıfırlamasının yapılması gerekmektedir. Bunun için logaritmik kuvvetlendiricinin girişine 1V gerilimi veren DC gerilim kaynağı bağlanır. 100kohm'luk potansiyometre ayarlanarak logaritmik kuvvetlendirici çıkışına bağlı DC voltmetreden ln1=0 olan 0V'a en yakın değer okunmaya çalışılır. Burada kurulan logaritmik kuvvetlendiricinin çıkışında 0V'a en yakın değer -13.73mV okunabilmiştir. Bu değer 100kohm'luk potansiyometrenin %14'lük değeri için elde edilebilmiştir. Benzer şekilde antilogaritmik kuvvetlendiricinin de sıfırlamasının yapılması gerekmektedir. Bunun için antilogaritmik kuvvetlendiricinin girişi logaritmik kuvvetlendiricinin çıkışından ayrılarak toprağa kısa devre edilir. Bu şekilde antilogaritmik kuvvetlendiricinin girişine 0V uygulanmış olur. Bu sefer 500kohm'luk potansiyometre ayarlanarak antilogaritmik kuvvetlendiricinin çıkışına bağlı DC voltmetreden $\ln^{-1}0=1$ e karşılık gelen 1V'a en yakın değer elde edilmeye çalışılır. Burada potansiyometrenin %15'lik değeri için çıkışta 1.001V elde edilmiştir. Sıfırlamalar yapıldıktan sonra antilogaritmik kuvvetlendiricinin girişi logaritmik kuvvetlendiricinin çıkışına bağlanmış ve logaritmik kuvvetlendiricinin girişindeki DC gerilim kaynağına değişik gerilim değerleri atayarak bunlara karşılık antilogaritmik kuvvetlendiricinin çıkışındaki gerilimler okunmuştur.

İşlemsel kuvvetlendirici olarak çok bilinen ve günümüzde en çok kullanılan genel amaçlı işlemsel kuvvetlendirici olan 741 ve tranzistörlerin hepsi için de çok bilinen BC107 tranzistörü kullanılarak gerçekleştirilen pratik devrenin sıfırlaması da benzer şekilde yapılmıştır. Bu devrenin sıfırlanması esnasında 100kohm'luk potansiyometrenin %12'lik değeri için logaritmik kuvvetlendiricinin çıkışında -19.90mV değerinde sıfıra en yakın değer ve 500kohm'luk potansiyometrenin %35'lik değeri için antilogaritmik kuvvetlendiricinin çıkışında yine 1.001V değeri okunabilmiştir.

SONUÇ (RESULT)

İdeal işlemsel kuvvetlendirici ve ideal tranzistorlarla gerçekleştirilen ideal devre için ve 741 işlemsel kuvvetlendirici ve BC107 tranzistorlarıyla gerçekleştirilen pratik bir devre için elde edilen değerler Çizelge 1'de gösterilmiştir. Tablo-1 deki değerlere bakıldığında ideal karekök alıcı devrenin pratik devreye nazaran daha iyi karekök aldığı yani teorik karekök değerlerine daha yakın karekök değerleri verdiği görülmektedir. Karekök alıcı devrelerin girişine uygulanacak gerilimlerin alabileceği en yüksek gerilim değerleri, devredeki besleme gerilimi değerleri, aktif elemanların lineer çalışma bölgeleri ve devredeki elemanların dayanabileceği maksimum sınır değerleri ile sınırlıdır. Bu gerilim değerlerine yakın gerilim değerleri uygulanması durumunda devrenin verdiği çıkış gerilimleri daha hatalı olacaktır.

Yukarıda incelenen logaritmik kuvvetlendiricilerle gerçekleştirilen analog karekök alıcı devre ses frekanslarında çalışabilen bir devredir. Bunun nedeni devrenin ancak ses frekanslarında çalışabilen işlemsel kuvvetlendiriciler içermesidir.

"Log/antilog kuvvetlendiricilerini tümdevre olarak üreten firmalar, genellikle tümdevrenin uç bağlantılarını değiştirerek her iki fonksiyonu da yerine getirebilen eleman olarak imal etmektedir" (Alçı ve Kara, 2000). Log ve antilog kuvvetlendirici tümdevreleri birbirleriyle uyumlu çalışabilecek ayrı tümdevreler halinde de gerçekleştirilmektedirler. Örneğin LA-8048 (log) ve LA-8049 (antilog) tümdevreleri gibi. Daha iyi sonuç almak için karekök alıcı devrede bu tümdevreler kullanılabilir.

Çizelge 1. Ölçülmüş değerler (Measured values)

Giriş gerilimi (V)	Teorik karekök	İdeal devre çıkışı (V)	Pratik devre çıkışı (V)
1	1	1.006	0.982
2	1.414	1.420	1.387
3	1.732	1.737	1.696
4	2.000	2.004	1.957
5	2.236	2.239	2.187
6	2.449	2.451	2.394
7	2.646	2.647	2.585
8	2.828	2.828	2.762
9	3.000	2.999	2.929
10	3.162	3.160	3.086
11	3.317	3.314	3.236
12	3.464	3.460	3.379
13	3.605	3.600	3.516
14	3.742	3.736	3.648
15	3.873	3.866	3.775
16	4.000	3.992	3.898
17	4.123	4.114	4.018
18	4.243	4.226	4.104

KAYNAKLAR (REFERENCES)

Alçı, M. ve Kara, S.,2000, Elektronik Devre Tasarımında Op Amp ve Lineer Tümdevreler, Ufuk Kitabevi, Kayseri.

Pastacı, H.,1998, Elektronik Devreler, İstanbul.

Türköz, M. S.,2004, Elektronik, Birsen Yayınevi, İstanbul.

LA-8048, LA-8049 Data Sheet, Intersil.