İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

KUTUP YERLEŞTİRME YÖNTEMİ İLE GENELLEŞTİRİLMİŞ AYRIK PID KONTROLÖR TASARIMI

YÜKSEK LİSANS TEZİ

Müh. Zeki GÜZEN

Anabilim Dalı: Elektrik Mühendisliği

Programı: Kontrol ve Otomasyon Mühendisliği

Tez Danışmanı: Prof. Dr. Atilla BİR

MAYIS 2003

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

KUTUP YERLEŞTİRME YÖNTEMİ İLE GENELLEŞTİRİLMİŞ AYRIK PID KONTROLÖR TASARIMI

YÜKSEK LİSANS TEZİ

Müh. Zeki GÜZEN

(504001255)

Anabilim Dalı: Elektrik Mühendisliği

Programı: Kontrol ve Otomasyon Mühendisliği

Tez Danışmanı: Prof. Dr. Atilla BİR

MAYIS 2003

ÖNSÖZ

Bu tezin hazırlanmasında bana yardımcı olan hocam Sayın Prof. Dr. Atilla BİR'e ve maddi ve manevi desteklerini hiç bir zaman eksik etmeyen aileme teşekkürlerimi sunmayı bir borç bilirim.

Mayıs 2003 Zeki GÜZEN

İÇİNDEKİLER

KISALTMALAR **v**
ŞEKİL LİSTESİ **vi**
SEMBOL LİSTESİ **vii**
ÖZET **viii**
SUMMARY **x**

1. GİRİŞ **1**
1.1. Tasarım Kriterleri 2
1.2. Kontrolör Yapıları 3
1.3. Zaman Tanım Bölgesi Davranışı 6
1.4. İkinci Mertebeden Örnek Bir sistemin Geçici Hal Yanıtı 8

2. PID KONTROLÖRLER **11**
2.1. Oransal Kontrolör (P) 11
2.2. İntegral Kontrolör (I) 13
2.3. Türev Kontrolör (D) 14
2.4. PD Kontrolörün Zaman Tanım Bölgesi Davranışına Etkisi 16
2.5. PI Kontrolörün Zaman Tanım Bölgesi Davranışına Etkisi 19
2.6. PID Kontrolörün Zaman Tanım Bölgesi Davranışına Etkisi 22
2.7. PID Yapılarındaki Değişiklikler 22
2.7.1. Alternatif Gösterimler 22
2.7.2. Referans Girişini Farklı Değerlendirme 24
2.7.3. Türev Kazancının Sınırlandırılması 26
2.8. PID Kontrolör Tipinin Seçilmesi 26

3. AYRIK KONTROL SİSTEMLERİ **28**
3.1. Örnekleme Frekansının Seçilmesi 29
3.2. Sürekli kontrolörlerin Ayrık Olarak Gerçekleştirilmesi 32
3.2.1. Geriye Doğru Fark Alma 33
3.2.2. İleriye Doğru Fark Alma 35
3.2.3. Yamuk Yaklaşımı 37

4. KUTUP YERLEŞTİRME YÖNTEMİ İLE KONTROL **39**
4.1. Kontrol Edilen Sistemler 40
4.1.1. Birinci Mertebeden Sistem 40

4.1.2. Birinci Mertebeden Ölü Zamanlı Sistem 40
4.1.3. İkinci Mertebeden Sistem 41
4.2. Kutup Yerleştirme Yöntemi İle Tasarım 43
4.3. Genelleştirilmiş Kontrolör Tasarımı 46
4.3.1. Kararlı hal Hatalarını Sıfırlayan Kontrolör Tasarımı 48

5. GENELLEŞTİRİLMİŞ AYRIK PID KONTROLÖR TASARIMI 50
5.1. Ayrık PID 1 Kontrolörünün Yapısı 50
5.2. Ayrık PID 2 Kontrolörünün Yapısı 54
5.3. Genelleştirilmiş Ayrık PID Kontrolör Parametrelerinin Hesaplanması 56
5.3.1. Genelleştirilmiş Ayrık PID Kontrolör Tasarımının Birinci Mertebeden Bir Sisteme Uygulanması 60
5.3.2. Genelleştirilmiş Ayrık PID Kontrolör Tasarımının Birinci Mertebeden Ölü Zamanlı Bir Sisteme Uygulanması 61

6. SONUÇLAR 64

KAYNAKLAR 66

EKLER 67

ÖZGEÇMİŞ 87

KISALTMALAR

PID : Proportional-Integral-Derivative
ADC : Anolog Digital Converter
DAC : Digital Analog Converter
ZOH : Zero Order Hold
BG : Bant Genişliği

ŞEKİL LİSTESİ

		Sayfa No
Şekil 1.1	**:** Kontrol edilen sistem	1
Şekil 1.2	**:** Basit bir geri beslemeli sistemin blok sayısı	2
Şekil 1.3	**:** Kontrol sistem kompanzasyonunda tek serbestlik dereceli kontrolör yapıları	4
Şekil 1.4	**:** Kontrol sistem kompanzasyonunda iki serbestlik dereceli kontrolör yapıları	6
Şekil 1.5	**:** Bir kontrol sisteminin örneksel birim basamak yanıtı	7
Şekil 1.6	**:** İkinci mertebeden örnek bir kontrol sistemi	8
Şekil 2.1	**:** P kontrol	12
Şekil 2.2	**:** I kontrol	13
Şekil 2.3	**:** Türev kontrolöre ihtiyacın örnek gösterimi	14
Şekil 2.4	**:** Türev kontrolörün işlevi	15
Şekil 2.5	**:** Kontrol edilen bir sisteme PD kontrolör eklenmesinde elde eldilen blok şema	16
Şekil 2.6	**:** İkinci mertebeden bir sistemin PD kontrolör ile konrolüne ilişkin blok şema	18
Şekil 2.7	**:** Transfer fonksiyonu K/s(Ts + 1) olan bir sistemin PI kontrolör ile kontrölüne ilişkin kapalı çevrim blok şema	20
Şekil 2.8	**:** İkinci mertebeden bir sistemin PI kontrolör ile kontrolüne ilişkin kapalı çevrim blok şema	21
Şekil 2.9	**:** Etkileşimli ve etkileşimsiz PID yapıları	23
Şekil 2.10	**:** PI-D kontrolör ile kontrol edilen sistem	25
Şekil 2.11	**:** I-PD kontrolör ile kontrol edilen sistem	26
Şekil 3.1	**:** Sürekli bir kontrolörün sayısal olarak gerçekleştirilmesi	28
Şekil 3.2	**:** Ayrık kontrol sistemi	29
Şekil 3.3	**:** Birinci mertebeden bir sistemin frekans cevabı	31
Şekil 3.4	**:** İkinci mertebeden bir sistemin normalize edilmiş frekans cevabı	32
Şekil 3.5	**:** Geriye doğru fark almaya ilişkin s ve z düzlemi ilişkisi	35
Şekil 3.6	**:** İleriye doğru fark almaya ilişkin s ve z düzlemi ilişkisi	36
Şekil 3.7	**:** Yamuk yaklaşımı ile integral ve türev alma	37
Şekil 3.8	**:** Yamuk yaklaşımına ilişkin s ve z düzlemi ilişkisi	38
Şekil 4.1	**:** Ayrıştırılmış (üç kollu) ayrık kontrolör yapısı ile kontrol sistemi	39
Şekil 4.2	**:** İkinci mertebeden ayrık bir sistemde a_1 ve a_2 katsayılarına bağlı kararlılık bölgesi	42
Şekil 4.3	**:** İkinci mertebeden sürekli sistem parametreleri ile ikinci mertebeden ayrık sistem parametreleri arasındaki ilişki	43
Şekil 5.1	**:** Sürekli PID 1 kontrolörü ile kontrol edilen sistem	51
Şekil 5.2	**:** Ayrık PID 1 kontrolörü ile kontrol edilen sistem	53
Şekil 5.3	**:** Ayrıştırılmış (üç kollu) ayrık PID 1 kontrolörü	53
Şekil 5.4	**:** Sürekli PID 2 kontrolörü	54

SEMBOL LİSTESİ

$y(t), Y(z^{-1})$	: Çıkış işareti
$u(t), U(z^{-1})$	: Kontrol işareti
$e(t), E(z^{-1})$	: Hata işareti
$r(t), R(z^{-1})$	: Giriş (referans) işareti
y_{ss}	: Kararlı hal çıkışı
e_{ss}	: Kararlı hal hatası
G_p	: Kontrol edilen sistem
G_C	: Kontrolör
t_d	: Gecikme zamanı
t_r	: Yükselme zamanı
t_s	: Oturma zamanı
ξ	: Sönüm oranı
ω	: Frekans
ω_0	: Doğal frekans
α	: Sönüm çarpanı
M_r	: Rezonans tepesi
K_p	: Oransal kontrolör kazancı
P_b	: Oransal bant
T_i	: İntegral zaman sabiti
T_d	: Türev zaman sabiti
$\frac{T_d}{N}$	: Türev filtre zaman sabiti
T	: Kontrol edilen sistem zaman sabiti
T_s	: Örnekleme periyodu
f_s	: Örnekleme frekansı
f_B	: Kapalı çevrimli sistemin bant frekansı
b, c	: Referans girişini farklı değerlendirme çarpanları
G, K	: Kazanç
τ	: Ölü zaman
L	: Kesirli ölü zaman
f_0, f_1, f_2, s_1	: Ayrık PID kontrolör katsayıları

KUTUP YERLEŞTİRME YÖNTEMİ İLE GENELLEŞTİRİLMİŞ AYRIK PID KONTROLÖR TASARIMI

ÖZET

Günümüzde kullanımda olan endüstriyel kontrolörlerin yarıdan fazlası PID ya da değiştirilmiş PID düzenleri kullanır. PID kontrolörün en belirgin özelliği, bir çok kontrol sistemine uygulanabilmesidir. Oransal kısım (P), hatanın büyüklüğüne göre kontrolör çıkışını ayarlar. Integral kısmı (I), kararlı hal hatalarını giderir ve gelecekteki oluşabilecek hatalar türev kısmı (D) ile tahmin edilir. Bu kullanışlı fonksiyonlar, çok sayıdaki kontrol uygulaması için yeterlidir. Ayrıca PID kontrolörün kullanımı kolay olduğundan, kullanıcılar tarafından büyük oranda kabul görmektedir. Konumuz olan PID kontrolörleri ilk olarak pnomatik kontrolörlerle gerçekleştirildi. Daha sonraları sürekli hidrolik ve elektrik PID kontrolörleri imal edildi. Günümüzde ayrık PID kontrolörleri mikroişlemcilerden yararlanılarak imal ediliyor. PID kontrolörlerin geçmişten günümüze var olmasının önemli bir nedeni sürekli PID kontrolör kullanıcılarının deneyimlerinden faydalanmak amacıyla öncelikle ayrık PID kontrolörlerini tercih etmeleridir. Bu çalışmada, endüstride yeni kurulan tesislerde uygulanan ayrık PID kontrolörlerinin tasarımı incelenmiştir.

Genel olarak ayrık kontrolörler üç kollu (ayrıştırılmış) yapı biçimindedir. Bu tezde ayrık PID kontrolörleri, sürekli PID kontrolörlerin geriye fark kuralını kullanarak ayrıklaştırılmasıyla $F(z^{-1}), S(z^{-1}), T(z^{-1})$ polinomları ile isimlendirilen üç kollu bir yapıda ifade edilmiştir. $F(z^{-1}), S(z^{-1})$ polinomları ile istenen davranış gerçekleştilir ve $T(z^{-1})$ polinomunun uygun bir şekilde belirlenmesi ile çıkış değişkeninin, giriş (referans) değişkenini düşük bir aşımla izlemesi sağlanabilir. Bu çalışmada, iki ayrık PID yapısı incelenmiştir. Birinci yapı, standart yapıda olan sürekli bir PID nin geriye fark kuralı kullanılarak ayrıklaştırılması ile elde edilir. İkinci yapı, I-PD yapısına sahip sürekli kontrolörün yine geriye fark kuralı kullanılarak ayrıklaştırılmasıyla elde edilir. İlk yapı olan ayrık PID 1 yapısında $T(z^{-1}) = F(z^{-1})$, ve ikinci yapı olan ayrık PID 2 yapısında $T(z^{-1}) = F(1)$ eşitlikleri elde edilir. Kutup yerleştirme yönteminden faydalanılarak $F(z^{-1}), S(z^{-1})$ polinom katsayıları (ayrık PID kontrolör parametreleri) elde edilebilir.

Kutup yerleştirme yönteminin amacı, bilinen ikinci mertebeden sürekli bir sistemin ayrık zaman modelini kullanarak sönüm oranı, doğal frekans ve örnekleme periyodu cinsinden tanımlanan kapalı çevrim kutuplarının istenen biçime getirilmesi için gerekli kontrolör parametrelerini bulmaktır. Kontrolör parametreleri, Diophantine eşitliği yardımıyla elde edilir. Ancak kontrol edilen sistem mertebesinin artması durumunda kontrolör parametrelerini elde etmek için karmaşık hesapların yapılması gerekir. Diophantine eşitliği, genelleştirilmiş kontrolör tasarımı ile de çözülebilir. Bu tasarımda kontrolör parametreleri, kontrol edilen sistemin katsayıları ve istenen davranış parametreleri matris düzeninde yazılır. Bu tasarımın faydası, basit bir matris işlemi ile ayrık kontrolör parametrelerinin hesaplanabilmesidir. Ayrıca bu tasarımda kontrolörün bazı işlevleri (örneğin integral işlevi) yerine getirmesi sağlanabilir.

Genelleştirilmiş kontrolör tasarımının ayrık PID kontrolör yapılarına uyarlanmasıyla, genelleştirilmiş ayrık PID kontrolörleri elde edilir. Bu kontrolörler ile birinci mertebeden, birinci mertebeden ölü zamanlı ve ikinci mertebeden sistemlerin kontrolü mümkündür. Ancak ölü zaman örnekleme periyodundan küçük olmalıdır. Genelleştirilmiş ayrık PID kontrolör tasarımı ayrık zamanda gerçekleştirildiğinden, kontrol edilen sistemin ayrık zaman model parametrelerinin bilinmesi gerekir.

Bu tezdeki simulasyon çalışmaları matlab simulink programında gerçekleştirilmiştir. Genelleştirilmiş ayrık PID kontrolör tasarımı, biri ölü zamanlı olmak üzere iki adet birinci mertebeden sisteme uygulanmıştır. Ölü zamansız sistemin kontrolünde tüm davranış değerleri için ayrık PID parametrelerinin sürekli zaman karşılıkları elde edilmiştir. Ancak, ölü zamanlı sistemin kontrolünde, bazı davranışlar için ayrık PID kontrolör parametrelerinin sürekli zaman karşılığı elde edilememiştir. Ölü zamanlı sistemin kontrolünde, sürekli zaman karşılığı olmayan ayrık PID kontrolör davranışının, sürekli zaman karşılığı olan ayrık PID kontrolölerine göre daha iyi olduğu gözlenmiştir.

GENERALIZED DIGITAL PID CONTROLLER DESIGN BY POLE PLACEMENT METHOD

SUMMARY

More than half of the industrial controllers in use today utilize PID or modified PID schemes. The basic feature of PID control lies in general applicability to most control systems. The proportional action (P) adjusts controller output according to the size of the error. The integral action (I) can eliminate the steady-state offsets and the possible errors which may be happened in future is anticipated by derivative action (D). These useful functions are sufficent for a large number of control applications. Furthermore, PID controllers are accepted by most users because of the fact that they are easy to use. Our subject PID controller were firstly made as a pneumatic controllers. And continous hydraulic, elektrical PID controllers were manufactured later. It is an important reason PID controllers exist from past to this time that continous PID controller users choose first digital PID controllers to utilize their experiences. Today, virtually all digital PID controllers are produced by using microprocessors.

In general, digital controllers are tri-branched structure. In this thesis, digital PID controllers are described as a tri-branched structure called $F(z^{-1}), S(z^{-1}), T(z^{-1})$ polynomials by discretization of continous-time PID controllers with use of backward difference rule. Desired performance is realized with $F(z^{-1}), S(z^{-1})$ polynomials. Output variable follow input variable with a low overshoot by choosing appropriately $T(z^{-1})$ polynomial. In this study, two digital PID controller structures were studied. Fist structure is obtained by discretization of standart continous-time PID controller structure with use of backward difference rule. Second structure is obtained discretization of continous-time I-PD controller structure with use of backward difference rule. In PID 1, which is first one, structure it is obtained $T(z^{-1}) = F(z^{-1})$ equation and in PID 2, which is second one, structure it is obtained $T(z^{-1}) = F(1)$ equation. $F(z^{-1})$, $S(z^{-1})$ polynomials' coefficients are obtained by making use of pole placement method.

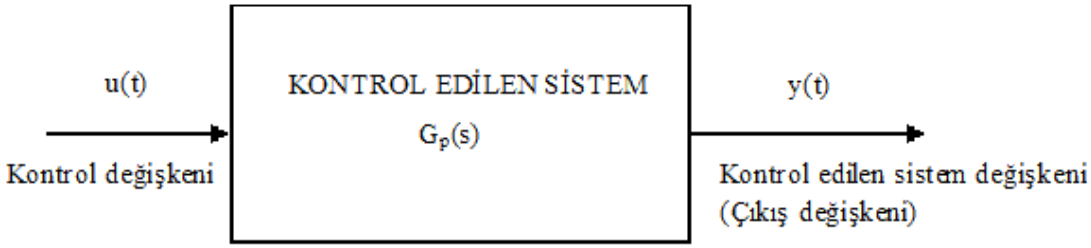
The aim of pole placement method is to find necessary controller parameters to bring described closed-loop poles to desired form in a type of damping ratio, natural frequency and sampling period by using discrete-time model of a known second-order continous-time system. Controller parameters are obtained with help of Diophantine equation. However, in a condition which the order of plant to be controlled increases difficult computations must be done to obtain controller parameters. Diophantine equation is solved by using generalized controller design, too. In this design controller parameters, coefficients of discrete plant to be controlled and desired controlled parameters are written in a matrix equation form. The advantage of this design is to provided digital controller parameter of computing with a basic matrix operation. Furthermore, in this design it is provided to do some function with controller(for example integrate function).

Providing that generalized controller design is adapted to digital PID controller structures, generalized digital PID controllers are obtained. It is possible to control first-order (with or without time delay) and second-order systems with these controllers. However, time delay must be smaller than sampling period. Because of the fact that general PID controller design is realized in discrete-time, it is necessary to know discrete-time model parameters of plant to be controlled.

In this thesis, simulation studies were realized in matlab simulink programme. Generalized digital PID controller design was applied to two first-order systems which is one of them has time delay. Continuous-time counterparts of digital PID controller parameters were obtained for every performance value in control of first-order system. But, in control of first-order system with time delay, continuous-time counterparts of digital PID controller parameters weren't obtained for some performances. In control of first-order system with time delay, it's observed that performance of digital PID controller which doesn't have continuous time counterpart is better than performance of digital PID controller which has continuous time counterpart.

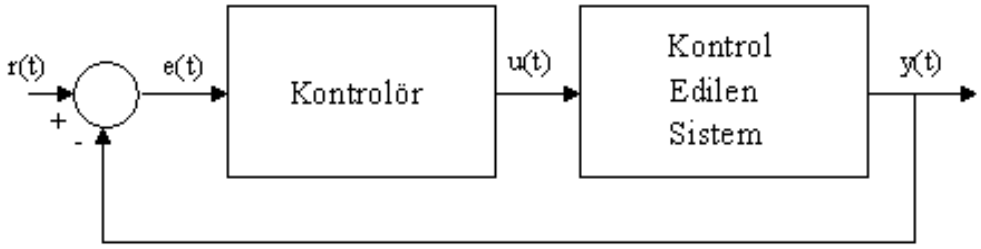
1. GİRİŞ

Bir kontrol sistemi iki temel kısımdan oluşur. Bunlar kontrolör ve kontrol edilen sistemdir. Kontrol edilen sistem girişine kontrol değişkeni u(t) uygulanır ve çıkıştan ise çıkış değişkeni y(t) alınır.



Şekil 1.1 Kontrol edilen sistem

Kontrol edilen sistem çıkışının istenen değere sahip olması için uygulanan değere referans giriş denir ve genellikle r(t) ile gösterilir. Kontrol hatası e(t) ise referans giriş ile çıkış değişkeni y(t) nin farkına eşittir. e(t) kontrolörün girişine uygulanır. Kontrol sisteminin amacı kontrol edilen sistem çıkışını bozucu etkenlere rağmen istenen değere yaklaştırmaktır. Bu işlem geri beslemeli kontrol çevrimi ile şu şekilde gerçekleştirilebilir. Bozucular veya herhangi bir nedenle kontrol edilen sistem çıkışının aniden yükseldiği varsayılsın. Kontrol edilen sistem çıkışı, referans değerinden daha büyük olacak ve hata negatif bir değer alacaktır. Bu durumda kontrolör kendi çıkışını azaltacak ve kontrol edilen sistem çıkışı da azalacaktır. Bu tip geri besleme negatif geri besleme olarak adlandırılır. Çünkü kontrol değişkeni kontrol edilen sistem değişkeninin aksi yönünde hareket etmektedir [1].



Şekil 1.2 Basit bir geribeslemeli kontrol sisteminin blok şeması

Kontrolörler ayarlanabilen çeşitli parametrelere sahiptirler. Şayet bu parametreler uygun seçilirlerse kontrol çevrimi iyi bir şekilde görevini yerine getirebilir. Aksi takdirde sistem kararsız hale gelebilir. Bu nedenle kontrol sistemi uygun bir şekilde tasarlanmalıdır [1].

Kontrol sisteminin tasarımı aşağıdaki üç adımdan oluşur.

1. Kontrol sistemin ne yapması, nasıl yapması gerektiğinin belirlenmesi

2. Kontrolör veya kompensatör yapısının kontrol edilen sisteme nasıl bağlanacağının belirlenmesi

3. Kontrolör parametrelerinin tasarım hedeflerine göre belirlenmesi

1.1. Tasarım Kriterleri

Tasarım kriterleri, genellikle sistemin ne yapması gerektiğini belirtmek ve nasıl yaptığını değerlendirmek için kullanılır. Bu kriterler her bir uygulamaya özgü farklıdır ve genellikle göreli kararlılık, kararlı hal doğruluğu (hata), geçici yanıt ve frekans yanıtı özellikleri ile ilgili kısımlardan oluşur. Bazı uygulamalarda parametre değişimlerine karşı duyarlılık (örneğin dayanıklılık ya da bozucuları etkisiz kılma) gibi ilave kriterlerden de yararlanılır [2].

Doğrusal kontrol sistemlerinin tasarımı zaman ya da frekans tanım bölgesinde gerçekleştirilebilir. Örneğin kararlı hal doğruluğu genellikle birim basamak, rampa ya da parabolik giriş için tanımlanır. Belirli tasarım kriterleri zaman tanım bölgesinde çok daha kolay değerlendirilebilir. En büyük aşım, yükselme zamanı ve yerleşme zamanı gibi birim basamak giriş için tanımlanan kriterler genellikle zaman tanım bölgesi tasarımlarında kullanılır. Göreli kararlılık; kazanç payı, faz payı ve (M_r) rezonans tepesi gibi büyüklüklerle ölçülebilir. Bu tür frekans tanım bölgesi

kriterleri Bode diyagramı, kutupsal yer eğrisi, genlik-faz eğrisi ve Nichols abağı ile birlikte kullanılmalıdır [2].

İkinci mertebeden sistemlerde, zaman ve frekans tanım bölgesi kriterleri arasında, bazı basit analitik ilişkiler kurulabilir. Ancak yüksek mertebeden sistemlerde zaman ve frekans tanım bölgesi arasındaki ilişkileri kurmak zordur. Bunun iyi tarafı, aynı problemin alternatif yollardan çözülebilmesi, analiz ve sentezde farklı yöntemlerin uygulanabilmesidir. Tasarımın zaman ya da frekans tanım bölgesinde yapılması kararı genellikle tasarımcının seçimine kalmış bir konudur. Ancak aşım, yükselme zamanı ve yerleşme zamanı gibi kriterler sistem davranışına ilişkin belirleyici sonuç değerleri verir. Deneyimsiz tasarımcı için kazanç ve faz payı, rezonans tepesi gibi büyüklüklerin gerçek sistem davranışı üzerindeki etkisini anlamak zordur. Aşağıdaki özet, zaman ve frekans tanım bölgeleri arasındaki tercih mantığını açıklamakta yardımcı olacaktır [2].

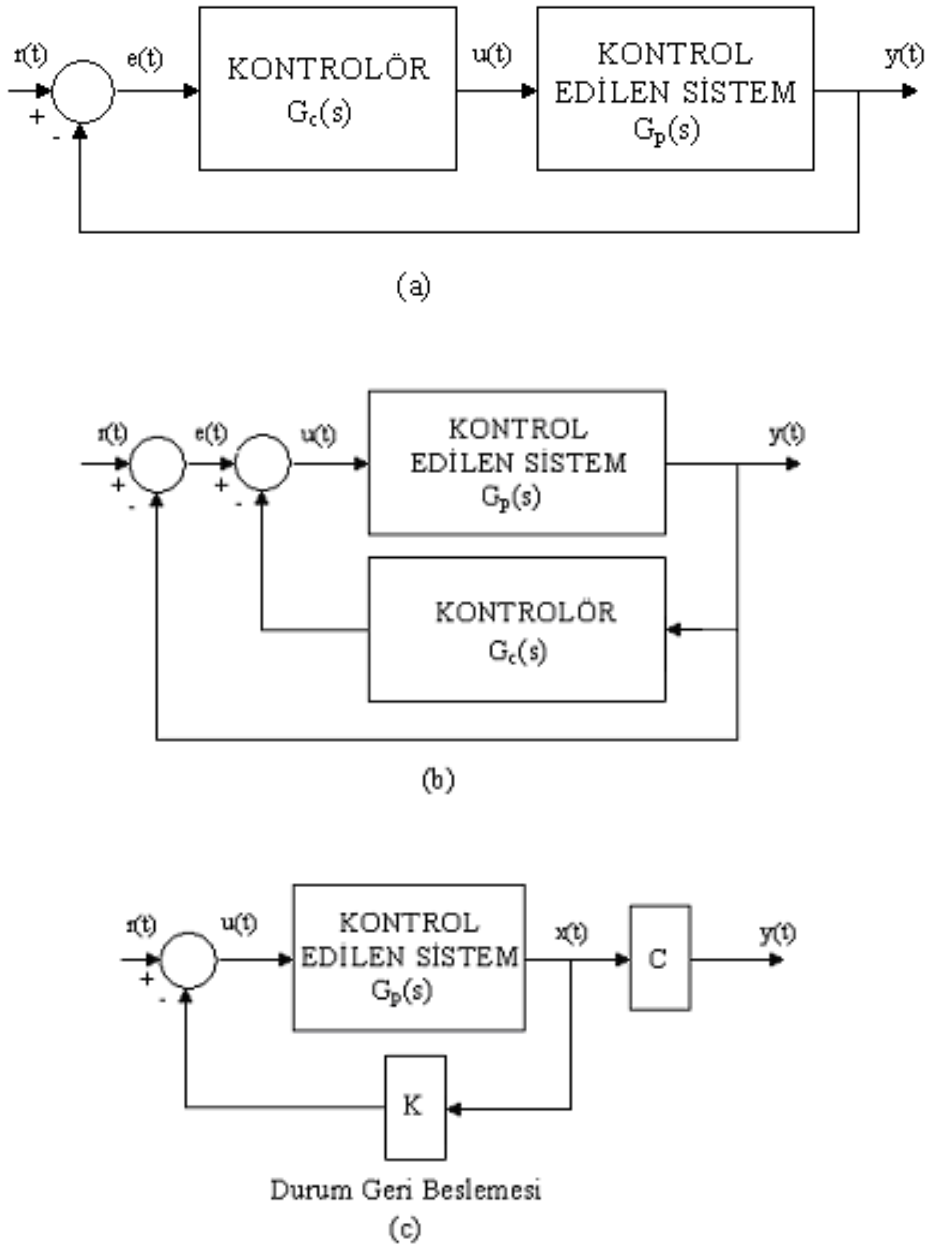
Doğrusal kontrol sistemlerinin tasarımı tarihsel olarak Bode diyagramı, Nyquist yer eğrisi, genlik-faz eğrisi ve Nichols abağı gibi frekans tanım bölgesinde oluşturulan bir dizi güçlü grafiksel yöntemle başlamıştı. Bu yöntemlerin yararı yaklaşık çizimlerde ayrıntıya gerek duyulmamasıdır. Böylece tasarımcı kazanç payı, faz payı, M_r gibi frekans tanım bölgesi kriterlerinden yararlanarak yüksek mertebeden sistemleri bile tasarlayabilir. Böylece bazı kontrolörler için frekans tanım bölgesinde gerekli deneme sınama adımları en az sayıya indirgenebilir [2].

Zaman tanım bölgesinde yükselme zamanı, gecikme zamanı, yerleşme zamanı, aşım vs. gibi davranış kriterleri sadece ikinci mertebeden sistemlerde analitik tasarlanabilir ya da ikinci mertebeden sistemler cinsinden yaklaşık ifade edilebilir. İkinci mertebeden daha yüksek sistemlerde zaman tanım bölgesi için geçerli genel bir tasarım yöntemi vermek zordur [2].

1.2. Kontrolör Yapıları

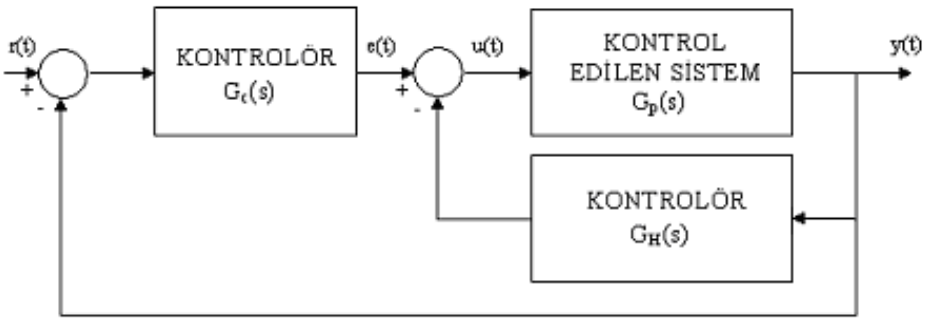
Kontrol edilen doğrusal bir sistemin dinamiği genelde şekil 1.1'de verilen blok diyagramı ile ifade edilebilir. Tasarımın amacı y(t) ile gösterilen çıkış değişkeninin istenilen şekilde davranmasıdır. Sorun tasarım amaçlarının tümünü gerçekleştirecek u(t) kontrol işaretini belirli bir zaman aralığında belirtmektir [2].

Geleneksel tasarım yönteminde, tasarımcı kontrolörünü kontrol edilen sisteme göre nereye yerleştirmesi gerektiğini genellikle önceden belirler ve sisteme sabit yapıda bir tasarım uygular. Bu durumda sorun kontrolör elemanlarını belirlemeye dönüşür. Amaç sistem davranış özelliklerini karşılamaya ve değiştirmeye yönelik olduğunda genellikle sabit yapılı tasarıma kompanzasyon adı verilir. Çeşitli kompanzasyon yapıları şekil 1.3 ve şekil 1.4'de kısaca özetlenmiştir [2].

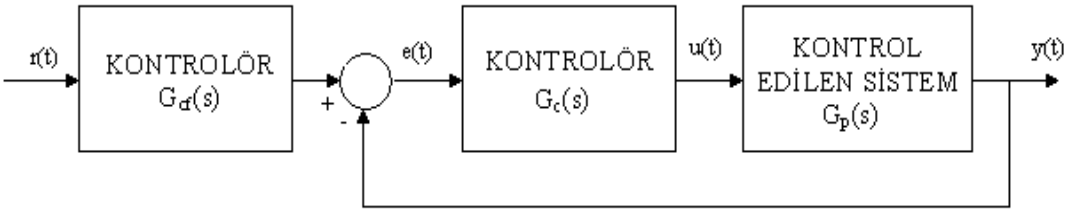


Şekil 1.3 Kontrol sistem kompanzasyonunda tek serbestlik dereceli kontrolör yapıları (a) Seri kompanzasyon, (b) Geri beslemeli kompanzasyon, (c) Durum-geribeslemeli kompanzasyon,

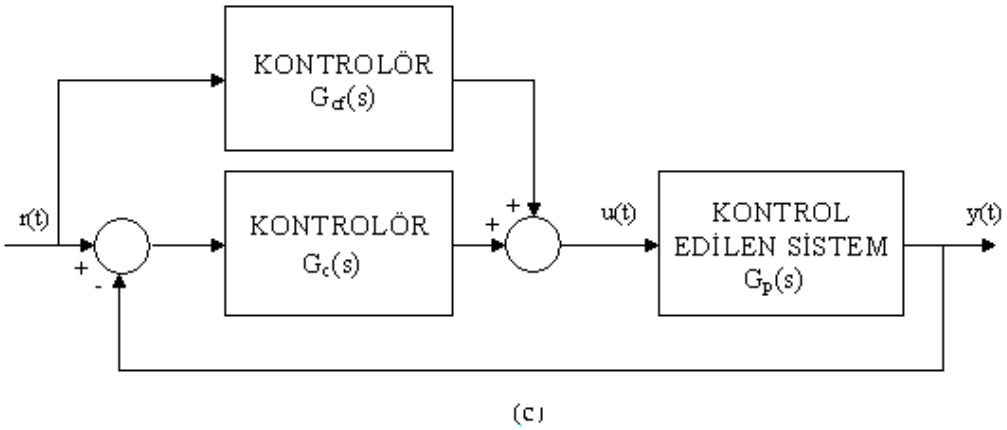
Seri kompanzasyonda kontrolör kontrol edilen sisteme seri olarak yerleştirilir. En yaygın kompanzasyon biçimidir. Geribeslemeli kompanzasyonda kontrolör alt çevrime yerleştirilir. Durum geribeslemeli kompanzasyonda durum değişkenleri sabit kazanç katsayıları ile geri beslenir. Ancak yüksek mertebeden sistemlerde durumları tümünü beslemek için çok sayıda dönüştürücüye ihtiyaç vardır. Bu nedenle durum geribeslemeli yapının uygulanması zor ve masraflı olabilir. Tek serbestlik dereceli kompanzasyon yapılarının sakıncası gerçekleştirilebilir davranış kriterlerinin sınırlı olmasında yatar. Örneğin eğer bir sistem belirli bir göreli kararlılığı sağlamak için tasarlanmış ise parametre değişimlerine karşı duyarlılığı fazladır. Ya da eğer sistem karakteristik denklem kökleri belirli bir göreli durum oluşturacak şekilde tasarlanmış ise, kapalı çevrim transfer fonksiyounundaki sıfırlar nedeniyle, basamak yanıta karşı düşen en büyük aşım buna rağmen çok fazla olabilir. Şekil 1.4 (a), (b) ve (c)'deki yapıların tümü iki serbestlik derecelidir [2].



(a)



(b)

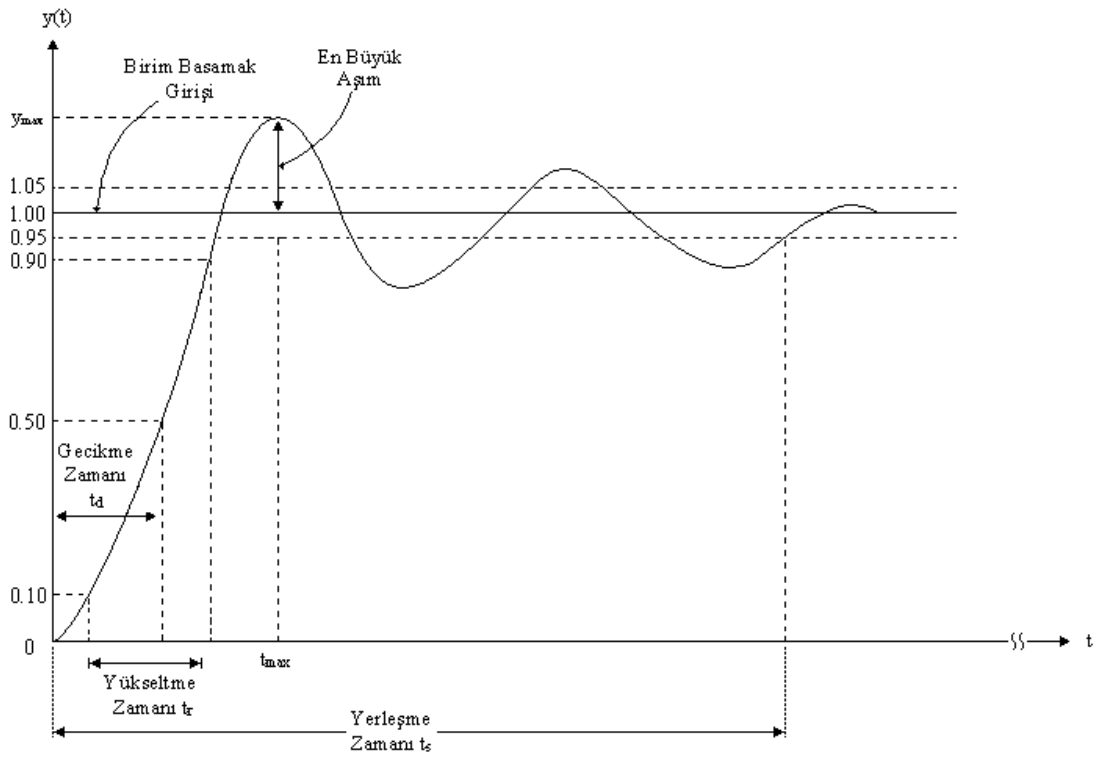


Şekil 1.4 Kontrol sistem kompanzasyonunda iki serbestlik dereceli kontrolör yapıları (a) Seri geribeslemeli kompanzasyon, (b) Seri kompanzatörlü ileri kompanzasyon, (c) Seri kompanzatörlü ileri beslemeli kompanzasyon,

Seri–geribeslemeli kompanzasyonda bir seri ve bir de geri beslemeli kontrolör kullanılır. Seri kompanzatörlü ileri kompanzasyonda $G_{cf}(s)$ ileri kontrolörü, ileri yolda $G_c(s)$ kontrolörü bulunan kapalı çevrimli sisteme, seri bağlıdır. Seri kompanzatörlü ileri beslemeli kompanzasyonda ise $G_{cf}(s)$'nin ileribeslemeli kontrolöre ileri yola da paralel bağlıdır. İleri beslemeli kompanzasyonun temelinde $G_{cf}(s)$'nin sistem çevriminde bulunmaması ve özgün sistem karakteristik denklem köklerinden etkilenmemesi fikri yatar. $G_{cf}(s)$'nin kutup ve sıfırları kapalı çevrimli sistem transfer fonksiyonunun kutup ve sıfırlarını silecek şekilde seçilebilir [2].

1.3. Zaman Tanım Bölgesi Davranışı

Geçici hal sistem yanıtının zaman ilerledikçe sıfıra giden kısmı olarak tanımlanır. Bir kontrol sisteminde geçici hal yanıtının genliği ve süresi katlanabilir bir sınırın altında tutulmalıdır. Doğrusal olmayan sistemlerinde geçici hal yanıtının değerlendirilmesi, genellikle birim basamak yanıtından yararlanılarak yapılır. Kontrol sisteminin birim basamak girişe cevabı, birim basamak yanıtı olarak adlandırılır. Şekil 1.5 'de doğrusal bir kontrol sisteminin örneksel bir birim basamak yanıtı görülmektedir. Birim basamak yanıtı ile ilişkili olarak kontrol sistemlerinin zaman tanım bölgesi özellikleri aşağıdaki davranış kriterleriyle değerlendirilir [2].



Şekil 1.5 Bir kontrol sisteminin örneksel birim basamak yanıtı

En büyük aşım; $y(t)$ birim basamak yanıtı olmak üzere $y(t)$'nin en büyük değeri y_{mak} ve sürekli hal değeri y_{ss} ile belirlenmiş olsun ($y_{mak} \geq y_{ss}$). $y(t)$'nin en büyük aşımı (1.1) ifadesindeki gibi tanımlanabilir.

$$\text{en büyük aşım} = y_{mak} - y_{ss} \tag{1.1}$$

En büyük aşım genellikle basamak yanıtı son değerinin yüzdesi ile ifade edilir.

$$\text{yüzde en büyük aşım} = \frac{y_{\max} - y_{ss}}{y_{ss}} \%100 \tag{1.2}$$

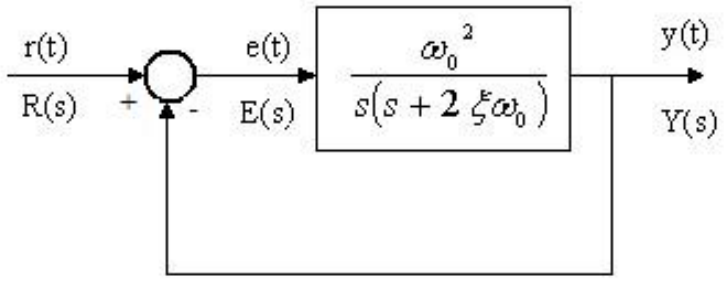
En büyük aşım genellikle bir kontrol sisteminin göreli kararlılığını değerlendirme ölçüsü olarak kullanılılır. Genellikle sistemde aşımın büyük olması istenmez. Tasarımda en büyük aşım bir zaman tanım bölgesi ölçüsü olarak verilir. Şekil 1.5 deki birim basamak yanıtında en büyük aşımın birinci aşımda gerçekleştiği görülür. Bazı sistemlerde en büyük aşım sonraki tepe değerlerde oluşabilir ve özellikle sistemin sağ yarı s-düzleminde tek sayıda sıfırı mevcut ise negatif alt aşım bile görülür. Gecikme zamanı t_d basamak yanıtının son değerinin yüzde 50 değerine erişme zamanı olarak tanımlanır. Bu zaman şekil 1.5 de gösterilmiştir. Yükselme zamanı t_r, şekil 1.5 'de görüldüğü gibi, basamak yanıtının son değerinin yüzde 10

değerinden yüzde 90 değerine ulaşma zamanı olarak tanımlanır. Yükselme zamanının ayrıca, son değerin yüzde 50 değerinde basamak yanıtı teğetinin tersi olarak ifade edildiği, başka bir tanımı da vardır. Yerleşme zamanı t_s, basamak yanıtı son değerinin belirli bir yüzdesine kadar azalması ve bu değerin altında kalması için geçmesi gereken zamandır. Yüzde 5 çok sık kullanılan bir değerdir [2].

Yukarıda verilen dört büyüklük, birim basamak yanıtına bağlı olarak kontrol sisteminin doğrudan geçici hal davranışına ilişkin ölçüleri tanımlar. Basamak yanıtı Şekil 1.5'de olduğu gibi tanımlandığında bu zaman tanım bölgesi kriterleri göreli kolay ölçülür. Bu değerlerin üçüncü mertebenin altındaki basit sistemler dışında analitik elde edilmeleri çok zordur [2].

1.4. İkinci Mertebeden Örnek Bir Sistemin Geçici Hal Yanıtı

Hakiki ikinci mertebeden örnek bir kontrol sistemi şekil 1.6 da gösterildiği gibidir. Sistemin açık çevrim transfer fonksiyonu, ξ ve ω_o gerçek sabitler olmak üzere, (1.3) şeklindedir.



Şekil 1.6 İkinci mertebeden örnek kontrol sistemi

$$G(s)=\frac{Y(s)}{E(s)}=\frac{\omega_o^{\,2}}{s(s+2\xi\omega_o)} \tag{1.3}$$

Kapalı çevrim transfer fonksiyonu

$$\frac{Y(s)}{R(s)}=\frac{\omega_o^{\,2}}{s^2+2\xi\omega_o s+\omega_o^{\,2}} \tag{1.4}$$

olarak elde edilir. (1.3) ve (1.4) transfer fonksiyonları ile ifade edilen şekil 1.6 sistemi ikinci mertebeden örnek sistem olarak tanımlanır.

İkinci mertebeden örnek sistemin karakteristik denklemi (1.5) ilişkisinin paydası sıfıra eşitlenerek elde edilir.

$$\Delta(s) = s^2 + 2\xi\omega_o s + \omega_o{}^2 = 0 \tag{1.5}$$

İki kök ξ ve ω_o sistem parametreleri cinsinden ifade edilir.

$$s_1, s_2 = -\xi\omega_o \pm j\omega_o\sqrt{1-\xi^2} = -\alpha \pm j\omega \tag{1.6}$$

α ifadesi y(t) yanıtının üstel teriminde t zamanı ile çarpılmış halde yer alan bir sabittir. Buna göre α, birim basamak yanıtı y(t) nin artış yada azalış oranını belirtir. Diğer bir deyişle α sistemin sönümünü ifade eder ve bu nedenle sönüm çarpanı ya da sabiti olarak adlandırılır. Karakteristik denklemin iki kökü eşit ise sisteme kritik sönümlü denir. Kritik sönüm $\xi = 1$ için gerçekleşir. Bu durumda sönüm oranı basitçe $\alpha = \omega_o$ dir. Bu nedenle ξ sönüm oranı olarak değerlendirilir.

$$\xi = \text{sönüm oranı} = \frac{\alpha}{\omega_o} \tag{1.7}$$

sistemin ω_o parametresi doğal frekans olarak tanımlanır. (1.6) ilişkisinden görüldüğü gibi sönümün $\xi = 0$ olması halinde, karakteristik denklemin kökleri sanal hale gelir ve birim basamak yanıtı saf sinüsoidal bir işarete dönüşür. Buna göre ω_o sönümsüz sinüsoidal yanıt frekansına karşı düşer. Birim basamak girişine karşı sistem çıkış yanıtı ξ nin değeri azaldıkça yanıt gittikçe daha aşımlı ve salınımlı hale gelir.

$$y(t) = 1 - \frac{e^{-\xi\omega_o t}}{\sqrt{1-\xi^2}}\sin(\omega_o\sqrt{1-\xi^2}\,t + \cos^{-1}\xi) \qquad , \quad t \geq 0 \tag{1.8}$$

$\xi \geq 1$ için basamak yanıtında bir aşım görülmez. Buna göre y(t) yanıtı son değerini hiç bir zaman aşmaz. Doğal frekans (ω_o) yükselme, yerleşme ve gecikme zamanını doğrudan etkilemez [2].

Kontrol sistemlerinde sistem davranışının son değerlendirilmesi zaman yanıtı üzerinde yapılır. Bir kontrol sisteminin zaman yanıtı genellikle geçici hal yanıtı ve sürekli hal yanıtı olmak üzere iki kısımdan oluşur. Geçici hal yanıtı, zaman yanıtının zaman ilerledikçe sıfıra giden kısmı olarak tanımlanır. Geçici hal yanıtı; aşım, yükselme zamanı, gecikme zamanı, yerleşme zamanı kriterleri ve sönüm oranı, doğal frekans gibi sistem parametreleri ile belirlenir. Bu parametrelerin analitik ifadeleri, transfer fonksiyonunun örnek ikinci mertebeden olması halinde sistem sabitleri cinsinden verilebilir. İkinci mertebeden örnek sistem dışındaki ve yüksek mertebeden sistemlerde geçici hal parametreleri ve sistem sabitleri arasındaki ilişkinin analitik belirlenmesi zordur. Bir sistemin sürekli hal yanıtı ise geçici hal yanıtı söndükten sonra, zaman yanıtının geriye kalan kısmıdır. Konum kontrol sistemlerinde sürekli hal yanıtı, istenen referans konumu ile karşılaştırıldığında bize sistem doğruluğu ile ilgili değer verir. Genelde çıkışın sürekli hal yanıtı istenen referansla uyuşmadığında sistemde kararlı hal hataları bulunduğu anlamına gelir [2].

Kontrol sistemlerinin zaman tanım bölgesinde incelenmesi temelde sistemlerin geçici ve sürekli hal yanıtlarını düzeltme anlamına gelir. Tasarım problemlerinde değerlendirme genellikle geçici ve sürekli hal davranışlarına göre yapılır ve sistem kontrolörleri tüm koşullar sağlanacak şekilde tasarlanır. Bu kontrolörler içinde PID kontrolörü yaygın uygulama alanı bulan ve etkin işaretin oransal, integral ve türevsel bir bileşimini sisteme uygulayan bir kontrolördür. Bu işaret bileşenleri zaman tanım bölgesinde kolaylıkla gerçekleştirilip görüntülebildiğinden, PID kontrolörü genellikle zaman tanım bölgesi yöntemleriyle tasarlanır [2].

2. PID KONTROLÖRLER

PID kontrolör türev, integral ve oransal kısımların birleşmesi ile meydana gelir. Her bir kısım kontrol amaçlarını meydana getirmek için farklı fonksiyonlara sahiptir. Uygulamalarda, kontrol edilen sisteme ve kontrol gereksinimlerine göre P, I ve D kısımlarının değişik olasılıkları kullanılabilir. Bu bölümde herbir kısmın işlevsel prensipleri anlatılacaktır [3].

2.1. Oransal Kontrolör (P)

Oransal kontrol basit bir sürekli kontrol modudur. Oransal kontrolör içindeki kontrol değişkeni eşitliği (2.1) deki gibi verilebilir.

$$u(t) = u_{\max}\ , \qquad e(t) > e_o\,, \tag{2.1 a}$$

$$= u_0 + K_p\ e(t)\,, \quad -e_0 < e(t) < e_0\,, \tag{2.1 b}$$

$$= u_{\min}\ , \qquad e(t) < e_0 \tag{2.1 c}$$

$u(t)$: Kontrol değişkeni

$e(t)$: Kontrol hatası

$u_{\max}$: Kontrol değişkeninin maksimum değeri

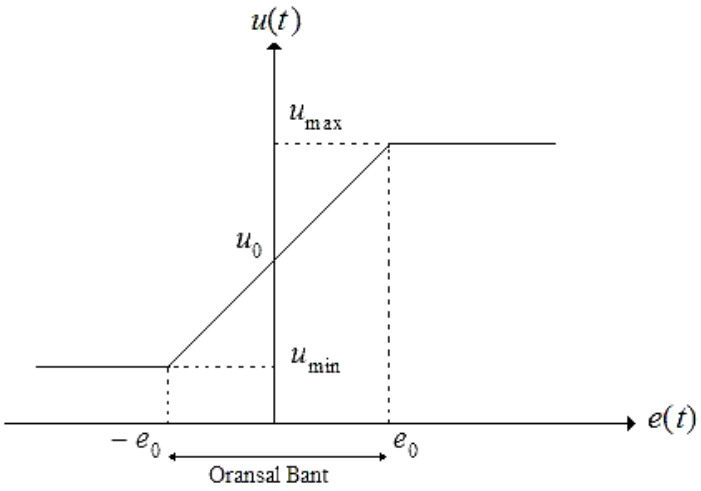
$u_{\min}$: Kontrol değişkeninin minimum değeri

u_0 : Kontrol hatası yok iken kontrol değişkeni seviyesi

K_p : Oransal kontrolör kazancı

$e_0, -e_0$: Kontrol hata sınırları

Oransal kontrolör kazancı (K_p) ayarlanabilen bir parametredir ve bir yükseltmeyi ifade eder. Kontrol elemanının %100 çıkış vermesi için gerekli olan hatadaki % değişim oransal bant olarak tanımlanır. Oransal bandı düşürmek kontrol sistem kazancını arttırmak anlamına gelmektedir [1].



Şekil 2.1 P kontrol

$$u_{\max} - u_{\min} = K_p P_b \tag{2.2 a}$$

$$u_{\max} - u_{\min} = \%100 \tag{2.2 b}$$

$$K_p = \frac{100}{P_b} \tag{2.2 c}$$

P_b : Oransal bant

Oransal kontrolör kazancı K_p'nin küçük değerlerinde kararlı hal hataları oluşabilir. Bu durum kontrol işareti, oransal kazanç ve kontrol hatası arasındaki ilişkiden anlaşılabilir.

$$e(t) = \frac{u(t) - u_0}{K_p} \tag{2.3}$$

Kararlı halde kontrol hatası $e_{ss} = 0$ olması için K_p nin son derece büyük olması veya $u_{ss} = u_0$ olması gerekir.

e_{ss} : Kararlı hal hatası, u_{ss} : Kararlı hal kontrol işareti değeri

Birinci koşul, oransal kazancın (K_p) çok büyük olması kontrol değişkeninin çok büyük olması anlamına gelmektedir. Bu durumda kontrol edilen sistem çıkışında, sistemin kendi dinamiklerinden dolayı salınım görülebilir. İkinci koşul, genellikle bütün referans girişler için sağlanamaz. u_0 referans girişe göre ayarlansa bile, ayar yapılmadan önce kontrol edilen sistemin kazancı bilinmelidir. Bu yüzden oransal kontrolörde yüksek kontrolör kazancı, kapalı çevrim kararlılığının kabul edilebilir seviyede olması koşulu ile kararlı hal hatalarını azaltmak için kullanılabilir [1,3].

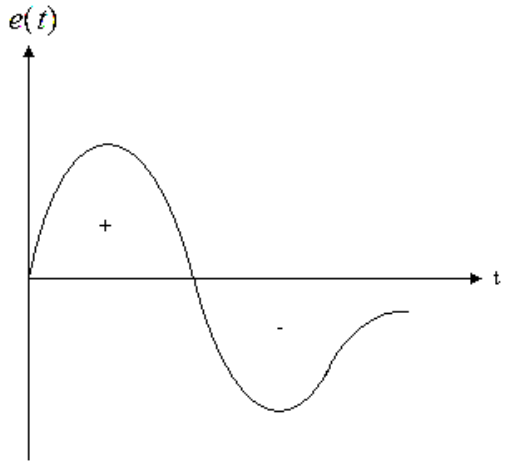
2.2. İntegral Kontrolör (I)

Oransal kontrolde görülen kararlı hal hatasını aşırı bir oransal kazanç (K_p) kullanmadan gidermek için kontrolöre integral kısmı (I) eklenir. İntegral işlevi kararlı hal hatasını giderir. Kontrolörün integral kısmı, herhangi bir referans giriş için kontrol edilen sistemin kazancının bilinmesine gerek duymaksızın doğru bir u_0 değeri bulabilir. İntegral kontrolör genellikle oransal kontrolör ile birlikte kullanılır. PI kontrol için kontrol değişkeni eşitliği denklem (2.4) de verilmiştir [3].

$$u(t) = K_p \left[\frac{1}{T_i} \int e(t)\,dt + e(t) \right] \qquad \text{(2.4 a)}$$

$$u_o = \frac{K_p}{T_i} \int e(t)\,dt \qquad \text{(2.4 b)}$$

T_i : Kontrolör integral zamanı

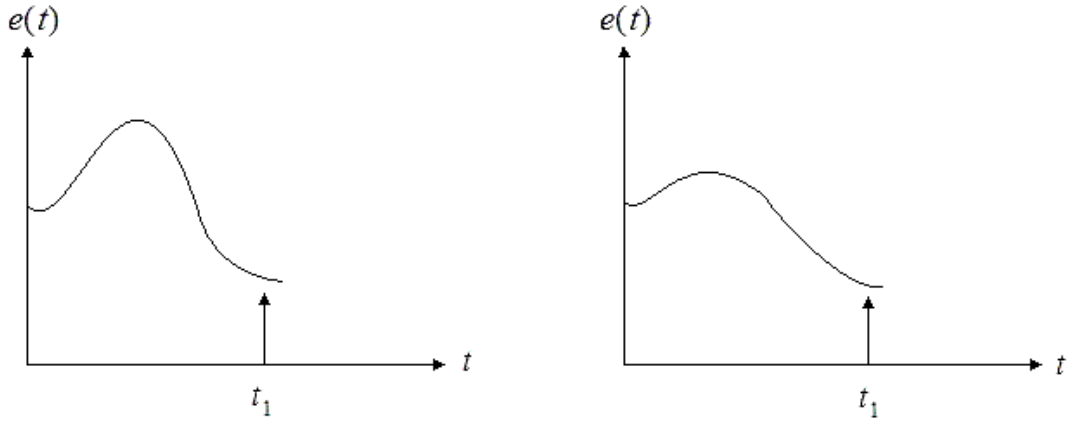


Şekil 2.2 I kontrol

PI kontrolörünün nasıl kararlı hal hatasını yok ettiğini anlamak için aşağıdaki durumu incelemek gerekir. Sistemde PI kontrolörünün varlığına rağmen kararlı hal hatası $e_{ss} \neq 0$ ise kontrolörün integral kısmı kontrolör girişindeki hatayı toplayacaktır. Bu yüzden kontrolör çıkışı, hatanın pozitif veya negatif olmasına göre artıp ya da azalabilir. Oransal kısım $K_p e_{ss}$ giriş işaretinin biçimini etkilemez. Şayet kontrol değişkeni artar ya da azalırsa kontrol edilen sistemin çıkışı artar ya da azalır. Bu durum hatanın kararlı halde sabit kalmayacağı anlamına gelmektedir. Fakat hiçbir zaman tam sıfır bir kararlı hal hatası elde edilemez. Özetle PI kontrolör kalıcı hal hata problemini çözmektedir. Ayrıca PI kontrolörde P kontrolöre göre daha düşük kontrolör kazancı kullanıldığından kontrol edilen sistem çıkışında oluşabilecek büyük salınımlar önlenebilmektedir [3].

2.3. Türev Kontrolör (D)

PI kontrolörün oransal ve integral kısmı geçmişteki kontrol hataları üzerinde işlem yaparlar. Oysa ki gelecekteki muhtemel hatalar için herhangi bir işlem yapmazlar. Bu özellik PI kontrolörün davranış başarısını sınırlar. Şekil (2.3) incelendiğinde türev kısmının işlevi daha iyi anlaşılacaktır. Şekil (2.3 a) ve (2.3 b) iki farklı kontrol edilen sisteme ilişkin kontrol hatasının zamana bağlı olarak grafiksel gösterimidir [3].



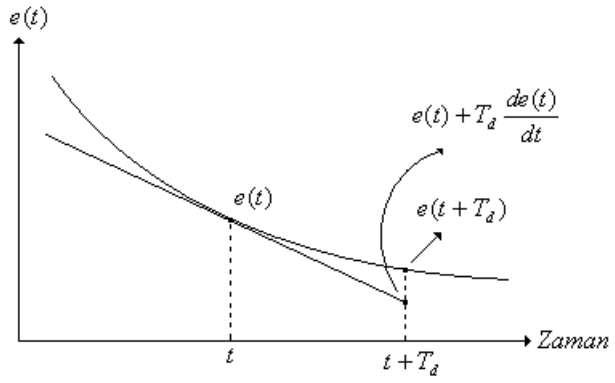
(a) (b)

Şekil 2.3 Türev kontrolöre ihtiyacın örnek gösterimi

Bu iki şekilde t_1 zamanında elde edilen hata değerleri birbirine eşittir. Şekil (2.3 a) da kontrol hatası hızlıca değişmektedir. Bu yüzden kontrolör çıkışını gelecekteki kontrol edilen sistem çıkışında görülebilecek aşımlardan kaçınmak için azaltır. Şekil

(2.3 b) de ise kontrol hatası yavaş bir şekilde değişmektedir. Çünkü kontrolör kontrol hatasının çok hızlı bir şekilde değişmemesi için önceden bir tepki ortaya koymaktadır. Türev kontrolör Şekil (2.3 b) de görülen kompanzasyonu sağlayan bir kontrolör tipidir [3].

Kontrolörün türev kısmının amacı kapalı çevrim kararlılığını geliştirmektir. Kararsızlık mekanizması sezgiyle aşağıdaki şekilde şöyle tanımlanabilir. Kontrol edilen sistemin dinamiklerinden dolayı kontrol değişkenindeki değişiklik kontrol edilen sistemin çıkışında belli bir zamandan sonra hissedilebilmektedir. Bu yüzden kontrol sistemi hatayı düzeltmede geç kalabilir. Kontrolörün türev ve oransal etkisi tahmin edilen kontrol edilen sistem çıkışına oransal bir kontrol yapılması şeklinde yorumlanabilir. Bu tahmin hata eğrisine t zamanında bir teğet çizmek suretiyle yapılır [1].



Şekil 2.4 Türev kontrolörünün işlevi

PD kontrolörün denklemi (2.5) de verildiği gibidir.

$$u(t) = K_p\left(e(t) + T_d \frac{d\,e(t)}{dt}\right) \tag{2.5}$$

$e(t+T_d)$ ifadesinin Taylor serisi açılımı (2.6) da verildiği gibidir.

$$e(t+T_d) \approx e(t) + T_d \frac{d\,e(t)}{dt} \tag{2.6}$$

T_d : Kontrolör türev zamanı

Kontrol değişkeni, T_d zamanı kadar ileride tahmin edilen kontrol hatasına oransaldır. Bu tahmin doğrusal extrapolasyon ile elde edilebilir. Kontrolör türevi

bildiğinden hatanın yönünü öngörebilir ve bunu sistemi daha iyi kontrol etmede kullanabilir. Doğrusal sistemlerde basamak giriş için kontrol edilen sistem çıkışı büyükse genelde aşımda büyüktür. Türev kontrolör $e(t)$ nin ansal eğimini ölçer ve büyük aşımı önceden öngörerek aşırı aşım oluşmadan önce gerekli düzeltme işlemini başlatır [2,3].

Özetle, türev kontrolör kontrol hatasındaki değişiklikle orantılıdır. Yani hatanın türevini alır. Genel olarak kontrolörde sadece türev kısmı kullanılmaz. Çünkü türev kısmı işlevini hatadaki değişim ile yerine getirir. Hatanın büyük fakat zamanla değişmediği durumlarda türev kontrolör çıkışı sıfırdır. Bu yüzden türev kontrolör genellikle oransal kontrolörle birlikte kullanılır [3].

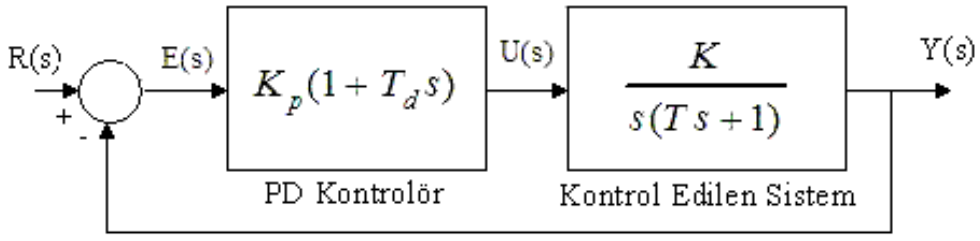
2.4. PD Kontrolörün Zaman Tanım Bölgesi Davranışına Etkisi

Bu kısımda oransal ve türev kontrol elemanlarının, transfer fonksiyonu belli olan kontrol edilen sisteme eklenmesi halinde sistemin davranışının nasıl etkileneceği araştırılacaktır.

$$G_p(s) = \frac{K}{s(Ts+1)} \tag{2.7}$$

Transfer fonksiyonu denklem (2.7) biçiminde verilen bir kontrol edilen sistemi PD kontrolör ile kontrol edilmesi hali göz önüne alındığında;

$$G_C(s) = K_p(1 + sT_d) \tag{2.8}$$



Şekil (2.5) Kontrol edilen bir sisteme PD kontrolör eklemesinde elde edilen blok şema

Kontrol sisteminin kapalı çevrim transfer fonksiyonu denklem (2.9) eşitliğidir.

$$T(s) = \frac{K_P K}{T} \frac{(1 + T_d s)}{s^2 + \frac{1 + K_p K T_d}{T} s + \frac{K_P K}{T}} \tag{2.9}$$

Bu bağıntı normalize edilmek amacı ile (2.10) biçimine sokulursa;

$$T(s) = \frac{Y(s)}{R(s)} = \frac{{\omega_o}^2}{z_1} \frac{(s + z_1)}{(s^2 + 2\xi\omega_0 s + {\omega_0}^2)} \tag{2.10}$$

$${\omega_0}^2 = \frac{K_p K}{T} \ , \ 2\xi\omega_0 = T_d {\omega_0}^2 + \frac{1}{T} \ ; \tag{2.11}$$

$$\xi = \frac{1}{2}\left[1 + T_d \ K K_p\right]\left[\frac{1}{\sqrt{T_d \ K K_p}}\right] \tag{2.12}$$

$\xi < 1$ den küçük ise karakteristik denklemin kökleri kompleks eşlenik olabilir ve sistemin çıkışında salınım ve aşımlar görülebilir. Bu eşitsizlik ise $T_d \ K K_p > 0$ olma koşulu altında sağlanmaz. $\xi < 1$ eşitsizliği hiç bir zaman sağlanmayacağından PD kontrolörünün şekil (2.5) deki kapalı çevrim kontrol sisteminde kullanılması halinde kökler her zaman gerçeldir. Köklerin s düzleminde bulunduğu bölgeleri belirlemek amacıyla (2.10) transfer bağıntısının karakteristik denklemi incelenirse (2.14) ifadesi elde edilir [4].

$$s^2 + 2\xi\omega_0 s + {\omega_0}^2 = 0 \tag{2.13}$$

$$s_{1,2} = -\xi\omega_0 \pm \omega_0\sqrt{\xi^2 - 1} \qquad\qquad \xi > 1 \tag{2.14}$$

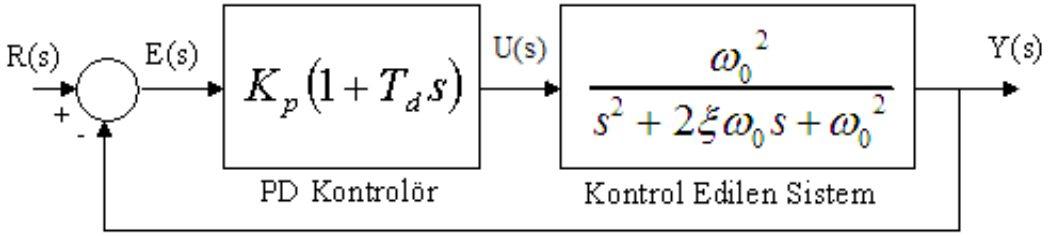
Buradan $s_1 ve \, s_2$ köklerinin ikiside negatif ve s sol yarı düzleminde olduğu görülür. P ve PD kontrolörü karşılaştırmak amacı ile kapalı çevrim kontrol sisteminin P kontrolör ile kontrol edildiğini düşünürsek; $T_d = 0$ olarak kapalı çevrim transfer fonksiyonu denklem (2.15) deki gibi elde edilir.

$$T(s) = \frac{Y(s)}{R(s)} = \frac{K_p K}{T} \frac{1}{\left[s^2 + \frac{1}{T} s + \frac{K K_p}{T}\right]} \tag{2.15}$$

$$\xi = \frac{1}{2}\frac{1}{\sqrt{T\,K\,K_p}} \quad ; \quad \omega_0 = \sqrt{\frac{K\,K_p}{T}} \tag{2.16}$$

(2.16) dan $\xi < 1$ olabileceği görülmektedir. Sistemin karakteristik denkleminin kökleri kompleks eşlenik olabilir ve sistem çıkışında salınımlar ve aşımlar görülebilir. K_p oransal kazancın çok büyük değerler olması halinde $\xi \to 0$ yaklaşır ki bu da kararsızlık sınırına yaklaşmak demektir. O halde P kontrolüne kıyasla PD kontrolörü sistemi daha kararlı yapar [4].

PD kontrolörünü 2. mertebeden bir sisteme uygulanması halinde;



Şekil (2.6) İkinci mertebeden bir sistemin PD kontrolör ile kontrolüne ilişkin blok şema

Bu kontrol sisteminin kapalı çevrim transfer fonksiyonu aşağıdaki şekildedir.

$$T(s) = \frac{Y(s)}{R(s)} = \frac{K_p(1+T_d s)\omega^2{}_0}{s^2 + (2\xi\omega_0 + K_p\omega_0{}^2 T_d)s + \omega_0{}^2(1+K_p)} \tag{2.17}$$

$$T(s) = \frac{Y(s)}{R(s)} = \frac{K_p T_d\,\omega_o{}^2(s+z_1)}{s^2 + (2\xi\omega_0 + K_p\omega_0{}^2 T_d)s + \omega_0{}^2(1+K_p)} \quad ; \quad z_1 = \frac{1}{T_p} \tag{2.18}$$

PD kontrolüne ilişkin karakteristik denklem (2.19) şeklindedir.

$$s^2 + (2\xi\omega_0 + K_p\omega_0{}^2 T_d)s + \omega_0{}^2(1+K_p) = 0 \tag{2.19}$$

Yalnız P kontrolüne $(T_d = 0)$ ilişkin karakteristik denklem (2.20) şeklindedir.

$$s^2 + (2\xi\omega_0)s + \omega_0{}^2(K_p + 1) = 0 \tag{2.20}$$

(2.19) ve (2.20) s'e göre ikinci mertebeden ifadelerdir. Kontrol edilen sistemin ξ sönüm oranının çok küçük ve negatif olması halinde, yalnız P kontrolü ile kapalı çevrim sistemi istenen kararlılık düzeyine yaklaştırmak imkansızdır. Çünkü köklerin reel kısmı pozitif ya da sağ yarım s düzleminde bulunabilir. Diğer yandan (2.19) ifadesinde ise sönüm oranı ξ negatif yada çok küçük pozitif olsa bile K_p, T_d parametreleri ayarlanarak sistemin öz değerlerini istenilen bir konuma getirilerek arzu edilen davranış elde edilebilir. Ayrıca PD kontrolünde $z_1 = -1/T_d$ de bir sıfır vardır. T_d'yi uygun bir değer seçerek sistemin aşımı, doğal frekansıda ayarlanabilir.

Türev elemanının çıkışından elde edilen işlenmiş kontrol işareti, kontrol işaretinin türevidir. O halde, türev alan elemanın kullanılması ile, gereken kontrol işaretinin değişim hızı belirlenmektedir. Sistemin birim basamak fonksiyonuna ilişkin çıkışın aşım değeri büyükse $y(t)$ veya $e(t)$ eğrilerinin eğimi ya da bunların değişim hızı büyük olur. Bunun sonucunda etkiyen işaretin büyük olması sağlanmış olur. Etkiyen işaret büyük olunca, kontrol sistemi aşımın büyük olacağını önceden sezinler ve gerekli kontrol işaretini üretir. Burada şunu açıklamakta yarar vardır, türev elemanı ancak zamana göre değişen $e(t)$ ya da kontrol işaretleri üzerinde etkili olur. Eğer $e(t)$ sabit ise örneğin sürekli hal hatasında olduğu gibi türev elemanının bu işaret üzerinde işlem yapma olanağı yoktur. Çünkü bu eleman çıkışı sıfır olur. Ayrıca türev ve oransal kontrol yüksek geçiren filtre özelliği taşıdığından, sistemde gürültüyü iletecek niteliktedir. Pratikte daha karmaşık kontrol elemanlarının kullanılması bu nedenle önem kazanır [4].

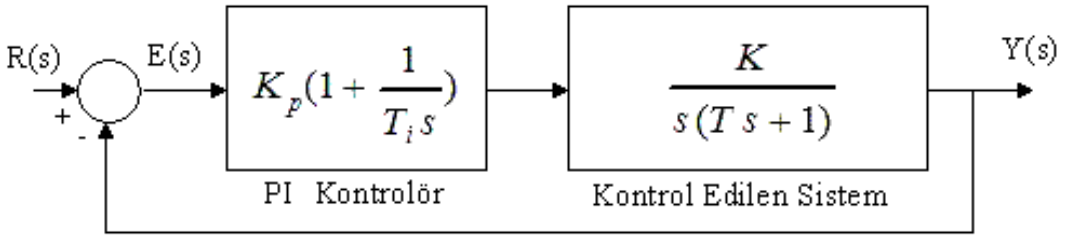
2.5. PI Kontrolörün Zaman Tanım Bölgesi Davranışına Etkisi

Bu bölümde oransal ve integral kontrol elemanının transfer fonksiyonu belli olan kontrol edilen sisteme eklenmesi halinde sistemin davranışının nasıl etkileneceği araştırılacaktır. Öncelikle transfer fonksiyonu (2.7) biçiminde verilen bir kontrol edilen sistemi yine transfer fonksiyonu (2.21) biçiminde olan PI kontrolör ile kontrol edilmesi göz önüne alınırsa ;

$$G_s(s) = K_p\left(1 + \frac{1}{T_i s}\right) \tag{2.21}$$

Kontrol sisteminin kapalı çevrim transfer fonksiyonu (2.22) biçimindedir.

$$T(s)=\frac{Y(s)}{R(s)}=\frac{K_P K}{T}\frac{(s+z_1)}{(s^3+\frac{1}{T}s^2+\frac{K_P K}{T}s+\frac{K_P K}{T_i T})} \quad ; \quad z_1=\frac{1}{T_i} \tag{2.22}$$



Şekil (2.7) Transfer fonksiyonu $K/s(Ts+1)$ olan bir sistemin PI kontrolör ile kontrolüne ilişkin kapalı çevrim blok şema.

Hurwitz kararlılık kriterine göre sistemin kararlı olabilmesi için (2.24) ifadesine göre $T_i < T$ için bağıntı negatif olur.

$$\frac{1}{T}>0 \qquad \frac{K_p K}{T}>0 \qquad \frac{K_p K}{T_i T}>0 \tag{2.23}$$

$$\frac{1}{T}\left[\frac{K_p K}{T}\right]-\frac{K_p K}{T_i T}=\frac{K_p K}{T}\left[\frac{1}{T}-\frac{1}{T_i}\right]>0 \tag{2.24}$$

Sistemin aşımını küçültmek için $z_1=1/T_i$ sıfırı sol yarım s düzleminde kutuplardan 5-6 kez uzakta seçilmelidir. Kararlı hal hatası olup olmadığını anlamak için sistemin girişine $R(s)=1/s$ birim basamak ve $R(s)=1/s^2$ birim rampa girişleri uygulanır.

Birim basamak giriş;

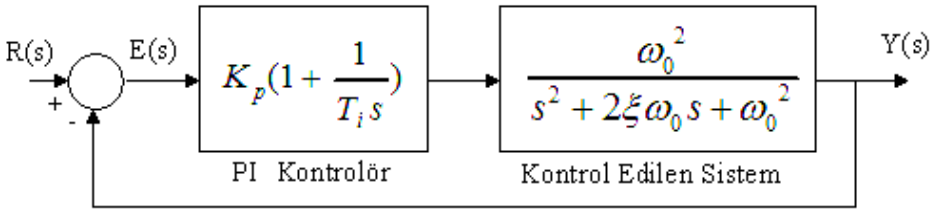
$$e_{ss}(s)=\lim_{s\to 0} s\,E(s)=\lim_{s\to 0} s(\frac{1}{s})\frac{1}{1+K_p\frac{(T_i s+1)}{T_i s}\frac{K}{s(sT+1)}}=0 \tag{2.25}$$

Birim rampa giriş;

$$e_{ss}(s)=\lim_{s\to 0} s\,E(s)=\lim_{s\to 0} s(\frac{1}{s^2})\frac{1}{1+K_p\frac{(T_i s+1)}{T_i s}\frac{K}{s(sT+1)}}=0 \tag{2.26}$$

Kararlı hal hatalarının sıfır olması (2.25) ifadesinin paydasında bulunan $T_i s$ integral çarpanından ve $s(Ts+1)$ deki s çarpımından ileri gelmektedir. I kontrolör birim basamak girişine karşı düşen kararlı hal hatasını sıfır yapar. Hata transfer bağıntısındaki ikinci bir s çarpımı geldiğinden, ikinci integral kontrolü etkisi doğmaktadır. İkinci mertebeden normalize edilmiş bir sisteme PI kontrol uygulandığında kontrol sistemin kapalı çevrim transfer fonksiyonu (2.27) deki gibi elde edilir.

$$T(s)=\frac{Y(s)}{R(s)}=\frac{K_p\omega_0^2 T_i(s+z_1)}{T_i\left[s^3+2\xi w_0 s^2+(w_0^2+K_p\omega_0^2)s+\frac{K_p w_0^2}{T_i}\right]} \quad ; z_1=\frac{1}{T_i} \tag{2.27}$$



Şekil 2.8 İkinci mertebeden bir sistemin PI kontrolör ile kontrolüne ilişkin kapalı çevrim blok şema

Sistemde integral kontrolü yoksa ve sadece oransal kontrolör varsa karakteristik denklemin kökleri (2.20) ifadesi ile aynıdır. $\xi^2<1+K_p$ ise kökler kompleks eşlenik sol yarı düzlemde bulunur. $\xi^2>1+K_p$ için ise kökler sağ yarım gerçel eksende üzerinde bulunur. $\xi<0$ olması halinde kökler sağ yarım s düzleminde geçerler, bu halde sistem kararsız olur. Aynı kontrol edilen sistem PI kontrolör ile kontrol edildiğinde sistemin karakteristik denklemi (2.28) ifadesi olarak elde edilir.

$$s^3+2\xi w_0 s^2+(w_0^2+K_p\omega_0^2)s+\frac{K_p w_0^2}{T_i}=0 \tag{2.28}$$

(2.28) karakteristik denklemine Hurwitz kararlılık kriteri uygulandığında;

$$2\xi\omega_0>0 \;;\quad \omega_0^2(1+K_p)>0 \;;\quad \frac{K_p w_0^2}{T_i}>0 \tag{2.29}$$

$$2\xi\omega_0(\omega_0{}^2 + \omega_0{}^2 K_p) - \frac{K_p\omega_0{}^2}{T_i} > 0 \quad \text{ya da} \quad 2\xi\omega_0(1+ \ K_p) - \frac{K_p}{T_i} > 0 \tag{2.30}$$

olması gerek ve yeterdir. (2.29) ifadesi $\xi, \omega_0, K_p, T_i > 0$ değerleri için sağlanır.

(2.30) eşitsizliği ise T_i'nin küçük değerleri için sağlanmayabilir. Öyle K_p, T_i değerleri vardır ki (2.30) eşitsizliği sağlanmadığı için, sistemin sağ yarım s düzlemde kökü bulunur ve sistem kararsız olur [4].

Buna göre PI kontrolün uygulanmasında şu iki önemli sonuç ortaya çıkmaktadır. Birinci sonuç sistemin derecesi bir derece yükselmektedir ve sisteme bir sıfır eklenmektedir. İkinci sonuç ise PI kontrölörü sistemi kararsız çalışma durumuna getirebilmektedir. Buna karşı kararlı hal hatasını sıfır yapmaktadır [4].

2.6. PID Kontrolörün Zaman Tanım Bölgesi Davranışına Etkisi

$$u(t) = K_p\left[e(t) + T_d\frac{de(t)}{dt} + \frac{1}{T_i}\int_0^t e(t)dt\right] \tag{2.31}$$

Zaman bölgesinde PID kontrolör (2.26) ifadesi ile tanımlanır. Literatürde PID kontrol elemanı olarak adlandırılan bu eleman üç kontrol elemanı içerdiğinden bunların özelliklerinide birleştirir. Kontrol sistemi tasarımında önemli olan nokta K_p, T_d, T_i yi ayarlayarak belli bir giriş örneği için $y(t)$ çıkışını istenilen biçime yaklaştırmaktadır. PID kontrolü ile kararlı hal hatası sıfır yapılabilir ve aşım, oturma zamanı, yükselme zamanı istenilen değerlere ayarlanabilir [4].

2.7. PID Yapılarındaki Değişiklikler

PID kontrolörleri imalatçılara bağlı olarak değişik yapılarda üretilebilmektedir. Değiştirilmiş PID yapıları ile kullanacağı yere bağlı olarak daha iyi bir sistem davranışı elde edilebilir.

2.7.1. Alternatif Gösterimler

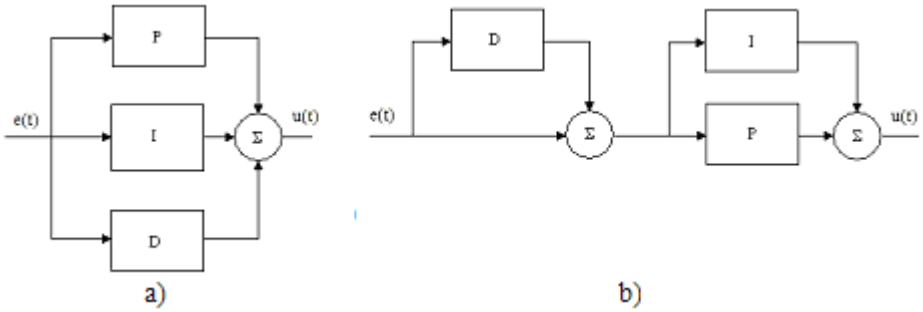
Genel olarak PID kontrolörleri 3 değişik yapıdadır. Bunlardan birincisi standart veya etkileşimsiz yapıdır.

$$G(s) = K_p(1 + \frac{1}{T_i s} + T_d s) \tag{2.32}$$

Bu yapının etkileşimsiz olarak adlandırılmasının nedeni integral zamanı T_i, türev zamanı T_d yi zaman domeninde etkilemediği ve aynı şekilde türev zamanı T_d , integral zamanı T_i yi zaman domeninde etkilemediği içindir. Bu yapı ile kompleks sıfırların elde edilmesi mümkündür. Bu durum ise sistemleri salınımlı kutuplar ile kontrol ederken yararlıdır [1].

İkinci yapı ise seri veya etkileşimli yapıdır.

$$G'(s) = K'_p(1 + \frac{1}{T'_i s})(1 + T'_d s) \tag{2.33}$$



Şekil (2.9) a) Etkileşimsiz PID yapısı b) Etkileşimli (seri) PID yapısı

Etkileşimli PID kontrolörlerinde ise türev zamanı (T'_d) kontrolörün integral kısmını etkiler. Etkileşimli PID kontrolörleri etkileşimsiz PID kontrolörleri şeklinde ifade edilebilirler.

$$K_p = K'_p \frac{T'_i + T'_d}{T'_i} , \qquad T_i = T'_i + T'_d , \qquad T_d = \frac{T'_i T'_d}{T'_i + T'_d} \tag{2.34}$$

Ancak etkileşimli bir PID kontrolörün etkileşimsiz bir karşılığı olabilmesi için $T_i \geq 4T_d$ koşulu sağlanmalıdır.

$$K'_p = \frac{K_p}{2}(1 + \sqrt{1 - 4\,T_d/T_i}) , \qquad T'_i = \frac{T_i}{2}(1 + \sqrt{1 - 4\,T_d/T_i}),$$

$$T'_d = \frac{T_i}{2}(1 - \sqrt{1 - 4\,T_d/T_i}) \tag{2.35}$$

Bu yapı ile frekans bölgesi tasarım için uygundur. Çünkü kontrolör sıfırları türev ve integral zamanlarının tersine eşittir ve genel ifadelerdir.

Üçüncü yapı ise paralel yapıdır. Bu yapı standart gösterime eşittir fakat parametre değerleri farklıdır.

$$G''(s) = k + \frac{k_i}{s} + k_d\, s \tag{2.36}$$

$$k = K_p\,, \qquad k_i = K_p / T_i\,, \qquad k_d = K_p\, T_d \tag{2.36 a}$$

Bu yapıda önemli olan $1/\ k_i$ integral zamanı ve k_d nin türev zamanı olarak algılanmamasıdır. Bu yapıda oransal ve integral fonksiyonları sonlu parametrelerle elde edilebilir. Bu kontrolör yapısı kompleks sıfırlara sahip olabilir [1].

2.7.2. Referans Girişini Farklı Değerlendirme

Kontrol sistemlerinin genel biçimi kontrol edilen sistem çıkışı ile referans (giriş) arasındaki hatayı düzenleme esasına göre kurulur. Kontrolör hata değişkenini işleyerek bir kontrol işareti üretir. Bu kontrol işareti daha sonra tekrar kontrol edilen sisteme uygulanır. Bu tür sistemlere hata geri beslemeli sistem denir. Çünkü kontrolör hata değişkeni üzerinde işlem yapar. Daha esnek bir yapı ise referans ile kontrol edilen sistem çıkışını ayrı olarak ele alan bir kontrolör tasarlamaktır. Bu biçimdeki PID ifadesi (2.37) şeklinde verilmiştir.

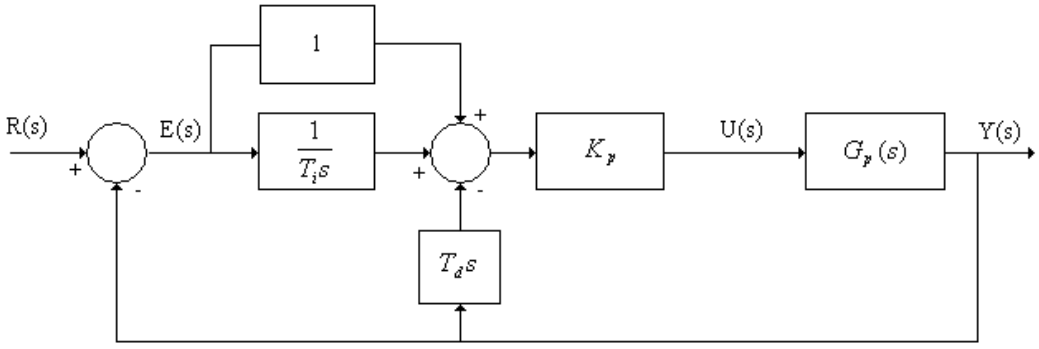
$$u(t) = K_p\,(e_p(t) + \frac{1}{T_i}\int e(t)\,dt + T_d\,\frac{d\,e_d(t)}{d\,t}) \tag{2.37}$$

$$e_p(t) = b\,r(t) - y(t)\,, \quad e_d(t) = c\,r(t) - y(t)\,, \quad e(t) = r(t) - y(t)$$

Kararlı hal hatalarından korunmak için kontrolörün integral kısmı gerçek kontrol hatasına işlem yapmalıdır. Farklı b ve c değerleri için bozucu ve gürültü etkilerini önleyen bir kontrolör tasarlamak mümkündür. Referans işaretindeki değişikliklere karşı sistem cevabı b ve c değerlerine bağlıdır. Referans değişikleri için aşım b = 0 değeri için en küçük değerini alır ve b nin arttırılması ile artar. c parametresi ise referans işaretindeki ani değişiklikler yüzünden kontrol işaretinde görülen büyük geçişlerden sakınmak amacıyla genellikle sıfır alınır. b=1 ve c=0 değerleri için PI-D

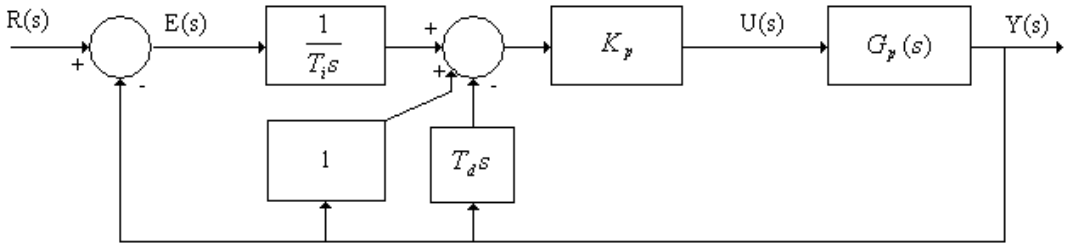
yapısında kontrolör elde edilir. b = 0 ve c = 0 değerleri için I–PD yapısında kontrolör elde edilir [1].

Referans giriş birim basamak şeklinde olduğunda kontrolörün türev kısmı nedeni ile kontrol değişkeni içinde keskin bir darbe fonksiyonu oluşur. Oluşan bu darbe fonksiyonu kontrol edilen sistem çıkışını olumsuz etkileyebilir. Bu durumdan sakınmak amacıyla kontrolörün türev kısmı geribesleme yolu üzerine konur. Bu durumda kontrolörün türev kısmı sadece kontrol edilen sistem çıkışı üzerinde etkili olur. Bu yapıya PI-D kontrolör yapısı adı verilir. Fakat bu yapıda kontrolörün oransal kısmı nedeni ile birim basamak girişi değişiklikleri kontrol değişkeni içinde etkili olmaktadır. Bu durum ise çıkış değişkeninde görülen aşımları arttırabilir. Aşımları azaltmak için kullanılan diğer bir yapıya ise I-PD kontrolör denir [5].



Şekil 2.10 PI-D kontrolör ile kontrol edilen sistem

I-PD kontrolörü ile sistemde doymaya neden olabilecek büyük kontrol işaretlerini önlemek mümkün olmaktadır. Oransal ve türev kontrol kısımlarını geri besleme yoluna getirerek K_p ve T_d değerlerini normal bir PID kontrol düzenine göre daha büyük seçilmesi mümkün olmaktadır. Ayrıca K_p ve T_d bu yapıda daha büyük seçilebildiğinden I-PD kontrolör ile bozucu etkileri daha hızlı bir şekilde zayıflatılabilir [5].



Şekil 2.11 I-PD kontrolör ile kontrol edilen sistem

2.7.3. Türev Kazancının Sınırlandırılması

PID kontrolörün türev kısmı yüksek frekanslı gürültüler olması halinde çeşitli problemlere neden olabilir. Gürültü işareti $n(t) = a\sin\omega t$ şeklinde düşünülürse kontrolörün türev kısmının katkısı (2.38) şeklinde olacaktır.

$$u_n(t) = K_p\, T_d \frac{dn(t)}{dt} = a\, K_p\, T_d\, \omega Cos\omega t \tag{2.38}$$

Türev teriminin yüksek frekans kazancı bu yüzden sınırlandırılmalıdır. Bu nedenle türev terimi zaman sabiti T_d / N olan birinci mertebeden bir sistem ile filtre edilir.

$$sT_d \cong \frac{T_d\, s}{1 + \frac{T_d}{N} s} \tag{2.39}$$

$\frac{T_d}{N}$: Türev filtre zaman sabiti

Bu yaklaşım düşük frekanslı sinyaller için türev olarak davranır [6].

2.8. PID Kontrolör Tipinin Seçilmesi

P kontrolör en basit kontrolör yapısıdır. P kontrolörün uygulanamamasındaki en büyük etken küçük oransal kazançlarda kararlı hal hatalarının oluşabilmesidir. Düşük mertebeden sistemler için kararlılığı tehlikeye atmamak koşulu ve minimum kararlı hal hatası ile oransal kontrolör kullanılabilir. Sürekli hal hatasının kabul edildiği kontrol uygulamalarında integral kısmının kullanılmasına gerek yoktur. Örneğin tam

olarak kontrol seviyesinin önemli olmadığı fakat işletme seviyesinin belli sınırlar içinde kalması gereken tanklarda P kontrolör kullanılabilir [3].

Bazı sistemler integratör dinamiklerine sahiptirler. Örnek olarak iyi izole edilmiş, yüksek zaman sabitli ısıl sistem integral etkisine sahiptir. Çünkü ısı kayıpları yoktur ve tüm enerji kaynağı sistemin sıcaklığını yükseltmek için kullanılır. Bu gibi kontrol edilen sistemlerde integral kısmının kullanılmasına gerek yoktur. Diğer taraftan, zayıf bir oransal kontrol, integral etkisine sahip olan sistemler için uzun zaman sabitinden dolayı genellikle yetersizdir. P kontrolöre, D kontrolörünün eklenmesi ile kontrol edilen sistem cevabında bir hızlanma görülür. Kontrolörün türev kısmı gelecekteki mümkün olabilecek hataları tahmin eder ve aşımların meydana gelmemesi için bir düzeltmede bulunur. Ayrıca bu gibi ısıl sistemler gürültüden etkilenmeyen sistemlerdir. Bu nedenle PD kontrolör bu sistemler üzerinde etkili olmaktadır [3].

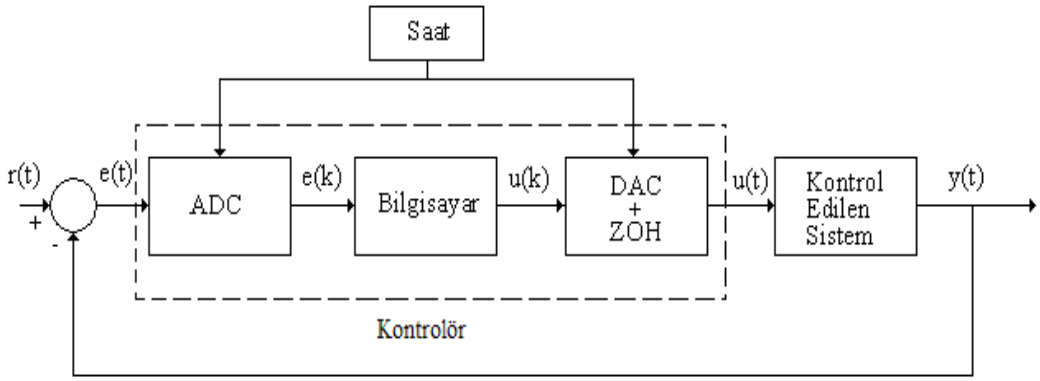
PID kontrolör içinde en genel ve en popülar kontrolör yapısı PI kontrolördür. PI kontrolör genellikle kararlı hal hatası gibi önemli bir problemle karşılaşılan sistemlere uygulanabilir. Şayet kontrol çevriminin çok hızlı olması istenmiyorsa PID kontrolörünün D kısmının kullanılması gereksizdir. Yine kontrol edilen sistem çok kapasiteli kontrol edilen sistemler gibi büyük faz kaymasına sahip ise türev kısmının kullanılmasına gerek yoktur. Çünkü bu sistemler kontrol sinyalindeki değişiklere hemen cevap veremezler. Ölü zamanlı sistemlerde de aynı etki görülmektedir. Kontrol edilen sistemler birinci mertebeden veya birim basamak cevabı birinci mertebeden sistemin cevabına benzeyen sistemlerde PI kontrolör genellikle yeterli olmaktadır [1,3].

PID kontrolör ise kontrol edilen sistemin dinamikleri baskın karakterli ve ikinci mertebeden ise yeterli olmaktadır. Kontrolörün türev kısmı ile sistemin aşımı düzeltilebildiğinden geçici cevabı hızlandırmak için yüksek oransal kazanç kullanılabilir. Kontrolörün integral kısmı ile geçici hal hataları sıfırlanabilir [1].

PID kontrolörler ilk olarak sürekli zaman kuralları kullanılarak tasarlandı ve çeşitli aşamalardan geçti. Pnömatik valfler, röleler, transistörler gibi. Bu gelişmeler sürekli zaman tasarımı içinde gerçekleşti. Bugün hemen hemen tüm PID kontrolörleri ayrık olarak uygulanmaktadır [6].

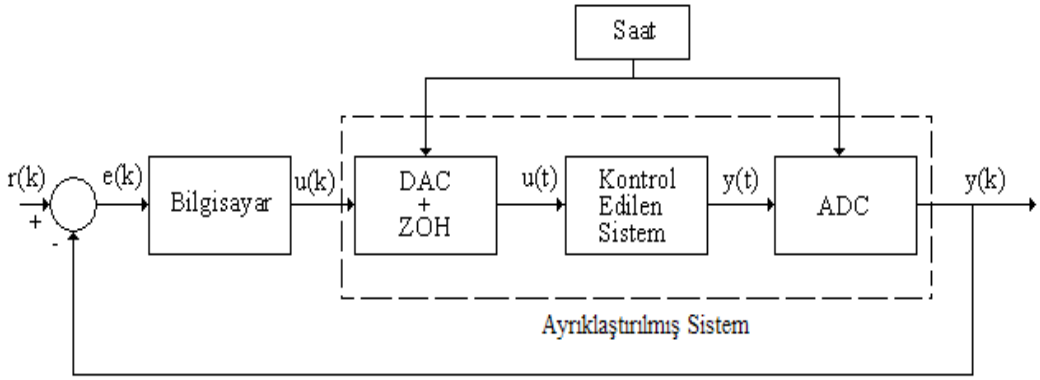
3. AYRIK KONTROL SİSTEMLERİ

Ayrık kontrol sistemleri kullanıldıkları işaretler bakımından normal ya da alışılagelmiş kontrol sistemlerinden farklılık gösterir. Sürekli kontrol sistemleri, kontrol sisteminin tümünde sürekli işaretler kullanır. Ayrık kontrol sistemlerinde ise kontrol düzeninin bir kısmında veya tümünde zamanda süreksiz darbe şeklinde işaretler vardır. Pratikte kullanılan ayrık kontrol sistemlerindeki işaretler, sürekli işaretler, örneklenmiş işaretler ile bilgisayar ya da mikroişlemcilerin ürettiği ayrık işaretlerden oluşur. Örneklenmiş işaretler, kontrol sisteminde kullanılan sürekli işaretlerin darbe dizisi ile modüle edilmesi sonucu elde olunan ve değeri örnekleme anlarında sürekli işarete eşit olan, darbe dizisi şeklinde süreksiz işaretlerdir [7].



Şekil 3.1 Sürekli bir kontrolörün sayısal olarak gerçekleştirilmesi

Bir kontrol çevriminde ayrık bir bilgisayarın kullanılması ile ilgili ilk yaklaşım şekil (3.1) de verilmiştir. Kontrol edilen sistem çıkışı ile giriş arasındaki hata işareti ADC vasıtasıyla ayrık bir işarete çevrilir. Bilgisayar bu örneklenmiş [e(k)] hata işaretini kontrol algoritmasında değerlendirerek yine ayrık bir [u(k)] kontrol işareti üretir. Bu sinyal DAC+ZOH vasıtasıyla sürekli bir işarete çevrilir. ADC-bilgisayar-DAC grubu sürekli bir kontrolör gibi davranır. Bu yapı sayesinde yüksek örnekleme frekansının kullanımı ve algoritmanın bilgisayar üzerinde uygulaması çok basittir [8].



Şekil 3.2 Ayrık kontrol sistemi

Bir kontrol çevriminde ayrık bir bilgisayar veya mikroişlemci kullanılması ile ilgili ikinci yaklaşım şekil (3.2) de verilmiştir. Bu yaklaşımdaki DAC + kontrol edilen sistem + ADC ayrıklaştırılmış sistemdir. Bu çevrimde kontrol sinyali [u(k)] bilgisayar tarafından üretilmektedir ve hata sinyali [e(k)] yine bilgisayar tarafından değerlendirilmektedir [8].

İkinci yaklaşımın iki yararı vardır. Bu yararlardan birincisi örnekleme frekansı kontrol sisteminin band genişliğine uygun olarak seçilir. İkinci yarar ise ayrıklaştırılmış sistem modeline göre kontrol algoritmalarının doğrudan tasarımının yapılması mümkündür [8].

3.1. Örnekleme Frekansının Seçilmesi

Ayrık kontrol sistemlerinde örnekleme oranının seçimi çok önemli bir konudur. Büyük bir örnekleme periyodunun kullanılması ile sürekli zaman sinyalinin yeniden oluşturulması mümkün olmayabilir. Diğer taraftan örnekleme periyodunu yeteri kadar küçük alarak sürekli kompanzatörleri ayrık olarak yaklaşık tasarlamak mümkün olmaktadır. Örnekleme periyodunun çok küçük şeçilmesi pratikte istenmeyen bir durumdur. Çünkü bilgisayar üzerindeki hesaplama yükünü arttırmaktadır [8,9].

Ayrık kontrol sistemleri için örnekleme frekansının seçimi istenen kapalı çevrimli sistemin band genişliğine göre yapılır. Tek çevrimli bir kontrol sisteminin kapalı çevrim transfer fonksiyonu

$$M(s) = \frac{Y(s)}{R(s)} = \frac{G_p(s)}{1 + G_p(s)H(s)} \tag{3.1}$$

şeklindedir. Sinüsoidal sürekli halde $s = j\omega$ için (3.1) denklemi

$$M(j\omega) = \frac{Y(j\omega)}{R(j\omega)} = \frac{G_p(j\omega)}{1 + G_p(j\omega)H(j\omega)} \tag{3.2}$$

biçiminde yazılabilir. Sürekli hal $M(j\omega)$ transfer fonksiyonu

$$M(j\omega) = |M(j\omega)| \angle M(j\omega) \tag{3.3}$$

şeklinde genlik ve faz olarak ifade edilebilir. Bant genişliği (BG), genliğin ($|M(j\omega)|$) sıfır frekansına göre yüzde 70.7 ya da 3 dB düştüğü frekanstır. Genelde bant genişliği kontrol sistemlerinin zaman tanım bölgesinde geçici hal yanıtı hakkında bilgi sağlar. Büyük band genişliği yüksek frekenslı işaretlerin sistemden iletilmesini olanaklı kıldığından, kısa yükselme zamanına karşı düşer. Aksine, band genişliğinin küçük olması halinde sistemden sadece göreli düşük frekanslar aktarılabilir ve sistemin zaman yanıtı yavaş ve ağır gelişir [2].

Ayrık kontrol sistemlerinde uygulamalardan gelen tecrübelere göre örnekleme frekansının seçimi (3.4) ifadesine göre yapılır.

$$f_s = (6 \quad ile \quad 25) f_B \tag{3.4}$$

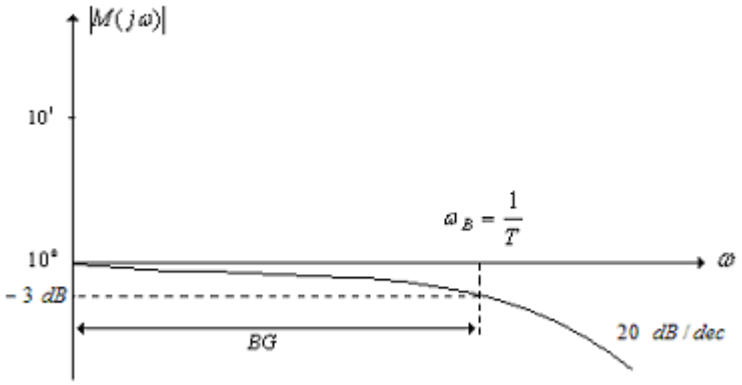
f_s : örnekleme frekansı,

f_B : kapalı çevrimli sistemin band genişliği

Örnekleme periyodunun seçimi için (3.4) ifadesi ile verilen kuralın kontrol edilen sürekli sistemin transfer fonksiyonu parametreleri ile bağlantısı yazıldığında

Transfer fonksiyonu (3.5) deki gibi olan birinci mertebeden bir sistem için ;

$$G_p(s) = \frac{1}{Ts + 1} \tag{3.5}$$



Şekil 3.3 Birinci mertebeden bir sistemin frekans cevabı

Birinci mertebeden bu sistemin band genişliği ;

$$f_B = \frac{1}{2\pi T} \tag{3.6}$$

dir. (3.4) kuralı bu sisteme uygulandığında;

$$\frac{T}{4} < T_s < T \tag{3.7}$$

(3.7) ifadesi elde edilir.

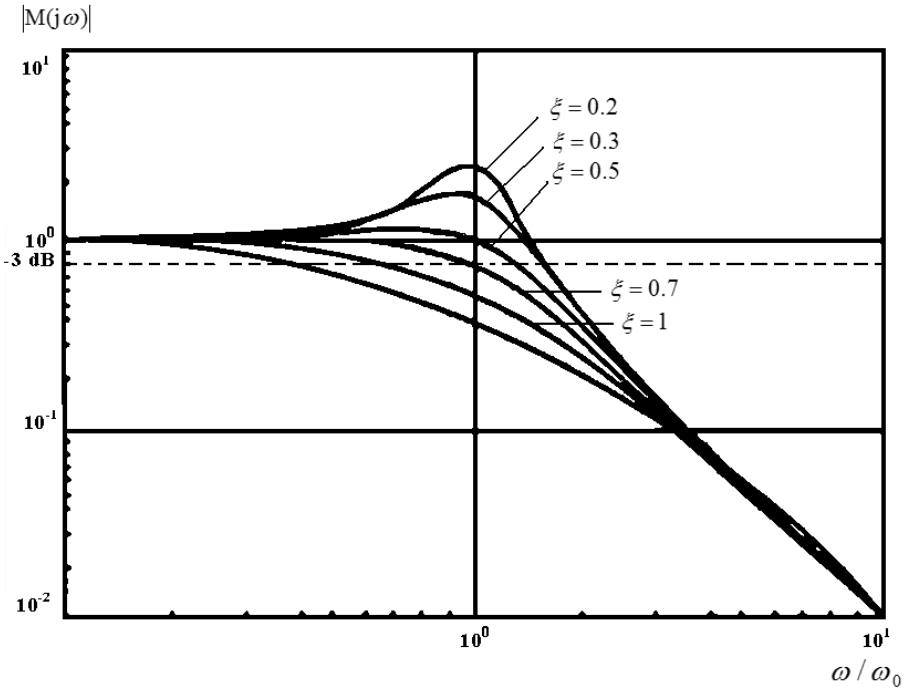
Transfer fonksiyonu (3.8) deki gibi olan ikinci mertebeden bir sistem için ;

$$G_p(s) = \frac{\omega_o^{\,2}}{s^2 + 2\xi\omega_o s + \omega_o^{\,2}} \tag{3.8}$$

ikinci mertebeden bir sistemin band genişliği doğal frekans ve sönüm oranına bağlıdır. İkinci mertebeden bir sistemde sönüm oranı $0.7 \le \xi \le 1$ arasında olması istenir.

$$\xi = 0.7 \rightarrow \quad f_B = \frac{\omega_0}{2\pi} \tag{3.9}$$

$$\xi = 1 \rightarrow \quad f_B = \frac{0.6\,\omega_0}{2\pi} \tag{3.10}$$



Şekil 3.4 İkinci mertebeden bir sistemin normalize edilmiş frekans cevabı

$$0.25 \le \omega_0 T_s \le 1 \tag{3.11}$$

$$0.4 \le \omega_0 T_s \le 1.75 \tag{3.12}$$

Yukarıdaki eşitlikleri birleştirmek amacıyla ikinci mertebeden bir sistem için örnekleme periyodu ile doğal frekans arasındaki ilişki (3.13) ifadesi ile belirtilir [8].

$$0{,}7 \le \xi \le 1\ , \qquad 0.25 \le \omega_0 T_s \le 1.5 \tag{3.13}$$

3.2. Sürekli Kontrolörlerin Ayrık Olarak Gerçekleştirilmesi

Ayrık verili kontrol sistemlerinin tasarımı sürekli kontrol sistemlerinin tasarım prensibine eşdeğerdir. Burada hedef, sistemi kriterlerine uygun bir şekilde davranmaya yönelten bir kontrolör tasarlamaktır. Gerçekte kontrol edilen sistem hep aynıdır, aradaki tek fark ayrık verili sistemlerde kontrolörün örneklenmiş ya da sayısal veriyi işleyebilecek yetenekte olmasıdır. Tasarımcı bir sistemde ayrık kontrol uygulamaya karar verdiği zaman, sistem ve kontrol dinamiği z transfer fonksiyonları ya da diferansiyel denklemlerle ifade edilecek şekilde modellenmiş olmalıdır [2].

Ayrık bir kontrolör sürekli bir kontrolörün ayrık zamana çevrilmesi ile elde edilir. Bu çevirme işlemi yapılırken çeşitli yaklaşımlar kullanılmaktadır. Aşağıda bu yaklaşımların üç tanesi verilmiştir.

3.2.1. Geriye Doğru Fark Alma

Birinci mertebeden bir diferansiyel denklem göz önüne alınsın.

$$\frac{dx}{dt} = -a\,x(t) \tag{3.14}$$

her iki yanın integralini t_0 dan t 'ye kadar alındığında

$$\int_{to}^{t} \frac{dx}{dt}dt = -a\int_{to}^{t} x(t)\,dt \tag{3.15}$$

olur. Bu durumda varsayalım ki $x(t)$, T_s periyodu ile örneklenmiştir. $t = k\,T_s$

$(k-1)T_s < t < kT_s$ aralığında (3.15) integralini tekrar yazacak olursak;

$$\int_{(k-1)\,T_s}^{kT_s} d\left[x(t)\right] = -a\int_{(k-1)T_s}^{kT_s} x(t)\,dt \tag{3.16}$$

yazılır. (3.16) ifadesini sol yanı $x\left[(kT_s)\right] - x\left[(k-1)T_s\right]$ dır. Sağ yanı ise integrasyon örnekleme aralığı olduğundan x(t) sabit kabul edileceğinden, sağ yandaki integral $[x(kT_s)]T_s$ dir. (3.16) ifadesi, ayrık sistemler için

$$x\left[(k\,T_s)\right] - x\left[(k-1)T_s\right] = -a\left[x(k\,T_s)\right]T_s \tag{3.17}$$

bulunur. Burada sağ yanda bulunan a nın boyutu sn^{-1} olduğunu unutmamak gerekir. (3.17) ile elde olunan bağıntının anlamını türev kavramını düşünerek de elde edebiliriz.

$\frac{dx}{dt} \rightarrow$ Geriye doğru fark alma düşüncesi ile

$$\frac{x(k\,T_s) - x\left[k-1\right]T_s}{T_s} = -a\,x\left(k\,T_s\right) \tag{3.18}$$

olur. (3.14) denkleminin Laplace dönüşümünü ve (3.17) denkleminin de z dönüşümünü ilk koşulları sıfır alınarak;

$$sX(s) = -aX(x) \tag{3.19 a}$$

$$\left[\frac{1-z^{-1}}{T_s}\right] X(z) = -a\,X(z) \tag{3.19 b}$$

bulunur. Karşılaştırma yapılırsa

$$s = \frac{1-z^{-1}}{T_s} = \frac{z-1}{T_s z} \tag{3.20}$$

olduğu görülür. s bölgesinde $\mathrm{Re}(s) < 0$ sol yarım s düzleminin tümünü tanımlar ve bu bölge kararlılık bölgesidir. z bölgesinde kararlılık bölgesini tanımlamak üzere

$$\mathrm{Re}\left(\frac{z-1}{T_s z}\right) < 0 \tag{3.21}$$

z=x+jy yazıldığında

$$\mathrm{Re}\left(\frac{x-1+jy}{T_s(x+jy)}\right) < 0 \rightarrow \mathrm{Re}\left(\frac{x^2-x+y^2+jy}{x^2+y^2}\right) < 0 \tag{3.22}$$

ya da

$$\mathrm{Re}\left(\frac{x^2-x+y^2}{x^2+y^2} + \frac{jy}{x^2+y^2}\right) < 0 \tag{3.23}$$

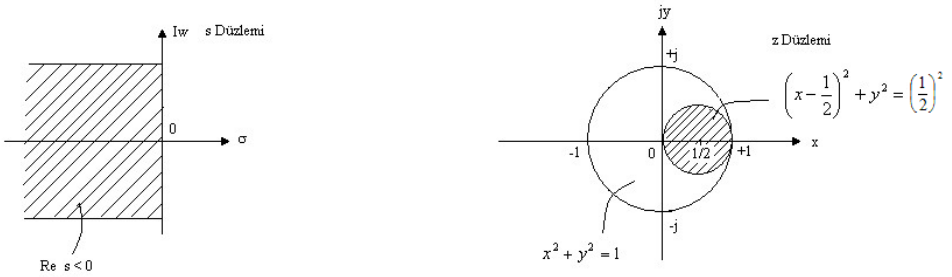
sadeleştirerek

$$\left(\frac{x^2-x+y^2}{x^2+y^2}\right) < 0 \tag{3.24}$$

3.24 ifadesi elde edilir. Bu ifade ise

$$\left(x-\frac{1}{2}\right)^2 + y^2 < \left(\frac{1}{2}\right)^2 \tag{3.25}$$

(3.25) daire denklemini verir. O halde $s = \dfrac{z-1}{T_s z}$ dönüşümü ile sol yarım s düzlemi (2.25) ifadesi ile verilen daireye karşı düşürülmüş oldu. Şekil 3.5 de bu dönüşüm bölgeleri gösterilmiştir [7].



Şekil 3.5 Geriye doğru fark almaya ilişkin s ve z düzlemi ilişkisi

3.2.2. İleriye Doğru Fark Alma

(3.14) ile verilen diferansiyel denklemi ayrık olarak yazmak amacı ile $t_o = k\,T_s$ den $t = (k+1)T_s$ ye kadar integral alarak

$$\int_{kT_s}^{(k+1)T_s} x(t)dt = -a \int_{kT_s}^{(k+1)T_s} x(t)dt \tag{3.26}$$

$$x[(k+1)T_s] - x[k\,T_s] = -a\,x(k\,T_s)\,T_s \tag{3.27}$$

olur. (3.27) de verilen bağıntı türev kavramı ile ifade edilirse;

$\dfrac{dx}{dt} = -a\,x(t) \rightarrow$ ileri doğru fark alma düşüncesi ile

$$\frac{x[(k+1)T_s] - x(k\,T_s)}{T_s} = -a\,x(k\,T_s) \tag{3.28}$$

bulunur. Her iki denklemin s ve z dönüşümlerini ilk koşulları sıfır alarak

$$s\,X(s) = a\,X(s) \tag{3.29a}$$

$$\frac{(z-1)}{T_s}\,X(z) = -a\,X(z) \tag{3.29b}$$

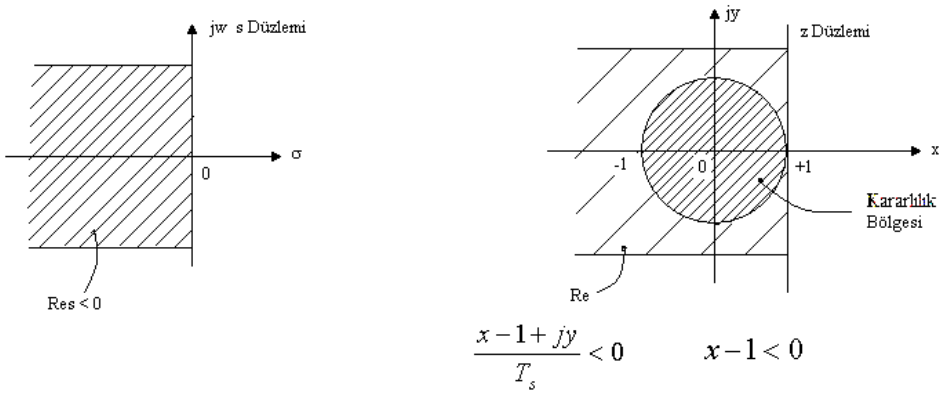
bulunur. Buradan karşılaştırma ile ileriye doğru fark almanın

$$s = \frac{z-1}{T_s} \tag{3.30}$$

dönüşümüne karşı düştüğü görülür. Bu dönüşüm şekil 3.6 da gösterilmiştir. Kararlılık için $\mathrm{Re}(s) < 0$ ve z düzleminde

$$\mathrm{Re}\left[\frac{z-1}{T_s}\right] < 0 \tag{3.31}$$

olmalıdır.

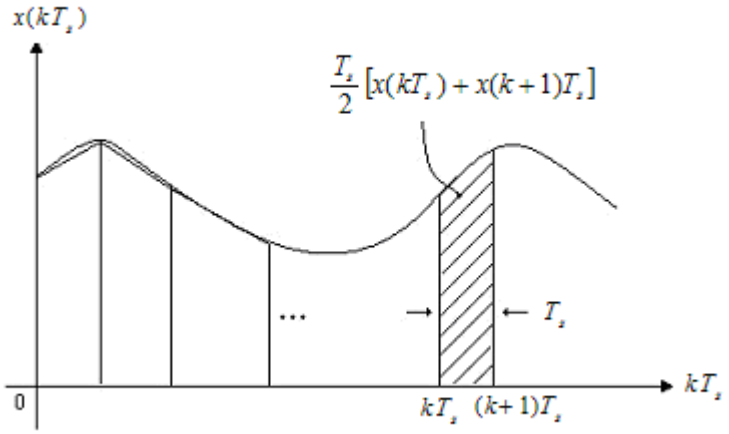


Şekil 3.6 İleriye doğru fark almaya ilişkin s ve z düzlemi ilişkisi

Yukarıdaki incelemelerden geriye doğru fark alma kullanılarak elde olunan türevin $s = \frac{z-1}{T_s z}$ dönüşümüne karşı düştüğü, ileriye doğru fark alma yönteminin ise $s = \frac{z-1}{T_s}$ dönüşümüne karşı düştüğü belirlenmiş oldu. Geriye doğru fark alarak tanımlanan türevle elde olunan $s = (z-1)/zT_s$ dönüşümünün sistem kararlılığını bozmadığı, buna karşın ileriye doğru fark alarak tanımlanan türevden elde olunan $s = (z-1)/T_s$ dönüşümünün sistem kararlılığını bozduğu düşüncesiyle ileriye doğru fark alma ile, türev tanımı ve ilgili dönüşüm genellikle kullanılmaz [7].

3.2.3. Yamuk Yaklaşımı

Yamuk yaklaşımı ile integral ve türev alma için yine (3.14) denklemini $t_o = k\,T_s$ ile $t = (k+1)T_s$ aralığında integre edilirse;



Şekil 3.7 Yamuk yaklaşımı ile integral ve türev alma

$$\int_{kT_s}^{(k+1)T_s} d\,[x(t)] = -a\left[x(k\,T_s) + x[(k+1)\,T_s]\right]\frac{1}{2}T_s \tag{3.32}$$

ya da

$$x[(k+1)T_s] - x[k\,T_s] = [-\,a\,x(k\,T_s) - a\,x[(k+1)T_s]]\frac{T_s}{2} \tag{3.33}$$

olur. z dönüşümünü alarak

$$\frac{2}{T_s}\frac{z-1}{(z+1)}X(z) = -a\,X(z) \tag{3.34}$$

bulunur. Bu bağıntıyı $s\,X(z) = -a\,X(s)$ ile karşılaştırıldığında

$$s = \frac{2}{T_s}\frac{z-1}{z+1} \tag{3.35}$$

(3.35) ifadesi elde edilir. s düzleminde kararlılık bölgesi

$$\mathrm{Re}(s) < 0 \quad \text{ya da} \quad \mathrm{Re}\left(\frac{z-1}{z+1}\right) < 0 \qquad z = x + jy \tag{3.36}$$

$$\mathrm{Re}\left[\frac{x+jy-1}{x+jy+1}\right] = \mathrm{Re}\left[\frac{x^2-1+y^2+2jy}{(x+1)^2-y^2}\right] \langle 0 \tag{3.37}$$

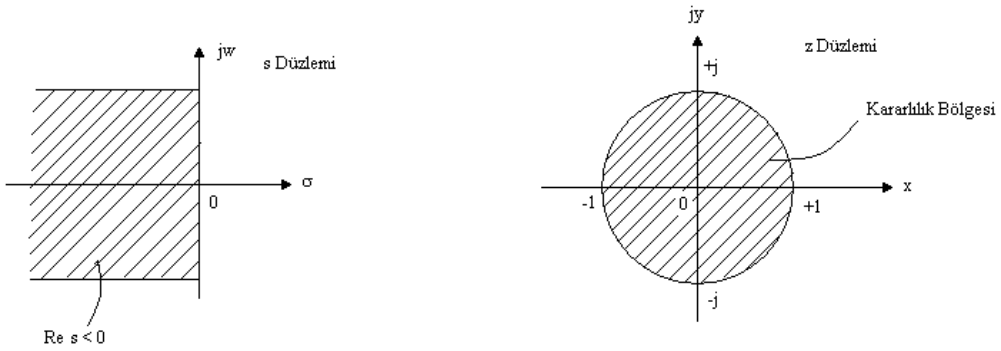
bulunur. Buradan da

$$x^2 - 1 + y^2 < 0 \tag{3.38}$$

ya da

$$x^2 + y^2 < 1$$

elde olunur. Böylece iki yönlü doğrusal dönüşümün s sol yarım düzlemine birim daire içine dönüştürdüğü anlaşılır.

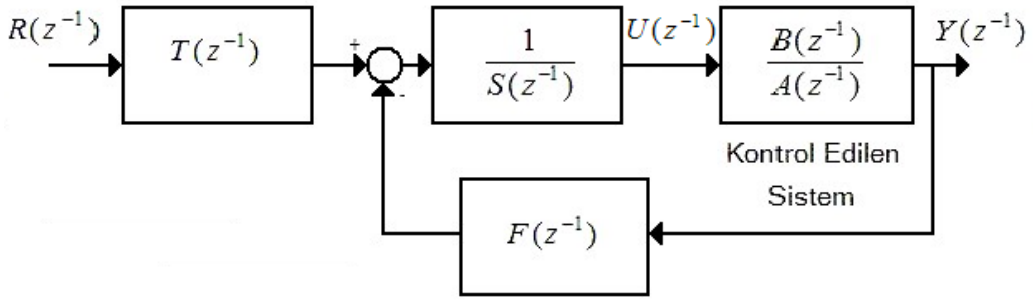


Şekil 3.8 Yamuk yaklaşımına ilişkin s ve z düzlemi ilişkisi

Ayrık PID kontrolörleri tasarlarken, türev ve integral için aynı kural kullanılabildiği gibi farklı olasılıklarında kullanılması mümkündür. Örneğin türev için geriye fark kuralı ve integral için yamuk yaklaşımı kullanılabilir. Bu şekilde sürekli PID kontrolörünü ayrık olarak gerçekleştirirken farklı transfer fonksiyonları elde etmek mümkündür.

4. KUTUP YERLEŞTİRME YÖNTEMİ İLE KONTROL

Bir geri beslemeli kontrolör tasarımının başlıca iki amacı vardır. Birincisi kontrol edilen sistemin dinamik cevabını uygun bir şekilde değiştirmek ve ikincisi ise kontrol edilen sistemin çıkış cevabının bozuculara karşı olan duyarlılığını azaltmaktır. Şekil 4.1 de görülen kontrolör yapısındaki F, S, T kontrolör polinomları kontrol edilen sistem çıkışı $Y(z^{-1})$ nin giriş işaretindeki değişmeleri hızlı bir şekilde takip edecek biçimde tasarlanabilir. Bu yapıya ayrıştırılmış kontrolör ya da üç kollu kontrolör yapısı denmektedir. Bu yapıda T polinomu ön filtre, F polinomu geribesleme ve S polinomu kontrolör olarak düşünülebilir. Ayrıca tasarımcı bu yapı ile kararlı halde ($R(z^{-1})$ sabit iken) çıkışın girişe eşit olmasını sağlayabilir [10].



Şekil 4.1 Ayrıştırılmış (üç kollu) ayrık kontrolör yapısı ile kontrol edilen sistem

Ayrık kontrolörler sürekli kontrolörlerin ayrıklaştırılması ile elde edilirler. Ayrık kontrolörleri sürekli bir kontrolör tasarlamadan da elde etmek mümkündür. Doğrudan ayrık bir kontrolör elde etmek için kontrol edilen sistemin ayrık eşdeğeri elde edilmelidir. Ayrık kontrolörler ayrık işaretler üretirler ve bu işaretler sürekli kontrol edilen sistemi sürmek için sürekli işarete çevrilirler. Bu çevirme işlemi genellikle tutucular aracılığı ile gerçekleştirilir. En çok kullanılan tutucu türü sıfırıncı mertebeden tutucudur. Bu tutucu bir örnekleme anındaki işaret değerini diğer örnekleme anına kadar sabit tutar [9].

4.1. Kontrol Edilen Sistemler

Tasarımcı tüm sistemde ayrık kontrol uygulamaya karar verdiğinde, kontrol edilen sistem ve kontrolör dinamiği z transfer fonksiyonları ya da diferansiyel denklemlerle ifade edilecek şekilde modellenmiş olmalıdır.

4.1.1. Birinci Mertebeden Sistem

$$G_p(s) = \frac{G}{1 + sT} \tag{4.1}$$

G : Kazanç , T : Kontrol edilen sistem zaman sabiti

Birinci dereceden sürekli zaman sisteminin sıfırıncı mertebeden bir tutucu ile ayrık zaman karşılığı $b_1 = G(1 - e^{-T_s/T})$, $a_1 = -e^{-T_s/T}$ için (4.2) ifadesindeki gibi elde edilir.

$$G_p(s) = \frac{G}{1 + sT} \quad \rightarrow \qquad G_p(z^{-1}) = \frac{b_1 z^{-1}}{1 + a_1 z^{-1}} \tag{4.2}$$

4.1.2. Birinci Mertebeden Ölü Zamanlı Sistem

Birçok endüstriyel sistem belli bir τ zaman gecikmesinden sonra yanıt verir. Bu τ zamanına ölü zaman denir. Birinci mertebeden ölü zamanlı bir sistemin sürekli zaman transfer fonksiyonu (4.3) ifadesinde verildiği gibidir.

$$G_P(s) = \frac{Ge^{-s\tau}}{1 + sT} \tag{4.3}$$

Yukarıdaki birinci mertebeden ölü zamanlı sistem genelleştirilirse,

$$\tau = d\,T_s + L \tag{4.4}$$

$0 < L < T_s$ olmalıdır.

L : Kesirli ölü zaman

d : Ölü zaman içinde bulunan örneklemelerin sayısı

T_s : Örnekleme periyodu

Birinci mertebeden ölü zamanlı sistemin sıfırıncı mertebeden tutucu ile ayrık zaman karşılığı, $a_1 = -e^{-T_s/T}$, $b_1 = G(1-e^{(L-T_s)/T})$, $b_2 = Ge^{-T_s/T}(e^{L/T}-1)$ için (4.5) ifadesinde verildiği gibi elde edilir.

$$G_p(s) = \frac{Ge^{-s\tau}}{1+sT} \quad \rightarrow G_p(z^{-1}) = \frac{z^{-d}(b_1 z^{-1} + b_2 z^{-2})}{1 + a_1 z^{-1}} \tag{4.5}$$

$L < T_s$ olmalıdır.

Sistemde ölü zaman içinde örnekleme yoksa, d=0 olur. Bu durumda, $\tau = L$ olur.

$$G_p(s) = \frac{Ge^{-sL}}{1+sT} \quad \rightarrow G_p(z^{-1}) = \frac{(b_1 z^{-1} + b_2 z^{-2})}{1 + a_1 z^{-1}} \tag{4.6}$$

Kesirli ölü zaman yok ise L=0 ve b_2=0 olur. $L=T_s$ ise b_1=0 olur ve bu durumda sisteme ek olarak bir örnekleme periyodu gecikme gelir. $L \approx 0.5T_s$ ise $b_1 \approx b_2$ olur ve kesirli ölü zaman ayrık transfer fonksiyonuna bir sıfır getirir. $L > 0.5T_s$ ise $b_2 > b_1$ olur ve sistem sıfırı birim dairenin dışına çıkar [8].

4.1.3. İkinci Mertebeden Sistem

İkinci mertebeden sürekli bir sistemin transfer fonksiyonu (4.7) ifadesinde verildiği gibidir.

$$G_p(s) = \frac{{\omega_o}^2}{s^2 + 2\xi\omega_o + {\omega_0}^2} \tag{4.7}$$

Bu sürekli sistemin sıfırıncı mertebeden tutucu ile ayrık zaman karşılığı a_1, a_2, b_1, b_2 katsayılarının aşağıdaki eşitlikleri için (4.8) ifadesindeki gibi elde edilebilir.

$$b_1 = 1 - e^{-\xi\omega_0 T_s}\left[\cos(\omega T_s) + \frac{\xi\omega_0}{\omega}\sin(\omega T_s)\right]$$

$$b_2 = e^{-2\xi\omega_0 T_s} + e^{-\xi\omega_0 T_s}\left[\frac{\omega_0}{\omega}\sin(\omega T_s) - \cos(\omega T_s)\right], \qquad a_1 = -2e^{-\xi\omega_0 T_s}\cos(\omega T_s),$$

$$a_2 = e^{-2\xi\omega_0 T_s}, \quad \omega = \omega_o\sqrt{1-\xi^2} \quad (\xi \le 1)$$

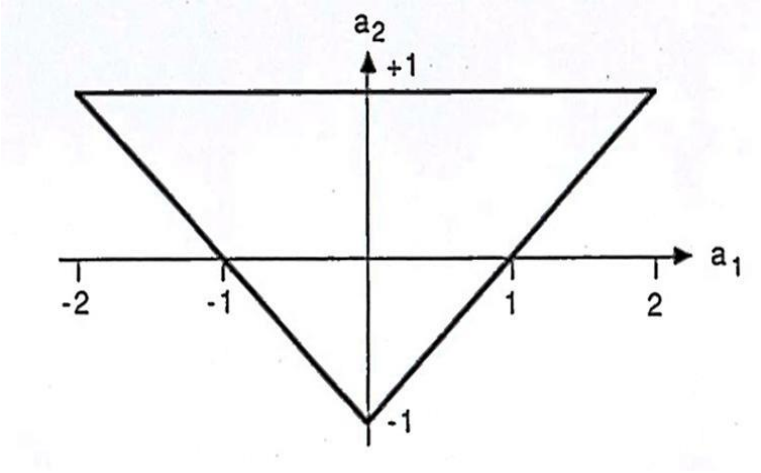
$$G_p(z^{-1}) = \frac{b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}} \tag{4.8}$$

İkinci mertebeden sistemin kararlılığı Jury kararlılık testi ile belirlenebilir. Buna göre kontrol edilen sistemin ayrık zaman karşılığının payda kısmını z^{-1} in kuvveti biçiminde $A(z^{-1}) = 1 + a_1 z^{-1} + a_2 z^{-2}$ polinomu ile ifade edildiğinde sistemin kararlı olabilmesi için aşağıdaki şartların sağlanması gerekir.

$$\text{A(1)} > 0 \quad 1 + a_1 + a_2 > 0\,, \tag{4.9}$$

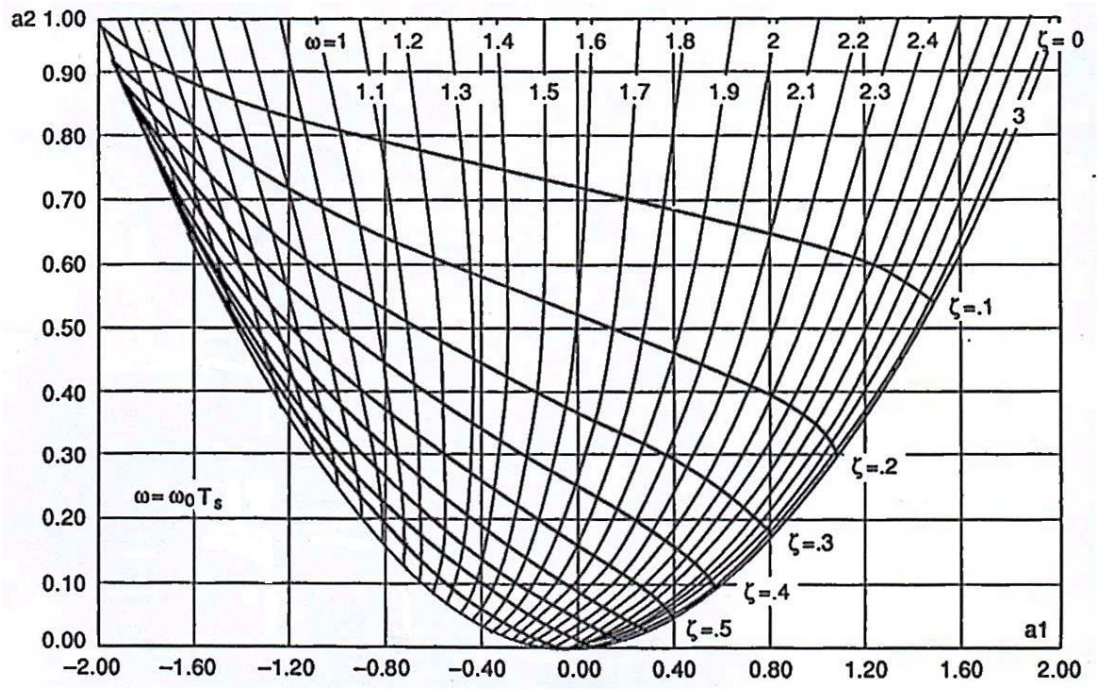
$$\text{A(-1)} > 0 \quad 1 - a_1 + a_2 > 0$$

$$|a_2| < 1$$



Şekil 4.2 İkinci mertebeden ayrık bir sistemde a_1 ve a_2 katsayılarına bağlı kararlılık bölgesi

İkinci mertebeden ayrık bir sistemin kararlı olabilmesi için a_1 ve a_2 katsayıları şekil 4.2 de gösterilen üçgenin içinde bulunmalıdır. Bu şekilde sistemin kutupları birim daire içinde olmaktadır. a_1 ve a_2 katsayıları ω_0, T_s ve ξ ye bağlıdır. Örnekleme periyodu bilindiğinde, sürekli zaman model parametreleri ile ayrık zaman model parametreleri arasındaki ilişki şekil 4.3 deki gibi verilebilir. Bu şekil ikinci mertebeden sürekli bir sistem parametreleri verildiğinde, ayrık model parametrelerin hangi değerleri alacağını yorumlamak bakımından faydalıdır [8].



Şekil 4.3 İkinci mertebeden sürekli sistem parametreleri ile ikinci mertebeden ayrık sistem parametreleri arasındaki ilişki

$\omega = \omega_0 T_s$ şeklinde ifade edilerek $0 \le \omega \le 3$ ve $0 \le \xi \le 1$ değerleri için şekil 4.3 de görülen eğriler elde edilir. İkinci mertebeden ayrık sitemin katsayıları arasında denklem (4.10) da görüldüğü gibi matematiksel bir bağıntı vardır.

$$a_1{}^2 = 4\, a_2{}^2 \cos^2(\omega_0 T_s \sqrt{1-\xi^2}) \tag{4.10}$$

$\omega = 0$ veya $\xi = 1$ değerleri için a_1 ve a_2 katsayıları arasında $a^2_1 = 4a_2$ şeklinde bir eşitlik elde edilir. Bu ifade şekil 4.3 de görülen eğrilerin en dışında bulunan parabol denklemidir.

4.2. Kutup Yerleştirme Yöntemi İle Tasarım

Kontrol edilen bir sistemin ayrık transfer fonksiyonu (4.11) eşitliğindeki gibi ifade edilebilir.

$$\frac{Y(z^{-1})}{U(z^{-1})} = \frac{B(z^{-1})}{A(z^{-1})} \tag{4.11}$$

$Y(z^{-1})$ ve $U(z^{-1})$ sırasıyla çıkış değişkeni ve kontrol değişkenidir. $A(z^{-1})$ ve $B(z^{-1})$ ise z^{-1} in kuvveti şeklindeki polinomlardır ve ortak bir çarpanlarının

bulunmadığı kabul edilir. $A(z^{-1})$ polinomu normalize edilir. Yani en büyük mertebesinin katsayısı 1'e olacak şekilde düzenlenir [6].

Kutup yerleştirme tasarımında istenen davranış, kapalı çevrim karakteristik polinomu ile önceden belirlenir. Ayrıca bu tasarım ile kontrolörün bazı özellikleri gerçekleştirmesi sağlanabilir. Örnek olarak kontrolör içine integratör yerleştirilebilir. Tasarım değişkenleri kapalı çevrim karakteristik polinomu ve örnekleme periyodudur. Bu nedenle örnekleme periyodunun seçimi bu tasarımda önem kazanmaktadır. Bu tasarımda kullanılan kontrolör denklemi (4.12) eşitliği ile verilmiştir [6].

$$S(z^{-1})U(z^{-1}) = T(z^{-1})R(z^{-1}) - F(z^{-1})Y(z^{-1}) \tag{4.12}$$

Kontrolör bir çıkış ve iki girişe sahiptir. Kontrol değişkeni $U(z^{-1})$ kontrolör çıkışıdır. Referans giriş $R(z^{-1})$ ve çıkış değişkeni $Y(z^{-1})$ ise kontrolör girişleridir.

$S(z^{-1}), T(z^{-1})$ *ve* $F(z^{-1})$ ifadeleri z^{-1} in kuvveti şeklindeki polinomlardır. $S(z^{-1})$ polinomunun en büyük mertebesinin katsayısı 1 olacak şekilde düzenlenir. Şekil 4.1 de verilen kontrol sisteminin kapalı çevrim transfer fonksiyonu (4.13) ifadesidir [6].

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{T(z^{-1})B(z^{-1})}{S(z^{-1})A(z^{-1}) + F(z^{-1})B(z^{-1})} \tag{4.13}$$

Kapalı çevrimli sistemin karakteristik denklemi (4.14) şeklinde ifade edilir.

$$P(z^{-1}) = S(z^{-1})A(z^{-1}) + F(z^{-1})B(z^{-1}) \tag{4.14}$$

$P(z^{-1})$ karakteristik polinomu istenen davranışı belirler. Genellikle ayrık sistem davranışının ikinci mertebeden sürekli bir sistem davranışı gibi olması istenir. Bu nedenle $P(z^{-1})$ karakteristik polinomu ikinci mertebeden sürekli bir sistemin ayrıklaştırılması ile elde edilen polinoma eşit olarak belirlenir. İkinci mertebeden ayrık bir sistem için $P(z^{-1})$ polinom katsayıları, ikinci mertebeden sürekli sistem parametreleri olan doğal frekans ile sönüm oranına ve örnekleme periyoduna bağlıdır. $P(z^{-1})$ polinom katsayılarını belirlemede önemli olan diğer bir husus ise

sönüm oranının $0.7 \le \xi \le 1$ arasında olması durumunda doğal frekans ile örnekleme periyodu çarpımının (4.15) ifadesindeki sınırlar içinde bulunmasıdır [8].

$$0.7 \le \xi \le 1, \qquad 0.25 \le \omega_0 T_s \le 1.5 \tag{4.15}$$

(4.14) ifadesi ile verilen eşitliğe Diophantine eşitliği adı verilir. $P(z^{-1})$ polinomunun belirlenmesinden sonra bu eşitlik çözülerek $S(z^{-1})$ ve $F(z^{-1})$ kontrolör polinomlarının katsayıları elde edilebilir.

Kontrol edilen sistemin pay ve payda polinomları (4.16) ifadesi ile verilmiştir.

$$B(z^{-1}) = b_0 + b_1 z^{-1} + b_2 z^{-2} + \ldots\ldots\ldots\ldots + b_n z^{-n} \tag{4.16 a}$$

$$A(z^{-1}) = a_0 + a_1 z^{-1} + a_2 z^{-2} + \ldots\ldots\ldots\ldots + a_n z^{-n} \tag{4.16 b}$$

Diophantine eşitliğinin bir çok çözümü olabilir. Kutup yerleştirme yöntemi ile bu eşitliği çözerken minimum mertebeden bir çözüm bulmak için bazı kısıtlamalar getirmek gerekir. Kontrol edilen sistemin nedensellik ilkesi gereği pay polinom mertebesi, payda polinom mertebesinden küçük veya payda polinom mertebesine eşit olmalıdır. Yine aynı şekilde kontrolör de nedensel olduğundan $S(z^{-1})$ polinomunun mertebesi, $F(z^{-1})$ polinomunun mertebesinden büyük veya eşit olmalıdır. $S(z^{-1})$ polinom mertebesinin mümkün olduğunca küçük bulunması için $A(z^{-1})$ polinomunun mertebesi n ise $S(z^{-1})$ polinomunun mertebesi $r \le n-1$ olmalıdır[6].

$$S(z^{-1}) = s_0 + s_1 z^{-1} + s_2 z^{-2} + \ldots\ldots\ldots\ldots + s_r z^{-r} \tag{4.17 a}$$

$$F(z^{-1}) = f_0 + f_1 z^{-1} + f_2 z^{-2} + \ldots\ldots\ldots\ldots + f_r z^{-r} \tag{4.17 b}$$

Diophantine eşitliği tekrar yazılacak olursa

$$p_0 + p_1 z^{-1} + \ldots + p_{n+r} z^{-(n+r)} =$$

$$(s_0 + s_1 z^{-1} + \ldots + s_r z^{-r})(a_0 + a_1 z^{-1} + \ldots + a_n z^{-n}) + \tag{4.18a}$$

$$(f_0 + f_1 z^{-1} + \ldots + f_r z^{-r})(b_0 + b_1 z^{-1} + \ldots + b_n z^{-n})$$

$$s_0 a_0 + f_0 b_0 = p_0$$

$$\begin{aligned} &s_0 a_1 + s_1 a_0 + f_0 b_1 + f_1 b_0 = p_0 \\ &\quad . \\ &\quad . \\ &\quad . \\ &s_r a_n + f_r b_n = p_{n+r} \end{aligned} \qquad (4.18\text{ b})$$

Aynı mertebeden polinom katsayıları birbirine eşitlenerek bilinmeyen kontrolör katsayıları bulunabilir. Diophantine eşitliğin çözülebilmesi için $A(z^{-1})$ ve $B(z^{-1})$'nin ortak bir çarpanının bulunmaması gerekir. Kutup yerleştirme yönteminde $T(z^{-1})$ polinomundan dolayı kapalı çevrim transfer fonksiyonuna ek olarak sıfırlar gelmektedir. $T(z^{-1})$ polinomunun uygun bir şekilde seçilmesi ile bu sıfırların geçici sistem cevabına olan olumsuz etkileri azaltılabilir [6].

4.3. Genelleştirilmiş Kontrolör Tasarımı

Diophantine eşitliği genelleştirilmiş kontrolör tasarım yöntemi ile de çözülebilir. Bu yapıda kontrol edilen sistemin pay ve payda polinomlarının katsayıları, (4.19) da görüldüğü gibi vektör şeklinde ifade edilerek 'Sylvester matrisi' denilen matrisin içine kaydırmalı olarak yerleştirilir.

$$\vec{a} = (a_0\ a_1\ a_2\ .....\ a_n)^T\ ,\vec{b} = (b_0\ b_1\ b_2\ .....b_n)^T \qquad (4.19\text{ a})$$

Sylvester matrisi $[A \quad B]$ şeklinde ifade edilebilir.

$$\begin{bmatrix} a_0 & 0 & 0 & . & 0 & b_0 & 0 & 0 & . & 0 \\ a_1 & a_0 & 0 & . & 0 & b_1 & b_0 & 0 & . & 0 \\ a_2 & a_1 & a_0 & . & 0 & b_2 & b_1 & b_0 & . & 0 \\ . & . & . & . & . & . & . & . & . & . \\ a_n & a_{n-1} & a_{n-2} & . & a_0 & b_n & b_{n-1} & b_{n-2} & . & b_0 \\ 0 & a_n & a_{n-1} & . & a_1 & 0 & b_n & b_{n-1} & . & b_1 \\ 0 & 0 & a_n & . & a_2 & 0 & 0 & b_n & . & b_2 \\ . & . & . & . & . & . & . & . & . & . \\ 0 & 0 & 0 & . & a_n & 0 & 0 & 0 & . & b_n \end{bmatrix} \qquad (4.19\text{ b})$$

A ve B matrisleri kontrol edilen sistemin payda ve pay polinom katsayılarının en yüksek mertebeden başlamak üzere kaydırmalı olarak yerleştirildiği matrislerdir. A ve B matrislerinin boyutları $(n+r+1)\times(r+1)$ şeklindedir. Önceden belirlenen davranışa karşılık düşen $P(z^{-1})$ polinomunun katsayıları, $\vec{p}=(p_0\ \ p_1\ \ p_2\ .....p_{n+r})^T$, P matrisinin içine yine en yüksek mertebeden başlayarak yerleştirilir. P matrisi $(n+r+1)\times 1$ boyutlu bir matristir. Bilinmeyen kontrolör katsayıları olan, $\vec{s}=(s_0\ \ s_1\ \ s_2\ .....s_r)^T$ ve $\vec{f}=(f_0\ \ f_1\ \ f_2\ .....f_r)^T$ vektörleri (4.20) matris eşitliğinde görüldüğü gibi yerleştirilir.

$$\begin{bmatrix}A & B\end{bmatrix}\begin{bmatrix}S\\F\end{bmatrix}=P \tag{4.20 a}$$

$$\begin{bmatrix}
a_0 & 0 & 0 & . & 0 & b_0 & 0 & 0 & . & 0\\
a_1 & a_0 & 0 & . & 0 & b_1 & b_0 & 0 & . & 0\\
a_2 & a_1 & a_0 & . & 0 & b_2 & b_1 & b_0 & . & 0\\
. & . & . & . & . & . & . & . & . & .\\
a_n & a_{n-1} & a_{n-2} & . & a_0 & b_n & b_{n-1} & b_{n-2} & . & b_0\\
0 & a_n & a_{n-1} & . & a_1 & 0 & b_n & b_{n-1} & . & b_1\\
0 & 0 & a_n & . & a_2 & 0 & 0 & b_n & . & b_2\\
. & . & . & . & . & . & . & . & . & .\\
0 & 0 & 0 & . & a_n & 0 & 0 & 0 & . & b_n
\end{bmatrix}
\begin{bmatrix}s_0\\.\\.\\s_r\\f_0\\.\\.\\f_r\end{bmatrix}=
\begin{bmatrix}p_0\\p_1\\.\\.\\.\\.\\.\\.\\p_{n+r}\end{bmatrix} \tag{4.20 b}$$

Kontrolör katsayılarının bulunduğu matrisin boyutu $2(r+1)\times 1$ şeklindedir. Bilinmeyen kontrolör katsayıları (4.21) de görüldüğü gibi hesaplanabilir.

$$\begin{bmatrix}s_0\\.\\.\\s_r\\f_0\\.\\.\\f_r\end{bmatrix}=
\begin{bmatrix}
a_0 & 0 & 0 & . & 0 & b_0 & 0 & 0 & . & 0\\
a_1 & a_0 & 0 & . & 0 & b_1 & b_0 & 0 & . & 0\\
a_2 & a_1 & a_0 & . & 0 & b_2 & b_1 & b_0 & . & 0\\
. & . & . & . & . & . & . & . & . & .\\
a_n & a_{n-1} & a_{n-2} & . & a_0 & b_n & b_{n-1} & b_{n-2} & . & b_0\\
0 & a_n & a_{n-1} & . & a_1 & 0 & b_n & b_{n-1} & . & b_1\\
0 & 0 & a_n & . & a_2 & 0 & 0 & b_n & . & b_2\\
. & . & . & . & . & . & . & . & . & .\\
0 & 0 & 0 & . & a_n & 0 & 0 & 0 & . & b_n
\end{bmatrix}^{-1}
\begin{bmatrix}p_0\\p_1\\.\\.\\.\\.\\.\\.\\p_{n+r}\end{bmatrix} \tag{4.21}$$

Bilinmeyen kontrolör katsayılarının elde edilebilmesi için sylvester matrisinin tersinin alınabilir olması gerekir. Bu nedenle slyvester matrisi kare matris olmak zorundadır [6].

Bazı durumlarda kontrolörün belirli özellikleri de yerine getirmesi istenebilir. Örnek olarak kontrolörün integral işlevine sahip olması istenebilir. Bu durumda kontrolöre ek bir koşul getirilmektedir ve kontrolörün mertebesi ek koşul kadar arttırılmaktadır.

4.3.1. Kararlı Hal Hatalarını Sıfırlayan Kontrolör Tasarımı

Kararlı hal hataları kapalı çevrim transfer fonksiyonu ya da karakteristik denklem yönünden incelenmesi gerekir.

$$e_{ss} = \lim_{k\to\infty} e(kT_s) = \lim_{z\to 1} (z-1)E(z) \tag{4.22}$$

$E(z)$ ifadesi yerine $R(z) - Y(z)$ yazıldığında kararlı hal hatası (4.23) ifadesi elde edilir.

$$e_{ss} = \lim_{z\to 1} (z-1)R(z)\left[1 - H_{CL}(z)\right] \tag{4.23}$$

$H_{CL}(z) = Y(z)/R(z)$ ifadesi kapalı çevrim transfer fonksiyonunu ifade eder.

Birim basamak şeklinde giriş işareti uygulandığında kararlı hal hatasının meydana gelmemesi için (4.25) ifadesinden de görüldüğü gibi $H_{CL}(1) = 1$ olmalıdır.

$$e_{ss} = \lim_{z\to 1} (z-1)\frac{Rz}{(z-1)}\left[1 - H_{CL}(z)\right] \tag{4.24}$$

$$e_{ss} = R\left[1 - H_{CL}(1)\right] = 0 \tag{4.25}$$

Aynı işlemler rampa giriş ve parabolik giriş için yapıldığında kararlı hal hatalarının meydana gelmemesi için aşağıdaki koşullar elde edilir.

Rampa giriş için kararlı halde kapalı çevrim transfer fonksiyonunun türevinin sıfıra eşit olması gerekir. Parabolik giriş için kararlı halde kapalı çevrim transfer fonksiyonun ikinci türevi sıfıra eşit olmalıdır [10].

Kararlı halde kapalı çevrim transfer fonksiyonu (4.26) ifadesindeki gibi elde edilir.

$$H_{CL}(1) = \frac{F(1)B(1)}{S(1)A(1) + F(1)B(1)} \tag{4.26}$$

Birim basamak giriş için $H_{CL}(1)=1$ olabilmesi için $S(1)A(1)$ ifadesindeki S polinomunun katsayıları toplamı sıfıra eşit olmalıdır.

$$\sum_{\mu=0}^{r} s_\mu = 0 \tag{4.27}$$

Aynı işlemler rampa ve parabolik giriş için yapıldığında aşağıdaki sonuçlara ulaşılır.

Rampa giriş için;

$$\sum_{\mu=0}^{r} \mu s_\mu = 0 \tag{4.28}$$

Parabolik giriş için;

$$\sum_{\mu=0}^{r} \mu(\mu-1) s_\mu = 0 \tag{4.29}$$

Kararlı hal hatalarını sıfırlayan kontrolör tasarımında elde edilen bu koşullar slyvester matrisine ek koşul olarak gelmekte ve kontrolör mertebesini arttırmaktadır. Örneğin 2. mertebeden kontrol edilen sistemde konum hatalarının sıfırlanması isteniyorsa (4.30) ifadesi elde edilir.

$$\begin{bmatrix} a_0 & 0 & 0 & b_0 & 0 & 0 \\ a_1 & a_0 & 0 & b_1 & b_0 & 0 \\ a_2 & a_1 & a_0 & b_2 & b_1 & b_0 \\ 0 & a_2 & a_1 & 0 & b_2 & b_1 \\ 0 & 0 & a_2 & 0 & 0 & b_2 \\ 1 & 1 & 1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} s_0 \\ s_1 \\ s_2 \\ f_0 \\ f_1 \\ f_2 \end{bmatrix} = \begin{bmatrix} p_0 \\ p_1 \\ p_2 \\ p_3 \\ p_4 \\ 0 \end{bmatrix} \tag{4.30}$$

(4.30) dan görüldüğü gibi konum hatalarının sıfırlanması için kontrolörün mertebesi 1 artmakta ve slyvester matrisinin son satırına ilave koşul gelmektedir.

5. GENELLEŞTİRİLMİŞ AYRIK PID KONTROLÖR TASARIMI

Tüm kontrolörler tasarım metotlarına bakılmaksızın bu tezde F-S-T olarak ifade edilen ayrıştırılmış (üç kollu) yapıya sahiptirler. Bu yapıdaki kontrolörler bir çıkışa ve iki girişe sahiptirler. Ayrık PID kontrolörleri sürekli zaman PID kontrolörünün ayrıklaşmasından meydana gelir. Bu bölümde ayrıştırılmış yapı biçiminde olan ayrık PID kontrolör katsayılarını, genelleştirilmiş kontrolör tasarım yöntemi ile hesaplanması açıklanacaktır. Tasarımda kontrol edilen sistemin ayrık zaman modeli kullanılacaktır. İki PID yapısı ele alınacaktır [8].

Genelleştirilmiş ayrık PID kontrolör tasarımı şu koşullarda uygulanabilir.

1) Ölü zamanlı ya da ölü zamansız, en çok ikinci mertebeden transfer fonksiyonu bulunan, sürekli transfer fonksiyonu ile modellenebilen, kontrol edilen sistemler.

2) Bir örnekleme periyodundan daha az ölü zamanı bulunan kontrol edilen sistemler.

5.1. Ayrık PID 1 Kontrolörünün Yapısı

En klasik PID yapısıdır. Bu yapıda oransal, integral ve türev kısımları birbirine paralel bağlanır. Ayrıca kontrolörün türev kısmı, yüksek frekanslı gürültü etkisinden dolayı oluşabilecek yüksek türev kazancının azaltılması için zaman sabiti T_d/N olan birinci mertebeden bir sistem ile filtre edilir.

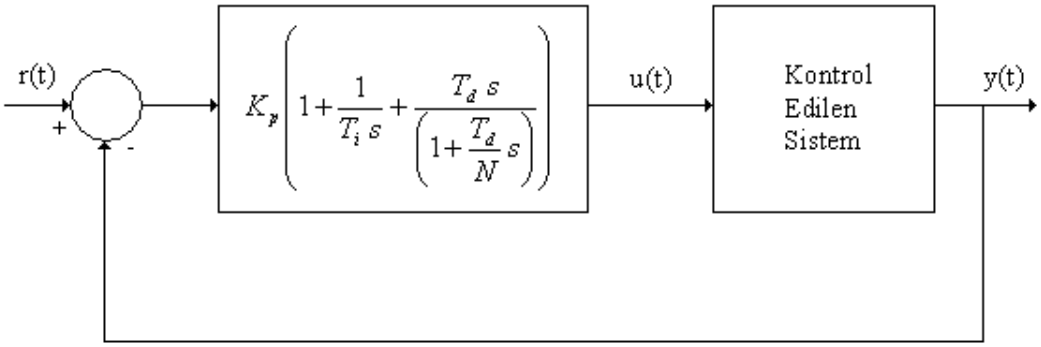
$$G_{PID1}(s) = K_p\left[1 + \frac{1}{T_i s} + \frac{T_d s}{1 + \frac{T_d}{N} s}\right] \tag{5.1}$$

K_p : Oransal kazanç

T_i : İntegral zaman sabiti

T_d : Türev zaman sabiti

$\frac{T_d}{N}$: Türev filtre zaman sabiti



Şekil 5.1 Sürekli PID 1 kontrolörü ile kontrol edilen sistem

Sürekli bir PID modelinden ayrık bir PID elde etmek için çeşitli ayrıklaştırma yöntemleri kullanılabilir. Sürekli zaman model parametreleri ile ayrık zaman model parametreleri arasındaki ilişki kullanılan ayrıklaştırma metoduna bağlıdır. Bu PID yapısında geriye fark kuralı kullanılarak ayrıklaştırma işlemi gerçekleştirilmektedir.

Geriye fark kuralında türev için $s \cong \frac{(1-z^{-1})}{T_s}$ ve integral için $\frac{1}{s} \cong \frac{T_s}{(1-z^{-1})}$ yaklaşımları yapıldığında sürekli kontrolör kısımlarının ayrık karşılıkları bulunur.

$$\frac{1}{T_i s} = \frac{T_s}{T_i}\frac{1}{(1-z^{-1})} \tag{5.2}$$

$$T_d s = \frac{T_d}{T_s}\left(1-z^{-1}\right) \tag{5.3}$$

$$\frac{1}{1+\frac{T_d}{N}s} = \frac{1}{1+\frac{T_d}{NT_s}\left(1-z^{-1}\right)} = \frac{\frac{NT_s}{T_d+NT_s}}{1-\frac{T_d}{T_d+NT_s}z^{-1}} \tag{5.4}$$

Ayrık PID 1 kontrolörü (5.5) ifadesinden de görüldüğü gibi iki polinomun oranı şeklinde ortaya çıkmaktadır.

$$G_{PID\,1}(z^{-1}) = \frac{F\left(z^{-1}\right)}{S\left(z^{-1}\right)} = K_p\left(1+\frac{T_s}{T_i}\frac{1}{1-z^{-1}}+\frac{\frac{NT_d}{T_d+NT_s}\left(1-z^{-1}\right)}{1-\frac{T_d}{T_d+NT_s}z^{-1}}\right) \tag{5.5}$$

$$F(z^{-1}) = f_o + f_1 z^{-1} + f_2 z^{-2} \tag{5.6}$$

$$S(z^{-1}) = (1 - z^{-1})(1 + s_1 z^{-1}) \tag{5.7}$$

Kontrolörün paydasında bulunan $S(z^{-1})$ polinomu iki polinom çarpımından meydana gelmektedir. $(1 - z^{-1})$ çarpanı sürekli integratörün ayrıklaştırılmasından kontrolör payda polinomuna gelmektedir. $(1 + s_1 z^{-1})$ çarpanıda sürekli filtrenin ayrıklaştırılmasından ortaya çıkmaktadır. Sürekli PID kontrolörüne benzer şekilde ayrık PID kontrolörleride 4 adet parametreye sahiptir. Bunlar f_0, f_1, f_2, s_1 parametreleridir. Sürekli PID 1 ile ayrık PID 1 kontrolör parametreleri arasındaki ilişki (5.8) ifadesinde verilmiştir [8].

$$s_1 = -\frac{T_d}{T_d + N T_s}, \qquad f_o = K_p\left(1 + \frac{T_s}{T_i} - N s_1\right),$$

$$f_1 = K_p\left[s_1\left(1 + \frac{T_s}{T_i} + 2N\right) - 1\right], \qquad f_2 = -K_p s_1 (1 + N) \tag{5.8}$$

s_1 katsayısı ayrık filtrenin kararlı olabilmesi için $-1 < s_1 < 1$ arasında olmalıdır. Sürekli PID 1 kontrolörünü ileriye fark ve yamuk yaklaşımı kullanarak ayrıklaştırmak mümkündür [1].

İleriye fark kuralı kullanıldığında s_1 parametresi (5.9) ifadesi şeklinde elde edilir.

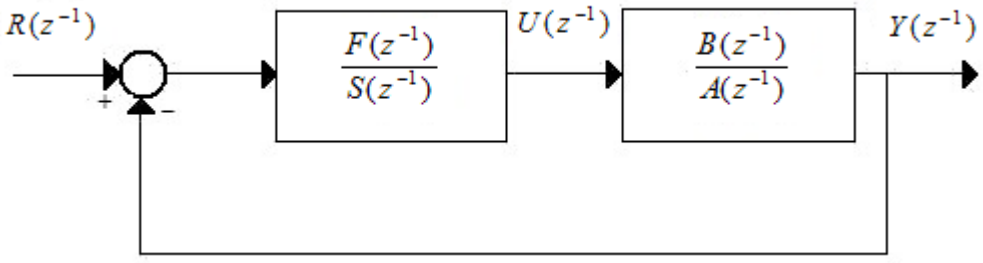
$$s_1 = \frac{N T_s}{T_d} - 1 \tag{5.9}$$

Yamuk yaklaşımı kullanıldığında s_1 parametresi (5.10) ifadesi şeklinde elde edilir.

$$s_1 = \frac{N T_s - 2T_d}{N T_s + 2T_d} \tag{5.10}$$

Ayrıklaştırma için ileriye fark kuralı kullanıldığında T_d nin küçük değerleri için ayrık filtre kararsız olabilmektedir. Sürekli birinci mertebeden $1/(1 + \frac{T_d}{N} s)$ filtresi birim basamak girişi için salınımsız bir cevap ortaya koyar. Buna karşılık yamuk

yaklaşımı kullanıldığında T_d nin küçük değerleri için ayrık birinci mertebeden filtre cevabı salınımlı hale gelebilir. Sürekli zaman modeli ile ayrık zaman modelinin cevapları bire bir örtüşmeyebilir. Geriye fark kuralı kullanıldığında ise tüm T_d değerleri için birinci mertebeden sürekli filtre ile ayrık filtre cevapları bire bir uyuşmaktadır. Bu nedenle tüm T_d değerleri için geriye fark kuralı iyi sonuçlar verir. (Bu koşullar PID 2 yapısı içinde geçerlidir.)



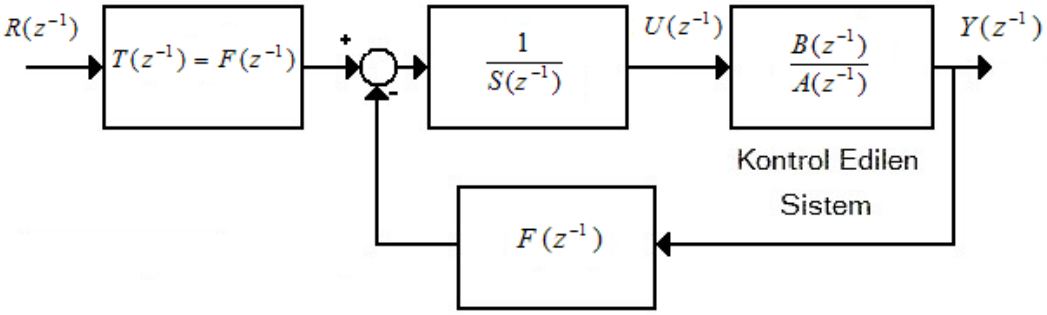
Şekil 5.2 Ayrık PID 1 kontrolörü ile kontrol edilen sistem

Ayrık PID 1 kontrolörü ile kontrol sisteminin kapalı çevrim transfer fonksiyonu

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{F(z^{-1})\,B(z^{-1})}{S(z^{-1})\,A(z^{-1}) + F(z^{-1})\,B(z^{-1})} \tag{5.11}$$

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{F(z^{-1})\,B(z^{-1})}{P(z^{-1})} \tag{5.12}$$

$T(z^{-1}) = F(z^{-1})$ eşit seçilirse ayrık PID 1 kontrolörü ayrıştırılmış (üç kollu) yapıya dönüşmektedir.

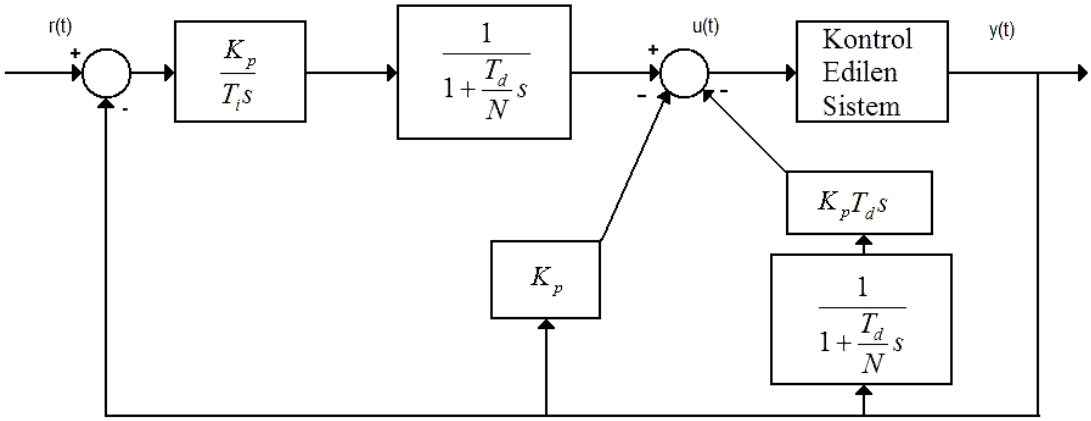


Şekil 5.3 Ayrıştırılmış (üç kollu) ayrık PID 1 kontrolörü

$F(z^{-1})\,B(z^{-1})$ polinomlarının çarpımı kapalı çevrim sıfırlarını tanımlamaktadır. Ayrık PID 1 kontrolörü, $B(z^{-1})$ polinomu $P(z^{-1})$ polinomunun bir çarpanı şeklinde olmazsa, kontrol edilen sistemin sıfırlarını sadeleştirmez. Ayrıca ayrık PID 1 kontrolörü kapalı çevrim transfer fonksiyonuna $F(z^{-1})$ polinomu nedeni ile ek sıfırlar getirmektedir. $F(z^{-1})$ polinomu katsayıları $A(z^{-1})$, $B(z^{-1})$ ve $P(z^{-1})$ polinom katsayılarına bağlıdır. Bu nedenle önceden belirlenmesi mümkün değildir. Bazı durumlarda bu ek sıfırlar nedeni ile geçici hal sırasında istenmeyen aşımlar meydana gelmektedir [8].

5.2. Ayrık PID 2 Kontrolörünün Yapısı

Bu kontrolör yapısı I-PD kontrolör olarak adlandırılmaktadır. Kontrolörün türev ve oransal kısmı geri besleme yolu üzerine yerleştirilmiştir. Ayrıca kontrolörün türev ve integral kısmına birinci mertebeden bir filtre eklenmiştir.



Şekil 5.4 Sürekli PID 2 kontrolörü ile kontrol edilen sistem

Sürekli PID 2 denklemi (5.13) biçiminde ifade edilebilir.

$$T(s)\,r(t) - F(s)\,y(t) = S(s)\,u(t) \tag{5.13}$$

$$\left[K_p\right] r(t) - \left[K_p + K_p T_i\, s\,(1+\frac{T_d}{N}s) + K_p\, T_d\, T_i\, s^2\right] y(t) = \left[T_i\, s\,(1+\frac{T_d}{N}s)\right] u(t) \tag{5.14}$$

Geriye fark kuralı kullanılarak $s \cong (1-z^{-1})/T_s$ yaklaşımı yapıldığında $F\left(z^{-1}\right)$ ve $S\left(z^{-1}\right)$ polinomları elde edilir.

$$F(z^{-1}) = f_o + f_1 z^{-1} + f_2 z^{-2} \tag{5.15}$$

$$S(z^{-1}) = (1 - z^{-1})(1 + s_1 z^{-1}) \tag{5.16}$$

Ayrık PID 2 kontrolör katsayıları ile sürekli PID 2 kontrolörü katsayıları arasındaki ilişki (5.17) de verilmiştir.

$$s_1 = -\frac{T_d}{T_d + N T_s}, \qquad f_o = K_p\left(1 + \frac{T_s}{T_i}(1 + s_1) - N s_1\right),$$

$$f_1 = K_p\left[s_1 \frac{T_s N}{T_d} + 2 s_1 (1 + N)\right], \quad f_2 = -K_p s_1 (1 + N) \tag{5.17}$$

Ayrık PID 2 kullanıldığında, kontrol sisteminin kapalı çevrim transfer fonksiyonu (5.18) ifadesi şeklinde elde edilir.

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{T(z^{-1})\, B(z^{-1})}{S(z^{-1})\, A(z^{-1}) + F(z^{-1})\, B(z^{-1})} \tag{5.18}$$

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{T(z^{-1})\, B(z^{-1})}{P(z^{-1})} \tag{5.19}$$

Ayrık PID 2 yapısında $T(z^{-1})$ polinomu P(1)/B(1) şeklinde belirlenerek, kontrolörün kapalı çevrim transfer fonksiyonuna getirdiği ek sıfırların etkisi giderilir. Ayrıca referans girişi ile çıkış arasında birim kazanç sağlanmış olur. Bu durumda kapalı çevrim transfer fonksiyonu (5.20) ifadesi elde edilir.

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{P(1)\, B(z^{-1})}{B(1)\, P(z^{-1})} \tag{5.20}$$

$P(1) = B(1) F(1)$ ifadesine eşittir. Çünkü S(1)=0 a eşittir. Bu durumda $T(z^{-1})$ ifadesi (5.20) ifadesinden görüleceği üzere F(1) e eşittir.

$$T(z^{-1}) = \frac{P(1)}{B(1)} = \frac{F(1) B(1)}{B(1)} = F(1) \tag{5.21}$$

Özetle ayrık PID 2 kontrolörü, ayrık PID 1 kontrolöründe olduğu gibi 4 parametreye sahiptir. Bununla birlikte bu PID yapısında $T(z^{-1}) = F(z^{-1})$ yerine $T(z^{-1}) = F(1)$ alınarak kapalı çevrim transfer fonksiyonuna kontrolör nedeniyle gelen bu ek sıfırların etkileri giderilmiş olur [8].

5.3. Genelleştirilmiş Ayrık PID Kontrolör Parametrelerinin Hesaplanması

Ayrık PID 1 ve PID 2 kontrolör parametrelerinin hesaplaması 4 aşamadan meydana gelmektedir.

1) Kontrol edilen sistemin ayrık transfer fonksiyonu belirlenir.

Genelleştirilmiş ayrık PID kontrolör tasarımı birinci mertebeden, birinci mertebeden ölü zamanlı ve ikinci mertebeden kontrol edilen sistemlere uygulanabilir. Kontrol edilen sistem mertebesi ikinci mertebeden büyük ise tasarım PID tasarımı olmaktan çıkar ve genelleştirilmiş kontrolör tasarımına dönüşür. Ayrıca ikinci mertebeden ölü zamanlı sistemlerde, ölü zaman çok küçük ise bu ölü zaman ihmal edilerek genelleştirilmiş ayrık PID kontrolör tasarım metodu uygulanabilir [8].

Birinci mertebeden ölü zamanlı sistemlerde $\tau < T_s < T$ koşulu sağlanmalıdır. Ölü zaman örnekleme periyodundan küçük olmalıdır. Örnekleme periyodu da sistem zaman sabitinden küçük olmalıdır. Kontrol edilen sistemin ayrıklaştırılması dönüşüm tabloları kullanılarak veya matlab gibi bilgisayar programları ile gerçekleştirilebilir.

2) Davranış belirlenir.

Kontrol sisteminin kapalı çevrim transfer fonksiyonu her iki PID yapısı için (5.22) şeklinde verilmiştir.

$$\frac{Y(z^{-1})}{R(z^{-1})} = \frac{T(z^{-1})\,B(z^{-1})}{S(z^{-1})\,A(z^{-1}) + F(z^{-1})\,B(z^{-1})} = \frac{T(z^{-1})\,B(z^{-1})}{P(z^{-1})} \tag{5.22}$$

Kapalı çevrim transfer fonksiyonun kutuplarını $P(z^{-1})$ polinomunun katsayıları belirler. $P(z^{-1})$ karakteristik polinomu, uygun bir yükselme zamanı, oturma zamanı ve maksimum aşım için normalize edilmiş ikinci mertebeden sürekli bir sistemin ayrıklaştırılması ile elde edilen polinoma eşit olarak belirlenir. İkinci mertebeden ayrık bir sistem için $P(z^{-1})$ polinom katsayıları, ikinci mertebeden sürekli sistem

parametreleri olan doğal frekans ile sönüm oranına ve örnekleme periyoduna bağlıdır.

$$p_1 = -2e^{-\xi\,\omega_0 T_s}\cos(\omega_0 T_s\sqrt{1-\xi^2}), \qquad p_2 = e^{-2\xi\,\omega_0 T_s}$$

$$P(z^{-1}) = 1 + p_1 z^{-1} + p_2 z^{-2} \tag{5.23}$$

$P(z^{-1})$ polinom katsayılarını belirlemede önemli olan diğer bir husus ise sönüm oranının $0.7 \le \xi \le 1$ arasında olması durumunda doğal frekans ile örnekleme periyodu çarpımının (5.24) ifadesindeki sınırlar içinde bulunmasıdır [8].

$$0.25 \le \omega_0 T_s \le 1.5 \tag{5.24}$$

3) Ayrık PID kontrolör parametrelerinin hesaplanması

Genelleştirilmiş kontrolör tasarım metodu ayrık PID yapılarına uygulandığında;

Birinci mertebeden kontrol edilen sistem için ayrık transfer fonksiyonu (5.25) ifadesidir.

$$G_p(z^{-1}) = \frac{b_1 z^{-1}}{1 + a_1 z^{-1}} \tag{5.25}$$

Kontrol edilen sistem mertebesi $n = 1$ dir. Kontrolörün mertebesi $r \le n - 1$ olduğundan $r = 0$ olmaktadır. Kontrolörde integratör kullanıldığından kontrolöre ek koşul gelmektedir. Bu durumda kontrolörün mertebesi 1 olmaktadır.

$$\frac{F(z^{-1})}{S(z^{-1})} = \frac{f_0 + f_1 z^{-1}}{1 + (s_1 - 1) z^{-1}} \tag{5.26}$$

Ayrık PID katsayıları (5.27) deki matris eşitliğinde bulunabilir.

$$\begin{bmatrix} 1 & 0 & 0 & 0 \\ a_1 & 1 & b_1 & 0 \\ 0 & a_1 & 0 & b_1 \\ 1 & 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} 1 \\ s_1 - 1 \\ f_0 \\ f_1 \end{bmatrix} = \begin{bmatrix} 1 \\ p_1 \\ p_2 \\ 0 \end{bmatrix} \tag{5.27}$$

Birinci mertebeden ölü zamanlı kontrol edilen sistem için ayrık transfer fonksiyonu (5.28) ifadesidir.

$$G_p(z^{-1}) = \frac{(b_1 z^{-1} + b_2 z^{-2})}{1 + a_1 z^{-1}} \tag{5.28}$$

Kontrol edilen sistem mertebesi $n = 2$ dir. Kontrolörün mertebesi $r \le n - 1$ olduğundan $r = 1$ olmaktadır. Ancak kontrolörde integratör kullanıldığından kontrolöre ek koşul gelmektedir. Bu durumda kontrolörün mertebesi 2 olmaktadır.

$$\frac{F(z^{-1})}{S(z^{-1})} = \frac{f_0 + f_1 z^{-1} + f_2 z^{-2}}{(1 - z^{-1})(1 + s_1 z^{-1})} = \frac{f_0 + f_1 z^{-1} + f_2 z^{-2}}{1 + (s_1 - 1) z^{-1} - s_1 z^{-2}} \tag{5.29}$$

Ayrık PID katsayıları (5.30) daki matris eşitliğinde bulunabilir.

$$\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ a_1 & 1 & 0 & b_1 & 0 & 0 \\ 0 & a_1 & 1 & b_2 & b_1 & 0 \\ 0 & 0 & a_1 & 0 & b_2 & b_1 \\ 0 & 0 & 0 & 0 & 0 & b_2 \\ 1 & 1 & 1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} 1 \\ s_1 - 1 \\ -s_1 \\ f_0 \\ f_1 \\ f_2 \end{bmatrix} = \begin{bmatrix} 1 \\ p_1 \\ p_2 \\ 0 \\ 0 \\ 0 \end{bmatrix} \tag{5.30}$$

İkinci mertebeden kontrol edilen sistem için ayrık transfer fonksiyonu (5.31) ifadesidir.

$$G_p(z^{-1}) = \frac{b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}} \tag{5.31}$$

Kontrol edilen sistem mertebesi $n = 2$ dir. Kontrolörün mertebesi $r \le n - 1$ olduğundan $r = 1$ olmaktadır. Ancak kontrolörde integratör kullanıldığından kontrolöre ek koşul gelmektedir. Bu durumda kontrolörün mertebesi 2 olmaktadır. Ayrık PID katsayıları (5.29) ifadesindeki gibidir ve bu katsayılar (5.32) matris eşitliğinden hesaplanabilir.

$$\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ a_1 & 1 & 0 & b_1 & 0 & 0 \\ a_2 & a_1 & 1 & b_2 & b_1 & 0 \\ 0 & a_2 & a_1 & 0 & b_2 & b_1 \\ 0 & 0 & a_2 & 0 & 0 & b_2 \\ 1 & 1 & 1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} 1 \\ s_1 - 1 \\ -s_1 \\ f_0 \\ f_1 \\ f_2 \end{bmatrix} = \begin{bmatrix} 1 \\ p_1 \\ p_2 \\ 0 \\ 0 \\ 0 \end{bmatrix} \tag{5.32}$$

4) Sürekli PID kontrolör katsayılarının hesaplanması.

Geriye fark kuralı kullanıldığında sürekli PID ile ayrık PID kontrolörü parametreleri arasındaki ilişki aşağıdaki eşitliklerde verilmiştir.

Sürekli PID 1 kontrolör parametrelerinin, ayrık PID 1 kontrolör parametrelerine bağlı ifadeleri;

$$K_p = \frac{f_o s_1 - f_1 - (2 + s_1) f_2}{(1 + s_1)^2}, \qquad T_i = T_s \frac{K_p (1 + s_1)}{f_o + f_1 + f_2}$$

$$T_d = T_s \frac{(s_1{}^2 f_o - s_1 f_1 + f_2)}{K_p (1 + s_1)^3}, \qquad \frac{T_d}{N} = \frac{-s_1 T_s}{1 + s_1} \tag{5.33}$$

Sürekli PID 2 kontrolör parametrelerinin, ayrık PID 2 kontrolör parametrelerine bağlı ifadeleri;

$$K_p = \frac{-(f_1 + 2 f_2)}{1 + s_1}, \qquad T_i = T_s \frac{-(f_1 + 2 f_2)}{f_o + f_1 + f_2}$$

$$T_d = T_s \frac{s_1 f_1 + (s_1 - 1) f_2}{(f_1 + 2 f_2)(1 + s_1)}, \qquad \frac{T_d}{N} = \frac{-s_1 T_s}{(1 + s_1)} \tag{5.34}$$

Her iki ayrık PID için sürekli karşılıklarının olabilmesi için s_1 katsayısı aşağıdaki (5.35) ifadesinde belirtilen sınırlar içerisinde olmalıdır.

$$-1 < s_1 \leq 0 \tag{5.35}$$

s_1 katsayısının $0 < s_1 < 1$ aralığında bulunması durumunda $1/(1 + s_1 z^{-1})$ ayrık filtresi kararlıdır. Fakat bu filtrenin sürekli zaman karşılığı elde edilemez. Bu durumda, her iki ayrık PID kontrolörü ilginç davranışlar ortaya koymaktadır.

5.3.1. Genelleştirilmiş Ayrık PID Kontrolör Tasarımının Birinci Mertebeden Bir Sisteme Uygulanması

Bu bölümde genelleştirilmiş ayrık PID kontrolör tasarımı birinci mertebeden sürekli bir sisteme uygulanmıştır. $G = 1,\quad T = 4$ için; birinci mertebeden sürekli sistemin transfer fonksiyonu (5.36) ifadesidir.

$$G_p(s) = \frac{G}{T\,s + 1} \tag{5.36}$$

(5.36) sisteminin ayrık transfer fonksiyonu; $b_1 = G(1 - e^{-T_s/T}),\ \ a_1 = -e^{-T_s/T}$

$$G_p(z^{-1}) = \frac{b_1\, z^{-1}}{1 + a_1\, z^{-1}} \tag{5.37}$$

Örnekleme periyodu (T_s) 1 s olarak belirlendiğinde birinci mertebeden sistemin ayrık transfer fonksiyonu olarak (5.38) ifadesi elde edilir.

$$G_p(z^{-1}) = \frac{0.2212\ z^{-1}}{1 - 0.7788\ z^{-1}} \tag{5.38}$$

Kontrol edilen sistemin mertebesi n=1 dir. Bu durumda kontrolörün mertebesi r=n-1 olmalıdır. Ancak kontrolörde integratör bulunduğundan kontrolöre ek koşul olarak geldi ve kontrolörün mertebesi 1 oldu. Birinci mertebeden sistem için ayrık PID kontrolör katsayıları (5.27) ifadesinden faydalanılarak, (5.39) daki matris eşitliğine göre bulunabilir. $p_1 = -2e^{-\xi\,\omega_0\,T_s}\cos(\omega_0\,T_s\sqrt{1-\xi^2}),\quad p_2 = e^{-2\,\xi\,\omega_0\,T_s}$

$$\begin{bmatrix} 1 \\ s_1 - 1 \\ f_0 \\ f_1 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ -0.7788 & 1 & 0.2212 & 0 \\ 0 & -0.7788 & 0 & 0.2212 \\ 1 & 1 & 0 & 0 \end{bmatrix}^{-1} \begin{bmatrix} 1 \\ p_1 \\ p_2 \\ 0 \end{bmatrix} \tag{5.39}$$

İstenen davranış (p_1 ve p_2 katsayıları) sönüm oranı, doğal frekans ve örnekleme periyoduna bağlıdır.

$$0.7 \le \xi \le 1, \qquad 0.25 \le \omega_0\,T_s \le 1.5 \tag{5.40}$$

Bu sistem için $T_s = 1$ ve $\xi = 0.9$ olarak belirlenmiştir. ω_0 doğal frekansa göre sistem davranışı incelenecektir. $T_s = 1$ olduğundan doğal frekans aşağıdaki sınırlar arasında olur.

$$0.25 \leq \omega_0 \leq 1.5 \tag{5.41}$$

Bu tezdeki simulasyon çalışmaları Matlab Simulink programında gerçekleştirilmiştir. (Bakınız ekler)

Doğal frekans (ω_0), kontrol sisteminde PID 1 ve PID 2 kontrolörlerinin kullanılması durumları için 0.25 değerinden 1.5 değerine kadar arttırıldı. Kontrol sisteminde PID 1 kontrolörü kullanılması durumunda kontrol edilen sistem çıkışında, doğal frekansın arttırılması ile aşımın gittikçe arttığı gözlendi. Aynı kontrol sisteminde PID 1 yerine PID 2 kontrolörü kullanıldığında kontrol edilen sistem çıkışında aşımlar çok düşük bir seviyeye indiği gözlendi. Doğal frekansın arttırılması kontrol edilen sistem cevabını hızlandırmaktadır. Kontrol sisteminde PID 1 kontrolörü kullanılması durumunda, cevap hızı PID 2 kontrolörüne göre daha hızlı olmaktadır. Tezin Ekler A bölümünde doğal frekansın 0.25 ve 1.5 değerleri için birim basamak girişe karşı kontrol edilen sistem çıkış cevapları gösterildi. Her iki ayrık PID kontrolörünün sürekli zaman karşılıkları elde edildi. Çünkü 0.25 ve 1.5 arasındaki tüm doğal frekans değerleri için s_1 katsayısı 0 a eşit olarak bulundu. $-1 < s_1 \leq 0$ arasında olduğundan ayrık PID kontrolörlerin sürekli zaman karşılıkları vardır. Genelleştirilmiş ayrık PID kontrolör tasarım sonuçları sürekli PID kontrolör tasarımı için kullanılabilir. (Bakınız Ekler Bölüm A)

5.3.2. Genelleştirilmiş Ayrık PID Kontrolör Tasarımının Birinci Mertebeden Ölü Zamanlı Bir Sisteme Uygulanması

Birinci mertebeden ölü zamanlı kontrol edilen sistemin sürekli transfer fonksiyonu (5.42) ifadesidir. $G = 1, \quad T = 10, \quad \tau = 3;$

$$G_p(s) = \frac{G\, e^{-\tau}}{T s + 1} \tag{5.42}$$

Genelleştirilmiş ayrık PID kontrolör tasarımının bu sisteme uygulanabilmesi için örnekleme periyodu ölü zamandan büyük ve sistem zaman sabitinden küçük seçilmelidir. Aksi takdirde tasarım genelleştirilmiş kontrolör tasarımına

dönüşmektedir. Bu nedenle örnekleme periyodu 5 s seçildi. Bu durumda birinci mertebeden ölü zamanlı sistemin $T_s = 5\,s$ için ayrık transfer fonksiyonu (4.6) ifadesinden yararlanılarak (5.43) ifadesi elde edilir.

$$G_p(z^{-1}) = \frac{0.1813\,z^{-1} + 0.2122\,z^{-2}}{1 - 0.6065\,z^{-1}} \tag{5.43}$$

Bu sistem için $T_s = 5$ ve $\xi = 0.8$ olarak belirlenmiştir. ω_0 doğal frekansa göre sistem davranışı incelenecektir. $T_s = 5$ olduğundan (5.40) ifadesinden yararlanarak doğal frekans (5.44) ifadesindeki sınırlar arasında olur.

$$0.05 \le \omega_0 \le 0.3 \tag{5.44}$$

Genelleştirilmiş ayrık PID kontrolör katsayıları (5.30) ifadesinden faydanılanarak (5.45) matris eşitliğinden doğal frekansın değişik değerleri için hesaplanabilir.

$$\begin{bmatrix} 1 \\ s_1 - 1 \\ -s_1 \\ f_0 \\ f_1 \\ f_2 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ -0.6065 & 1 & 0 & 0.1813 & 0 & 0 \\ 0 & -0.6065 & 1 & 0.2122 & 0.1813 & 0 \\ 0 & 0 & -0.6065 & 0 & 0.2122 & 0.1813 \\ 0 & 0 & 0 & 0 & 0 & 0.2122 \\ 1 & 1 & 1 & 0 & 0 & 0 \end{bmatrix}^{-1} \begin{bmatrix} 1 \\ p_1 \\ p_2 \\ 0 \\ 0 \\ 0 \end{bmatrix} \tag{5.45}$$

Doğal frekans (ω_0), kontrol sisteminde PID 1 ve PID 2 kontrolörlerinin kullanılması durumları için 0.05 değerinden 0.3 değerine kadar arttırıldı. $\omega_0 = 0.05$ değeri için kontrol edilen sistemin kapalı çevrim cevabı, açık çevrim cevabına göre yavaşlamıştır. Bu durumda kontrolör çıkış cevabını yavaşlatmaktadır (bakınız ekler bölüm B). $s_1 = -0.0238$değeri elde edildi. s_1 katsayısı (5.35) ifadesinde belirtilen sınırlar içinde olduğundan, genelleştirilmiş ayrık PID kontrolörlerin sürekli zaman karşılıkları vardır. Doğal frekansın $\omega_0 = 0.10$ değeri için kontrol edilen sistemin cevabında hızlanma gözlendi. $s_1 = 0.1634$değeri elde edildi. s_1 katsayısı (5.35) ifadesinde belirtilen sınırlar içinde olmadığından ayrık sistemin sürekli karşılığı elde edilemedi. $\omega_0 = 0.10$ değeri için kontrol sisteminde ayrık PID 1 kontrolörünün kullanılması durumunda, kontrol edilen sistem çıkışında bir hızlanma elde edildi ancak aşım da arttı. Ayrık PID 2 yapısının kullanılması durumunda ise kontrol edilen

sistem çıkışında aşım çok küçük bir seviyede kaldı. Doğal frekansın arttırılması ile ($\omega_0 = 0.2$ ve $\omega_0 = 0.3$) kontrol edilen sistemin cevabında hızlanma elde edildi ve genelleştirilmiş ayrık PID kontrolörlerinin sürekli zaman karşılıkları bulunmadı. Ancak PID 1 kontrolörü kullanılması durumunda kontrol edilen sistem çıkışında görülen aşımın değeri, doğal frekansın arttırılmasıyla birlikte artmaktadır (Bakınız Ekler Bölüm B).

SONUÇLAR

Endüstriyel sistemlerin istenilen şekilde davranmalarını sağlamak, diğer bir deyişle geri beslemeli kontrol edebilmek için, kontrolör adı verilen düzenlerden yararlanılır. Bu kontrolörler geçmişte sürekli mekanik, hidrolik, pnömatik ve elektriksel gerçekleştirildi. Konumuz olan PID kontrolörleri ilk kez pnömatik kontrolörlerle gerçeklendi. Daha sonraları sürekli hidrolik ve elektrik PID kontrolörleri imal edildi. Günümüzde ayrık PID kontrolörleri mikroişlemcilerden yararlanarak gerçekleştiriliyor. PID kontrolörlerin endüstride yaygın olma nedeni bu kontrolörlerin basit, kullanımı kolay ve endüstrideki pek çok sistemin kontrolünde yeterli olmalarıdır. Diğer bir neden ise sürekli PID kontrolör kullanıcıları deneyimlerinden yararlanmak amacıyla öncelikle ayrık PID kontrolörlerini tercih etmeleridir. Bu çalışmada endüstride yeni kurulan tesislerde uygulanan ayrık PID kontrolörleri tasarımı incelenmiştir.

Tezin birinci bölümü olan giriş bölümünde geribeslemeli kontrol sistemleri ele alındı ve kontrolör tasarımı için gerekli olan zaman tanım bölgesi davranışı incelendi. İkinci bölümde PID kontrolör yapıları verilmiş ve bu kontrolörlerin zaman tanım bölgesi davranışları incelenmiştir. Üçüncü bölümde sürekli kontrolörlerin ayrık olarak gerçekleştirilmesi için kullanılan yaklaşım ve kurallar incelendi. İleriye fark kuralı kullanıldığında frekans düzleminde (s-düzlemi) kararlı olan bir sistem, ayrık düzlemde (z-düzlemi) kararsız olabilir. Geriye fark kuralı kullanıldığında frekans düzleminde kararlı olan bir sistem, ayrık düzlemde kesin kararlı olur. Buna karşın, frekans düzleminde kararsız olan bazı sistemler, ayrık düzlemde kararlı olabilir. Yamuk yaklaşımında ise frekans düzleminde kararlı olan bir sistem, ayrık düzlemde kararlı benzer şekilde frekans düzleminde kararsız olan bir sistem, ayrık düzlemde de kararsız olur. Dördüncü bölümde kutup yerleştirme yöntemi ele alınmış ve genelleştirilmiş kontrolör tasarımının prensibi verilmiştir.

Geri beslemeli kontrol sistemlerinde kutup yerleştirme yöntemi ile sistemin karakteristik denklemi istenen biçime getirilebilir. Kutup yerleştirme yönteminde ayrık kontrolör katsayıları Diophantine eşitliğinden elde edilir. Bu yöntemde özellikle yüksek mertebeden sistemler için karmaşık hesapların yapılması gerekir.

Ayrık kontrolör parametreleri, Diophantine eşitliğinin matris düzeninde yazılarak bir mikroişlemci yardımı ile hesaplanır. Genelleştirilmiş kontrolör tasarımı ayrık PID yapılarına uygulanarak genelleştirilmiş ayrık PID tasarlanabilir. Bu tasarımın en büyük yararı basit bir matris işlemi ile ayrık PID katsayılarının hesaplanabilmesidir. Genelleştirilmiş ayrık PID kontrolörleri birinci mertebeden, birinci mertebeden ölü zamanlı ve ikinci mertebeden kontrol edilen sistemlere, ölü zamanın örnekleme periyodundan küçük olma koşuluyla uygulanabilir. Aksi takdirde tasarım genelleştirilmiş kontrolör tasarımına dönüşmektedir.

Tezin son bölümünde, genelleştirilmiş kontrolör tasarımı ayrık PID yapılarına uyarlanmıştır. Ayrık PID kontrolörleri, $F(z^{-1}), S(z^{-1}), T(z^{-1})$ polinomları ile, üç kollu bir yapıda ifade edilmiştir. Ayrıklaştırma için geriye fark kuralı kullanılmıştır. Tezde ayrık iki PID yapısı incelenmiştir; PID 1 yapısı [$T(z^{-1}) = F(z^{-1})$] ve PID 2 yapısı [$T(z^{-1}) = F(1)$] . Ayrık PID 1 kontrolörü en basit yapıda olan standart sürekli PID kontrolörünün ayrıklaştırılması ile elde edilmiştir. Bu kontrolör bir kontrol sisteminde kullanılması durumunda kapalı çevrim transfer fonksiyonuna $T(z^{-1})$ polinomu nedeni ile ek sıfırlar gelir. Bu ek sıfırlar kontrol edilen sistem çıkışında aşımlara neden olur. Ayrık PID 2 kontrolörü I-PD yapısındaki sürekli kontrolörünün ayrıklaştırılması ile elde edilmiştir. Bu yapıda $T(z^{-1})$ polinomu $F(1)$ e eşit belirlenenerek, kontrol sisteminin kapalı çevrim transfer fonksiyonuna ek sıfırların gelmesi önlenir. Bu şekilde kontrol edilen sistem çıkışında oluşabilecek aşımlar giderilir.

Uygulama olarak genelleştirilmiş ayrık PID kontrolör tasarımı, birinci mertebeden ve birinci mertebeden ölü zamanlı olmak üzere iki sisteme uygulanmıştır. Birinci mertebeden sistem için ayrık PID kontrolörünün sürekli zaman karşılığı bulunabilir. Birinci mertebeden ölü zamanlı sistemde ise bazı davranışlar için ayrık PID kontrolörünün sürekli zaman karşılığı bulunamaz. Bu durum geriye fark kuralından kaynaklanır. Kontrol edilen sistem ölü zamanlı ise sürekli zaman karşılığı bulunan ayrık PID kontrolörleri sistem cevabını yavaşlatır. Ayrık genelleştirilmiş PID kontrolör tasarım sonuçları, kontrolörün sürekli zaman karşılığının bulunması durumunda, sürekli PID kontrolör tasarımı için kullanılabilir.

KAYNAKLAR

[1] Aström K.J. and Hagglund, T., 1994. PID Controllers, 2nd Edition, Instrument Society of America, NC

[2] Kuo B. J., Çev. Bir A., 1999. Otomatik Kontrol Sistemleri, Literatür Yayıncılık, İstanbul.

[3] Kiong, T.K., Chieh H.C. , Quing-Gou W. and Hagglund T., 1999. Advances In PID Controllers, Springer-Verlag, London.

[4] Sarıoğlu, M. K., 1996. Otomatik Kontrol II, Sistem Yayıncılık, İstanbul

[5] Ogata, K., 2002. Modern Control Engineering, Fourth Edition, Prentice-Hall, New Jersey.

[6] Aström, K.J. and Wittenmark, B., 1997. Computer Controlled Systems-Theory and Design, Prentice-Hall, New Jersey.

[7] Sarıoğlu, M. K., 1998. Dijital Kontrol Sistemleri, Birsen Yayınevi, İstanbul.

[8] Landau, I. D., 1990. System Identification and Control Design Using P.I.M.+ Software, Prentice-Hall, New Jersey.

[9] Chen, C.T., 1993. Control System Design : Transfer-Function, State-Space, and Algebric Methods, Sounders Collage Publishing, New York.

[10] Zarrop, M.B. and Wellstead, P.E., 1991. Self Tuning Systems: Control and Signal Processing, John Wiley&Sons, New York.

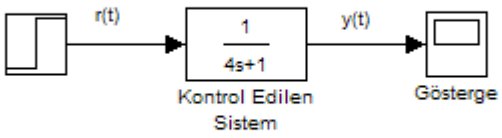
[11] Bir, A. Dijital Kontrol Sistemlerinin Sentezi Ders Notları, İ.T.Ü. Kontrol ve Otomasyon Müh. , İstanbul.

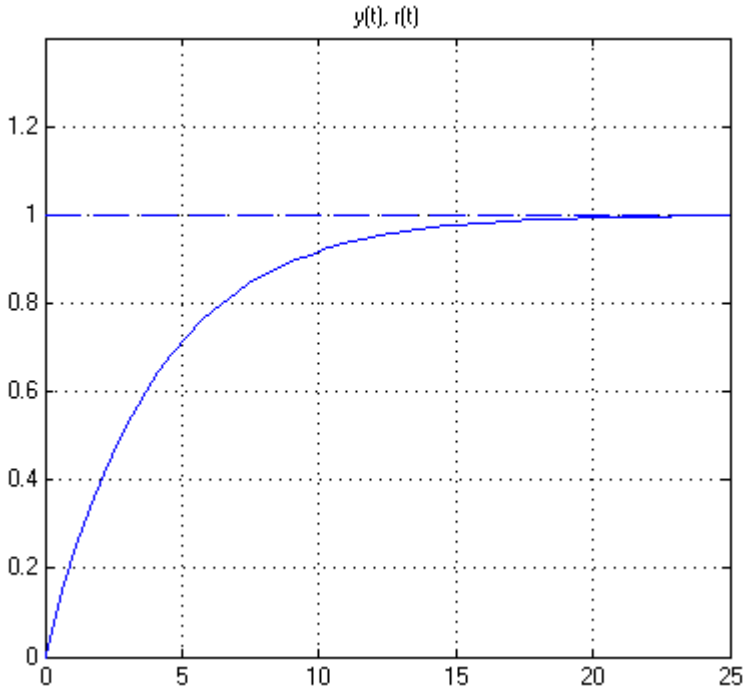
[12] Tewari, A., 2002. Modern Control Design With MATLAB and SIMULINK, John Wiley&Sons, New York.

EKLER

A) Genelleştirilmiş Ayrık PID Kontrolör Tasarımının Birinci Mertebeden Bir Sisteme Uygulanması

Kontrol edilen sistemin sürekli transfer fonksiyonu $G_p(s) = 1/(4s+1)$ dir. Bu sistemin birim basamak girişine karşı çıkış cevabı Şekil A.1 de görülmektedir. Bu sistemi genelleştirilmiş ayrık PID kontrolörleri ile kontrol ederek davranışının ikinci mertebeden sürekli bir sistem davranışı gibi olması sağlanabilir.

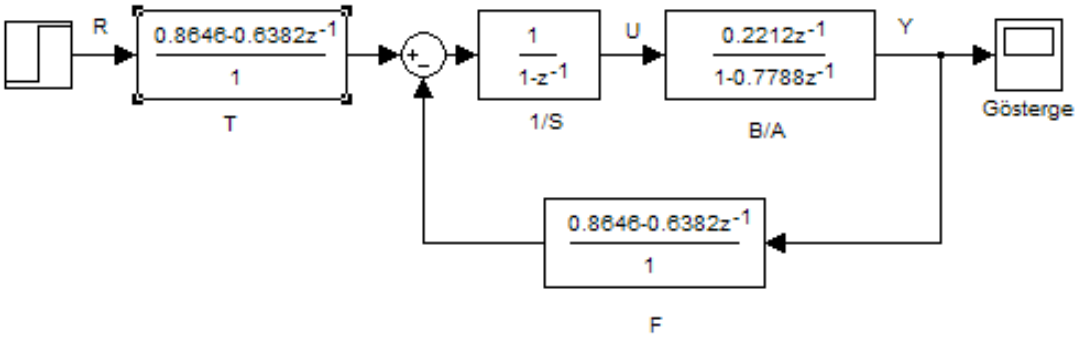




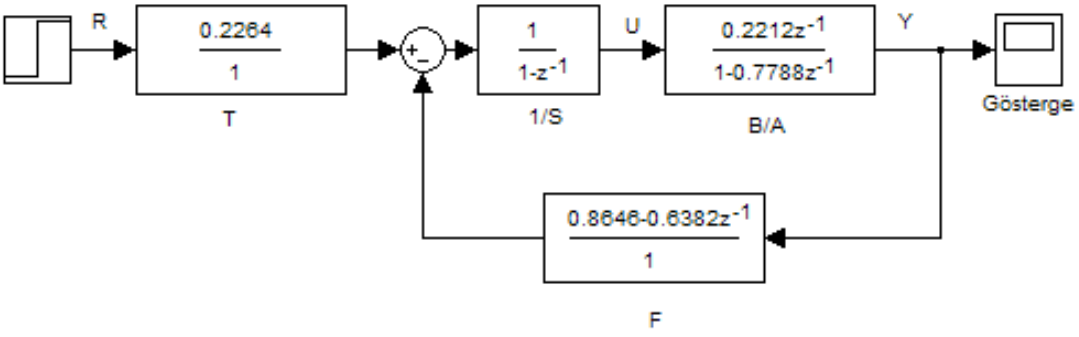
A.1 $G_p(s) = 1/(4s+1)$ sisteminin birim basamak cevabı

İstenen davranış ikinci mertebeden normalize edilmiş sürekli bir sistemin ayrıklaştırılması ile elde edilir. Bu davranış sönüm oranı, doğal frekans ve örnekleme periyoduna bağlıdır. Bu bölümde kontrol sisteminin davranışı $T_s = 1$, $\xi = 0.9$ ve değişen doğal frekans değerleri için incelenmiştir. Tasarım ayrık zamanda yapıldığından kontrol edilen sistemin ayrık zaman modeli kullanılmıştır. $\omega_0 = 0.25$ değeri için genelleştirilmiş ayrık PID kontrolör parametreleri (5.39) denkleminin çözümüyle $s_1 = 0,\ f_0 = 0.8646,\ f_1 = -0.6382$ değerleri elde edildi.

Ayrık PID 1 yapısında $T(z^{-1}) = F(z^{-1})$ polinomuna eşittir. Ayrık PID 2 yapısında $T(z^{-1}) = F(1)$ polinomuna eşittir.

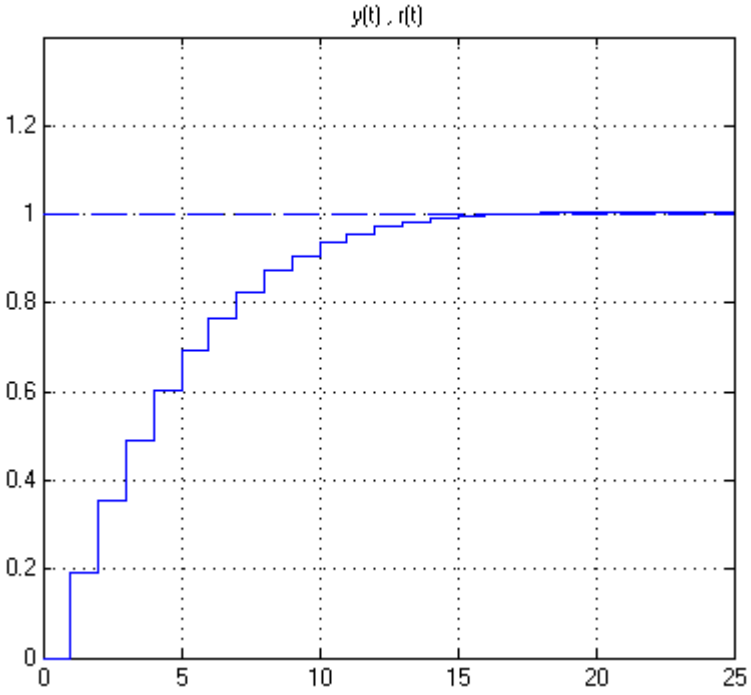


A.2 Ayrık PID 1 kontrolörü ile kontrol edilen sistem ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

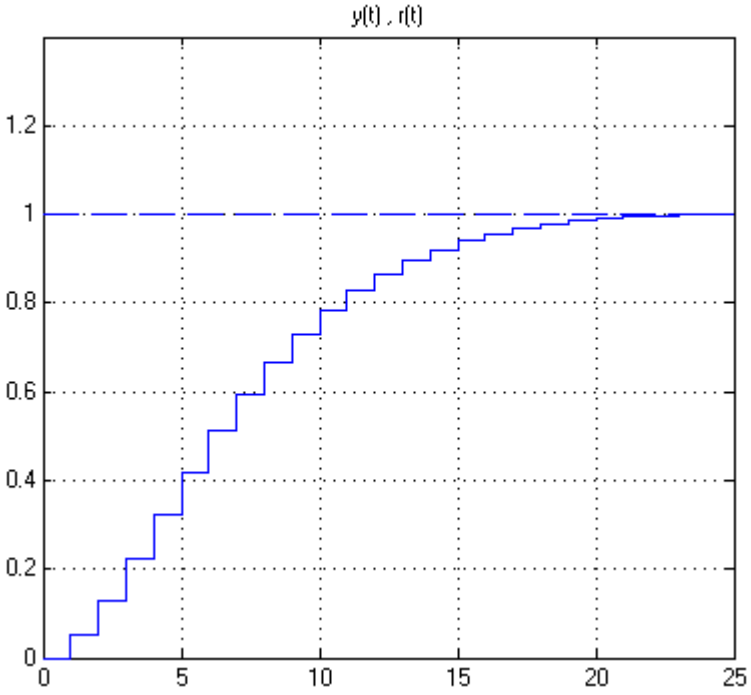


A.3 Ayrık PID 2 kontrolörü ile kontrol edilen sistem ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

Ayrık PID 1 ve ayrık PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.25$ olması durumunda birim basamak yanıtları şekil A.4 ve şekil A.5 de verilmiştir.



A.4 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

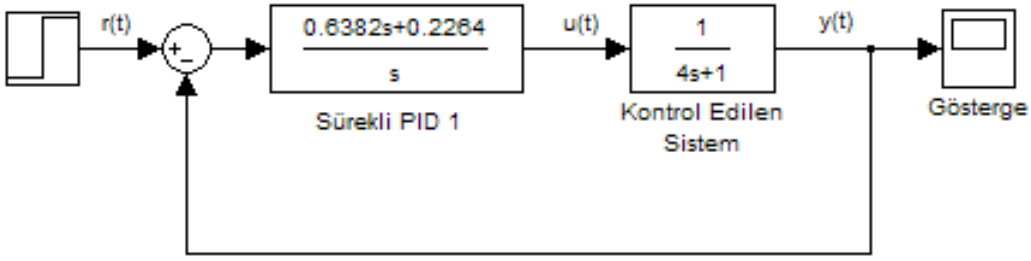


A.5 Ayrık PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

Genelleştirilmiş ayrık PID kontrolör tasarım sonuçları, ayrık PID kontrolörlerinin sürekli zaman karşılıkları olması koşuluyla sürekli PID kontrolör tasarımı için kullanılabilir. $s_1 = 0$ olduğundan ayrık PID kontrolörlerinin sürekli zaman karşılıkları elde edilir. Ayrık PID kontrolörleri ile sürekli PID kontrolörlerinin parametreleri arasındaki matematiksel ilişki (5.33) ve (5.34) ifadelerinde verilmişti. Bu ifadelerden yararlanarak sürekli PID kontrolör parametreleri hesaplanmıştır.

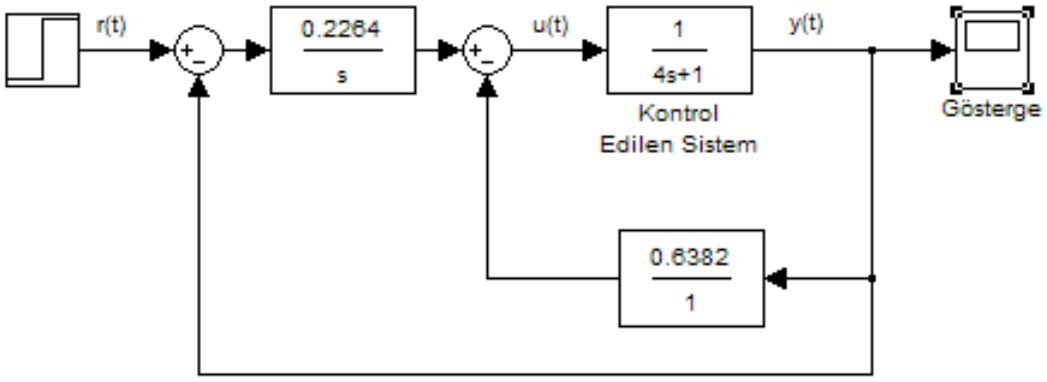
$\omega_0 = 0.25, T_s = 1, \xi = 0.9$ değerleri için;

Sürekli PID 1 kontrolör parametreleri $K_p = 0.6382$, $T_i = 2.819$, $T_d = 0$, $\frac{T_d}{N} = 0$;



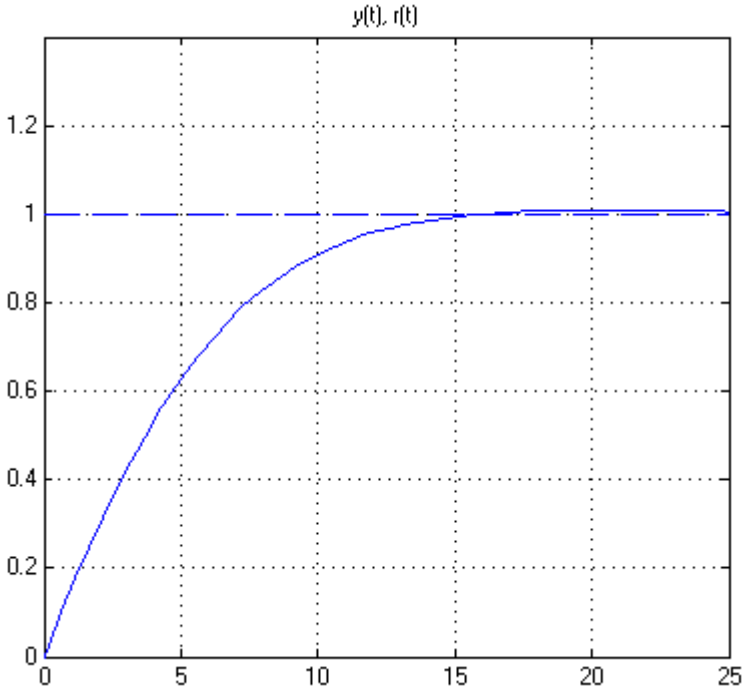
A.6 Sürekli PID 1 kontrolörü ile kontrol edilen sistem ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

Sürekli PID 2 kontrolör parametreleri $K_p = 0.6382$, $T_i = 2.819$, $T_d = 0$, $\frac{T_d}{N} = 0$;

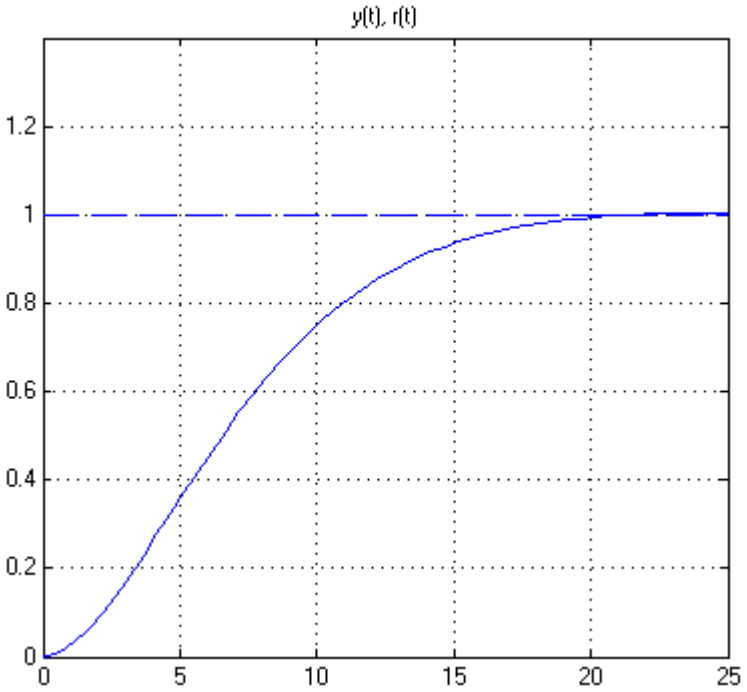


A.7 Sürekli PID 2 kontrolörü ile kontrol edilen sistem ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

Sürekli PID 1 ve sürekli PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.25$ olması durumunda birim basamak yanıtları şekil A.8 ve şekil A.9 de verilmiştir.

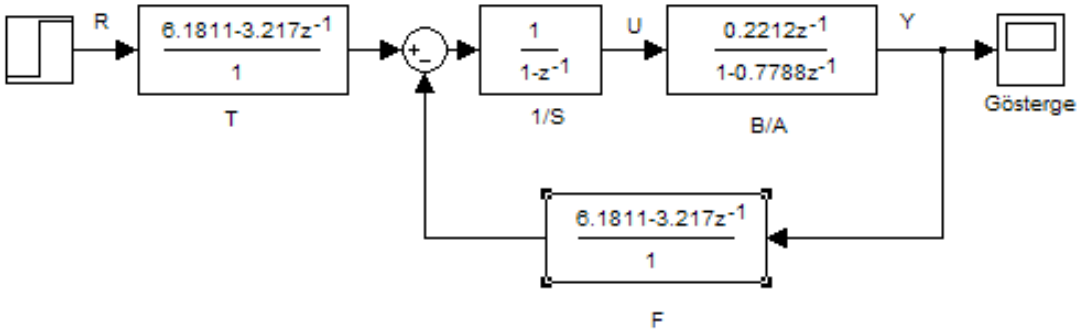


A.8 Sürekli PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

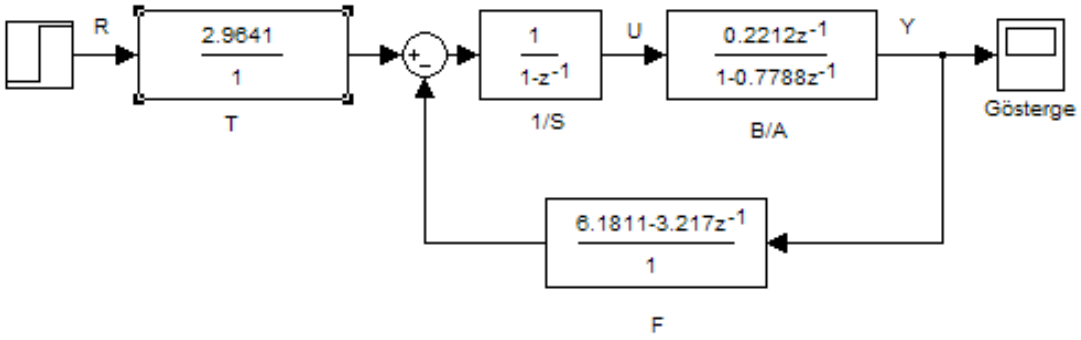


A.9 Sürekli PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.25, T_s = 1, \xi = 0.9$)

$\omega_0 = 1.5$ değeri için genelleştirilmiş ayrık PID kontrolör parametreleri (5.39) denkleminin çözümüyle $s_1 = 0,\ f_0 = 6.1811,\ f_1 = -3.217$ değerleri elde edildi.

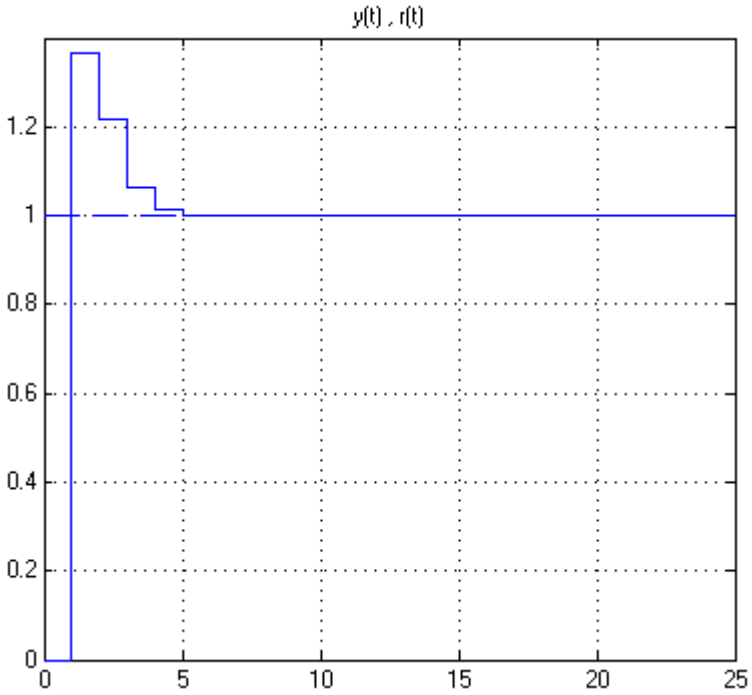


A.10 Ayrık PID 1 kontrolörü ile kontrol edilen sistem ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)

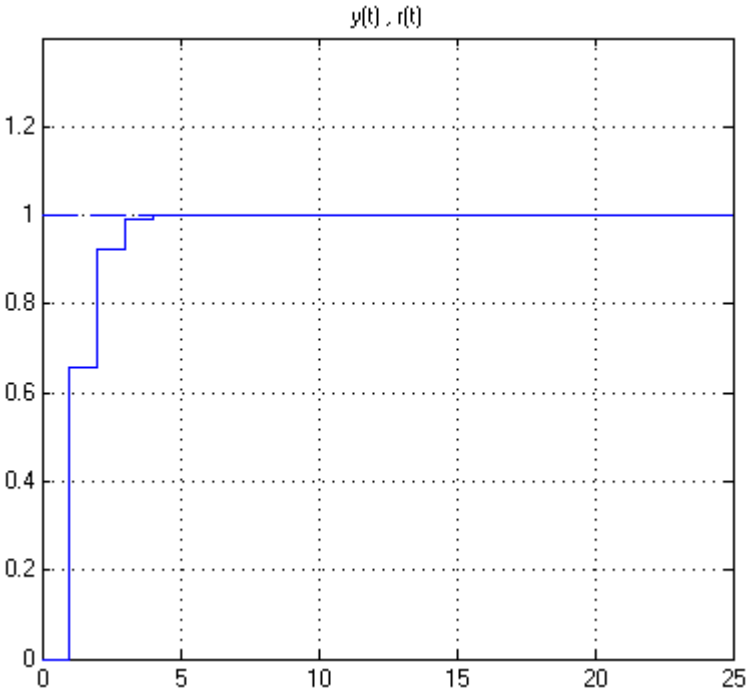


A.11 Ayrık PID 2 kontrolörü ile kontrol edilen sistem ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)

Ayrık PID 1 ve ayrık PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 1.5$ olması durumunda birim basamak yanıtları şekil A.12 ve şekil A.13 de verilmiştir.



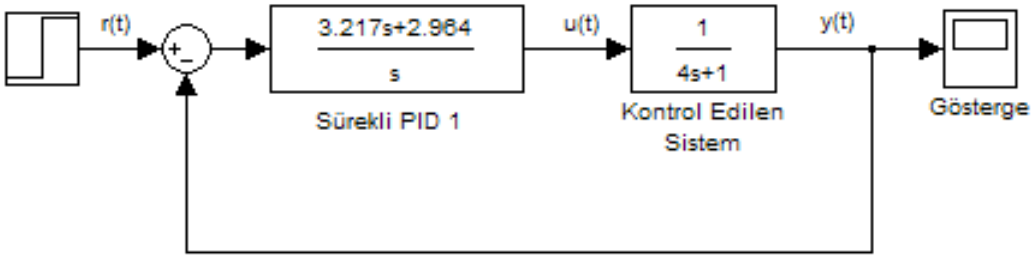
A.12 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)



A.13 Ayrık PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)

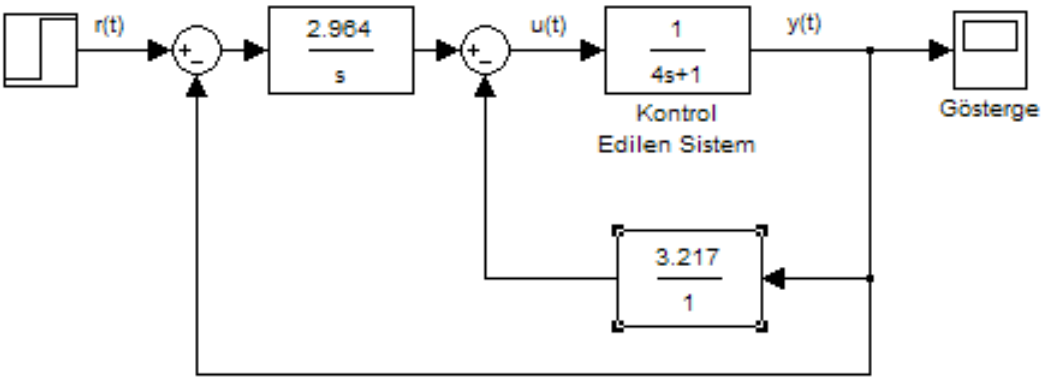
$\omega_0 = 1.5, T_s = 1, \xi = 0.9$ değerleri için (5.33) ve (5.34) ifadelerinden yararlanarak sürekli PID kontrolör katsayıları aşağıdaki gibi elde edilir.

Sürekli PID 1 kontrolör parametreleri $K_p = 3.217$, $T_i = 1.0854$, $T_d = 0$, $\frac{T_d}{N} = 0$;



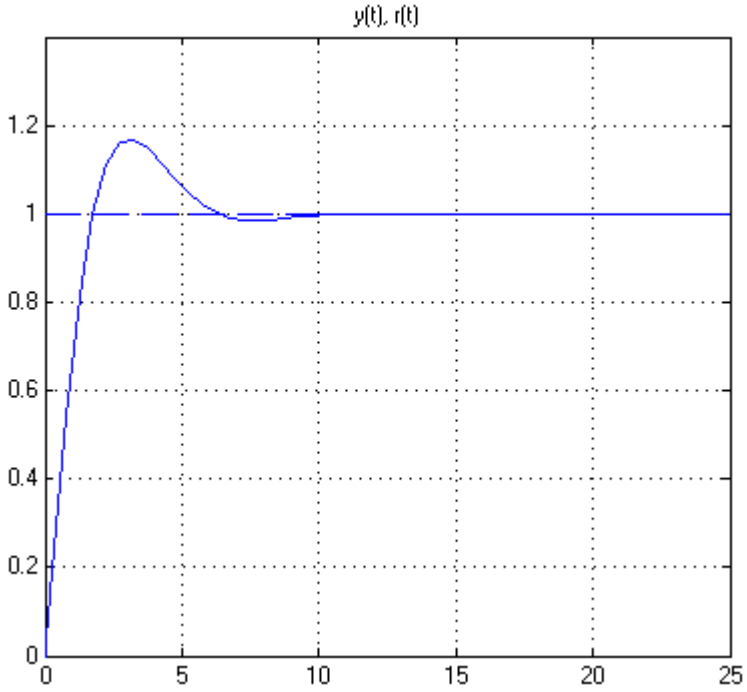
A.14 Sürekli PID 1 kontrolörü ile kontrol edilen sistem ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)

Sürekli PID 2 kontrolör parametreleri $K_p = 3.217$, $T_i = 1.0854$, $T_d = 0$, $\frac{T_d}{N} = 0$;

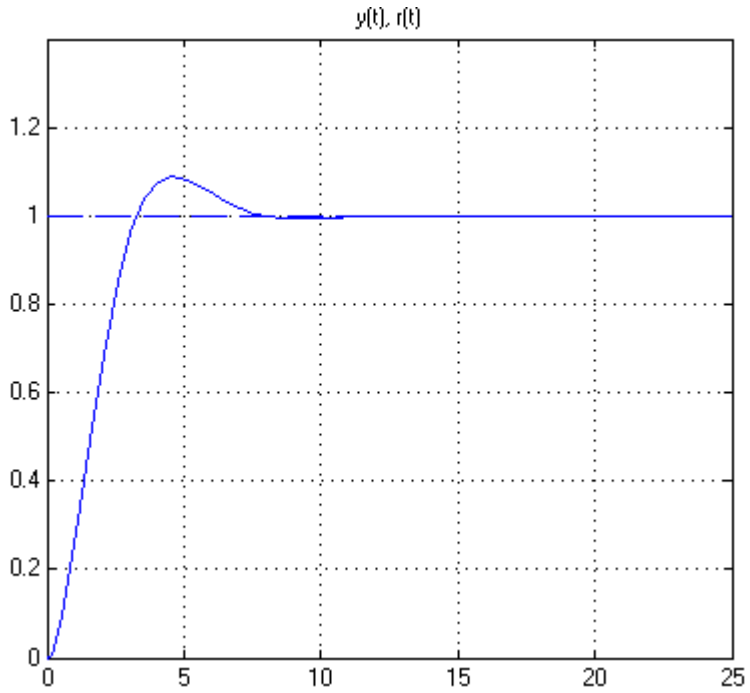


A.15 Sürekli PID 2 kontrolörü ile kontrol edilen sistem ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)

Sürekli PID 1 ve sürekli PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 1.5$ olması durumunda birim basamak yanıtları şekil A.16 ve şekil A.17 de verilmiştir.



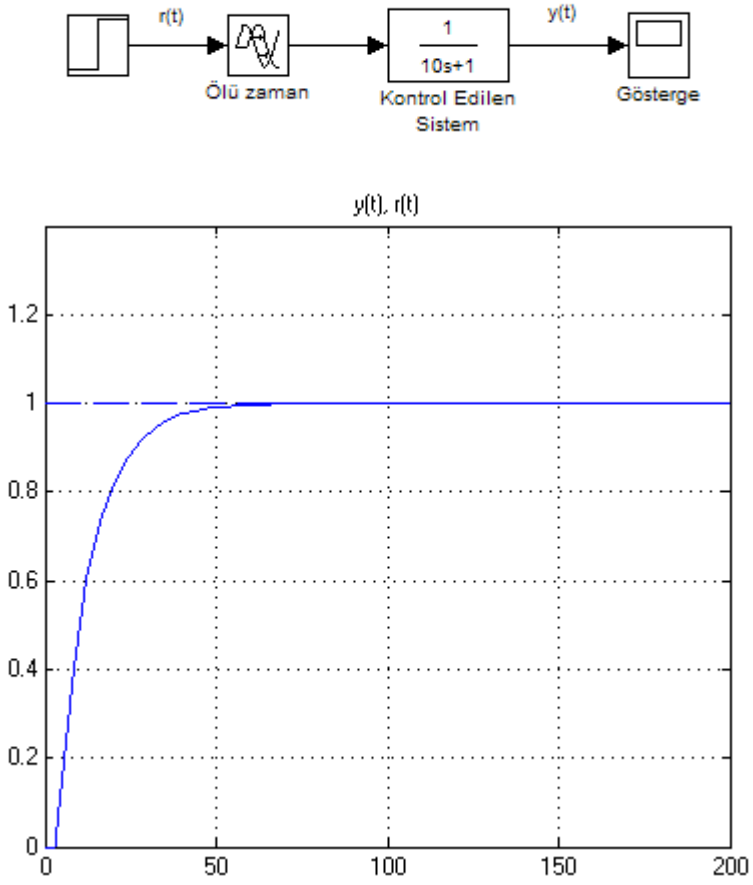
A.16 Sürekli PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)



A.17 Sürekli PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 1.5, T_s = 1, \xi = 0.9$)

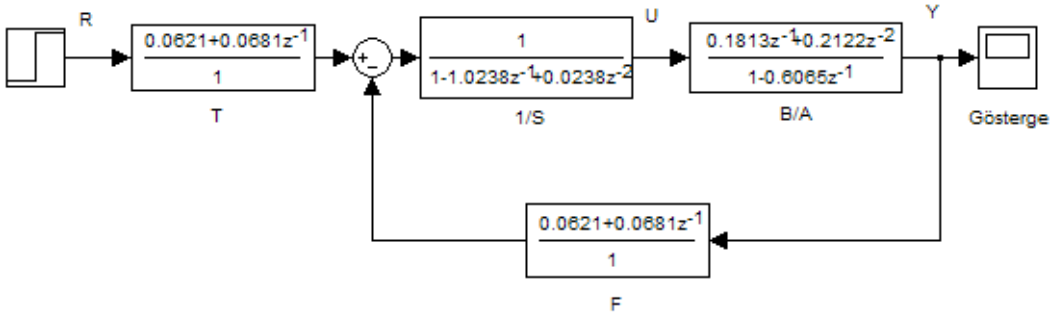
B) Genelleştirilmiş Ayrık PID Kontrolör Tasarımının Birinci Mertebeden Ölü Zamanlı Bir Sisteme Uygulanması

Kontrol edilen sistemin sürekli transfer fonksiyonu $G_p(s) = e^{-3s}/(10\,s+1)$ dir. Bu sistemin birim basamak girişine karşı çıkış cevabı Şekil B.1 de görülmektedir. Şekilden görüldüğü üzere bu sistem kararlı hale yaklaşık olarak 65 s de ulaşmaktadır.

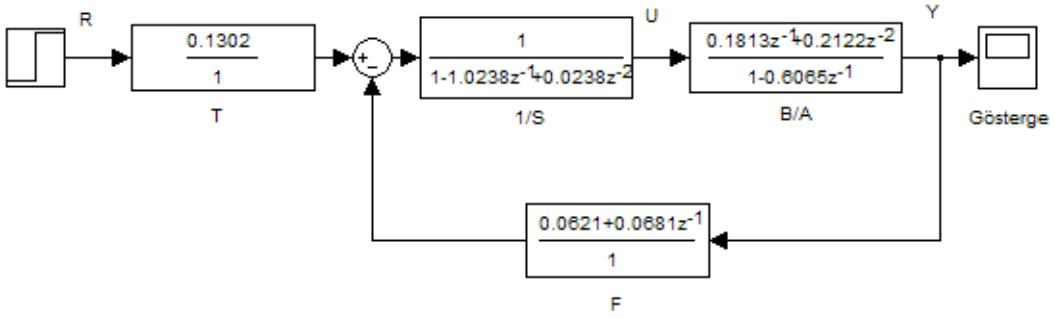


B.1 $G_p(s) = e^{-3s}/(10\,s+1)$ sisteminin birim basamak cevabı

İstenen davranış ikinci mertebeden normalize edilmiş sürekli bir sistemin ayrıklaştırılması ile elde edilir. Bu davranış sönüm oranı, doğal frekans ve örnekleme periyoduna bağlıdır. Bu bölümde kontrol sisteminin davranışı $T_s = 5,\ \xi = 0.8$ ve değişen doğal frekans değerleri için incelenmiştir. Tasarım, ayrık zamanda yapıldığından kontrol edilen sistemin ayrık zaman modeli kullanılmıştır. $\omega_0 = 0.05$ değeri için genelleştirilmiş ayrık PID kontrolör parametreleri (5.45) denkleminin çözümüyle $s_1 = -0.0238, f_0 = 0.0621, f_1 = 0.0681, f_2 = 0$ değerleri elde edildi. $-1 < s_1 \le 0$ olduğundan ayrık PID kontrolörlerinin sürekli zaman karşılıkları vardır. Şekil B.4 ve B.5 den görüldüğü ayrık PID kontrolörleri (sürekli zaman karşılığı bulunan) bu ölü zamanlı sistemin cevabını yavaşlatır. Sistem çıkış cevabı yaklaşık olarak 160 s de kararlı duruma ulaştı.

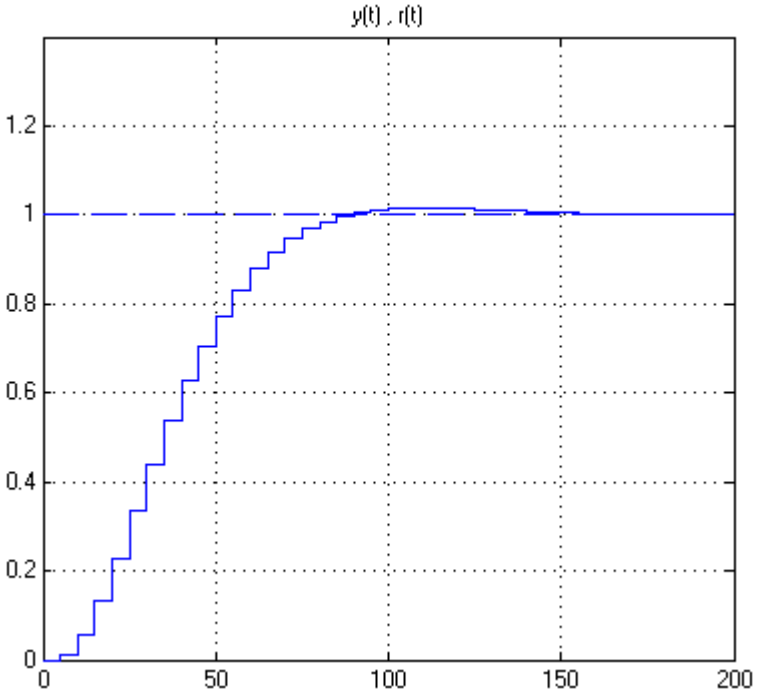


B.2 Ayrık PID 1 kontrolörü ile kontrol edilen sistem ($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

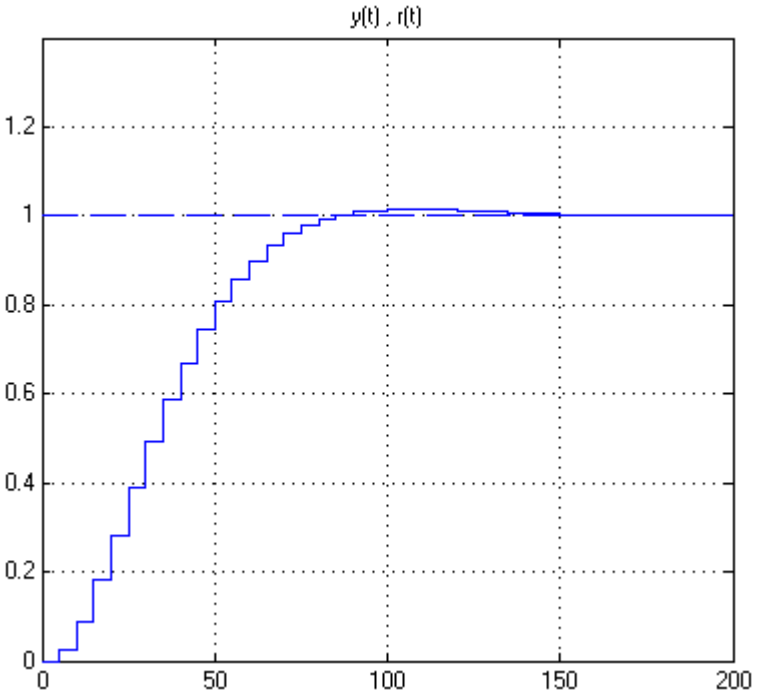


B.3 Ayrık PID 2 kontrolörü ile kontrol edilen sistem ($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

Ayrık PID 1 ve ayrık PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.05$ olması durumunda birim basamak yanıtları şekil B.4 ve şekil B.5 de verilmiştir.



B.4 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı
($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

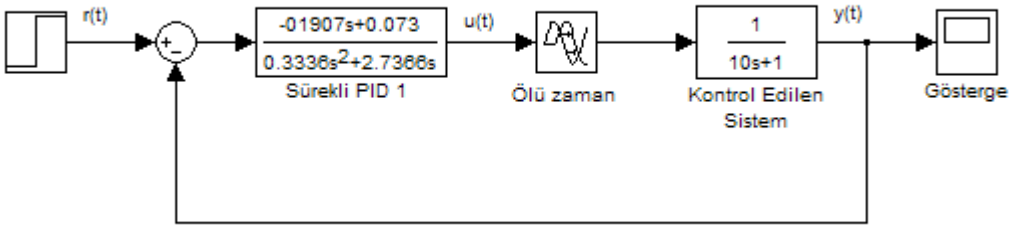


B.5 Ayrık PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı
($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

$-1 < s_1 \leq 0$ olduğundan ayrık PID kontrolörlerinin sürekli zaman karşılıkları vardır. $\omega_0 = 0.05, T_s = 5, \xi = 0.8$ değerleri için (5.33) ve (5.34) ifadelerinden yararlanarak sürekli PID kontrolör katsayıları aşağıdaki gibi elde edilir.

Sürekli PID 1 kontrolör parametreleri;

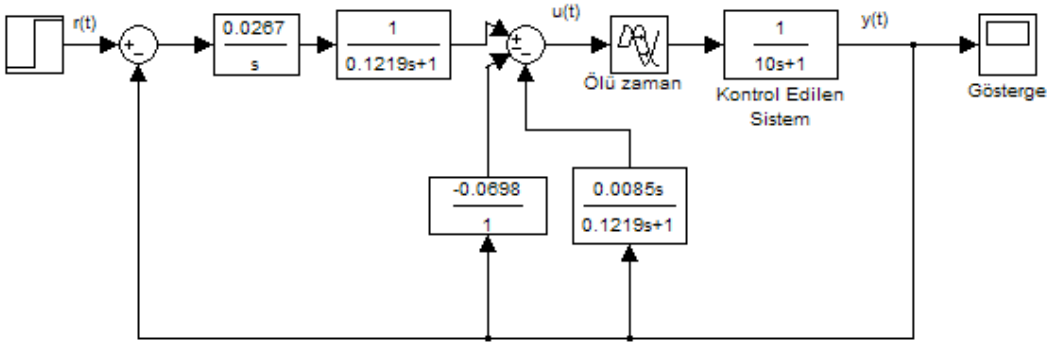
$$K_p = -0.073, \quad T_i = -2.7366, \quad T_d = -0.1219, \quad \frac{T_d}{N} = 0.1219$$



Şekil B.6 Sürekli PID 1 kontrolörü ile kontrol edilen sistem
($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

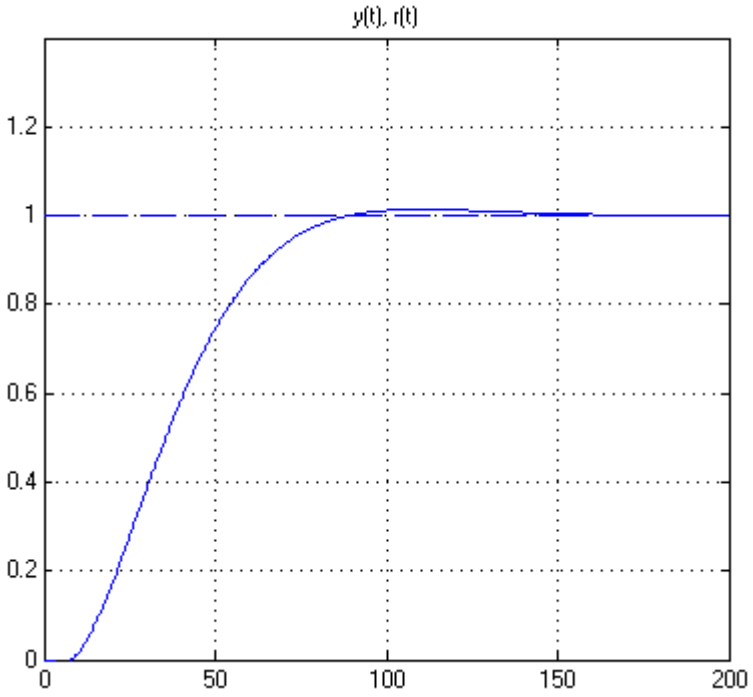
Sürekli PID 2 kontrolör parametreleri;

$$K_p = -0.0698, \quad T_i = -2.6152, \quad T_d = -0.1219, \quad \frac{T_d}{N} = 0.1219$$

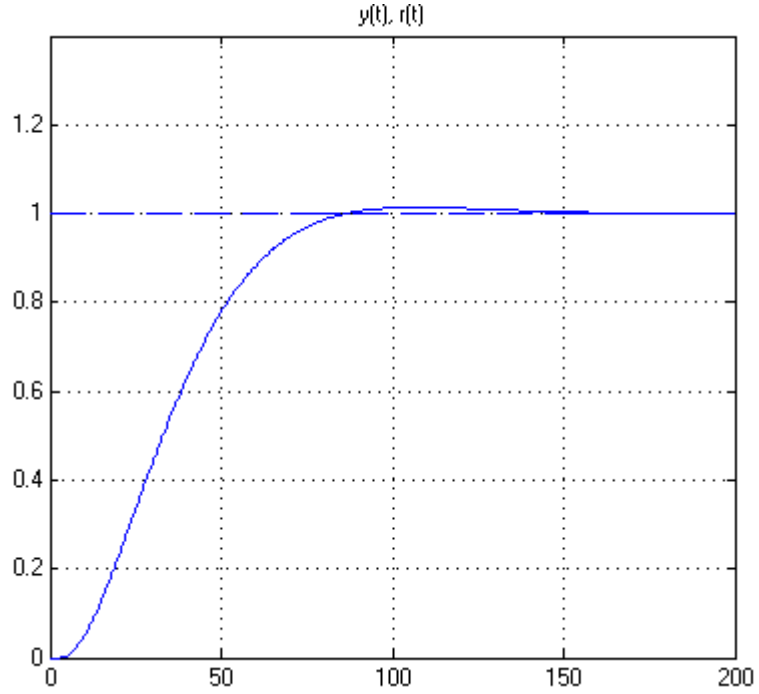


Şekil B.7 Sürekli PID 2 kontrolörü ile kontrol edilen sistem
($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

Sürekli PID 1 ve sürekli PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.05$ olması durumunda birim basamak yanıtları şekil B.8 ve şekil B.9 da verilmiştir.

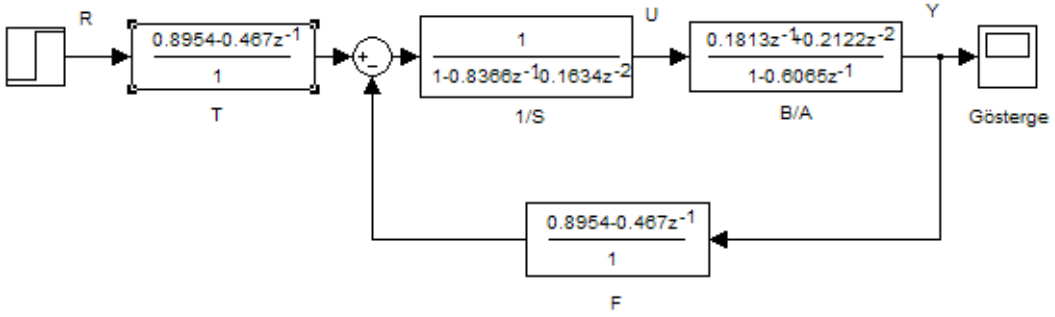


Şekil B.8 Sürekli PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

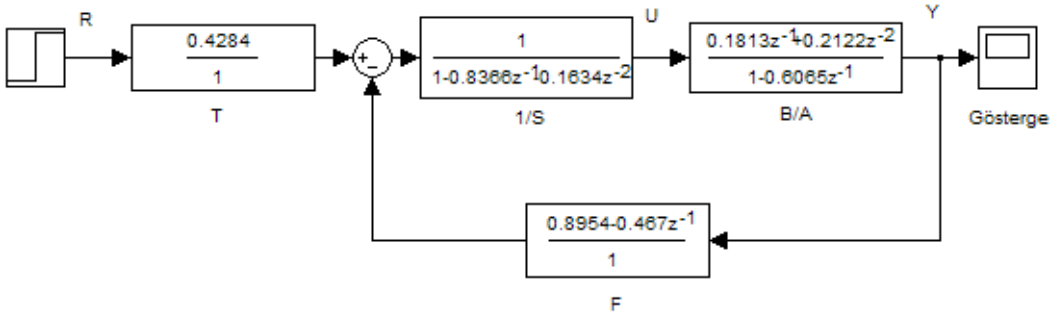


Şekil B.9 Sürekli PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.05, T_s = 5, \xi = 0.8$)

$\omega_0 = 0.1$ değeri için genelleştirilmiş ayrık PID kontrolör parametreleri (5.45) denkleminin çözümüyle $s_1 = 0.1634$, $f_0 = 0.8954$, $f_1 = -0.467$, $f_2 = 0$ değerleri elde edildi. $-1 < s_1 \leq 0$ koşulu sağlanmadığından ayrık PID lerin sürekli zaman karşılıkları yoktur.

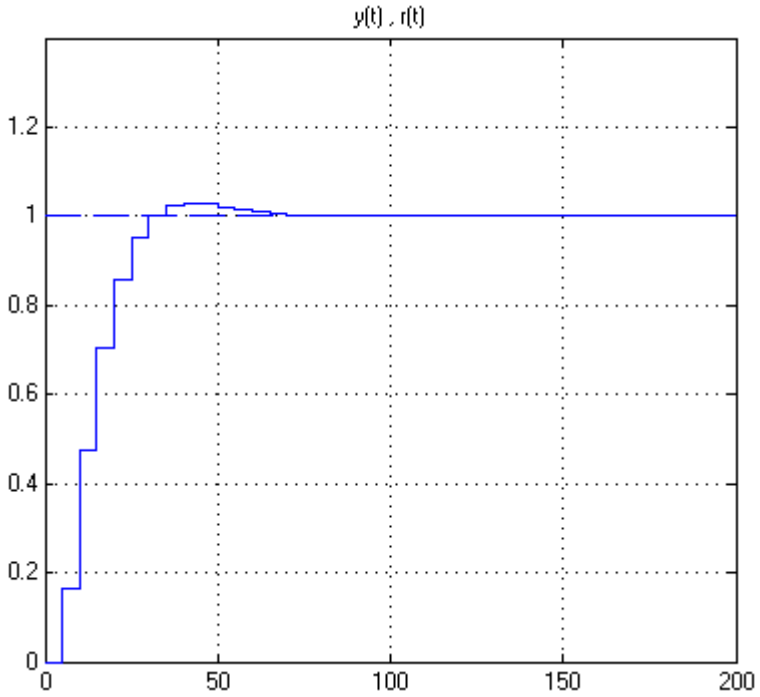


Şekil B.10 Ayrık PID 1 kontrolörü ile kontrol edilen sistem
($\omega_0 = 0.1, T_s = 5, \xi = 0.8$)

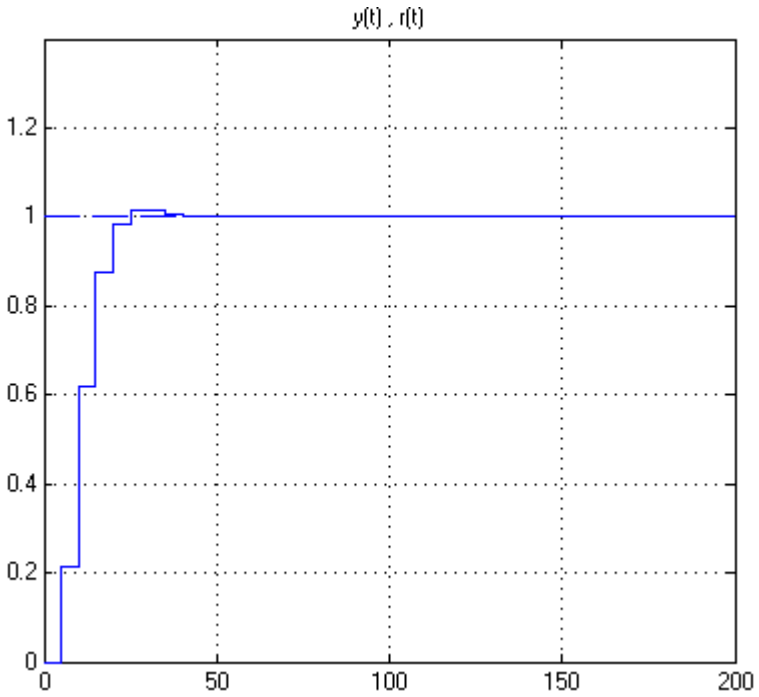


Şekil B.11 Ayrık PID 2 kontrolörü ile kontrol edilen sistem
($\omega_0 = 0.1, T_s = 5, \xi = 0.8$)

Ayrık PID 1 ve ayrık PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.1$ olması durumunda birim basamak yanıtları şekil B.12 ve şekil B.13 de verilmiştir. Şekil B.12 ve şekil B.13 den görüldüğü üzere doğal frekansın arttırılması ile çıkış cevap hızı artmıştır.

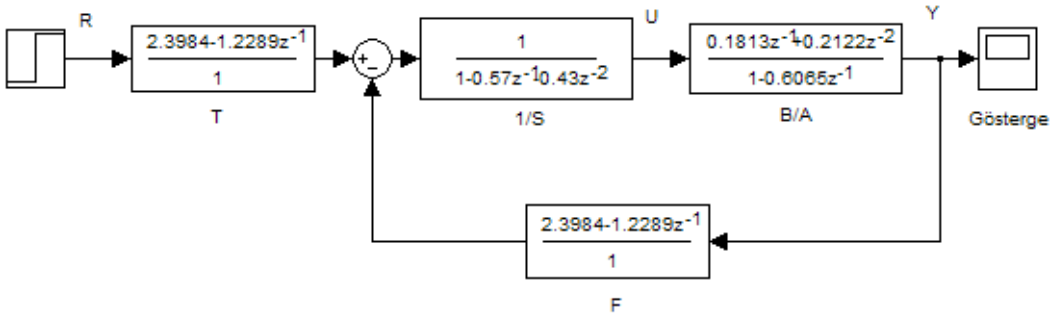


Şekil B.12 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.1, T_s = 5, \xi = 0.8$)

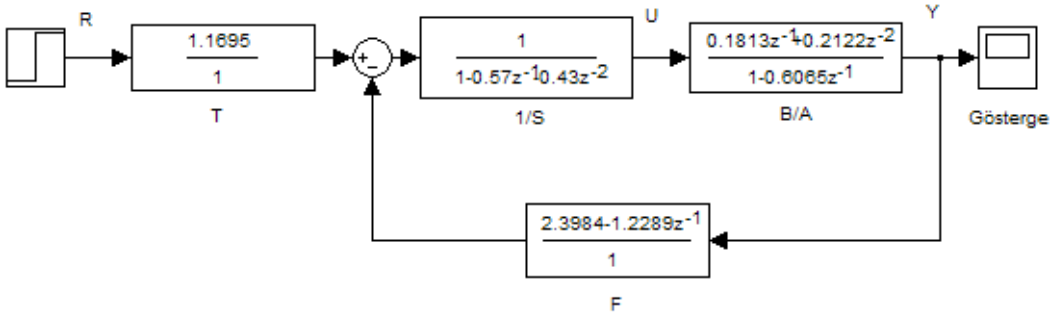


Şekil B.13 Ayrık PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.1, T_s = 5, \xi = 0.8$)

$\omega_0 = 0.2$ değeri için genelleştirilmiş ayrık PID kontrolör parametreleri (5.45) denkleminin çözümüyle $s_1 = 0.43$, $f_0 = 2.3984$, $f_1 = -1.2289$, $f_2 = 0$ değerleri elde edildi. $-1 < s_1 \leq 0$ koşulu sağlanmadığından ayrık PID lerin sürekli zaman karşılıkları yoktur.

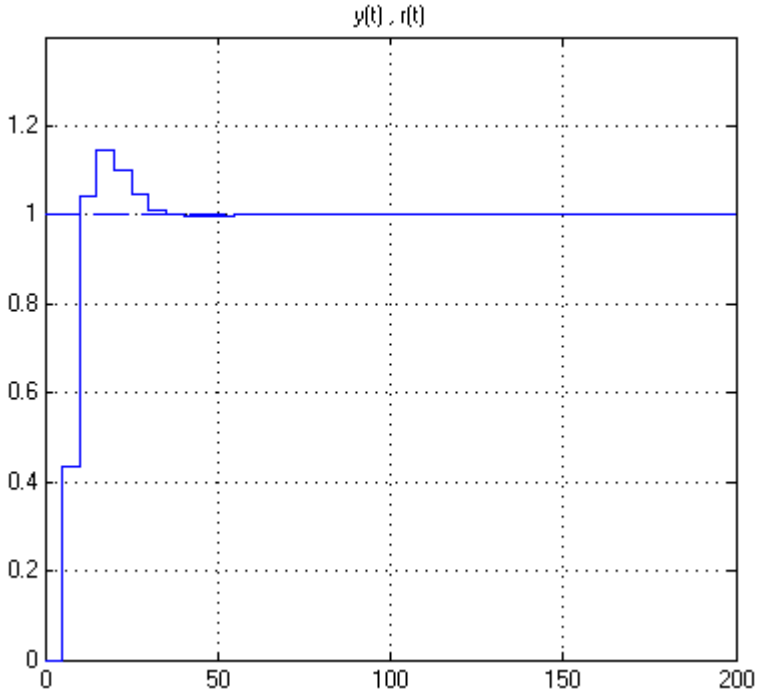


Şekil B.14 Ayrık PID 1 kontrolörü ile kontrol edilen sistem
($\omega_0 = 0.2, T_s = 5, \xi = 0.8$)

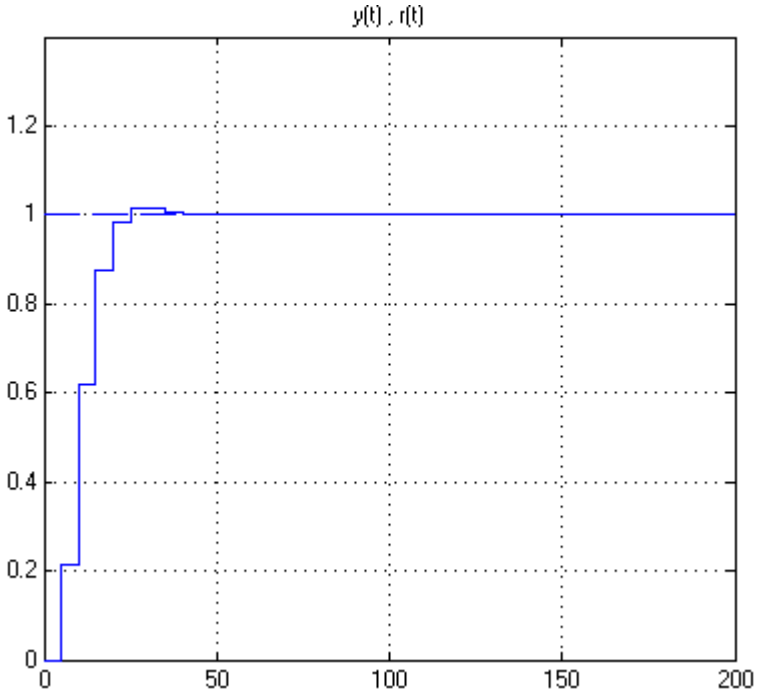


Şekil B.15 Ayrık PID 1 kontrolörü ile kontrol edilen sistem
($\omega_0 = 0.2, T_s = 5, \xi = 0.8$)

Ayrık PID 1 ve ayrık PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.1$ olması durumunda birim basamak yanıtları şekil B.16 ve şekil B.17 de verilmiştir.

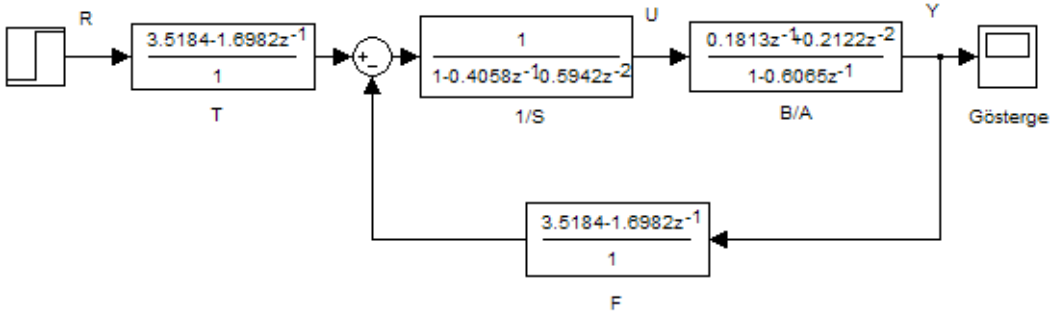


Şekil B.16 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.2, T_s = 5, \xi = 0.8$)

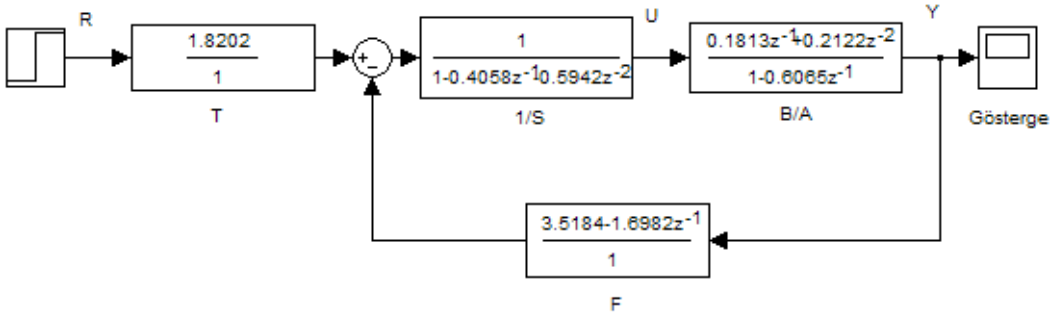


Şekil B.17 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.2, T_s = 5, \xi = 0.8$)

$\omega_0 = 0.3$ değeri için genelleştirilmiş ayrık PID kontrolör parametreleri (5.45) denkleminin çözümüyle $s_1 = 0.5942,\ f_0 = 3.5184,\ f_1 = -1.6982,\ f_2 = 0$ değerleri elde edildi. $-1 < s_1 \le 0$ koşulu sağlanmadığından ayrık PID lerin sürekli zaman karşılıkları yoktur.

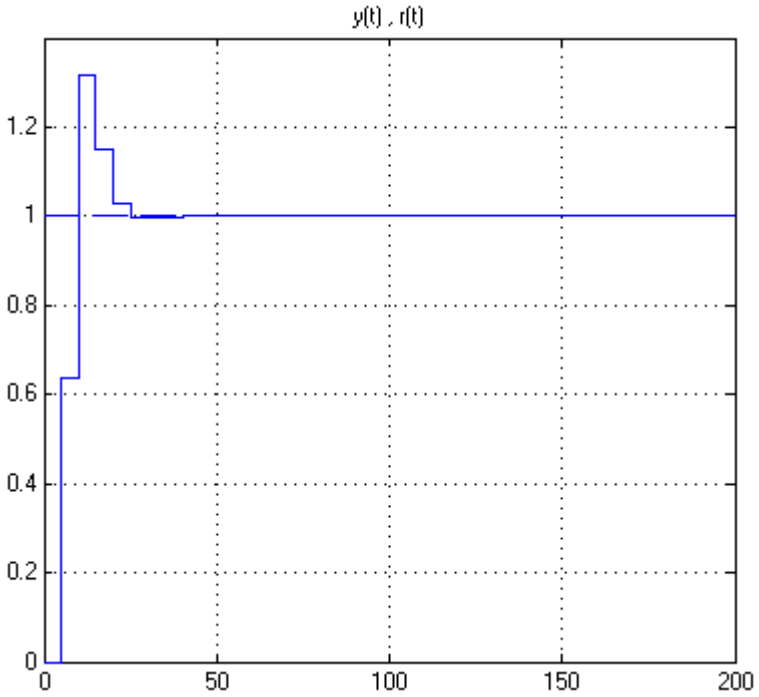


Şekil B.18 Ayrık PID 1 kontrolörü ile kontrol edilen sistem
$(\omega_0 = 0.3, T_s = 5, \xi = 0.8)$

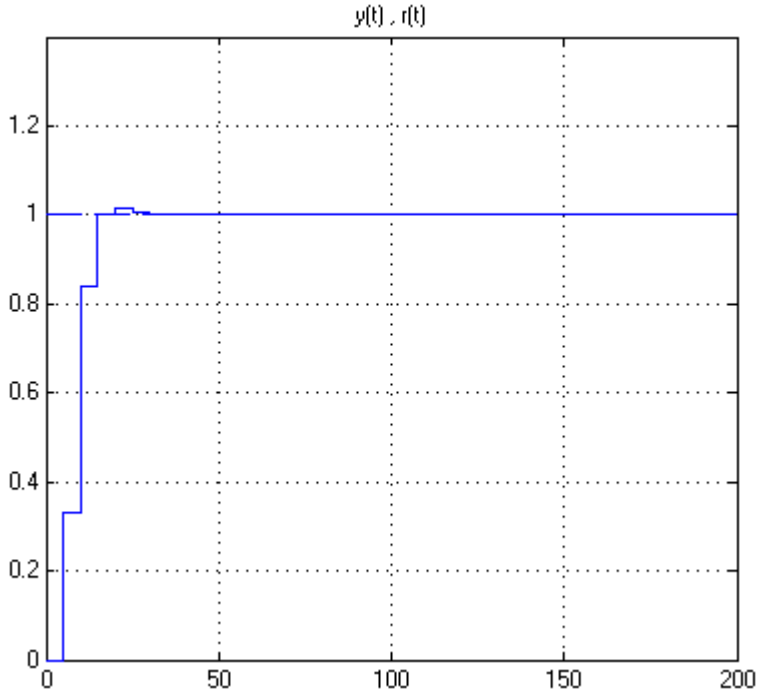


Şekil B.19 Ayrık PID 1 kontrolörü ile kontrol edilen sistem
$(\omega_0 = 0.3, T_s = 5, \xi = 0.8)$

Ayrık PID 1 ve ayrık PID 2 kontrolörü ile kontrol edilen sistemin $\omega_0 = 0.3$ olması durumunda birim basamak yanıtları şekil B.20 ve şekil B.21 de verilmiştir.



Şekil B.20 Ayrık PID 1 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.3, T_s = 5, \xi = 0.8$)



Şekil B.21 Ayrık PID 2 kontrolörü ile kontrol edilen sistemin birim basamak yanıtı ($\omega_0 = 0.3, T_s = 5, \xi = 0.8$)

ÖZGEÇMİŞ

Zeki GÜZEN, 1978 yılında Kütahya'da doğdu. İlk, orta ve lise öğrenimini Kütahya'da tamamladı. 1996 yılında Kütahya Teknik Lisesi, Elektrik Bölümü'nü bitirdi. Aynı yıl Yıldız Teknik Üniversitesi Elektrik Mühendisliği Bölümü'nü kazandı. Buradan mezun olduğu 2000 yılının Temmuz ayında İstanbul Teknik Üniversitesi Elektrik Mühendisliği Ana Bilim Dalı, Kontrol ve Otomasyon Mühendisliği Programı'nda yüksek lisans eğitimine başladı.