İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

AKTİF-URC DEVRE SENTEZİNDE YENİ OLANAKLAR

DOKTORA TEZİ

Fethi GÜR

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Elektronik Mühendisliği Programı

ŞUBAT 2013

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

AKTİF-URC DEVRE SENTEZİNDE YENİ OLANAKLAR

DOKTORA TEZİ

Fethi GÜR
(504062206)

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Elektronik Mühendisliği Programı

Tez Danışmanı: Prof. Dr. Fuat ANDAY

ŞUBAT 2013

İTÜ, Fen Bilimleri Enstitüsü'nün **504062206** numaralı Doktora Öğrencisi **Fethi GÜR**, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı **"AKTİF-URC DEVRE SENTEZİNDE YENİ OLANAKLAR"** başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı :	**Prof. Dr. Fuat ANDAY** İstanbul Teknik Üniversitesi	.....
Jüri Üyeleri :	**Prof. Dr. Serdar ÖZOĞUZ** İstanbul Teknik Üniversitesi	.....
	Prof. Dr. Herman SEDEF Yıldız Teknik Üniversitesi	.....
	Prof. Dr. Ece Olcay GÜNEŞ İstanbul Teknik Üniversitesi	.....
	Prof. Dr. Ergül AKÇAKAYA Doğuş Üniversitesi	.....

Teslim Tarihi : **28 Aralık 2012**
Savunma Tarihi : **11 Şubat 2013**

Anneme,

ÖNSÖZ

Öncelikle tez çalışmam sırasında, değerli zamanını ayırarak çalışmamı yönlendiren, tecrübelerinden tezin her aşamasında yararlandığım, içten yaklaşımıyla çalışmalarımı her zaman bir adım daha ileriye götürmeme olanak sağlayan Sayın Prof. Dr. Fuat ANDAY'a teşekkürü bir borç bilirim.
Karşılaştığım kimi problemleri aşmam konusunda, yardımlarını esirgemeyen ve önerileriyle yönlendiren Sayın Prof. Dr. Serdar ÖZOĞUZ'a ve Sayın Prof. Dr. Herman SEDEF'e teşekkürlerimi sunarım.
Doktora çalışmam sırasında fikir alış verişinde bulunduğum değerli arkadaşlarım Araş. Gör. Ahmet Şamil DEMİRKOL ve Araş. Gör. Mustafa SAYGINER'e ve çalışma arkadaşlarıma teşekkür ederim.

Aralık 2012

Fethi Gür
(Elektronik ve Haberleşme
Yüksek Mühendisi)

İÇİNDEKİLER

Sayfa

ÖNSÖZ ..... **vii**
İÇİNDEKİLER ..... **ix**
KISALTMALAR ..... **xi**
ŞEKİL LİSTESİ ..... **xiii**
ÖZET ..... **xv**
SUMMARY ..... **xvii**
1. GİRİŞ **1**
1.1 Salt Transistörlü Devreler 2
1.1.1 Salt transistörlü devrelerin avantajları 2
1.1.2 Salt transistörlü devrelerin dezavantajları 2
1.2 Düzgün Dağılmış RC Hattı (URC) 3
1.3 MOS Transistörün Ayarlanabilir URC Olarak Kullanılması 4
1.4 URCli Süzgeç Devreleri 5
1.4.1 Tek URCli AG süzgeç 5
1.4.2 URCli-toplu elemanlı çentik süzgeç 6
1.4.3 Wyndrum'un yüksek Q'lu AG süzgeç devresi 6
1.4.4 Renz'in AG ve BG süzgeç devreleri 7
1.5 İncelenen Problemlerin Tanımı 8
1.6 Konuya İlişkin Çalışmalar 9
1.7 Tezde İzlenen Yol 13
2. YENİ ÇOK FONKSİYONLU SÜZGEÇ DEVRELERİ **15**
2.1 Renz'in AG -BG Süzgeç Devresinden YG Karakteristiğin Elde Edilmesi 15
2.2 YG Süzgeç Devresinden AG Karakteristiğin Elde Edilmesi 19
2.3 Sonuçlar 22
3. YENİ İNTEGRAL ALICI DEVRELER **23**
3.1 Dağılmış Parametreli Yaklaşımla Sentezde Genel Bir Yöntem Arayışı 23
3.1.1 Richards dönüşümü 24
3.1.2 Ortogonal fonksiyonlar ile yaklaşıklık 25
3.2 s Düzleminde URC'li İntegral Alıcı Devreler 25
3.2.1 s düzleminde iki URC'li integral alıcı devreler 27
3.2.2 s düzleminde iki URC'li yeni bir integral alıcı devre 28
3.2.3 s düzleminde tek URC'li integral alıcı devreler 29
3.2.3.1 Tek URCli yeni kayıplı integral alıcı devre 30
3.2.3.2 Kayıplı integral alıcı devreden kayıpsız integral alıcı devre elde edilmesi 31
3.2.4 Araştırma sırasında karşılaşılan problemler 32
3.2.4.1 Analiz şeklinin seçimi ve MOS URC'nin benzetiminde karşılaşılan problemler 32
3.2.4.2 Önerilen integral alıcı devrenin salt transistörlü olarak gerçekleştirilmesi ve karşılaşılan problemler 33

3.3 Sonuçlar 34
4. NEÇ-URC TABANLI İNTEGRAL ALICI 35
4.1 MOS URC Yapılarında Kapasitif Ucun Topraklanma Gerekliliği 35
4.2 Devre Parametreleri Açısından s Düzleminde Rasyonel URC'li İntegral Alıcılar 37
4.3 NEÇ-URC Tabanlı İntegral Alıcının Benzetimi 41
4.4 Sonuçlar 44
5. URC ELEMANI İÇİN YENİ BİR YAKLAŞIKLIK 47
5.1 Yeni Yaklaşıklık 47
5.2 Topraklanmış Kapasite Olarak URC Elemanı 49
5.3 Kesirli Kapasite Olarak URC Elemanı 50
5.4 Sonuçlar 53
6. SONUÇLAR VE ÖNERİLER 55
KAYNAKLAR 57
ÖZGEÇMİŞ 61

KISALTMALAR

MOS **:** Metal Oxide Semiconductor
RC **:** Direnç Kapasite (Resistor Capacitor)
URC **:** Düzgün Dağılmış RC Hattı (Uniformly Distributed RC Line)
NEÇ **:** Negatif Empedans Çevirici
GNEÇ **:** Gerilim Türden Negatif Empedans Çevirici
CCII **:** İkinci Kuşak Akım Taşıyıcı (Second Generation Current Conveyor)
CCCII **:** İkinci Kuşak Kontrollü Akım Taşıyıcı (Second Generation Controlled Current Conveyor)
OTA **:** İşlemsel Geçiş İletkenliği Kuvvetlendiricisi (Operational Transconductance Amplifier)
GYGK **:** Gerilimle Yönetilen Gerilim Kaynağı
AG **:** Alçak Geçiren
BG **:** Band Geçiren
YG **:** Yüksek Geçiren
TG **:** Tüm Geçiren
BS **:** Band Söndüren
Ç **:** Çentik
Q **:** Kalite Faktörü (Quality Factor)

ŞEKİL LİSTESİ

Sayfa

Şekil 1.1 : URC elemanının gösterimi ve fiziksel olarak gerçeklenen yapısı. 3
Şekil 1.2 : URC elemanının tekrar eden toplu elemanlı RC yapılarıyla eşdeğer devresi. 3
Şekil 1.3 : URC elemanına ilişkin eşdeğer T devresi. 4
Şekil 1.4 : Baskın kutup yaklaşımıyla tek URC ile birinci dereceden AG süzgeç devresi. 5
Şekil 1.5 : Çentik süzgeç devresi. 6
Şekil 1.6 : Wyndrum'un yüksek Q'lu AG süzgeç devresi. 6
Şekil 1.7 : Renz'in AG süzgeç devresi. 7
Şekil 1.8 : Renz'in BG süzgeç devresi. 7
Şekil 2.1 : Renz'in AG süzgeç devresi. 15
Şekil 2.2 : Renz'in BG süzgeç devresi. 16
Şekil 2.3 : Renz'in (AG, BG) süzgeç devresinden elde edilmiş çok fonksiyonlu (AG, BG, YG) URC yeni süzgeç devresi. 17
Şekil 2.4 : AG karakteristik. 18
Şekil 2.5 : V_{SB}=0 iken BG karakteristik. 18
Şekil 2.6 : V_{SB}=0 iken YG karakteristik. 19
Şekil 2.7 : YG süzgeç devresi [35,36]. 19
Şekil 2.8 : YG süzgeç devresinden [35,36] elde edilmiş YG, AG süzgeç devresi. 20
Şekil 2.9 : YG karakteristik. 21
Şekil 2.10 : V_{SB}=0 iken AG karakteristik. 21
Şekil 2.11 : V_B=0 iken AG karakteristik. 21
Şekil 3.1 : Z_0 ve Z_m empedanslarıyla tanımlanmış URC elemanı [30,31]. 26
Şekil 3.2 : Eş URC çifti alt-devreleri [19]. 27
Şekil 3.3 : Kapasitif ucu topraklı iki URC'li geçiş kapasitesi [19]. 27
Şekil 3.4 : Kapasitif ucu topraklı iki URC'li integral alıcı devre [19]. 28
Şekil 3.5 : Yeni eş URC çifti alt-devreleri. 28
Şekil 3.6 : Yeni iki URC'li geçiş kapasitesi. 28
Şekil 3.7 : Yeni iki URC'li integral alıcı devre. 29
Şekil 3.8 : Kapasitif ucu topraklı tek URC'li genel integral alıcı devre [30,31]. 29
Şekil 3.9 : Tek URC'li yeni kayıplı integral alıcı devre modeli. 30
Şekil 3.10 : Tek URC'li yeni kayıplı integral alıcı devre. 30
Şekil 3.11 : Tek URC'li yeni kayıpsız integral alıcı devre. 31
Şekil 4.1 : Geçidi kaynak-izleyici ile kutuplanmış MOS URC [12]. 36
Şekil 4.2 : N devresinin girişte ve çıkışta kullanılarak determinantının elde edildiği devre modeli. 37
Şekil 4.3 : N devresinin G devresi ile birlikte kullanılarak determinantının elde edildiği devre modeli. 38
Şekil 4.4 : G devresi. 38
Şekil 4.5 : G devresinin GNEÇ ve direnç kullanılarak elde edilen eşdeğeri. 39

Şekil 4.6 : Kontrollü akım taşıyıcı (CCCII) ve URC'den oluşan yeni kayıpsız integral alıcı devre. 40
Şekil 4.7 : URC elemanının benzetimlerde kullanılacak 20 parçadan oluşan RC hat modeli. 41
Şekil 4.8 : URC elemanının salt transistörlü benzetimlerde kullanılacak 20 parçalı transistör modeli. 41
Şekil 4.9 : Önerilen salt transistörlü integral alıcı devre. 42
Şekil 4.10 : Önerilen devrenin ideal ve salt transistörlü yapılarının frekans karakteristiği. 42
Şekil 4.11 : Akım taşıyıcının çıkış empedansını da içeren model. 43
Şekil 4.12 : Çıkış empedansı modellenmiş ideal devre ile salt transistörlü devrenin frekans karakteristikleri. 43
Şekil 4.13 : Negatif empedans çevirici ile salt transistörlü devrenin frekans karakteristikleri. 44
Şekil 5.1 : URC elemanı ve açık devre giriş empedansı. 47
Şekil 5.2 : tanh(x) ve yaklaşık fonksiyonu x'in değişimi. 48
Şekil 5.3 : URC elemanının açık devre giriş empedansının genlik ve faz karakteristiği. 49
Şekil 5.4 : Topraklanmış kapasite elemanları yerine URC açık devre giriş empedansıyla elde edilmiş OTA-URC AG süzgeç devresi. 49
Şekil 5.5 : OTA-URC ve OTA-C AG süzgeç devrelerinin genlik ve faz karakteristikleri 50
Şekil 5.6 : 0,5. dereceden kesirli kapasite gerçeklemesi. 51
Şekil 5.7 : Akım taşıyıcı devresi. 52
Şekil 5.8 : Akım taşıyıcı-URC tabanlı yeni 1. dereceden BG süzgeç devresi 52
Şekil 5.9 : Akım taşıyıcı-URC tabanlı yeni 1. dereceden BG süzgeç devresinin genlik ve faz karakteristiği. 53

AKTİF-URC DEVRE SENTEZİNDE YENİ OLANAKLAR

ÖZET

Bu tezde, direnç ve kapasite elemanları yerine URC elemanlarının kullanıldığı aktif-URC devrelerinin sentezi problemi incelenerek yeni devreler ve sentez yöntemleri önerilmiştir.

Salt transistörlü süzgeç devreleri çoğunlukla, ince film teknolojisiyle üretilmiş URC elemanı bulunduran aktif-URC süzgeç devrelerinde, ince film URC yerine MOS URC eşdeğerinin kullanılmasıyla elde edilmektedir. Ancak, URC elemanı hiperbolik fonksiyonlarla tanımlandığından aktif-URC süzgeç devrelerinde ele alınan sentez yöntemleri klasik devre sentezi yöntemlerinden farklılık göstermektedir. Bu nedenle yeni süzgeç devrelerinin yanında yeni sentez yöntemlerine ve yaklaşımlara ihtiyaç duyulmaktadır. Bu amaçla ilk olarak, ele alınan salt transistörlü bir süzgeç devresinden yeni bir süzgeç fonksiyonunun nasıl elde edilebileceği gösterilmiştir. Bu yolla salt transistörlü yeni iki süzgeç devresi önerilmiştir. Önerilen yüksek ve alçak geçiren süzgeç devrelerinin PSPICE programı ile benzetimi yapılarak başarımı gösterilmiştir. Bunun yanında, aktif-URC devre sentezinde klasik devre sentezi yöntemlerini de kullanma olanağı sağlayan çeşitli eşdeğer devreler incelenerek, iki eş URCli yeni bir geçiş kapasitesi ve integral alıcı önerilmiştir. Eş URClerin eşleşme problemini ortadan kaldırmak için tek URCli kayıplı yeni bir integral alıcı önerilmiştir. Ayrıca bu tek URCli kayıplı yeni integral alıcı devreden kayıpsız bir integral alıcı devrenin nasıl elde edilebileceği de gösterilmiştir.

Tek URCli integral alıcıların gerçekleştirilmesinde birden fazla bağımlı kaynak kullanılmaktadır. Bağımlı kaynakların sayısının azaltılması, daha az elemanlı tek URCli integral alıcıların gerçeklenebilmesine olanak sağlamaktadır. Bu amaçla URC tabanlı integral alıcılar, devre parametreleri açısından incelenerek yeni bir NEÇ-URC tabanlı integral alıcı devre önerilmiştir. İlk olarak eş URCli ve tek URCli olmak üzere iki integral alıcının devre modelleri oluşturulmuştur. Bu devre modellerinde, geri besleme yolundaki alt devreler incelenerek tanım bağıntıları elde edilmiştir. Ele alınan devrelerde giriş gerilimi iki farklı gerilimin toplamı şeklinde olduğundan ayrıca toplama devrelerine ihtiyaç duyulmaktadır. Bu tezde önerilen devrede ise bir toplama devresine gerek duyulmamaktadır. Devrenin gerçeklenmesinde NEÇ yerine CCCII+ ile oluşturulmuş eşdeğer devresi kullanılmıştır. Basit bir CMOS CCCII+ ve MOS URC kullanılarak salt transistörlü integral alıcı devre elde edilmiştir. Önerilen salt transistörlü integral alıcının PSPICE programıyla benzetimi yapılarak başarımı gösterilmiştir. CCCII+'nın parazitik direnç ve kapasiteleri modellenerek ideal devreyle karşılaştırılmıştır.

Son olarak, URC elemanının, tanım bağıntısı farklı bir bakışla ele alınarak, kesirli dereceden kapasite olarak kesirli dereceden süzgeç devrelerinin sentezinde kullanılabileceği PSPICE programında benzetimi yapılarak görülmüş ve böylece URC elemanının farklı bir yolla da değerlendirilebileceği gösterilmiştir.

NEW POSSIBILITIES IN ACTIVE-URC NETWORK SYNTHESIS

SUMMARY

Active-URC networks are composed of active elements and URCs. Between 1960s ad 1980s many researchers focused on active-URC network synthesis. The distributed resistance and capacitance are physically co-located in a thin-film URC, so it reduces the consumed area for the implemented circuit.

Active-URC networks can both realize finite and infinite number of poles and zeros. In this thesis, the problem of synthesis of active-URC networks that uses uniformly distributed RC line (URC), instead of resistor and capacitor, is investigated.

A MOS transistor can be used as a tunable URC. So it is possible to use MOS URCs instead of thin-film URCs in some active-URC networks. By this way, transistor only filters are obtained from active-URC filters using MOS URCs instead of thin-film URCs. An advantage of the MOS URC is adjustability of the RC product of the URC with the gate voltage of the MOS transistor. It is not needed a seperate capacitor, in a transistor-only filter realization. Another advantage of the using MOS URCs in active-URC network synthesis is leading higher operating frequencies than existing transistors used in active-RC network synthesis. However, the synthesis methods of active-URC filter differ from the synthesis methods of active-RC filter because of the hyperbolic functions in the circuit definition of the URC. So new synthesis methods and approaches, as well as new filter topologies, are needed.

In active-RC network synthesis, universal filters which realizes filter functions (high pass, band pass, low pass) with the same circuit topology, has a considerable attention because of their functionalities. It is also important to implement new multi functional active-URC filters to get more flexible functional blocks. To this end, firstly it is shown that new filter functions are possible to be derived from existing transistor only filters. By this way, two new transistor only filters are proposed. While first existing circuit realizes only low-pass and band-pass filter characteristics, the new derived circuit realizes an extra filter characteristic as high-pass. The other derived circuit also realizes an extra filter characteristic as low-pass. Circuit simulations are performed with PSPICE program to exhibit the performance of the proposed high pass and low pass filters.

The synthesis methods of active-URC filters more complicated than active-RC filters. While open circuit parameters of an URC are hyperbolic functions, the determinant of the open circuit parameters matrix is not a hyperbolic function. In other words, it is possible to get a rational function in s-domain using the determinant of the open circuit parameters of the URC. By this way, it is possible to implement an integrator as a main functional block for the active-URC filters same in active-RC

circuits. In this work, commensurate URCs based a new transcapacitor and integrator is proposed by investigating some useful equivalent circuits which utilize possibility of using classical network synthesis methods in active-URC networks. Firstly, the determinant of the open circuit parameters of the URC is formed as product of two realizable functions. Using these realizable circuit functions, commensurate URC sub circuits are constructed.

Moreover, a new single URC lossy integrator is proposed to avoid the mismatch problem of commansurate URCs. Firstly a circuit model is constructed with a single URC and two dependent sources. Then the model parameters are defined which realizes lossy integrator. In addition to this, it is shown that a way of obtaining a lossless integrator from the proposed lossy one is possible. The resulting new lossless integrator is based on an operational transconductance amplifier and a single URC.

Single URC based integrators use dependent sources more than one. It is important to reduce the number of dependent sources used in the implementation of the single URC based integrators. To this end, a new Negative Impedance Converter-URC based transistor-only integrator is proposed, investigating URC based integrators from the point of network parameters which utilize possibility of using classical network synthesis methods in active-URC network synthesis. Firstly, circuit models are constructed from the existing commensurate URCs based and single URC based transcapacitors. In these circuit models, the feedback circuits are analyzed and the circuit definitions of these subcircuits are determined.

It is shown that the circuit definition of the feedback circuit of the single URC one, can be obtained from a Negative Impedance Converter. In this single URC model, the output signal is sum of two outputs as disadvantage, so an extra summing circuitry is needed to construct the single URC integrator.

In this work, it is shown that one impedance is negligible when compared with the total impedance in the definition of the transcapacitor, so there is no need for an extra summing circuitry for this new Negative Impedance Converter based integrator. After constructing the new transistor only integrator, a CCCII+ based Negative Impedance Converter circuit is used to implement the proposed integrator. A simple CMOS CCCII+ topology is used to implement the CCCII+, 20 transistor series are used to simulate the distributed behavior of the URC.

Then, simulations are performed with PSPICE program to exhibit the performance of the proposed transistor-only integrator circuit. The frequency characteristics of the resulting new transistor only integrator is compared with the ideal circuit which uses 20 RC series as URC. The parasitics and nonidealities of the CCCII+ are modelled and simulated in PSPICE program.

Finally, evaluating the circuit definition of URC by another point of view as a new approach, a possible usage of URC as a fractional capacitor in fractional filter applications is demonstrated. Firstly, open circuit input impedance function of the URC is considered. Taylor series expansion is used for tanh(x) function in this open circuit input impedance function. By this way, open circuit input impedance of the URC behaves like a known capacitor at lower frequencies and behave like a 0,5. order fractional capacitor at higher frequencies. So it is possible to use an URC instead of a grounded capacitor at lower frequencies. To see the performance of the URC as a known capacitor, a well known Operational Transconductance Amplifier based OTA-C filter is simulated as OTA-URC filter, using URCs instead of capacitors in PSPICE program.

In filter circuits the order of the circuit is determined by capacitors or inductors. The order of these circuit components are integer. A classical first order general transfer function in s-domain can be used to show only low pass, high pass and all pass characteristics. It is possible to realize a 0,5. order band pass filter from a first order bandpass filter using an URC as fractional capactor instead of classical capacitor. By this way, a Current Conveyor based fractional band pass filter is constructed and simulated in PSPICE program to verify the theoretical results.

1. GİRİŞ

İnce film teknolojisiyle üretilen URCler 1960 ile 1980 yılları arasında araştırmacıların dikkatini çekerek devre tasarımına yönelik çalışmaların odak noktalarından biri haline gelmiştir [1-10]. URC elemanı iletken katman ve direnç katmanının arasında yalıtkan bir katmanın bulunduğu üç katmanlı bir yapıdadır. URCli devreler, kapasite ve direnç elemanlarının aynı yüzeyde üst üste yer alan yapısıyla, direnç ve kapasitenin ayrı ayrı kullanıldığı devrelere göre kullanılan eleman sayısı bakımından avantaj sağlamaktadır. Bu avantajıyla aktif-URC devre sentezi aktif-RC devre senteziyle birlikte araştırmacıların dikkatini çekmiş ve çok çeşitli teorik ve deneysel çalışmalara konu olmuştur. Ancak, aktif-RC devre senteziyle kıyaslandığında URC elemanının tanım bağıntısının $\sqrt{s}$ düzleminde hiperbolik fonksiyonlardan oluşması, aktif-URC devrelerinin analizi ve sentezini zorlaştırmaktadır. Bu zorlukları aşmak üzere araştırmacılar çeşitli analiz ve sentez yöntemi önermelerine karşın, aktif-RC devre senteziyle kıyaslandığında 1970'li yılların sonuna doğru yapılan çalışmalar giderek azalmıştır.

1984 yılında ise Tsividis, bir MOS transistörün ince oksit ve deplesyon kapasitelerinin, kanal direnciyle birlikte uygun kutuplama koşulunda bir URC elemanı olarak davranacağını göstermiştir [11]. MOS URC'nin ince film teknolojisiyle üretilen URCye göre önemli bir avantajı, ince film URC sabit bir RC çarpımına sahipken, MOS URC'nin RC çarpımının bir kontrol gerilimiyle ayarlanabilmesidir. Böylelikle MOS URC, kullanıldığı süzgeç devresinde köşe frekansı ya da kalite faktörü gibi önemli parametrelerin ayarlanabilmesine olanak sağlamaktadır. Kullanılan aktif elemanların da MOS transistörlerle tasarlandığı düşünüldüğünde, MOS URCnin önemli diğer bir avantajı da elde edilen aktif-URC devresinin tümüyle MOS transistörlerden oluşması, direnç ve kapasite bulundurmamasıdır. İşte tümüyle transistörlerden oluşan bu aktif-URC devreleri beraberinde "salt transistörlü devreler" kavramını getirmiştir [12].

Bu bölümde ilk olarak salt transistörlü devre çalışmaları sınıflandırılıp, aktif-URC devreleriyle bir karşılaştırması yapılacaktır. Ardından, URC elemanının sembolik ve fiziksel gösterimi, tanım bağıntısı, toplu elemanlı eşdeğer devresi ve analizlerde kolaylık sağlayan eşdeğer T devresi tanıtılacaktır. Sonra da MOS transistörün URC olarak kullanılabilmesi için gereken kutuplama koşulları verilecektir. Son olarak da tez çalışmasının daha iyi anlaşılmasına katkı sağlayacak literatürde yer alan URCli temel süzgeç devreleri tanıtılacaktır.

1.1 Salt Transistörlü Devreler

Salt transistörlü devrelere yönelik çalışmalar incelendiğinde çoğunlukla, klasik ince film URCler kullanılarak yapılan çalışmaların tekrar ele alınıp yerlerine MOS URClerin kullanıldığı görülmektedir [11-36]. Bu yönüyle aktif-URC devre sentezine yönelik yapılmış ve gelecekte yapılacak çalışmaların salt transistörlü devrelerin elde edilmesinde önemli bir yeri olduğunu söylemek gerekir [37-41]. Salt transistörlü devrelerle ilgili diğer çalışmalar ise MOS transistörün bir URC elemanı olarak kullanıldığında ortaya çıkan kutuplama koşulları, nonlineerliklerin giderilmesi ve parazitiklerin etkileri gibi problemlerin çözümüne yöneliktir [17]. Salt transistörlü devrelerin, aktif-RC devreleriyle kıyaslandığında önemli avantajlarının yanında bazı dezavantajları da bulunmaktadır.

1.1.1 Salt transistörlü devrelerin avantajları

- MOS transistör, URC olarak kullanıldığında direnç ve kapasite fiziksel olarak üstüste yer alacağından, planar tümleştirilmiş devre üretim sürecinde, ihtiyaç duyulan çip alanı daha az olacaktır.
- Salt transistörlü devreler, transistörün kendi iç kapasitesini kullandığından daha yüksek frekanslarda çalışma olanağı sunmaktadır.
- Toplam direnç kapasite çarpımı, transistör genişliklerinde oluşacak eşleşme sorunlarından daha az etkilenir [12].

1.1.2 Salt transistörlü devrelerin dezavantajları

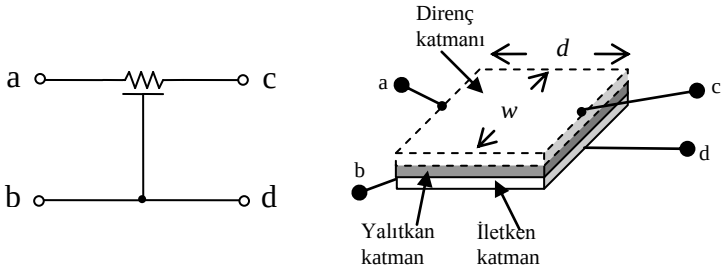
- Transistörün iç kapasitesini bir tasarım parametresi olarak ele almak için otomotik kutuplama devreleri tasarlama zorunluluğu vardır.

• Diğer bir dezavantaj da, MOS transistör kanalının dağılmış parametreli modelinin, bilgisayar tabanlı benzetim programlarında modellenmemiş olmasıdır. Bu modellerde transistör, iç kesim frekansına ulaştığında çalışmaz.

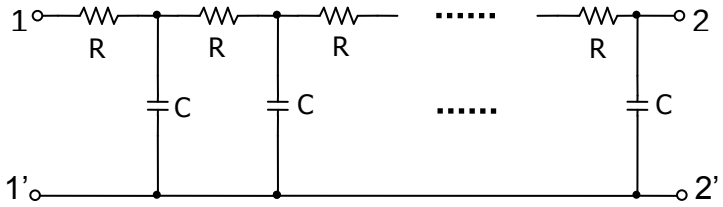
• Transistörler iç yapısı itibariyle lineer değildirler. Birçok lineerleştirme tekniği önerilmiş olmasına rağmen bu teknikler transistörün dağılmış parametreli davranışının baskın olduğu yüksek frekanslarda çalışmayacaklardır [12].

1.2 Düzgün Dağılmış RC Hattı (URC)

Şekil 1.1'de dağılmış parametreli RC devresinin sembolü ve fiziksel olarak nasıl gerçeklendiği görülmektedir. URC'nin toplu parametreli RC yapıları ile eşdeğer devresi ise Şekil 1.2'de verilmiştir [3].



Şekil 1.1 : URC elemanının gösterimi ve fiziksel olarak gerçeklenen yapısı.



Şekil 1.2 : URC elemanının tekrar eden toplu elemanlı RC yapılarıyla eşdeğer devresi.

Şekil 1.2'de görülen yapı, RC transmisyon hattına eşdeğerdir. Bu yolla analizi yapıldığında z parametreleri

$$\left[z_{ij}\right]=\sqrt{\frac{r}{cs}}\begin{bmatrix}\coth(d\sqrt{rcs}) & \operatorname{csch}(d\sqrt{rcs})\\ \operatorname{csch}(d\sqrt{rcs}) & \coth(d\sqrt{rcs})\end{bmatrix} \qquad \textbf{(1.1)}$$

biçiminde elde edilir [3].

z parametrelerinde yer alan hiperbolik fonksiyonlar sonsuz çarpım açılımından yararlanarak

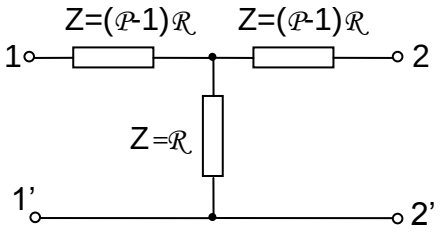
$$z_{11} = z_{22} = \frac{1}{cds} \frac{\prod_{n=1}^{\infty} \left[1 + \frac{4rcs}{(2n-1)^2 \pi^2} \right]}{\prod_{n=1}^{\infty} \left[1 + \frac{rcs}{n^2 \pi^2} \right]} \qquad \textbf{(1.2)}$$

ve

$$z_{12} = z_{21} = \frac{1}{cds} \frac{1}{\prod_{n=1}^{\infty} \left[1 + \frac{rcs}{n^2 \pi^2} \right]} \qquad \textbf{(1.3)}$$

biçiminden ifade edilebilir. Görüldüğü gibi URC elemanına ilişkin z parametrelerinin, sonsuz sayıda kutup ve sıfırı bulunmaktadır [3]. (1.2) ve (1.3) eşitliklerindeki *d* URC elemanının uzunluğu, *r* ve *c* ise birim uzunluk başına düşen direnç ve kapasite değerleridir.

URC'li devrelerin analizini kolaylaştırmak üzere, bir URC elemanı Şekil 1.3'teki gibi bir T devresi ile de gösterilebilir.



$$\mathcal{R} = \frac{R}{\sqrt{sRC}\sinh\sqrt{sRC}}$$

$$\mathcal{P} = \cosh\sqrt{sRC}$$

Şekil 1.3 : URC elemanına ilişkin eşdeğer T devresi.

1.3 MOS Transistörün Ayarlanabilir URC Olarak Kullanılması

V_{DS}=0 çalışma noktasında, kuvvetli evirtim doymasız bölgede çalışan bir MOS transistörün yüzey potansiyelinin kanal boyunca sabit oluşu, evirtim ve deplesyon (depletion) katmanlarının üniform olarak dağılmasını sağlar. Bu durumda savak iletkenliği

$$g_d = \mu C'_{OX} \left[\frac{W}{L} \right] (V_{GS} - V_T) \qquad \textbf{(1.4)}$$

ince oksitten kaynaklanan kapasite

$$C_{OX} = C'_{OX} WL \qquad \textbf{(1.5)}$$

ve deplesyon katmanının kapasitesi

$$C_D = WLC'_{OX}\, b \tag{1.6}$$

$$b = \frac{\sqrt{(2q\varepsilon_s N_B)}}{2\sqrt{(\phi_B + V_{SB})C'_{OX}}} \tag{1.7}$$

olacaktır. Geçit ve taban gerilimlerinin küçük değişim aralıklarında, iç bölge ile taban arasındaki toplam kapasite

$$C = C'_{OX}\, WL(b+1) \tag{1.8}$$

ve bu çalışma bölgesinde MOS transistörün RC zaman sabiti de

$$\tau = RC = \frac{1}{g_d} C = \frac{L^2(b+1)}{\mu(V_{GS} - V_T)} \tag{1.9}$$

olacaktır. (1.9)'da görüldüğü gibi RC zaman sabiti V_{GS} gerilimiyle kontrol edilebilmektedir [11].

1.4 URCli Süzgeç Devreleri

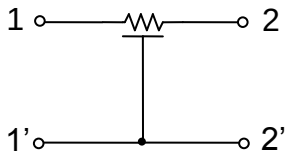
Bu alt bölümde, konuyla ilgili çalışmalara kaynak olmuş minimum elemanlı bazı URCli temel süzgeç devreleri tanıtılacaktır.

1.4.1 Tek URCli AG süzgeç

Şekil 1.4'te görülen URC elemanının açık devre gerilim transfer fonksiyonu τ=RC olmak üzere, (1.2) ve (1.3) eşitliklerinden yararlanarak elde edilen

$$G_{21} = \frac{V_2}{V_1} = \frac{z_{21}}{z_{11}} = \operatorname{sech}(s\tau) = \frac{1}{\prod_{n=1}^{\infty}\left[1 + \frac{4\tau s}{(2n-1)^2\pi^2}\right]} \approx \frac{\pi^2/4\tau}{s + \pi^2/4\tau} \tag{1.10}$$

fonksiyonu, baskın kutup yaklaşımıyla 1. dereceden bir AG süzgeç fonksiyonu gibi düşünülebilir [3].



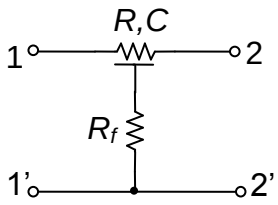
Şekil 1.4 : Baskın kutup yaklaşımıyla tek URC ile birinci dereceden AG süzgeç devresi.

1.4.2 URCli-toplu elemanlı çentik süzgeç

Şekil 1.5'teki gibi kapasitif ucuna toplu parametreli bir direnç eklenen tek URC elemanı, çentik süzgeç olarak kullanılabilir [3]. Bu durumda açık devre gerilim transfer fonksiyonu τ=RC olmak üzere,

$$G_{21}=\frac{V_2}{V_1}=\frac{z_{21}}{z_{11}}=\frac{1+\frac{R_f}{R}\sqrt{s\tau}\sinh(\sqrt{s\tau})}{\cosh(\sqrt{s\tau})+\frac{R_f}{R}\sqrt{s\tau}\sinh(\sqrt{s\tau})} \qquad \textbf{(1.11)}$$

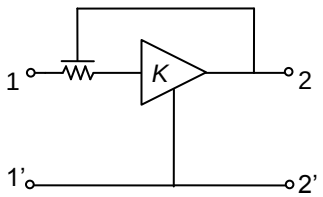
olarak elde edilir.



Şekil 1.5 : Çentik süzgeç devresi.

1.4.3 Wyndrum'un yüksek Q'lu AG süzgeç devresi

Wyndrum tarafından, Şekil 1.6'daki gibi K kazançlı GYGK ile bir URC elemanı kullanılarak, yüksek Q'lu bir AG süzgeç önerilmiştir. Bu süzgeç devresi, K'nın değerine bağlı olarak, negatif reel ya da kompleks kutupları gerçeklemek üzere kullanılmaktadır [6].



Şekil 1.6 : Wyndrum'un yüksek Q'lu AG süzgeç devresi.

Bu devreye ilişkin açık devre gerilim transfer fonksiyonu,

$$G_{21}=\frac{V_2}{V_1}=\frac{\frac{K}{1-K}}{\cosh(\sqrt{sRC})+\frac{K}{1-K}} \qquad \textbf{(1.12)}$$

olarak elde edilir.

$$0{,}33\le K\le 0{,}92 \qquad \textbf{(1.13)}$$

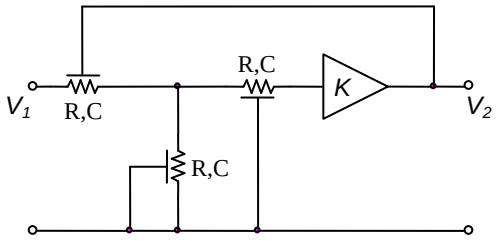
$$0{,}33 \le K \le 0{,}5 \quad \textbf{(1.14)}$$

$$0{,}5 \le K \le 0{,}92 \quad \textbf{(1.15)}$$

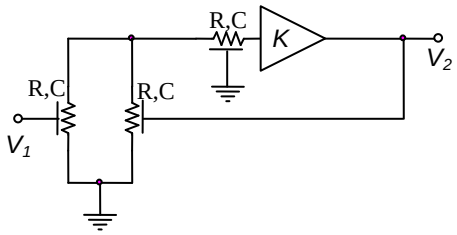
Devre (1.13) durumunda asimptotik kararlı, (1.14) durumunda negatif reel iki kutup (1.15) durumunda ise sol yarı s-düzleminde kompleks baskın kutup çifti bulundurmaktadır.

1.4.4 Renz'in AG ve BG süzgeç devreleri

Renz tarafından bir GYGK, 3 URC elemanı kullanılarak Şekil 1.7'de görülen AG ve Şekil 1.8'de görülen BG süzgeçler önerilmiştir [12]. AG süzgeç devresine ilişkin açık devre gerilim transfer fonksiyonu (1.16), BG süzgeç devresine ilişkin açık devre gerilim transfer fonksiyonu ise (1.17)'de verilmiştir.



Şekil 1.7 : Renz'in AG süzgeç devresi.



Şekil 1.8 : Renz'in BG süzgeç devresi.

$$G_{21} = \frac{V_2}{V_1} = \frac{K}{(5-K)P + K + 1} = \frac{K}{(5-K)\cosh(\sqrt{sRC}) + K + 1} \quad \textbf{(1.16)}$$

$$G_{21} = \frac{V_2}{V_1} = \frac{K(P-1)}{(5-K)P + K + 1} = \frac{K(\cosh(\sqrt{sRC}) - 1)}{(5-K)\cosh(\sqrt{sRC}) + K + 1} \quad \textbf{(1.17)}$$

$$(K = Kuvvetlendiricinin\ kazanca,\ P = \cosh(\sqrt{sRC}))$$

1.5 İncelenen Problemlerin Tanımı

Salt transistörlü süzgeç devreleri çeşitli süzgeç fonksiyonlarını sağlamak üzere, direnç ve kapasite kullanılmadan sadece transistörlerden oluşmuş devrelerin tasarımından oluşur. Bu tanımla salt transistörlü süzgeçler, aktif-RC süzgeç devrelerinde direnç ve kapasitenin yerine transistör eşdeğerlerinin konulduğu süzgeç devreleri olarak düşünülebilir. Ancak bu durumda aktif-URC devre sentezine yönelik çalışmalar gözardı edilmiş olmaktadır. Bu açıdan ilk olarak tez çalışmasının kapsamını aktif-URC süzgeç devreleri ve bu devrelerde MOS URCnin kullanılmasıyla elde edilen salt transistörlü süzgeç devrelerinin oluşturduğunu belirtmek gerekir.

Salt transistörlü süzgeç devresi tasarlanırken tutulan bir yol, önceden önerilmiş ve çeşitli özellikleriyle öne çıkan bir süzgeç devresinden yeni bir salt transistörlü süzgeç devresinin elde edilmesidir. Ancak, bu yolla önerilen devrelerde ele alınan devre analiz edilmeyip yeni devreye nasıl geçildiği gösterilmeden yeni devre doğrudan verilmektedir.

Diğer bir yol ise önce integral alıcı gibi temel süzgeç bloklarını tasarlamak, ardından amaca göre süzgeç fonksiyonunu sağlayan devreyi elde etmektir. Aktif-URC devre sentezinde, $\sqrt{s}$ düzleminde doğrudan bu yolla sentezi sağlayacak bir integral alıcı devre bulunmamaktadır. Bu amaçla dolaylı olarak sentezin yapıldığı URC tabanlı *s* düzleminde integral alıcı devreler önerilmiştir. Ancak, aktif-URC devre sentezinde bilinen aktif-RC devre sentezi yöntemlerini kullanmaya olanak sağlayan bu esnek yöntemin temelini oluşturan URC tabanlı s düzleminde integral alıcı devrelerle ilgili çalışmalar sınırlı kalmıştır.

Öte yandan, URC elemanına yönelik çalışmaların genel olarak devre sentezi içerisinde çok sınırlı kaldığı konuya ilişkin çalışmalarda da görülecektir. URC elemanına yönelik yeni uygulama alanlarının araştırılması da bu alanda sınırlı kalan çalışmaların etki alanını genişletecektir.

Kısaca değindiğimiz bu nedenler salt transistörlü yeni süzgeç devrelerinin tasarımını, aktif-URC devre sentezi yöntemlerinin geliştirilmesini ve URC elemanı için yeni uygulama alanlarının araştırılmasını önemli hale getirmektedir.

Bu amaçla bu tezde salt transistörlü süzgeç tasarımına yönelik,

- İncelenen salt transistörlü bir referans süzgeç devresinin analiziyle, yeni süzgeç fonksiyonlarının da sağlanabileceği çok fonksiyonlu süzgeç devrelerinin tasarlanması,
- Aktif-URC devre sentezinde aktif-RC devre sentezine yönelik yöntemleri kullanabilme olanağı sağlayacak URC tabanlı s düzleminde yeni integral alıcı devrelerin tasarlanması,
- URC elemanının özelliklerini bir bütün olarak ele alıp önemli avantajlar sağlayabileceği yeni uygulama alanlarının araştırılması problemleri, incelenmiştir.

1.6 Konuya İlişkin Çalışmalar

1960lı yıllarda URC elemanının ince film teknolojisiyle üretilmesiyle toplu parametreli direnç ve kapasite elemanlarının yanında URC elemanı da devre tasarımında kullanılmaya başlamıştır.

İlk çalışmalar URC elemanının analizine ve tanıtılmasına yönelik olmuştur. Heizer [4], 1962'de URCli pasif devrelerin analizine yönelik bir çalışma yapmıştır. Braun ve Novak [5], 1967'de URC elemanının fiziksel özelliklerinin, bu yeni elemanı içeren devrelerin analizine yönelik çeşitli çalışmalar yapılmıştır.

Ardından, çeşitli aktif elemanlar ve URC elemanlarının kullanıldığı aktif-URC devreler, devre sentezinde araştırmacıların yöneldiği yeni bir çalışma alanı oluşturmuştur.

1968'de Wyndrum [6] aktif geri beslemeli bir aktif-URC AG süzgeç devresi önermiştir. Bir URC ve bir bağımlı gerilim kaynağından oluşan bu süzgeç devresi yalnızca bir URC elemanının kullanıldığı AG süzgeç devresine göre kesim frekansında keskin bir düşüş göstermiştir. Ayrıca kullanılan bağımlı gerilim kaynağının k kazancı ile de kalite faktörü ayarlanabilmekte ve yüksek kalite faktörüne sahip karakteristikler elde edilebilmiştir.

1971'de Johnson ve Huelsman [8] YG ve AG olmak üzere iki süzgeç devresi önermişlerdir. Eviren türden bir kuvvetlendirici ve bir URC elemanından başka bu devrelerde toplu parametreli direnç ve kapasite elemanları da kullanılmıştır.

1972'de Swart ve Campbell [9] bir band geçiren süzgeç devresi önermişlerdir. Bir URC ve toplu parametreli dirençten oluşan çentik süzgeç devresini eviren türden bir kuvvetlendiricinin geri besleme yolunda kullanarak band geçiren türden bir süzgeç elde etmişlerdir. Kullanılan özel üretilmiş URC elemanının kapasitesi bir kutuplama gerilimiyle kontrol edilerek BG süzgeç ayarlanabilmektedir.

1974'te Bialko ve Guzinski [10] özel üretilmiş dört katmanlı URC elemanını eviren türden kuvvetlendiricinin geri besleme yolunda kullanarak bir BG süzgeç devresi önermişlerdir. Bu devrenin kalite faktörünün kuvvetlendiricinin kazancındaki değişimlere duyarlığı sıfır olmuştur. Bu devrede toplu parametreli direnç ya da kapasite elemanı kullanılmamış ancak klasik üç katmanlı(direnç katmanı, yalıtkan katman, iletken katman) URC yerine özel bir üretim gerektiren dördüncü bir katmana, direnç katmanına ihtiyaç duyulmuştur.

1984'te Khoury, Tsividis ve Banu [11] MOS transistörün, ince film teknolojisiyle üretilmiş URC elemanının yerine kullanılabileceğini göstermişlerdir. Savak kaynak gerilimi yaklaşık olarak sıfır, kuvvetli evirtim doymasız bölgede çalışacak şekilde kutuplanmış bir MOS transistörde kanal direnci ve ince oksitten kaynaklanan kapasitenin bir URC gibi davranacağı bir AG süzgeç devresi uygulamasında göstermiştir. Bu AG süzgeç devre tek bir URCden oluşan URCli en temel AG süzgeç devredir. Ancak kullanılan eleman ince film URC değil MOS URC elemanıdır. Çıkışında kullanılan gerilim izleyicinin de bir aktif eleman olarak MOS transistörlerden oluştuğu düşünülecek olursa URCli süzgeç devresinin sadece transistörlerden oluştuğu bu yeni durum, salt transistörlü süzgeç devresi kavramını ortaya çıkarmıştır.

1987'de Tsividis [21] yeni bir salt transistörlü AG süzgeç devresi önermiştir. Bu devre 1968'de Wyndrum'un [6] önerdiği yüksek kalite faktörüne sahip AG süzgeç devresidir. Tsividis, Wyndrum'un devresinde ince film URC yerine MOS URC kullanarak bu devreyi salt transistörlü olarak gerçekleştirmiştir.

1990'da Pu ve Tsividis [12] OTA-C integratör devresinde MOS transistörün geçit kapasitesinin harici bir kapasite elemanı yerine yük olarak kullanılması durumunu incelemişlerdir. Bu durumda, fark kuvvetlendiricisinin giriş transistörlerinin bir faz gecikmesine, yük kapasitesi olarak kullanılan MOS transistörlerin ise ters işaretli bir faz kaymasına neden olduğu görülmüştür. Eğer transistör parametreleri bu zıt yönlü

faz kaymaları birbirine eşitlenecek şekilde ayarlanırsa, salt transistörlü kayıpsız bir integratörün elde edilebilceğini göstermişlerdir. Ancak faz kaymalarını basit devrelerle birbirine eşitlemek mümkün olmamakta ve oldukça karmaşık devrelere ihtiyaç duyulmaktadır. Yine bu çalışmada [12] Renz'in 1976'da önerdiği AG ve BG süzgeç devrelerinde ince film URCler yerine MOS URCler kullanılarak salt transistörlü BG ve AG süzgeç devreleri önerilmiştir.

1990'da Barranco, Seaberg ve Angulo [18] MOS URClerin lineerleştirilmesine yönelik çalışmalarının bir uygulaması olarak yine Renz'in 1976'da önerdiği AG ve BG süzgeçlerinde MOS URCler kullanarak gerçekleştirmişlerdir.

Dağılmış parametreli süzgeç tasarımında, karmaşık hiperbolik fonksiyonlar ile işlem yapmanın zorluğunu aşmak üzere, çeşitli sentez yöntemleri önerilmiştir. Bunlardan biri de, 1990'da Khoury ve Tsividis'in [19], integral alıcı gibi klasik toplu parametreli süzgeç tasarımında kullanılan yapı bloklarına eşdeğer, iki URC ve aktif elemanlardan oluşan, dağılmış parametreli eşdeğer devrelerin elde edildiği çalışmasıdır. Bu çalışmada 2 eş URC ve bir bağımlı kaynak kullanılarak bir geçiş kapasitesinin elde edilebileceği ve bu geçiş kapasitesini kullanarak bir integral alıcının elde edilebileceği gösterilmiştir.

Dağılmış parametreli süzgeç tasarımına yönelik diğer bir yöntem de 1992'de Li ve El-Masry'nin [20] MOS transistörün yüksek frekans küçük işaret eşdeğer devre modelini kullandıkları çalışmadır. Bu çalışmada MOS transistörün yüksek frekans küçük işaret eşdeğerine ilişkin y-parametreleri 2. dereceden transfer fonksiyonlarına karşılık düşürülerek sentez işlemi tek bir MOS transistörün seçilecek topolojisine indirgenmiştir. Bu yolla YG türden üç süzgeç devresi önerilmiştir.

Salt transistörlü süzgeç tasarımında araştırmacıların izlediği diğer bir yol da varolan devrenin giriş-çıkış ilişkilerini incelemek ve benzer avantajlara sahip çeşitli türden yeni süzgeç fonksiyonları elde etmektir. Wyndrum'un [6] 1968'de önerdiği yüksek Q'lu AG süzgeci, Tsvidis [21] tarafından 1987 yılında salt transistörlü olarak gerçeklenmiş ve bir kontrol gerilimiyle kalite faktörünün ayarlanabildiği gösterilmiştir. Li'nin [22] 1993'te yaptığı çalışmada bu AG süzgecin giriş çıkışlarında küçük bir değişiklik yapılarak, aynı avantajlara sahip YG süzgeç devresi elde edilmiştir. Elde edilen YG süzgeç devresinin kalite faktörü de kuvvetlendiricinin kazancıyla ayarlanabilmektedir.

1993'te Li [23] yine MOS transistörün yüksek frekans küçük işaret eşdeğerini kullanarak yeni bir salt transistörlü alçak geçiren süzgeç devre önermiştir. Bu süzgeç devresinin kesim frekansı bir kontrol gerilimiyle ayarlanabilmektedir.

1996'da Guzinski ve Kielbasinski [24] salt transistörlü bir Ç süzgeç devresi önermişlerdir. Bu çalışmalarında toplu parametreli bir direnç ve URC elemanından oluşan bilinen çentik süzgeç devresinde URC elemanı olarak MOS URC elemanı kullanmışlardır. Devreyi bir gerilim izleyici üzerinden sürerek, toplu parametreli direnç yerine de bu gerilim izleyicinin parazitik çıkış direncini kullanmışlardır. Ancak bu direnç çok dar bir kontrol edilebilir aralığa sahiptir.

Dağılmış parametreli süzgeç tasarımına yönelik zorlukları aşmada kullanılan bir diğer yöntem de, tasarlanmış bir süzgeç devresinin diğer süzgeç devreleri için yapı bloğu olarak ele alınarak, bu blok ve aktif elemanlardan oluşan bir toplama devresi kullanılarak diğer süzgeç fonksiyonlarının gerçeklenmesidir.

1997'de Kielbasinski [25] bu yolla bir BG süzgeç önermiştir. Önce toplu parametreli direnç için gerilim izleyicinin parazitik direncinin kullanıldığı Ç süzgeç devresi elde edilmiş sonra bu Ç süzgeci bir işlemsel kuvvetlendiricinin geri besleme yolunda kullanılarak salt transistörlü BG süzgeç devresi önerilmiştir.

1998'de Tangtisanon ve diğerleri [26], klasik tek kapasitif katmanlı URC yerine çift kapasitif katmanlı URC kullandıkları çalışmada bir gerilim izleyici ve URC elemanlı AG süzgeç devresi önermişlerdir. Klasik URC yerine özel bir URC elemanı kullanıldığı için süzgeç devresinin uygulama alanı çok sınırlı kalmıştır.

1999'da Guzinski ve Kielbasinski [27] 1996'da önerdikleri [24] gerilim izleyicinin parazitik direncinin toplu parametreli direnç olarak kullanıldığı Ç süzgeç devresinde direncin kontrol edilebilirliğini iyileştirmişlerdir. Bu salt transistörlü Ç süzgeç devresini de işlemsel kuvvetlendiricinin geri besleme yolunda kullanarak BG süzgeç elde etmişlerdir.

2000'de Janchitrapongvej ve diğerleri [28] klasik tek kapasitif katmanlı URC yerine üç kapasitif katmanlı URC kullandıkları çalışmada bir gerilim izleyici ve URC elemanlı AG süzgeç devresi önermişlerdir. 2000'de yaptıkları diğer çalışmada [29] ise çift kapasitif katmanlı iki URC ve bir gerilim kuvvetlendirici kullanarak bir AG süzgeç devresi önermişlerdir. Bu iki çalışmada da klasik URC yerine özel bir URC

elemanı kullanıldığı için bu süzgeç devrelerinin de uygulama alanı çok sınırlı kalmıştır.

URC ve aktif elemanlar kullanılarak integral alıcı devrelerin önerildiği diğer bir çalışma da 2002 yılında [30] ve 2003 yılında [31] Sotiriadis ve Tsividis tarafından yapılmıştır. Bu çalışmalarında, 1990 yılında Khoury ve Tsividis [19] tarafından önerilen iki eş URCli integral alıcılarda URClerin eşleşme problemine yönelik bir çözüm olmak üzere tek URC ve bağımlı kaynaklardan oluşan integral alıcı devreler önerilmiştir .

2002'de Kielbasinski [32] MOS transistörün ince oksit ve deplesyon katmanlarına ilişkin kapasitelerinin etkilerini ayrı ayrı inceleyerek çift kapasitif katmanlı bir URC elemanı olarak değerlendirilip değerlendirilemeyceğini ele almıştır. Wyndrum'un AG süzgeç devresinde [6] yaptığı incelemede deplesyon katmanına ilişkin kapasitenin MOS transistörü çift kapasitif kamanlı URC olarak değerlendiremeyecek kadar küçük olduğunu göstermiştir.

2002'de Phantonglow ve diğerleri [34] üç URC elemanı ve bir gerilim kuvvetlendirici kullanarak band geçiren bir süzgeç önermişlerdir. Renz'in band geçiren süzgeç devresiyle [12] karşılaştırıldığında elemanların duyarlıklarının daha düşük olduğu belirtilmiştir.

2003'te Fujimoto ve Kodama [33] çift kapasitif katmanlı iki URC ve eviren türden gerilim kuvvetlendirici kullanarak yeni bir AG süzgeç devre önermişlerdir. Bu çalışmada klasik URC yerine özel bir URC elemanı kullanıldığı için bu süzgeç devresinin de uygulama alanı çok sınırlı kalmıştır.

2005'te Prajnanchai ve diğerleri [35,36] iki URC ve bir gerilim kuvvetlendirici kullanarak yeni bir YG süzgeç önermişlerdir. Önerdikleri devrede MOS URCler kullanarak elde ettikleri salt transistörlü devrenin benzetimini yapmışlardır.

1.7 Tezde İzlenen Yol

Bu tezde, ikinci bölümde, incelenen salt transistörlü süzgeç devresinin analiziyle, yeni süzgeç fonksiyonlarını da sağlayabilen çok fonksiyonlu süzgeç devrelerinin tasarlanması problemi incelenmiştir. Bu amaçla, önce ele alınan devrenin URC elemanının T eşdeğer devresi yardımıyla analizi yapılmış, olası devre girişleri

belirlenerek analizi yapılmış ve yeni süzgeç fonksiyonlarını gerçekleştirdiği gösterilmiştir.

Üçüncü bölümde, aktif-URC devre sentezinde aktif-RC devre sentezine yönelik yöntemleri kullanabilme olanağı sağlayacak URC tabanlı *s* düzleminde yeni integral alıcı devrelerin tasarlanması problemi incelenmiştir. İlk olarak araştırmacıları aktif-URC devre sentezinde genel bir yöntem arayışına götüren sebebler sıralanmıştır. iki URCli integral alıcı, geçiş kapasitesi ve integral alıcı alt-devreleri kısaca tanıtıldıktan sonra, yeni integral alıcı alt-devreleri ve bu alt-devrelerden oluşan yeni bir geçiş kapasitesi ve iki URCli yeni bir integral alıcı devre önerilmiştir. Ardından tek URCli integral alıcı devre tanıtılmıştır. Yine bu bölümde önerilen iki URCli yeni integral alıcı alt-devrelerden yola çıkarak önce yeni bir tek URCli kayıplı integral alıcı devre önerilmiş ardından bu kayıplı integral alıcı devrenin nasıl kayıpsız integral alıcı devreye dönüştürüleceği gösterilmiştir.

Dördüncü bölümde, yine URC tabanlı *s* düzleminde yeni integral alıcı devrelerin tasarlanması problemi ele alınmıştır. Bu kez, tek URCli integral alıcı, devre parametreleri açısından incelenmiş ve URC elemanının geri besleme yolundaki bağımlı kaynaklardan oluşan alt-devre ele alınmıştır. Bu alt-devrenin NEÇ tabanlı bir yapıyla gerçeklenebileceği ve bu durumda MOS URCli eşdeğerinde kutuplama koşulunu da sağlayacağı gösterilerek NEÇ-URC tabanlı yeni bir salt transistörlü integral alıcı devre önerilmiştir. CCCII+'nin NEÇ eşdeğeri tasarlanıp URC elemanı olarak da MOS URC kullanılarak salt transistörlü *s* düzleminde yeni integral alıcının benzetimi yapılmıştır.

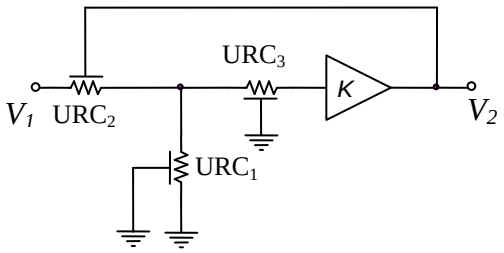
Beşinci bölümde, URC elemanının özelliklerini bir bütün olarak ele alıp önemli avantajlar sağlayabileceği yeni uygulama alanlarının araştırılmıştır. Bu amaçla, ilk olarak URC elemanının tanım bağıntısı yeni bir yaklaşıklıkla yeniden ele alınmıştır. Çalışma frekansına bağlı olarak, belli bir çalışma frekansına kadar kapasite elemanı sonrasında da 0,5. dereceden kesirli bir kapasite elemanı gibi davrandığı gösterilmiştir. Kesirli dereceden kapasite uygulaması olarak da 1. dereceden kesirli bir BG süzgeç devresinin SPICE programı ile benzetimi yapılarak başarımı gösterilmiştir.

2. YENİ ÇOK FONKSİYONLU SÜZGEÇ DEVRELERİ

Toplu parametreli yaklaşımla süzgeç tasarımında yapılan çalışmaların önemli bir kısmını AG, BG, YG süzgeç fonksiyonlarını birlikte gerçekleştiren üniversal süzgeç devreleri oluşturmaktadır. Benzer şekilde dağılmış parametreli yaklaşımla süzgeç tasarımında da üniversal süzgeç devrelerinin ya da çok fonksiyonlu süzgeç devrelerinin elde edilmesi aynı devrenin çok amaçlı kullanılmasına olanak sağlamasından dolayı önemli olacaktır. Bu amaçla bu bölümde dağılmış parametreli yaklaşımla önerilmiş devrelerden hareketle, transfer fonksiyonunun determinantını değiştirmeden (devrenin topolojisi aynı), uygun ileri yollar sokularak (girişler tanımlanarak) yeni süzgeç fonksiyonları gerçekleştirilecektir.

Bu bölümde, dağılmış parametreli bilinen bir süzgeç devresinden hareketle, başka süzgeç fonksiyonlarını da sağlayacak şekilde girişlerinin yeniden düzenlenmesiyle yeni devreler elde edilerek, bu devrelerin MOS URC ile SPICE programında benzetimi yapılarak sonuçları verilecektir.

2.1 Renz'in AG -BG Süzgeç Devresinden YG Karakteristiğin Elde Edilmesi

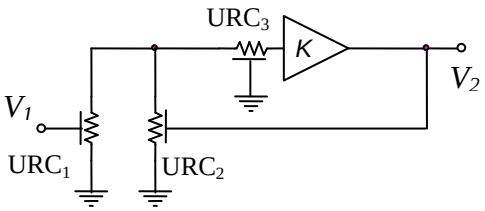


Şekil 2.1 : Renz'in AG süzgeç devresi.

Renz'in Şekil 2.1'de önerdiği AG süzgeç devresi ele alınsın. Üç eş URC ve kuvvetlendiriciden oluşan bu devrede çıkış bir *K* kazançlı kuvvetlendiricinin düşük empedanslı çıkışından alınmaktadır. Giriş de URC_2'nin rezistif ucundan uygulanmaktadır. Şekil 1.3'te verilen URC elemanının eşdeğer T-devresi kullanılarak bu devrenin analizi yapılabilir. Şekil 2.1'deki AG süzgeç devresine ilişkin bu yolla elde edilen açık devre gerilim transfer fonksiyonu (2.1)'de görülmektedir.

$$G_{21}=\frac{V_2}{V_1}=\frac{K}{3P^2-K(P-1)-1}=\frac{K}{3\cosh^2(\sqrt{sRC})-K(\cosh(\sqrt{sRC})-1)-1} \qquad \textbf{(2.1)}$$

Devre incelenecek olursa URC_1'in rezistif ve kapasitif uçları, URC_3'ün ise kapasitif ucu topraklanmıştır.



Şekil 2.2 : Renz'in BG süzgeç devresi.

Şimdi de Renz'in önerdiği Şekil 2.2'de görülen BG süzgeç devresi ele alınsın. Dikkat edilecek olursa Şekil 2.1'de verilen aynı devre üzerinde farklı bir giriş tanımlanarak BG süzgeç devresine geçilmiştir. URC elemanının eşdeğer T-devresi kullanılarak bu devrenin analizi yapılmış ve elde edilen açık devre gerilim transfer fonksiyonu (2.2)'de verilmiştir.

$$G_{21}=\frac{V_2}{V_1}=\frac{K(P-1)}{3P^2-K(P-1)-1}=\frac{K(\cosh(\sqrt{sRC})-1)}{3\cosh^2(\sqrt{sRC})-K(\cosh(\sqrt{sRC})-1)-1} \qquad \textbf{(2.2)}$$

Öte yandan Şekil 2.2'de görülen BG süzgeç devresi incelendiğinde Şekil 2.1'deki AG devrede girişin uygulandığı URC_2'nin rezistif ucunun topraklandığı, topraklı olan URC_1'in kapasitif ucununsa BG süzgeç devresinin girişi olarak kullanıldığı görülmektedir.

Bu iki devre birlikte incelendiğinde çıkış aynı kalmak üzere URC_2'nin rezistif ucunun ve URC_1'in kapasitif ucunun giriş olarak kullanıldığı görülmektedir. Ancak yapılan çalışmalar incelendiğinde geri kalan, URC_1'in rezistif ucu ve URC_3'ün kapasitif ucunun bir devre girişi olarak ele alınmadığı, karakteristiğinin incelenmediği görülmüştür. Devrenin AG ve BG karakteristikten farklı bir süzgeç karakteristiğini sağlaması durumunda, aynı devre ile yeni bir süzgeç fonksiyonunun daha gerçekleştirilebilmesi yapılacak incelemenin önemini arttırmaktadır.

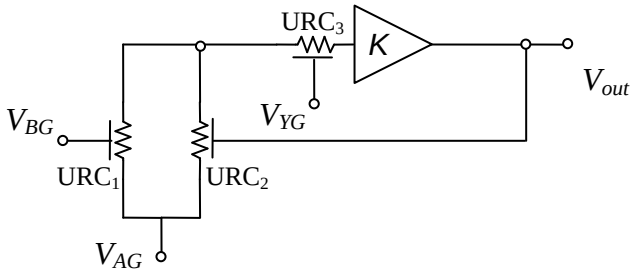
Bu amaçla çıkış aynı kalmak üzere yalnızca URC_1'in rezistif ucu (diğer girişler topraklı) giriş olarak ele alınsın. URC elemanının T-eşdeğer devresi yardımıyla girişi yeni tanımlanmış bu devrenin analizi yapıldığında açık devre gerilim transfer fonksiyonunun (2.1)'de bulunan sonuçla aynı olduğu görülmüştür. Diğer bir deyişle URC_1'in rezistif ucunun giriş olarak alınması durumunda Şekil 2.1'de verilen AG

süzgeç devresiyle aynı transfer fonksiyonuna sahip yeni bir AG süzgeç devresi elde edilmiş olmaktadır.

Şimdi de yalnızca URC_3'ün kapasitif ucu (diğer girişler topraklı) yeni bir giriş olarak ele alınsın. Dikkat edilecek olursa topraklanan diğer olası girişler AG, BG ve AG karakteristikleri sağlamaktadır. Dolayısıyla yeni girişle tanımlanan transfer fonksiyonunun payı, paydasından AG ve BG terimlerin çıkmış halidir. Payda teriminin YG, AG ve BG karakteristiği temsil eden terimlerden oluştuğu düşünülecek olursa yeni devrenin transfer fonksiyonunun YG karakterde olacağı açıktır. URC elemanının T-eşdeğer devresi kullanılarak bu devrenin analizi yapıldığında elde edilen ve (2.3)'te verilen açık devre gerilim transfer fonksiyonu da bu tespiti doğrulamaktadır.

$$G_{21}=\frac{V_2}{V_1}=\frac{K(P-1)(3P+1)}{3P^2-K(P-1)-1}=\frac{K(\cosh(\sqrt{sRC})-1)(3\cosh(\sqrt{sRC})+1)}{3\cosh^2(\sqrt{sRC})-K(\cosh(\sqrt{sRC})-1)-1} \qquad \textbf{(2.3)}$$

Böylelikle tanımlanan yeni girişle ele alınan devre YG süzgeç karakteristiği de sağlamıştır.



Şekil 2.3 : Renz'in (AG, BG) süzgeç devresinden elde edilmiş çok fonksiyonlu (AG, BG, YG) URC yeni süzgeç devresi.

Sonuç olarak AG süzgeç karakteristiği veren iki girişin birleştirilip tek bir giriş olarak uygulanması durumunda Şekil 2.3'te görülen dağılmış parametreli üç girişli tek çıkışlı çok fonksiyonlu süzgeç devresi elde edilmiş olur. Bu devreye ilişkin çıkış URC elemanının T-eşdeğeri yardımıyla *P* cinsinden (2.4)'teki gibi elde edilir ve *s*-domeninde (2.5)'teki sonuca varılır.

$$V_{out}=\frac{K(P-1)(3P+1)V_{YG}+K(P-1)V_{BG}+2KV_{AG}}{3P^2-K(P-1)-1} \qquad \textbf{(2.4)}$$

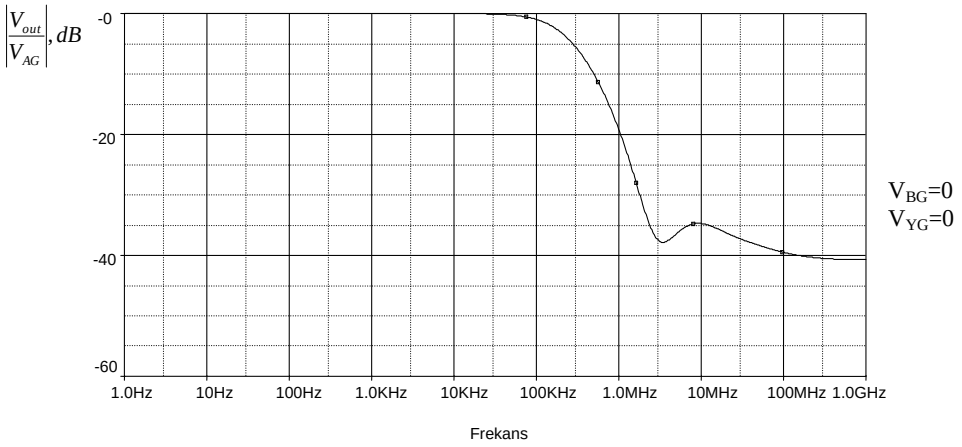
$$V_{out}=\frac{K(\cosh(\sqrt{sRC})-1)(3\cosh(\sqrt{sRC})+1)V_{YG}+K(\cosh(\sqrt{sRC})-1)V_{BG}+2KV_{AG}}{3\cosh^2(\sqrt{sRC})-K(\cosh(\sqrt{sRC})-1)-1} \qquad \textbf{(2.5)}$$

Devrede birim kazançlı kuvvetlendirici kullanılması durumunda (*K=1*) sırasıyla (2,6) ve (2,7) eşitlikleri elde edilmektedir.

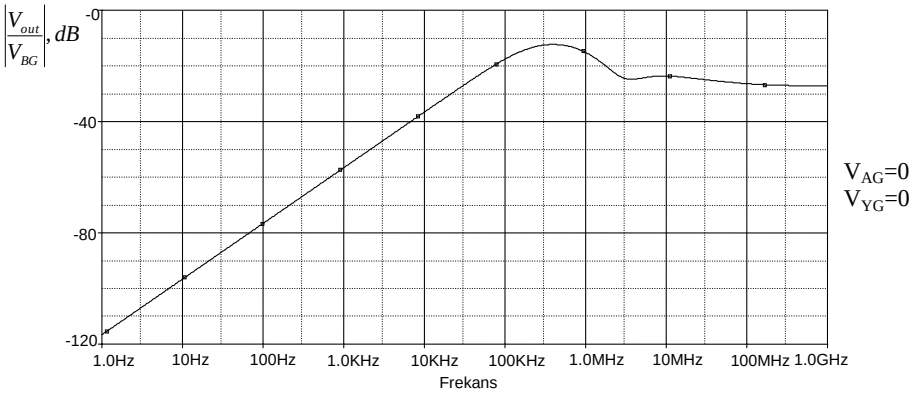
$$V_{out} = \frac{(P-1)(3P+1)V_{YG} + (P-1)V_{BG} + 2V_{AG}}{3P^2 - P} \qquad \textbf{(2.6)}$$

$$V_{out} = \frac{(\cosh(\sqrt{sRC})-1)(3\cosh(\sqrt{sRC})+1)V_{YG} + (\cosh(\sqrt{sRC})-1)V_{BG} + 2V_{AG}}{3\cosh^2(\sqrt{sRC}) - \cosh(\sqrt{sRC})} \qquad \textbf{(2.7)}$$

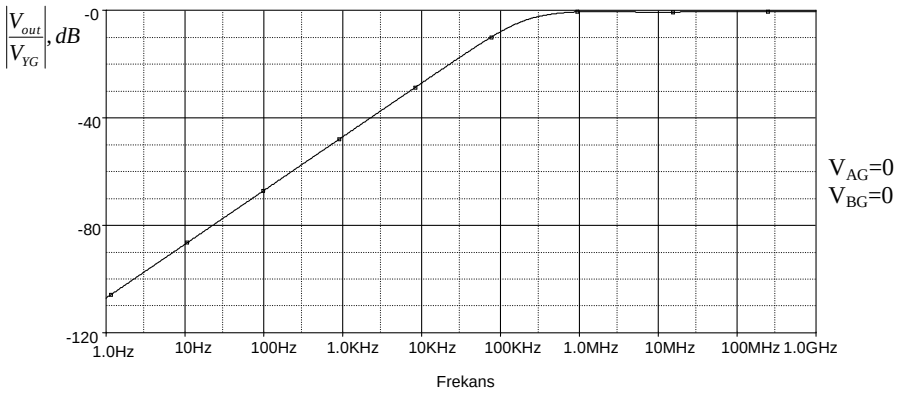
Şekil 2.3'te görülen çok fonksiyonlu süzgeç devresinin başarımını incelemek üzere PSPICE programında benzetimi yapılmıştır.



Şekil 2.4 : AG karakteristik.



Şekil 2.5 : V_{SB}=0 iken BG karakteristik.

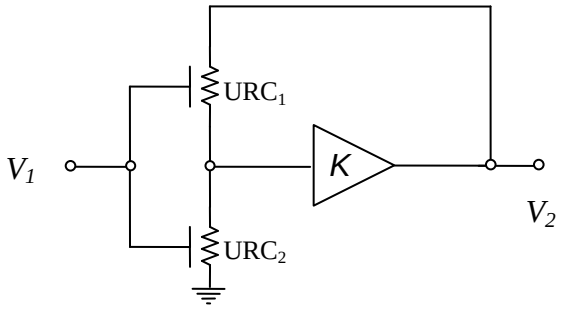


Şekil 2.6 : V_{SB}=0 iken YG karakteristik.

Benzetim sonuçları Şekil 2.4-2.6'da verilmiştir. Benzetimlerde elemanın görünmeyen "bulk" ucunun bağlanma biçimine bağlı olarak, V_{SB}=0 iken YG karakteristik iyileşmekte BG karakteristik kötüleşmekte, V_B=0 iken BG karakteristik iyileşmekte, YG karakteristik kötüleşmektedir

2.2 YG Süzgeç Devresinden AG Karakteristiğin Elde Edilmesi

Mevcut devre topolojisini değiştirmeden, yeni bir giriş tanımlayarak yeni süzgeç fonksiyonlarını gerçeklemek üzere ele alınacak olan diğer bir devre de [35,36]'da önerilen devredir.



Şekil 2.7 : YG süzgeç devresi [35,36].

Bu amaçla Şekil 2.7'de verilen YG süzgeç devresi ele alınsın. İki eş URC ve kuvvetlendiriciden oluşan bu devrede de çıkış bir K kazançlı kuvvetlendiricinin düşük empedanslı çıkışından alınmaktadır. Giriş de URC_1 ve URC_2'nin kapasitif uçlarından uygulanmaktadır. URC elemanının eşdeğer T-devresi kullanılarak bu devrenin analizi yapılabilir. Şekil 2.7'deki YG süzgeç devresine ilişkin bu yolla elde edilen açık devre gerilim transfer fonksiyonu (2.8)'de görülmektedir.

$$G_{21} = \frac{V_2}{V_1} = \frac{2K(P-1)}{2P-K} = \frac{2K(\cosh(\sqrt{sRC})-1)V_{YG}}{2\cosh(\sqrt{sRC})-K} \qquad \textbf{(2.8)}$$

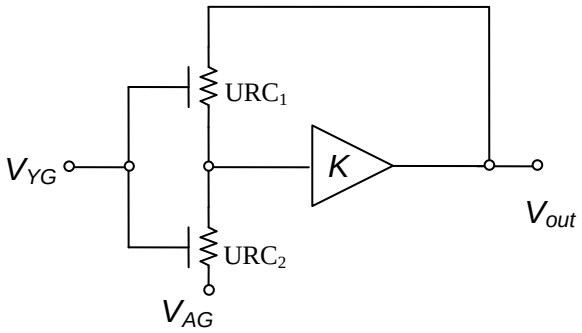
Devre incelenecek olursa, URC_2'nin rezistif ucu topraklanmış olduğu görülmektedir.

Yapılan çalışmalar incelendiğinde URC_2'nin rezistif ucunun bir devre girişi olarak ele alınmadığı, karakteristiğinin incelenmediği görülmüştür. Devrenin YG karakteristikten farklı bir süzgeç karakteristiğini sağlaması durumunda aynı devre ile yeni bir süzgeç fonksiyonunun daha gerçekleştirilebilmesi, yapılacak incelemenin önemini arttırmaktadır.

Bu amaçla çıkış aynı kalmak üzere yalnızca URC_2'nin rezistif ucu (diğer giriş topraklı) giriş olarak ele alınsın. URC elemanının T-eşdeğer devresi yardımıyla girişi yeni tanımlanmış bu devrenin analizi yapıldığında elde edilen açık devre gerilim transfer fonksiyonu (2.9)'da verilmiştir.

$$G_{21} = \frac{V_2}{V_1} = \frac{K}{2P-K} = \frac{2K(\cosh(\sqrt{sRC})-1)V_{YG} + KV_{AG}}{2\cosh(\sqrt{sRC})-K} \qquad \textbf{(2.9)}$$

İncelendiğinde, bu transfer fonksiyonunun AG süzgeç karakteristiğini verdiği görülebilir. Böylelikle tanımlanan yeni girişle ele alınan devre AG süzgeç karakteristiği de sağlamıştır.



Şekil 2.8 : YG süzgeç devresinden [35,36] elde edilmiş YG, AG süzgeç devresi.

Sonuç olarak AG süzgeç karakteristiği veren yeni girişin de uygulanması durumunda Şekil 2.8'de görülen dağılmış parametreli iki girişli tek çıkışlı çok fonksiyonlu süzgeç devresi elde edilmiş olur. Bu devreye ilişkin çıkış URC elemanının T-eşdeğeri yardımıyla *P* cinsinden (2.10)'daki gibi elde edilir ve *s*-domeninde (2.11)'deki sonuca varılır.

$$V_{out} = \frac{2K(P-1)V_{YG} + KV_{AG}}{2P-K} \qquad \textbf{(2.10)}$$

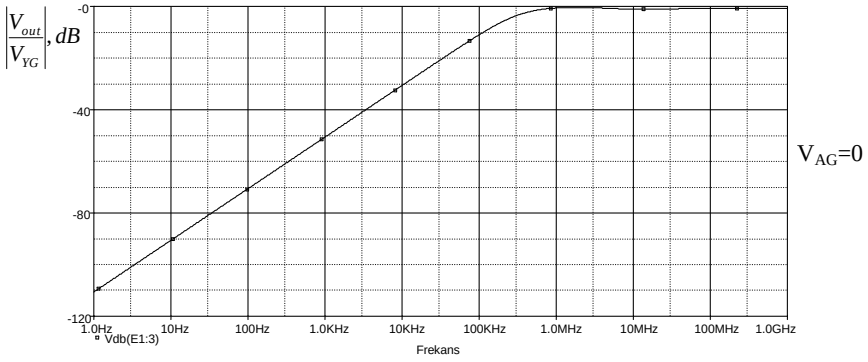
$$V_{out} = \frac{2K(\cosh(\sqrt{sRC})-1)V_{YG} + KV_{AG}}{2\cosh(\sqrt{sRC})-K} \qquad \textbf{(2.11)}$$

Devrede birim kazançlı GYGK kullanılması durumunda (*K=1*) sırasıyla (2,12) ve (2,13) eşitlikleri elde edilmektedir.

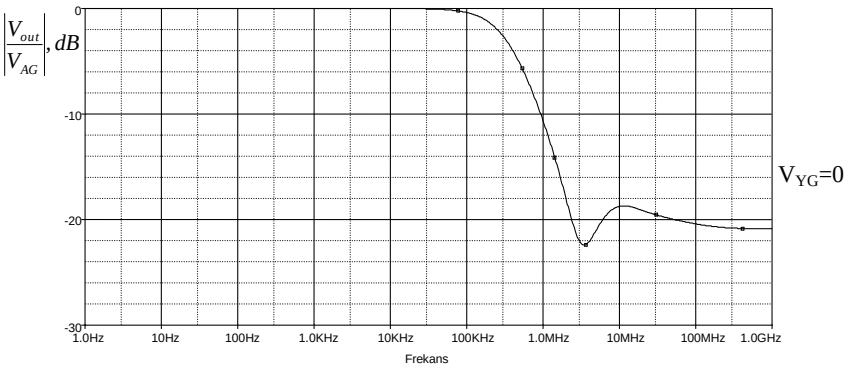
$$V_{out} = \frac{2(P-1)V_{YG} + V_{AG}}{2P-1} \qquad \textbf{(2.12)}$$

$$V_{out} = \frac{2(\cosh(\sqrt{sRC})-1)V_{YG} + V_{AG}}{2\cosh(\sqrt{sRC})-1} \qquad \textbf{(2.13)}$$

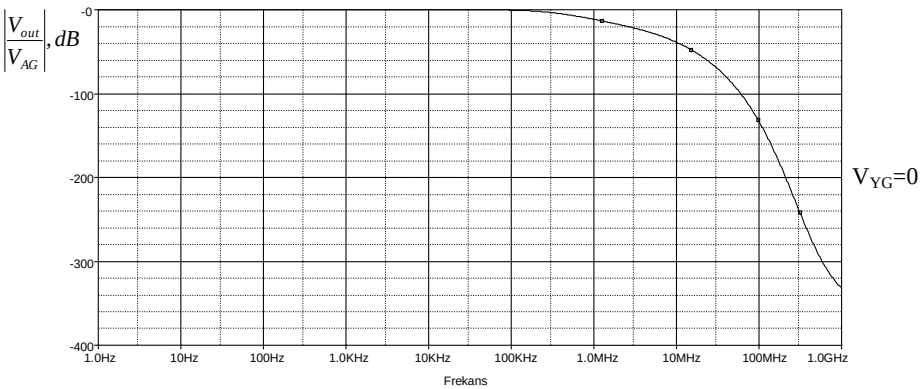
Şekil 2.8'de görülen çok fonksiyonlu süzgeç devresinin başarımını incelemek üzere PSPICE programında benzetimi yapılmıştır.



Şekil 2.9 : YG karakteristik.



Şekil 2.10 : V_{SB}=0 iken AG karakteristik.



Şekil 2.11 : V_B=0 iken AG karakteristik.

Benzetim sonuçları Şekil 2.9-2.11'de verilmiştir. V_{SB}=0 iken (girişin gövde ucuna da uygulanması durumu) elde edilen AG karakteristik Şekil 2.10'da görülmektedir. Şekil 2.11'de ise V_B=0 iken (girişin yalnızca kaynak ucundan uygulandığı, gövde ucunun topraklandığı durum) AG karakteristik görülmektedir.

2.3 Sonuçlar

Bu bölümde once Renz'in AG, BG süzgeç devresinde yeni bir giriş tanımlanarak YG karakteristiğin de aynı devre ile elde edilebileceği gösterilmiştir. Ardından ele alınan YG süzgeç devresinde de AG karakteristiği sağlayacak şekilde yeni bir giriş tanımlanmıştır. Bu devrelerin benzetimi yapılarak teorik sonuçlar doğrulanmıştır.

3. YENİ İNTEGRAL ALICI DEVRELER

Bu bölümde ilk olarak dağılmış parametreli yaklaşımla devre sentezinde araştırmacıları en genel halde transfer fonksiyonlarının gerçeklenebilmesi amacına yönelten nedenler incelenecektir. Ardından, bu anlamda en genel halde transfer fonksiyonlarının gerçeklenmesine yönelik önerilmiş biri kısıtlanmış diğeri daha genel iki yöntem tanıtılacaktır.

Eşleşmiş bir URC çifti ve bağımlı kaynaktan oluşan *s* düzleminde rasyonel geçiş kapasitesi kısaca tanıtılacak, yeni bir geçiş kapasitesi önerilecektir.

Eşleşmiş bir URC çiftinden oluşan geçiş kapasitelerinde olası eşleşme problemlerine bir çözüm olarak önerilen tek URC ve bağımlı kaynaklardan oluşan integral alıcı devre kısaca tanıtılacaktır. Ardından, bu bölümde önerilen yeni iki URCli geçiş kapasitesinden yola çıkarak, olası eşleşme problemlerinin en aza indirgenmesi için tek URC ve bağımlı kaynaklardan oluşmuş yeni bir kayıplı integral alıcı önerilecektir. Bu kayıplı integral alıcı devre bir OTA yardımıyla kayıpsız hale getirilecektir.

Bu bölümde son olarak, önerilen tek URC'li rasyonel integral alıcı devrenin salt transistörlü olarak gerçeklenmesi durumunda karşılaşılan problemler incelenerek çözüm yolları tartışılacak ve araştırma sırasında teorik sonuçların doğrulanması için kullanılan bilgisayar benzetiminde karşılaşılan problemler ele alınacaktır.

3.1 Dağılmış Parametreli Yaklaşımla Sentezde Genel Bir Yöntem Arayışı

Toplu parametreli süzgeç tasarımında devre, çeşitli sentez yöntemleri kullanılarak, ele alınan bir transfer fonksiyonundan hareketle, doğrudan gerçekleştirilebilmektedir. Matematiksel modeli hiperbolik fonksiyonlarla ifade edilen dağılmış parametreli süzgeç tasarımında ise en genel halde bir transfer fonksiyonundan devreye geçiş, toplu parametreli süzgeç tasarımında olduğu gibi çeşitli ve kolay uygulanabilir olmamaktadır. Bu nedenle literatürde probleme yönelik, belirli şartları sağlayan özel transfer fonksiyonları ele alınarak çözümler önerilmiştir. Bu çözümlerde, ele alınan

devre fonksiyonu bazı dönüşüm yöntemleri ile, toplu parametreli yaklaşımla devrelerin karşılık düşürülebildiği farklı bir uzayda ele alınarak gerçekleştirilmekte ve bu uzaydaki elemanlar yerine, aynı dönüşüm kuralları ile belirlenmiş, dağılmış parametreli eşdeğer devreleri konulmaktadır [40].

3.1.1 Richards dönüşümü

$$S = \tanh\sqrt{RCs} \tag{3.1}$$

biçiminde tanımlanan *S* düzleminde, URC elemanının giriş empedansı; çıkışı açık devre iken toplu parametreli bir kapasiteye, çıkışı kısa devre iken de toplu parametreli bir endüktansa eşdeğer olmaktadır. Bu dönüşüm uyarınca ilk adımda, ele alınan F(s) fonksiyonu, türüne (empedans/admitans) göre $\sqrt{s}$ ile ölçeklenir. $F_1(s)$ ölçeklenmiş fonksiyon olmak üzere, $F(s)$ fonksiyonu transfer empedans fonksiyonu olması durumunda (3.2), transfer admitans fonksiyonu olması durumunda (3.3) uyarınca gerçeklenir. Akım ya da gerilim transfer fonksiyonu olması durumunda ise (3.4) uyarınca ölçeklenir.

$$F_1(s) = \frac{F(s)}{\sqrt{s}} \tag{3.2}$$

$$F_1(s) = \sqrt{s}F(s) \tag{3.3}$$

$$F_1(s) = F(s) \tag{3.4}$$

Ardından (3.5)'te gösterilen $s \rightarrow S$ dönüşümü yapılır.

$$F_1(S) = F_1(s)\Big|_{s=(\tanh^{-1}S)^2} \tag{3.5}$$

Dönüşüm sonrasında, *S* düzleminde LC devresine denk düşen fonksiyonlar *p* düzleminde RC(RL) fonksiyonlarına dönüştürülerek, daha önce tanımlanan giriş empedansları biçiminden direnç, endüktans ya da kapasiteye karşılık düşürülür. Sırasıyla (3.6) ve (3.7) dönüşümleriyle Y(LC) fonksiyonu *p* düzleminde Y(RL) ve Y(RC) fonksiyonlarına, Z(LC) fonksiyonu da Z(RC) ve Z(RL) fonksiyonlarına denk düşmektedir.

$$\Phi(p) = \frac{F_1(S)}{S}\Big|_{S^2=p} \tag{3.6}$$

$$\Phi(p) = SF_1(S)\Big|_{S^2=p} \tag{3.7}$$

Dönüşüm sonucu p düzleminde elde edilmiş RL devresinde toplu parametreli endüktans, çıkışı kısa devre edilmiş URC'ye , toplu parametreli direnç ise çıkışı açık devre olan URC'ye eşdeğer olmaktadır. Benzer şekilde, dönüşüm sonucu p düzleminde elde edilmiş RC devresinde toplu parametreli direnç, çıkışı kısa devre edilmiş URC'ye , toplu parametreli kapasite ise çıkışı açık devre olan URC'ye eşdeğer olmaktadır [1].

Burada dikkat edilmesi gereken $\Phi(p)$ fonksiyonunun özel bir fonksiyon olduğu ve sadece bu özellikleri sağlayacak $\Phi(p)$'leri oluşturan kısıtlanmış $F(s)$ fonksiyonlarının bu dönüşümle gerçeklenebileceğidir.

3.1.2 Ortogonal fonksiyonlar ile yaklaşıklık

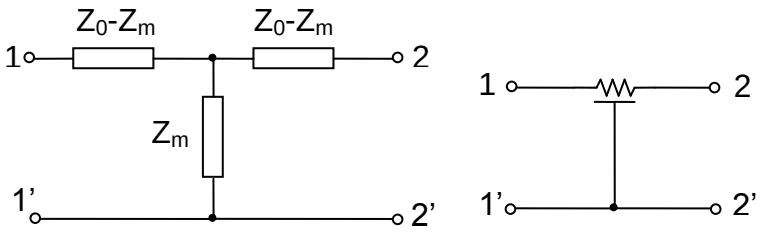
Transfer fonksiyonlarının bu şekilde sadece çok kısıtlı bir kısmının gerçeklenebilmesinin temel nedeni, dönüşüm kuralları ile *s*-uzayındaki her fonksiyona karşılık düşen, gerçeklenebilir, dağılmış parametreli bir RC devresinin olmayışıdır. Dönüşümün yapıldığı uzayda gerçeklenebilir yaklaşık fonksiyonların elde edilmesiyle bu problem çözüm önerilmiştir [2].

Ortogonal fonksiyonlar kullanılarak $\Phi(p)$ fonksiyonuna ilişkin yaklaşık bir $\tilde{\Phi}(p)$ 'nin elde edildiği çalışma [2], en genel halde *s*-düzleminde verilen bir transfer fonksiyonunu URC elemanları ile gerçekleştirebilmeye olanak sağladığı için öne çıkmaktadır.

3.2 s Düzleminde URC'li İntegral Alıcı Devreler

Giriş bölümünde ifade edildiği gibi dağılmış parametreli elemanlar kullanılarak integral alıcı gibi temel yapı bloklarının s-düzleminde eşdeğer devrelerinin elde edilmesi ile, doğrudan toplu parametreli yaklaşımla senteze olanak sağlayan çözümler de önerilmiştir. Bunlardan biri eşleşmiş iki URC ve bir bağımlı kaynağın kullanıldığı integral alıcı devrelerdir [19].

Diğeri ise URC'lerin eşleşmemesinden doğacak problemleri aşmak üzere tek URC ve birden fazla bağımlı kaynağın kullanıldığı integral alıcı devrelerdir [30,31].



Şekil 3.1 : Z_0 ve Z_m empedanslarıyla tanımlanmış URC elemanı [30,31].

Hiperbolik fonksiyonlara ilişkin özelliklerden yararlanarak dağılmış parametreli devre elemanlarına ilişkin *s* düzleminde rasyonel transfer fonksiyonları elde edilebilmektedir. Bu amaçla, Şekil 3.1'de görülen Z_0 ve Z_m empedanslarıyla (3.8)'deki gibi tanımlanan URC elemanı ele alınsın.

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} Z_0 & Z_m \\ Z_m & Z_0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \tag{3.8}$$

(3.9-3.11)'de yer alan Z_0 ve Z_m büyüklükleri URC elemanının Şekil 3.1'de gösterilen, (3.8)'de tanımlanan açık devre parametreleridir. (3.9) ve (3.10)'da görülen açık devre giriş ve geçiş empdedansları (3.11)'deki gibi kare farkı biçiminde ifade edilebilirse hiperbolik fonksiyonlar içermeyen bir ifadeye ulaşılacaktır.

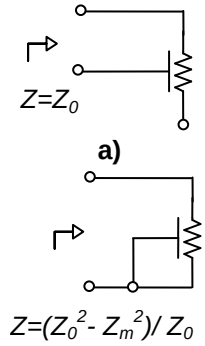
$$Z_m = \Re = \frac{\sqrt{RCs}\,\operatorname{csc} h(\sqrt{RCs})}{Cs} \tag{3.9}$$

$$Z_0 = P\Re = \frac{\sqrt{RCs}\,\coth(\sqrt{RCs})}{Cs} \tag{3.10}$$

$$Z_0{}^2 - Z_m{}^2 = (P^2 - 1)\Re^2 = \frac{R}{Cs} \tag{3.11}$$

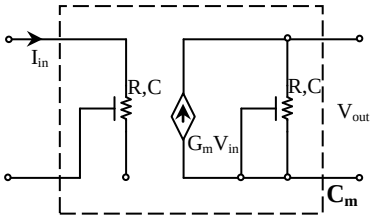
Dikkat edilecek olursa (3.11)'deki ifade, (3.8)'de görülen açık devre parametrelerine ilişkin matrisin determinantıdır. Eğer (3.11) eşitliği URC elemanlarıyla gerçeklenebilen iki empedans fonksiyonu biçiminden ifade edilebilirse, amaçlanan integral alıcı devre fonksiyonu gerçeklenmiş olacaktır. Dolayısıyla iki URCli integral alıcı devrenin sentezi problemi, uygun URC alt-devrelerinin bulunması problemine indirgenmiş olmaktadır.

3.2.1 s düzleminde iki URC'li integral alıcı devreler



Şekil 3.2 : Eş URC çifti alt-devreleri [19].

Şekil 3.2'de verilen eş URC çifti alt-devreleri ele alınsın. Bu alt-devrelere ilişkin empedansların çarpımının (3.11) eşitliğini verdiği görülmektedir.



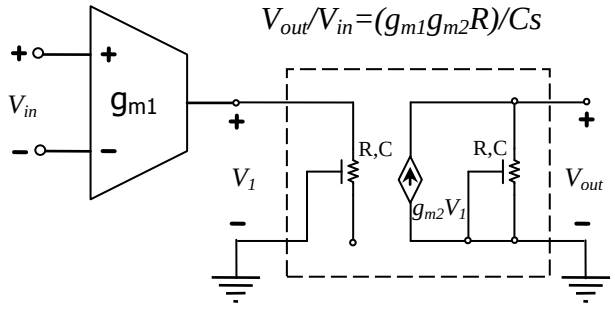
Şekil 3.3 : Kapasitif ucu topraklı iki URC'li geçiş kapasitesi [19].

Bu iki alt-devre ve bir bağımlı kaynaktan oluşan Şekil 3.3'te görülen devrede giriş empedansı bir bağımlı kaynak üzerinden çıkışa aktarılarak, çıkış empedansıyla çarpım durumuna getirilmekte ve (3.13)'te verilen geçiş kapasitesinin tanım bağıntısına ulaşılmaktadır.

$$V_{out} = G_m(I_{in}Z_0)(\frac{Z_0^{\,2} - Z_m^{\,2}}{Z_0}) \\ = \frac{1}{sC_m} I_{in} \;,\; C_m = \frac{C}{RG_m} \qquad \textbf{(3.13)}$$

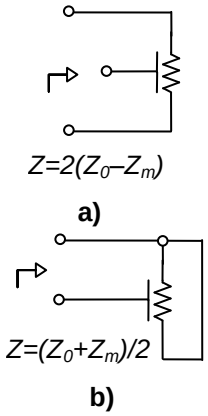
Bu yolla Şekil 3.3'te görülen eş URC çifti ve bir bağımlı akım kaynağından oluşan geçiş kapasitesi elde edilmiştir [19].

Şekil 3.4'te bu geçiş kapasitesinin kullanıldığı, kapasitif ucu topraklı eş URCli kayıpsız integral alıcı devre görülmektedir. Burada temel problem, eşleşmiş URC'lerin kullanılması zorunluluğudur. Tam eşleşme olmaması durumunda $\sqrt{s}$ düzleminde terimleri de içeren bir fonksiyon elde edilecektir.



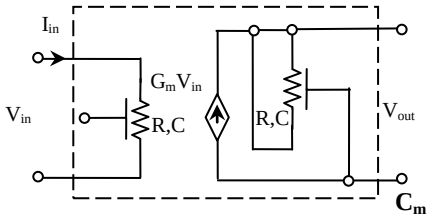
Şekil 3.4 : Kapasitif ucu topraklı iki URC'li integral alıcı devre [19].

3.2.2 s düzleminde iki URC'li yeni bir integral alıcı devre



Şekil 3.5 : Yeni eş URC çifti alt-devreleri.

Şekil 3.5'te verilen eş URC çifti yeni alt-devreleri ele alınsın. Bu yeni alt-devrelere ilişkin empedansların çarpımının da (3.11) eşitliğini verdiği görülmektedir.



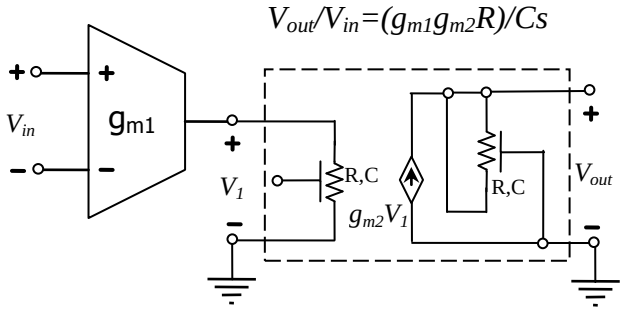
Şekil 3.6 : Yeni iki URC'li geçiş kapasitesi.

Şekil 3.6'da önerilen devrede giriş empedansı bir bağımlı kaynak üzerinden çıkışa aktarılsın. Böylelikle giriş empedansı V_{out}/I_{in} oranı biçiminde tanımlanan (3.14)'te verilen geçiş kapasitesinin tanım bağıntısına ulaşılmaktadır.

$$V_{out} = G_m I_{in} 2(Z_0 - Z_m)(\frac{Z_0 + Z_m}{2})$$
$$= \frac{1}{sC_m} I_{in} \ , \ C_m = \frac{C}{RG_m} \qquad \textbf{(3.14)}$$

Bu yolla yeni eş URC çifti ve bir bağımlı akım kaynağından oluşan yeni bir geçiş kapasitesi elde edilmiş olmaktadır.

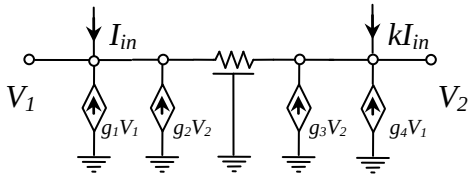
Şekil 3.7'de de bu yeni geçiş kapasitesinin kullanıldığı, kapasitif ucu topraklı eş URCli yeni kayıpsız integral alıcı devre görülmektedir.



Şekil 3.7 : Yeni iki URC'li integral alıcı devre.

3.2.3 s düzleminde tek URC'li integral alıcı devreler

Literatürde, iki URC'li integral alıcı devrelerin tam eşleşmemesi durumunda ortaya çıkacak problemlere bir çözüm olarak, tek URC'li integral alıcı devreler önerilmiştir [30,31]. Şekil 3.8'de 4 bağımlı kaynak kullanılarak elde edilen URC'li genel integral alıcı devre görülmektedir.



Şekil 3.8 : Kapasitif ucu topraklı tek URC'li genel integral alıcı devre [30,31].

Devreye ilişkin $(V_2-V_1)/I_{in}$ fonksiyonu

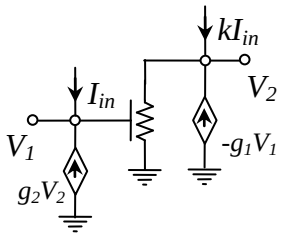
$$\frac{V_2-V_1}{I_{in}}=\frac{\frac{R}{Cs}\{g_1k+g_2k-g_3-g_4\}+(Z_0-Z_m)(1-k)}{\frac{R}{Cs}\{g_1g_3-g_2g_4\}+Z_m\{-g_1-g_2-g_3-g_4\}+(Z_0-Z_m)\{-g_1-g_3\}+1}\Bigg|_{\substack{k=1\\ g_1=-g_3=g_{13}\\ g_2=-g_4=g_{24}}}=\frac{\frac{R}{Cs}2\{g_{13}+g_{24}\}}{\frac{R}{Cs}\{g_{24}{}^2-g_{13}{}^2\}+1} \qquad \textbf{(3.15)}$$

biçiminden elde edilebilir. Burada temel amaç, [19]'da verilen yöntemin URC'lerin eşleşme şartının getireceği zorluklarını aşmak üzere, ayrı iki URC'nin giriş ve çıkışta gösterecekleri empedansların tek URC ve geri beslemeler kullanılarak elde edilmesidir. (3.15)'te, Şekil 3.4'te görülen kapasitif ucu topraklı bir URC ve bağımlı kaynakların kullanıldığı yapının en genel halde transfer fonksiyonu verilmiştir. Bu devrede, bağımlı akım kaynaklarının geçiş iletkenliklerinin eşit alınması durumunda kayıpsız integral alıcı devre elde edilir. $g_1=0$ ve $g_3=0$ olması durumunda, bu

bağımlı kaynakların kullanılmaması durumunda, kayıplı integral alıcı devre elde edilir.

3.2.3.1 Tek URCli yeni kayıplı integral alıcı devre

Gerilim kontrollü akım kaynaklarının geri besleme yollarında kullanıldığı Şekil 3.9'da gösterilen devre ele alınsın.



Şekil 3.9 : Tek URC'li yeni kayıplı integral alıcı devre modeli.

Devreye ilişkin V_2/I_{in} fonksiyonu elde edilecek olursa

$$\frac{V_2}{I_{in}} = \left.\frac{\frac{-g_1R}{Cs} + (Z_0 - Z_m)(1+2k)}{\frac{g_1g_2R}{Cs} + 1 + (Z_0 - Z_m)(g_1 - g_2)}\right|_{\substack{k=-1/2 \\ g_1=g_2=g}} = \frac{-\frac{gR}{Cs}}{\frac{g^2R}{Cs}+1} = \frac{-\frac{gR}{C}}{s+\frac{g^2R}{C}} \qquad \textbf{(3.16)}$$

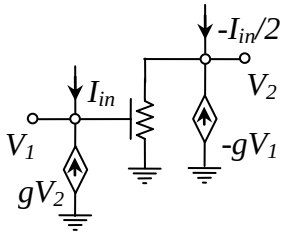
sonucuna varılmaktadır. Burada k ve g katsayılarının

$$k = -1/2 \;\;,\;\; g_1 = g_2 = g \qquad \textbf{(3.17)}$$

biçiminde seçilmesi halinde

$$\frac{V_2}{I_{in}} = \frac{-\frac{gR}{C}}{s+\frac{g^2R}{C}} \qquad \textbf{(3.18)}$$

biçiminden integral alıcı fonksiyonunu veren Şekil 3.10'daki yeni tek URCli kayıplı integral alıcı devre elde edilmiş olmaktadır.



Şekil 3.10 : Tek URC'li yeni kayıplı integral alıcı devre.

3.2.3.2 Kayıplı integral alıcı devreden kayıpsız integral alıcı devre elde edilmesi

Şekil 3.9'da önerilen devre modelinden yalnızca *k* ve *g* katsayılarının seçimine bağlı olarak kayıpsız integral alıcı devre elde etmek mümkün olmamaktadır. Ancak, kayıplı integral alıcı fonksiyonu incelendiğinde önerilen yöntemle kayıpsız integral alıcı devrenin elde edilebileceği görülebilir.

Kayıplı integral alıcı fonksiyonunun tanımındaki I_{in} giriş akımının $I_{in} = -gV_{in}$ biçiminden bir gerilim kontrollü akım kaynağından alındığı varsayılsın. Böylece (3.18) eşitliğiyle verilen $\frac{V_2}{I_{in}}$ transfer empedans fonksiyonundan

$$\frac{V_2}{-gV_{in}} = \frac{-\frac{gR}{Cs}}{1+\frac{g^2R}{Cs}} \qquad \textbf{(3.19)}$$

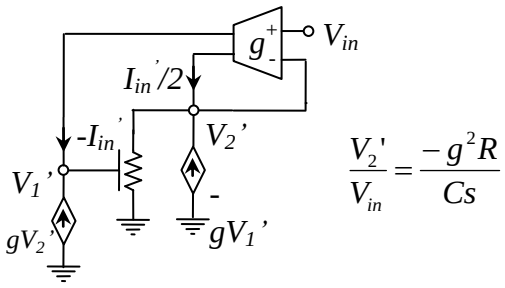
gerilim transfer fonksiyonuna geçilmiş olacaktır. Bu durumda elde edilen V_2/V_{in} gerilim transfer fonksiyonu $T(s)$ fonksiyonu cinsinden (3.18)'deki gibi tanımlanabilir.

$$\frac{V_2}{V_{in}} = \frac{\frac{g^2R}{Cs}}{1+\frac{g^2R}{Cs}} = \frac{T(s)}{1+T(s)} \quad , \quad T(s) = \frac{g^2R}{Cs} \qquad \textbf{(3.20)}$$

$T(s)$ fonksiyonu V_{in} ve V_2 cinsinden (3.21)'de verilmiştir.

$$T(s) = \frac{V_2}{V_{in} - V_2} \qquad \textbf{(3.21)}$$

Önerilen bu yöntemle $I_{in}' = -g(V_{in} - V_2')$ olmak üzere Şekil 3.11'de görülen tek URC'li yeni kayıpsız integral alıcı devre elde edilmiştir.



Şekil 3.11 : Tek URC'li yeni kayıpsız integral alıcı devre.

3.2.4 Araştırma sırasında karşılaşılan problemler

Salt transistörlü devrelerin benzetiminde ortaya çıkan sorunlar yöntemin yapıtaşı olan MOS URC'den kaynaklananlar ve diğer elemanlarla biraraya geldiğinde ortaya çıkan idealsizliklerden kaynaklanan problemler olmak üzere iki kısımda incelenebilir.

3.2.4.1 Analiz şeklinin seçimi ve MOS URC'nin benzetiminde karşılaşılan problemler

Literatürde yapılan çalışmalar incelendiğinde, genel olarak SPICE programı ile benzetim yapıldığı görülmektedir. Dağılmış parametreli süzgeç tasarımına yönelik bazı çalışmalarda URC elemanı yerine basamaklı RC dizisi kullanılmıştır [33]. Salt transistörlü devrelerde ise MOS URC elemanının benzetimi için çok sayıda MOS transistorün seri bağlanmasıyla oluşturulmuş bir transistör dizisi kullanılmaktadır [12].

SPICE programında yapılan benzetimlerde matematiksel modele göre tanımlanmış ideal URC ve ideal bağımlı kaynaklar kullanılarak teorik sonuçlar kolaylıkla kontrol edilebilmektedir. Elle analizde de T-devresi eşdeğeri kolaylık sağlamaktadır. İdeal URC ile transistörlerle gerçeklenmiş bağımlı kaynaklarla devrelerin benzetimi de sorunsuz yapılabilmektedir. Ancak MOS transistorün uygun kutuplanma koşulu ve parazitikleri çeşitli sınırlamalara ve problemlere neden olmaktadır:

- URC'nin MOS transistörle elde edilmesinde başta MOS transistörün kutuplanması sorunu ortaya çıkmaktadır. Dolayısıyla teorik olarak tasarlanan devrenin MOS transistörle her durumda gerçeklenememesi problemi ortaya çıkmaktadır.
- Öte yandan blok olarak düşünülen bağımlı kaynaklar ile MOS URC birlikte düşünüldüğünde yine transistörün uygun kutuplanması gerekmektedir.
- Diğer bir sorun da MOS URC'deki transistörün parazitiklerinden kaynaklanan idealsizliklerdir.

3.2.4.2 Önerilen integral alıcı devrenin salt transistörlü olarak gerçekleştirilmesi ve karşılaşılan problemler

Giriş bölümünde ifade edildiği gibi dağılmış parametreli yaklaşımla süzgeç tasarımında önemli bir aşama da MOS transistörün ayarlanabilir URC olarak kullanılabilmesi fikrinin ortaya atılmasıdır [11]. Böylece, yalnızca MOS transistörlerin yer aldığı sayısal devre üretim teknolojisinde, basit süzgeç devrelerine duyulan ihtiyacı gidermek üzere yüksek frekanslarda çalışma olanağı sağlayan, güç tüketimi düşük, az sayıda transistör içeren salt transistörlü devrelerin tasarımı önemli hale gelmiştir [12].

Bu durumda, doğrudan toplu parametreli yaklaşıma yönelik önerilen s düzleminde URC'li rasyonel integral alıcı devrelerin MOS transistörler kullanılarak, en genel transfer fonksiyonlarının salt transistörlü olarak gerçeklenebileceği fikri ortaya çıkmaktadır. Ancak, salt transistörlü devrelerin ortaya çıkış nedenleri ile bu fikir, gerçekleştirme noktasında bazı problemleri de beraberinde getirmektedir:

- Birincisi integral alıcı devrenin gerçekleştirilmesinde kullanılacak eleman (bağımlı kaynaklar, URC eleman(lar)ı ve devrenin idealsizliklerini gidermek üzere kullanılacak yeni eleman) sayısının fazlalığıdır.

- İkincisi ise tüm bir devrenin yoğun eleman içeren integral alıcı bloklardan oluşması sonucu, genel eleman yoğunluğu ve devrenin karmaşıklığıdır. Sonuçta, elde edilecek devrenin karmaşıklığı salt transistörlü devrelerin ortaya çıkışının temel sebebi olan basitlik özelliğiyle çelişmektedir.

Bu problemi aşmanın bir yolu integral alıcı devreyi en basit haliyle tasarlamak, en az elemanı kullanmaktır. İlk düşünülen bir MOS transistorün, basit bir yaklaşımla gerilim kontrollü akım kaynaklarının yerine kullanılmasıdır. Ancak bağımlı kaynaklara ilişkin devrenin iç yapısı basitleştikçe idealsizlikleri artmakta ve özellikle kayıpsız integral alıcı devre, beklenen davranışın çok uzağında bir davranış sergilemektedir. Gerilim kontrollü akım kaynağı olarak bir fark kuvvetlendiricisinin giriş katı kullanılması durumunda geçiş iletkenliğinin lineerliği, çıkış direncinin yeterince büyük olmayışı amaçlanan s düzleminde rasyonel integral alıcı davranışından uzaklaşmakta $\sqrt{s}$ düzleminde terimler içermektedir. Sonuç olarak alt devrelerin basitleştirilmesi seçeneği, alt devreden beklenen davranışı büyük ölçüde etkilemektedir.

3.3 Sonuçlar

Bu bölümde önce eşleşmiş URC ve bağımlı kaynaklı yeni bir geçiş kapasitesi önerilmiştir. Ardından eşleşme problemi olması durumunda bir çözüm olarak tek URC ve bağımlı kaynaklı yeni bir kayıplı integral alıcı devre önerilmiştir. Önerilen bu kayıplı integral alıcı devreden kayıpsız integral alıcı devrenin nasıl elde edileceği gösterilmiştir. Önerilen tek URCli yeni integral alıcı devreler bağımlı kaynakların sayısı bakımından Şekil 3.4'teki devre [30,31] ile karşılaştırıldığında daha az sayıda bağımlı kaynak içerdiği ancak kapasitif ucunun topraklı olmayışının kapasitif ucu topraklı olan yapıya göre bir dezavantaj oluşturacağı düşünülmektedir.

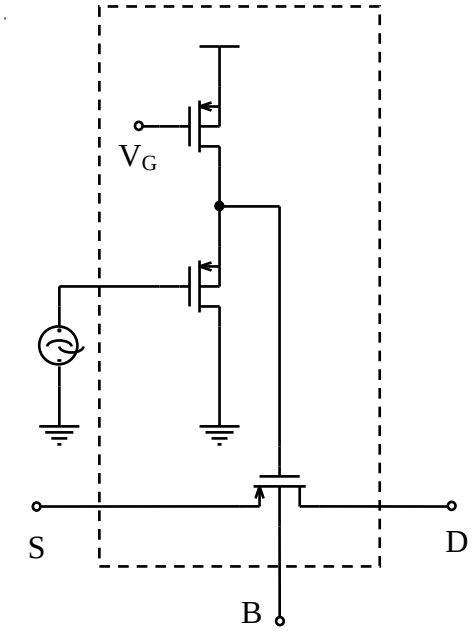
4. NEÇ-URC TABANLI İNTEGRAL ALICI

Üçüncü bölümde, URC elemanları ile s düzleminde rasyonel integral alıcı devre fonksiyonlarının gerçekleştirilmesine yönelik yeni devreler önerilmiştir. Kapasitif ucu topraklı olmayan URC elemanlarının kullanıldığı bu devrelerin, MOS URC ile salt transistörlü olarak tasarlanması durumunda karşılaşılan problemlerden biri kullanılan bağımlı kaynakların idealsizlikleri, diğeri de MOS URCnin kutuplama koşullarıdır. MOS URC'nin kutuplama koşulları (doymasız bölgede V_{DS}=0) dikkate alındığında, geçit ucunun bir kaynak-izleyici üzerinden sürülmesi fikri [12], ince film teknolojisiyle üretilen URCli devrelerin salt transistörlü olarak gerçekleştirilmesinde, yöntemin uygulanabildiği devre sayısını arttırmakta, ancak kapasitif ucun serbest olarak kullanıldığı her devreye uygulanamamaktadır.

Bu bölümde, ilk olarak önerilen kapasitif ucu topraklı olmayan URC'li integral alıcı devrelerin salt transistörlü olarak gerçekleştirilme olanağı araştırılmıştır. Ardından kapasitif ucu topraklı URC elemanlarının kullanıldığı s düzleminde rasyonel integral alıcılar [19,30,31] incelenecek, devre parametreleri ile ilişkilendirilerek bir NEÇ ve kapasitif ucu topraklı URC elemanından oluşan yapı önerilecektir. CCII+ ile tasarlanmış NEÇ ve MOS URC'den oluşan bu yapının PSPICE programı ile benzetimi yapılarak incelenecektir. Akım taşıyıcının parazitikleri belirlenerek integral alıcıya etkisi incelenecektir.

4.1 MOS URC Yapılarında Kapasitif Ucun Topraklanma Gerekliliği

Giriş bölümünde ifade edildiği gibi bazı çalışmalarda salt transistörlü devreler MOS URClerin ince film teknolojisiyle üretilmiş URC hatlarının yerine kullanılmasıyla elde edilmektedir [11]. MOS transistörün bir URC elemanı olarak kullanılabilmesi için gereken kutuplama koşulları gözönünde bulundurulduğunda, ince film teknolojisiyle gerçekleştirilmeye uygun her dağılmış parametreli devre, salt transistörlü olarak gerçekleştirilememektedir.



Şekil 4.1 : Geçidi kaynak-izleyici ile kutuplanmış MOS URC [12].

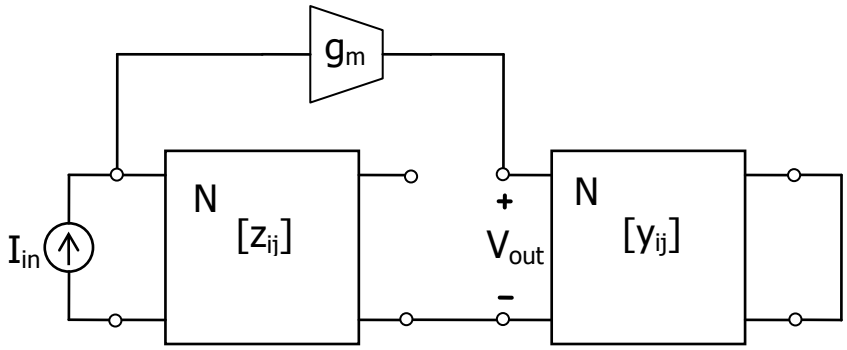
Bir çözüm olarak, MOS URC elemanı, hem geçit ucunu kutuplamak hem de giriş işaretini yükleme etkisinden korumak üzere, Şekil 4.1'de görüldüğü gibi bir kaynak-izleyici ile sürülmektedir [12]. Bu yolla kapasitif ucun topraklı olduğu ya da gerilim kaynağına bağlı olduğu devreler salt transistörlü olarak gerçekleştirilebilmektedir. Ancak kaynak-izleyicinin girişinden görülen empedans, MOS URC'nin geçidinden görülen empedanstan farklı olduğundan, bu çözüm kapasitif ucun topraklı olmadığı, gerilim kaynağı dışında başka bir uçla bağlantılı olduğu yapılarda kullanılamamaktadır.

Önceki bölümde Şekil 3.6'da ince film teknolojisiyle üretilmiş URCler kullanılarak yeni bir integral alıcı devre önerilmiştir. Bu devre salt transistörlü olarak gerçeklenmek istendiğinde, URC elemanının topraklı olmayan kapasitif ucu bir kaynak-izleyici üzerinden sürüldüğünde görülen empedans, Şekil 4.1'deki Z_G empedansından farklı olduğundan bu yolla gerçekleştirilememektedir. Sonuç olarak, kapasitif ucu topraklı olmayan URC kullanılarak önerilen devrenin salt transistörlü olarak gerçekleştirilmesinde, bir yandan transistör kutuplanırken, öte yandan geçit ucunun empedansının da girişe aktarıldığı bir yapıya ihtiyaç duyulmaktadır. Şimdi yalnız ince film teknolojisiyle üretilmiş URC'li devrelerde kullanılabilen önerilen integral alıcı devre gelecek yıllarda yeni MOS URC kutuplama devrelerinin elde edilmesiyle salt transistörlü devrelerde de kullanılabilecektir.

4.2 Devre Parametreleri Açısından s Düzleminde Rasyonel URC'li İntegral Alıcılar

3. bölümde ele alındığı gibi, bir URC elemanının açık devre gerilim parametreleri hiperbolik fonksiyonlardan oluşurken, determinantı (det[z_{ij}]) *s* düzleminde rasyonel bir integral alıcı fonksiyonunu vermektedir [19,30,31]. Bu durumda, *s* düzleminde rasyonel integral alıcı devre elde etmek, transfer fonksiyonu istenen determinantı verecek olan devrenin sentezine eşdeğer olmaktadır.

Şekil 3.4'te [19] verilen eş URC çifti ve bağımlı kaynaktan oluşan devre ele alınsın. Bu devrede giriş ve çıkışta aynı URCnin kullanılması fikrinden yola çıkarak, N devreleri ile bir OTA'dan oluşturulan Şekil 4.2'de verilen devrenin V_{out}/I_{in} fonksiyonu (4.2)'de görüldüğü gibi N devresinin determinantını vermektedir.



Şekil 4.2 : N devresinin girişte ve çıkışta kullanılarak determinantının elde edildiği devre modeli.

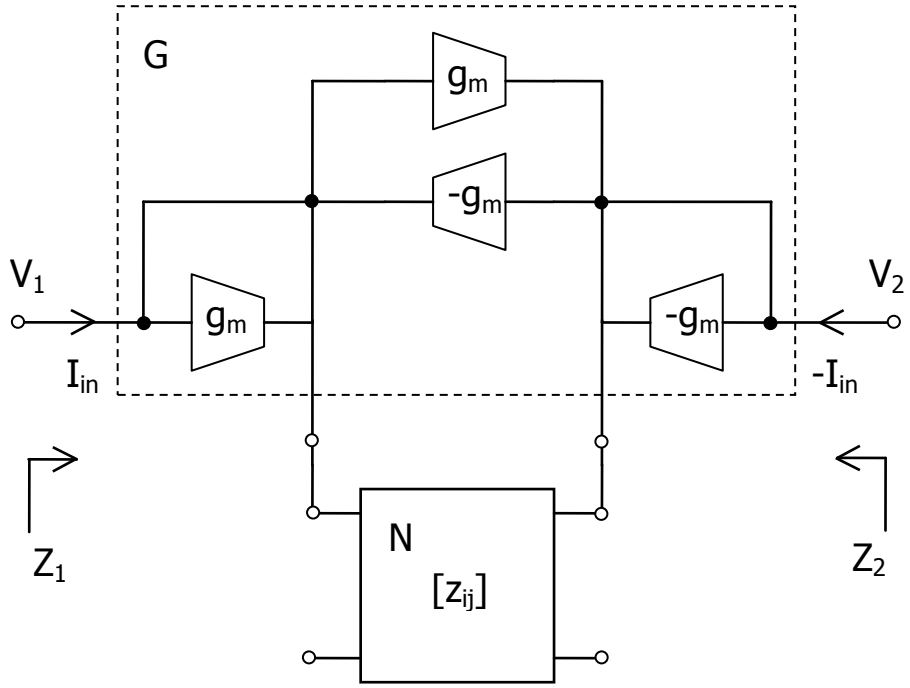
Bir 2-kapılının z parametreleri ile y parametreleri arasındaki,

$$\left[y_{ij}\right]_N = \frac{1}{\det\left[z_{ij}\right]_N}\begin{bmatrix} z_{22} & -z_{12} \\ -z_{21} & z_{11} \end{bmatrix}_N \qquad \textbf{(4.1)}$$

ilişkisi kullanılarak devrenin transfer fonksiyonunun

$$\frac{V_{out}}{I_{in}} = \frac{g_m z_{11}}{y_{11}} = \frac{g_m z_{11}}{\frac{1}{\det\left[z_{ij}\right]_N} z_{22}} = g_m \det\left[z_{ij}\right]_N \qquad \textbf{(4.2)}$$

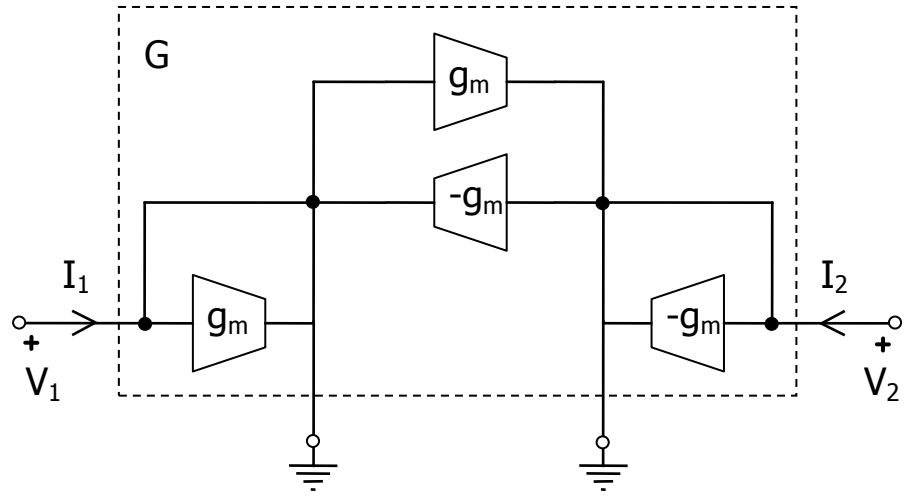
biçiminde elde edilebileceği gösterilebilir.



Şekil 4.3 : N devresinin G devresi ile birlikte kullanılarak determinantının elde edildiği devre modeli.

Benzer yolla, Şekil 3.8'de verilen [30,31] tek URC ve bağımlı kaynaklardan oluşan integral alıcı devre ele alınsın. URC elemanı N devresiyle gösterilsin. $(V_1+V_2)/I_{in}$ fonksiyonu (4.3)'te görüldüğü gibi N devresinin determinantını vermektedir.

$$\frac{V_1+V_2}{I_{in}} = 4g_m \det\left[z_{ij}\right]_N \qquad \textbf{(4.3)}$$



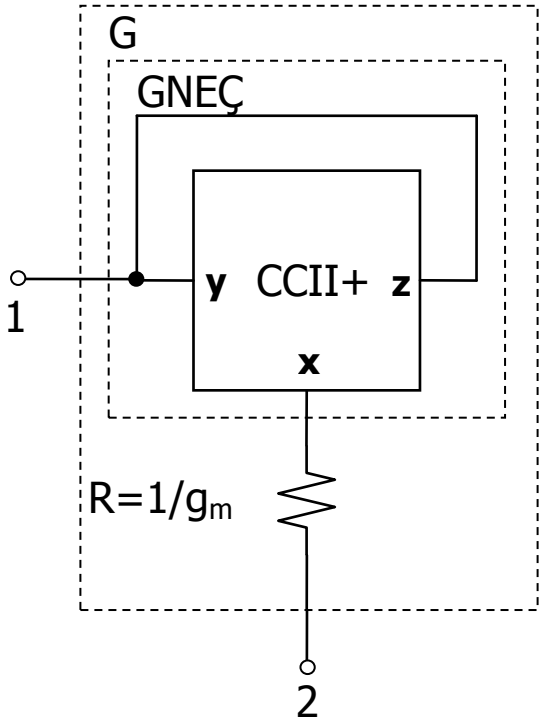
Şekil 4.4 : G devresi.

Şekil 4.4'te görülen G devresinin tanım bağıntısı,

$$I_1 = I_2 = g_m(V_2 - V_1) \qquad \textbf{(4.4)}$$

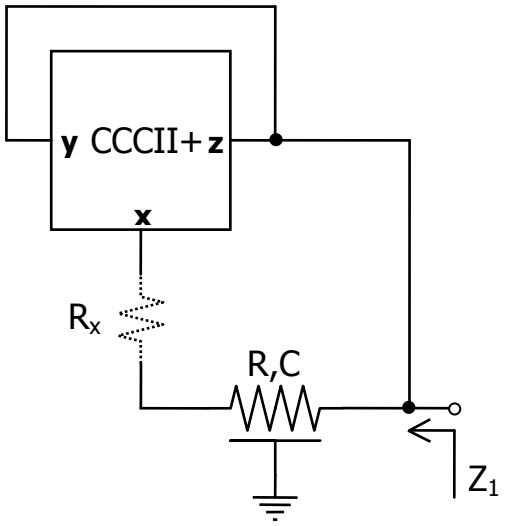
olarak bulunabilir. Bu bağıntıda g_m'nin büyük değerleri için V_1, V_2'ye yaklaşık olarak eşit olacaktır. Bu durumda G devresi büyük g_m değerleri için bir GNEÇ devresine eşdeğer olmaktadır. N devresinin, kapasitif ucu topraklı bir URC elemanı (geçit ucu topraklı bir MOS URC elemanı) olduğu düşünüldüğünde, MOS transistörün kutuplama koşulunun da (kaynak-savak geriliminin eşitliği $V_1=V_2$) sağlandığı görülmektedir. GNEÇ'ye seri olarak $1/g_m$ değerinde bir direnç bağlandığında ise G devresinin tam eşdeğeri elde edilmiş olur.

GNEÇ devresi için literatürde çok çeşitli eşdeğer devreler önerilmiştir. Bunlardan biri de y ve z uçları kısa devre edilmiş CCII+ tabanlı yapıdır. CCII+ ve bir direnç kullanılarak G devresinin eşdeğeri Şekil 4.5'teki gibi elde edilmiş olur. CCII+'nın x ucuna bağlanan direnç, bir CCCII+ ile elde edilerek değeri de ayarlanabilir.



Şekil 4.5 : G devresinin GNEÇ ve direnç kullanılarak elde edilen eşdeğeri.

Sonuç olarak, OTA gibi basit yapılı bir eleman olan CCCII+ kullanıldığında da g_m değeri kutuplama akımıyla ayarlanabilmektedir. CCCII+ kullanılmasının OTA'ya göre avantajı, MOS URC'nin kutuplanma koşulunun da doğrudan doğruya sağlanmış olmasıdır.



Şekil 4.6 : Kontrollü akım taşıyıcı (CCCII) ve URC'den oluşan yeni kayıpsız integral alıcı devre.

Öte yandan Şekil 4.3'te görülen devre modelinde, yalnızca 1 kapısı akımla uyarıldığında (Z_0 simetrik bir 2-kapılı devrenin giriş empedansı olmak üzere)

$$Z_1 = \frac{\det\left\lfloor z_{ij} \right\rfloor}{R_x} + Z_0 \qquad \textbf{(4.5)}$$

olmaktadır. Burada N devresinin Şekil 4.6'daki gibi bir URC olması durumunda, Z_1,

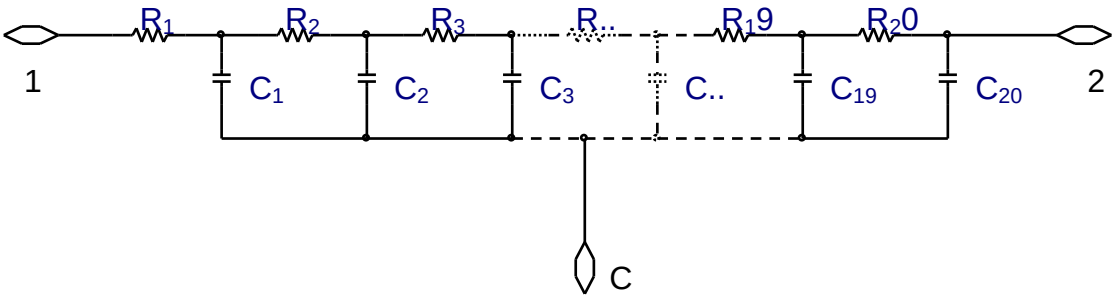
$$Z_1 = \frac{R}{R_x C s} + Z_0 \qquad \textbf{(4.6)}$$

olarak verilebilir. Bu ifade incelendiğinde Z_0'ın $\frac{R}{R_x C s}$ ye göre çok küçük kaldığı görülmektedir. Z_0'ın ihmal edilmesi durumunda $Z_1 \cong \frac{R}{R_x C s}$ olur ki, bu da yapının kayıpsız bir integral alıcı gibi davrandığı demektir. Dikkat edilirse [30,31]'de önerilen ve Şekil 3.8'de görülen yapıda, 1 ve 2 kapılarına I_{in} akımı uygulanarak oluşan gerilimlerin toplamı (V_1+V_2) çıkış olarak alınmaktadır. Oysa yeni durumda 1 kapısından görülen empedans Z_1, diğer bir deyişle tek bir giriş büyüklüğünün uygulanıp tek bir çıkışın alınması, yeterli olmaktadır.

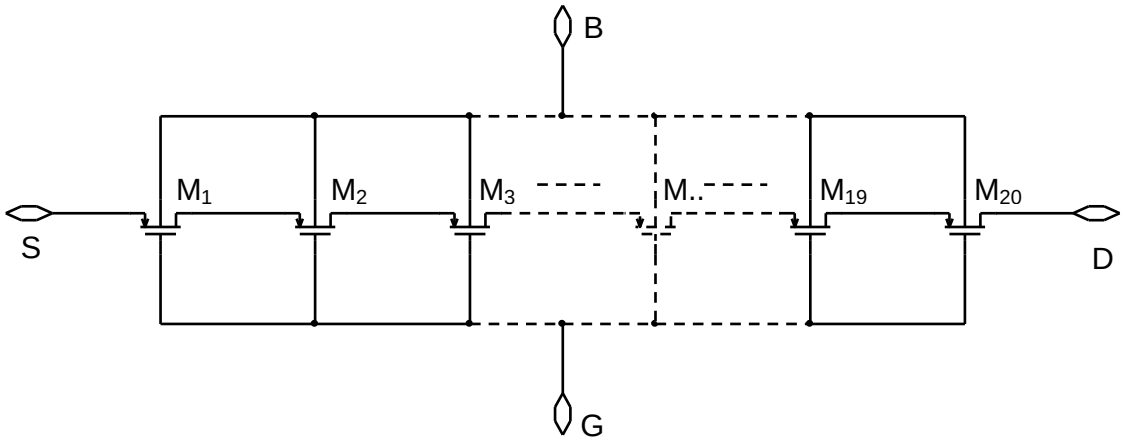
Sonuç olarak, CCCII+ tabanlı bir negatif empedans çevirici ve bir kapasitif ucu topraklı URC elemanı kullanılarak yeni bir kayıpsız integral alıcı elde edilmiştir. Bu integral alıcı salt transistörlu olarak gerçeklendiğinde NEÇ, MOS URC'nin kutuplanmasında da avantaj sağlamaktadır.

4.3 NEÇ-URC Tabanlı İntegral Alıcının Benzetimi

Önerilen integral alıcının PSPICE programı ile benzetiminde ilk olarak ideal karakteristikler verilecek, ardından salt transistörlü devrenin frekans karakteristiği incelenecektir. İdeal benzetimde CCII+ bir bağımlı gerilim ve bir bağımlı akım kaynağıyla modellenirken, ideal URC elemanı Şekil 4.7'de görülen 20 parçadan oluşan RC hattıyla modellenmiştir. Bu modelde direnç ve kapasite elemanları sırasıyla 1kΩ ve 1pF değerindedir. Böylece toplam direnci 20kΩ ve kapasitesi 20pF olan bir URC modellenmiş olmaktadır. Salt transistörlü yapıda MOS URC için kullanılan 20 parçalı model de Şekil 4.8'de görülmektedir. Modelde kullanılan MOS transistörlerin geometrileri, toplamda W/L=80 µm /80 µm olacak şekilde, W=4 µm ve L=4 µm olarak belirlenmiştir.



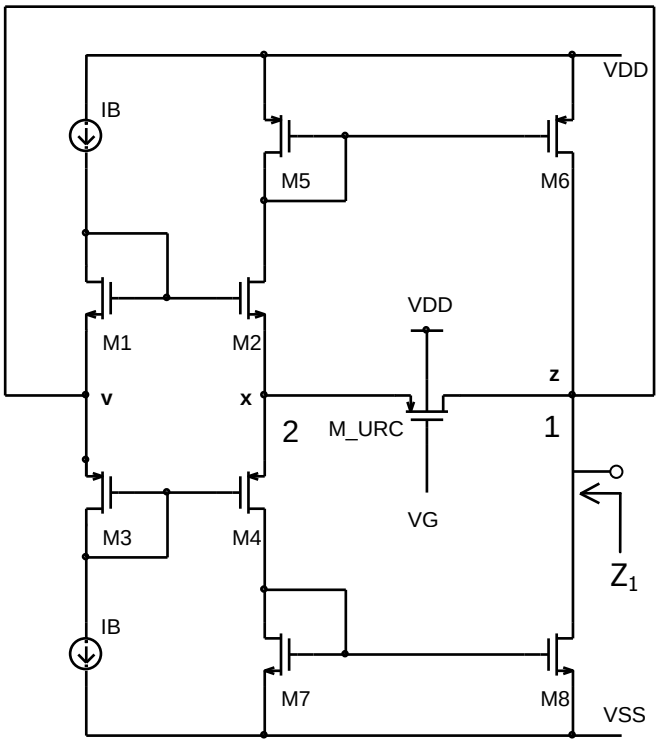
Şekil 4.7 : URC elemanının benzetimlerde kullanılacak 20 parçadan oluşan RC hat modeli.



Şekil 4.8 : URC elemanının salt transistörlü benzetimlerde kullanılacak 20 parçalı transistör modeli.

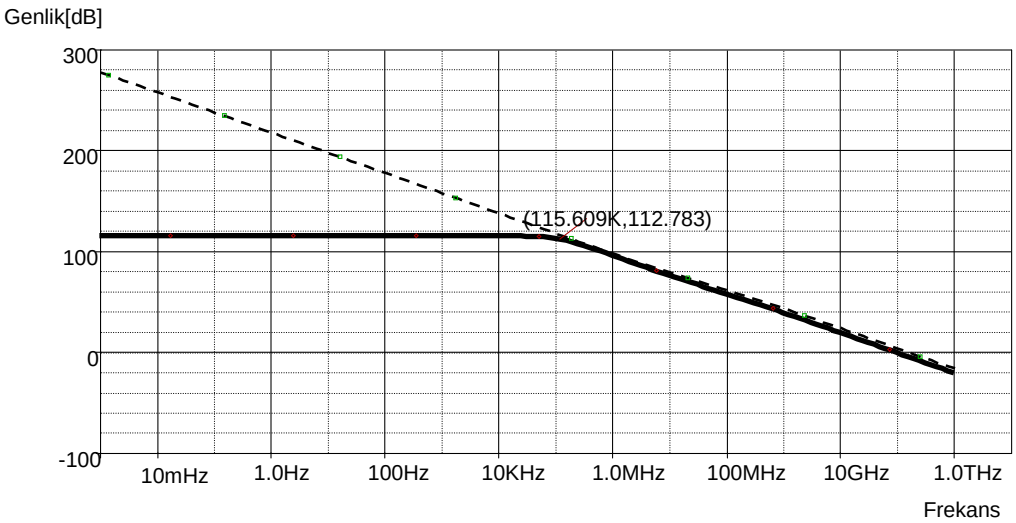
Şekil 4.9'da, bu bölümde önerilen salt transistörlü integral alıcı devre görülmektedir. Benzetimde kullanılan akım taşıyıcının MOS transistörlerle gerçeklemesinde, kutuplama akımı I_B=20 µA olarak alınmıştır. Transistör boyutları seçilirken, PMOS transistörlerin genişlikleri W_P=20 µm, NMOS transistörlerin genişlikleri W_N=10 µm

ve bütün transistörlerin uzunlukları L=1 μm olarak belirlenmiştir. Bu durumda akım taşıyıcının x ucuna ilişkin parazitik direnç R_x=1.66 kΩ olarak hesaplanmıştır.



Şekil 4.9 : Önerilen salt transistörlü integral alıcı devre.

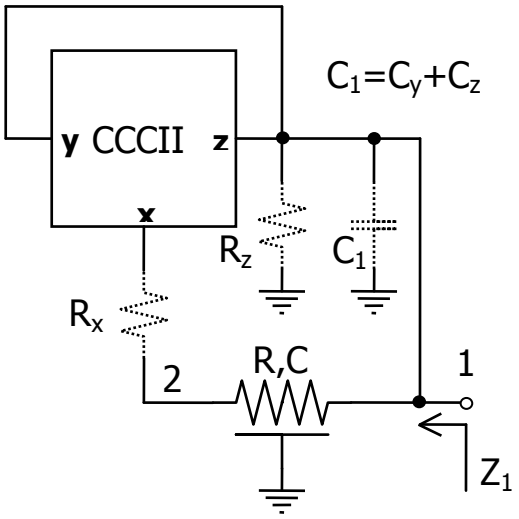
İdeal akım taşıyıcı ve RC hattından oluşan "ideal model" ve Şekil 4.9'da görülen salt transistörlü yeni integral alıcının benzetimi yapılarak Z_1 empedansının frekans karakteristiği Şekil 4.10'da verilmiştir.



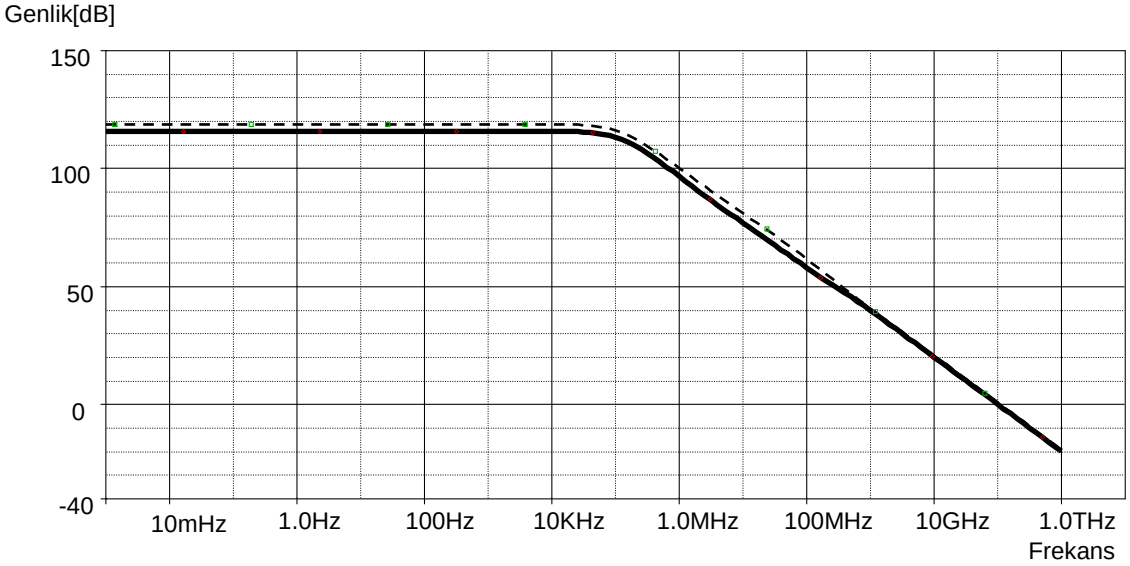
Şekil 4.10 : Önerilen devrenin ideal ve salt transistörlü yapılarının frekans karakteristiği.

İdealde kayıpsız integral alıcı davranışı gösteren Şekil 4.9'daki devre, salt transistörlü durumda kayıplı bir integral alıcı gibi davranmaktadır. Bu durum, akım

taşıyıcının idealsizliklerinden yani çıkış empedansının sonsuz olmayışından ve gerilim-akım izleme hatalarından kaynaklanmaktadır. Çıkış empedansının idealsizliğinin integral alıcının davranışına etkisini görmek için akım taşıyıcının çıkış direnci ve kapasitesi hesaplanarak, R_z=873k, C_z=30fF ve C_y=150fF olarak bulunmuştur.



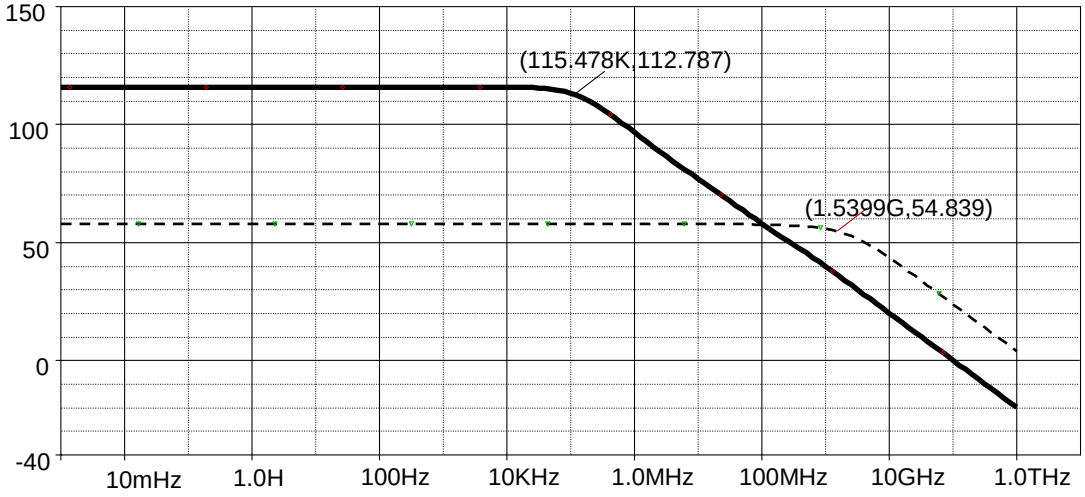
Şekil 4.11 : Akım taşıyıcının çıkış empedansını da içeren model.



Şekil 4.12 : Çıkış empedansı modellenmiş ideal devre ile salt transistörlü devrenin frekans karakteristikleri.

Akım taşıyıcının çıkış empedansındaki idealsizlik de Şekil 4.11'deki gibi modellenebilir. Bu durumda benzetim yapıldığında, Şekil 4.11'deki çıkış empedansı modellenmiş yapının frekans karakteristiği ile Şekil 4.9'daki salt transistörlü yapının frekans karakteristiği Şekil 4.12'de verilmiştir. Bu karakteristik, akım taşıyıcının çıkış direnci yükseltilerek integral alıcının kaybının azaltılabileceğini göstermektedir.

URC'nin, kayıplı integral alıcının kayıpsızlaştırılmasındaki önemini belirlemek için, frekans karakteristiğini iyileştirmedeki etkisini incelemek gerekir. Bunun için yalnızca NEÇ'in empedansı ile salt transistörlü integral alıcının empedansının frekans karakteristikleri karşılaştırılacaktır. Bu amaçla elde edilen karakteristik Şekil 4.13'te görülmektedir. Sadece NEÇ'in kesim frekansı 1.54 GHz iken MOS URC ile birlikte integral alıcıya dönüşen devrenin kesim frekansı 115 KHz'e kadar düşerek kaybı azalmıştır.



Şekil 4.13 : Negatif empedans çevirici ile salt transistörlü devrenin frekans karakteristikleri.

4.4 Sonuçlar

Bu bölümde, önceki bölümde önerilen integral alıcı devrelerin salt transistörlü olarak gerçekleştirilmesinde karşılaşılan problemler tespit edilmeye çalışılmıştır. MOS URC'yi kaynak-izleyici üzerinden sürmek kutuplama şartını sağlasa da girişten görülen empedansı aktarmadığından kapasitif ucu topraklı olmayan URCler için çözüm sunmamaktadır. Bu probleme çözüm bulunduğunda önceki bölümde önerilen integral alıcı devre de salt transistörlü olarak gerçekleştirilebilecektir.

Kapasitif ucu topraklı URC'nin kullanıldığı devrelerde bahsedilen problemle karşılaşılmadığından bu bölümde, integral alıcı devrenin tasarımında kapasitif ucu topraklı URC ele alınmıştır. Bu amaçla tek URCli integral alıcı, devre parametreleri açısından ele alınarak incelenmiştir. Geri besleme yolunda kullanılan aktif elemanların oluşturduğu alt-devrenin analizi yapılarak tanım bağıntısı bulunmuştur. Bir NEÇ elemanıyla bu alt-devrenin eşdeğerinin elde edilebileceği gösterilmiştir. Böylelikle NEÇ ve tek bir URC'nin kullanıldığı integral alıcı devre elde edilmiştir. y

ve z uçları kısa devre edilmiş CMOS CCII+ devresi ile MOS URC birlikte kullanılarak da salt transistörlü kayıpsız integral alıcı devre elde edilmiştir.

Salt transistörlü devrenin, başarımını incelemek üzere PSPICE programında benzetimi yapılmıştır. Benzetim sonuçlarında, amaçlanan kayıpsız integral alıcı devrenin, CCII'nin çıkış empedansının yeterince yüksek olmamasından dolayı kayıplı bir integral alıcı gibi davrandığı görülmüştür. Çıkış empedansı modellenmiş ideal CCII kullanılarak bu bulgu doğrulanmıştır. Öte yandan MOS URC'nin, integral alıcının kayıpsız hale gelmesindeki etkisini incelemek üzere sadece NEÇ'in frekans karakteristiği incelenmiş ve 1.54 GHz olan kesim frekansının MOS URC sayesinde 115 kHz'e kadar indiği görülmüştür.

Sonuç olarak, önerilen kayıpsız integral alıcı devrenin performansı, CCII'nin başarımına bağlı olduğundan, bu yapının başarımının yükseltilmesi ya da yüksek başarımlı karmaşık olmayan bir yapının elde edilmesi gerekmektedir.

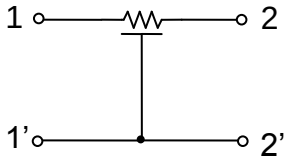
5. URC ELEMANI İÇİN YENİ BİR YAKLAŞIKLIK

Bu bölümde, URC elemanının açık-devre giriş empedansı ele alınmıştır. *tanh(x)* fonksiyonunun Taylor serisi açılımından yararlanarak URC elemanına yönelik empedans fonksiyonuna karşılık düşen yeni bir yaklaşık fonksiyon elde edilmiştir. Yaklaşık fonksiyonun, çalışma bölgesine göre, devre sentezinde yeni olanaklar sağlayacak iki fonksiyondan oluştuğu gösterilecektir.

İlk olarak, sözkonusu yaklaşıklık ve geçerli olduğu çalışma bölgesi ele alınacaktır. İkinci olarak URC elemanının bir ucu topraklı kapasite olarak kullanıldığı bir alçak geçiren süzgeç devresi ele alınacak, devrenin benzetimi yapılacaktır. Sonra kesirli(fractional) dereceden süzgeçler kısaca tanıtılacak, URC elemanının açık devre giriş empedansının bu çalışmada ortaya çıkarılan bir özelliği olan kesirli kapasite uygulaması, bu bölümde önerilen birinci dereceden bir BG süzgeç devresi üzerinde gösterilecektir.

5.1 Yeni Yaklaşıklık

Şekil 5.1'de URC elemanı ve açık devre giriş empedansı verilmektedir.



$$z_{11(22)}(s) = \frac{R}{(\sqrt{RCs})\tanh(\sqrt{RCs})}$$

Şekil 5.1 : URC elemanı ve açık devre giriş empedansı.

Bu eşitlikte tanh(x) için yaklaşık bir fonksiyon kullanılması durumunda gerek bu türden devrelerin analizi gerekse sentezi sırasında yeni olanaklar oluşturacak bir ifadenin elde edilebileceği görülmektedir.

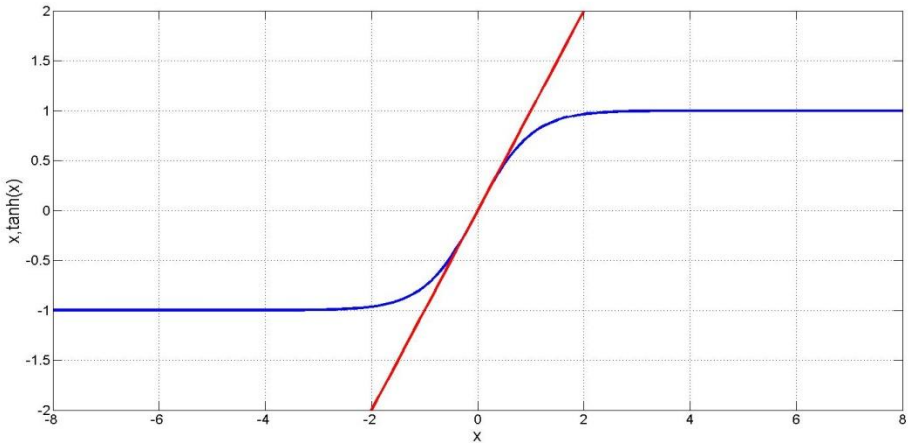
tanh(x) fonksiyonunun Taylor açılımı

$$\tanh(x) = x - \frac{1}{3}x^3 + \frac{2}{15}x^5 - \frac{17}{315}x^7 + \ldots \quad , |x| < \frac{\pi}{2} \qquad \textbf{(5.3)}$$

olarak ele alınsın. Birinci dereceden bir yaklaşıklıkla

$$\tanh(x) \cong \begin{cases} x & , |x| << 1 \\ 1 & , |x| >> 1 \end{cases} \qquad \textbf{(5.4)}$$

ifadesine ulaşılır. Bu yaklaşıklıkla tanh(x) fonksiyonun değişimi Şekil 5.2'de görülmektedir.



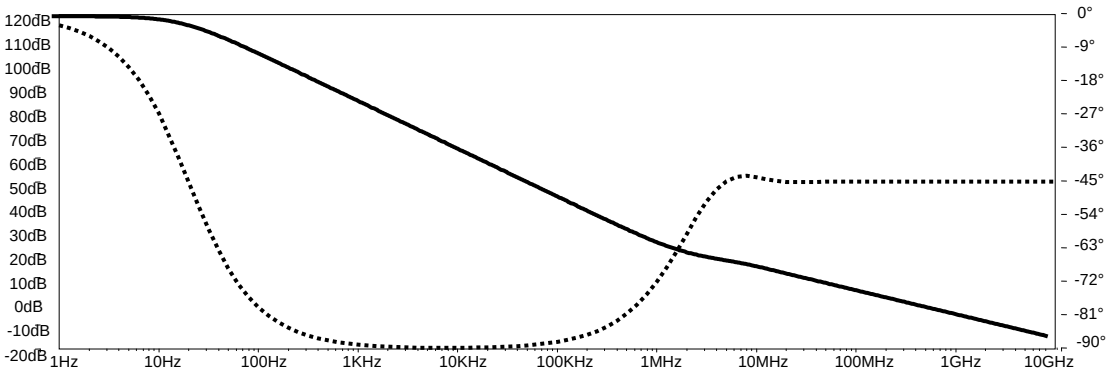
Şekil 5.2 : tanh(x) ve yaklaşık fonksiyonu x'in değişimi.

Bu yaklaşıklık uyarınca, açık-devre giriş empedansı:

$$z_{11(22)}(s) \cong \begin{cases} f_1(s) = \dfrac{1}{Cs} & , \quad f << \dfrac{1}{2\pi RC} \\ f_2(\sqrt{s}) = \dfrac{1}{\sqrt{\dfrac{C}{R}}\sqrt{s}} & , \quad f >> \dfrac{1}{2\pi RC} \end{cases} \qquad \textbf{(5.5)}$$

biçiminde hem bilinen kapasite elemanını, hem de 0,5. dereceden türevle tanımlı kapasite elemanını temsil eden iki empedans fonksiyonuna dönüştüğü görülmektedir. Yaklaşıklık ifadesinden de görüleceği gibi URC elemanının RC çarpımı elemanın frekans domenindeki davranışını belirlemektedir. URC düşük frekanslarda bilinen kapasite elemanı özelliği gösterirken yüksek frekanslarda 0,5. dereceden türevle tanımlı kapasite elemanının özelliğini göstermektedir.

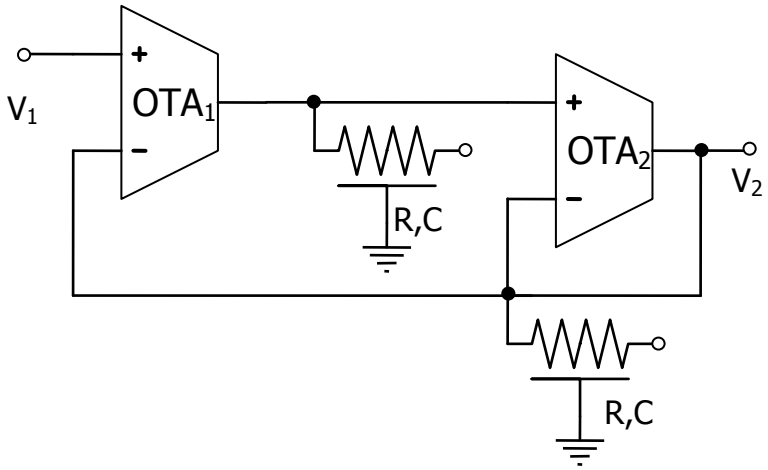
Şekil 5.3'te, R=20kΩ ve C=8pF değerli ideal URC elemanının açık devre giriş empedansının frekans ve faz karakteristikleri görülmektedir. Genlik, yaklaşık 1 Mhz'e kadar bir kapasite elemanının karakteristiği gibi 20dB/dekatlık bir eğimle azalırken faz -90^o'ye kaymakta, 1 Mhz'den sonra ise genlik 10dB/dekatla azalırken fazı da 0,5. dereceden türevle tanımlı bir kapasite elemanı gibi -45^o'ye çıkmaktadır.



Şekil 5.3 : URC elemanının açık devre giriş empedansının genlik ve faz karakteristiği.

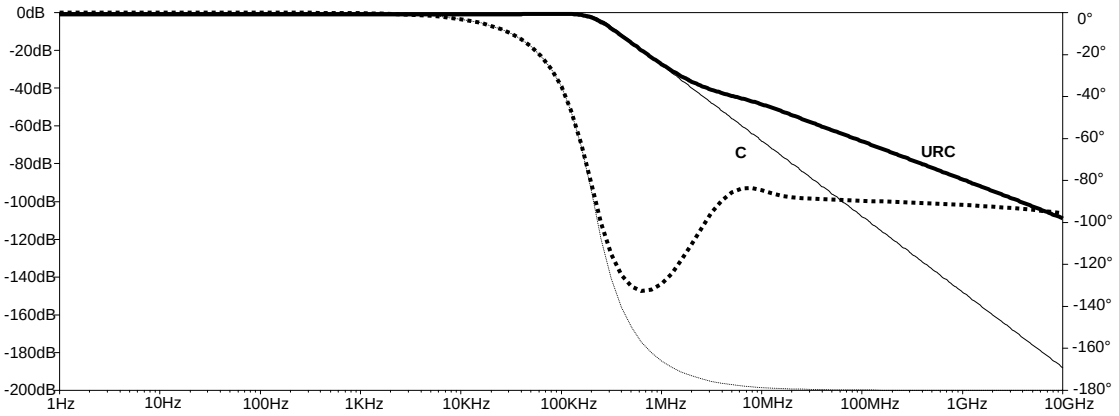
5.2 Topraklanmış Kapasite Olarak URC Elemanı

Gerek Khoury ve Tsividis'in önerdikleri iki URC ve tek aktif elemanlı integral alıcı, gerekse Sotiriadis ve Tsividis'in önerdiği tek URC ve birden fazla aktif elemanlı integral alıcıda hiperbolik fonksiyonlara ilişkin terimlerin yokedilmesine yönelik adımlar atılmıştır. Yukarıda ise belli bir çalışma aralığında tek bir URC'nin açık devre giriş empedansının bir ucu topraklanmış kapasiteye eşdeğer olduğu gösterilmiştir.



Şekil 5.4 : Topraklanmış kapasite elemanları yerine URC açık devre giriş empedansıyla elde edilmiş OTA-URC AG süzgeç devresi.

URC elemanının bu tezde ortaya konan bir ucu topraklı kapasite özelliğinin bir uygulaması olarak, Şekil 5.4'teki AG süzgeç devresinin benzetimi ele alınmıştır. $g_{m1}=g_{m2}=10\mu A/V$, URC elemanlarının dirençleri $R_1=R_2=20k\Omega$; kapasiteleri de $C_1=C_2=8pF$ olarak seçilmiştir.



Şekil 5.5 : OTA-URC ve OTA-C AG süzgeç devrelerinin genlik ve faz karakteristikleri.

5.3 Kesirli Kapasite Olarak URC Elemanı

Süzgeç devrelerinde dereceyi belirleyen, kullanılan endüktans ya da kapasite elemanlarıdır. Akım-gerilim ilişkisi birinci dereceden türevle tanımlı bu elemanlarla elde edilen devrelerin derecesi de bir tamsayıdır. Akım-gerilim ilişkisi kesirli dereceden türevle tanımlı bir kapasite elemanı fiziksel olarak üretilmemiş olmakla birlikte, yüksek dereceli RC veya RLC serilerinden elde edilmiş eşdeğer devreleri kullanılmaktadır. Son yıllarda kesirli dereceden türevle tanımlanmış kapasite elemanlarından oluşan kesirli dereceden süzgeç devreleri literatürde incelenmiş ve çeşitli çalışmalara konu olmuştur [42].

AG, YG ve TG olmak üzere üç tür süzgeç devresi 1. dereceden bir devre ile elde edilmektedir. Ancak BG türden bir süzgeç devresi birinci dereceden bir devre ile elde edilememektedir. Kesirli dereceden bir kapasite elemanı orta frekansları temsil eden teriminin etkisi ile

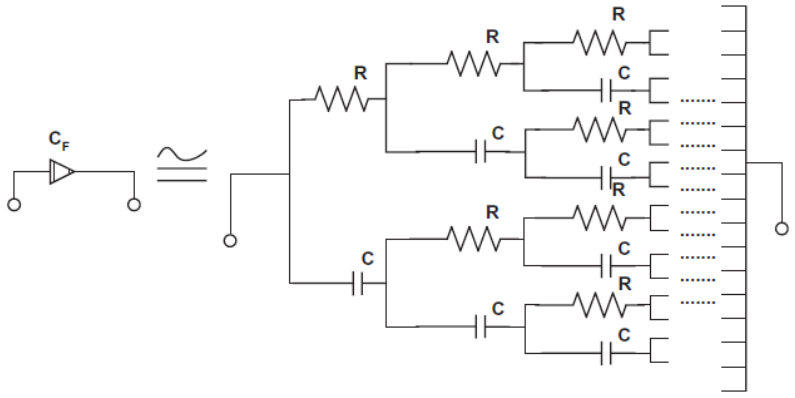
$$H(s) = \frac{bs^{0,5}}{s+a} \qquad \textbf{(5.6)}$$

biçiminden bir BG süzgeç devresini elde etmeye olanak sağlamaktadır [42].

Bu durumda öncelikle $s^{0,5}$ terimini sağlayacak olan 0,5. dereceden kapasite elemanının eşdeğer devresi elde edilmelidir. Şekil 6'da 0,5. dereceden kesirli kapasite elemanının RC serilerinden oluşan bir eşdeğer devresi görülmektedir [42]. Öte yandan n tamsayı olmak üzere $\sqrt{s}$,

$$\sqrt{s} \cong \frac{P^{(n)}(s)}{Q^{(n)}(s)} \tag{5.7}$$

biçiminde n. dereceden rasyonel fonksiyonlarla yaklaşık olarak ifade edilip RC hatlarıyla da gerçeklenebilmektedir [43].



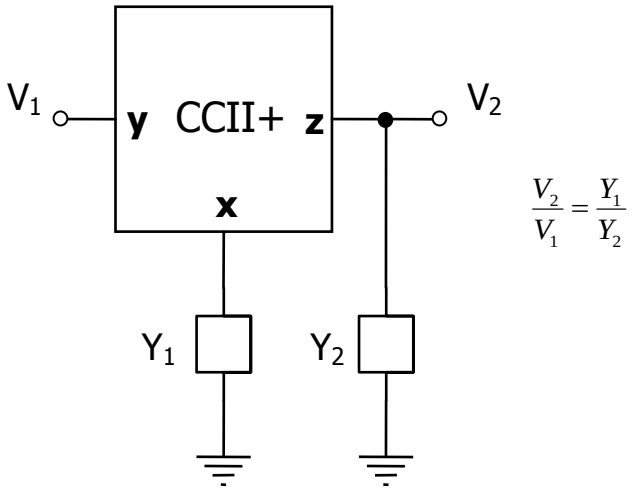
Şekil 5.6 : 0,5. dereceden kesirli kapasite gerçeklemesi.

Ancak Şekil 5.6'daki gibi çok sayıda RC hattından oluşan bir eşdeğer devre yerine tek bir URC elemanının bu amaçla kullanılabileceği yukarıda gösterilmişti. Önerilen kesirli kapasitenin bir uygulaması olarak birinci dereceden BG türden bir süzgeç devresinin benzetimi yapılacaktır. Şekil 5.7'de görülen Akım Taşıyıcılı devre ele alınsın.

Y_1 bir URC elemanı, Y_2 de paralel bir RC devresi olmak üzere gerilim transfer fonksiyonu

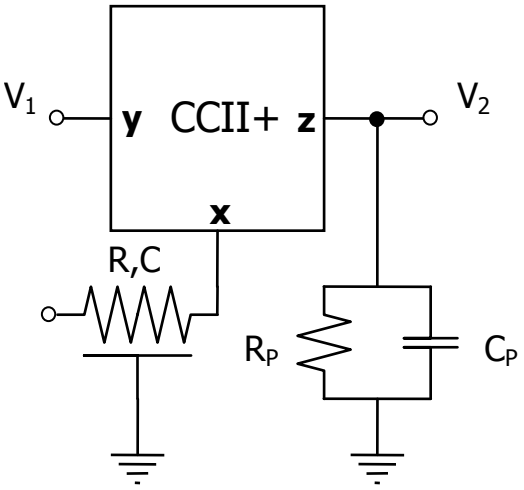
$$\frac{V_2}{V_1} = \frac{\dfrac{(\sqrt{RCs})\tanh(\sqrt{RCs})}{R}}{1/R_p + C_p s} \tag{5.8}$$

biçiminde ifade edilebilir. R_p ve C_p elemanları akım taşıyıcının çıkış ucuna ilişkin parazitik direnci ve kapasiteyi göstermek üzere bir akım taşıyıcı ve bir URC elemanı ile birinci dereceden BG süzgeç devresi Şekil 5.8'deki gibi elde edilmiş olmaktadır.

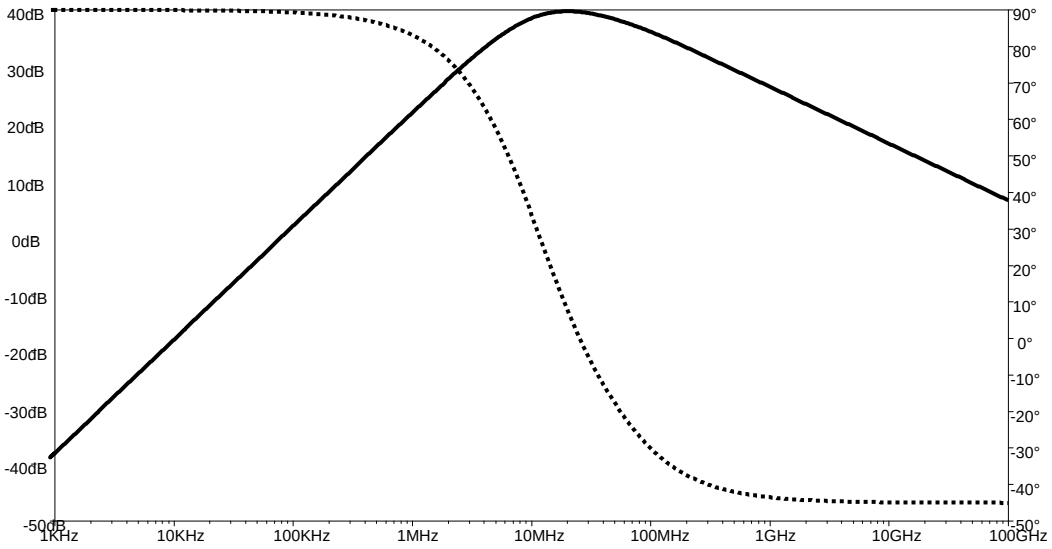


Şekil 5.7 : Akım taşıyıcı devresi.

Burada dikkat edilmesi gereken devrenin kesim frekansının dikkate alınarak URC elemanının bu çalışma bölgesinde davranışını gösterecek şekilde RC çarpanının belirlenmesidir. Şekil 5.8'de önerilen BG süzgeç devresinde URC elemanının kapasitesi C=2pF, direnci R=20kΩ, akım taşıyıcının parazitik kapasitesi C_p=6fF ve direnci R_p=1MΩ olarak alınmıştır. Şekil 5.9'da da görüldüğü gibi BG süzgeç devresinin alçak frekanslardaki bastırma oranı 20db/dekat yüksek frekanslardaki bastırma oranı ise 10dB/dekat olmaktadır.



Şekil 5.8 : Akım taşıyıcı-URC tabanlı yeni 1. dereceden BG süzgeç devresi.



Şekil 5.9 : Akım taşıyıcı-URC tabanlı yeni 1. dereceden BG süzgeç devresinin genlik ve faz karakteristiği.

5.4 Sonuçlar

URC elemanının açık devre giriş empedansı *s*-domeninde incelenerek $f_1(s)$ ve $f_2(\sqrt{s})$ biçiminden iki farklı kapasite elemanının bir fonksiyonu olduğu gösterilmiştir. $f_1(s)$ fonksiyonu, geçerli olduğu frekans aralığında bir AG süzgeç uygulamasında kullanılmıştır. Bu yolla salt URC elemanının, integral alıcılar için bir kapasite elemanı özelliğine sahip olduğu benzetim sonuçlarıyla gösterilmiştir. $f_2(\sqrt{s})$ fonksiyonunun da geçerli olduğu frekans aralığında 0,5. dereceden türevle tanımlı bir kesirli kapasite elemanının yerine kullanılabildiği gösterilmiştir. Bu özelliğin sağladığı olanakla birinci dereceden bir BG süzgeç devresi önerilmiş ve bu devrenin benzetimi yapılmıştır.

Sonuç olarak URC elemanının RC çarpımına bağlı olarak bu çalışmada ele alınan yaklaşıklıkla ortaya çıkarılan özelliği, gerek bilinen kapasite elemanı yerine geçecek uygulamalarda, gerekse yeni bir çalışma alanı olan kesirli dereceden kapasite elemanı olarak süzgeç devrelerinin elde edilmesi gibi bir uygulama alanında yeni olanaklar sağlayacaktır.

6. SONUÇLAR VE ÖNERİLER

İkinci bölümde Renz'in AG, BG süzgeç devresinde yeni bir giriş tanımlanarak YG karakteristiğin de aynı devre ile elde edilebileceği yeni devre önerilmiştir. Ardından, ele alınan YG süzgeç devresinde de AG karakteristiği sağlayacak şekilde yeni bir giriş tanımlanmıştır. Bu devrelerin benzetimi yapılarak teorik sonuçlar doğrulanmıştır.

Üçüncü bölümde önce eşleşmiş URC ve bağımlı kaynaklı yeni bir geçiş kapasitesi önerilmiştir. Ardından eşleşme problemine bir çözüm olarak tek URC ve bağımlı kaynaklı yeni bir kayıplı integral alıcı devre önerilmiştir. Önerilen bu kayıplı integral alıcı devreden kayıpsız integral alıcı devrenin nasıl elde edileceği gösterilmiştir. Önerilen yeni integral alıcı devreler bağımlı kaynakların sayısı bakımından referans devre ile karşılaştırıldığında daha az sayıda bağımlı kaynak içermekte, ancak, kapasitif ucunun topraklı olmayışının kapasitif ucu topraklı olan yapıya göre bir dezavantaj oluşturacağı düşünülmektedir.

Dördüncü bölümde, üçüncü bölümde önerilen integral alıcı devrelerin salt transistörlü olarak gerçekleştirilmesinde karşılaşılan problemler tespit edilmeye çalışılmıştır. MOS URC'yi kaynak-izleyici üzerinden sürmek kutuplama şartını sağlasa da, girişten görülen empedansı aktarmadığından kapasitif ucu topraklı olmayan URCler için çözüm sunmamaktadır. Bu probleme çözüm bulunduğunda üçüncü bölümde önerilen integral alıcı devrenin de salt transistörlü olarak gerçekleştirilebileceği sonucuna varılmıştır.

Kapasitif ucu topraklı URC'nin kullanıldığı yapılarda, geçit empedansının aktarılamaması problemiyle karşılaşılmadığından bu bölümde, integral alıcı devrenin tasarımında kapasitif ucu topraklı URC ele alınmıştır. Bu amaçla literatürde önerilen yapılar devre parametreleri açısından ele alınarak tasarıma gidilmiştir. Böylelikle NEÇ ve tek bir URC'nin kullanıldığı integral alıcı devre elde edilmiştir. y ve z uçları kısa devre edilmiş CMOS CCII+ devresi ile MOS URC birlikte kullanılarak da salt transistörlü kayıpsız integral alıcı devre elde edilmiştir.

Salt transistörlü devrenin, başarımını incelemek üzere PSPICE programında benzetimi yapılmıştır. Benzetim sonuçlarında, amaçlanan kayıpsız integral alıcı devrenin, CCII'nin çıkış empedansının yeterince yüksek olmamasından dolayı kayıplı bir integral alıcı gibi davrandığı görülmüştür. Çıkış empedansı modellenmiş ideal CCII kullanılarak bu bulgu doğrulanmıştır. Öte yandan MOS URC'nin, integral alıcının kayıpsız hale gelmesindeki etkisini incelemek üzere sadece NEÇ'in frekans karakteristiği incelenmiş ve 1.54 GHz olan kesim frekansının MOS URC sayesinde 115 kHz'e kadar indiği görülmüştür. Diğer bir deyişle devrenin GHz mertebesindeki frekanslarda bulunan baskın kutbu önerilen integral alıcı devre ile kHz mertebelerine kadar çekilmiştir.

Sonuç olarak, dördüncü bölümde önerilen kayıpsız integral alıcı devre basit bir CCII devresiyle gerçeklenmiş ve CCII'nin performansı integral alıcının başarımını doğrudan etkilemiştir. Literatürde yer alan, basit yapıda olmayan başarımı yüksek CCII elemanları kullanılarak devrenin performansı amaca yönelik olarak arttırılabilir.

Beşinci bölümde URC elemanının açık devre giriş empedansı s-domeninde incelenerek iki farklı kapasite elemanının bir fonksiyonu olduğu gösterilmiştir. $f_1(s)=\frac{1}{Cs}$ fonksiyonu, geçerli olduğu frekans aralığında bir AG süzgeç uygulamasında kullanılmıştır. Bu yolla salt URC elemanının, integral alıcılar için bir kapasite elemanı özelliğine sahip olduğu benzetim sonuçlarıyla gösterilmiştir. $f_2(\sqrt{s})=\frac{1}{\sqrt{\frac{C}{R}}\sqrt{s}}$ fonksiyonunun da geçerli olduğu frekans aralığında 0,5. dereceden türevle tanımlı bir kesirli kapasite elemanının yerine kullanılabildiği gösterilmiştir. Bu özelliğin sağladığı olanakla birinci dereceden bir BG süzgeç devresi önerilmiş ve bu devrenin benzetimi yapılmıştır.

Sonuç olarak URC elemanının RC çarpımına bağlı olarak bu çalışmada ele alınan yaklaşıklıkla ortaya çıkarılan özelliği, gerek bilinen kapasite elemanı yerine geçecek uygulamalarda, gerekse yeni bir çalışma alanı olan kesirli dereceden kapasite elemanı olarak süzgeç devrelerinin elde edilmesi gibi bir uygulama alanında yeni olanaklar sağlayacaktır.

KAYNAKLAR

[1] **Ghausi, M. S. , Kelly, J. J.** (1968). *Introduction to distributed-parameter networks,* Olt Rinehart and Winston inc.

[2] **Penbeci, S.** (1969). Synthesis of distributed RC networks by means of orthogonal functions, *IEEE Trans. On. Circuit Theory,* **16,** 137-140.

[3] **Ghausi, M. S.** (1971). *Electronic circuits, devices, models, functions, analysis and design,* VNR publishing.

[4] **Heizer, K.W.** (1962). Distributed RC networks with rational transfer functions, *IRE Trans. On Circuit Theory,* 356-362.

[5] **Braun, J. , Novak, M.** (1967). Active distributed RC networks, *Electronics Letters,* **3,** 435-436.

[6] **Wyndrum, R. M.** (1968). Active distributed RC networks, *IEEE Journal of solid state circuits,* 308-310.

[7] **Szantirmai, C.** (1971). Computer Aids in Filter Design: A Review, *IEEE Trans. On. Circuit Theory,* 35-40.

[8] **Johnson, S. P. , Huelsman, L. P.** (1971). High-pass and bandpass filters with distributed-lumped active networks, *IEEE Proceedings.* 328-331.

[9] **Swart, P. L. , Campbel, C. K.** (1972). A voltage controlled tunable distributed RC filter, *IEEE Journal of Solid State Circuits.* 306-308.

[10] **Bialko, M. , Guzinski, A.** (1974). Active filter with distributed RC line having zero Q-sensitivity, *IEEE Trans. On. Circuits and Systems.* **21,** 87-90.

[11] **Khoury, J. , Tsividis, Y. P. , Banu, M.** (1984). Use of MOS transistor as a tunable distributed RC filter element, *Electronics Letters.* **20,** 187-188.

[12] **Pu, L. J. , Tsividis, Y. P.** (1990). Transistor-only frequency-selective circuits", *IEEE Journal of Solid State Circuits.* **25,** 821-832.

[13] **Jindal, R. P.** (1989). Low-pass distributed RC filter using a MOS transistor with near zero phase shift at high frequencies", *IEEE Trans. On. Circuits and Systems.* **36,** 1119-1123.

[14] **Khorramabadi, H. , Gray, P. R.** (1984). High frequency CMOS continuous time filters, *IEEE Journal of solid state circuits.* **19,** 939-948.

[15] **Kolesar, E. S. , Waiser, R. M.** (1985). Novel realization of the uniformly distributed RC (URC) notch network, *IEEE Transactions on Education,* **28,** 173-176.

[16] **Cheng, Y. , Fujii, R.** (1991). Design of analog filters using a transistor-only subthreshold CMOS integrator, *MWSCS,* 796-798.

[17] **Tsividis, Y. P.** (1987). *Operation and modeling of the MOS transistor*, McGraw Hill.

[18] **Barranco, B. L. , Seaberg, E. C. , Angulo, J. R.** (1990). Distributed RC-filters with linearized MOS-transistors in CMOS technology, *ISCAS,* 2385-2387.

[19] **Khoury, J. M. , Tsividis, Y. P.** (1990). Synthesis of arbitrary rational transfer functions in S Using Uniform Distributed RC active circuits, *IEEE Trans. On. Circuits and systems,* **37,** 464-471.

[20] **Li, W. , El-Masry, I.** (1992). Distributed MOSFET high-pass filters, *IEEE Trans. On. Circuits and systems I.,* **39,** 169-179.

[21] **Tsividis, Y. P.** (1987). Minimal transistor-only micropower integrated VHF active filter", *Electronics letters,* **23,** 777-778.

[22] **Li, W.** (1993). A transistor-only high pass filter with adjustable Q factor, *IEEE Trans. On. Circuits and systems I.,* **40,** 136-140.

[23] **Li, W.** (1993). A transistor-only low pass filter with adjustable bias and small phase shift at high frequencies, *IEEE Journal of solid state circuits,* **28,** 610-612.

[24] **Guzinski, A. , Kielbasinski, A.** (1996). Novel notch filter in transistor-only filters domain, *ICECS,* 97-100.

[25] **Kielbasinski, A.** (1997). Transistor-only Band-pass filters with high Q factor, *ICECS,* 1-12.

[26] **Tangtisanon, P. Sudo, S. Teramoto, M. Suzuki, Y. Janchitrapongveg, K. ,** (1998). Active LPF using uniformly distributed RC line, *APCCAS.* 283-286.

[27] **Guzinski, A. , Kielbasinski, A.** (1999). Transistor-only Notch and Band-pass filters, *National conference on circuit theory,* 119-124.

[28] **Janchitrapongvej, K. , Kawejan, V. , Benjangkaprasert, C. , Tangtisanon, P. , Seatia, S. , Sudou, S. , Teramoto, M.** (2000). Notch frequency adjustable active filter using uniformly distributed RC line, *APCCAS,* **25,** 568-570.

[29] **Janchitrapongvej, K. , Tangtisanon, P. , Saingaroon, O. , Teramoto, M.** (2000). Capacitive double layers uniformly distributed RC line and its applications to active filters, *TENCON,* 23-25.

[30] **Sotiriadis, P. P. , Tsividis, Y. P.** (2002). Integrators using a single distributed RC element, *ISCAS,* 21-24.

[31] **Sotiriadis, P. P. , Tsividis, Y. P.** (2003). Single URC integrators, *IEEE Trans. On. Circuits and systems I.* **50,** 304-307.

[32] **Kielbasinski , A.** (2002). Another simple transistor-only lumped-distributed tunable low-pass filter, *ICECS.* 197-200.

[33] **Fujimoto, H. , Kodama, J. I.** (2003). An active low-pass filter using two capacitive double-layer uniformly distributed RC lines, *Int. Journal of Electronics* **90,** 156-166.

[34] **Phantonglow, R. , Janchitrapongvej, K. , Tangtisanon, P.** (2002).The design of an active band pass filter using uniformly distributed RC line, *ICCCS.* 1275-1278.

[35] **Pirajnanchai, V. , Nakasuwan, J. , Songthanapitak, N. , Janchitrapongvej, K.** (2005). High frequency transistor-only high-pass filter, *ISPACS,* 701-704.

[36] **Pirajnanchai, V. , Janchitrapongvej, K. , Panyanouvong , N.** (2005). High Frequency Active High-Pass filter used Distributed MOSFET, *ICICS,* 969-972.

[37] **Tang, K. , Friedman, E.G. ,** (2000). Lumped versus distributed RC and RLC interconnect impedances, *MSCS.* 128-131.

[38] **Chou, W. Y. , McKinstry, S. T.** (2001). A voltage controlled tunable thin film distributed RC notch filter, *IEEE Trans. On Comp. and Packaging Tech.,* **24,** 33-37.

[39] **Tangtisanon, P. , Khempila, A. , Panyanouvong, N., Saetia, S. , Janchitrapongvej, K. , Sudo, S. , Teramoto, M.** (2003). The design of an active band pass filter using uniformly distributed RC line, *ISCAS,* 529-532.

[40] **Panyanouvong, N. , Luangphakorn, S. , Pirajnanchai, V. , Tangisanon, P. , Janchitrapongvej, K.** (2003). Designing active lowpass filter using uniformly distributed RC line, *ICNNSP,* 612-615.

[41] **Prajnanchai, V. , Janchitrapongvej, K.** (2004). Continuous time low-pass filter using an active distributed mosfet transistor, *APCCAS,* 1049-1052.

[42] **Radwan, A. G. , Soliman, A. M. , Elwakil, A. S.** (2008). First-Order Filters Generalized to the Fractional Domain, *J. of Circ. Syst. And Comp.,* **17,** 55-66.

[43] **Maundy, B. , Elwakil, A. S. , Freeborn, T. J.** (2011). On the Practical Realization of Higher-Order Filters with Fractional Stepping, *Signal Processing,* **91,** 484-491

ÖZGEÇMİŞ

Ad Soyad:	Fethi Gür
Doğum Yeri ve Tarihi:	Elazığ, 1980
Adres:	İ.T.Ü. Elektronik ve Haberleşme Mühendisliği Bölümü Oda No: 1105 Maslak/İSTANBUL
E-Posta:	gur@itu.edu.tr
Lisans:	İ.T.Ü. Elektronik ve Haberleşme Mühendisliği Bölümü (2004)
Yüksek Lisans:	İ.T.Ü. Fen Bilimleri Enstitüsü, Elektronik Mühendisliği Programı (2007)

Yayın Listesi:

- **Fethi Gür,** Fuat Anday, "Simulation of A Novel Current Mode Universal Filter Using FDCCIIs", *Analog integrated circuits and signal processing* , Vol:60, pp. 231-236, 2009.
- **Fethi Gür,** Fuat Anday, "A Novel Current Mode Universal Active-RC Filter Using FDCCIIs", *Proc. of ELECO 2007*, pp. 108-111, 5-9 December 2007, Bursa.
- **Fethi Gür,** Fuat Anday, "Simulation of A New Voltage-Mode Universal Filter with a Lossless Inductor Using FDCCIIs", *Proc. of Applied Electronics 2007*, pp. 69-72, 5-6 September 2007, Pilsen, Czech Republic.
- **Fethi Gür,** Fuat Anday, "First-Order Allpass Sections-Based High-Input Low-Output Impedance Voltage-Mode Universal Filter Using FDCCIIs", *Proc. of European Conference on Circuit Theory and Design (ECCTD 2007),* pp. 428-431, 26-30 August 2007, Sevilla, Spain.
- **Fethi Gür,** Fuat Anday, "İşaret Akış Grafları ile Farksal Akım Taşıyıcı (FDCCII) Tabanlı Gerilim Modlu Süzgeç Tasarımı", SİU'2007: *IEEE 15. Sinyal İşleme ve İletişim Uygulamaları Kurultayı,* 11-13 Haziran 2007,Eskişehir.
- **Fethi Gür,** Fuat Anday, "Adjoint Transformation of the Active Elements Using Nullor", *Proc. of Applied Electronics Conference 2004*, pp. 56-59, 8-9 September 2004, Pilsen, Czech Republic.