T.C
DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

TERS CEVAPLI SİSTEMLER İÇİN OPTİMAL PI/PID TASARIMI

Hayriye CENGİZ

YÜKSEK LİSANS TEZİ

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

DİYARBAKIR
Ocak-2019

T.C
DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

TERS CEVAPLI SİSTEMLER İÇİN OPTİMAL PI/PID TASARIMI

Hayriye CENGİZ

YÜKSEK LİSANS TEZİ

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

DİYARBAKIR
Ocak-2019

T.C

DİCLE UNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ MÜDÜRLÜĞÜ

DİYARBAKIR

Hayriye CENGİZ tarafından yapılan "Ters Cevaplı Sistemler için Optimal PI/PID Tasarımı" konulu bu çalışma, jürimiz tarafından Elektrik Elektronik Anabilim Dalında YÜKSEK LİSANS tezi olarak kabul edilmiştir

Jüri Üyesinin

Ünvanı Adı Soyadı

Başkan : Prof. Dr. İbrahim KAYA

Üye : Doç. Dr. Ali KIRÇAY

Üye : Dr. Ögr. Üyesi Abdulnasır YILDIZ

Tez Savunma Sınavı Tarihi: 14/01/2019

Yukarıdaki bilgilerin doğruluğunu onaylarım.

.../...../20

Prof. Dr. Sevtap SÜMER EKER

ENSTİTÜ MÜDÜR V.

(MÜHÜR)

TEŞEKKÜR

Bu tez çalışmasının her aşamasında yardımını, bilimsel katkılarını, tecrübelerini hiçbir zaman esirgemeyen ve sabırla beni çalışmaya teşvik eden değerli hocam Prof. Dr. İbrahim KAYA'ya teşekkür ederim.

Tez çalışması boyunca karşılaşılan her türlü problemde gerekli desteği veren Araştırma Görevlisi Dr. Hüseyin ERDOĞAN'a, tez çalışması süresince manevi desteğini esirgemeyen aileme ve İbrahim Sinan GÜLLÜ 'ye teşekkür ederim.

İÇİNDEKİLER

		Sayfa
TEŞEKKÜR……		I
İÇİNDEKİLER…….....		II
ÖZET…….....		IV
ABSTRACT…….....		V
ÇİZELGE LİSTESİ……		VI
ŞEKİL LİSTESİ…….....		VII
KISALTMA VE SİMGELER……		XI
1.	**GİRİŞ**…….....	1
1.1.	Genel Bilgi……...	1
1.2.	Tezin Amacı…….	4
1.3.	Tezin Yapısı…….	4
2.	**KAYNAK ÖZETLERİ**……..	7
3.	**MATERYAL VE METOT**……	13
3.1.	Otomatik Kontrol Türleri…..……	13
3.1.1	Açık-Kapalı Kontrol (On-Off Kontrol)……	13
3.1.2.	Oransal Kontrol (P Kontrol)……	13
3.1.3.	İntegral Kontrol (I Kontrol)……	14
3.1.4	Türevsel Kontrol (D Kontrol)…….	15
3.1.5.	Oransal İntegral Kontrol (PI Kontrol)…….	16
3.1.6.	Oransal Türevsel Kontrol (PD Kontrol)……..	16
3.1.7	Oransal İntegral Türevsel Kontrol (PID Kontrol)……...	17
3.2.	Ters Cevaplı Sistemler…….	17
3.2.1	Ters Cevaplı Sistem ile Kazan Tambur Seviyesinin Kontrolü……	18
3.3.	Optimizasyon……...	20
3.4.	Ters Cevaplı Süreçler için Denetleyici Tasarımı…….	26
3.4.1	Ters Cevaplı İntegratörlü Zaman Gecikmeli Sistemler için PI ve PID Tasarımı	27
3.4.2	Ters Cevaplı Kararlı Zaman Gecikmeli Sistemler için PI ve PID Tasarımı……	41

4. BULGULAR VE TARTIŞMA…….. 61

4.1. Ters Cevaplı İntegratörlü Artı Zaman Gecikmeli Süreç Örnekleri……..... 61

4.2. Ters Cevaplı Kararlı Artı Zaman Gecikmeli Sistem Örnekleri…… 69

5. SONUÇ VE ÖNERİLER……..... 87

6. KAYNAKLAR……..... 89

ÖZGEÇMİŞ……... 93

ÖZET

TERS CEVAPLI SİSTEMLER İÇİN OPTİMAL PI/PID TASARIMI

YÜKSEK LİSANS TEZİ

Hayriye CENGİZ

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

2019

PID tip denetleyiciler modern kontrolde son yıllarda yaşanan büyük gelişmelere rağmen endüstriyel uygulamalarda hala yaygın olarak kullanılmaktadır. Kontrol sistemlerinin iyi bir kapalı çevrim cevabı sergileyebilmesi için denetleyicilerin ayar parametrelerinin uygun seçilmesi gerekir. Denetleyici ayar parametrelerinin belirlenmesinde literatürde kullanılan çok farklı yöntemler bulunmaktadır. İntegral performans kriteri PI/PID denetleyicilerin ayar parametrelerinin hesaplanmasında kullanılan ve kabul görmüş yaygın yöntemlerden biridir. Literatürde, integral performans kriteri farklı süreçlerin denetiminde kullanılan PID tip denetleyicilerin ayar parametrelerinin hesaplanmasında kullanılmıştır. Ancak, ters cevaplı süreçlerin denetiminde çok fazla kullanılmamıştır.

Bu çalışmada, ters cevaplı kararlı zaman gecikmeli ve ters cevaplı integratörlü zaman gecikmeli süreçlerin denetiminde kullanılacak PI ve/veya PID denetleyiciler için optimum ayar parametrelerinin hesaplanmasına olanak veren bağıntılar türetilmiştir. Bunun için, söz konusu süreçler için düşük dereceli transfer fonksiyonu modelleri varsayılmıştır. Daha sonra normalize edilmiş süreç ve denetleyici transfer fonksiyonları kapalı çevrim hata fonksiyonunda yerleştirilmiş ve farklı T_0 / T (normalize edilmiş sıfır) değerleri ve değişen θ / T (normalize edilmiş zaman gecikmesi) değerleri için *ISTE*, IST^2E and IST^3E kriterleri cinsinden kapalı çevrim sistemin hatasını minimum yapan ayar parametreleri belirlenmiştir. Böylece, süreç transfer fonksiyonu ile denetleyici transfer fonksiyonu parametreleri normalize edilmiş zaman gecikmesi ve normalize edilmiş sıfır arasındaki ilişkiyi veren grafikler elde edilmiştir. Bu grafiklere eğri uydurma yaklaşımının uygulanması ile PI/PID denetleyicinin optimum ayar parametrelerinin hesaplanmasına olanak veren analitik bağıntılar türetilmiştir. Elde edilen bağıntıların, ters cevaplı kararlı zaman gecikmeli ve ters cevaplı integratörlü zaman gecikmeli sistemlerin denetiminde performansı görmek için benzetim sonuçları verilmiştir. Ayrıca, bu süreçler için literatürde önerilmiş olan denetleyici tasarım metotları ile karşılaştırmalar verilmiştir.

Ters cevaplı kararlı zaman gecikmeli ve ters cevaplı integratörlü zaman gecikmeli süreçler için uygun modellerin elde edilebilmesi durumunda, bu çalışmada önerilen tasarım yöntemlerinin literatürde yapılan çalışmalardan daha iyi performans sağladığı gözlemlenmiştir.

Anahtar Kelimeler: Ters cevap, Zaman gecikmesi, PI kontrol, PID kontrol, Optimizasyon, Denetleyici tasarımı, İntegral performans kriteri, Kararlı süreç, İntegratörlü süreç.

ABSTRACT

OPTIMAL PI/PID DESIGN FOR INVERSE RESPONSE SYSTEMS

MsC THESIS

Hayriye CENGİZ

DEPARTMENT OF ELECTRICAL AND ELECTRONICS ENGINEERING
INSTITUTE OF NATURAL AND APPLIED SCIENCES
UNIVERSITY OF DICLE

2019

PID type controllers are still extensively being used in industrial applications despite improvements in modern control in recent years. For a control system to result in satisfactory closed loop responses, tuning parameters of controllers must be determined appropriately. There are many methods in the literature to calculate setting parameters of the controller. Integral performance criterion is one of the well-known methods and has been accepted widely to determine tuning parameters of PI/PID controllers. Integral performance criteria have been used to find setting of a PID controller to control different type of processes. However, it has been used very little in the control of inverse response processes.

In this study, analytical expressions have been derived to calculate optimum tuning parameters of a PI and/or PID controller to control stable processes with inverse response plus dead time and integrating processes with inverse response plus dead time. For this purpose, low order processes transfer functions have been assumed. Later, normalized process and controller transfer functions have been used in the error function of the closed loop system and repeated optimizations, in the sense of *ISTE*, IST^2E and IST^3E criterion, have carried out to find tuning parameters that minimize the error function. So, plots that give the relation between the parameters of the process and the controller and normalized dead time and normalized zero have been obtained. By applying curve fitting approach to those plots, analytic expressions which lead to determine optimum tuning parameters of a PI/PID controller have been derived. In order to show the use of obtained expressions in the control of stable processes with inverse response plus dead time and integrating processes with inverse response plus dead time, simulation results have been supplied. In addition, comparisons with design methods existing in the literature and suggested for the control of inverse response processes have been given.

If appropriate models for stable processes with inverse response plus dead time and integrating processes with inverse response plus dead time can be obtained, it has been shown that the design methods proposed in this thesis can result in better closed loop performances than design methods given in the literature.

Keywords: Inverse response, Time delay, PI control, PID control, Optimization, Controller design, Integral performance criterion, Stable process, Integrating process

ÇİZELGE LİSTESİ

Çizelge No		Sayfa
Çizelge 4.1.	Örnek 1 için hesaplanan optimum PI ve PID ayar parametreleri	62
Çizelge 4.2.	Örnek 2 için hesaplanan optimum PI ve PID ayar parametreleri	66
Çizelge 4.3.	Örnek 1 için hesaplanan optimum PI ayar parametreleri	70
Çizelge 4.4.	Örnek 2 için hesaplanan optimum PI ayar parametreleri	73
Çizelge 4.5.	Örnek 3 için hesaplanan optimum PI ve PID ayar parametreleri	75
Çizelge 4.6.	Örnek 3 için hesaplanan performans değerleri	76
Çizelge 4.7.	Örnek 4 için, sabit $T_0 / T = 0.2$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum PI ve PID ayar parametreleri	80
Çizelge 4.8.	Örnek 4 için, sabit $T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum PI ve PID ayar parametreleri	82
Çizelge 4.9.	Örnek 4 için, sabit $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum PI ve PID ayar parametreleri	84

ŞEKİL LİSTESİ

Şekil No		Sayfa
Şekil 3.1.	Oransal Kontrolün Yükselteç Devresi	14
Şekil 3.2.	İntegral Kontrolün Yükselteç Devresi	15
Şekil 3.3.	Türevsel Kontrolün Yükselteç Devresi	16
Şekil 3.4.	Ters Cevaplı Sistem Yapısı	18
Şekil 3.5.	Kazan Tambur Seviyesinin Kontrolü Diyagramı	19
Şekil 3.6.	Kazan Tambur Seviyesinin Ters Cevap Diyagramı	19
Şekil 3.7.	İkinci dereceden bir sistem için sönüm oranına karşılık bazı integral performans kriterlerinin sonuçları	23
Şekil 3.8.	ISE kriterine ait değerlendirme	25
Şekil 3.9.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_cT değerleri	28
Şekil 3.10.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri	28
Şekil 3.11.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_cT değerleri	30
Şekil 3.12.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri	30
Şekil 3.13.	Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_cT değerleri	31
Şekil 3.14.	Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri	32
Şekil 3.15.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_cT değerleri	33
Şekil 3.16.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri	34
Şekil 3.17.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri	34
Şekil 3.18.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_cT değerleri	36
Şekil 3.19.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri	36
Şekil 3.20.	Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri	37
Şekil 3.21.	Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_cT değerleri	38
Şekil 3.22.	Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri	39
Şekil 3.23.	Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_d / T değerleri	39

Şekil 3.24. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_c değerleri 41

Şekil 3.25. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 42

Şekil 3.26. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_c değerleri 43

Şekil 3.27. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 43

Şekil 3.28. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_c değerleri 44

Şekil 3.29. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 45

Şekil 3.30. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_c değerleri 46

Şekil 3.31. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 47

Şekil 3.32. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_c değerleri 48

Şekil 3.33. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 49

Şekil 3.34. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_c değerleri 50

Şekil 3.35. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 50

Şekil 3.36. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_c değerleri 52

Şekil 3.37. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 52

Şekil 3.38. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri 53

Şekil 3.39. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_c değerleri 54

Şekil 3.40. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 55

Şekil 3.41. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri 55

Şekil 3.42. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_c değerleri 57

Şekil 3.43. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri 57

Şekil 3.44. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_d / T değerleri 58

Şekil 4.1. Örnek 1 için önerilen tasarım yönteminin birim basamak referans ve bozucu giriş cevapları 63

Şekil 4.2. Örnek 1 için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması 63

Şekil 4.3. Örnek 1 için, model parametrelerindeki +%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması 64

Şekil 4.4.	Örnek 1 için, model parametrelerindeki –%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	65
Şekil 4.5.	Örnek 2 için önerilen tasarım yönteminin birim basamak referans ve bozucu giriş cevapları	67
Şekil 4.6.	Örnek 2 için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	67
Şekil 4.7.	Örnek 2 için, model parametrelerindeki +%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	68
Şekil 4.8.	Örnek 1 için, model parametrelerindeki –%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	69
Şekil 4.9.	Önerilen tasarım yöntemi için birim basamak referans ve bozucu giriş cevapları	71
Şekil 4.10.	Örnek 1 için, model parametrelerindeki +%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	71
Şekil 4.11.	Örnek 1 için, model parametrelerindeki –%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	72
Şekil 4.12.	Önerilen tasarım yöntemi için birim basamak referans ve bozucu giriş cevapları	73
Şekil 4.13.	Örnek 2 için, model parametrelerindeki +%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	74
Şekil 4.14.	Örnek 2 için, model parametrelerindeki –%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	74
Şekil 4.15.	Örnek 3 için önerilen tasarım yöntemi için birim basamak referans ve bozucu giriş cevapları	76
Şekil 4.16.	Örnek 3 için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	77
Şekil 4.17.	Örnek 3 için kontrol sinyalinin büyüklükleri	77
Şekil 4.18.	Örnek 3 için, model parametrelerindeki +%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	78
Şekil 4.19.	Örnek 3 için, model parametrelerindeki –%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması	79
Şekil 4.20.	Örnek 4 için, sabit $T_0 / T = 0.2$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları	81
Şekil 4.21.	Örnek 4 için, sabit $T_0 / T = 0.2$ değerine karşılık farklı θ / T değerleri için tasarlanan PID denetleyici ile birim basamak referans ve bozucu giriş cevapları	81
Şekil 4.22.	Örnek 4 için, sabit $T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları	83

Şekil 4.23. Örnek 4 için, sabit $T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için tasarlanan PID denetleyici ile birim basamak referans ve bozucu giriş cevapları 83

Şekil 4.24. Örnek 4 için, sabit $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları 85

Şekil 4.25. Örnek 4 için, sabit $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları 85

KISALTMA VE SİMGELER

P : Oransal Kontrol

I : İntegral Kontrol

D : Türevsel Kontrol

PI : Oransal İntegral Kontrol

PD : Oransal Türevsel Kontrol

PID : Oransal İntegral Türevsel Kontrol

ISE : Hatanın Karesinin İntegrali

ISTE : Zamanla Hatanın Karelerinin İntegrali

IST^2E : Zamanın Karesiyle Hatanın Karelerinin İntegrali

IST^3E : Zamanın Küpüyle Hatanın Karelerinin İntegrali

IAE : Hatanın Mutlak Değerinin İntegrali

ITAE : Hatanın Mutlak Değeriyle Zamanın İntegrali

K_p : Oransal Kazancı

K_c : Oransal Kazancı

T_i : İntegral Zaman Sabiti

T_d : Türev Zaman Sabiti

K_i : İntegral Kazancı

K_d : Türev Kazancı

J_0 : Hatanın Karesinin İntegrali Kriterine Ait Performans İndeksi

J_1 : Zamanla Hatanın Karelerinin İntegrali Kriterine Ait Performans İndeksi

J_2 : Zamanın Karesiyle Hatanın Karelerinin İntegrali Kriterine Ait Performans İndeksi

J_3 : Zamanın Küpüyle Hatanın Karelerinin İntegrali Kriterine Ait Performans İndeksi

1. GİRİŞ

1.1. Genel Bilgi

Değişken niceliklerinin önceden belirlenmiş bir koşula uyumunu sağlamaya yönelik gerçekleştirilen işlemlere kontrol denir. Bir bütünü oluşturan, birbiri ile bağlı olan ya da belli bir işlev için bir araya getirilen eleman topluluğuna sistem denir. Sistemler karmaşık, büyük veya küçük gibi yapılardan oluşurlar. Farklı davranışları olan birçok sistem yapısı bulunmaktadır. Çevremizdeki sistemlerin yapısı kararlı olarak görünmektedir. Fakat kararlı sistem yapılarının sayısı göründüğü kadar değildir, sayıları yok denecek kadar azdır. Örneğin bir arabanın düz bir yolda hareket etmesi kararlı bir sistem olarak düşünüldüğünde arabanın tekerinin aniden yolda bulunan bir kasise çarpması veya bir çukura girmesi sistemi dengeden dengesizliğe getirir ve sistem kararsız hale gelir (Sönmez 2008).

Bir sistemi düzenlemek, kumanda etmek ya da yönetmek üzere uygun bir biçimde bağlanmış fiziksel elemanlar topluluğuna kontrol sistemi denir. Kontrol sisteminde amaç kontrol sistemini oluşturan elemanlar ile girişleri kullanmak ve çıkışları arzu edilen şekilde kontrol etmektir (Kuo 1995). Otomobillerde komut ve boşta hız kontrolü kontrol sistemlerine örnek olarak verilebilir. Kontrol teorisinin başlıca çalışma alanı, sistemlerin istenilen özelliklerde çalışmasını sağlayan denetleyicilerin tasarımıdır. Kontrol teorisi alanında farklı özellikte ve yapıda birçok denetleyici geliştirilmiştir. Bunlardan biri endüstriyel kontrol sistemlerinde en çok kullanılan PID (Proportional-Integral-Derivative) denetleyicidir (Åström ve Hägglund 1995). Türevsel denetleyiciler daha az kullanım alanı bulmasına rağmen, PI denetleyicilerin oldukça yaygın kullanım alanı bulunmaktadır. Dolayısıyla, kontrol sistemlerinin kararlılığı için PI ve PID denetleyici tasarımı çok önemlidir (Åström ve Hägglund 2001).

Modern kontrolde sağlanan gelişmeye rağmen uzun yıllardır kullanılan PI ve PID tip denetleyiciler günümüzde de hala yaygın olarak kullanılmaktadır. Bu denetleyicilerin yaygın olarak kullanılmasının nedenleri arasında; yapılarının basit olması, birçok kontrol sistemi için tatmin edici kapalı çevrim performans sergilemesi ve ayar parametrelerinin elde edilme işlemlerinin kolay olması sayılabilir. PID denetleyicilerin üç ayar parametresi olmasına rağmen birçok çalışma şartları altında güvenilir sonuçlar vermektedir ve mühendislerce de iyi bilinmektedir. Endüstriyel

uygulamalardaki denetleyicilerin %97'den fazlasının PID tip denetleyiciler olduğu belirtilmektedir (Shamsuzzoha ve Skogestad 2010). Bu denetleyiciler bu sebeplerden dolayı geçtiğimiz 50 yılda bilim insanlarının yoğun ilgisini çekmiş ve bu denetleyicilerin ayar parametrelerini belirlemek için birçok tasarım yöntemleri geliştirilmiştir (Åström ve Hägglund 1995).

PID denetleyicilerin ayar parametrelerini belirlemede kullanılan yöntemlerden biri doğrudan kutup yerleştirmedir (Van der Zalm 2004). Bu yöntemin amacı kapalı çevrim kutuplarının istenilen yerlere yerleştirilmesidir. Bu yöntemi kullanabilmek için kontrol sistemine ait transfer fonksiyonunun bilinmesi gerekir. Kapalı çevrim kutuplarının yeri istenilen kapalı çevrim sistem cevabının özelliklerine göre belirlenir ve belirlenen kutupların yerlerine göre PID denetleyicilerin ayar parametreleri bulunur. Bu yöntemdeki denetleyicinin parametre sayısı yerleştirilebilecek kapalı çevrim kutup sayısı kadardır (Åström ve Hägglund 1995, Van der Zalm 2004).

PID denetleyicilerin ayar parametrelerini belirlemede kullanılan bir başka yöntem de baskın kutup tasarımıdır. Bu yöntemde kapalı çevrim sistem cevabında baskın kutuplar belirlenir. Kalan diğer kutup ve sıfırların etkisinin çok az olduğu varsayılır ve bunların reel kısmının çok küçük olması gerektiği bilinir. Bu yöntemle baskın kutupların yeri belirlendikten sonra, kutupların belirlenen noktalarda olmasını sağlayacak denetleyici parametreleri hesaplanır (Åström ve Hägglund 1995, Van der Zalm 2004).

PID denetleyicilerin ayar parametrelerini belirlemede kullanılan diğer yöntemler Ziegler-Nichols yöntemi, Cohen-Coon yöntemi, Chien-Hrones-Reswick yöntemi ve Åström-Hägglund metodudur.

Bahsedilen yöntemlerde ayar parametrelerini belirlemede sistemin açık-döngü cevap bilgileri ve Nyquist eğrisi bilgileri kullanılır. Fakat bu yöntemler sistemin dinamik davranışından çok az yararlandığından ve de performans ölçütlerinin tamamını ele alamadıklarından optimal bir denetim sağlayamazlar. Sistemin performans ölçütlerinin tamamını ele alan bir fonksiyon tanımlayarak, bu fonksiyonun çeşitli optimizasyon teknikleri ile minimize edilmesi optimal denetim sonucu verir. Denetleyicilerin ayar parametrelerinin belirlenmesinde optimizasyon yöntemi sıklıkla kullanılmaktadır. Yapılan çalışmalarda ya denetleyici parametreleri doğrudan optimize

edilir ya da optimizasyon sonucu kullanılarak basit ayar parametrelerinin hesaplanmasını sağlayan kurallar belirlenir (Zhuang ve Atherton 1993).

Optimizasyon teknikleri kullanılarak basit ayar parametrelerini belirlemeye yönelik birçok çalışma bulunmaktadır. Kaya (2001) açık çevrim kararlı birinci derece veya ikinci derece artı zaman gecikmeli transfer fonksiyon modelleri kullanarak Smith predictor (Smith öngörücü) yapısındaki PID denetleyiciler için basit ayar kuralları elde etmiştir (Kaya 2001). Visoli (2001) integratörlü ve açık çevrim kararsız birinci derece artı zaman gecikmeli süreçler için integral performans kriterine dayalı PID denetleyiciler için ayar kuralları türetmiştir (Visioli 2001). Kaya (2018) integratörlü zaman gecikmeli süreçleri kontrol etmek için I-PD yapısını kullanarak integral performans kriterine dayalı optimizasyon ile denetleyicinin ayar parametrelerini belirlemede kullanılan analitik denklemler elde etmiştir (Kaya 2018).

Bununla beraber bazen sistemlerin bir girişi yerine birçok girişi ve çıkışı olabilir. Bu tür sistemlere çok-girişli çok-çıkışlı sistemler denir. Bazen de uygulanan bir basamak girişe önce kalıcı durum değerin tersi yönde bir cevap verip sonrasında kalıcı durum değere ulaşan sistemler de endüstriyel uygulamalarda bulunmaktadır. Bu tür sistemlere ters cevaplı sistemler denir. Ters cevaplı sistemlere olan ilgi son yıllarda artmıştır. Ters cevaba neden olan pozitif sıfırlı sistemlerle özellikle kimyasal süreçlerde karşılaşılmaktadır. Ters cevaplı bu süreçlere örnek olarak kazan tambur seviyesinin kontrolü, tubular egzotermik reaktörünün çıkış sıcaklığı kontrolü ve otokalitik CSTR'nin çıkış konsantrasyonu kontrolü verilebilir (Stephanopoulos 1984, Ogunnaike ve Ray 1994). Camacho, Rojas ve Garcia (1999) ters cevaplı kimyasal süreçlere değişken yapı kontrolünün uygulamasını önermişlerdir. Luyben (2000) ters cevaplı kararlı artı zaman gecikmeli süreçlerin PI ile denetimi için yeni bir tasarım yöntemi önermiştir. Luyben (2003) ters cevaplı integratörlü artı zaman gecikmeli süreçlerin modellenmesini ve PID ile kontrol edilmesini çalışmıştır (Luyben 2003). ters cevaplı integratörlü artı zaman gecikmeli süreçler için PI ve PID basit hesaplamalara dayalı ayarlama kuralları önermişlerdir. ters cevaplı kararlı/integratörlü artı zaman gecikmeli süreçleri kontrol etmek için Smith öngörücü temelli PID denetleyici tasarımı geliştirmişlerdir.

1.2. Tezin Amacı

Bu tez çalışmasının amacı aşağıda maddeler halinde sıralanmıştır:

i. Ters cevaplı kararlı artı zaman gecikmeli süreçlerin ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerin yapısını anlamak ve bu süreçlerin davranışı hakkında gerekli bilgilere sahip olmak

ii. Ters cevaplı süreç transfer fonksiyonu parametreleri ile PI/PID denetleyici parametreleri arasındaki bağıntıyı veren grafikleri integral performans kriterine dayalı olarak elde etmek

iii. Elde edilen grafiklere eğri uydurma yaklaşımının uygulanması ile optimum PI/PID denetleyici parametrelerinin hesaplanmasına olanak verecek olan formülleri türetmek

iv. Literatürde ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerinin kontrolü için önerilen PI/PID tasarım yöntemleriyle, bu tez çalışmasında önerilen optimum PI/PID tasarım yöntemi ile elde edilen kapalı çevrim performansları karşılaştırmak için benzetim sonuçlarını sunmak

1.3. Tezin Yapısı

Bu tez; Giriş, Kaynak Özetleri, Materyal ve Metot, Bulgular ve Tartışma, Sonuç ve Öneriler ve Kaynaklar olmak üzere altı bölümden oluşmaktadır.

Giriş olarak verilen birinci bölümde kontrol sistemleri, denetleyici ayar parametrelerinin belirnemesinde kullanılan yöntemler ve ters cevaplı sistemler hakkında genel bilgiler verilmiştir.

Kaynak özetleri olarak verilen ikinci kısımda ters cevaplı süreçler ile ilgili yapılan literatür araştırması yer almaktadır.

Materyal ve metot bölümünde, bu tez çalışmasında ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerin denetiminde kullanılabilecek optimal PI/PID ayar parametrelerinin hesaplanmasına olanak veren bağıntıların türetilmesine yer verilmiştir.

Bulgular ve tartışma olarak adlandırılan dördüncü bölümde, ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerin

kontrolü için literatürde önerilen tasarım yöntemlerinden elde edilen sonuçlar ile bu tez çalışmasında önerilen optimum PI/PID tasarım yönteminden elde edilen sonuçları karşılaştırılmış ve benzetim sonuçları sunulmuştur.

Sonuç ve öneriler kısmında yapılan çalışmaya ait sonuçlara yer verilmiş, önerilerde bulunulmuştur.

Kaynaklar olarak verilen altıncı bölümde ise tez içinde referans verilen kaynaklar sıralanmıştır.

2. KAYNAK ÖZETLERİ

Modern kontrolde sağlanan gelişmelere rağmen uzun yıllardır kullanılan PID tip denetleyiciler günümüzde de hala yaygın olarak kullanılmaktadır. Bu denetleyicilerin yaygın olarak kullanılmasının nedenleri arasında; yapılarının basit olması, birçok kontrol sistemi için iyi sonuçlar vermesi, ayar parametrelerinin elde edilme işlemlerinin kolay olması sayılabilir. Bu denetleyiciler bu sebeplerden dolayı geçtiğimiz 50 yılda bilim insanlarının yoğun ilgisini çekmiş ve bu denetleyicilerin ayar parametrelerini belirlemek için birçok tasarım yöntemleri geliştirilmiştir.

Ziegler ve Nichols (1942) PID denetleyici tasarımı için iki tane metot önermiştir. Hesaplanması basit olduğu için bu teknikler günümüzde hala kullanılmaktadır. Önerilen birinci teknikte, sürecin açık çevrim basamak cevabına dayalı elde edilen birinci derece artı zaman gecikmeli transfer fonksiyonu (FOPDT) model kullanılarak PID ayar parametrelerinin hesaplanmaktadır. İkinci teknikte ise sistemin marjinal kararlı olduğu noktanın bilgilerine dayalı tasarım yapılmaktadır. Marjinal kararlı olan nokta deneme yanılma yöntemi kullanılarak denetleyicinin oransal kazancının arttırılmasıyla bulunmuştur. Bu noktadaki denetleyicinin oransal kazancı ve elde edilen osilasyonun periyodu kullanılarak ayar parametreleri hesaplanmaktadır (Ziegler ve Nichols 1942).

Süreç açık çevrim cevabını kullanıp PID denetleyici ayar parametrelerinin belirlenmesini öneren farklı bir yaklaşım Cohen-Coon (1953) tarafından önerilmiştir. Bu yöntemde öncelikle bozucuların etkilerinin yok edilmesi amaçlanmıştır.

Chien, Hrones ve Reswick (1972) tarafından önerilen yöntemde Ziegler ve Nichols (1942) ve Cohen-Coon (1953) yöntemlerinde olduğu gibi açık çevrim cevabı kullanarak PID ayar parametreleri hesaplanmaktadır. Chien-Hrones-Reswick yönteminde, PID ayar parametreleri hem referans girişi takip ve hem de bozucunun etkisi yok edilecek şekilde hesaplanmaktadır (Chien, Hrones ve Reswick 1972).

Åström ve Hägglund (1984) tarafından önerilen yöntemde süreç röle geri beslemeli kapalı çevrim sisteme yerleştirilmekte ve limit döngü (limit cycle) osilasyonlar elde edilmektedir. Röle ve osilasyona ait bilgiler kullanılarak, Nyquist eğrisi üzerinde arzu edilen bir noktaki faz payı ve kazanç payını sağlayacak şekilde PID denetleyici ayar parametreleri hesaplanmaktadır (Åström ve Hägglund 1984).

Zhuang ve Atherton (1993) birinci dereceden zaman gecikmeli model için hatanın zaman ağırlıklı integraline dayanan ayar parametreleri belirlemişlerdir. Ayarlama parametreleri FOPDT modeli için türetilmiş olsalar bile büyük sönmüş zamanı olan transfer fonksiyonları için de iyi çalıştığı bulunmuştur. Zhuang ve Atherton (1993) çalışmalarında, Integral of the Squared Error (ISE), Integral of the Squared Time-weighted Error (ISTE) ve Integral of the Squared Time-squared-weighted Error (IST^2E) kriterlerine dayalı olarak optimum PID parametrelerini hesaplamaya olanak sağlayan formüller türetmişlerdir.

Camacho, Rojas ve Garcia (1999) FOPDT model kullanarak gerçekleştirilen kayma kipli kontrolün ters cevaplı süreçler için iyi performans gösterdiğini benzetim sonuçları ile göstermişlerdir. Elde edilen sonuçların karmaşık veya doğrusal olmayan ters cevaplı sistemleri kontrol etmek için de uygun olabileceği belirtilmişlerdir.

Luyben (2000) ters cevaplı kararlı artı zaman gecikmeli süreçlerin PI ile denetimi için yeni bir tasarım yöntemi önermiştir ve Ziegler-Nichols (1942) ile karşılaştırmaları vermiştir. Karşılaştırma sonuçları, Luyben (2000) tarafından önerilen yöntemin oldukça başarılı sonuçlar verdiğini ortaya koymuştur. Ayrıca, modelde yer alan farklı parametre değerleri için yapılan testlere çalışmada yer verilmiştir. Luyben (2000) tarafından önerilen yöntemin kısıtlılığı, zaman gecikmesinin 3.2 değerinden küçük olması gerektiğidir (Luyben 2000).

Kaya (2001) açık çevrim kararlı birinci derece veya ikinci derece artı zaman gecikmeli transfer fonksiyon modelleri kullanarak Smith predictor (Smith öngörücü) yapısındaki PID denetleyiciler için basit ayar kuralları elde etmiştir. Bu kuralları elde ederken zaman ağırlıklı integral performans kriterini esas almıştır. Yöntem, model ile gerçek sistem arasında mükemmel bir eşleşme olduğu kabul edilirse, küçük bir aşma ve kısa oturma süresi ile hızlı kapalı döngü yanıtları vermiştir. Ancak model ile gerçek sistem arasında bir uyumsuzluk olması durumunda sistem cevabı bozulabilmektedir. Özellikle zaman gecikme süresi büyük olduğunda ve zaman gecikmesinde uyumsuzluk meydana geldiğinde kapalı çevrim cevabı olumsuz etkilenmektedir (Kaya 2001).

Visoli (2001) integratörlü ve açık çevrim kararsız birinci derece artı zaman gecikmeli süreçler için integral performans kriterine dayalı PID denetleyiciler için ayar kurallarını, ISE, ITSE ve ISTE integral performans kriterlerini kullanarak, geliştirmiştir.

Optimizasyon işleminin gerçekleştirilmesini genetik algoritmalar yoluyla elde etmiştir. Ancak, basamak girişe karşı elde edilen kapalı çevrim cevaplar, PID denetleyicilerin integratörlü ve açık çevrim kararsız süreçler için iyi performans göstermemesinden dolayı, aşması oldukça fazla, osilasyonlu ve oturma zamanı fazla olmaktadır (Visoli 2001).

Luyben (2003) ters cevaplı integratörlü artı zaman gecikmeli süreçlerin modellenmesini ve PID ile kontrol edilmesini çalışmıştır. Önerilen yöntemin kullanımı kolay olup güvenilir kontrol ayar parametrelerinin hesaplanmasını sağlamaktadır. Bu yöntem, geleneksel filtreleme yöntemleri ile makul sinyal-gürültü oranları için kullanılabilmektedir ve gürültü seviyeleri yüksek olduğunda uygulanması yetersiz kapalı çevrim performanslara neden olabilir (Luyben 2003). Metot, genellikle, kapalı-çevrim sistemin basamak fonksiyonuna cevabında oldukça uzun yerleşme zamanına yol açmaktadır.

Chien ve ark. (2003) ters cevaplı kararlı artı zaman gecikmeli süreçler ve transfer fonksiyonunda kararlı bir sıfırlı içeren süreçler için doğrudan sentez denetleyici tasarım yöntemine dayanan PID denetleyici tasarımını vermişlerdir. Ayrıca, yavaş bir kapalı döngü performansına izin verilmesi durumunda, 2x2 ve 3x3 çok-çevrimli kontrol sistemlerinde kullanılabilecek ve sadece PI denetleyicilere yönelik ayarlama kuralları da önerilmiştir (Chien ve ark. 2003).

Sree ve Chidambaram (2003) ters cevaplı kararlı artı zaman gecikmeli süreçlerin PI denetleyici ile denetimlerine yönelik iki basit ayarlama yöntemi önermiştir. İlk yöntemde sayısal optimizasyon yöntemiyle bulunan iki tane ayar parametresi bulunmaktadır. İkinci yöntemde ise benzetim sonuçları ile seçilen bir tane ayar parametresi bulunmaktadır. Yapılan uygulamalarda önerilen birinci yöntemin ikinci yönteme göre daha iyi sonuçlar verdiğini görmüşlerdir (Sree ve Chidambaram 2003).

Chen, Zhang ve Zhu (2006) ters cevaplı süreçler için yeni bir tasarım yöntemi sunmuştur. Önerilen metotta, önce Pade yaklaşımı kullanılarak, süreç transfer fonksiyonunda sağ-yarı düzlemde yer alan sıfır yaklaşık olarak zaman gecikmesine dönüştürülmekte, daha sonra dönüştürülen süreç transfer fonksiyonu için IMC kuralları kullanılarak PID tasarımı yapılmaktadır.

Boz (2009) ters cevaplı standart formları ele almış ve farklı optimizasyon kriterlerini kullanarak ters cevaplı süreçlerin denetimine yönelik optimal katsayılar elde etmiştir. Boz (2009) tarafından önerilen yöntemde aşım ve yerleşme süresi bakımından diğer yöntemlere göre aşımı daha az ve oturma süresi daha kısa cevaplar elde edilmiştir.

Pai, Chang ve Huang (2010) ters cevaplı integratörlü artı zaman gecikmeli süreçler için PI ve PID basit hesaplamalara dayalı ayarlama kuralları önermişlerdir. Tasarlanan denetleyiciler referans girişi takip etmede iyi performans göstermekle birlikte bozucu girişleri yok etmede tatmin edici olmamıştır. Ortaya çıkan kapalı döngü yanıtları genellikle çok salınımlı olmuştur. Ancak, Luyben (Luyben 2003) tarafından önerilen metot ile karşılaştırıldığında daha iyi sonuçlar elde edilmiştir (Pai Chang ve Huang 2010).

Balaguer (2011) basamak giriş cevaplarına dayalı ikinci derece ters cevaplı artı zaman gecikmeli süreç transfer fonksiyonlarının tanımlanmasını vermiştir. Metodun basitliği endüstriyel uygulamalarda kullanılmasına olanak vermektedir (Balaguer 2011).

Ali ve Majhi (2011) integratörlü süreçlerin denetimi için integarl performans kriterine dayalı PI/PID denetleyici ayar parametrelerini hesaplamaya yarayan analitik denklemler elde etmişlerdir. Optimizasyon için Bactarial Foraging algoritmasını kullanmışlardır. ISTE kriteri kullanılarak elde edilen denetleyici ayar parametrelerinin tatmin edici kapalı döngü yanıtlar vermediği görülmüştür. Ancak IST^2E ve IST^3E kriterleri kullanılarak elde edilen denetleyici parametrelerinin daha iyi yanıtlar verdiğini gözlemlemişlerdir (Ali ve Majhi 2011).

Jeng ve Lin (2012) ters cevaplı kararlı/integratörlü artı zaman gecikmeli süreçleri kontrol etmek için Smith öngörücü temelli PID denetleyici tasarımı geliştirmişlerdir. Kapalı çevrim sistemin performansı ile gürbüz kararlılığı arasında uzlaşmaya olanak veren tek bir parametreye bağlı analitik ayarlama kuralları ile PID parametrelerinin hesaplanması sağlanmıştır. Benzetim sonuçları ile önerilen PID tasarımının hem referans girişin takibinde hem de bozucu girişlerin yok edilmesinde iyi performans sağladığı gösterilmiştir.

Zhang (2014) ters cevaplı süreçler için minimal olmayan durum uzayını (NMSS) kullanarak öngörülü fonksiyonel kontrol tasarımını önermiştir. Verilen

kontrolör hem model eşleşmesi hem de model uyumsuzluğu durumları için referans giriş takibinde ve bozucuların etkisinin yok edilmesinde iyi kontrol performansı göstermiştir (Zhang 2014).

Vu (2015) ters cevaba neden olan minimum olmayan fazlı transfer fonksiyonuna sahip control sistemlerinde model öngörülü kontrolör kullanımını sunmuştur. Önerilen öngörülü denetleyici sonsuz kontrol ufkuna sahip olduğundan ters cevap davranışını engellemektedir (Vu 2015). Ayrıca, çalışmada geniş-aralıklı öngörülü kontrolün sadece referans giriş takibinde geçerli olduğu gösterilmiştir (Vu 2015).

Kaya (2016) ters cevaplı kararlı artı zaman gecikmeli süreçlerin kapalı döngü performansları arttırmak için Smith öngörücü yapısında PI-PD denetleyici kullanmayı önermiştir. PI-PD denetleyicinin ayar parametreleri standart form yaklaşımı ile belirlenmiştir. Benzetim sonuçları çok iyi kapalı çevrim cevapların elde edildiğini göstermiştir. Tasarım metodunun zorluğu, PI-PD denetleyicinin ileri yol üzerinde yer PI kısmının kazanç ve integral zaman sabitinin önceden tasarımcı tarafından sınırlandırılması gerekliliğidir.

Peker ve Kaya (2017) araba-ters sarkaç sistemi için Matlab Sistem Tanımlama Aracı ile gerçek zamanlı modelleme gerçekleştirmiş ve elde edilen modeller ile sistemin PI-PD denetleyici ile yine gerçek zamanlı denetlenmesini vermişlerdir. PI-PD denetleyicinin ayar parametreleri direk optimizasyon ile elde edilmiş ve PI-PD denetleyicinin PID denetleyicilerden çok daha iyi kapalı çevrim performans sergilediği gösterilmiştir.

Kaya (2017) kararsız artı zaman gecikmeli süreçler için UFOPDT model kullanarak *ISTE* ve IST^2E integral performans kriterine dayalı optimizasyonlar gerçekleştirmiş ve PI/PID denetleyiciler için optimum ayar parametrelerinin hesaplanmasını sağlayan analitik bağıntılar elde etmiştir. Yapılan benzetim çalışmalarında, PID denetleyicilerin yapısal kısıtlılıklarından, kapalı çevrim cevaplarda fazla bir iyileştirme sağlamamıştır (Kaya 2017).

Kaya ve Cengiz (2017a) ters cevaplı integratörlü artı zaman gecikmeli sistemler için *ISTE* ve IST^2E integral performans kriterlerini kullanarak bir PI ve/veya PID denetleyicinin optimum ayar parametrelerini hesaplamaya olanak sağlayan bağıntılar elde etmişlerdir. Önerilen PI ve PID denetleyici tasarım metodunun kapalı çevrim bir

sistemin basamak girişe ve bozucu girişlere cevaplarının literatürde yapılan çalışmalardan daha iyi oldukları gösterilmiştir (Kaya ve Cengiz 2017a).

Kaya ve Cengiz (2017b) ters cevaplı kararlı artı zaman gecikmeli sistemler için *ISTE* ve IST^2E integral performans kriterlerini kullanarak optimum PI ayar parametrelerini veren bağıntılar türetmişlerdir. PI denetleyici için *ISTE* ve IST^2E integral performans kriterleri ile elde edilen optimum ayar parametrelerin kullanılarak elde edilen benzetim sonuçlarında kapalı çevrim cevaplarının birbirine oldukça yakın oldukları gösterilmiştir (Kaya ve Cengiz 2017b).

Kaya ve Cengiz (2017c) ters cevaplı kararlı artı zaman gecikmeli sistemler için *ISTE* ve IST^2E integral performans kriterlerini kullanarak PI ve PID denetleyici için optimum ayar parametrelerini belirlemişlerdir. Bu çalışmanın, Kaya ve Cengiz (2017b) tarafından verilen çalışmadan farkı süreç için kullanılan transfer fonksiyon modelidir. Literatürde bu süreç için önerilen tasarım metotları ile yapılan benzetim karşılaştırmalarında, kapalı çevrim performansın iyileştirildiği görülmektedir.

Kaya (2018a) ters cevaplı integratörlü artı zaman gecikmeli süreçlerin denetimi için (Kaya 2016) referansında verilen tasarım yaklaşımının kullanılmasını önermiştir. (Kaya 2016)'da verilen çalışmaya benzer şekilde, PI-PD denetleyicinin ayar parametreleri standart form yaklaşımı ile hesaplanmıştır. Benzetim ile elde edilen kapalı çevrim cevaplar, önceki çalışmalar ile kıyaslandığında, hem referans girişi takip etmede hem de bozucuların etkisinin yok edilmesinde oldukça başarılı sonuçlar elde edildiğini göstermiştir (Kaya 2018a).

Kaya (2018b) integratörlü artı zaman gecikmeli süreçleri kontrol etmek için I-PD yapısını kullanılmasını önermiş ve *ISTE* ve IST^2E integral performans kriterlerine dayalı optimizasyon ile optimum ve analitik kurallar geliştirmiştir. Bu kuralların tatmin edici kapalı çevrim performansları ile sonuçlanabildiğini literatürde integratörlü artı zaman gecikmeli süreçlerin denetimi için önerilen tasarım metotlarıyla karşılaştırarak göstermiştir (Kaya 2018b).

3. MATERYAL VE METOT

Bu kısımda, ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli sistemleri kontrol etmede kullanılacak PI ve PID denetleyiciler için basit, optimum ve analitik ayarlama kurallarının elde edilmesi anlatılmıştır. Öncelikle denetleyici türleri hakkında kısa bir derleme verilecektir. Ardından ters cevaplı sistemler için kısa bir derlemenin ardından PID tasarımında kullanılacak olan integral performans kriteri tasarım metodu kısaca tanıtılacaktır. Son olarak, PI/PID denetleyici ayar parametrelerini hesaplamada kullanılacak olan ve integral performans kriteri kullanılarak geliştirilen analitik ve optimum denklemlerin türetilmesi verilecektir.

3.1. Otomatik Kontrol Türleri

Kapalı döngü kontrol sisteminde amaç ölçme elemanı üzerinden geri beslenen çıkış ile girişi karşılaştırmaktır ve çıkacak hatayı azaltacak şekilde bir denetim sinyali üretmektir. Otomatik kontrol sistemlerinde çıkışın büyüklüğüne, duyarlılığına ve konumuna göre çeşitli kontrol sistemleri bulunmaktadır.

3.1.1. Açık-Kapalı Kontrol (On-Off Kontrol)

En basit kontrol uygulamasıdır. Bu kontrolde sistemin güç elemanı ya çalışıyordur ya da duruyordur. Örnek olarak, bir klimanın bir odayı ısıtması ele alınsın ve oda sıcaklığının 24 C^o olması isteniyor olsun. Oda sıcaklığı 24 C^o oluncaya kadar kadar klima çalışır. Ancak, oda sıcaklığı 24 $C^{o'}$yi aşınca klima devreden çıkar.

3.1.2. Oransal Kontrol (P Kontrol)

Oransal kontrol hata miktarına ve K_p katsayısına bağlı olarak çıkış üretir. Bu durum çıkışın sistem hatasına hassasiyetini gösterir. Oransal kontrol sistemin statik doğruluğunu ve dinamik cevabını arttırır.

$$y(t) = K_p e(t) \tag{3.1}$$

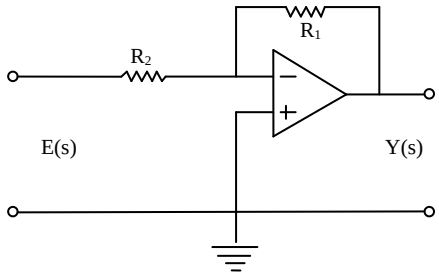
Çıkış, hata azaldıkça daha düşük bir kontrol etkisi gösterir, bu ise çıkışın referans değere yumuşak bir şekilde yaklaşmasını sağlar böylelikle salınım etkisi gözlemlenmez. Hata küçüldükçe kontrol etkisi çok zayıflar ve böylece sistem çıkışı referans değere asla tam ulaşamaz.

Bu hatanın oluşmaması için denetleyici çıkışına bir sabit değer eklenir. Fakat bu sabit değerin etkisi belirli bir giriş için doğru sonuca ulaştırır.

$$y(t) = K_p e(t) + u_0 \tag{3.2}$$

Oransal kontrol normal olarak kararlı bir çalışma oluşturur. Oransal kontrolde kalıcı-durum hatası daima mevcuttur. K_p ile bu hata düşürülebilir fakat K_p çok büyürse, sistem kararsız hale gelebilir. Şekil 3.1.'de analog devre elemanları ile gerçekleştirilmiş oransal kontrole ait devre verilmiştir. Bu devrenin giriş çıkış ilişkisi aşağıdaki denklem ile verilir:

$$\frac{Y(s)}{E(s)} = -\frac{R_1}{R_2} \tag{3.3}$$



Şekil 3.1. Oransal kontrolün yükselteç devresi

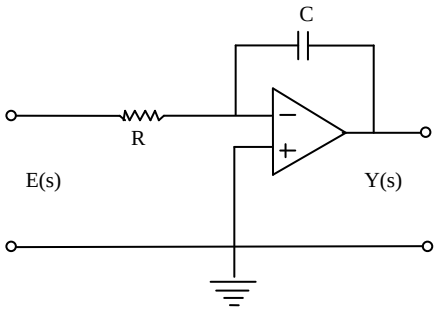
3.1.3. İntegral Kontrol (I Kontrol)

İntegral kontrol hata miktarına ve K_i katsayısına bağlı olarak çıkış üretir. İntegral kontrol etkisi oransal kontrol etkisine benzer şekilde hesaplanır fakat burada anlık hata değeri yerine sistem çalışmaya başladığı andan itibaren olan tüm anlardaki hataların toplamı bir kazanç ile çarpılır:

$$y(t) = K_i \int_0^t e(\tau) d\tau \tag{3.4}$$

Sistem cevabının referans değere ulaşması geciktikçe integral kontrol etkisi artar. İntegral kontrol etkisi sistemdeki kalıcı hatayı sıfırlar, yavaş bir kontrol sağlar ve sisteme 90° derece faz gecikmesi getirir. Şekil 3.2.'de integral kontrole ait bir yükselteç devresi verilmiştir. Bu devrenin giriş çıkış ilişkisi aşağıdaki denklem ile verilir:

$$\frac{Y(s)}{E(s)} = -\frac{1}{CRs} \tag{3.5}$$



Şekil 3.2. İntegral kontrolün yükselteç devresi

3.1.4. Türevsel Kontrol (D Kontrol)

Hatanın değişme hızına ve K_D türevsel kontrol katsayısına bağlı olarak çıkış üretir. Türevsel kontrol etkisi, sistemdeki hatanın değişimine orantılı olarak belirlenir. Türevsel kontrol hatanın değişme hızının ve türevsel kontrol katsayısının doğrudan fonksiyonudur.

Türev işlemi sistem çıktısının hesaplandığı andan bir sonraki anda alacağı değere ilişkin bir veri üretir. Dolayısı ile türev kontrol etkisi sisteme bir öngörü kazandırır.

Türev değeri sistemdeki dalgalanmalar ile büyüyeceğinden bu durumdaki türevsel kontrol etkisi de yüksek olacaktır. Dolayısı ile sistem çıktısı daha az dalgalı bir davranış gösterecektir.

$$y(t) = K_D \frac{de(t)}{dt} \tag{3.6}$$

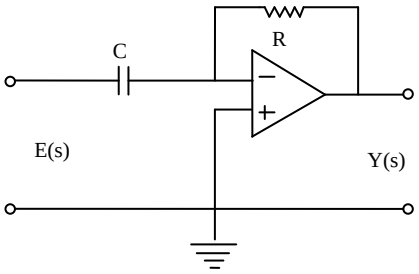
Türevsel kontrol, hatanın büyümesini önceden kestirir ve bir sabitin türevi sıfır olduğu için zamanla değişmeyen hata üzerinde etkisi yoktur.

Türevsel kontrol sisteme bir faz önceliği getirir ve sistemin kararlılığını arttırır, dolasıyla dinamik cevabını geliştirir.

Pratikte türev alıcı organ bozucu sinyallere çok duyarlıdır. Bu yüzden diğer kontrolör organları ile beraber kullanılır. Türev alıcı denetleyiciye ait bir yükselteç Şekil

3.3.'te verilmiştir. Buna göre, türev alıcı devrenin transfer fonksiyonu aşağıdaki denklem ile verilir:

$$\frac{Y(s)}{E(s)} = -RCs \tag{3.7}$$



Şekil 3.3. Türevsel kontrolün yükselteç devresi

3.1.5. Oransal İntegral Kontrol (PI Kontrol)

Bu denetleyici, oransal kontrol etkisi ve integral kontrol etkisinin birleştirilmesinden meydana gelir. PI kontrolörün yapısı basit olup süreç kontrol sistemlerinde yaygın olarak kullanılmaktadır. Oransal etkinin tek başına kullanılmasıyla sistemde ortaya çıkan kalıcı durum hatasını ortadan kaldırır fakat bu sistemin cevap hızını düşürür. İntegral kontrol etki kazancını arttırmak cevap hızını arttırabilir fakat bu sistemi kararsızlığı götürebilir. Bu denetleyiciye ait zaman ve Laplace domeni giriş-çıkış ilişkisi, sırasıyla, aşağıdaki denklemler ile verilir.

$$y(t) = K_c\,(e(t) + \frac{1}{T_i}\int_0^t e(\tau)d\tau) \tag{3.8}$$

$$\frac{Y(s)}{E(s)} = K_c(1 + \frac{1}{T_i s}) \tag{3.9}$$

3.1.6. Oransal Türevsel Kontrol (PD Kontrol)

Bu denetleyici, oransal kontrol etkisinin ve türev kontrol etkisinin birleştirilmesinden meydana gelir. Türev kontrol etkisi hatanın değişimi üzerinde etkilidir bu da hatanın değişimini önceden anlayarak hatanın büyümesine izin vermeden, hatayı çok hızlı bir şekilde düzeltir. Ancak sistemde sıfır yapılamayan bir hata bulunur. Türev kontrol etkisi sisteme 90° derece faz avansı getirir.

Türevsel kontrol oransal kontrolcünün aşma değerini azaltıp ve sistemin reaksiyon hızını arttırır. Türev etki ilavesinin en önemli sakıncası, kontrol sisteminde meydana gelen bozucu sinyalleri kuvvetlendirmesidir. Bu da çıkışta salınımlı bir hareket meydana gelir. Zaman ve Laplace domeninde, bu denetleyiciye ait giriş-çıkış ilişkisi, sırasıyla, aşağıdaki denklemler ile verilir.

$$y(t) = K_c\,(e(t) + T_d\,\frac{de(t)}{dt}) \tag{3.10}$$

$$\frac{Y(s)}{E(s)} = K_c(1 + T_d s) \tag{3.11}$$

3.1.7. Oransal İntegral Türevsel Kontrol (PID Kontrol)

Bu denetleyici, oransal kontrol etkisi, integral kontrol etkisi ve türev kontrol etkisinin birleştirilmesinden meydana gelir.

PI kontrolörü ile ayarlanan bir sisteme geniş zaman aralıkları içerisinde büyük şiddetli bozucu girişler etki ederse, PI etki tek başına hatada meydana gelen değişimleri izlemeye ve düzeltmeye yeterli olamaz. Bu durumda bir türev etki ilavesi oransal kazanç değerinin daha yüksek tutulmasını sağlayarak kontrol organı tepki süresini hızlandırır. PID kontrolör sistemde sıfır kalıcı durum hatası olan hızlı bir cevap sağlar. Üç etkinin bir arada olması sistemin hem düzenli rejim hem de geçici rejim davranışını iyileştirir. PID denetleyicinin giriş-çıkış ilişkisi, zaman ve Laplace domeninde, sırasıyla, aşağıdaki denklemler ile verilir.

$$y(t) = K_c\,(e(t) + \frac{1}{T_i}\int_0^t e(\tau)d\tau + T_d\,\frac{de(t)}{dt}) \tag{3.12}$$

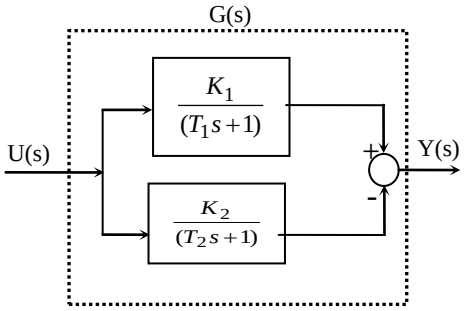
$$\frac{Y(s)}{E(s)} = K_c(1 + \frac{1}{T_i s} + T_d s) \tag{3.13}$$

3.2. Ters Cevaplı Sistemler

Ters cevaplı sistemler basamak girişe karşı öncelikle kalıcı durum değerinin tersi yönde bir cevap verir ve zaman ilerledikçe istenilen kalıcı durum değere ulaşır. Bu tür süreçler genellikle birbirine zıt iki veya daha fazla dinamiğin bir araya gelmesiyle meydana gelir. Örneğin Şekil 3.4.'te verilen blok diyagram göz önüne alınsın. Bu blok diyagramın transfer fonksiyonu aşağıdaki denklem ile ifade edilir:

$$G(s)=\frac{Y(s)}{U(s)}=\frac{(K_1-K_2)\left[\frac{K_1T_2-K_2T_1}{K_1-K_2}s+1\right]}{(T_1s+1)(T_2s+1)} \tag{3.14}$$

Eğer $T_2 = T_1$ ve $K_2 < K_1$ şartı sağlandığında, yani $\frac{K_1T_2-K_2T_1}{K_1-K_2}<0$ için, elde edilen dinamik davranış başlangıçta "yanlış yönde" olabilir. Bu tür dinamik davranış "ters cevap" olarak adlandırılır.



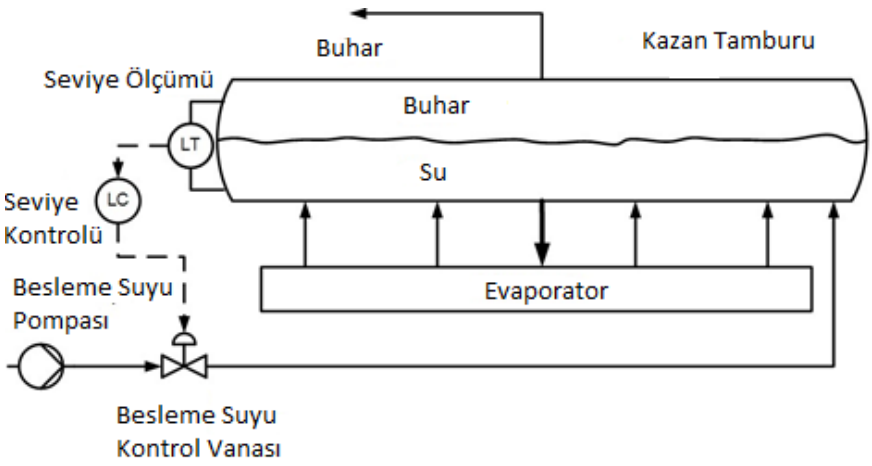
Şekil 3.4. Ters cevaplı sistem yapısı

3.2.1 Ters Cevaplı Sistem ile Kazan Tambur Seviyesinin Kontrolü

Bir arabanın gaz pedaline basıldığında, aracın hızlanması beklenir, değil mi? Ya yavaşlarsa? Ya da daha da kötüsü, ayak gaz pedalından kaldırıldığında, arabanın hızlandığını kabul edelim. Bunlar neredeyse düşünülemez ve kesinlikle korkutucu durumlardır ancak her gün binlerce kazanda ve dünyadaki diğer bazı süreçlerde ortaya çıkmaktadır. Ters cevaplı sistemlerin en sık karşılaşılan durumlarından biri, kazan tambur seviyesinin kontrolünde ortaya çıkmaktadır.

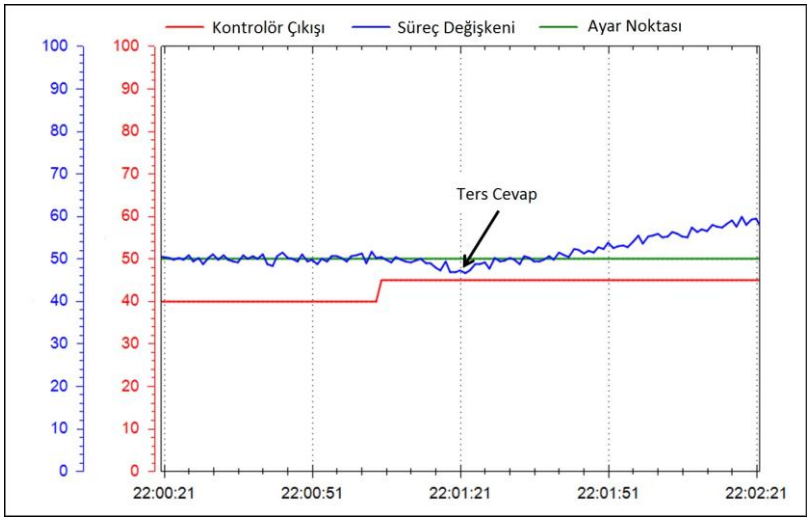
Kazanda, su buhara dönüştürülür. Buhar ve su kazan tamburunda birbirinden ayrılır ve daha sonra buhar kazan tamburunun tepesindeki boruyla tamburdan ayrılır. Tamburdaki su seviyesinin bu borudan uzak tutulması ya da suyun buhar ile çıkarak ekipmana zarar vermemesi gerekir. Daha da önemlisi, kazanda her zaman biraz su bulunmalıdır. Kazan kuruduğunda, kazanı soğutmak için su olmayacağından bu durum kazana ciddi zararlar verecektir. Böylece tamburdaki su seviyesi normal olarak tamburun merkezine yakın tutulmalıdır. Tamburdaki su seviyesi, besleme suyu pompasıyla kazana su eklenmesi yoluyla kontrol edilir. Bir kapalı çevrim seviye denetleyici, tamburdaki su seviyesi eğer ayar noktasından daha düşük seviyede ise,

besleme suyu kontrol oranını artırmak için besleme suyu kontrol vanasını açar veyahut da bunun tersi de geçerlidir.



Şekil 3.5. Kazan Tambur Seviyesinin Kontrolü Diyagramı

Tamburun içine akan besleme suyunun sıcaklığı normalde kaynama noktasının altındadır. Bu soğuk suyun daha fazlası tambura eklendiğinde, tamburdaki buhar kabarcıklarının bir kısmı tambur seviyesinin altına düşer ve etkinin ters cevap olarak adlandırılmasına neden olur. Ancak, bu etki geçicidir. Bir süre sonra, daha yüksek besleme suyu akışı kayıp hacmin üstesinden gelir ve tamburun seviyesi yükselir (Şekil 3.6.). Bunun tersi de doğrudur. Daha soğuk besleme suyunun akış hızını azalttığımızda, buhar üretimi artar ve ek buhar kabarcıkları tamburun seviyesinin yükselmesine neden olur. Fakat bir süre sonra, tamburun seviyesi beklenildiği gibi düşmeye başlar. Şekil 3.6.'da ters cevap ile işlem ilk önce ters yönde ve sonra beklenen yönde cevap verir.



Şekil 3.6. Kazan Tambur Seviyesinin Ters Cevap Diyagramı

Ters cevaplı süreçler kontrol döngüsünde kararlılık problemlerine neden olabilir. Yüksek değerli kontrol kazancı, K_c, ters cevabı arttırmaktadır. Bu yüzden yüksek kontrol kazancı istenmez. Ancak integratörlü süreçlerde düşük değerli kontrol kazancı kullanıldığı zaman büyük integral zaman sabiti (küçük integral kazancı) kullanılmalıdır. Dolayısıyla çok yavaş cevaplı bir kontrol döngüsü elde edilir. Kontrol döngüsünün cevabını hızlandırmaya çalışmak kararlılığı önemli ölçüde azaltır. Bu yüzden üç parametreli kontrol kazan tambur seviyesi kontrolünde tercih edilir. Denetleyici ayar parametrelerini hesaplamada süreç karakteristiğini belirlemek için sürece basamak test uygulanabilir. Elde edilecek basamak cevapta ters cevap süresinin tamamı ölü zaman olarak kabul edilir.

3.3. Optimizasyon

Optimizasyon, bir kontrol sisteminde en iyi cevabı elde etmek için kullanılan tasarım metotlarındandır. Optimizasyon, sistem girişine seri bağlanan veya geri besleme üzerinde bulunan denetleyici ile oransal, türev ve integral katsayıları kullanılarak yapılır. Sistem cevabı oransal, türev ve integral katsayılarına göre optimize edilmeye çalışılır.

Genellikle, çıkışın referans değerindeki değişimi hatasız olarak takip etmesi istenir, fakat bu pratik uygulamalarda mümkün olmamaktadır. Denetleyici sistemlerinin amacı hatayı minimize ederek sıfır hataya doğru iyi bir performans sergilemektir. Kontrol sistemlerinin performansı yükselme zamanı, oturma zamanı ve aşım miktarları gibi kriterler ile ölçülür ve bu kriterlerin küçük değerli olmaları beklenir. Bu kriterleri ve sistemdeki transfer fonksiyonunun ifadelerini elde etmek kolay olmadığından kapalı döngü cevabındaki hataya göre kontrol organının optimum ayarları için performans ölçütü olan matematiksel ölçütler geliştirilmiştir. Performans indeksi her zaman pozitif veya sıfır olmak zorundadır. Bu indeksin en küçük değerinin elde edilmesiyle en iyi sistem tanımlaması yapılmış olur.

Hata değişkeni $e(t)$'nin en küçük değere getirilmesi gerekir. Bu durum, bağıntı (3.15)'de gösterildiği gibi ifade edilir.

$$e(t) \to 0 \qquad t \geq 0 \tag{3.15}$$

Dolayısıyla, sistemin hatasının veya onun ağırlıklandırılmış bileşkelerinin integrali, sistemin zaman cevabını tanımlayacak uygun bir kriter olabilir. İntegral hata kriteri denklem (3.16)'daki gibi ifade edilebilir.

$$J = \int_0^\infty \Phi[e(t), t]dt \tag{3.16}$$

İntegral hata kriterinin en küçük olduğu değerde optimum dinamik performans cevabı alınabilir. Farklı formlarda ifade edilen integral performans kriterleri bulunmaktadır. Optimum denetleyici ayar parametreleri ile kullanılan kriter formları birbirine doğrudan bağlıdır (Kaya 1999).

İntegral performans kriteri ilk kez 1950'lerin başında önerilmiştir. O zamanlarda dijital bilgisayarlar yeni kullanılmaya başlanmıştı ve hesaplamalar için uzun süre gerekiyordu. İntegral performans kriteri, PI ve PID kontrolörlerinin ayar parametrelerini hesaplamak için iyi bilinen yaklaşımlardan biridir ve birçok ders kitabında bu yaklaşımlara yer verilmiştir (Chen 1993, Dorf ve Bishop 1995).

Lineer sistemler için 1970 yılında Åström (1970) tarafından önerilen algoritmayla Hatanın Karesinin İntegrali (*ISE*, Integral of Squared Error) ve türevleri kolaylıkla hesaplanmaktadır.

Åström (1970) tarafından önerilen algoritma ile s-düzleminde *ISE* kriteri denklem (3.17)'de gösterildiği gibi ifade edilir.

$$J_0 = \frac{1}{2\pi j}\int_0^\infty E(s)E(-s)ds \tag{3.17}$$

Burada $E(s) = B(s)/A(s)$ ile verilir. $A(s)$ ve $B(s)$ polinomları ise,

$$A(s) = a_0 s^m + a_1 s^{m-1} + \ldots + a_{m-1}s + a_m \tag{3.18}$$

$$B(s) = b_1 s^{m-1} + \ldots + b_{m-1}s + b_m \tag{3.19}$$

şeklinde ifade edilmektedir. *ISE* kriterinin zaman ağırlıklı genel biçimi aşağıdaki denklem ile verilir:

$$J_{ISE} = \int_0^\infty \left[e^2(t) \right] dt \tag{3.20}$$

Denklem (3.20)'de verilen zaman ağırlıklı hatanın integrali $L\{tf(t)\} = -dF(s)/ds$ kullanılarak hesaplanabilir. Burada, L Laplace dönüşümünü ve $L\{f(t)\} = F(s)$'i ifade eder.

En yaygın kullanılan integral performans kriterleri *ISE* ve *IAE* (Integral of Absolute Error) kriterleridir. *IAE* kriterine ait integral performans kriteri (3.21)'de verilmiştir.

$$J_{IAE} = \int_0^\infty |e(t)| dt \tag{3.21}$$

ISE ve *IAE* kriterleri zaman faktörü içermezler. Bu da hataları eşit bir şekilde değerlendirerek salınımlı basamak cevabına sebep olur. Bu dezavantajı gidermek için ilk anda hatalara karşı daha toleranslı davranıp, zamanın ilerlemesiyle hatanın daha fazla önemsendiği yöntemler geliştirilerek hatanın en uygun bir şekilde en aza indirgenmesi sağlanmıştır.

Bu kriterlerden *ISE*'nin zaman ağırlıklı versiyonu Zhuang (1992) tarafından, *IAE*'nin zaman ağırlıklı versiyonu ise Graham ve Lathrop (1953) tarafından ortaya konulmuştur.

Zaman ağırlıklı hatanın karesinin integrali ve zaman ağırlıklı hatanın mutlak değerinin integrali kriterlerine ait genel formlar (3.22) ve (3.23) de verilmiştir (Kaya, 1999).

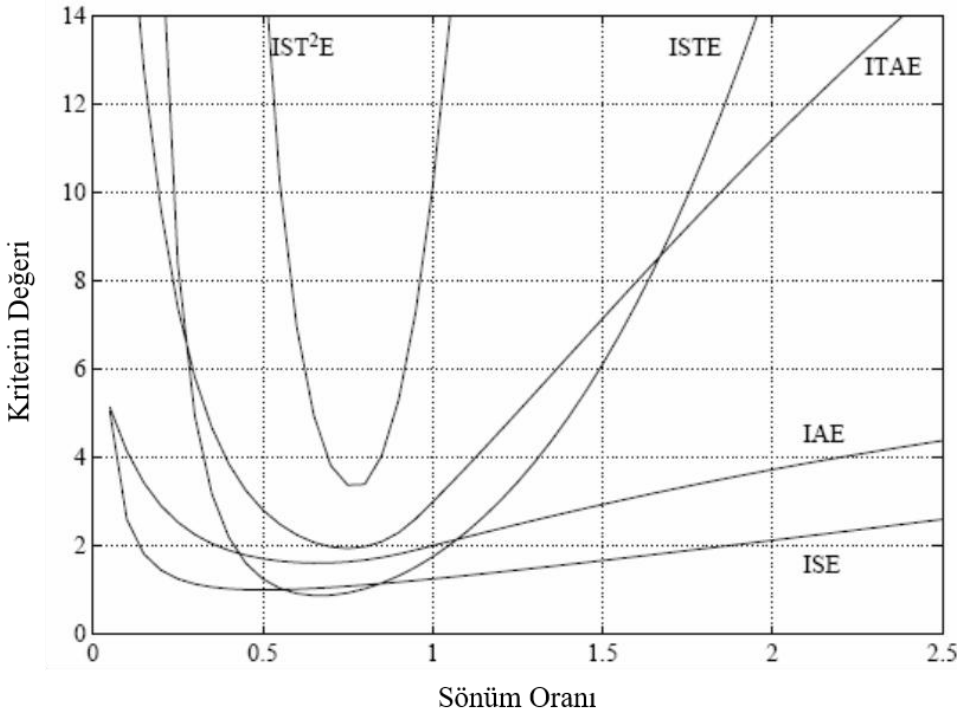
$$J_i(\delta) = \int_0^\infty \left[t^i e(\delta, t) \right]^2 dt \tag{3.22}$$

$$J'_i(\delta) = \int_0^\infty t^i \left| e(\delta, t) \right| dt \tag{3.23}$$

(3.24)'de kapalı çevrim transfer fonksiyonu verilen ikinci dereceden bir sistem için ζ sönüm oranına karşı *ISE, ISTE, IST*^{2}*E, IAE* ve *ITAE* integral performans

kriterlerinin sonuçları Şekil 3.7.'de verilmiştir (Kaya 1999).

$$\frac{Y(s)}{R(s)} = \frac{{w_n}^2}{s^2 + 2\zeta w_n s + {w_n}^2} \tag{3.24}$$



Şekil 3.7. İkinci dereceden bir sistem için sönüm oranına karşılık bazı integral performans kriterlerinin sonuçları (Kaya 1999)

Şekil 3.7.'de *IAE* ve *ISE* eğrilerinin düz olduğu noktalarda performans kriterleri minimumdur. Bu durum seçiciliklerinin çok iyi olmadığını gösterir. $\zeta = 0.7$ 'de optimum ya da optimuma yakın bir performans elde edilmektedir (Peker 2017).

Denklem (3.22) de $i = 0$ olduğunda en çok kullanılan performans kriterlerinden biri olan hatanın karesinin integrali (*ISE*) elde edilir ve (3.25)'de verilen bağıntı ile ifade edilir.

$$J_0(\delta) = J_{ISE}(\delta) = \int_0^\infty \left[e(\delta, t)\right]^2 dt \tag{3.25}$$

Şekil 3.7.'de gösterildiği gibi *ISE* kriterinde aşırı sönümlü ve sönümsüz sistemlerin arasındaki farklar görülebilir. (Sönmez 2008)

ISE kriterinde pozitif ve negatif hatalar Şekil 3.8.'de gösterildiği gibi integralin

değerine pozitif katkı sağlarlar. *ISE* kriteri ayrıca çok seçici değildir. Bu kriterin kapalı çevrim sistem cevaplarında yüksek miktarda taşma ve osilasyonlar görülür. Bu da bir ağırlıklandırma faktörünün ortaya konmasıyla azaltılabilir. *ISE* kriteri kare bağlantısı için kullanılabilir ve bundan dolayı pratik ölçümlerin uyumu kolaydır. *ISE* performans kriteri indeksinin gerçekleştirilmesi pratikte kolaylıkla olur. Ayrıca matematiksel kriterlerin hesaplanması ve analizinde yapılabilmesi bir avantajdır (Kaya 1999).

ISE kriteri başlangıç zamanı sistem cevabında iyileşme pek olmaz fakat sonraki zamanlarda çok daha iyi iyileşme elde edilir.

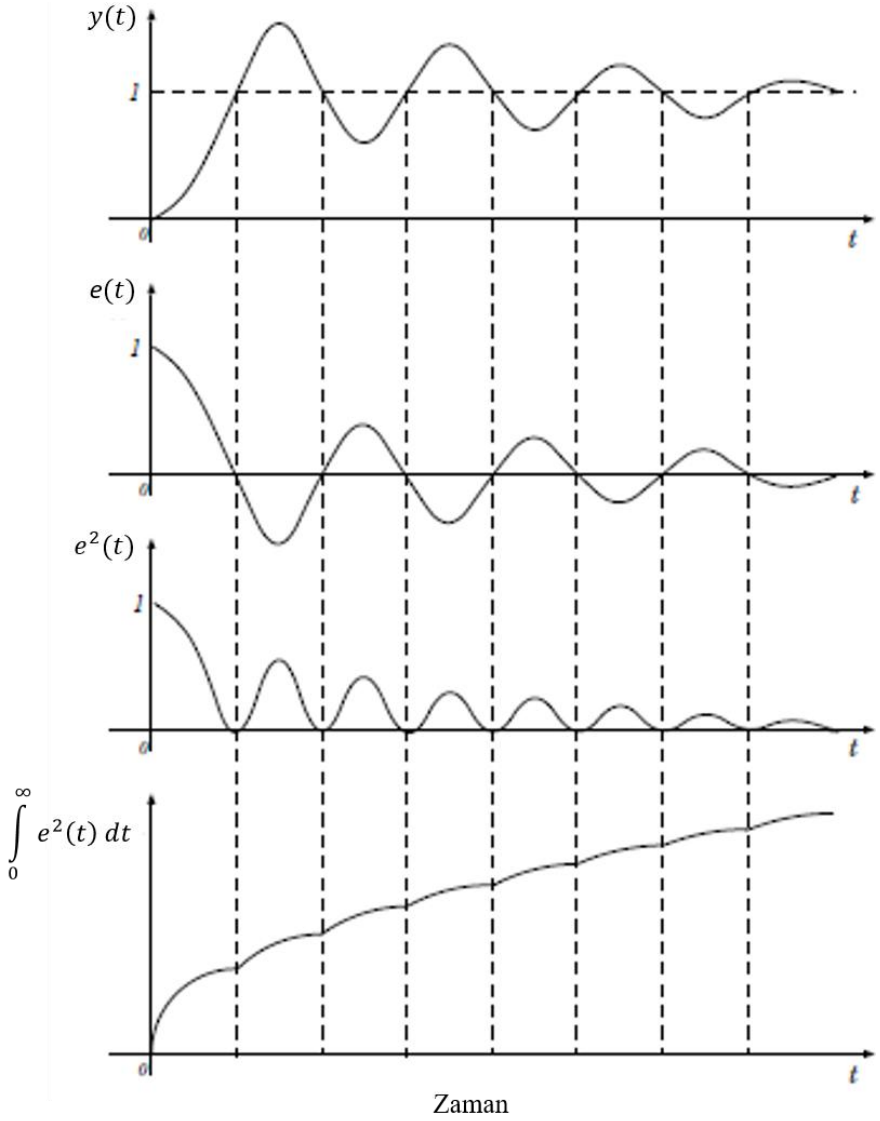
ISE kriterine zaman faktörü eklenmesiyle *ISTE* kriteri elde edilir. *ISTE* kriterinde sistemin adım girişine karşılık az salınımlı bir cevap tekrarlandığı zaman optimizasyon gerçekleşir. Bu kriterde adım girişindeki sistem cevabının başlangıç hatasının toleransı ve sonraki hataların yok edilmesinde zaman faktörü uygun bir ağırlıklandırma faktörüdür. *ISTE* kriteri için (3.22) de verilen ifadeye $i=1$ yazılarak kriter (3.26) da gösterildiği gibi ifade edilir. *ISTE* kriteri *ISE* kriterine göre daha iyi bir performans sağlar.

$$J_1(\delta) = J_{ISTE}(\delta) = \int_0^\infty \left[te(\delta,t)\right]^2 dt \tag{3.26}$$

Şekil 3.7.'de gösterildiği gibi ikinci dereceden bir sistem için *ISTE* ve *ITAE* kriterlerinin benzer sonuçlar verdiği ve değerlerinin yaklaşık $\zeta = 0.7$ 'de minimum olduğu görülmektedir. Şekil 3.7. de görüldüğü gibi *ISTE* ve *ITAE* kriteri iyi cevaplar vermektedir. Fakat *ISTE* kriterinde frekans tanım kümesi hesaplamaları kullanılması *ITAE* kriterinden daha etkili bir biçimde değerlendirilebileceğini gösterir (Kaya 1999).

IST^2*E* kriteri için (3.22) de verilen ifadeye $i=2$ yazılarak kriter (3.27) de gösterildiği gibi ifade edilir. Derece arttıkça sistemin seçiciliği artacağından denetlenecek sisteme avantaj ve dezavantajlar sağlar. *IST*^{2}*E* kriterinde *ISTE* kriterine göre daha küçük aşım ve iyi bir durulma zamanı elde edilir. (Sönmez 2008)

$$J_2(\delta) = J_{IST^2E}(\delta) = \int_0^\infty \left[t^2 e(\delta,t)\right]^2 dt \tag{3.27}$$



Şekil 3.8. ISE kriterine ait değerlendirme (Kaya 1999)

IST^2*E* kriterinin ikinci dereceden bir sistemde yaklaşık $\zeta = 0.76$'da minimum olduğu ve ayrıca seçiciliğinin *ISTE, ITAE, ISE* ve *IAE* kriterlerinin seçiciliğinden daha iyi olduğu Şekil 3.7. de görülmektedir.

IST^3*E* kriteri için (3.22) de verilen ifadeye $i = 3$ yazılarak kriter (3.28) de gösterildiği gibi ifade edilir. *IST*^{2}*E, ISTE* ve *ISE* kriterlerine göre daha avantajlıdır fakat biraz yavaştır ayrıca daha az miktarda taşma, daha az osilasyon ve daha kısa oturma zamanına sahiptir (Sönmez 2008).

$$J_3(\delta) = J_{IST^3E}(\delta) = \int_0^\infty \left[t^3 e(\delta, t) \right]^2 dt \qquad (3.28)$$

IAE kriteri için (3.23) de verilen ifadeye $i = 0$ yazılarak kriter (3.29) da gösterildiği gibi ifade edilir ve bu kriter hatanın integraline eşittir. Bu kriterde pozitif ve negatif hataların ikisinde de integral değeri artar. Sistem aşırı sönümlü bir sitem olmadığı sürece analitik yöntemler ile değerlendirilmez. (Kaya 1999). *IAE* kriterinin ikinci dereceden bir sistemde yaklaşık $\zeta = 0.66$ da minimum olduğu Şekil 3.7. de görülmektedir. *IAE* kriteri küçük hatalara daha duyarlı olmasından *ISE* kriterinden daha iyi bir performans ortaya koyar.

$$J'_0(\delta) = J'_{IAE}(\delta) = \int_0^\infty |e(\delta,t)|\,dt \tag{3.29}$$

Sistemin aşırı sönümlü olması durumunda kriter (3.30)'de gösterildiği gibi ifade edilir.

$$J'_0(\delta) = J'_{IAE}(\delta) = \int_0^\infty |e(\delta,t)|\,dt = \int_0^\infty e(t)dt \tag{3.30}$$

IAE kriterine zaman faktörü eklendiğinde *ITAE* kriteri elde edilir. *ITAE* kriteri başlangıçtaki büyük hatanın performans indeks değerinde meydana getireceği olumsuz etkileri azaltır. Ayrıca bu kriter sistem cevabında sonradan oluşacak hataları gösterir ve daha etkili bir şekilde yok eder. *ITAE* kriteri için (3.23) de verilen ifadeye $i = 1$ yazılır ve kriter (3.31) de gösterildiği gibi ifade edilir

$$J'_1(\delta) = J'_{ITAE}(\delta) = \int_0^\infty t|e(\delta,t)|\,dt \tag{3.31}$$

ITAE kriterinin *IAE* kriterinden daha iyi seçiciliğe sahip olduğu Şekil 3.7.'de görülmektedir. *IAE* kriterine göre *ITAE* kriteri taşması az ve daha iyi sönümlü cevaplar sağlar. *ITEA* ve *IAE* kriterleri simülasyonlarla değerlendirilebilir. Ancak *ITAE* kriterinin analitik olarak ele alınması zordur (Kaya 1999).

3.4. Ters Cevaplı Süreçler için Denetleyici Tasarımı

ISTE, IST^2E ve IST^3E kriterleri kullanılarak tasarlanan PI veya PID denetleyiciler ile kontrol edilen süreçlerin kapalı çevrim cevapları, genellikle, daha az salınımlı olmaktadır. Ayrıca, bu kriterler ile elde edilen kapalı çevrim cevaplar daha düşük maksimum aşıma ve daha kısa süreli oturma sürelerine sahip olmaktadırlar

(Kaya, 1999). Dolayısıyla, bu bölümde, farklı ters cevaplı sistemlerin denetiminde kullanılacak olan PI ve PID denetleyiciler için *ISTE*, IST^2E ve IST^3E kriterlerinin kullanılması ile elde edilen optimum ve analitik kuralların türetilmesi verilecektir.

3.4.1 Ters Cevaplı İntegratörlü Zaman Gecikmeli Sistemler için PI/PID Tasarımı

Ters cevaplı integratörlü zaman gecikmeli süreçlerin aşağıda verilen transfer fonksiyonu ile modellenebildiği varsayılmıştır.

$$G(\mathrm{s}) = \frac{K(-T_0 s + 1)e^{-\theta s}}{s(Ts + 1)} \tag{3.32}$$

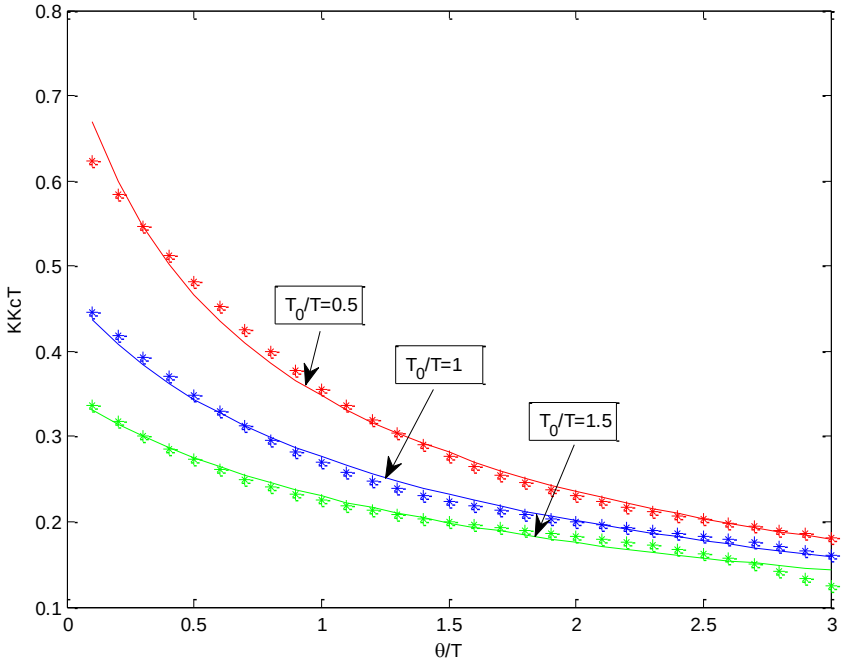
Bu süreçlerin denetimi için hem PI hem de PID denetleyici ayar parametrelerinin hesaplanmasına yönelik optimal ve analitik bağıntıların türetilmesi bu bölümde verilecektir. Öncelikle, transfer fonksiyonu aşağıdaki bağıntı ile verilen

$$G_c(\mathrm{s}) = K_c(1 + \frac{1}{T_i s}) \tag{3.33}$$

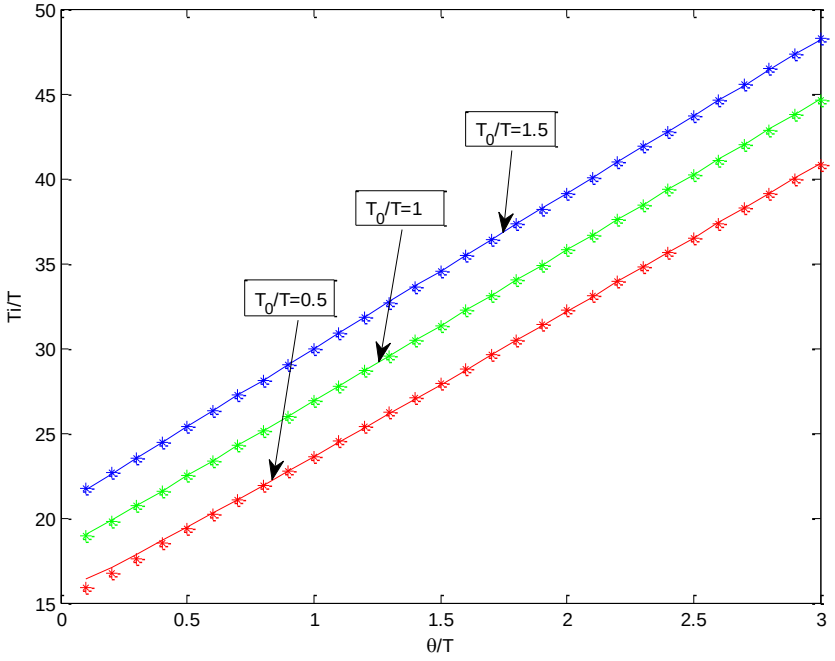
ideal PI denetleyici ele alınacaktır. Klasik geri beslemeli kontrol döngüsünün hata fonksiyonu

$$E(\mathrm{s}) = \frac{1}{1 + G_c(\mathrm{s})G(\mathrm{s})} R(\mathrm{s}) \tag{3.34}$$

ile verilir. (3.34)'de verilen hata fonksiyonunda $G(s)$ ve $G_c(s)$ için (3.32) ve (3.33) bağıntıları kullanılarak gerekli yerleştirmeler yapılabilir. Ancak, bu yerleştirmeden önce, $sT = \bar{s}$ normalizasyonu yapılmalıdır. Böylece, *ISTE*, IST^2E ve IST^3E integral performans kriterlerine dayalı optimizasyonlar (3.34) ile verilen hata fonksiyonu üzerinde gerçekleştirilerek değişen T_0 / T değerleri için θ / T ile KK_cT ve T_i / T arasındaki ilişkiler elde edilebilir. *ISTE* kriteri için, (3.32) ile modellenen ters cevaplı integratörlü zaman gecikmeli sürecin (3.33) ile verilen ideal PI denetleyici ayar parametreleri KK_cT ve T_i / T, ile θ / T arasındaki ilişkiler Şekil 3.9. ve 3.10.'da gösterilmektedir.



Şekil 3.9. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_cT değerleri



Şekil 3.10. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

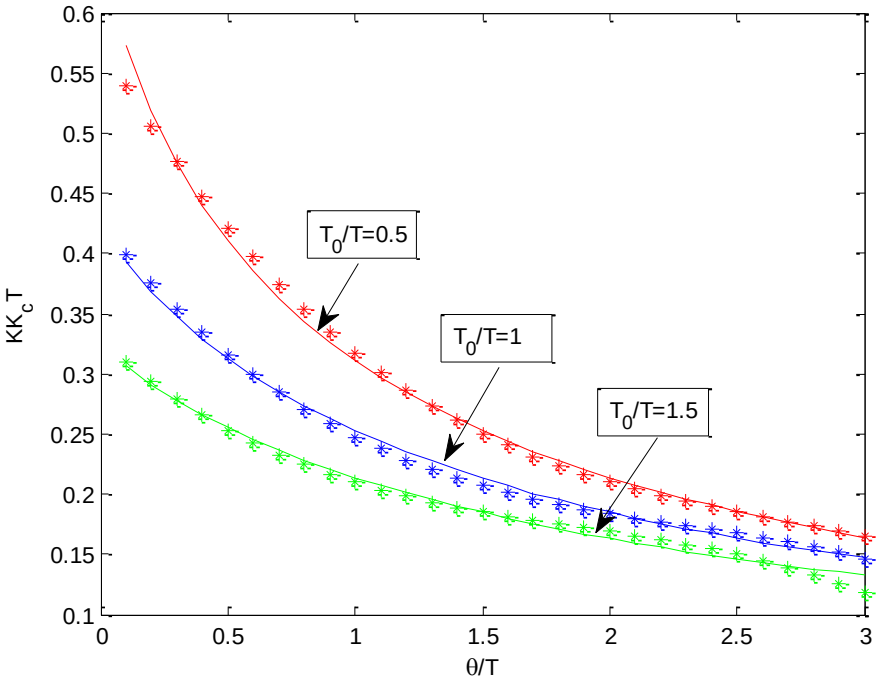
Şekil 3.9. ve 3.10.'da, yıldızlar *ISTE* kriterine göre optimizasyondan elde edilen değerlere karşılık gelir, düz çizgiler eğri uydurma formüllerinden elde edilen değerlere karşılık gelmektedir. Bundan sonra verilecek olan diğer grafiklerde de aynı durum geçerlidir. Eğri uydurma tekniklerinin Şekil 3.9. ve 3.10.'da verilen grafiklere

uygulanması ile KK_cT ve T_i/T için *ISTE* kriterine dayalı elde edilen optimum ve analitik formüller (3.35) ve (3.36)'daki bağıntılarda verilmiştir (Kaya ve Cengiz 2017). Bağıntılardan görüleceği gibi, (3.32) ile verilen süreç model transfer fonksiyonu biliniyorsa, θ/T ve T_0/T oranları da biliniyor demektir. Dolayısıyla, (3.35) ve (3.36) bağıntıları PI denetleyicinin kazanç, K_c, ve integral zaman sabiti, T_i, değerlerinin kolayca optimum olarak hesaplanmasına olanak verir

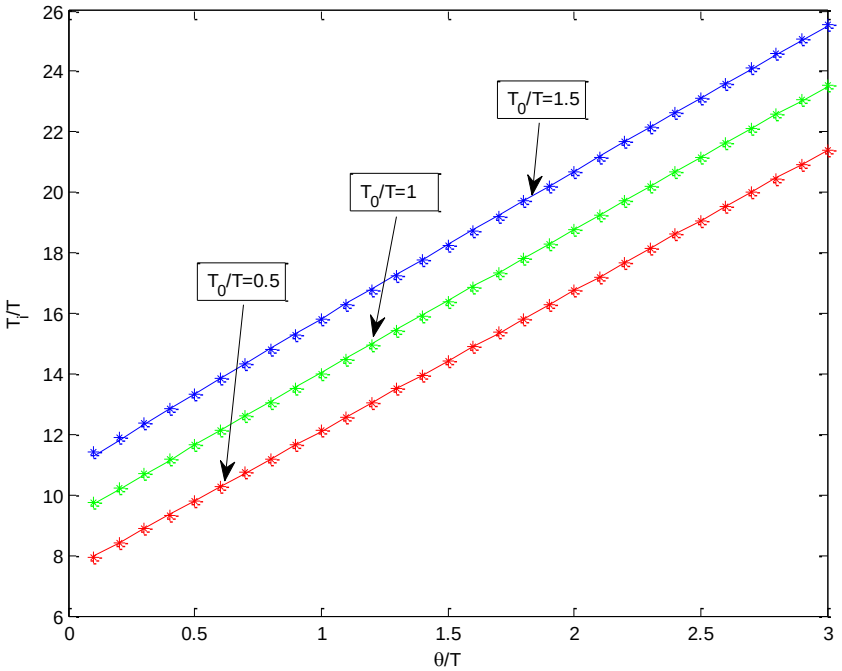
$$\begin{aligned} KK_cT &= 0.9261 - 0.5927\left(\frac{\theta}{T}\right) - 0.5910\left(\frac{T_0}{T}\right) + 0.1692\left(\frac{\theta}{T}\right)^2 \\ &+0.3386\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.1407\left(\frac{T_0}{T}\right)^2 - 0.01788\left(\frac{\theta}{T}\right)^3 \\ &-0.04709\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.05658\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 \end{aligned} \tag{3.35}$$

$$\begin{aligned} \frac{T_i}{T} &= 11.86 + 8.295\left(\frac{\theta}{T}\right) + 6.5910\left(\frac{T_0}{T}\right) + 0.5787\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) \\ &-0.4211\left(\frac{T_0}{T}\right)^2 \end{aligned} \tag{3.36}$$

Benzer şekilde, IST^2E kriteri için, (3.32) ile modellenen ters cevaplı integratörlü zaman gecikmeli sürecin (3.33) ile verilen ideal PI denetleyici ayar parametreleri KK_cT ve T_i/T ile θ/T arasındaki ilişkiler Şekil 3.11. ve 3.12.'de gösterilmektedir.



Şekil 3.11. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_cT değerleri



Şekil 3.12. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

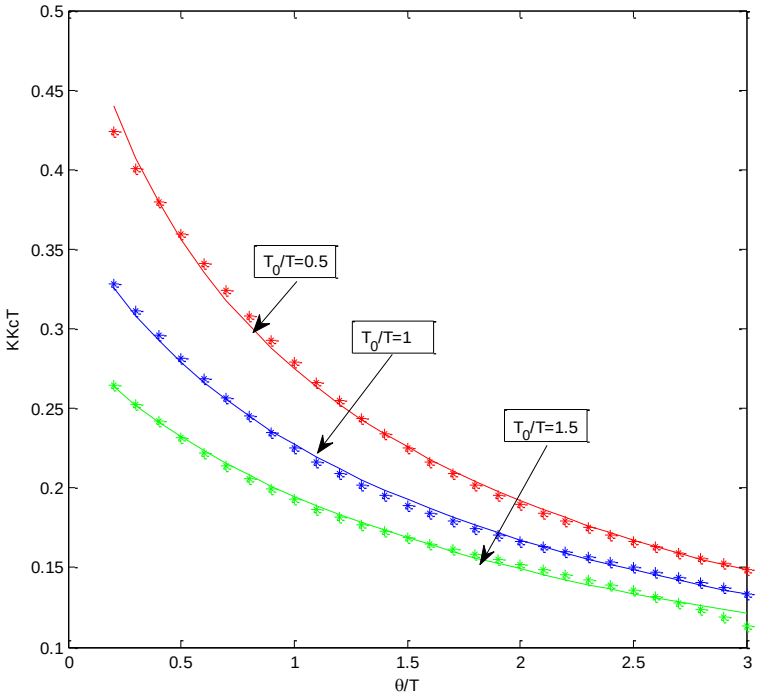
ISTE kriterinde olduğu gibi, eğri uydurma tekniklerinin Şekil 3.11. ve 3.12.'de verilen grafiklere uygulanması ile KK_cT ve T_i / T için IST^2E kriterine dayalı elde

edilen optimum ve analitik formüller (3.37) ve (3.38)'deki bağıntılarda verilmiştir (Kaya ve Cengiz 2017a).

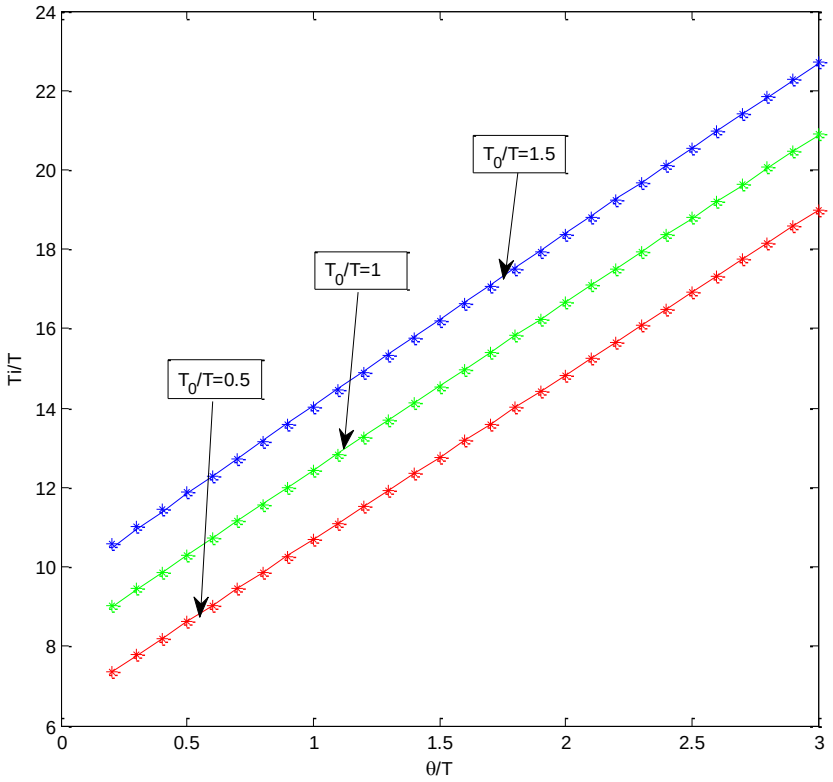
$$KK_cT = 0.7766 - 0.4787\left(\frac{\theta}{T}\right) - 0.4591\left(\frac{T_0}{T}\right) + 0.1355\left(\frac{\theta}{T}\right)^2 + 0.2598\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.1062\left(\frac{T_0}{T}\right)^2 - 0.01431\left(\frac{\theta}{T}\right)^3 - 0.03632\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.04217\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 \tag{3.37}$$

$$\frac{T_i}{T} = 5.5900 + 4.5060\left(\frac{\theta}{T}\right) + 3.9110\left(\frac{T_0}{T}\right) + 0.2534\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.2442\left(\frac{T_0}{T}\right)^2 \tag{3.38}$$

Yukarıda verilen *ISTE* ve IST^2E kriterileri için takip edilen yoldan gidilerek, IST^3E için, (3.32) ile modellenen ters cevaplı integratörlü zaman gecikmeli sürecin (3.33) ile verilen ideal PI denetleyici ayar parametreleri KK_cT ve T_i/T, ile θ/T arasındaki ilişkiler Şekil 3.13. ve 3.14.'de verilmiştir.



Şekil 3.13. Değişen T_0/T değerleri için $0.2 \le \theta/T \le 3$ aralığındaki KK_cT değerleri



Şekil 3.14. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

Yine *ISTE* ve IST^2E kriterlerinde olduğu gibi KK_cT ve T_i / T için IST^3E kriterine dayalı elde edilen optimum ve analitik formüller, eğri uydurma tekniklerinin Şekil 3.13. ve 3.14.'de verilen grafiklere uygulanması ile aşağıdaki iki bağıntı ile elde edilmiştir.

$$KK_cT = 0.6162 - 0.3445\left(\frac{\theta}{T}\right) - 0.3194\left(\frac{T_0}{T}\right) + 0.09235\left(\frac{\theta}{T}\right)^2 + 0.1702\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.06895\left(\frac{T_0}{T}\right)^2 - 0.009406\left(\frac{\theta}{T}\right)^3 - 0.02317\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.02603\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 \quad (3.39)$$

$$\frac{T_i}{T} = 4.791 + 4.051\left(\frac{\theta}{T}\right) + 3.609\left(\frac{T_0}{T}\right) + 0.1939\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.2257\left(\frac{T_0}{T}\right)^2 \quad (3.40)$$

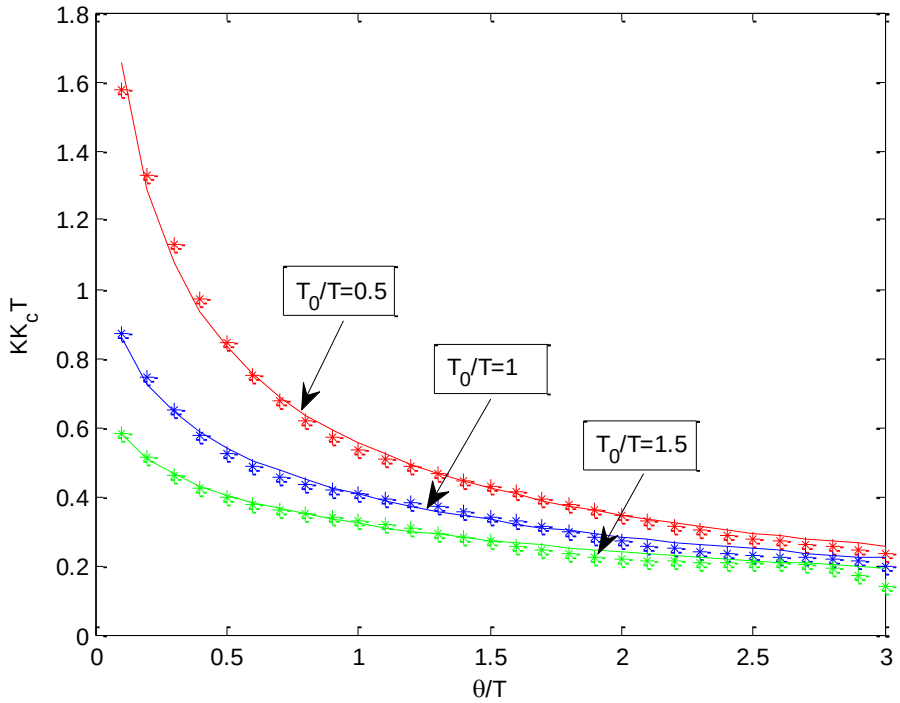
Bu bölümün kalan kısmında ters cevaplı integratörlü zaman gecikmeli süreçlerin (3.32)'de verilen transfer fonksiyonu ile modellendiği varsayılarak, bir PID denetleyici için optimum ayar parametrelerinin hesaplanmasını sağlayan bağıntıların türetilmesi verilmiştir. İdeal PID denetleyici transfer fonksiyonu aşağıda verilmiştir:

$$G_c(s) = K_c(1+\frac{1}{T_i s}+T_d s) \tag{3.41}$$

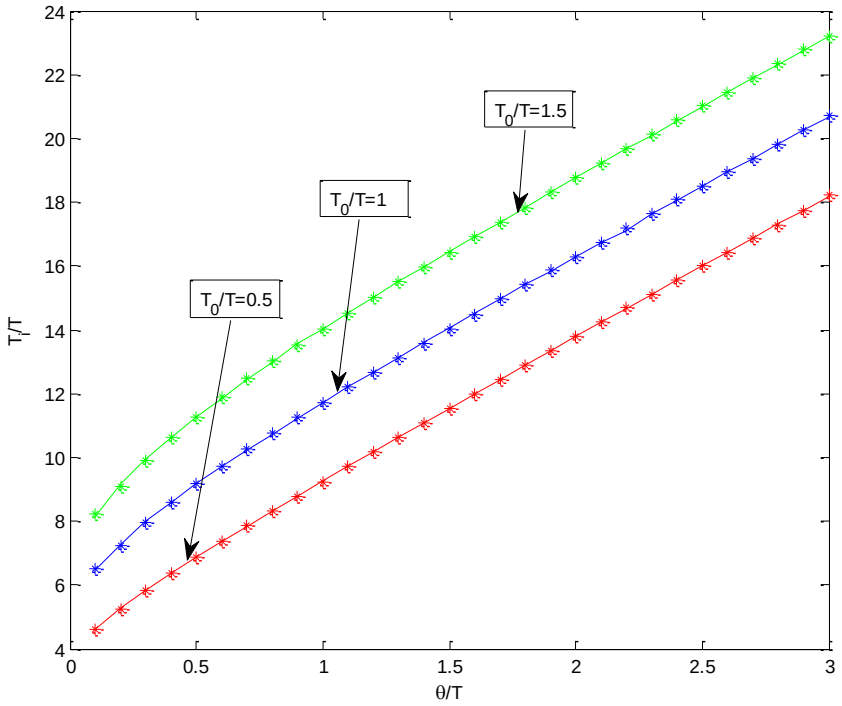
Bu bölümün başında anlatılan PI denetleyicinin ayar parametrelerinin hesaplanmasına yönelik yapılan işlemler PID denetleyici için de tekrarlanmıştır. *ISTE*, IST^2E ve IST^3E integral performans kriterlerine dayanan optimizasyonlar gerçekleştirilerek farklı T_0/T değerleri için, değişen θ/T değerlerine karşılık gelen KK_cT, T_i/T ve T_d/T değerleri elde edilir.

ISTE kriteri kullanıldığında PID denetleyici için elde edilen grafikler Şekiller 3.15., 3.16., ve 3.17.'de gösterilmiştir.

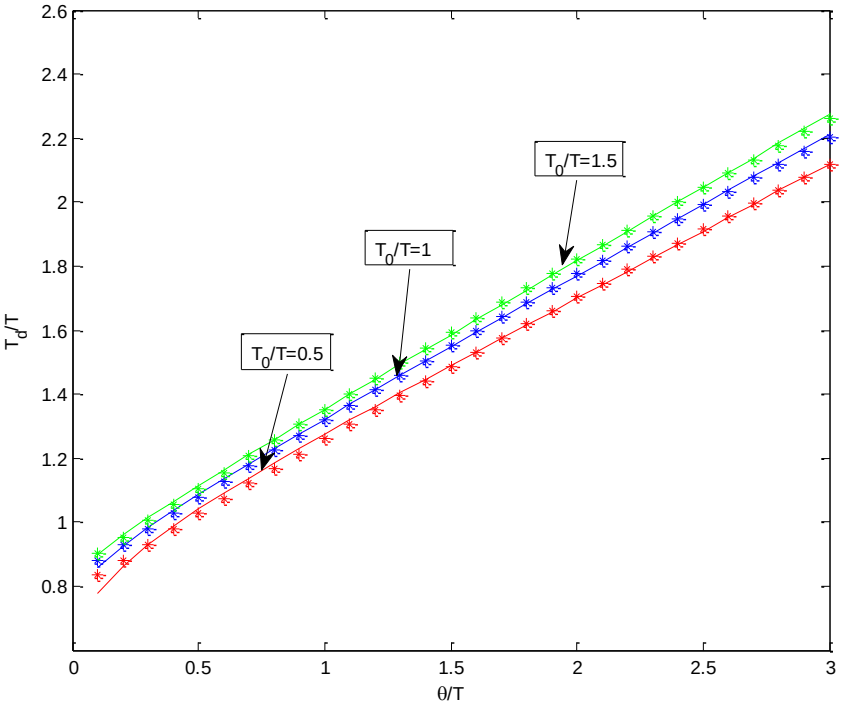
Buna göre *ISTE* kriteri kullanıldığında, PID denetleyici için eğri uydurma ile elde edilen formüller aşağıdaki (3.42), (3.43) ve (3.44) nolu bağıntılarda verilmiştir (Kaya ve Cengiz 2017a).



Şekil 3.15. Değişen T_0/T değerleri için $0.1 \le \theta/T \le 3$ aralığındaki KK_cT değerleri



Şekil 3.16. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri



Şekil 3.17. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri

$$
\begin{aligned}
KK_cT &= 3.222 - 5.707\left(\frac{\theta}{T}\right) - 3.1820\left(\frac{T_0}{T}\right) + 4.970\left(\frac{\theta}{T}\right)^2 \\
&+5.481\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.990\left(\frac{T_0}{T}\right)^2 - 2.2150\left(\frac{\theta}{T}\right)^3 \\
&-3.620\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 1.589\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.4924\left(\frac{\theta}{T}\right)^4 \\
&+0.999\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.8475\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.04387\left(\frac{\theta}{T}\right)^5 \\
&-0.09455\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.1413\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.42}
$$

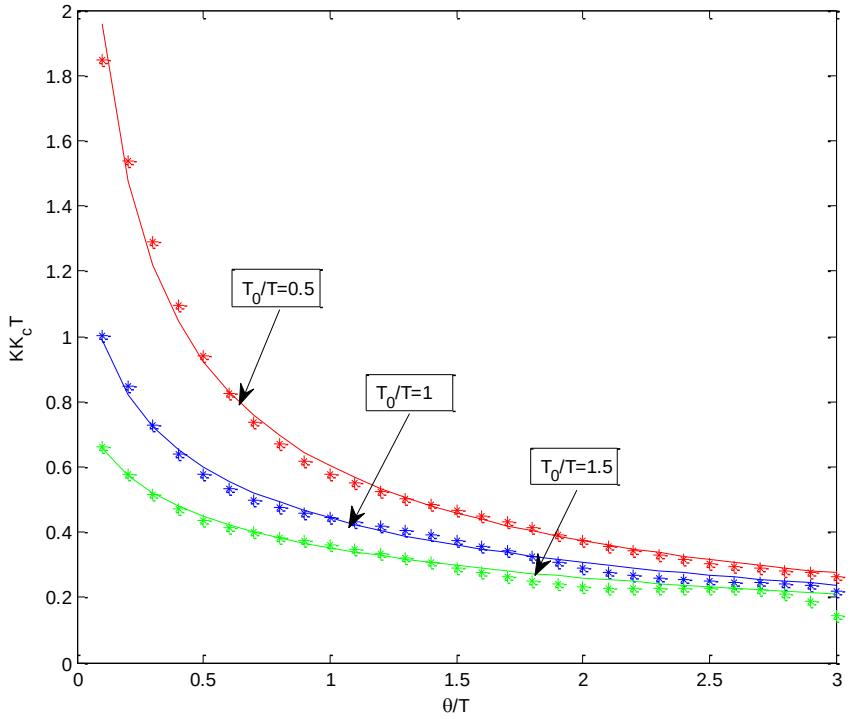
$$
\begin{aligned}
\frac{T_i}{T} &= 2.094 + 5.222\left(\frac{\theta}{T}\right) + 3.832\left(\frac{T_0}{T}\right) - 1.878\left(\frac{\theta}{T}\right)^2 \\
&+3.942\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.2634\left(\frac{T_0}{T}\right)^2 + 1.722\left(\frac{\theta}{T}\right)^3 \\
&-3.244\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.3607\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 - 0.6343\left(\frac{\theta}{T}\right)^4 \\
&+1.027\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.3734\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 + 0.08122\left(\frac{\theta}{T}\right)^5 \\
&-0.1131\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.07507\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.43}
$$

$$
\begin{aligned}
\frac{T_d}{T} &= 0.7157 + 0.4785\left(\frac{\theta}{T}\right) + 0.1618\left(\frac{T_0}{T}\right) - 0.01587\left(\frac{\theta}{T}\right)^2 \\
&+0.02624\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.04777\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.44}
$$

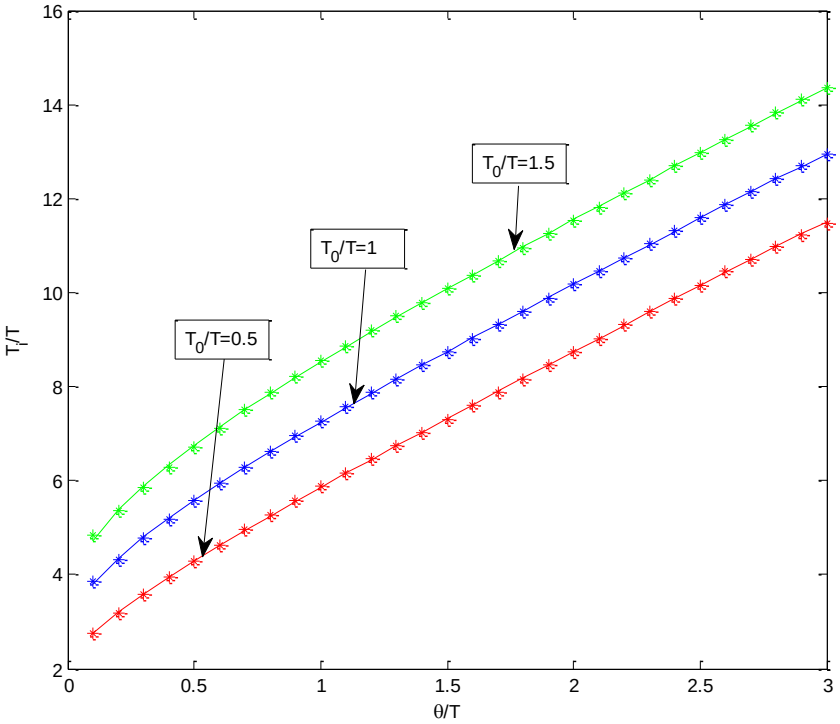
IST^2*E* kriteri kullanıldığında PID denetleyici için elde edilen grafikler Şekiller 3.18., 3.19., ve 3.20.'de gösterilmiştir.

Şekiller 3.18., 3.19., ve 3.20.'de verilen grafiklere eğri uydurma tekniği uygulanırsa, *IST*^{2}*E* kriterine dayalı optimum PID denetleyici ayar parametrelerinin

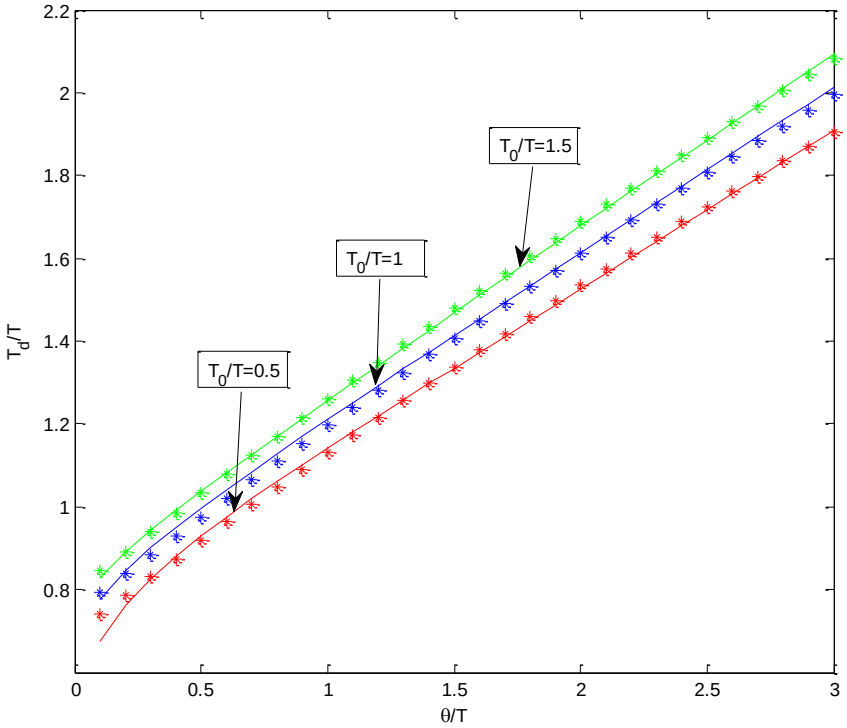
hesaplanmasını sağlayan denklemler aşağıdaki (3.45), (3.46) ve (3.47) bağıntılarında ifade edilmiştir (Kaya ve Cengiz 2017a).



Şekil 3.18. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki $KK_C T$ değerleri



Şekil 3.19. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri



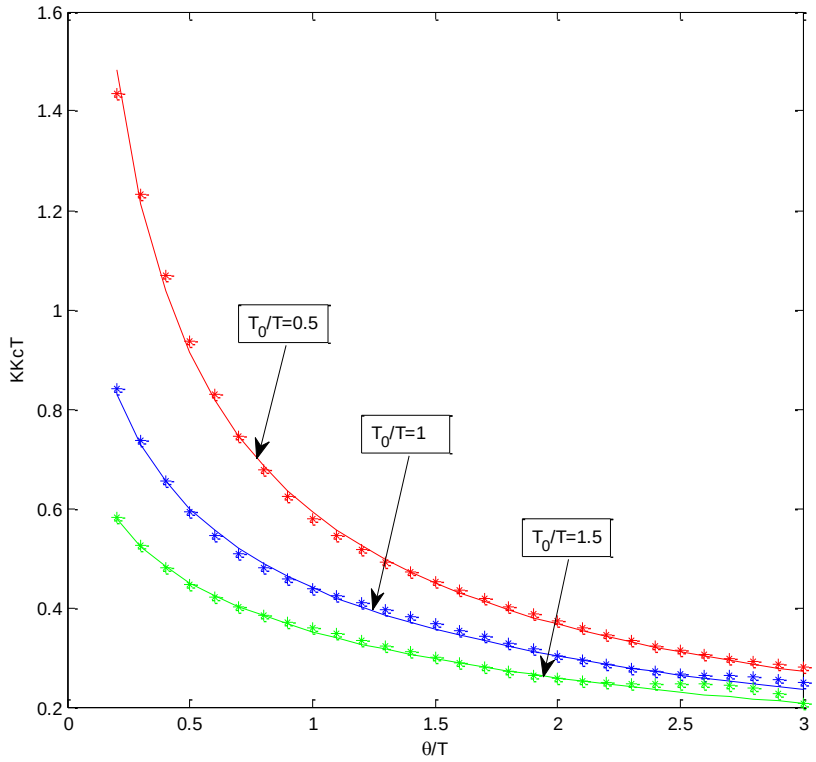
Şekil 3.20. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri

$$
\begin{aligned}
KK_cT = {} & 3.857 - 7.224\left(\frac{\theta}{T}\right) - 3.852\left(\frac{T_0}{T}\right) + 6.446\left(\frac{\theta}{T}\right)^2 \\
& + 6.922\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 1.198\left(\frac{T_0}{T}\right)^2 - 2.905\left(\frac{\theta}{T}\right)^3 \\
& - 4.679\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 1.989\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.6489\left(\frac{\theta}{T}\right)^4 \\
& + 1.312\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 1.079\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.05782\left(\frac{\theta}{T}\right)^5 \\
& - 0.1261\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.1855\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.45}
$$

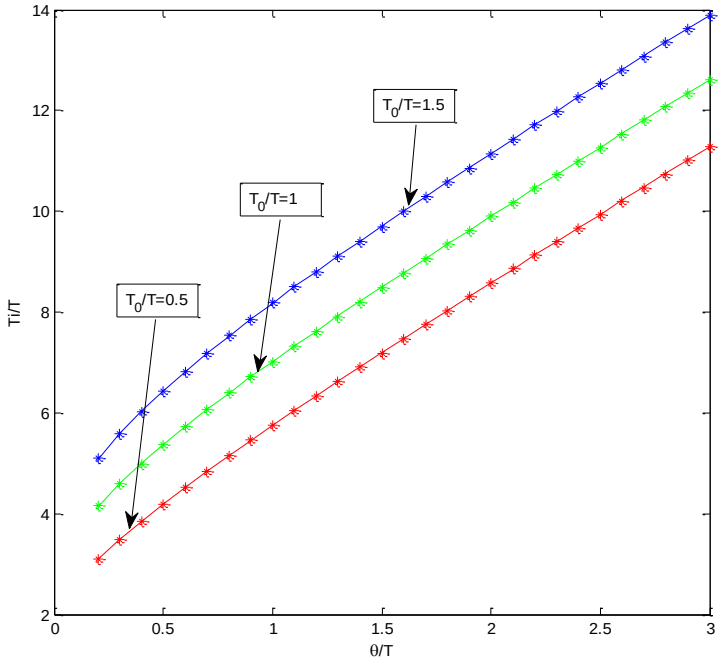
$$\frac{T_i}{T} = 1.171 + 3.982\left(\frac{\theta}{T}\right) + 2.418\left(\frac{T_0}{T}\right) - 1.239\left(\frac{\theta}{T}\right)^2 + 1.203\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.2342\left(\frac{T_0}{T}\right)^2 + 0.5463\left(\frac{\theta}{T}\right)^3 - 0.6188\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) + 0.008645\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 - 0.0829\left(\frac{\theta}{T}\right)^4 + 0.09399\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.01668\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 \tag{3.46}$$

$$\frac{T_d}{T} = 0.6462 + 0.4405\left(\frac{\theta}{T}\right) + 0.1009\left(\frac{T_0}{T}\right) - 0.01681\left(\frac{\theta}{T}\right)^2 + 0.02576\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) \tag{3.47}$$

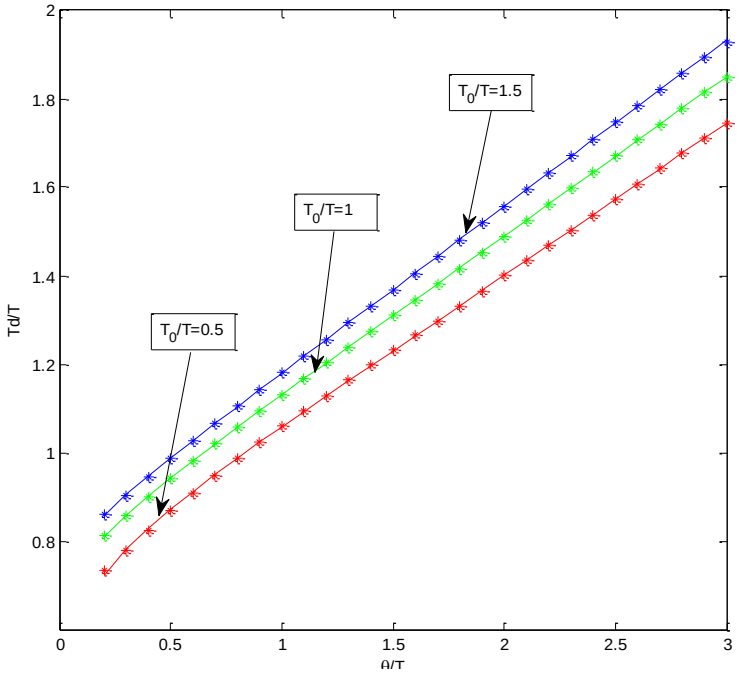
IST^3E kriterine dayalı PID denetleyici ayar parametrelerinin hesaplanabilmesi için, seçilen farklı T_0/T değerleri ve değişen θ/T değerlerine karşılık gelen KK_cT, T_i/T ve T_d/T değerlerinin grafikleri Şekiller 3.21., 3.22., ve 3.23.'de gösterilmiştir.



Şekil 3.21. Değişen T_0/T değerleri için $0.2 \le \theta/T \le 3$ aralığındaki KK_cT değerleri



Şekil 3.22. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri



Şekil 3.23. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_d / T değerleri

Şekiller 3.21., 3.22., ve 3.23.'de verilen grafiklere eğri uydurma tekniğinin uygulanmasıyla, IST^3E kriterine dayalı optimum PID denetleyici ayar parametrelerinin hesaplanmasını sağlayan denklemler aşağıdaki (3.48), (3.49) ve (3.50) bağıntılarında verilmiştir (Kaya ve Cengiz 2017).

$$
\begin{aligned}
KK_cT = {} & 3.3 - 5.467\left(\frac{\theta}{T}\right) - 3.097\left(\frac{T_0}{T}\right) + 4.464\left(\frac{\theta}{T}\right)^2 \\
& +5.053\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.9315\left(\frac{T_0}{T}\right)^2 - 1.879\left(\frac{\theta}{T}\right)^3 \\
& -3.193\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 1.417\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.3969\left(\frac{\theta}{T}\right)^4 \\
& +0.853\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.7262\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.03372\left(\frac{\theta}{T}\right)^5 \\
& -0.07873\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.1201\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.48}
$$

$$
\begin{aligned}
\frac{T_i}{T} = {} & 1.198 + 3.964\left(\frac{\theta}{T}\right) + 2.175\left(\frac{T_0}{T}\right) - 1.489\left(\frac{\theta}{T}\right)^2 \\
& +1.486\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.1997\left(\frac{T_0}{T}\right)^2 + 0.9619\left(\frac{\theta}{T}\right)^3 \\
& -1.091\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.09144\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 - 0.2996\left(\frac{\theta}{T}\right)^4 \\
& +0.3336\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.09291\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 + 0.03503\left(\frac{\theta}{T}\right)^5 \\
& -0.03707\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.01732\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.49}
$$

$$
\begin{aligned}
\frac{T_d}{T} = {} & 0.509 + 0.5972\left(\frac{\theta}{T}\right) + 0.2758\left(\frac{T_0}{T}\right) - 0.1964\left(\frac{\theta}{T}\right)^2 \\
& -0.1193\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.06938\left(\frac{T_0}{T}\right)^2 + 0.0597\left(\frac{\theta}{T}\right)^3 \\
& +0.0697\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) + 0.02959\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 - 0.006514\left(\frac{\theta}{T}\right)^4 \\
& -0.009747\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) - 0.007628\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.50}
$$

3.4.2 Ters Cevaplı Kararlı Zaman Gecikmeli Sistemler için PI ve PID Tasarımı

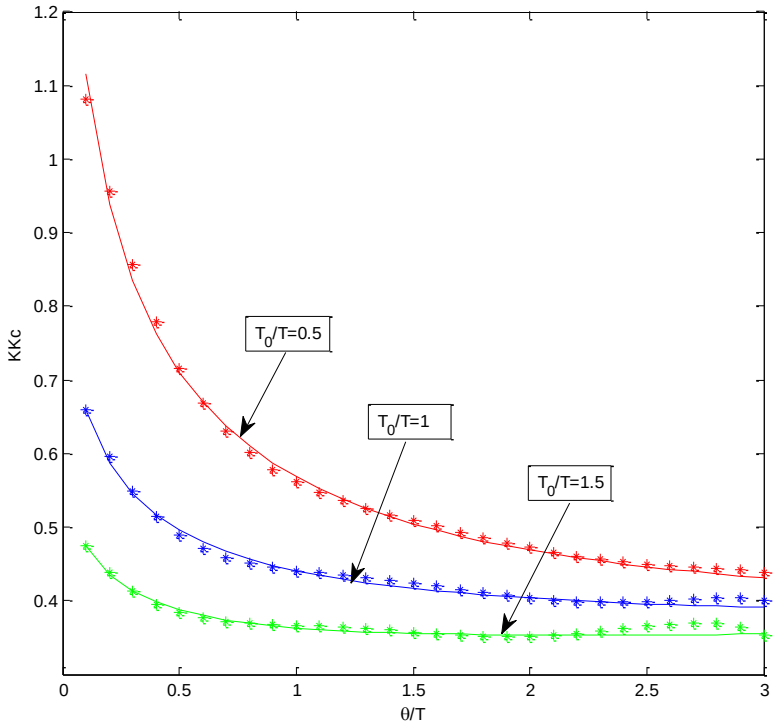
Ters cevaplı kararlı zaman gecikmeli süreçlerin iki ayrı transfer fonksiyonu ile modellenebildiği varsayılmıştır.

Öncelikle, ters cevaplı kararlı zaman gecikmeli bir sürecin aşağıdaki transfer fonksiyonu ile modellenebildiği kabul edilmiştir:

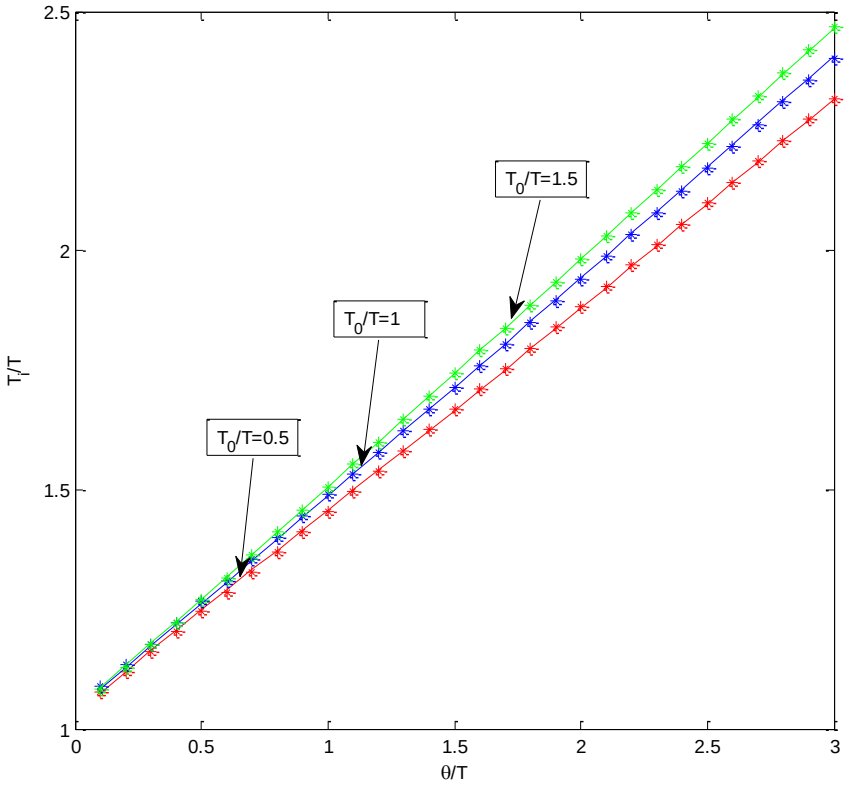
$$G(\mathrm{s}) = \frac{K(-T_0 s + 1)e^{-\theta s}}{(Ts + 1)} \tag{3.51}$$

İlk olarak, (3.51)'te verilen transfer fonksiyonu ile modellenen ters cevaplı kararlı zaman gecikmeli bir sürecin (3.33)'teki ideal PI denetleyici ile kontrol edildiği kabul edilmiştir.

Bölüm 3.5.1'de verilen prosedör takip edilerek *ISTE*, IST^2E ve IST^3E integral performans kriterlerine dayalı optimum PI denetleyici ayar parametrelerini hesaplamada kullanılabilecek bağıntılar türetilebilir. *ISTE* kriteri için elde edilen grafikler Şekil 3.24. ve Şekil 3.25.'te gösterilmektedir. Bu performans kriteri için eğri uydurma ile türetilen formüller (3.52) ve (3.53)'te sağlanmıştır (Kaya ve Cengiz 2017b).



Şekil 3.24. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_C değerleri

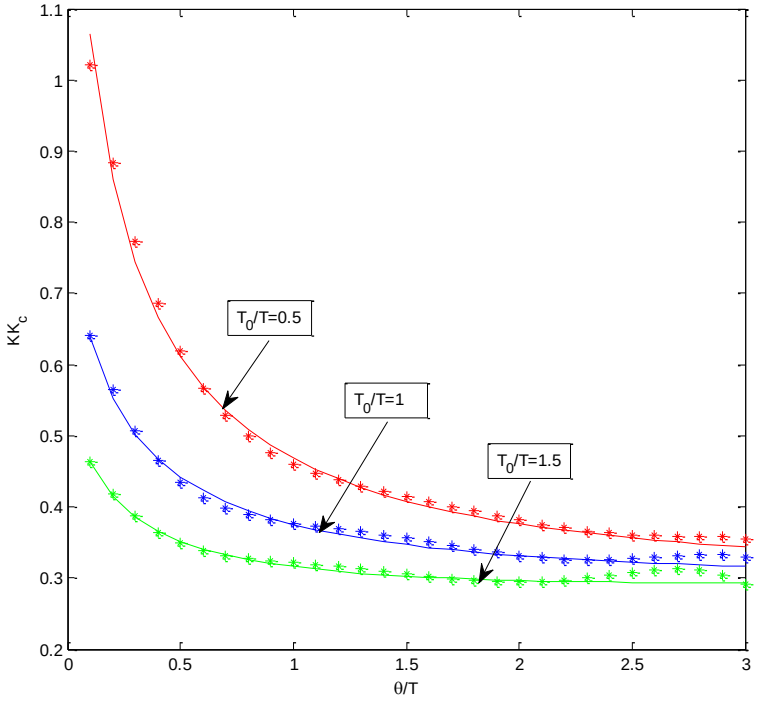


Şekil 3.25. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

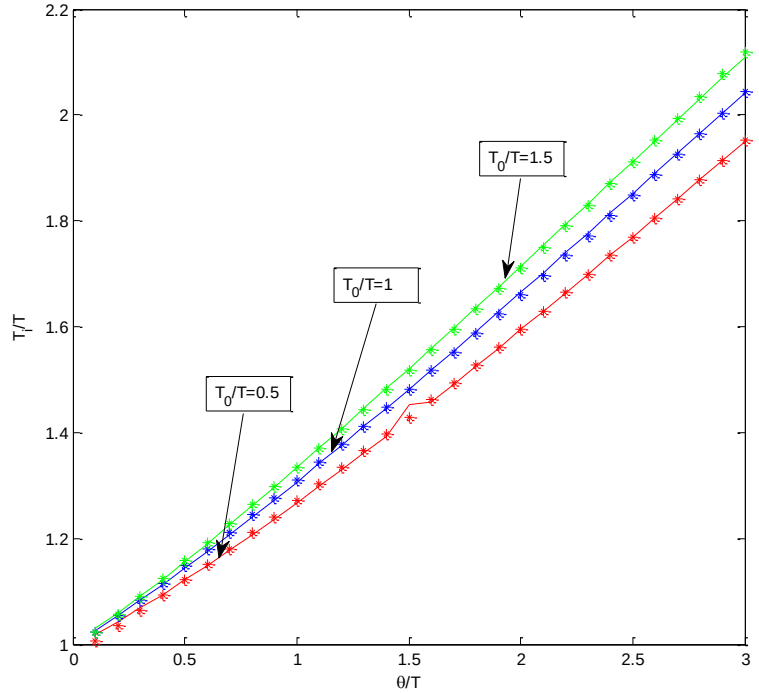
$$KK_c = 1.997 - 2.836\left(\frac{\theta}{T}\right) - 1.8\left(\frac{T_0}{T}\right) + 2.433\left(\frac{\theta}{T}\right)^2$$
$$+2.69\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.5447\left(\frac{T_0}{T}\right)^2 - 1.093\left(\frac{\theta}{T}\right)^3$$
$$-1.675\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.7823\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.2481\left(\frac{\theta}{T}\right)^4 \qquad (3.52)$$
$$+0.4509\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.3936\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.02264\left(\frac{\theta}{T}\right)^5$$
$$-0.04224\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.06507\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2$$

$$\frac{T_i}{T} = 1.01 + 0.3889\left(\frac{\theta}{T}\right) + 0.07086\left(\frac{T_0}{T}\right) + 0.004438\left(\frac{\theta}{T}\right)^2 \qquad (3.53)$$
$$+0.05028\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.03538\left(\frac{T_0}{T}\right)^2$$

Benzer şekilde, IST^2E kriteri için elde edilen grafikler Şekil 3.26. ve Şekil 3.27.'te gösterilmektedir. IST^2E performans kriteri için eğri uydurma ile türetilen formüller (3.54) ve (3.55)'te sağlanmıştır (Kaya ve Cengiz 2017b).



Şekil 3.26. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_C değerleri

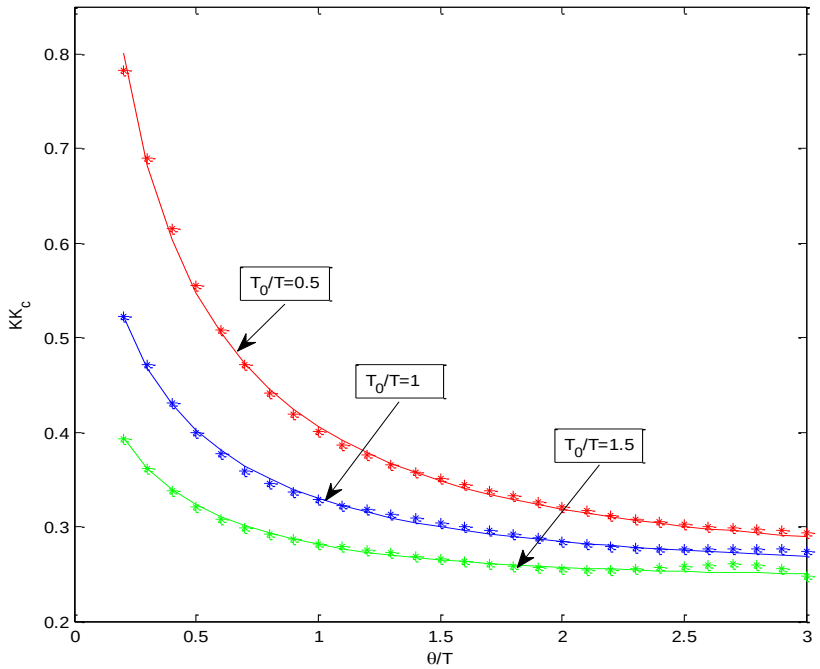


Şekil 3.27. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

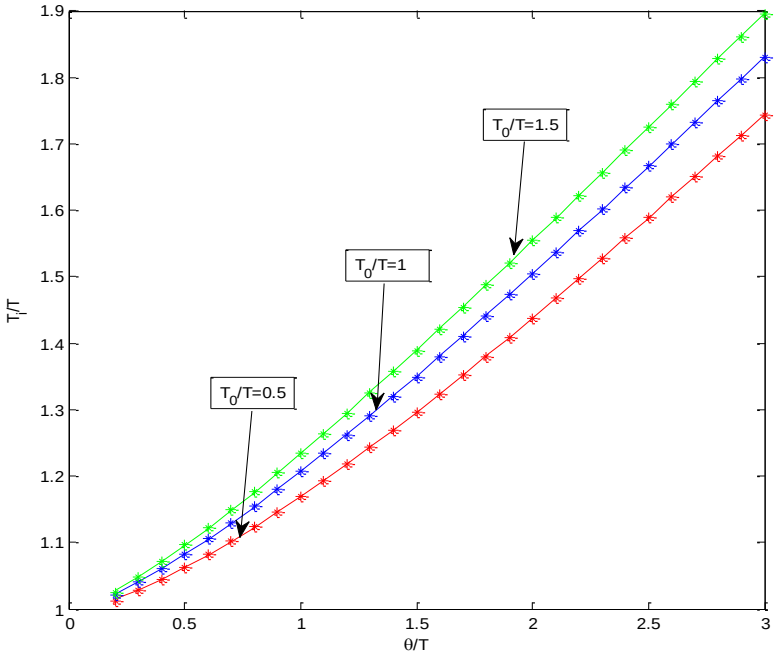
$$
\begin{aligned}
KK_c &= 1.889 - 3.085\left(\frac{\theta}{T}\right) - 1.631\left(\frac{T_0}{T}\right) + 2.786\left(\frac{\theta}{T}\right)^2 \\
&+2.723\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.4809\left(\frac{T_0}{T}\right)^2 - 1.287\left(\frac{\theta}{T}\right)^3 \\
&-1.8\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.7543\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.2967\left(\frac{\theta}{T}\right)^4 \\
&+0.5049\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.3973\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.02725\left(\frac{\theta}{T}\right)^5 \\
&-0.04925\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.06726\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.54}
$$

$$
\begin{aligned}
\frac{T_i}{T} &= 0.9498 + 0.2505\left(\frac{\theta}{T}\right) + 0.07313\left(\frac{T_0}{T}\right) + 0.01593\left(\frac{\theta}{T}\right)^2 \\
&+0.05206\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.03081\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.55}
$$

Son olarak, IST^3E kriteri için elde edilen grafikler Şekil 3.28. ve Şekil 3.29.'da verilmiştir. Şekil 3.28. ve Şekil 3.29.'daki grafiklere eğri uydurma tekniğinin uygulanması ile türetilen formüller (3.56) ve (3.57)'de ifade edilmiştir.



Şekil 3.28. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_c değerleri



Şekil 3.29. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

$$KK_c = 1.574 - 2.375\left(\frac{\theta}{T}\right) - 1.257\left(\frac{T_0}{T}\right) + 1.994\left(\frac{\theta}{T}\right)^2 + 1.968\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.3553\left(\frac{T_0}{T}\right)^2 - 0.8682\left(\frac{\theta}{T}\right)^3 - 1.233\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.5242\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.1906\left(\frac{\theta}{T}\right)^4 + 0.3325\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.2632\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.01681\left(\frac{\theta}{T}\right)^5 - 0.03148\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.04307\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2 \quad (3.56)$$

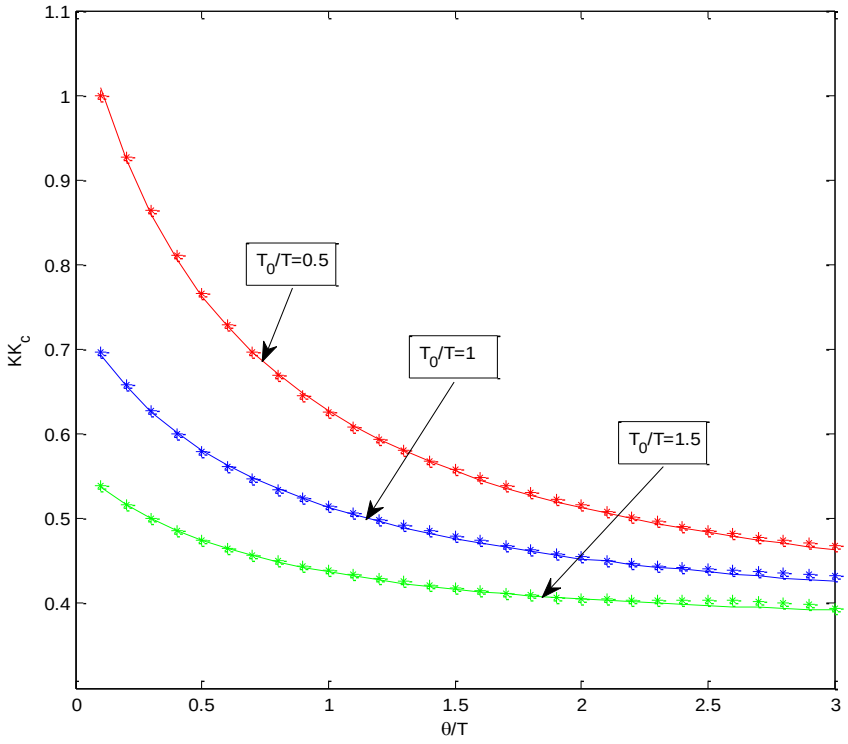
$$\frac{T_i}{T} = 0.9792 + 0.07932\left(\frac{\theta}{T}\right) + 0.014\left(\frac{T_0}{T}\right) + 0.07069\left(\frac{\theta}{T}\right)^2 + 0.0999\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.008092\left(\frac{T_0}{T}\right)^2 - 0.008138\left(\frac{\theta}{T}\right)^3 - 0.008009\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.01228\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 \quad (3.57)$$

Bu bölümün kalan kısmında ters cevaplı kararlı zaman gecikmeli bir sürecin (3.58) ile verilen transfer fonksiyonu ile modellenebildiği varsayılarak önce PI denetleyici sonrasında ise PID denetleyici için *ISTE*, IST^2E ve IST^3E integral performans kriterlerine dayalı optimum ayar parametreleri hesaplamaya yarayan analitik bağıntılar elde edilmiştir.

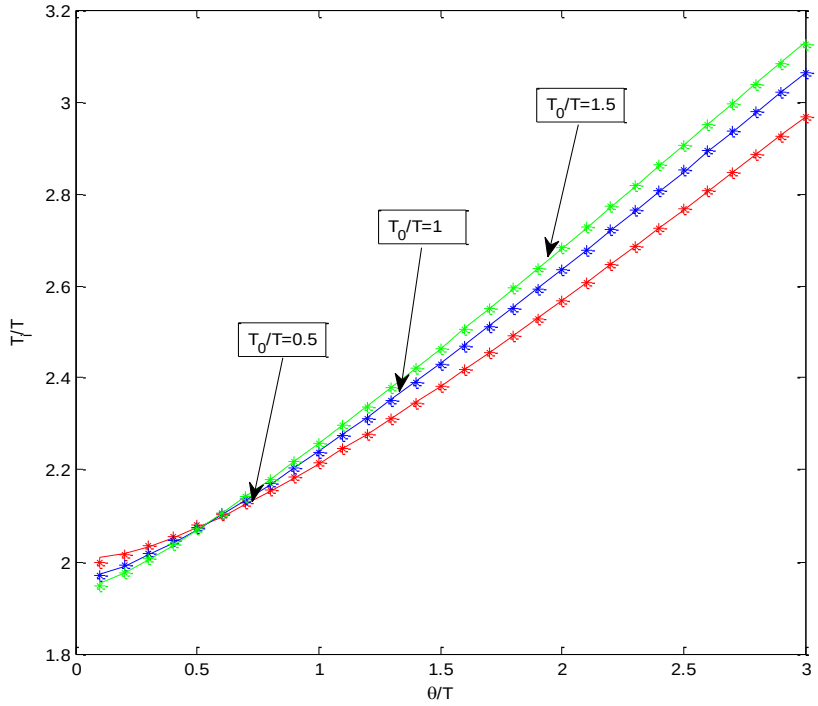
$$G(s) = \frac{K(-T_0 s + 1)e^{-\theta s}}{(Ts+1)^2} \tag{3.58}$$

PI ve PID denetleyicilerin transfer fonksiyonlarının, sırasıyla, (3.33) ve (3.41) ile verildikleri kabul edilmiştir.

Bölüm 3.5.1'de PI denetleyici ayar parametrelerinin hesaplanmasına yönelik türetilen bağıntılar için izlenen yol (3.58) ile modellenen ters cevaplı bir sürecin PI denetleyici ile denetimi için de tekrarlanabilir. Buna göre, Bölüm 3.5.1'de verilen yol takip edildiğinde, *ISTE* kriteri için elde edilen grafikler Şekiller 3.30. ve 3.31.'de gösterilmektedir. Bu performans kriteri için eğri uydurma ile türetilen formüller (3.59), ve (3.60)'ta sağlanmıştır (Kaya ve Cengiz 2017c).



Şekil 3.30. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_C değerleri

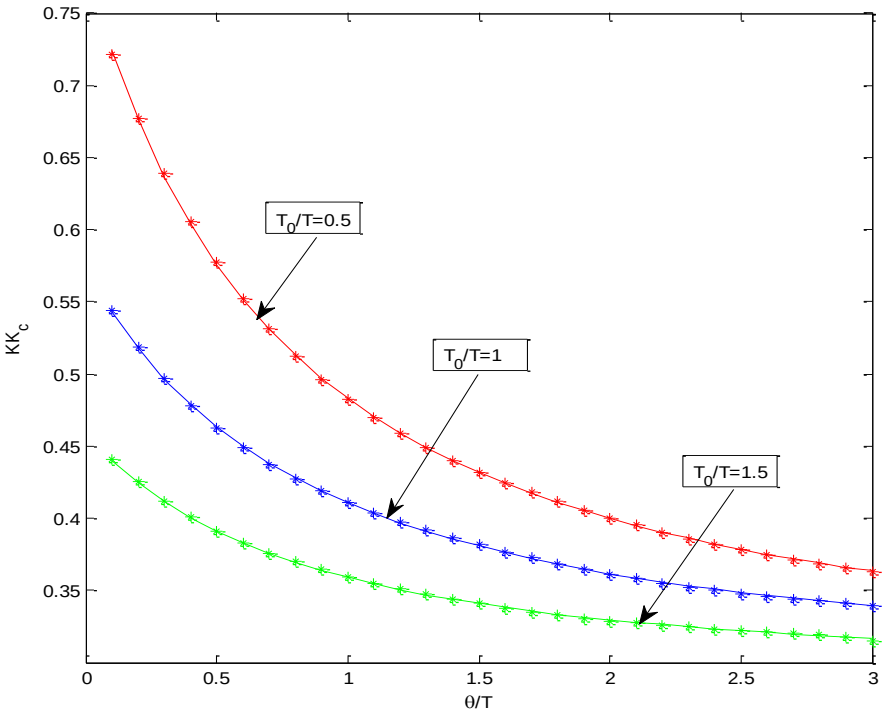


Şekil 3.31. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

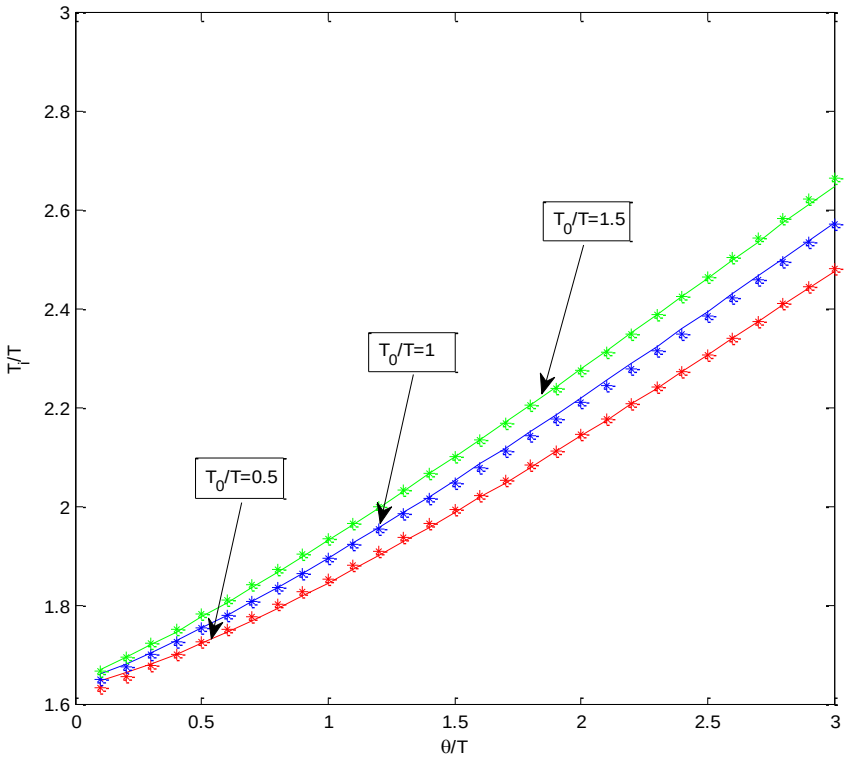
$$KK_c = 1.598 - 1.579\left(\frac{\theta}{T}\right) - 1.191\left(\frac{T_0}{T}\right) + 1.095\left(\frac{\theta}{T}\right)^2$$
$$+1.517\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.3348\left(\frac{T_0}{T}\right)^2 - 0.4167\left(\frac{\theta}{T}\right)^3$$
$$-0.8458\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.4383\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.08229\left(\frac{\theta}{T}\right)^4 \qquad (3.59)$$
$$+0.2082\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.2077\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.006704\left(\frac{\theta}{T}\right)^5$$
$$-0.01769\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.03312\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2$$

$$\frac{T_i}{T} = 2.028 + 0.06344\left(\frac{\theta}{T}\right) - 0.09945\left(\frac{T_0}{T}\right) + 0.1066\left(\frac{\theta}{T}\right)^2$$
$$+0.1793\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.01862\left(\frac{T_0}{T}\right)^2 - 0.01275\left(\frac{\theta}{T}\right)^3 \qquad (3.60)$$
$$-0.01523\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.03003\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2$$

Daha önceki durumlar için takip edilen prosedörün uygulanması ile, IST^2E kriteri kullanılarak PI denetleyici ile (3.58)'de verilen sürecin denetimi için elde edilen grafikler Şekil 3.32. ve 3.33.'te verilmiştir. Bu şekillerdeki grafiklere eğri uydurma tekniği uygulandığında elde eddilen formüller (3.61) ve (3.62) nolu bağıntılarda verilmiştir (Kaya ve Cengiz 2017c).



Şekil 3.32. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_C değerleri

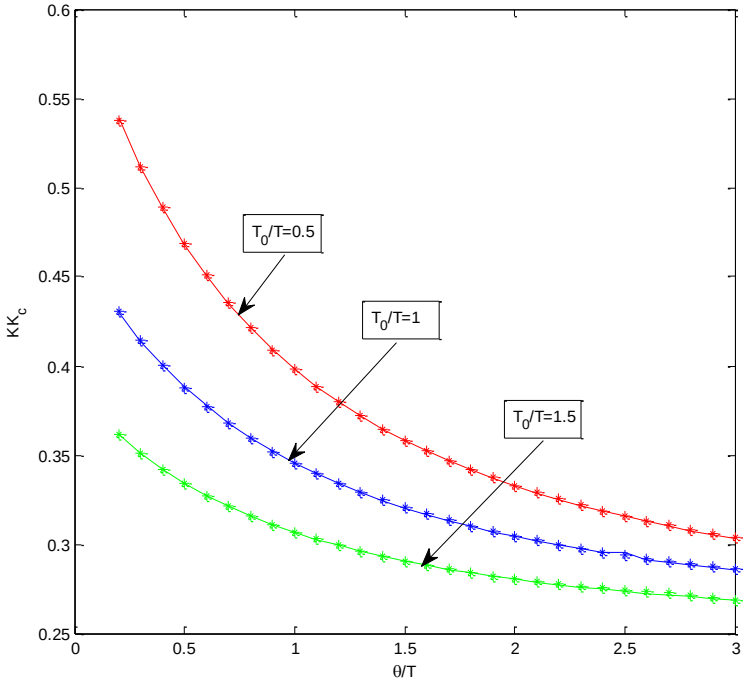


Şekil 3.33. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

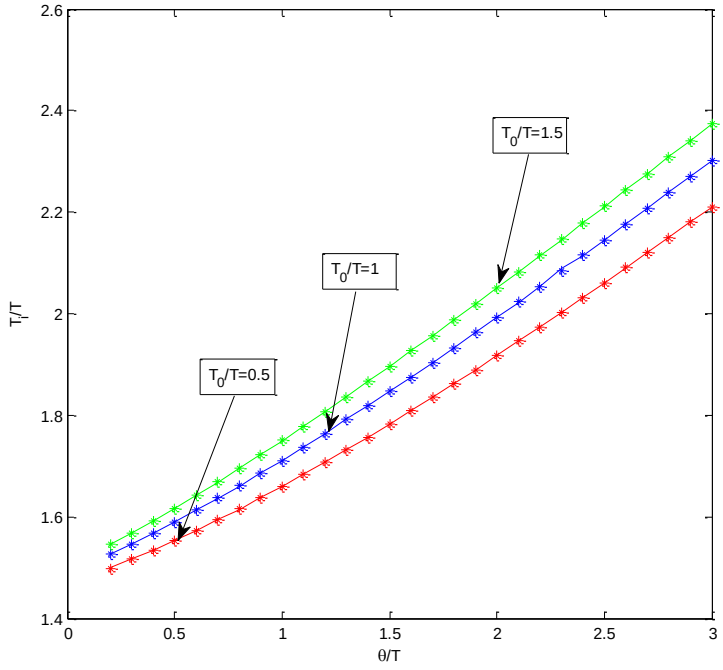
$$KK_c = 1.056 - 0.8783\left(\frac{\theta}{T}\right) - 0.6506\left(\frac{T_0}{T}\right) + 0.5664\left(\frac{\theta}{T}\right)^2 + 0.7629\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.1685\left(\frac{T_0}{T}\right)^2 - 0.2067\left(\frac{\theta}{T}\right)^3 - 0.4047\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.208\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.03975\left(\frac{\theta}{T}\right)^4 + 0.09713\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.09453\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.003174\left(\frac{\theta}{T}\right)^5 - 0.008201\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.01468\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2 \tag{3.61}$$

$$\frac{T_i}{T} = 1.597 + 0.1957\left(\frac{\theta}{T}\right) + 0.02983\left(\frac{T_0}{T}\right) + 0.02309\left(\frac{\theta}{T}\right)^2 + 0.05089\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) \tag{3.62}$$

Son olarak, IST^3E kriterine dayalı PI denetleyici ayar parametreleri için elde edilen grafikler Şekil 3.34. ve Şekil 3.35.'te verilmiştir. Şekil 3.34. ve Şekil 3.35.'teki grafiklere eğri uydurma tekniğinin uygulanması ile türetilen formüller (3.63) ve (3.64)'te ifade edilmiştir.



Şekil 3.34. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_C değerleri



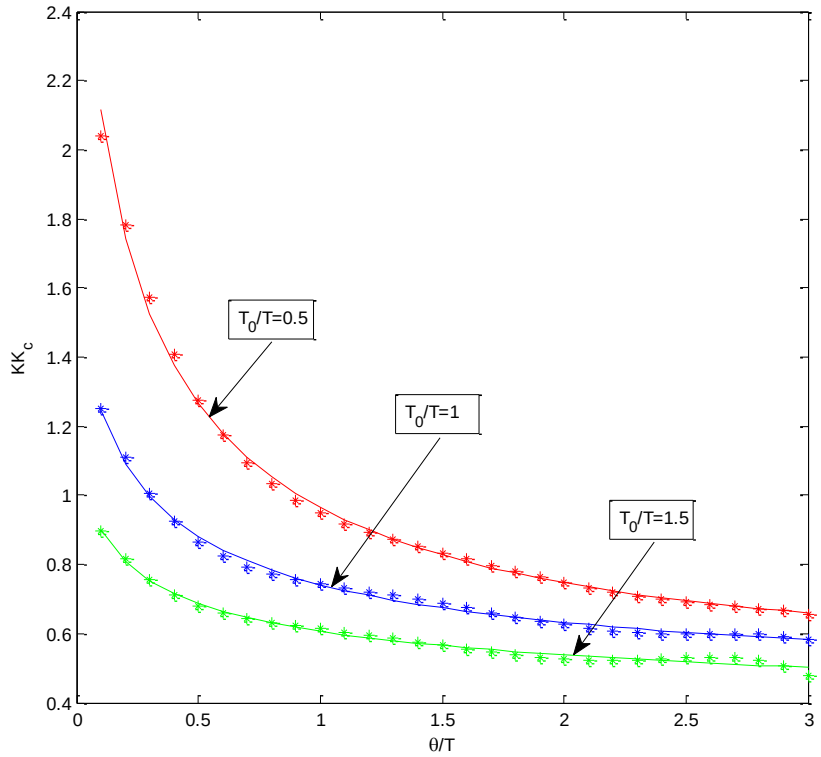
Şekil 3.35. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri

$$
\begin{aligned}
KK_c &= 0.7807 - 0.5397\left(\frac{\theta}{T}\right) - 0.408\left(\frac{T_0}{T}\right) + 0.3119\left(\frac{\theta}{T}\right)^2 \\
&+0.419\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.09735\left(\frac{T_0}{T}\right)^2 - 0.1059\left(\frac{\theta}{T}\right)^3 \\
&-0.2002\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.106\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.01954\left(\frac{\theta}{T}\right)^4 \\
&+0.0452\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.04304\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.001523\left(\frac{\theta}{T}\right)^5 \\
&-0.003752\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.006151\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.63}
$$

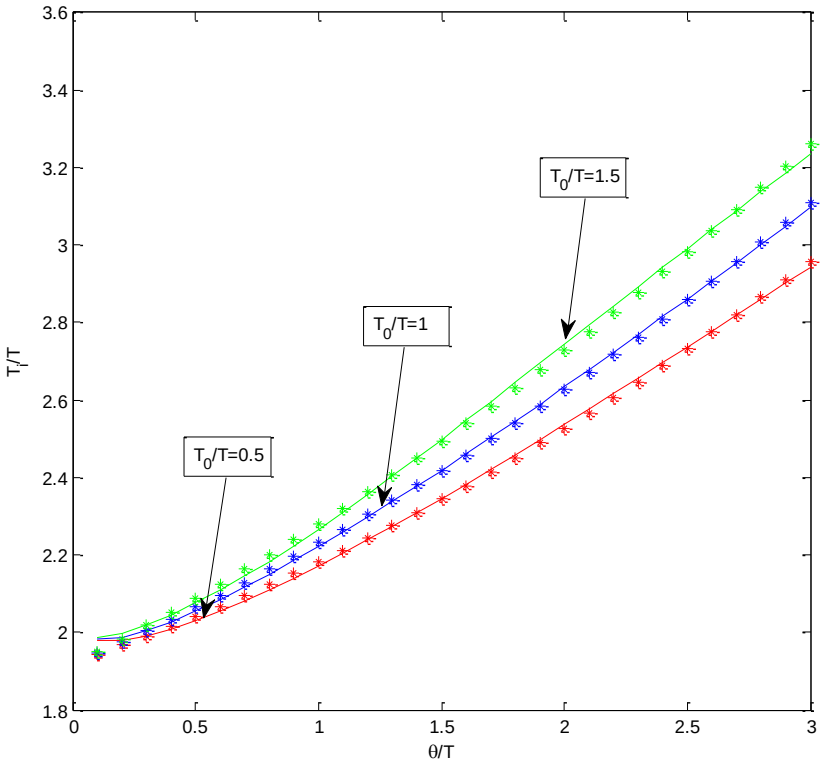
$$
\begin{aligned}
\frac{T_i}{T} &= 1.438 + 0.1133\left(\frac{\theta}{T}\right) + 0.06567\left(\frac{T_0}{T}\right) + 0.0504\left(\frac{\theta}{T}\right)^2 \\
&+0.08038\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.01593\left(\frac{T_0}{T}\right)^2 - 0.005016\left(\frac{\theta}{T}\right)^3 \\
&-0.006462\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.008884\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.64}
$$

Şimdi, (3.58) ile modellenebilen ters cevaplı bir sürecin PID ile denetlenmesi halinde *ISTE*, IST^2E ve IST^3E kriterleri cinsinden optimum ayar parametrelerinin hesaplanmasına olanak verecek olan analitik denklemlerin elde edilmesi verilecektir. Yine öncelikle *ISTE* kriteri ele alınacaktır. Bu kriter için, değişen T_0/T değerleri için farklı θ/T değerlerine karşılık gelen KK_c, T_i/T ve T_d/T değerlerine ait grafikler Şekil 3.36., Şekil 3.37. ve Şekil 3.38.'de gösterilmektedir.

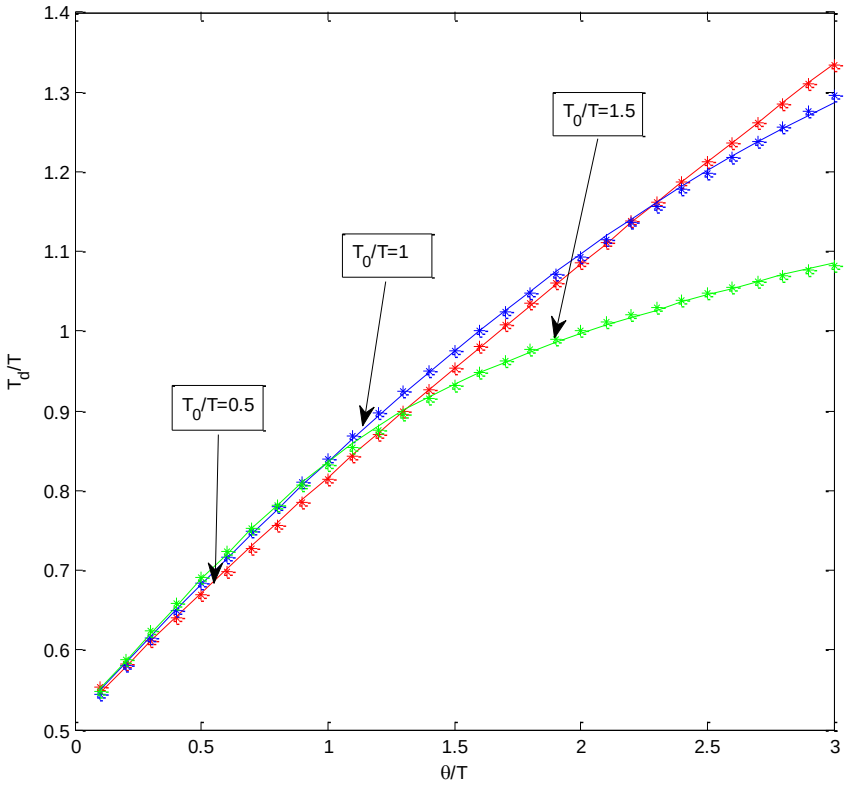
ISTE kriteri için Şekil 3.36., Şekil 3.37. ve Şekil 3.38.'deki grafiklere eğri uydurma tekniği uygulanarak KK_c, T_i/T ve T_d/T değerlerinin θ/T ve T_0/T değişkenlerine bağlı türetilen analitik denklemler (3.65), (3.66) ve (3.67) ile verilen bağıntılarda verilmiştir (Kaya ve Cengiz 2017c).



Şekil 3.36. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki KK_C değerleri



Şekil 3.37. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri



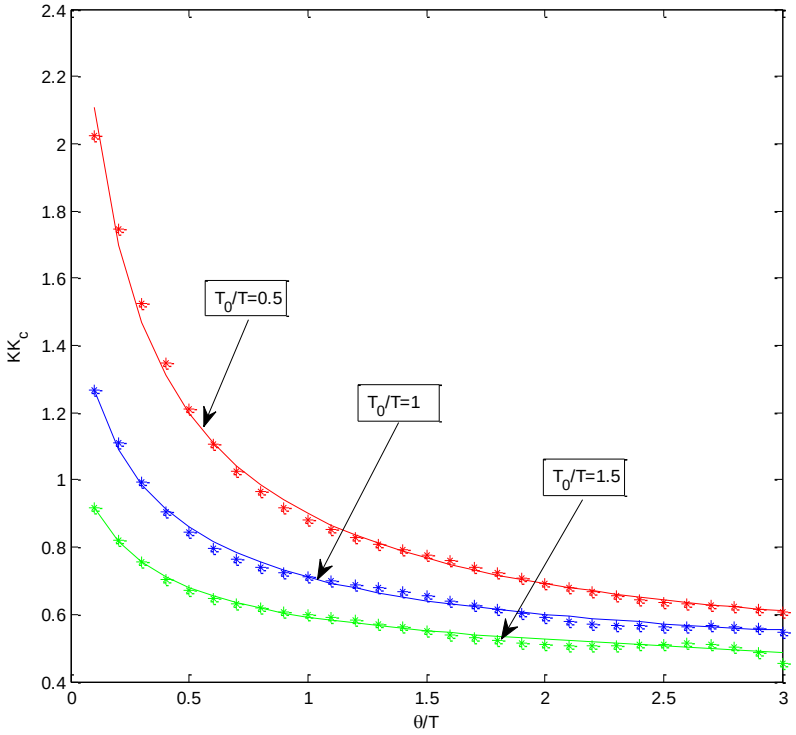
Şekil 3.38. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri

$$KK_c = 3.803 - 5.789\left(\frac{\theta}{T}\right) - 3.396\left(\frac{T_0}{T}\right) + 5.031\left(\frac{\theta}{T}\right)^2 + 5.255\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 1.022\left(\frac{T_0}{T}\right)^2 - 2.286\left(\frac{\theta}{T}\right)^3 - 3.331\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 1.493\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.523\left(\frac{\theta}{T}\right)^4 + 0.9111\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.7518\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.04794\left(\frac{\theta}{T}\right)^5 - 0.08719\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.1245\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2 \quad (3.65)$$

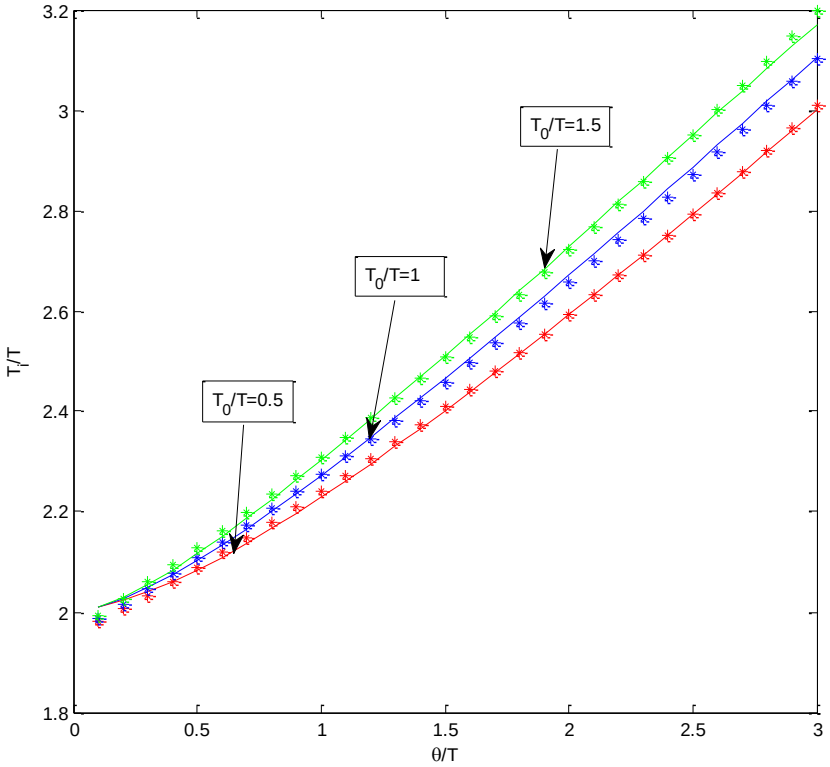
$$\frac{T_i}{T} = 1.924 + 0.166\left(\frac{\theta}{T}\right) - 0.003891\left(\frac{T_0}{T}\right) + 0.04266\left(\frac{\theta}{T}\right)^2 + 0.1025\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) \quad (3.66)$$

$$\frac{T_d}{T} = 0.5616 + 0.1503\left(\frac{\theta}{T}\right) - 0.09421\left(\frac{T_0}{T}\right) + 0.05702\left(\frac{\theta}{T}\right)^2 + 0.3218\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.03904\left(\frac{T_0}{T}\right)^2 - 0.01702\left(\frac{\theta}{T}\right)^3 - 0.08411\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.09746\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.00162\left(\frac{\theta}{T}\right)^4 + 0.0124\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) - 0.01076\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 \quad (3.67)$$

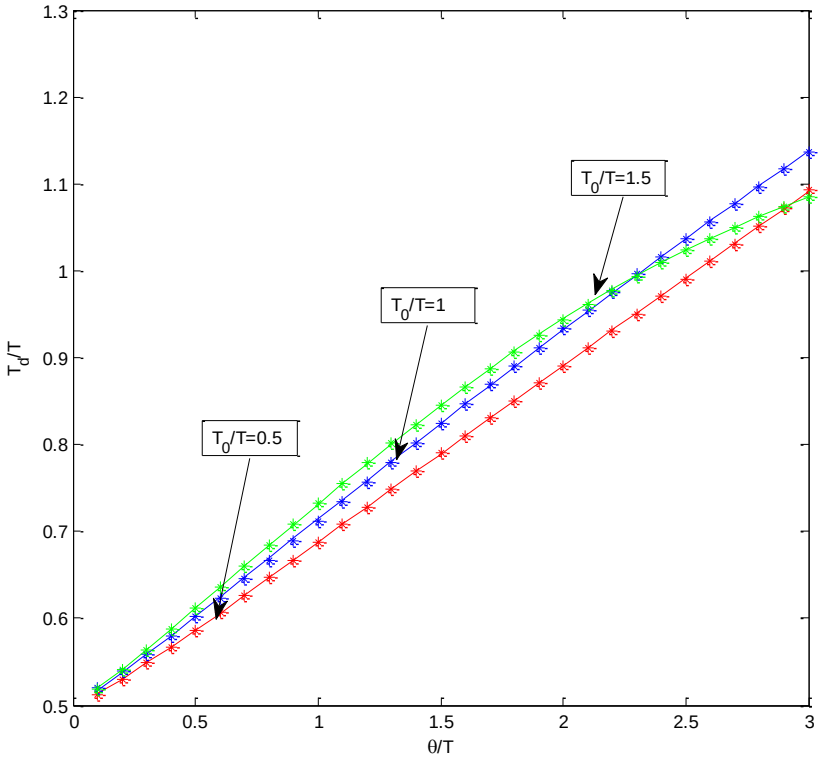
IST^2E kriteri için, değişen T_0/T değerleri için farklı θ/T değerlerine karşılık gelen KK_c, T_i/T ve T_d/T değerlerine ait grafikler Şekil 3.39., Şekil 3.40. ve Şekil 3.41.'de gösterilmektedir. Bu şekillerdeki grafiklere eğri uydurma tekniğinin uygulanması ile KK_c, T_i/T ve T_d/T değerlerinin θ/T ve T_0/T değişkenlerine bağlı olarak türetilen analitik denklemleri (3.68), (3.69) ve (3.70)'deki bağıntılarda verilmiştir (Kaya ve Cengiz 2017c).



Şekil 3.39. Değişen T_0/T değerleri için $0.1 \le \theta/T \le 3$ aralığındaki KK_c değerleri



Şekil 3.40. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_i / T değerleri



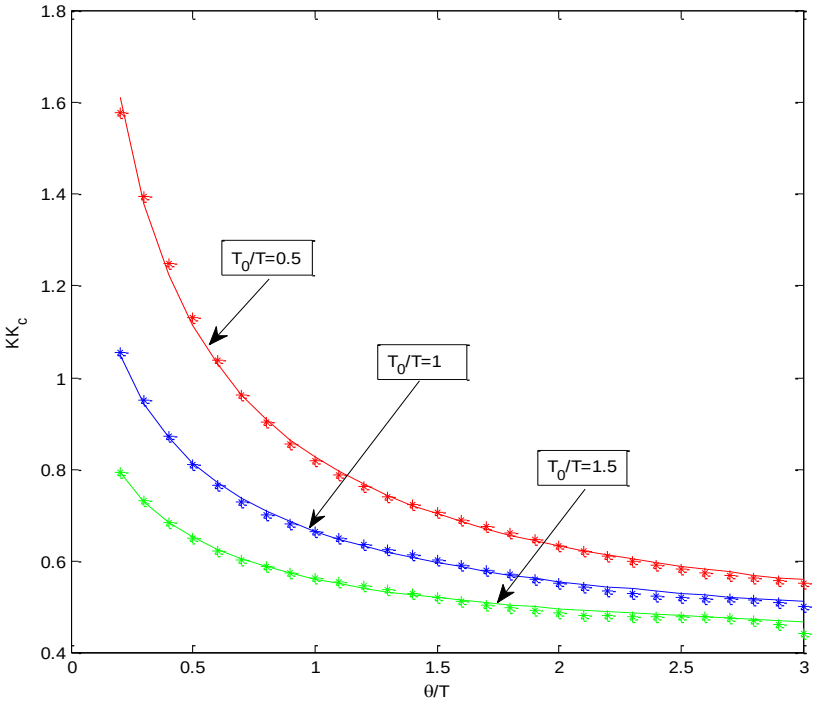
Şekil 3.41. Değişen T_0 / T değerleri için $0.1 \le \theta / T \le 3$ aralığındaki T_d / T değerleri

$$
\begin{aligned}
KK_c &= 3.748 - 6.133\left(\frac{\theta}{T}\right) - 3.238\left(\frac{T_0}{T}\right) + 5.512\left(\frac{\theta}{T}\right)^2 \\
&+5.359\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.9552\left(\frac{T_0}{T}\right)^2 - 2.548\left(\frac{\theta}{T}\right)^3 \\
&-3.542\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 1.482\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.5877\left(\frac{\theta}{T}\right)^4 \\
&+0.9954\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.7809\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.05406\left(\frac{\theta}{T}\right)^5 \\
&-0.09685\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.1337\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.68}
$$

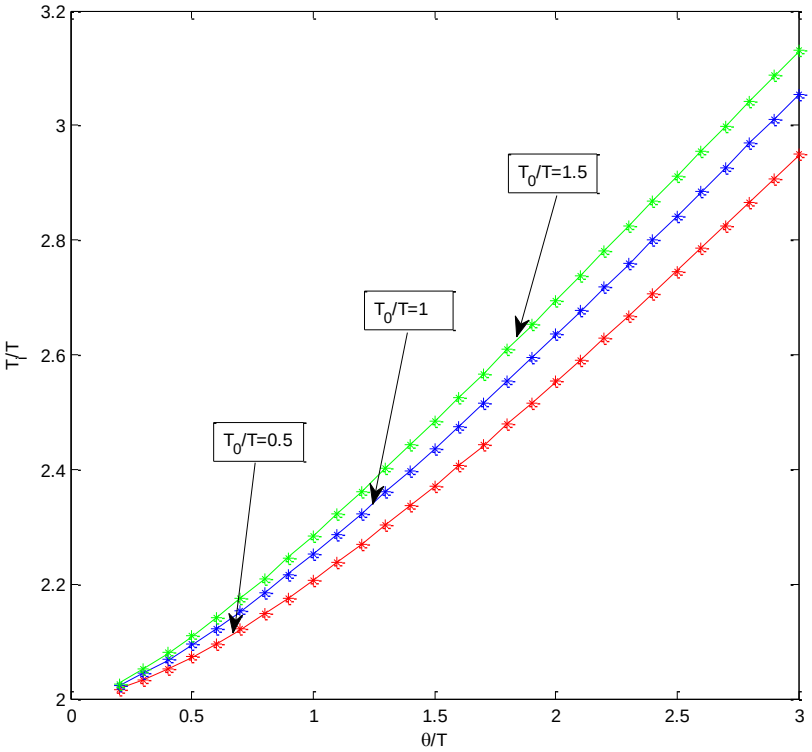
$$
\begin{aligned}
\frac{T_i}{T} &= 1.951 + 0.2232\left(\frac{\theta}{T}\right) + 0.007484\left(\frac{T_0}{T}\right) + 0.03265\left(\frac{\theta}{T}\right)^2 \\
&+0.06075\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)
\end{aligned}
\tag{3.69}
$$

$$
\begin{aligned}
\frac{T_d}{T} &= 0.4767 + 0.18\left(\frac{\theta}{T}\right) + 0.048\left(\frac{T_0}{T}\right) + 0.01159\left(\frac{\theta}{T}\right)^2 \\
&-0.04473\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.02375\left(\frac{T_0}{T}\right)^2 - 0.01302\left(\frac{\theta}{T}\right)^3 \\
&+0.06679\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) + 0.0482\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.002298\left(\frac{\theta}{T}\right)^4 \\
&-0.005388\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) - 0.03439\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.70}
$$

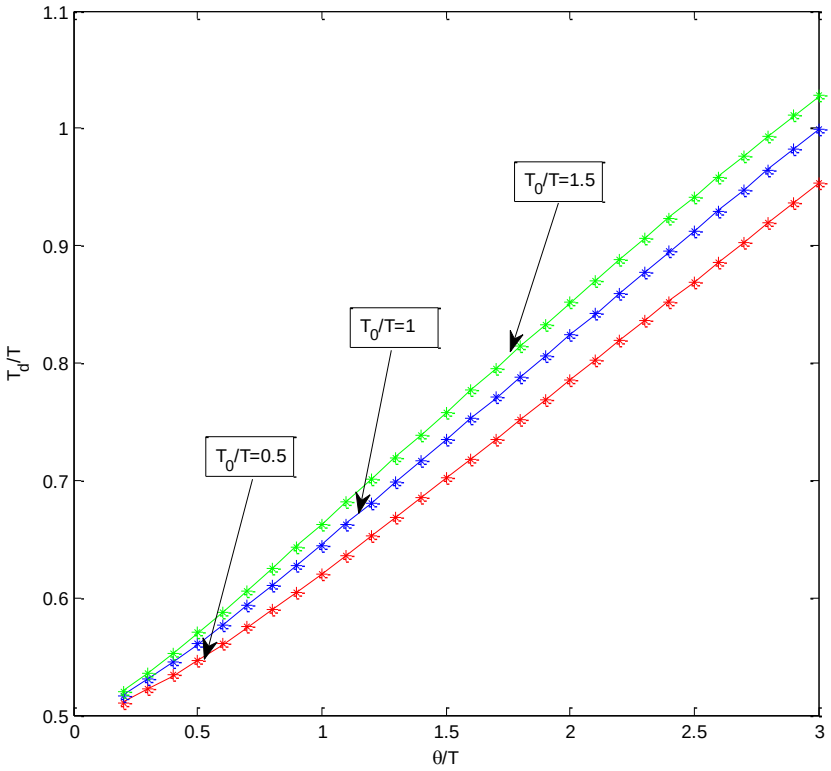
Son olarak, IST^3E kriteri kullanıldığında değişen T_0/T değerleri için farklı θ/T değerlerine karşılık gelen KK_c, T_i/T ve T_d/T değerlerine ait grafikler Şekil 3.42., Şekil 3.43. ve Şekil 3.44.'de gösterilmektedir. Bu şekillerdeki grafiklere eğri uydurma tekniğinin uygulanması ile KK_c, T_i/T ve T_d/T değerlerinin θ/T ve T_0/T değişkenlerine bağlı olarak türetilen analitik denklemleri (3.71), (3.72) ve (3.73)'teki bağıntılarda verilmiştir.



Şekil 3.42. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki KK_C değerleri



Şekil 3.43. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_i / T değerleri



Şekil 3.44. Değişen T_0 / T değerleri için $0.2 \le \theta / T \le 3$ aralığındaki T_d / T değerleri

$$
\begin{aligned}
KK_c = {} & 3.151 - 4.634\left(\frac{\theta}{T}\right) - 2.521\left(\frac{T_0}{T}\right) + 3.848\left(\frac{\theta}{T}\right)^2 \\
& + 3.864\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.7148\left(\frac{T_0}{T}\right)^2 - 1.671\left(\frac{\theta}{T}\right)^3 \\
& - 2.407\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 1.036\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.3662\left(\frac{\theta}{T}\right)^4 \\
& + 0.6473\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.5181\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 - 0.03226\left(\frac{\theta}{T}\right)^5 \\
& - 0.06111\left(\frac{\theta}{T}\right)^4\left(\frac{T_0}{T}\right) - 0.08485\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right)^2
\end{aligned}
\tag{3.71}
$$

$$\frac{T_i}{T} = 1.999 + 0.0146\left(\frac{\theta}{T}\right) - 0.01319\left(\frac{T_0}{T}\right) + 0.1724\left(\frac{\theta}{T}\right)^2 + 0.162\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) + 0.00169\left(\frac{T_0}{T}\right)^2 - 0.04341\left(\frac{\theta}{T}\right)^3 - 0.01952\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.03095\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.004828\left(\frac{\theta}{T}\right)^4 + 0.0001414\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) + 0.003542\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 \quad (3.72)$$

$$\frac{T_d}{T} = 0.4875 + 0.05556\left(\frac{\theta}{T}\right) + 0.008276\left(\frac{T_0}{T}\right) + 0.06227\left(\frac{\theta}{T}\right)^2 + 0.0708\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right) - 0.00455\left(\frac{T_0}{T}\right)^2 - 0.01841\left(\frac{\theta}{T}\right)^3 - 0.01015\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right) - 0.00881\left(\frac{\theta}{T}\right)\left(\frac{T_0}{T}\right)^2 + 0.002147\left(\frac{\theta}{T}\right)^4 + 0.0004588\left(\frac{\theta}{T}\right)^3\left(\frac{T_0}{T}\right) - 0.000312\left(\frac{\theta}{T}\right)^2\left(\frac{T_0}{T}\right)^2 \quad (3.73)$$

4. BULGULAR VE TARTIŞMA

Bu bölümde, ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerin kontrolü için literatürde önerilen tasarım yöntemlerinden elde edilen kapalı çevrim cevaplar ile bu tez çalışmasında önerilen optimum PI/PID denetleyici tasarım yönteminden elde edilen kapalı çevrim cevapların karşılaştırılması benzetim sonuçları ile sunulmuştur.

4.1 Ters Cevaplı İntegratörlü Artı Zaman Gecikmeli Süreç Örnekleri

Bu bölümde ters cevaplı integratörlü artı zaman gecikmeli süreçlere ait literatürde bulunan çalışmaların sonuçlarıyla önerilen tasarım metodunun sonuçlarının karşılaştırılması yapılmıştır. Benzetim sonuçları elde edilirken basamak giriş için oluşacak olan aşırı aşımları önlemek için birinci derece alçak geçiren bir filtre referans girişinde kullanılmıştır. Alçak geçiren filtrenin zaman sabiti (3.32) nolu denklemde verilen modelin zaman sabitinin iki katına eşit alınmıştır. Karşılaştırmaların daha adil olması için, birinci derece alçak geçiren filtre tüm tasarım metodlarının benzetimlerinde kullanılmıştır.

Örnek 1

Bu örnekte, ilk olarak Luyben (2003) tarafından çalışılmış olan ve transfer fonksiyonu

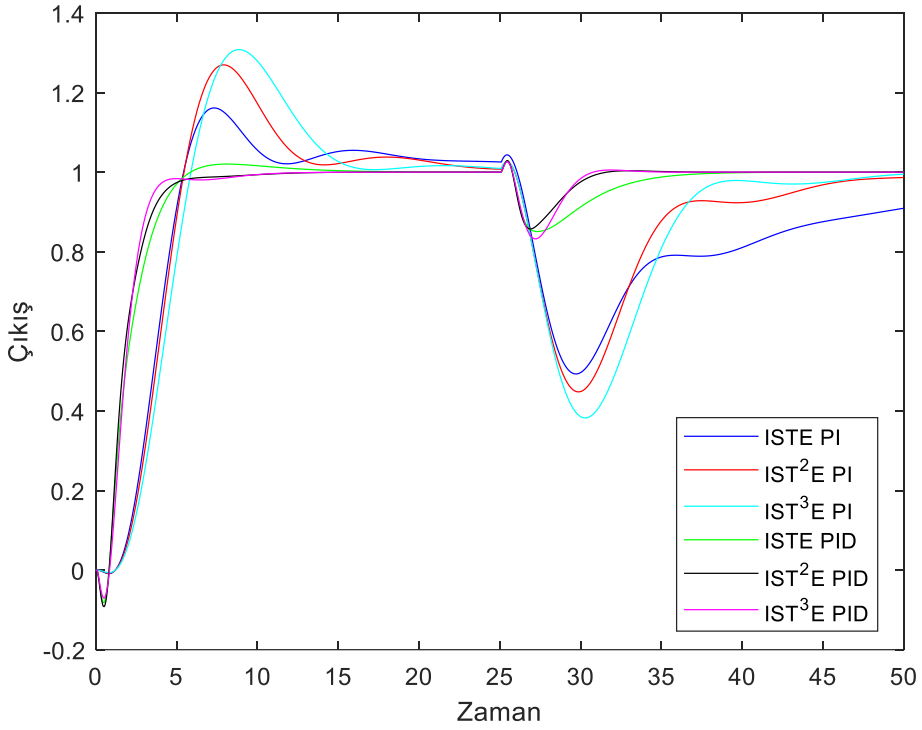
$$G(\mathrm{s}) = \frac{0.547(-0.418s+1)e^{-0.1s}}{s(1.06s+1)} \tag{4.1}$$

ile verilen süreç ele alınmıştır. Bu süreç transfer fonksiyonu ile ilgili olarak daha sonra Pai, Chang ve Huang (2010) ve Jeng ve Lin (2012) tarafından da çalışmalar yapılmıştır. Luyben tarafından önerilen PID parametreleri $K_c = 1.69$, $T_i = 11.5$ ve $T_d = 1.15$ şeklinde verilmiştir. Pai, Chang ve Huang (2010) tarafından önerilen PID parametreleri $K_c = 4.06$, $T_i = 2.68$ ve $T_d = 0.65$ şeklinde verilmiştir. Ayrıca, Jeng ve Lin (2012) tarafından önerilen PID parametreleri $K_c = 1.608$, $T_i = 3.518$ ve $T_d = 1.060$ şeklindedir. Jeng ve Lin (2012) tarafından önerilen tasarım metodunun kullanıcı tarafından seçilen ayar parametresi $\lambda = 1.5$ olarak seçilmiştir. Ayrıca, türev terimi ile birlikte kullanılan birinci derece alçak geçiren filtresinin zaman sabiti $\tau_F = 0.029$ olarak verilmiştir. Bu örnekte verilen transfer fonksiyonu (3.32) de verilen varsayılan modele tam olarak

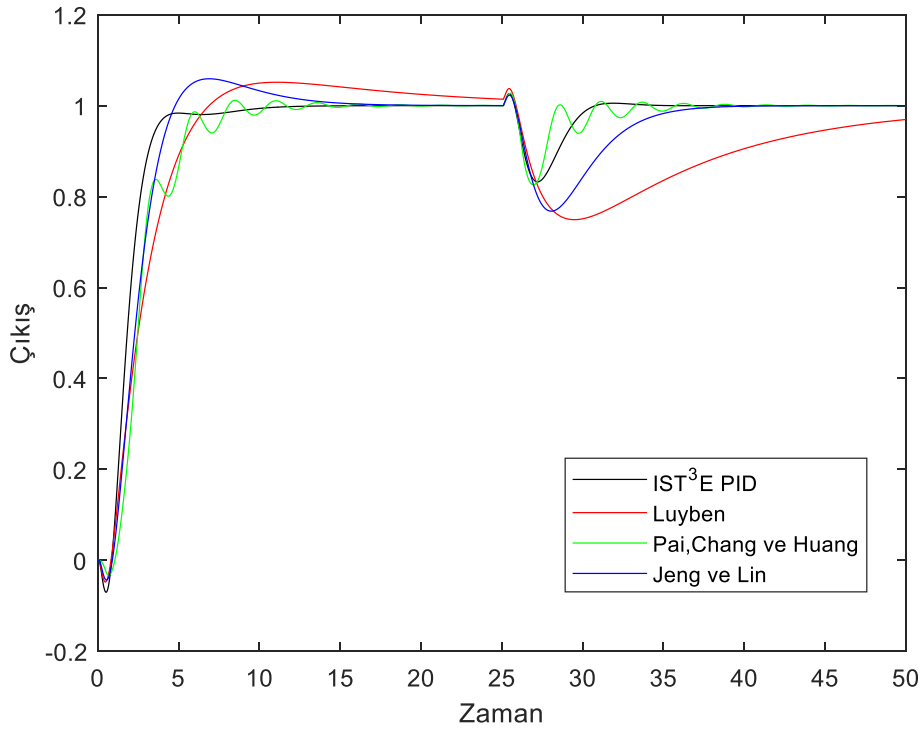
uymaktadır. Bu örnekte $\theta / T = 0.1/1.06 = 0.0943$ ve $T_0 / T = 0.418/1.06 = 0.3943$ olarak hesaplanır. Bu değerler Bölüm 3'te elde edilen uygun denklemlerde yerine konursa PI ve PID denetleyiciler için *ISTE, IST*^{2}*E* ve *IST*^{3}*E* kriterlerine dayalı optimum ayarlama parametreleri elde edilebilir. Hesaplanan optimum PI ve PID ayar parametreleri Çizelge 4.1.'de özetlenmiştir. Tasarlanan PI ve PID denteleyiciler ile kapalı çevrim sistemin birim basamak girişe olan yanıtları Şekil 4.1.'de gösterilmiştir. Ayrıca, $t = 25$ saniyede sisteme giriş yapan ve -0.5 büyüklüğündeki bir basamak bozucuya verilen yanıtlar da şekilde gösterilmiştir. Şekilden, PID denetleyicilerin PI denetleyicilerden daha iyi kapalı çevrim performans gösterdiği görülmektedir. Ayrıca, *IST*^{3}*E* kriterine dayalı PID tasarımın en iyi cevabı verdiği gözlemlenmektedir. Şekil 4.2.'de, önerilen tasarım metodu ile diğer tasarım yöntemlerine ait kapalı çevrim yanıtlar gösterilmektedir. Şekil 4.2.'de, şekildeki karmaşıklığı önlemek için, yalnızca *IST*^{3}*E* kriterine dayalı PID denetleyici için sonuçlar verilmiştir. Luyben (2003) tarafından önerilen tasarım metodunun hem referans girişe hem de bozucu girişe karşı oldukça uzun oturma zamanına sahip cevaplar verdiği görülmektedir. Pai, Chang ve Huang (2010) tarafından önerilen metot ile hem referans giriş hem de bozucu giriş için osilasyonlu cevaplar elde edilmiştir. Jeng ve Lin (2012) tarafından önerilen tasarım metodunun referans giriş cevabı az bir aşım ile kabul edilebilir bir seviyede iken, bozucu girişin etkisini yok etmeye verdiği cevabın önerilen *IST*^{3}*E* kriterine dayalı PID tasarıma göre yavaş olduğu görülmektedir. Sonuç olarak, önerilen tasarım yönteminin diğer tasarım yöntemleriyle karşılaştırıldığında daha iyi kapalı çevrim yanıtları verdiği gözlenmektedir.

Çizelge 4.1. Örnek 1 için hesaplanan optimum PI ve PID ayar parametreleri

Optimizasyon Kriteri	**Denetleyici**	K_c	T_i	T_d
ISTE	PI	1.1592	16.1093	-
ISTE	PID	3.0951	4.4225	0.8671
IST*^{2}*E	PI	0.9952	7.9804	-
IST*^{2}*E	PID	3.6418	2.6457	0.7721
IST*^{3}*E	PI	0.8195	6.9624	-
IST*^{3}*E	PID	3.2825	2.5827	0.6973

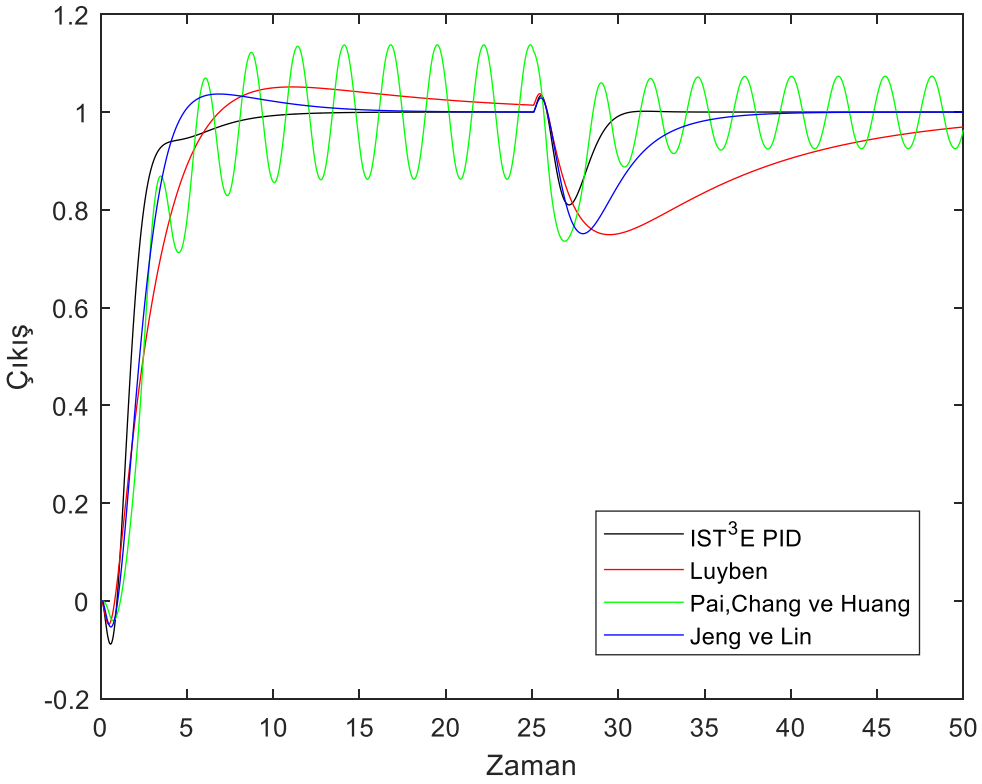


Şekil 4.1. Örnek 1 için önerilen tasarım yönteminin birim basamak referans ve bozucu giriş cevapları

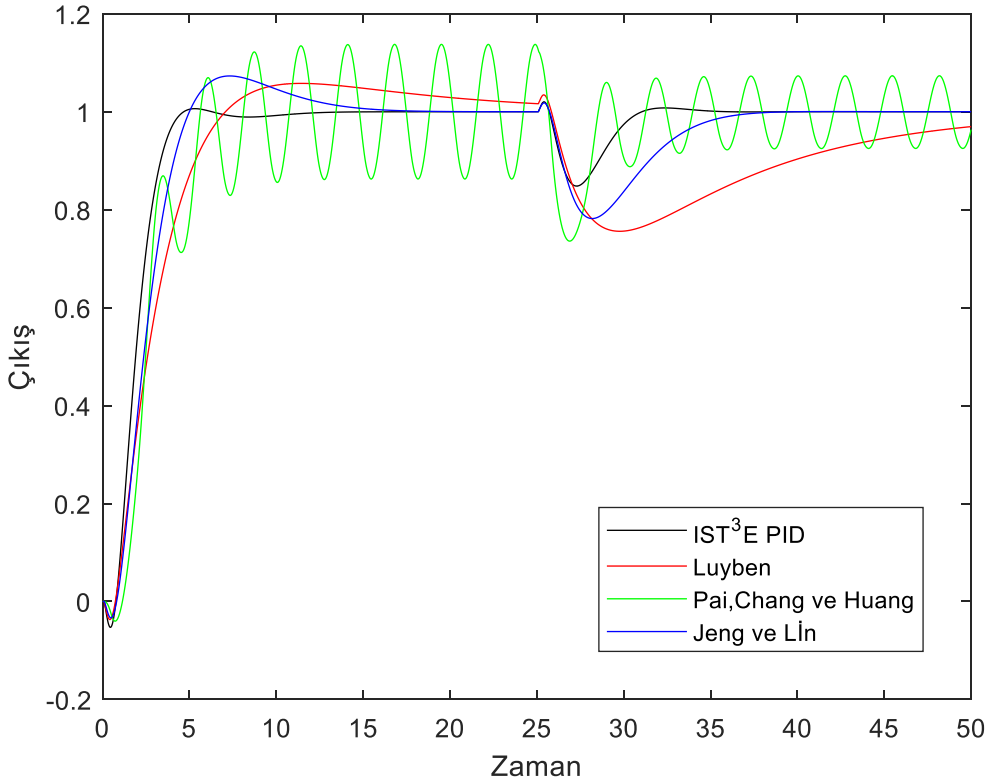


Şekil 4.2. Örnek 1 için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

Önerilen IST^3E kriterine dayalı PID denetleyici tasarımı ile karşılaştırmada kullanılan diğer tasarım metotlarının parametre değişimlerine karşı hassasiyetlerini belirlemek için, model parametrelerinde (yani θ, K, T ve T_0 değerlerinde) ±%10 değişim olması durumunda kapalı çevrim performanslar Şekil 4.3. ve Şekil 4.4.'de gösterilmiştir. Şekil 4.3.'te, θ, K, T ve T_0 değerlerinin her birinin +%10 artması durumunda, Şekil.4.4.'te ise −%10 değişim olması durumundaki birim basamak giriş ve -0.5 büyüklüğündeki bozucu giriş cevapları gösterilmektedir. Hem Şekil 4.3. hem de Şekil 4.4.'ten görüleceği gibi model parametrelerindeki değişime en hassas tasarım metodu Pai, Chang ve Huang (2010) tarafından verilen metot olmaktadır. Bu tasarım metodu için elde edilen kapalı çevrim çevap oldukça osilasyonlu olmaktadır. Ancak, hem önerilen tasarım metodunun hem de Luyben (2003) ve Jeng ve Lin (2012) tarafından önerilen denetleyici tasarım yaklaşımlarının, model parametreleri θ, K, T ve T_0 değerlerindeki ±%10 değişimlerden çok fazla etkilenmedikleri gözlemlenmektedir.



Şekil 4.3. Örnek 1 için, model parametrelerindeki +%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması



Şekil 4.4. Örnek 1 için, model parametrelerindeki –%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

Örnek 2

Bu örnekte, Pai, Chang ve Huang (2010) tarafından çalışılan yüksek dereceli integaratörlü ters cevaplı artı zaman gecikmeli süreç ele alınmıştır:

$$G(\mathrm{s}) = \frac{0.5(-0.5s+1)e^{-0.7s}}{s(0.5s+1)(0.4s+1)(0.1s+1)} \tag{4.2}$$

Önerilen tasarım metotlarının kullanılabilmesi için, birinci derece integaratörlü ters cevaplı artı zaman gecikmeli model transfer fonksiyonuna ihtiyaç vardır. Bunun için, yine Pai, Chang ve Huang (2010) tarafından önerilen ve kendi tasarımlarında kullandıkları aşağıda verilen model kullanılmıştır:

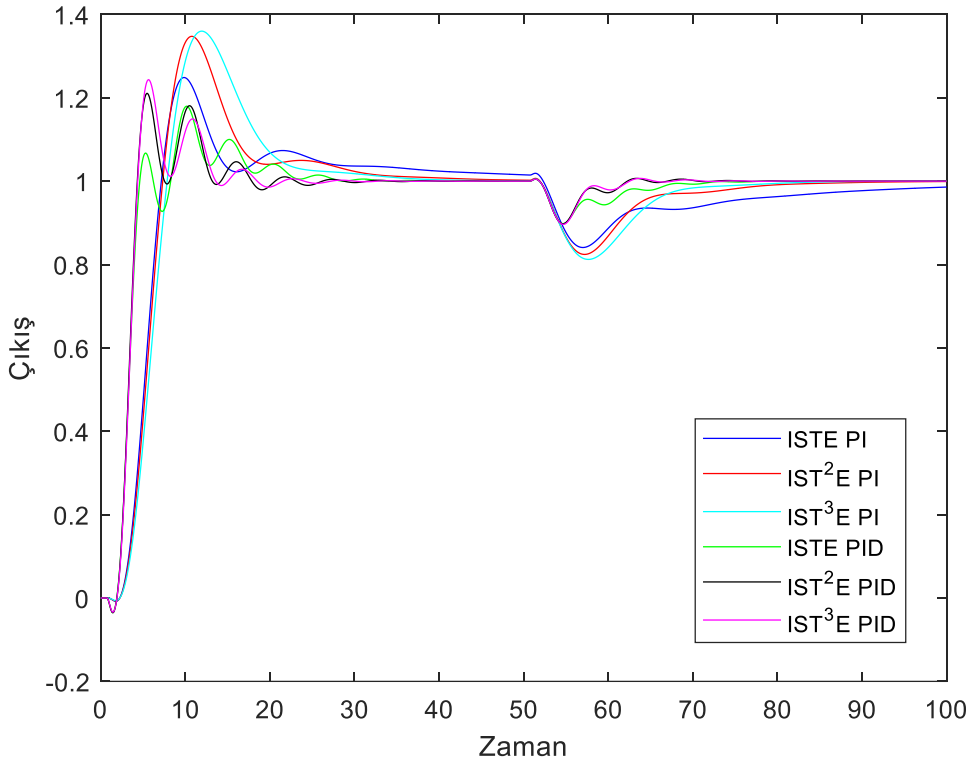
$$G(\mathrm{s}) = \frac{0.5183(-0.4699s+1)e^{-0.81s}}{s(1.1609s+1)} \tag{4.3}$$

Pai, Chang ve Huang (2010) tarafından önerilen tasarım metodu ile PID denetleyicinin parametreleri $K_c = 1.27$, $T_i = 5.78$ ve $T_d = 0.93$ olarak hesaplanabilir. Öte yandan Luyben (2003) tarafından önerilen PID denetleyicinin parametreleri $K_c = 0.87$,

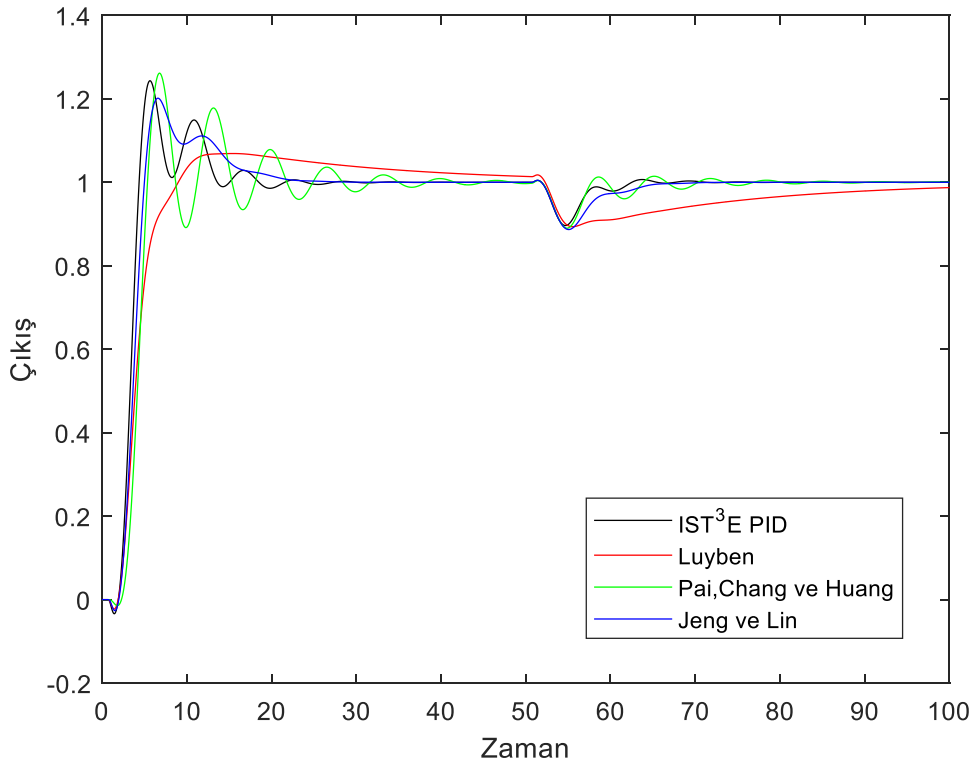
$T_i = 24$ ve $T_d = 1.12$ şeklindedir. Jeng ve Lin (2012) tarafından yapılan çalışmada, bu süreç transfer fonksiyonun denetimi için hesaplanan PID parametreleri $K_c = 0.95$, $T_i = 5.88$ ve $T_d = 1.161$ olarak verilmiştir. Jeng ve Lin (2012) tasarım yönteminin kullanıcı tarafından seçilen ayar parametresi $\lambda = 2.3$ ve filtre zaman sabiti $\tau_F = 0.057$ olarak alınmıştır. Bu örnekte, $\theta / T = 0.81/1.1609 = 0.6977$ ve $T_0 / T = 0.4699/1.1609 = 0.4048$ olarak hesaplanır. Bu değerler Bölüm 3'te elde edilen uygun denklemlerde yerine yerleştirilerek PI ve PID denetleyiciler için *ISTE, IST*^{2}*E* ve *IST*^{3}*E* kriterlerine dayanan optimum ayarlama parametreleri hesaplanmış ve Çizelge 4.2.'de özetlenmiştir. Tasarlanan PI ve PID denteleyiciler için elde edilen birim basamak giriş cevapları Şekil 4.5.'te gösterilmiştir. Sisteme $t = 50$ saniyede giriş yaptığı varsayılan ve -0.1 büyüklüğündeki bir bozucuya verilen yanıtlar da şekilde gösterilmektedir. Örnek 1 için yapılan yorumların bu örnek için de geçerli olduğu söylenebilir. Önerilen *IST*^{3}*E* PID tasarım metodu ile diğer tasarım yöntemlerine ait kapalı çevrim yanıtlar Şekil 4.6.'da karşılaştırılmıştır. Örnek 1'de olduğu gibi, Luyben (2003) tarafından önerilen tasarım metodu hem referans giriş hem de bozucu girişleri yok etmede oldukça uzun oturma zamanına sahip cevaplar vermektedir. Pai, Chang ve Huang (2010) ve Jeng ve Lin (2012) tarafından önerilen PID tasarım metotları birim basamak girişte yüksek aşım ve osilasyonlu cevaplar üretmektedir. Bu iki metodun bozucunun etkisini yok etme performanslarının önerilen *IST*^{3}*E* PID tasarım metodu ile yakın olduğu gözlemlenmektedir.

Çizelge 4.2.Örnek 2 için hesaplanan optimum PI ve PID ayar parametreleri

Optimizasyon Kriteri	Denetleyici	K_c	T_i	T_d
ISTE	PI	0.7522	23.6936	-
ISTE	PID	1.2160	8.5533	1.285
IST*^{2}*E	PI	0.6592	12.0135	-
IST*^{2}*E	PID	1.3276	5.4393	1.1533
IST*^{3}*E	PI	0.5653	10.5595	-
IST*^{3}*E	PID	1.3376	5.3296	1.0802

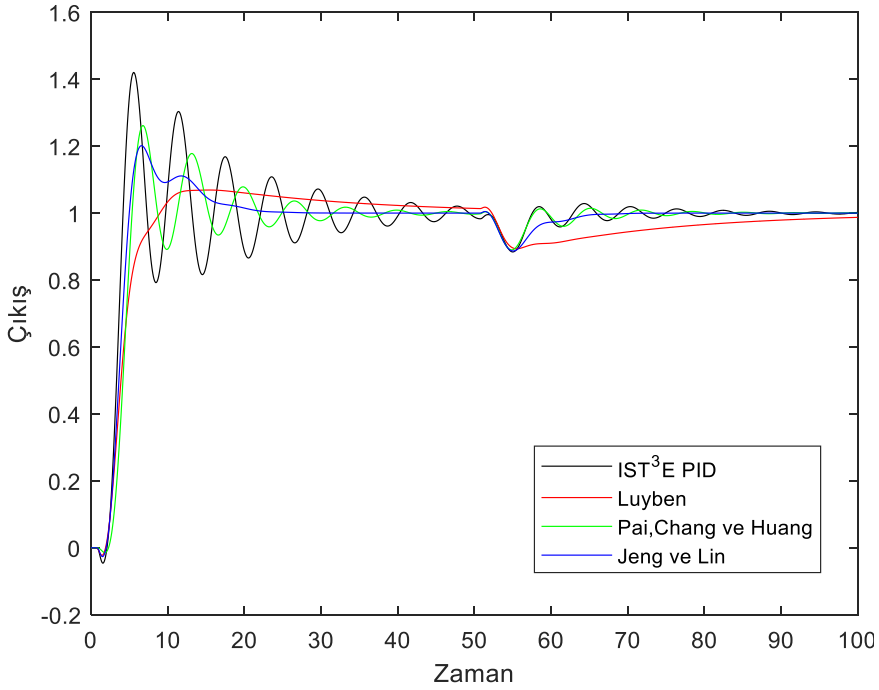


Şekil 4.5. Örnek 2 için önerilen tasarım yönteminin birim basamak referans ve bozucu giriş cevapları

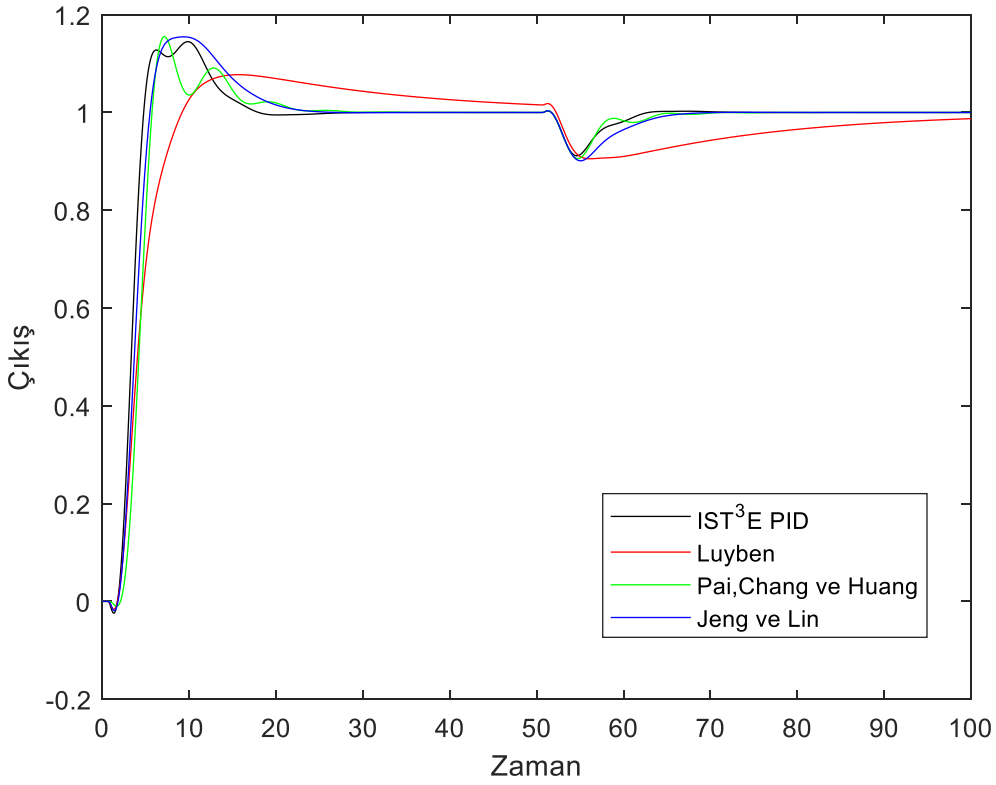


Şekil 4.6. Örnek 2 için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

Örnek 1'de olduğu gibi, süreç parametrelerindeki ±%10 değişimlere karşı kapalı çevrim performansları çalışılmıştır. Bu örnekte, (4.2) ile verilen gerçek süreç transfer fonksiyonu benzetimlerde kullanılmıştır. Dolayısıyla, θ, K, T ve T_0 değerlerinin %10 arttırılması ($\theta = 0.77,\ K = 0.55,\ T_0 = 0.55$) ve %10 azaltılmasıyla ($\theta = 0.63,\ K = 0.45,\ T_0 = 0.45$) ile elde edilen birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması, sırasıyla, Şekil 4.7. ve Şekil 4.8.'de gösterilmiştir. Buna göre, önerilen IST^3E kriterine dayalı PID denetleyici tasarımı süreç transfer fonksiyonu parametrelerindeki pozitif değişimlere karşı hassas olmaktadır. Ancak, süreç transfer fonksiyonu parametrelerindeki negatif değişimlere karşı böyle bir hassasiyet gözlenmemektedir. Karşılaştırmada kullanılan diğer tasarım metotlarında ise, ne süreç transfer fonksiyonu parametrelerindeki pozitif değişimlere ne de süreç transfer fonksiyonu parametrelerindeki negatif değişimlere karşı dikkate değer bir hassasiyet görülmemektedir. Bu örnekte, hem nominal model parametreleri (Şekiller 4.5. ve 4.6.) hem de model parametrelerindeki değişim olması durumu için (Şekiller 4.7. ve 4.8.) önerilen tasarım metodu ile elde edilen kapalı çevrim performansının örnek 1 ile karşılaştırıldığında daha düşük çıkması, (4.3) ile verilen ve Pai, Chang ve Huang (2010) tarafından önerilen model ile gerçek sistem arasındaki uyumsuzluk olabilir.



Şekil 4.7. Örnek 2 için, model parametrelerindeki +%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması



Şekil 4.8. Örnek 2 için, model parametrelerindeki –%10 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

4.2. Ters Cevaplı Kararlı Artı Zaman Gecikmeli Sistem Örnekleri

Bu bölümde ters cevaplı kararlı artı zaman gecikmeli süreçlere ait dört tane benzetim örneği verilmiştir. Birinci örnek, Bölüm 3'te birinci derece kararlı ters cevaplı artı zaman gecikmeli süreçlerin denetiminde kullanılmak üzere türetilen bağıntıların PI denetleyici tasarımında kullanımını göstermektedir. Bu örnekte, sadece bu tez çalışmasında önerilen optimum PI denetleyiciye ait kapalı çevrim basamak giriş ve bozucu cevapları sunulmuştur. İkinci örnek, yine, birinci derece kararlı ters cevaplı artı zaman gecikmeli süreçlerin denetimine örnektir. Üçüncü örnek, ikinci derece kararlı ters cevaplı artı zaman gecikmeli süreçlerin önerilen tasarım metodu ile tasarlanan PI/PID denetleyicilerin kullanımını göstermektedir. Bu örnekte, ayrıca, literatürde verilen tasarım metotlar ile de karşılaştırma yapılmıştır. Dördüncü örnek, ikinci derece kararlı ters cevaplı artı zaman gecikmeli süreçlerin farklı θ/T ve T_0/T oranları için önerilen denetleyici tasarım metotları ile elde edilen kapalı çevrim cevaplarındaki değişimi göstermektedir.

Örnek 1

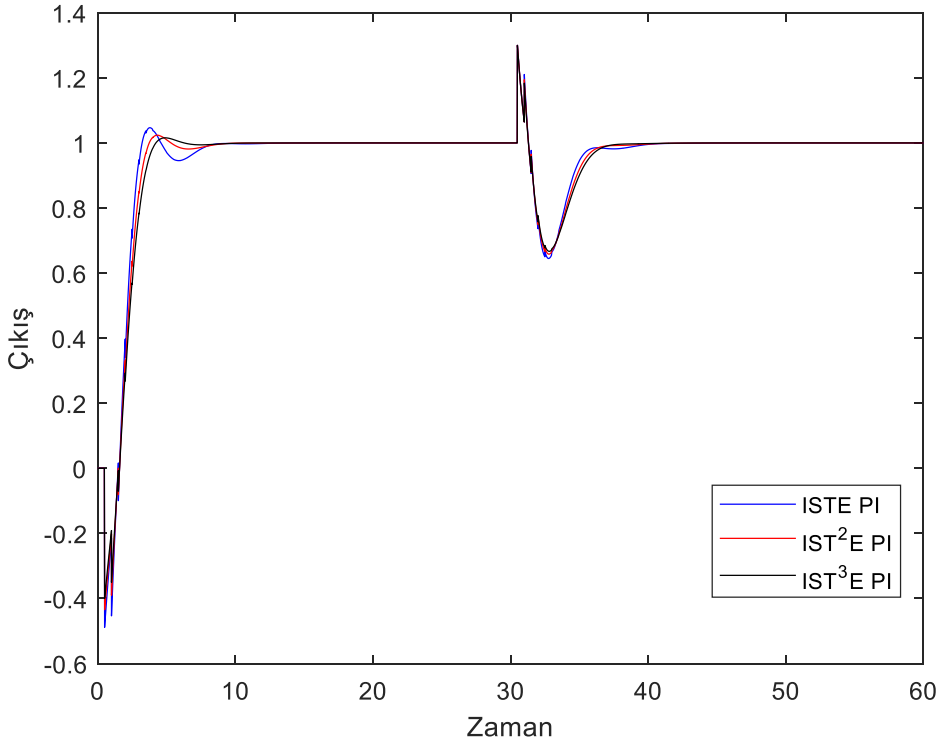
Bu örnekte, birinci derece kararlı ters cevaplı artı zaman gecikmeli süreç transfer fonksiyonu çalışılmıştır.

$$G(\mathrm{s}) = \frac{(-s+1)e^{-0.5s}}{(s+1)} \tag{4.4}$$

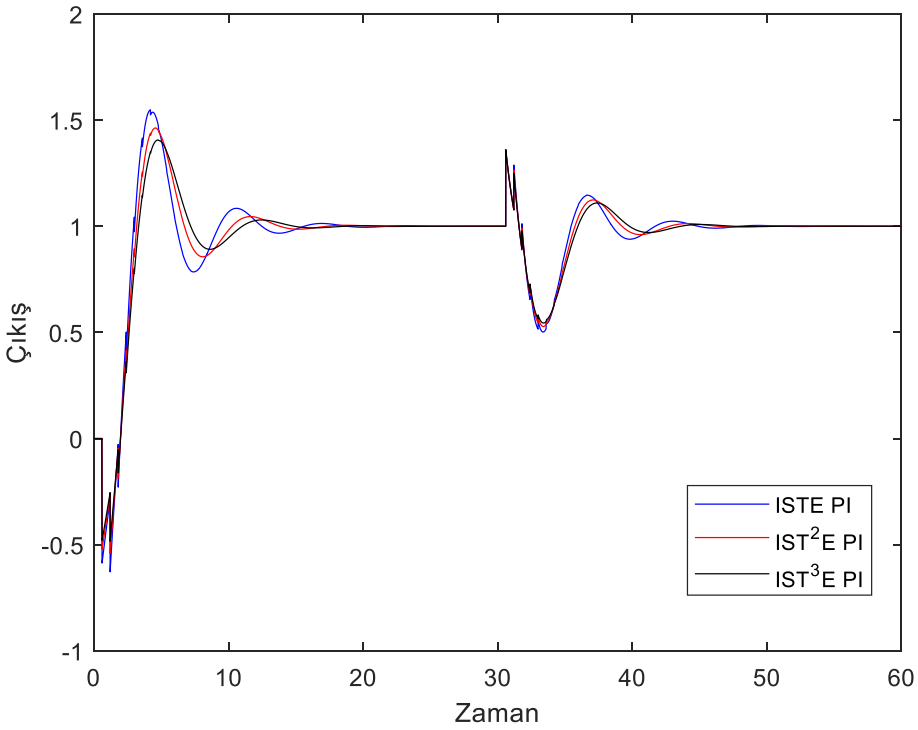
(4.3) ile verilen süreç transfer fonksiyonundan $\theta/T = 0.5/1 = 0.5$ ve $T_0/T = 1$ olarak hesaplanır. Buna göre, Bölüm 3'te sağlanan uygun bağıntılar kullanılarak *ISTE, IST*^{2}*E* ve *IST*^{3}*E* kriterlerine dayalı optimum PI denetleyici ayar parametreleri Çizelge 4.3.'de özetlenmiştir. Birim basamak giriş cevabı ve $t = 15$ saniyede sisteme giren ve -0.1 büyüklüğündeki bozucu giriş kapalı çevrim yanıtları Şekil 4.9.'da gösterilmiştir. Şekil 4.9.'da görüldüğü gibi *IST*^{3}*E* kriterine dayalı tasarlanan PI denetleyicinin basamak giriş için *ISTE, IST*^{2}*E* kriterlerine dayalı tasarlanan PI denetleyicilerden çok az daha iyi bir cevap vermektedir. Tasarlanan tüm PI denetleyicilerin bozucu girişi yok etme etkileri birbirine oldukça yakın gözükmektedir. Çizelge 4.3.'de belirtilen *ISTE, IST*^{2}*E* ve *IST*^{3}*E* kriterlerine dayalı optimum PI denetleyici ayar parametreleri kullanılarak θ, K, T ve T_0 değerlerinin %20 arttırılması ($\theta = 0.6,\ K = 1.2,\ T = 1.2,\ T_0 = 1.2$) ve %20 azaltılmasıyla ($\theta = 0.4,\ K = 0.8,\ T = 0.8,\ T_0 = 0.8$) elde edilen birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması, sırasıyla, Şekil 4.10. ve Şekil 4.11.'de gösterilmiştir. Şekil 4.9. ile karşılaştırıldığında, model parametrelerindeki pozitif bir değişimin, kapalı çevrim referans takip cevaplarında aşımların artmasına ve bozucu girişi yok etme zamanının hafif artmasına neden olmaktadır (Şekil 4.10.). Model parametrelerindeki negatif bir değişimin ise, kapalı çevrim cevaplarında hem referans girişi takipte hem de bozucu girişi yok etmede az da olsa yavaşlamaya sebep olmaktadır (Şekil 4.11.).

Çizelge 4.3. Örnek 1 için hesaplanan optimum PI ayar parametreleri

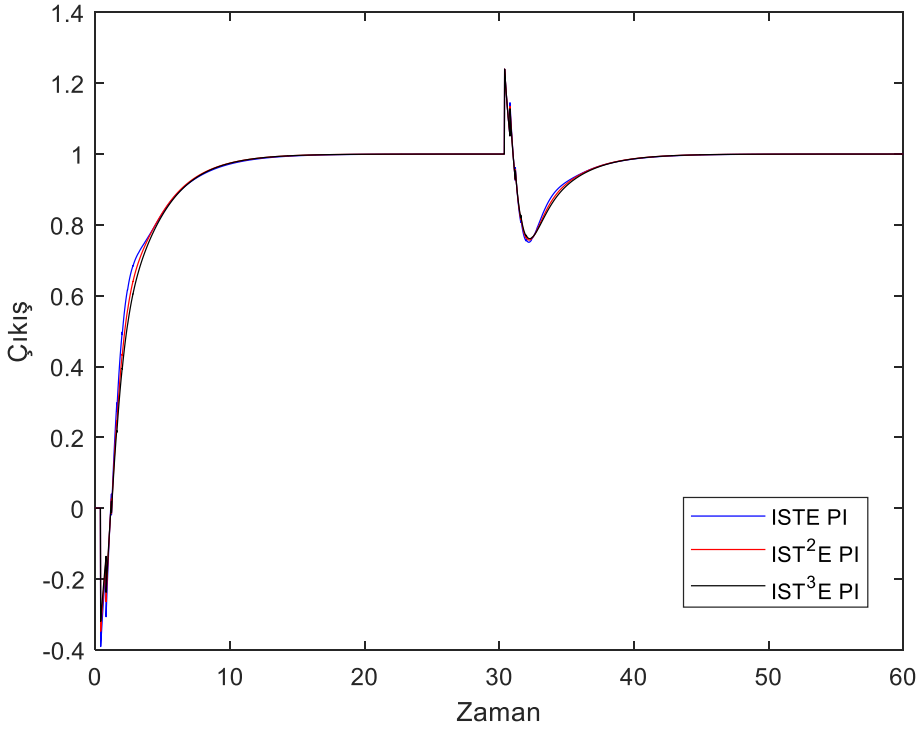
Optimizasyon Kriteri	**Denetleyici**	K_c	T_i
ISTE	PI	0.4892	1.2661
IST*^{2}*E	PI	0.4350	1.1473
IST*^{3}*E	PI	0.3998	1.0832



Şekil 4.9. Önerilen tasarım yöntemi için birim basamak referans ve bozucu giriş cevapları



Şekil 4.10. Örnek 1 için, model parametrelerindeki +%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması



Şekil 4.11. Örnek 1 için, model parametrelerindeki –%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

Örnek 2

Bu örnekte, $\theta/T = 1/3 = 0.3333$ ve $T_0/T = 0.0333$ değerlerine sahip süreç transfer fonksiyonu ele alınmıştır. Bu örnekte, bir önceki örnek ile karşılaştırıldığında, θ/T ve T_0/T oranları küçülmüştür.

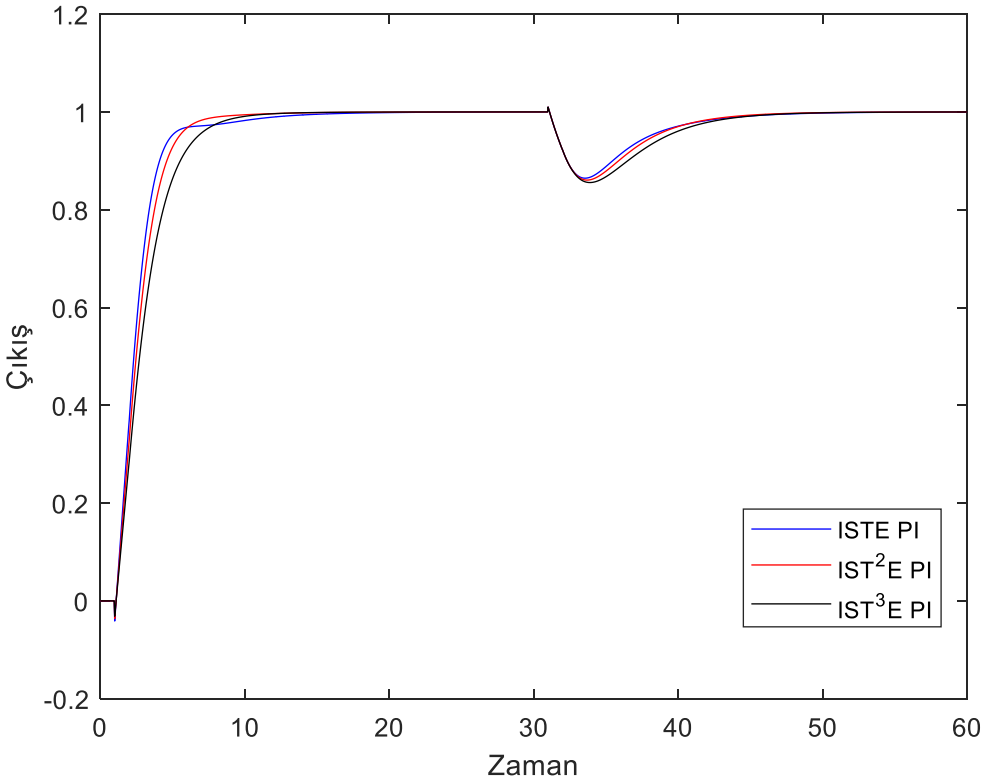
$$G(s) = \frac{(-0.1s+1)e^{-s}}{(3s+1)} \tag{4.5}$$

Yine, bölüm 3'te sağlanan uygun bağıntıların kullanılmasıyla *ISTE*, IST^2E ve IST^3E kriterlerine dayalı optimum PI denetleyici ayar parametreleri hesaplanarak Çizelge 4.4.'de verilmiştir. Birim basamak giriş cevabı ve $t = 20$ saniyede sisteme giren ve -0.2 büyüklüğündeki bozucu giriş kapalı çevrim yanıtları Şekil 4.12.'de gösterilmiştir. Şekilden görüldüğü gibi tasarlanan tüm PI denetleyicilerin hem referans hem de bozucu giriş kapalı çevrim cevapları birbirlerine yakındır. Tasarlanan PI denetleyicilerin model parameterelerinde değişim olması halinde kapalı çevrim performanslarını görebilmek için, parametere değerlerinde %20 artma ($\theta = 1.2,\ K = 1.2,\ T = 3.6,\ T_0 = 0.12$) ve %20 azalma ($\theta = 0.8,\ K = 0.8,\ T = 2.4,\ T_0 = 0.08$) kabul edilmiştir. Bu durumda elde

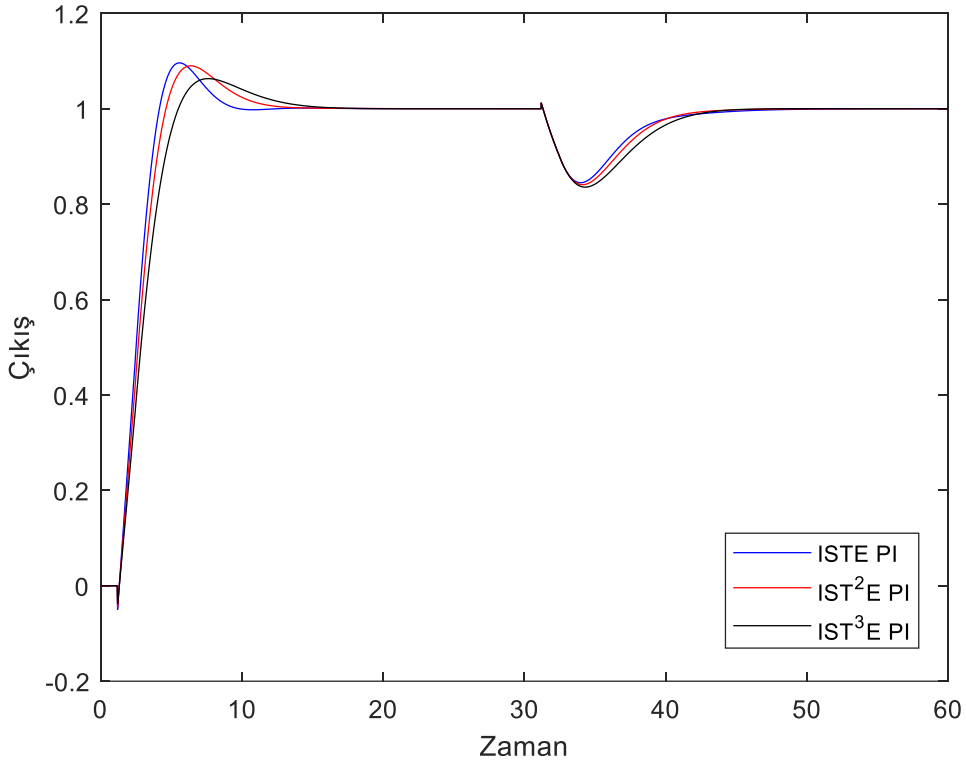
edilen birim basamak referans ve bozucu giriş cevaplar Şekil 4.13. ve Şekil 4.14.'de gösterilmiştir. Örnek 1'de olduğu gibi, model parametrelerindeki pozitif değişimlerin aşımları hafif arttırdığı, model parametrelerindeki negatif değişimlerin ise kapalı çevrim sistemin cevap hızını azalttığı görülmektedir. Ancak, örnek 1 ile karşılaştırıldığında, bu etkilenmenin daha az olduğu gözlenmektedir. Bunun nedeni, bir önceki örneğe göre θ / T ve T_0 / T oranlarının küçülmesidir.

Çizelge 4.4. Örnek 2 için hesaplanan optimum PI ayar parametreleri

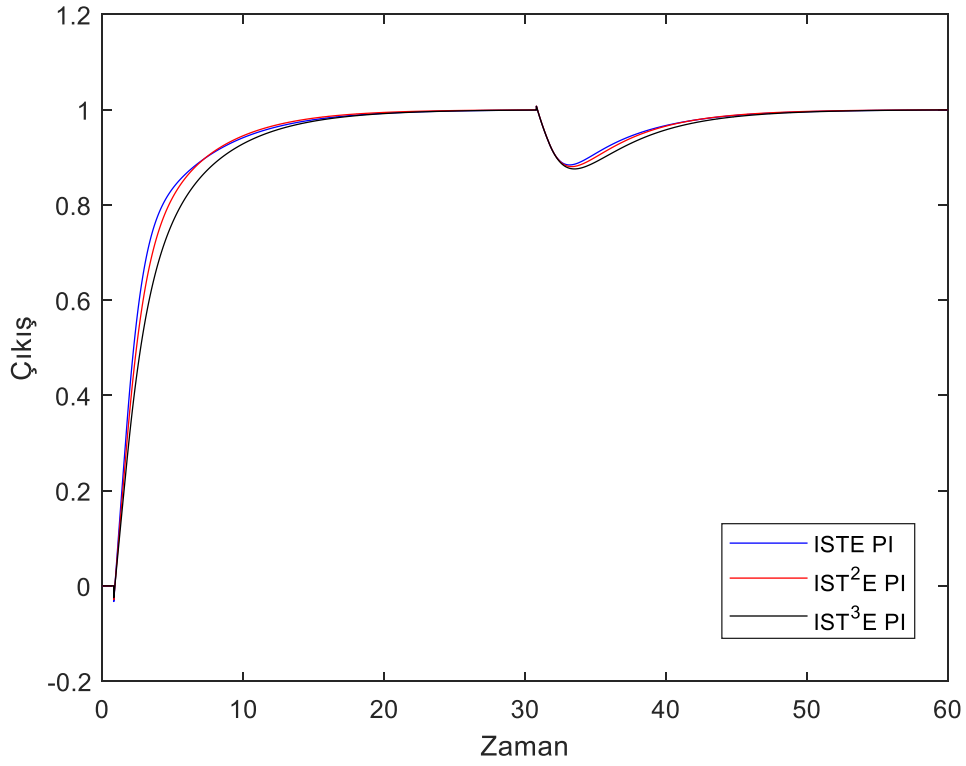
Optimizasyon Kriteri	**Denetleyici**	K_c	T_i
ISTE	PI	1.2490	3.4290
IST^{2}E	PI	1.0962	3.1140
IST^{3}E	PI	0.9500	3.0441



Şekil 4.12. Önerilen tasarım yöntemi için birim basamak referans ve bozucu giriş cevapları



Şekil 4.13. Örnek 2 için, model parametrelerindeki +%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması



Şekil 4.14. Örnek 2 için, model parametrelerindeki –%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

Örnek 3

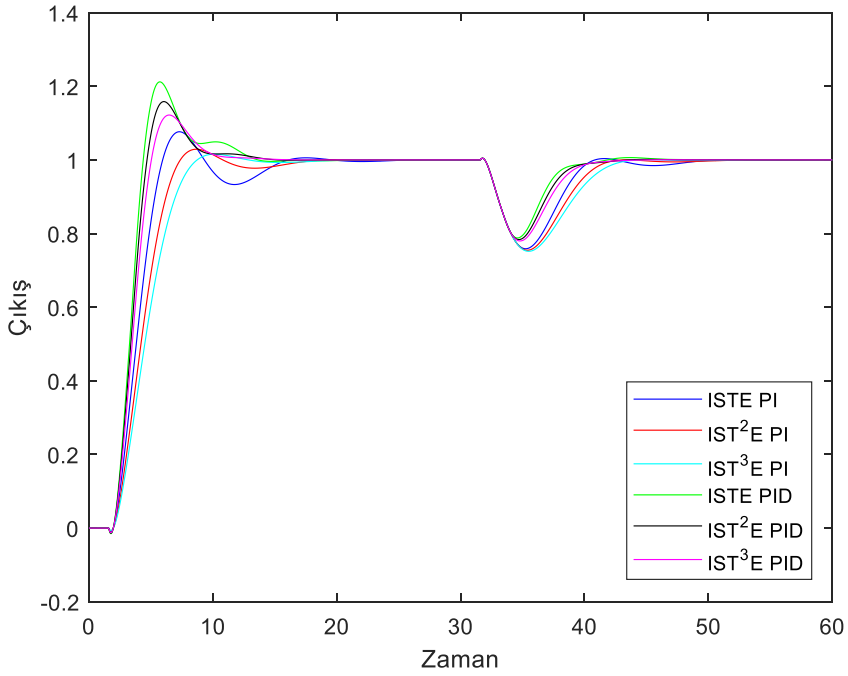
Bu örnekte, ilk olarak Luyben (2000) tarafından çalışılmış olan ikinci derece kararlı ters cevaplı artı zaman gecikmeli süreç transfer fonksiyonu ele alınmıştır:

$$G(\mathrm{s}) = \frac{(-0.2s+1)e^{-1.6s}}{(s+1)^2} \tag{4.6}$$

Luyben (2000) tarafından önerilen PI ayar parametreleri $K_c = 0.31$ ve $T_i = 1.14$ ile verilmektedir. Chien ve ark. (2003) tarafından ayar parametreleri $K_c = 0.29$, $T_i = 1.00$ ve $T_d = 1.00$ olan PID denetleyicinin kullanılması önerilmiştir. Önerilen tasarım metodu için, $\theta / T = 1.6/1 = 1.6$ ve $T_0 / T = 0.2$ olduğu göz önüne alınırsa, Bölüm 3'te verilen bağıntılar kullanılarak PI ve PID denetleyiciler için *ISTE*, IST^2E ve IST^3E kriterlerine dayalı optimum ayar parametreleri hesaplanmış ve Çizelge 4.5.'de özetlenmiştir. Tasarlanan PI ve PID denetleyiciler ile birim basamak giriş kapalı çevrim cevapları ve $t = 30$ saniyede sisteme girdiği varsayılan -0.3 büyüklüğündeki bir bozucu kapalı çevrim cevapları Şekil 4.15.'te gösterilmiştir. Şekilden görüleceği gibi PI denetleyiciler ile daha yavaş dolayısıyla aşması daha az basamak giriş cevapları elde edilmektedir. PID denetleyici ile daha hızlı ama aşması daha fazla basamak giriş cevaplar üretilmektedir. Buna mukabil, PID denetleyiciler ile daha hızlı bozucu giriş etkilerinin yok edilmesi sağlanmaktadır.

Çizelge 4.5. Örnek 3 için hesaplanan optimum PI ve PID ayar parametreleri

Optimizasyon Kriteri	**Denetleyici**	K_c	T_i	T_d
ISTE	PI	0.5997	2.3786	-
ISTE	PID	0.9122	2.3308	0.9344
IST²E	PI	0.4576	1.9914	-
IST²E	PID	0.8376	2.4126	0.7797
IST³E	PI	0.3765	1.7621	-
IST³E	PID	0.7562	2.3553	0.6931

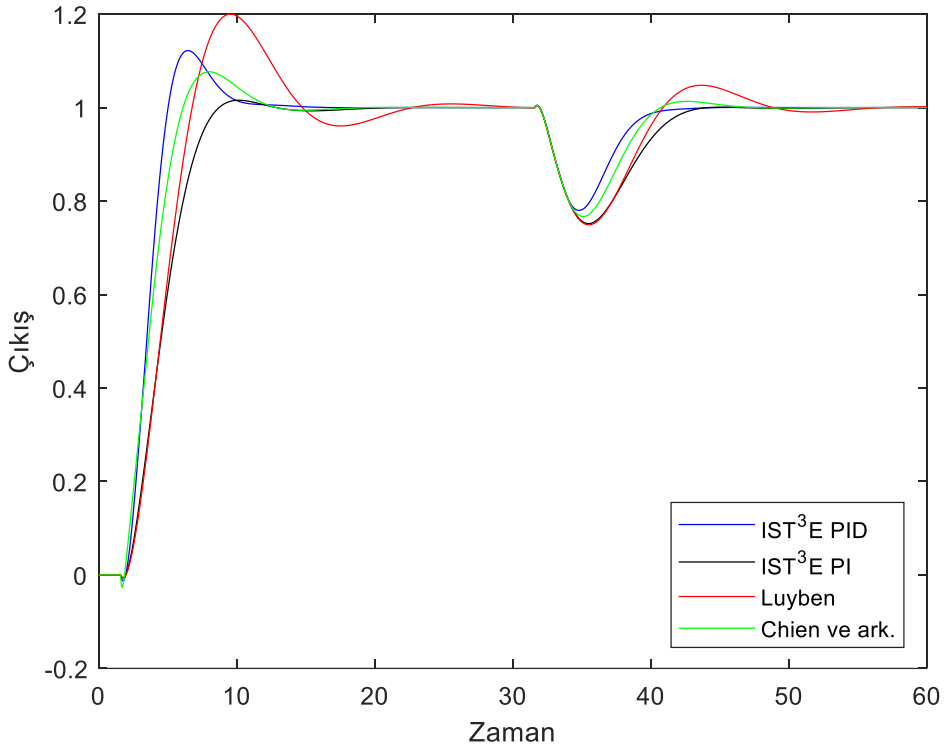


Şekil 4.15. Örnek 3 için, önerilen tasarım yönteminin birim basamak referans ve bozucu giriş cevapları

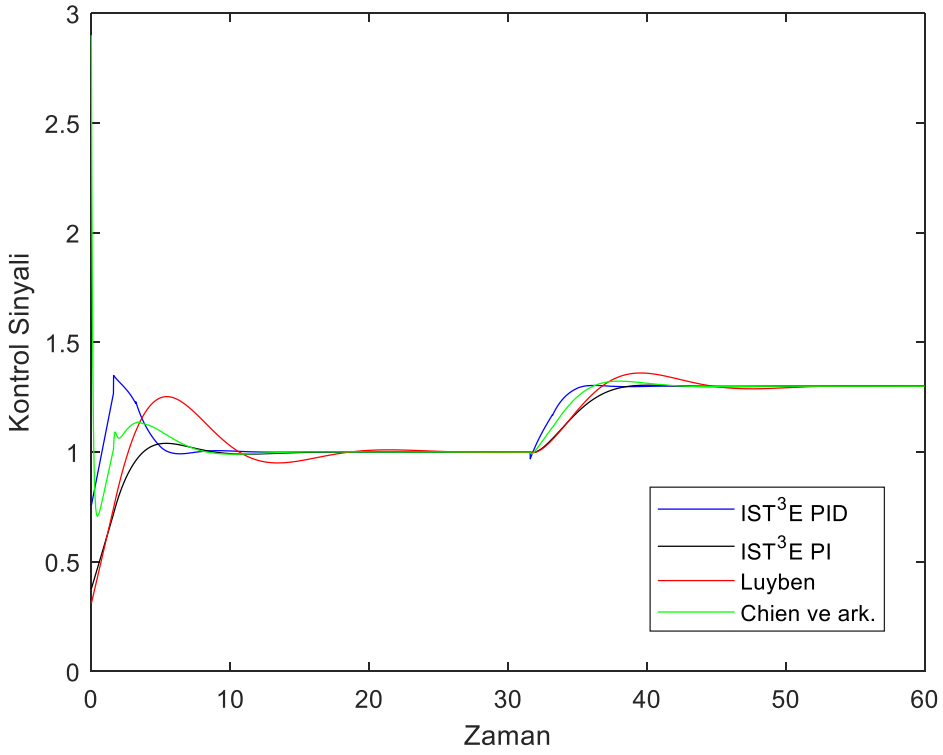
Bu örnekte kullanılan tüm tasarım yöntemlerinin performans değerleri Çizelge 4.6.'da verilmiştir. ISE ve IAE kapalı çevrim sistemin performanslarını değerlendirmek için, genellikle, kullanılan iki kriterdir. Bir girişin toplam varyasyonu TV ile sembolize edilir ve $TV = \sum_{i=1}^{\infty} |u_{i+1} - u_i|$ ile hesaplanır (Skogestad 2003). Bir sinyalin *TV* değeri o kadar küçük ise o sinyal daha düzgün ve daha az osilasyonlu olur (Skogestad 2003). En küçük *ISE* ve *IAE* değerlerinin IST^3E ile tasarlanan PID denetleyici ile elde edildiği görülmektedir. TV değerinde ise IST^3E ile tasarlanan PI denetleyici en küçük değeri vermektedir.

Çizelge 4.6 . Örnek 3 için hesaplanan performans değerleri

Denetleyici	ISE	IAE	TV
IST^{3}E PI	4.0387	6.1691	0.0019
IST^{3}E PID	3.2225	4.8233	0.0029
Chien	3.2773	5.1494	0.0077
Luyben	4.1627	7.2228	0.003

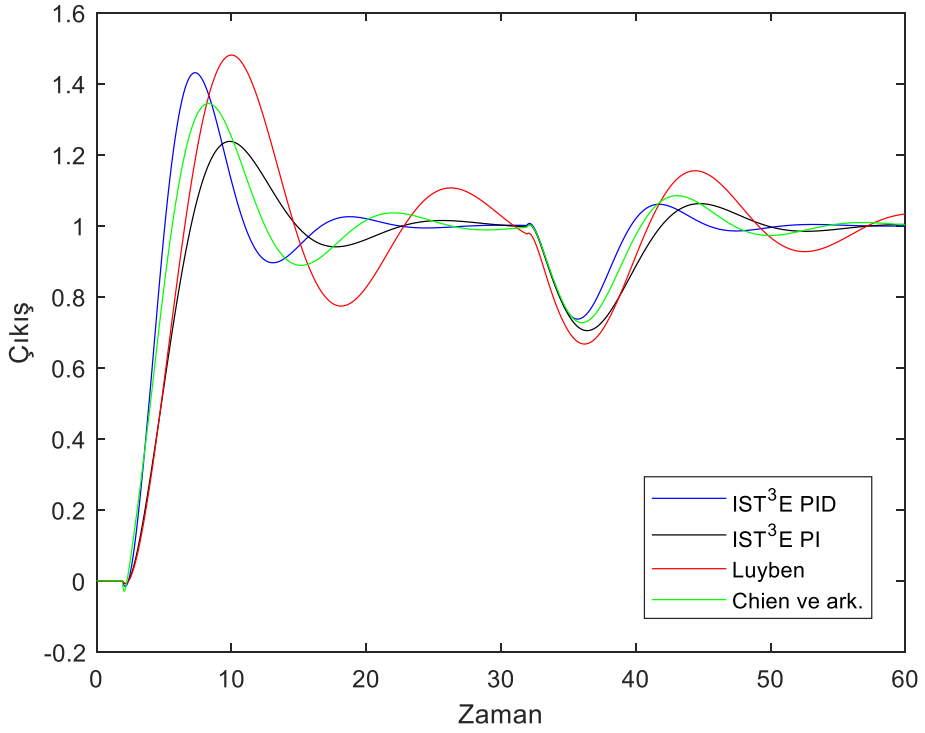


Şekil 4.16. Örnek 3 için, birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

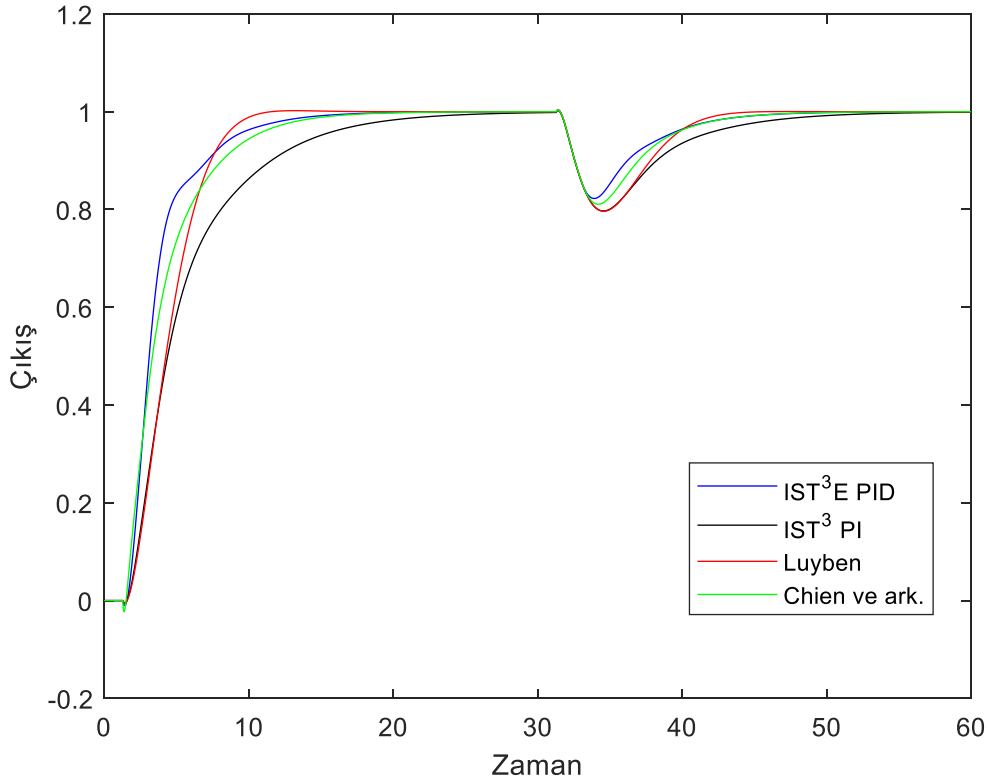


Şekil 4.17. Örnek 3 için kontrol sinyali büyüklükleri

Şekil 4.16.'dan görüleceği gibi, ters cevaplı kararlı zaman gecikmeli süreçlerin literatürde bulunan tasarım yöntemleriyle karşılaştırılmasında, önerilen optimum PI ve PID denetleyiciler ile, daha az aşım ve daha kısa oturma zamanlarının elde edilmesi anlamında, kapalı çevrim cevaplarının iyileştirilebileceği görülmektedir. Bu durumun doğruluğu hem referans girişi takip etmede hem de bozucu girişin etkisini yok etmede geçerli olmaktadır. Şekil 4.17.'de tüm tasarlanan denetleyicilere ait kontrol sinyalleri gösterilmiştir. Yine model parametrelerinde değişim olması durumunda kapalı çevrim performansı görebilmek için, model parametreleri θ, K, T ve T_0 değerlerinde %20 artma ($\theta = 1.92,\ K = 1.2,\ T = 1.2,\ T_0 = 0.24$) ve %20 azalma ($\theta = 1.28,\ K = 0.8,\ T = 0.8,\ T_0 = 0.16$) kabul edilmiş ve bu durumdaki birim basamak referans ve bozucu giriş cevapları, sırasıyla, Şekil 4.18. ve Şekil 4.19.'da gösterilmiştir. Şekillerden, model parametrelerindeki pozitif değişimlerin kapalı çevrim cevaplarda aşımları arttırdığı, negatif değişimlerin ise cevap hızını yavaşlattığı görülmektedir. Tüm tasarım metotların birbirine yakın değerlerde parametre değişimlerinden etkilendikleri gözlenmektedir.



Şekil 4.18. Örnek 3 için, model parametrelerindeki +%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması



Şekil 4.19. Örnek 3 için, model parametrelerindeki –%20 değişim için birim basamak referans ve bozucu giriş cevaplarının karşılaştırılması

Örnek 4

Bu örnek farklı θ/T ve T_0/T oranları için önerilen denetleyici tasarım metotları ile elde edilen kapalı çevrim cevaplarındaki değişimi incelemek için verilmiştir:

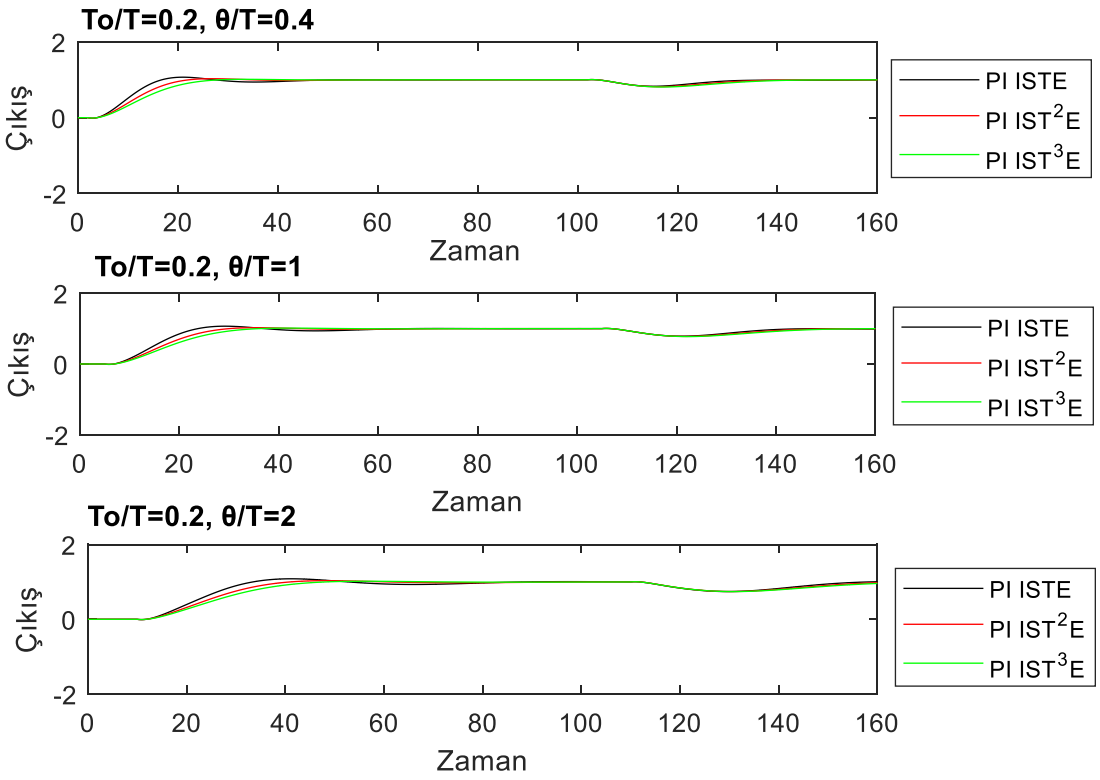
$$G(s) = \frac{(-T_0 s + 1)e^{-\theta s}}{(5s+1)^2} \tag{4.7}$$

Seçilen $T_0/T = 1/5 = 0.2$, $T_0/T = 4/5 = 0.8$ ve $T_0/T = 8/5 = 1.6$ değerleri için farklı $\theta/T = 2/5 = 0.4$, $\theta/T = 5/5 = 1$, ve $\theta/T = 10/5 = 2$ değerleri bölüm 3'te sağlanan bağıntılar kullanılarak PI ve PID denetleyiciler için *ISTE*, IST^2E ve IST^3E kriterlerine dayalı optimum ayar parametreleri hesaplanmıştır. Sabit seçilen $T_0/T = 0.2$ oranına karşılık farklı θ/T değerleri için hesaplanan ayar parametreler Çizelge 4.7.'de özetlenmiştir. Tasarlanan denetleyiciler ile birim basamak referans giriş ve $t = 100$ saniyede sisteme girdiği varsayılan –0.3 büyüklüğündeki bir bozucu için kapalı çevrim cevapları Şekil 4.20.'de PI denetleyici ve Şekil 4.21.'de PID denetleyici için

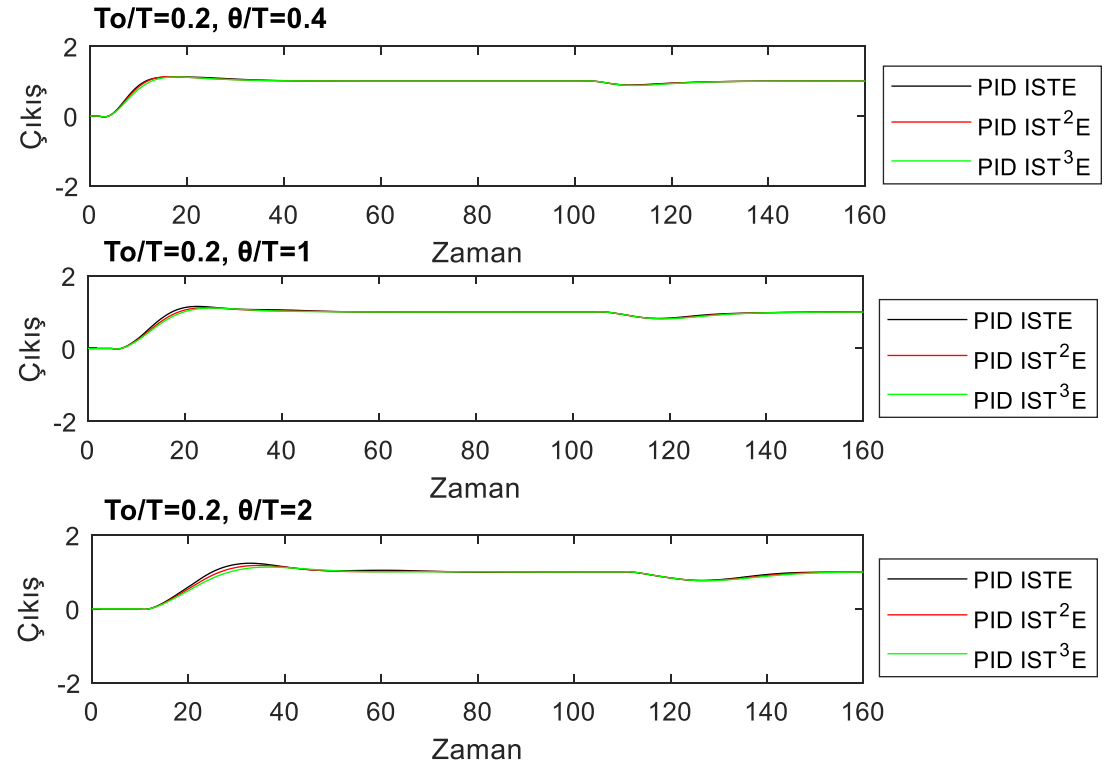
gösterilmiştir. Şekillerden θ/T değeri arttıkça sistemin cevap hızının yavaşladığı görülmektedir. Ayrıca, PID denetleyici ile PI denetleyiciye göre daha hızlı kapalı çevrim cevaplar elde edildiği gözlenmektedir. Aynı θ/T ve T_0/T değerlerinde tüm PI ve PID denetleyicilerin hem referans hem de bozucu giriş kapalı çevrim cevapları birbirlerine yakın olmaktadır.

Çizelge 4.7. Örnek 4 için, sabit $T_0/T = 0.2$ değerine karşılık farklı θ/T değerleri için hesaplanan optimum PI ve PID ayar parametreleri

θ/T	Optimizasyon Kriteri	Denetleyici	K_c	T_i	T_d
0.4	***ISTE***	PI	0.9832	10.3192	-
0.4	***ISTE***	PID	1.8262	10.0232	3.1705
0.4	***IST^{2}E***	PI	0.7062	8.4450	-
0.4	***IST^{2}E***	PID	1.7273	10.2593	2.7873
0.4	***IST^{3}E***	PI	0.5569	7.5482	-
0.4	***IST^{3}E***	PID	1.5661	10.1953	2.6261
1	***ISTE***	PI	0.7098	10.9887	-
1	***ISTE***	PID	1.1106	10.7619	3.9096
1	***IST^{2}E***	PI	0.5348	9.1596	-
1	***IST^{2}E***	PID	1.0129	11.1024	3.3505
1	***IST^{3}E***	PI	0.4365	8.118	-
1	***IST^{3}E***	PID	0.9368	10.8613	3.0119
2	***ISTE***	PI	0.5579	12.5863	-
2	***ISTE***	PID	0.8335	12.3343	5.1726
2	***IST^{2}E***	PI	0.4268	10.5354	-
2	***IST^{2}E***	PID	0.7662	12.7689	4.2479
2	***IST^{3}E***	PI	0.3521	9.3242	-
2	***IST^{3}E***	PID	0.6912	12.4634	3.7821



Şekil 4.20. Örnek 4 için, sabit $T_0 / T = 0.2$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları

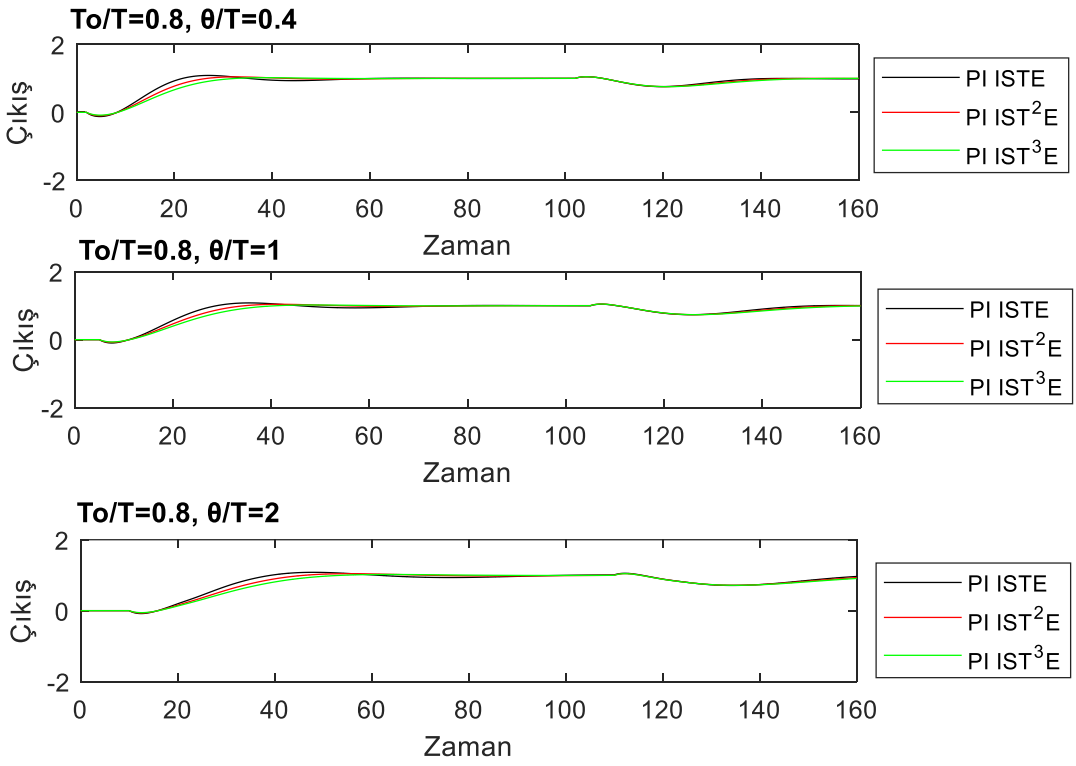


Şekil 4.21. Örnek 4 için, sabit $T_0 / T = 0.2$ değerine karşılık farklı θ / T değerleri için tasarlanan PID denetleyici ile birim basamak referans ve bozucu giriş cevapları

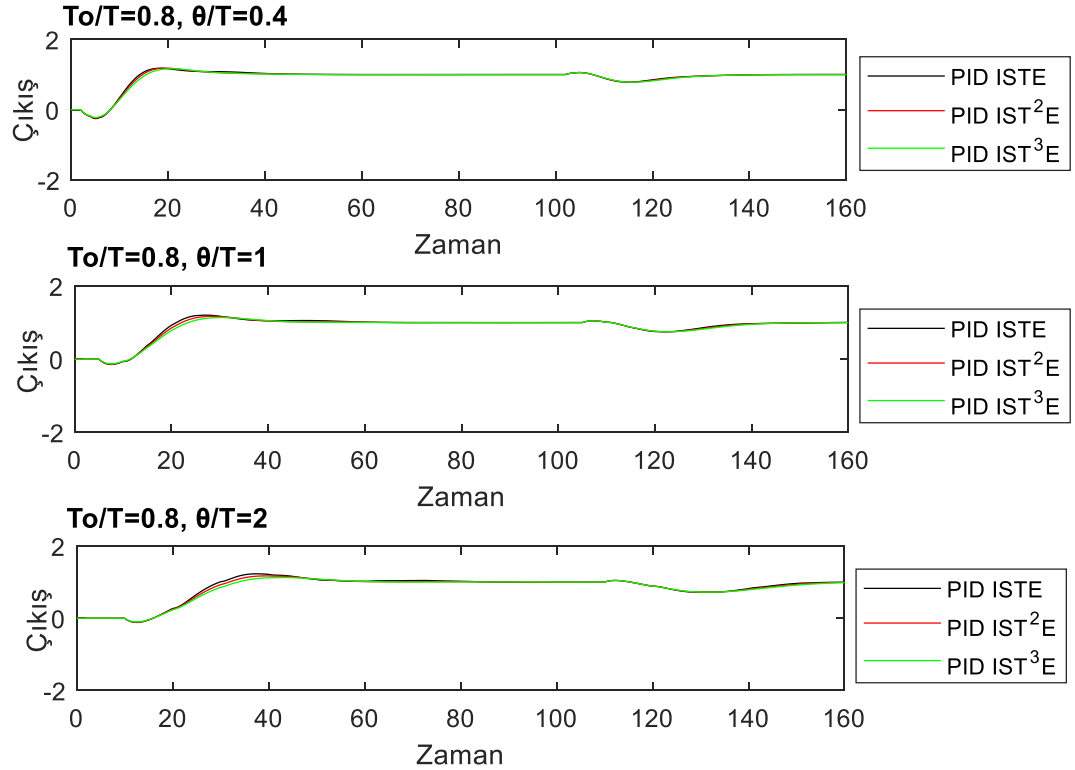
$T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum ayar parametreleri Çizelge 4.8.'de özetlenmiştir. Bu durum için kapalı çevrim cevapları Şekil 4.22. ve Şekil 4.23.'de gösterilmiştir. $T_0 / T = 0.4$ değerinde olduğu gibi θ / T değeri arttıkça sistemin yavaşladığı, PID denetleyici ile PI denetleyiciye göre daha hızlı kapalı çevrim cevaplar elde edildiği görülmektedir. Aynı θ / T değeri için tasarlanan tüm PI ve PID denetleyicilerin hem referans hem de bozucu giriş kapalı çevrim cevapları birbirlerine yakın çıkmaktadır. Ayrıca, Şekiller 4.22. ve 4.23. bir önceki duruma ait Şekiller 4.20. ve 4.21 ile karşılaştırıldığında, T_0 / T değeri arttıkça sistemin cevap hızının yavaşladığı görülmektedir.

Çizelge 4.8. Örnek 4 için, sabit $T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum PI ve PID ayar parametreleri

θ/T	Optimizasyon Kriteri	Denetleyici	K_c	T_i	T_d
0.4	***ISTE***	PI	0.6736	10.2486	-
0.4	***ISTE***	PID	1.0860	10.1345	3.2310
0.4	***IST^{2}E***	PI	0.5233	8.5956	-
0.4	***IST^{2}E***	PID	1.0546	10.3546	2.8787
0.4	***IST^{3}E***	PI	0.4320	7.7801	-
0.4	***IST^{3}E***	PID	1.0004	10.3104	2.7068
1	***ISTE***	PI	0.5549	11.1484	-
1	***ISTE***	PID	0.8156	11.0577	4.1697
1	***IST^{2}E***	PI	0.4370	9.4018	-
1	***IST^{2}E***	PID	0.7717	11.3071	3.5147
1	***IST^{3}E***	PI	0.3648	8.4623	-
1	***IST^{3}E***	PID	0.7174	11.1725	3.1791
2	***ISTE***	PI	0.4777	13.0567	-
2	***ISTE***	PID	0.6721	12.9376	5.5122
2	***IST^{2}E***	PI	0.3760	10.9302	-
2	***IST^{2}E***	PID	0.6286	13.1559	4.6010
2	***IST^{3}E***	PI	0.3155	9.8248	-
2	***IST^{3}E***	PID	0.5808	13.0269	4.0507



Şekil 4.22. Örnek 4 için, sabit $T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları

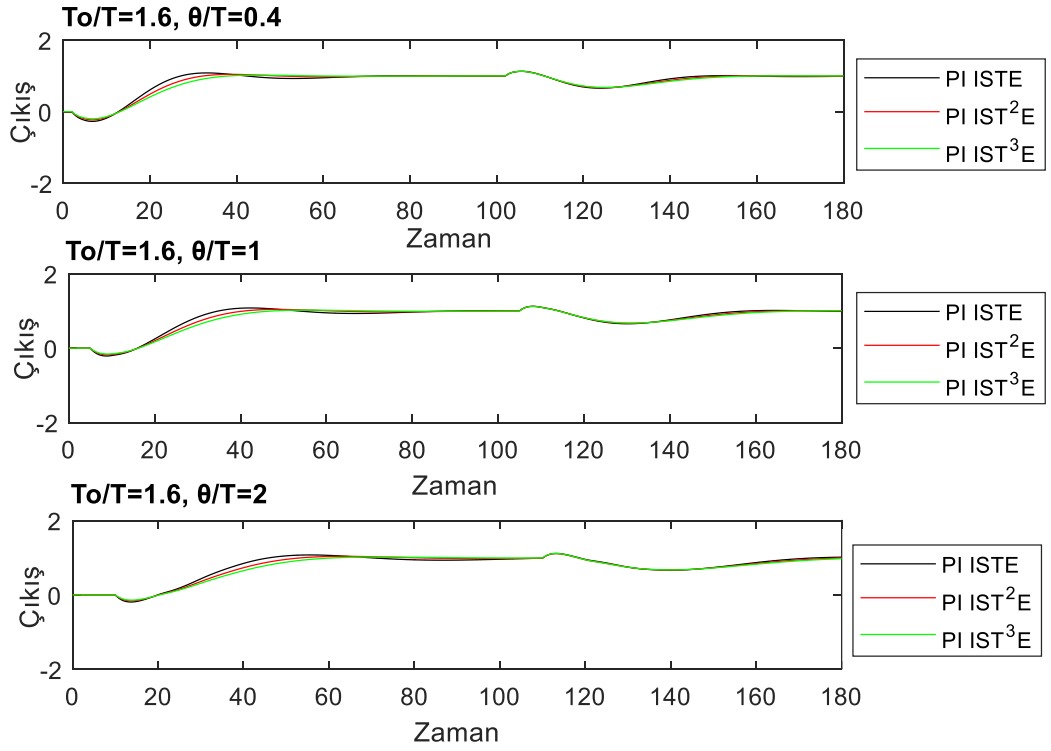


Şekil 4.23. Örnek 4 için, sabit $T_0 / T = 0.8$ değerine karşılık farklı θ / T değerleri için tasarlanan PID denetleyici ile birim basamak referans ve bozucu giriş cevapları

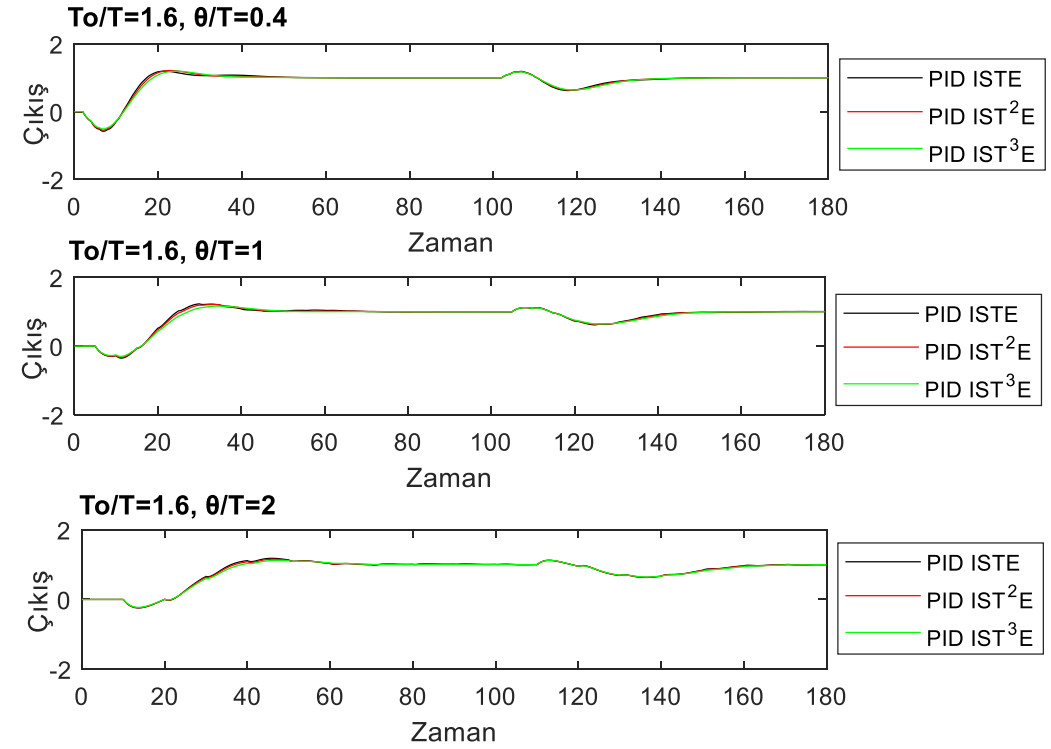
Son olarak, $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum ayar parametreleri Çizelge 4.9.'da özetlenmiştir. Bu durum için elde edilen kapalı çevrim cevapları Şekil 4.24. ve Şekil 4.25.'te gösterilmiştir. Yukarıda verilen iki durum için belirtildiği gibi θ / T değeri arttıkça sistemin cevap hızı yavaşlamaktadır. Yine, önceki durumlara benzer şekilde, PID denetleyici PI denetleyiciye göre daha hızlı kapalı çevrim cevaplar üretmektedir ve artan T_0 / T değeri ile sistemin kapalı çevrim cevabı yavaşlamaktadır.

Çizelge 4.9. Örnek 4 için, sabit $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için hesaplanan optimum PI ve PID ayar parametreleri

θ/T	Optimizasyon Kriteri	Denetleyici	K_c	T_i	T_d
0.4	***ISTE***	PI	0.4742	10.1913	-
0.4	***ISTE***	PID	0.7005	10.283	3.3024
0.4	***IST^{2}E***	PI	0.3910	8.7963	-
0.4	***IST^{2}E***	PID	0.6940	10.4817	2.9448
0.4	***IST^{3}E***	PI	0.3343	7.9802	-
0.4	***IST^{3}E***	PID	0.6694	10.4072	2.7688
1	***ISTE***	PI	0.4279	11.2973	-
1	***ISTE***	PID	0.5972	11.4521	4.1291
1	***IST^{2}E***	PI	0.3517	9.7247	-
1	***IST^{2}E***	PID	0.5849	11.5801	3.6779
1	***IST^{3}E***	PI	0.3009	8.7825	-
1	***IST^{3}E***	PID	0.5502	11.4433	3.3254
2	***ISTE***	PI	0.3978	13.4518	-
2	***ISTE***	PID	0.5097	13.7420	4.8512
2	***IST^{2}E***	PI	0.3231	11.4566	-
2	***IST^{2}E***	PID	0.4959	13.6718	4.7082
2	***IST^{3}E***	PI	0.2760	10.3036	-
2	***IST^{3}E***	PID	0.4744	13.5203	4.2776



Şekil 4.24. Örnek 4 için, sabit $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için tasarlanan PI denetleyici ile birim basamak referans ve bozucu giriş cevapları



Şekil 4.25. Örnek 4 için, sabit $T_0 / T = 1.6$ değerine karşılık farklı θ / T değerleri için tasarlanan PID denetleyici ile birim basamak referans ve bozucu giriş cevapları

5. SONUÇ VE ÖNERİLER

Bu tez çalışmasında endüstriyel uygulamalarda karşılaşılabilecek ters cevaplı süreçlerin denetimi ele alınmıştır. Ters cevaplı süreçlerin denetimine yönelik literatürde son yıllarda artan bir ilgi bulunmaktadır.

Bu tez çalışmasında, ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü zaman artı gecikmeli süreçlerin PI ve PID denetleyicilerle integral performans kriterlerine dayalı optimum ayar parametrelerinin hesaplanmasına olanak veren analitik denklemler elde edilmiştir. Bunun için, yukarıda ifade edilen süreçler için düşük dereceli transfer fonksiyonu modelleri varsayılmıştır. Daha sonra normalize edilmiş süreç ve denetleyici transfer fonksiyonları kapalı çevrim hata fonksiyonuna yerleştirilmiş ve farklı T_0 / T değerleri ve değişen θ / T değerleri için *ISTE*, IST^2E and IST^3E kriterleri cinsinden kapalı çevrim sistemin hatasını minimum yapan ayar parametreleri belirlenmiştir. Böylece, süreç transfer fonksiyonu ve denetleyici transfer fonksiyonu parametreleri ile normalize edilmiş zaman gecikmesi ve normalize edilmiş sıfır arasındaki ilişkiyi veren grafikler elde edilmiştir. Bu grafiklere eğri uydurma yaklaşımının uygulanması ile PI ve PID denetleyicinin optimum ayar parametrelerinin hesaplanmasına olanak veren analitik bağıntılar türetilmiştir.

Ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerin PI ve/veya PID ile denetiminde optimum ayar parametrelerin hesaplanmasına olanak veren bağıntıların kullanımını görebilmek için benzetim sonuçları verilmiştir. Türetilen bağıntıların hem ters cevaplı kararlı artı zaman gecikmeli hem de ters cevaplı integratörlü artı zaman gecikmeli süreçlerin denetiminde, literatürde söz konusu süreçler için önerilen tasarım yöntemleriyle karşılaştırıldığında, genellikle daha iyi bir kapalı çevrim performans sergiledikleri gözlemlenmiştir. Ancak, türetilen bağıntıların geçerlilikleri farklı integral performans kriterleri için farklı normalize edilmiş zaman gecikmesi aralıkları için geçerli olmaktadır. Dolayısıyla, PI ve PID denetleyici tasarımlarında bağıntıların geçerli olduğu normalize edilmiş zaman gecikmesi aralıklarına dikkat edilmelidir.

Türetilen denklemlerin gürbüzlüklerini test etmek için model parametrelerinde $\pm\%20$ veya $\pm\%10$ değişimler varsayılmış ve tasarlanan mevcut PI ve/veya PID denetleyicilerin kontrolü altında kapalı çevrim cevaplar elde edilmiştir. Bu sonuçlar,

önerilen optimum PI ve/veya PID denetleyicilerin literatürde önerilen tasarım yaklaşımlarından genellikle daha iyi veyahut benzer performans sergiledikleri gösterilmiştir. Kararlı ters cevaplı artı zaman gecikmeli süreçlerde, farklı θ/T ve T_0/T değerleri için önerilen tasarım metodu ile tasarlanan PI ve PID denetleyicilerin artan θ/T ve T_0/T değerlerinde daha yavaş kapalı çevrim cevaplar ürettiği görülmüştür.

Türetilen optimum analitik bağıntılar ile ters cevaplı kararlı artı zaman gecikmeli ve ters cevaplı integratörlü artı zaman gecikmeli süreçlerin kapalı çevrim performanslarını PI veya PID denetleyiciler ile arttırmak sınırlı kalmaktadır. Bunun nedeni, PI/PID denetleyicilerin yapılarındaki kısıtlılıktan katlanmaktadır. Dolayısıyla, bu tez çalışmasında ele alınan ters cevaplı süreçlerin kapalı çevrim performanslarını arttırmak için I-PD veya PI-PD gibi iki serbestlik derecesine sahip denetleyicilerin tasarımları çalışılabilir. Bu denetleyicilerin ayar parametreleri bu tez çalışmasında önerilen metot ile sağlanabileceği gibi daha farklı tasarım yaklaşımlarıyla da gerçekleştirilebilir.

6. KAYNAKLAR

Åström, K. J., Hägglund, T. 1995. PID Controllers - Theory, Design, and Tuning. ISA, 2. Baskı, Durham.

Åström, K.J. 1970. Introduction to Stochastic Control Theory. Academic Press.

Åström, K. J., Hägglund, T. 1984. Automatic tuning of simple regulators with specifications on phase and amplitude margins. Automatica, 20 (5): 645–651.

Åström, K. J., Hagglund, T. 2001. The future of PID control. Control Engineering Practice, 9: 1163-1175.

Ali, A., Majhi, S. 2011. Integral criteria for optimal tuning of PI/PID controllers for integrating processes. ***Asian Journal of Control,*** 13(2): 328–337.

Balaguer, P., Alfaro, V., Arrieta, O. 2011. Second order inverse response process identification from transient step response. ***ISA Transactions***. 50(2011): 231–238.

Boz, A.F. 2009. Ters cevaplı sistemler için optimal denetleyici tasarımı. 5. Uluslararası İleri Teknolojiler Sempozyumu, Karabük.

Camacho, O., Rojas,R, Garcia, W. Variable structure control applied to chemical processes with inverse response. ***ISA Transactions***. 38(1999): 55–72

Chen, P., Zhang, W., Zhu, L. 2006. Design and tuning method of PID controller for a class of inverse response processes. Proceedings of the 2006 American Control Conference Minneapolis, Minnesota, USA, 274-279.

Chen, C.-T. 1993. Analog and Digital Control System Design: Transfer-function, State-space, and Algebraic Methods. Saunders College.

Chien, K. L., Hrones, J. A., Reswick, J. B. 1972. On the automatic control of generalized passive systems. ***Transactions of the ASME***. 1972(74): 175–185.

Chien, I.-L., Chung, Y.-C., Chen, B.-S., Chuang, C.-Y. 2003. Simple PID controller tuning method for processes with inverse response plus dead time or large overshoot response plus dead time***. Ind. Eng. Chem. Res.*** 2003(42): 4461–4477.

Cohen, G., Coon, G. A. 1953. Theoretical consideration of retarded control. Transactions of ASME, 75 (1): 827–834.

Dorf, R.C., Bishop,R.H. 1995. Modern Control Systems. Addison-Wesley.

Graham, D., Lathrop, R. C. 1953. The synthesis of "optimum" transient response: Criteria and standard forms. ***Transactions of the American Institute of Electrical Engineers, Part II: Applications and Industry***, 72 (5): 273–288.

Jeng, J. C., Lin, S. W. 2012. Robust proportional-integral-derivative controller design for stable/integrating processes with inverse response and time delay. ***Ind. Eng. Chem. Res.*** 51(6): 2652–2665.

Kaya, İ. 1999. Relay feedback identification and model based controller design. Doktora tezi, University of Sussex School of Engineering, Brighton.

Kaya, İ. 2001.Tuning Smith predictors using simple formulas derived from optimal responses. ***Ind. Eng. Chem. Res***.,40(12):2654–2659.

Kaya, İ. 2016. PI-PD controllers for controlling stable processes with inverse response and dead time. ***Electrical Engineering,*** 98(1):55-65.

Kaya, İ. 2016. Optimal PID controller design for integrating processes. International Engineering, Science and Education Conference, Diyarbakır, 633-639.

Kaya, İ. 2017. Simple and Optimal PI/PID Tuning Formulae for Unstable Time Delay Process. 10th International Conference on Electrical and Electronics Engineering Conference, ELECO 2017, Bursa, 847–851.

Kaya, İ., and Cengiz, H., 2017a. Optimal Tuning of PI/PID Controllers for Integrating Processes with Inverse Response. International Conference on System Theory, Control and Computing, ICSTCC 2017, Sinaia, 722–727.

Kaya, İ., and Cengiz, H., 2017b. A novel aproach on optimum tuning of PI controlers for stable processes with inverse response. International Engineering Conference, IEC2017, Antalya, 1-7.

Kaya, İ., and Cengiz, H., 2017c. Optimal Analytical PI and PID Tuning Rules for Controlling Stable Processes with Inverse Response. 10th International Conference on Electrical and Electronics Engineering Conference, ELECO 2017, Bursa, 1355–1359.

Kaya, İ. 2018a. Controller design for integrating processes with inverse response and dead time based on standard forms. ***Electrical Engineering,*** 100(3):2011-2022.

Kaya, İ. 2018b. I-PD controller design for integrating time delay processes based on optimum analytical formulas. Preprints of the 3rd IFAC conference on advances in proportional-integral-derivative control, Belgium, 575-580.

Kuo, B.C. 1999. Otomatik Kontrol Sistemleri. Literatür Yayıncılık, 3, İstanbul.

Luyben, W. L. 2000. Tuning proprotional-integral controllers for processes with both inverse response and deadtime. ***Ind. Eng. Chem. Res.***, 39(4): 973–976.

Luyben, W. L. 2003. Identification and tuning of integrating processes with deadtime and inverse response. ***Ind. Eng. Chem. Res.,*** vol. 42(13): 3030–3035.

Ogunnaike , B. A., Ray, W. H. 1994. Process Dynamics, Modelling and Control. Oxford University Press.

Pai, N. S., Chang, S. C., Huang, C. T. 2010. Tuning PI/PID controllers for integrating processes with deadtime and inverse response by simple calculations***, J. Process Control***. 20(6):726–733.

Peker, F. (2017). Ters sarkaç sisteminin PI-PD denetleyici kullanılarak kontrol edilmesi. Yüksek lisans tezi, Dicle Üniversitesi Fen Bilimleri Enstitüsü, Diyarbakır.

Shamsuzzoha, M., Skogestad,S. 2010. The setpoint overshoot method: A simple and fast closed loop approach for PID tuning. ***J. Process Control***. 20(10): 1220–1234.

Sönmez, A. 2008. Standart formlar kullanılarak durum geri beslemeli sistem tasarımı. Yüksek lisans tezi, Sakarya Üniversitesi Fen Bilimleri Enstitüsü, Sakarya.

Sree, P.R., Chidambaram, M. 2003. Simple method of tuning PI controllers for stable inverse response systems. ***Indian Inst. Sci.*** 2003(83) :73-85.

Stephanopoulos, G. (1984). Chemical Process Control: An Introduction to Theory and Practice. Englewood Cliffs: Prentice-Hall.

Van der Zalm, G. M. 2004. Tuning of PID-type controllers : literature overview. Technische Universiteit Eindhoven, Eindhoven.

Visioli, A. 2001. Optimal tuning of PID controllers for integral and unstable processes. ***IEE Proceedings Control-Theory and Applications***. 148(2): 180–184.

Vu, K. M. 2015. A model predictive controller for inverse response control systems. International Federation of Automatic Control, Canada, 562-567.

Zhang, J. 2014. A non-minimal state space formulation based predictive functional control design for inverse-response processes. ***Chemometrics and Intelligent Laboratory Systems.*** 139(2014): 70-75.

Zhuang, M. 1992. Computer aided PID controller design. Doktora tezi, University of Sussex School of Engineering, Brighton.

Zhuang, M., Atherton, D.P. 1993. Automatic tuning ofoptimum PID controllers. ***IEE Proceedings-D,Control theory and applications***, 140(3): 216-224.

Ziegler, J. G., Nichols, N. B. 1942. Optimum settings for automatic controllers. ***Trans. ASME***, 64 (11).

ÖZGEÇMİŞ

Adı ve Soyadı: Hayriye CENGİZ
Doğum Yeri: DİYARBAKIR
Doğum Tarihi: 09.02.1988
Medeni Hali: Bekâr
Yabancı Dili: İngilizce

Eğitim Durumu (Kurum ve Yıl):

Lise: 80.Yıl Cumhuriyet Lisesi / Diyarbakır, 2004

Lisans: Dicle Üniversitesi, Elektrik-Elektronik Mühendisliği / DİYARBAKIR, 2010

Çalıştığı Kurum/Kurumlar ve Yıl:

Diyarbakır PTT Başmüdürlüğü: Elektrik-Elektronik Mühendisi (2012-2014), Diyarbakır
Diyarbakır Kamu Hastaneler Birliği Genel Sekreterliği: Elektrik-Elektronik Mühendisi (2014-2018), Diyarbakır
Diyarbakır İl Sağlık Müdürlüğü: Elektrik-Elektronik Mühendisi (2018-Halen), Diyarbakır

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
TEZ İNTİHAL FORMU

ÖĞRENCİ BİLGİLERİ	
ADI VE SOYADI	Hayriye CENGİZ
ÖĞRENCİ NO	11805001
EĞİTİM – ÖĞRETİM YILI	2018-2019
YARIYIL	☒ Güz ☐ Bahar
ANABİLİM DALI	Elektrik Elektronik Mühendisliği
PROGRAM	Yüksek Lisans/~~Doktora~~
TEZ KONUSU	Ters Cevaplı Sistemler için Optimal PI/PID Tasarımı
İNTİHAL RAPORU BİLGİLERİ	
RAPOR TÜRÜ	Tez Savunma Sınavı Sonrası
SAYFA SAYISI	107
BENZERLİK ORANI	%14
RAPORLAMA TARİHİ	21/01/ 2019

Yukarıda ~~başlığı~~/konusu gösterilen tez çalışmamın kapak sayfası, giriş, ana bölümler, sonuç ve tartışma kısımlarından oluşan toplam 107 sayfalık kısmına ilişkin, 21/01/2019 tarihinde ~~şahsım~~/tez danışmanım tarafından *Turnitin* adlı intihal tespit programından aşağıda belirtilen filtrelemeler uygulanarak alınmış olan intihal raporuna göre, tezimin benzerlik oranı % 14 'tür.

Uygulanan filtrelemeler:

☐ Kabul/Onay sayfaları hariç,
☐ Kaynakça hariç
☐ Alıntılar hariç/dâhil
☐ Diğer

Dicle Üniversitesi Fen Bilimleri Enstitüsü Lisansüstü Programlarda Tez Çalışması İntihal Raporu Uygulama Esasları'nı inceledim ve bu Uygulama Esasları'nda belirtilen azami benzerlik oranlarına göre tez çalışmamın herhangi bir intihal içermediğini; aksinin tespit edilmesi durumunda doğabilecek her türlü hukuki sorumluluğu kabul ettiğimi ve vermiş olduğum bilgilerin doğru olduğunu beyan ederim.

Gereğini saygılarımla arz ederim.

Hayriye CENGİZ
21/01/2019

Prof. Dr. İbrahim KAYA **Tez Danışmanı** **21/01/2019**	**Prof. Dr. İbrahim KAYA** **Anabilim Dalı Başkanı** **21/01/2019**

Formdaki bilgiler bilgisayar ortamında doldurulmalıdır. El yazısı ile doldurulan formlar geçersiz sayılmaktadır.