T.C
DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

KESİR DERECELİ PI DENETLEYİCİ TASARIM METOTLARININ PERFORMANS ANALİZİ VE KARŞILAŞTIRILMASI

Erdal ÇÖKMEZ

YÜKSEK LİSANS TEZİ

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

DİYARBAKIR
Haziran-2018

T.C. DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ MÜDÜRLÜĞÜ
DİYARBAKIR

Erdal ÇÖKMEZ tarafından yapılan "Kesir Dereceli PI Denetleyici Tasarım Metotlarının Performans Analizi ve Karşılaştırılması" konulu bu çalışma, jürimiz tarafından Elektrik-Elektronik Mühendisliği Anabilim Dalında YÜKSEK LİSANS tezi olarak kabul edilmiştir.

Jüri Üyeleri

Başkan : Prof. Dr. Nusret TAN

Üye : Prof. Dr. İbrahim KAYA

Üye : Dr. Öğr. Üyesi Abdulnasır YILDIZ

Tez Savunma Sınavı Tarihi: 26/06/2018

Yukarıdaki bilgilerin doğruluğunu onaylarım.

.../...../.....

Doç. Dr. Sevtap SÜMER EKER

Enstitü Müdürü

TEŞEKKÜR

Bu tez çalışmasında desteklerini ve katkılarını esirgemeyen danışman hocam Prof. Dr. İbrahim KAYA'ya teşekkürlerimi bir borç bilirim.

Tez çalışması sürecinde moral ve motivasyon anlamında desteklerini hiçbir zaman esirgemeyen canım aileme ve çok değerli arkadaşlarıma teşekkürlerimi sunarım.

İÇİNDEKİLER

		Sayfa
TEŞEKKÜR……		I
İÇİNDEKİLER…….....		II
ÖZET…….....		IV
ABSTRACT…….....		V
ÇİZELGE LİSTESİ…….....		VI
ŞEKİL LİSTESİ…….....		VII
KISALTMA VE SİMGELER……		IX
1.	**GİRİŞ**…….....	1
1.1.	Genel Bilgi…….....	1
1.2.	Tezin Amacı……..……...	15
1.3.	Tezin Yapısı……..……...	15
2.	**KAYNAK ÖZETLERİ**……..……	17
3.	**MATERYAL ve METOT**……	27
3.1.	Kazanç Faz Payı Test Edicisi (Gain Phase Margin Tester-GPMT)…….....	27
3.2.	İntegratörlü Zaman Gecikmeli Sistem İçin Kararlılık Denklemlerinin Elde Edilmesi…….....	29
3.3.	Kesir Dereceli Zaman Gecikmeli Kararsız Sistem İçin Kararlılık Denklemlerinin Elde Edilmesi……...……..	33
4.	**BULGULAR VE TARTIŞMA**……	37
4.1.	İntegratörlü Kararlı Zaman Gecikmeli Sistem İçin Kararlılık Bölgeleri …....	37
4.1.1.	Süreç Transfer Fonksiyonu Kazancının Kararlılık Bölgelerinin Değişimi Üzerine Etkisi ……..	38
4.1.2.	Süreç Transfer Fonksiyonu Zaman Sabitinin Kararlılık Bölgelerinin Değişimi Üzerine Etkisi ……..	39
4.1.3.	Zaman Gecikmesinin Değişiminin Kararlılık Bölgeleri Üzerine Etkisi …….....	40
4.1.4.	Kazanç Payının Kararlılık Bölgeleri Üzerine Etkisi ……..…….....	41
4.1.5.	Faz Payının Kararlılık Bölgeleri Üzerine Etkisi …..……..…….....	42
4.1.6.	Kesirli İntegral Derecesinin Kararlılık Bölgeleri Üzerine Etkisi ……..…….....	43
4.1.7.	İntegratörlü Sistemler İçin Kritik Frekans ……...……..…….....	46

4.1.8. Örnek……. ……...……..……..... 50

4.2. Kesir Dereceli Kararsız Zaman Gecikmeli Sistem İçin Kararlılık Bölgeleri 53

4.2.1. Süreç Transfer Fonksiyonu Kazancının Kararsız Sistemin Kararlılık Bölgelerinin Değişimi Üzerine Etkisi..... 54

4.2.2. Süreç Transfer Fonksiyonu Zaman Sabitinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi……..... 56

4.2.3. Zaman Gecikmesinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi..... 57

4.2.4. Kesirli Sistem Derecesinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi…… 58

4.2.5. Kazanç Payının Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi …… 60

4.2.6. Faz Payının Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi …… 61

4.2.7. Kesirli İntegral Derecesinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi…… 62

4.2.8. Kesir Dereceli Kararsız Zaman Gecikmeli Sistemler İçin Kritik Frekans …… 63

4.2.9. Örnek……... …… 65

5. SONUÇ VE ÖNERİLER…….……..... 69

6. KAYNAKLAR……..... 71

ÖZGEÇMİŞ……... 79

ÖZET

KESİR DERECELİ PI DENETLEYİCİ TASARIM METOTLARININ PERFORMANS ANALİZİ VE KARŞILAŞTIRILMASI

YÜKSEK LİSANS TEZİ

Erdal ÇÖKMEZ

DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

2018

PID denetleyiciler içerisinde bulunan türev etkisi kontrol sisteminin bozucu etkilere karşı daha hassas olmasına neden olmaktadır. Bu nedenle endüstriyel uygulamalarda kullanılan denetleyicilerin %90 gibi büyük bir bölümü PI denetleyicilerden oluşmaktadır.

Klasik PID denetleyicilerin genelleştirilmiş hali olarak tanımlanan kesir dereceli PID denetleyiciler, kesir dereceli matematiğin kontrol alanına uygulanmasıyla birlikte ortaya çıkmıştır. Klasik PID denetleyicilere göre fazladan iki parametrenin (kesir dereceli integral-λ ve kesir dereceli türev-μ) bulunması denetleyicinin sistem parametrelerinde meydana gelen değişimlere karşı daha dayanıklı olmasını sağlamaktadır.

Kesir dereceli PID denetleyici tasarımı zaman çalışma bölgesindeki tasarım yapmanın zorlukları nedeniyle genellikle frekans çalışma bölgesinde yapılmaktadır. Frekans çalışma bölgesinde ise denetleyici tasarımı için en çok kullanılan parametreler kazanç payı, faz payı, kazanç geçiş frekansı ve faz geçiş frekansıdır. Faz payı ile kazanç payının kararlılık üzerine etkileri ve faz payının sistemin aşma miktarı üzerine etkileri bu parametreleri denetleyici tasarımında daha önemli kılmaktadır.

Bu tez çalışmasında ise integratörlü artı zaman gecikmeli sistemler için ve kesir dereceli kararsız zaman gecikmeli sistemler için Kazanç-Faz Payı Test Edicisi kullanılarak belirli kazanç ve faz payları için kararlılık bölgeleri elde edilmiştir. Ayrıca, süreç transfer fonksiyonu kazancı (K), süreç transfer fonksiyonu zaman sabiti (T), kesir dereceli sistem için sistemin kesirli derecesi (α), zaman gecikmesi (Θ), kazanç payı (A), faz payı (ϕ) ve kesirli integral derecesi (λ) gibi parametrelerin kararlılık bölgeleri ve kritik frekans değeri üzerine etkileri incelenmiştir. Elde edilen kararlılık bölgelerinin orta noktalarından denetleyici kazanç değerleri seçilmiş ve frekans çalışma bölgesi parametreleri ile kesirli integral derecesinin birim basamak cevaplarına etkisi incelenmiştir. Son olarak devam eden süreçlerde bu konuda ne gibi çalışmalar yapılabileceği anlatılmıştır.

Anahtar Kelimeler: İntegratörlü sistemler, Kararsız sistemler, Kesir dereceli PI denetleyiciler, Kesir dereceli kontrol, Kazanç-Faz Payı Test Edicisi

ABSTRACT

PERFORMANCE ANALYSIS AND COMPARISON OF FRACTIONAL-ORDER PI CONTROLLER DESIGN METHODS

MsC THESIS

Erdal ÇÖKMEZ

DEPARTMENT OF ELECTRICAL AND ELECTRONICS ENGINEERING
INSTITUTE OF NATURAL AND APPLIED SCIENCES
UNIVERSITY OF DICLE

2018

Derivative effect of the PID controllers makes the control system sensitive against disturbance effect. Therefore, about 90 percent of the controllers used in the industrial applications consist of PI controllers.

Defining as the generalization of the conventional PID controllers, Fractional-order PID controllers came to existence with the application of fractional calculus to the control theory. Fractional-order PID controllers have two extra parameters (fractional integral order-λ and fractional derivative order-μ) with the respect of the classical PID controllers. These parameters make the controller more robust against the disturbances occuring in the control system.

Fractional-order PID controller are generally designed in the frequency domain because of the difficulties in the time domain. In the frequency domain, gain margin, phase margin, gain crossover frequency and the phase crossover frequency are the most used parameters in fractional-order PID controller design. Phase margin and gain margin have an important effect on the stability of the system and phase margin is an important parameter for overshoot of the system. Accordingly, phase margin and gain margin are important parameters for controller design in frequency domain.

In this study, for integrating systems with dead time and fractional-order unstable system with dead time stability boundary loci are obtained for specific gain and phase margins by adding a Gain-Phase Margin Tester. Additionally, the effect of the process gain (K), time constant (T), fractional system order (α), time delay (Θ), gain margin (A), phase margin (ϕ) and the fractional integral order (λ) on the stability regions and the critical frequency are investigated. The parameter of the controller are selected from the mid-point of the obtained stability regions and the step responses are compared for different gain margin, phase margin and the fractional integral order.

Keywords: Integrated processes, Unstable systems, Fractional-order PI controllers, Fractional Control, Gain-Phase Margin Tester

ÇİZELGE LİSTESİ

Çizelge No		Sayfa
Çizelge 4.1.	Farklı kesirli integral derecesi, faz payı ve kazanç payı için denetleyici parametreleri	51
Çizelge 4.2.	Değişen süreç transfer fonksiyonu parametrelerine göre kritik frekans değerleri	64
Çizelge 4.3.	Kazanç-Faz Payı Test Edicisinin ve kesirli integral derecesinin farklı değerleri için kritik frekans değerleri	65
Çizelge 4.4.	Kararlılık eğrilerinin ağırlık merkezlerine yakın noktalarından alınan denetleyici parametreleri	66

ŞEKİL LİSTESİ

Şekil No		Sayfa
Şekil 1.1.	x-y düzleminde integralin gösterimi	3
Şekil 1.2.	Gama fonksiyonu ve tersi	6
Şekil 1.3.	$0< \alpha <1$ için kararlılık bölgeleri	10
Şekil 1.4.	$1< \alpha <2$ için kararlılık bölgeleri	11
Şekil 1.5.	TID denetleyici yapısı	12
Şekil 1.6.	Kesir dereceli PID yapısı	13
Şekil 1.7.	Kesir derecelerine göre denetleyici tipleri	14
Şekil 3.1.	Kontrol sistemi blok diyagramı	27
Şekil 3.2.	Kontrol sistemi blok diyagramı	29
Şekil 3.3.	İntegratörlü sistem içeren kontrol sistemi	30
Şekil 3.4.	Kararsız sistem içeren kontrol sistemi	34
Şekil 4.1.	Süreç transfer fonksiyonu kazancının kararlılık bölgelerine etkisi	38
Şekil 4.2.	Süreç transfer fonksiyonu zaman sabitinin kararlılık bölgelerine etkisi	39
Şekil 4.3.	Zaman gecikmesinin değişiminin kararlılık bölgelerine etkisi	40
Şekil 4.4.	Zaman gecikmesinin değişiminin kararlılık bölgelerine etkisi	41
Şekil 4.5.	Faz payı değişiminin kararlılık bölgelerine etkisi	43
Şekil 4.6.	[0.1-1] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi	44
Şekil 4.7.	[1-1.7] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi	44
Şekil 4.8	[1.8-1.95] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi	45
Şekil 4.9.	[1.95-2] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi	46
Şekil 4.10.	ω-K_p düzleminde kritik frekans değeri (ω_{cr})	47
Şekil 4.11.	ω-K_i düzleminde kritik frekans değeri (ω_{cr})	47
Şekil 4.12.	Kritik frekans değerinin zaman gecikmesi ile değişimi	48
Şekil 4.13.	Süreç transfer fonksiyonu zaman sabitinin (T) kritik frekansa etkisi	49
Şekil 4.14.	Süreç transfer fonksiyonu kazancı (K) ve kritik frekans	49
Şekil 4.15.	Kesirli integral derecelerine göre kararlılık bölgeleri	50

Şekil 4.16. Farklı kesirli integral derecesi ve kazanç payları için birim basamak cevapları 52

Şekil 4.17. Farklı kesirli integral derecesi ve faz payları için birim basamak cevapları 53

Şekil 4.18. Süreç transfer fonksiyonu kazancının kararsız sistemin kararlılık bölgelerine etkisi 55

Şekil 4.19. Yüksek kazanç değerleri için kararsız sistemin kararlılık bölgeleri 55

Şekil 4.20. Süreç transfer fonksiyonu zaman sabitinin kararsız sistemin kararlılık bölgelerine etkisi 56

Şekil 4.21. Zaman gecikmesinin kararsız sistemin kararlılık bölgeleri üzerine etkisi 58

Şekil 4.22. [0.2-1] aralığında kesirli sistem derecesinin kararlık bölgeleri üzerine etkisi 59

Şekil 4.23. [1-1.7] aralığında kesirli sistem derecesinin kararlık bölgeleri üzerine etkisi 59

Şekil 4.24. Kazanç payı değişimine bağlı kararlılık bölgeleri 60

Şekil 4.25. Faz payı değişimine bağlı kararlılık bölgeleri 61

Şekil 4.26. [0.1-1] Aralığında kesirli integral derecesinin kararsız sistemin kararlılık bölgelerine etkisi 62

Şekil 4.27. Kesir dereceli kararsız zaman gecikmeli sistem parametrelerinin kritik frekansa etkisi 64

Şekil 4.28. Kazanç-Faz Payı Test Edicisi ve kesirli integral derecesinin kritik frekans değerine etkisi 65

Şekil 4.29. Farklı A, λ *ve* α değerleri için birim basamak cevapları 67

Şekil 4.30. Farklı ϕ, λ *ve* α değerleri için birim basamak cevapları 67

KISALTMA VE SİMGELER

PID : Proportional Integral Derivative

$PI^{\lambda}D^{\mu}$: Kesir Dereceli PID Denetleyici

PI : Proportional Integral

PI^{λ} : Kesir Dereceli PI Denetleyici

K_p : Oransal Kazanç

K_i : İntegral Kazancı

K_d : Türev Kazancı

λ : Kesirli integral derecesi

μ : Kesirli türev derecesi

GPMT : Gain-Phase Margin Tester

K : Süreç transfer fonksiyonu kazancı

T : Süreç transfer fonksiyonu zaman sabiti

α : Kesirli sistem derecesi

Θ : Zaman gecikmesi

ω : Frekans

ω_{cr} : Kritik Frekans

A : Kazanç Payı

ϕ : Faz Payı

1. GİRİŞ

1.1. Genel Bilgi

Kesir dereceli matematik, klasik matematiğin daha genelleştirilmiş şekli olarak tanımlanır. Matematiksel ifade olarak türev ve integral üslerinin sadece tam sayı olmayıp kesirli veya karmaşık değerler alabilmesidir. Kesir dereceli matematiğin başlangıcı 1695 yılında Leibniz ile L'Hospital arasında geçen bir mektup ile başlamıştır. Bu yazışmada Leibniz tam dereceli diferansiyellerin kesir dereceli hale getirilerek daha da genelleştirilmesini sormuş ve L'Hospital yarım dereceden türevi gündeme getirmiştir. Yanıt olarak ise Leibniz, 30 Eylül 1695 yılında bunun bir paradoks olduğunu ve ilerleyen süreçlerde çok faydalı sonuçlar doğuracağını belirtmiş ve bu tarih kesir dereceli matematiğin doğumu olarak kabul edilmektedir (Podlubny, 1999b; Chen, Petráš ve Xue, 2009; Monje *vd.*, 2010).

Kesir dereceli matematiğin doğumundan sonra çeşitli bilim insanları bu konu üzerine önemli çalışmalar yapmıştır. Bu alanda teorik olarak yapılan ilk katkılar 18. yüzyılda Leonardo Euler ve Joseph Louis Lagrange tarafından yapılmış ve ilk sistematik çalışmaların 19. yüzyılın ortalarında Riemann, Liouville ve Holmgren tarafından yapıldığı söylenebilir. Ayrıca Liouville, fonksiyonları eksponansiyel serilerine açmış ve bu serilerin, n pozitif tam sayı olmak üzere, $n.$ dereceden türevleri serinin terimleri tek tek işleme tabi tutularak Liouville tarafından tanımlanmıştır. Riemann ise kesir dereceli güç serilerine de uygulanabilen ve belirli integral içeren farklı bir tanımlama yapmıştır. İlerleyen süreçte, Riemann ile Liouville'nin çalışmaları Grünwald ve Krug tarafından bütünleştirilmiştir. Grünwald, türevin tanımından $n.$ dereceden integral ve türev üzerine çalışmıştır. Krug ise basit türevler için Cauchy integral tanımından yararlanarak Riemann belirli integral tanımının sınırlı bir alt limite sahip olduğunu ve Liouville'nin türev tanımının ise alt limitinin $-\infty$ olduğunu göstermiştir (Monje vd., 2010). Kesir dereceli türev ve integral üzerine yapılan çalışmalardan en çok bilinenleri Grünwald-Letnikov, Riemann-Liouville ve Caputo tarafından bulunmuş tanımlamalardır.

Kesir dereceli matematiğin en genel haliyle ifade edilmiş şekli Denklem (1.1)'de verilmiştir (Chen, Petráš ve Xue, 2009; Caponetto *vd.*, 2010; Monje vd., 2010).

$$ {}_{a}D_{\alpha}^{t} = \begin{cases} \dfrac{d^{\alpha}}{dt^{\alpha}} & \alpha > 0 \\ 1 & \alpha = 0 \\ \displaystyle\int_{a}^{t} (d\tau)^{(-\alpha)} & \alpha < 0 \end{cases} \tag{1.1} $$

Denklem (1.1)'de $\alpha \in R$ olmak üzere sistemin kesir derecesini ifade etmektedir. ${}_{a}D_{\alpha}^{t}$ ifadesi, $\alpha > 0$ değerleri için kesir dereceli türev olarak davranırken, $\alpha < 0$ durumunda alt ve üst limitleri a ve t olmak üzere kesir dereceli integrali ifade eder. Burada kesirli derece a tamsayı değerlerini de alabilir. Bu durumda kesir dereceli türev ve integral için yapılan tanımlar klasik türev ve integral haline gelir (Monje *et al.*, 2010).

Kesir dereceli diferansiyeller ile ilgili yapılan tanımları vermeden önce, bunların nereden geldiğini anlamak gerekmektedir. Tekrarlı integral ve türev için kullanılan standart formların, frekans çalışma bölgesinde kesir dereceli diferansiyellerin tanımlanmasında kullanıldığı gösterilecektir. Zamana bağlı bir $f(t)$ fonksiyonunun Laplace dönüşümü $F(s)$ olmak üzere; $f(t)$ fonksiyonunun ters türevi $D^{-1}f(t)$ Denklem (1.2)'de verilmiştir:

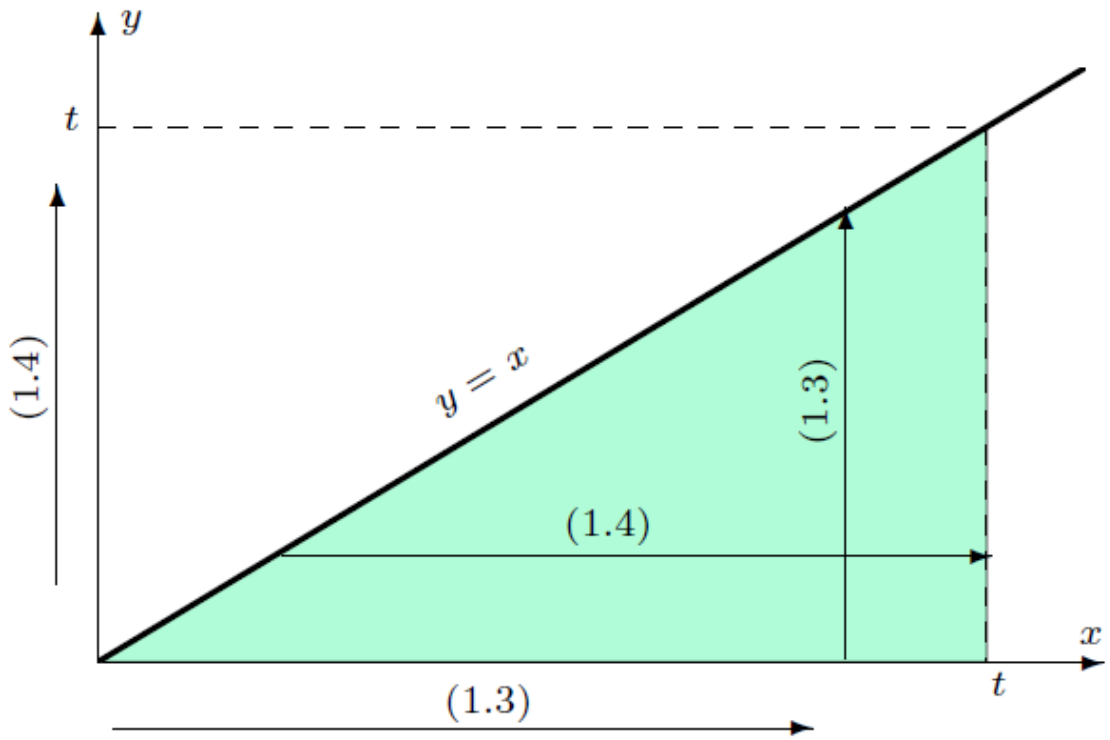
$$ D^{-1}f(t) = \int_{0}^{t} f(x)dx \tag{1.2} $$

Denklem (1.2)'de verilen integral değeri çift katlı integrale dönüştürülürse Denklem (1.3) elde edilir.

$$ D^{-2}f(t) = \int_{0}^{t}\int_{0}^{x} f(y)dydx \tag{1.3} $$

Denklem (1.3)'te verilen çift katlı integralin ifade ettiği bölge Şekil (1.1)'de verilmiştir. Gerekli limit değişiklikleri uygun yapılarak integrallerin sırası değiştirilirse Denklem (1.4) elde edilir.

$$ D^{-2}f(t) = \int_{0}^{t}\int_{y}^{t} f(y)dxdy \tag{1.4} $$



Şekil 1.1. $x-y$ düzleminde integralin gösterimi

İç taraftaki integralde x'e göre integral alındığı düşünülürse $f(y)$ sabit bir sayı gibi işlev görür ve iç taraftaki integral işleminin sonucu $(t-y)f(y)$ olur. Bu durumda çift katlı integralin yeni şekli Denklem (1.5) olur.

$$D^{-2}f(t)=\int_0^t (t-y)f(y)dy \tag{1.5}$$

Benzer bir şekilde integral derecesi 3'e yükseltilirse Denklem (1.6) elde edilir.

$$D^{-3}f(t)=\int_0^t \frac{1}{2}(t-y)^2 f(y)dy \tag{1.6}$$

Verilen denklemlerden genel bir formül elde edebilmek için;

$$D^{-n}f(t)=\int_n\cdots\int_0^t f(y)\underbrace{dy\ldots dy}_{n}=\int_0^t \frac{(t-y)^{n-1}f(y)}{(n-1)!}dy \tag{1.7}$$

Denklem (1.7) incelendiğinde denklemin içerisinde tekrarlı integralin bulunduğu görülmektedir. Bu tekrarlı integraller ağırlıklı tek bir integral haline dönüştürülebilir. Bu

denklem Cauchy'nin tekrarlı integraller denklemi olarak bilinir (Monje *et al.*, 2010). Denklem (1.7) $n \in R^+$ olmak üzere daha genel bir forma getirilirse Denklem (1.8)'de verilen Riemann-Liouville'nin $n \in R^+$ olacak şekilde kesir dereceli integraller için yapmış oldukları tanımlar elde edilir (Podlubny, 1999; Monje *et vd.*, 2010).

$$D^{-n} f(t) = \frac{1}{\Gamma(n)} \int_0^t f(y)(t-y)^{n-1} dy \tag{1.8}$$

Aynı sonucu başka bir yolla elde etmek de mümkündür. $n \in R^+$ olmak üzere $1/s^n$ ifadesinin ters Laplace değeri Denklem (1.9)'da verilmiştir.

$$L^{-1}\left(\frac{1}{s^n}\right) = \frac{t^{n-1}}{\Gamma(n)} \tag{1.9}$$

Laplace bölgesindeki $\frac{1}{s^n} F(s)$ ifadesi zaman çalışma bölgesinde konvolüsyona işaret eder.

$$D^{-n} f(t) = \frac{t^{n-1}}{\Gamma(n)} * f(t) = \frac{1}{\Gamma(n)} \int_0^t f(y)(t-y)^{n-1} dy \tag{1.10}$$

Riemann-Liouville tarafından yapılan kesir dereceli türev tanımı $n-1 < \alpha < n$ olmak üzere en genelleştirilmiş hali aşağıda verildiği gibidir (Podlubny, 1999; Caponetto vd., 2010; Monje vd., 2010):

$${}_a D_t^{\alpha} f(t) = \frac{1}{\Gamma(n-\alpha)} \frac{d^n}{dt^n} \int_{\alpha}^t \frac{f(\tau) d\tau}{(t-\tau)^{\alpha-n+1}} \tag{1.11}$$

Kesir dereceli integral tanımının yanı sıra bir diğer önemli tanım ise kesir dereceli türev tanımıdır. $n \in R^+$ olmak üzere s^n ifadesi zaman çalışma bölgesinde d^n / dt^n formuna dönüşür. $f(t)$ fonksiyonunun birinci derede türevi $D^1 f(t)$ en bilinen ifadesiyle Denklem (1.12)'de verilmiştir.

$$D^1 f(t) = \frac{df(t)}{dt} = \lim_{h \to 0} \frac{f(t) - f(t-h)}{h} \tag{1.12}$$

Benzer şekilde ikinci derece türev tanımı:

$$D^2 f(t) = \frac{d^2 f(t)}{dt^2} = \lim_{h\to 0} \frac{1}{h^2}\left[f(t) - 2f(t-h) + f(t-2h)\right] \tag{1.13}$$

Üçüncü derece türevin matematiksel tanımı:

$$D^3 f(t) = \frac{d^3 f(t)}{dt^3} = \lim_{h\to 0} \frac{1}{h^3}\left[f(t) - 3f(t-h) + 3f(t-2h) - f(t-3h)\right] \tag{1.14}$$

n defa iterasyon uygulandığında;

$$\binom{n}{k} = \frac{n(n-1)(n-2)...(n-k+1)}{k!} \tag{1.15}$$

olmak üzere, Denklem (1.16) elde edilir.

$$D^n f(t) = \frac{d^n f(t)}{dt^n} = \lim_{h\to 0} \frac{1}{h^n} \sum_{k=0}^{n} (-1)^n \binom{n}{k} f(t-kh) \tag{1.16}$$

Denklem (1.16), $n \in R^+$ değerleri için Grünwald-Letnikov kesir dereceli türev tanımını ifade eder (Podlubny, 1999; Chen, Petráš ve Xue, 2009; Monje *vdl.*, 2010).

Riemann-Liouville tarafından yapılan kesir dereceli integral tanımı ise Denklem (1.17)'de verilmiştir.

$${}_0D_t^{\alpha} f(t) = \frac{1}{\Gamma(\alpha)} \int_0^t (t-\tau)^{\alpha-1} f(\tau) d\tau \tag{1.17}$$

Caputo tarafından yapılan kesir dereceli diferansiyellerin tanımı ise $n-1 < \alpha < n$ olmak üzere Denklem (1.18)'de verilmiştir.

$${}_aD_t^{\alpha} f(t) = \frac{1}{\Gamma(n-\alpha)} \int_a^t \frac{f^n(\tau)}{(t-\tau)^{\alpha-n+1}} d\tau \tag{1.18}$$

Denklemlerde $\Gamma(.)$ operatörü Gama fonksiyonunu ifade eder. Gama fonksiyonu $0 < x < \infty$ olmak üzere Denklem (1.19)'de verilen Euler integrali ile tanımlanır (Artin, 1964).

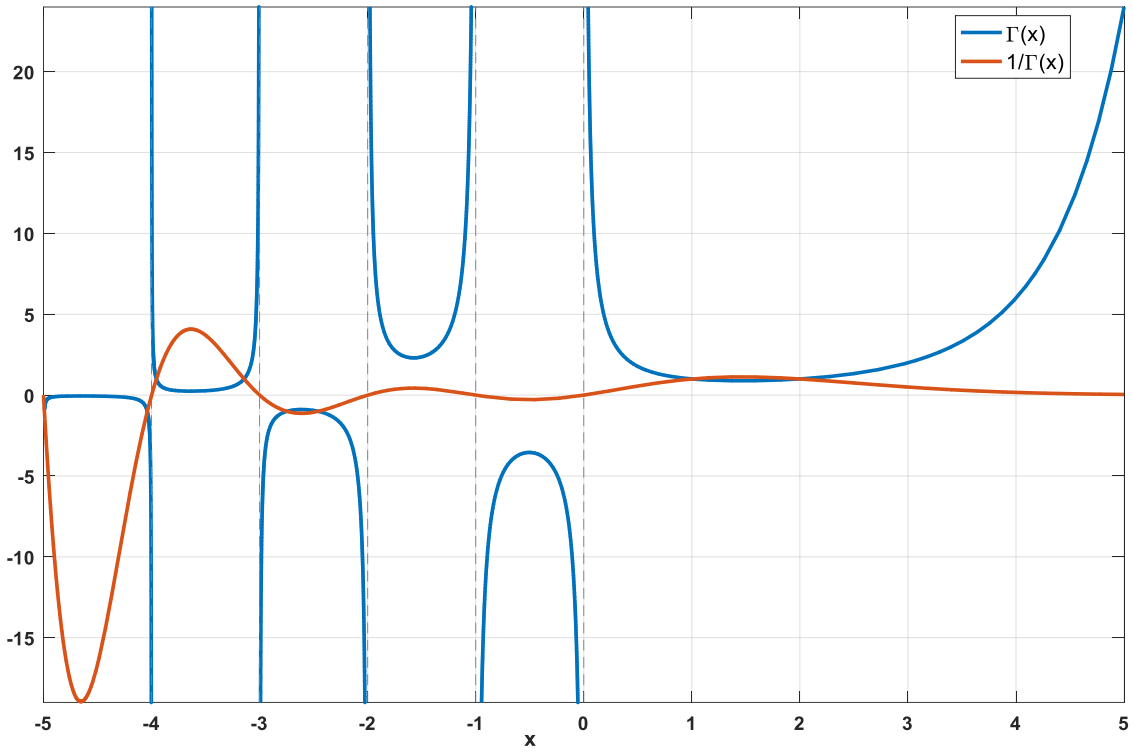
$$\Gamma(x) = \int_0^{\infty} t^{x-1} e^{-t} dt \tag{1.19}$$

Gama fonksiyonu $t=0$ değeri için tanımsızdır. Matematiksel olarak $n!=n(n-1)...3.2.1=n(n-1)!$ olmak üzere, n operatörünün pozitif reel sayı değerlerini aldığı durumda Gama fonksiyonu Denklem (1.20) ile hesaplanır. Dolayısıyla Gama fonksiyonunun tanım kümesi sıfır ve negatif tamsayılar dışında kalan tüm gerçel sayılardır.

Gama fonksiyonu genelleştirilmiş faktöriyel fonksiyonu olarak da tanımlanır.

$$\Gamma(n+1)=n!=n(n-1)!=n\Gamma(n) \tag{1.20}$$

Gama fonksiyonu ve Gama fonksiyonunun tersinin zaman cevabı Şekil (1.2)'de verilmiştir.



Şekil 1.2. Gama fonksiyonu ve ters gama fonksiyonu

Kesir dereceli türev ve integral üzerine yapılmış tanımlar karmaşık bir yapıya sahiptir. Bu karmaşık yapıların çözümünü daha kolayca yapabilmek için Laplace dönüşümünden faydalanılır.

Riemann-Liouville ve Grünwald-Letnikov'un kesir dereceli integral için yaptıkları tanım Denklem (1.21)'de verilmiştir.

$$L\left[{}_0D_t^{-\alpha} f(t) \right] = s^{-\alpha} F(s) \tag{1.21}$$

Riemann-Liouville'nin kesir dereceli türev tanımının Laplace dönüşümü Denklem (1.22)'de verilmiştir.

$$L\left[{}_0D_t^{-\alpha} f(t) \right] = s^{-\alpha} F(s) - \sum_{k=0}^{n-1} s^k \left({}_0D_t^{\alpha-k-1} f(t) \right)_{t=0} \tag{1.22}$$

Denklemlerden de görüldüğü üzere Laplace dönüşümü yapılınca kesir dereceli türev s^{α}, kesir dereceli integral ise $s^{-\alpha}$ ile ifade edilmektedir. Frekans cevabının elde edilmesi için süreç transfer fonksiyonunda s yerine $j\omega$ yazılması yeterlidir.

Kesir dereceli integral ve kesir dereceli türevin özellikleri şu şekilde ifade edilebilir (Das, 2008; Chen, Petráš ve Xue, 2009).

- $f(t)$ fonksiyonunun t'nin bir analitik fonksiyonu olması durumunda, fonksiyonun kesir dereceli türevi $\left({}_0D_t^{\alpha} f(t) \right)$ de t ve α parametrelerinin analitik bir fonksiyonudur.
- Kesir derece operatörü α, tamsayı değerlerini aldığında ${}_0D_t^{\alpha} f(t)$ operatörü klasik tamsayı dereceli hale dönüşür.
- Kesir derece operatörünün $\alpha = 0$ olduğu durumda ${}_0D_t^{\alpha} f(t)$ operatörü özdeştir. $\left({}_0D_t^{0} f(t) = f(t) \right)$
- Kesir dereceli türev ve kesir dereceli integral işlemleri lineerdir.
  $\left({}_0D_t^{\alpha} mf(t) + {}_0D_t^{\alpha} ng(t) = m\,{}_0D_t^{\alpha} f(t) + n\,{}_0D_t^{\alpha} g(t) \right)$
- $f(t)$ fonksiyonunun limitlerinin uygun sınırlar içerisinde olması durumunda üst parametreleri toplanabilir.
  $\left({}_0D_t^{\alpha}\,{}_0D_t^{\beta} f(t) = {}_0D_t^{\beta}\,{}_0D_t^{\alpha} f(t) = {}_0D_t^{\alpha+\beta} f(t) \right)$
- $t = a$ olduğunda kesir ve tamsayı dereceli türevler arasında değişme özelliği vardır.
  $\left(\frac{d^n}{dt^n} \left({}_aD_t^{\alpha} f(t) \right) = {}_aD_t^{\alpha} \left(\frac{d^n f(t)}{dt^n} \right) = {}_aD_t^{\alpha+n} f(t) \right)$

Kesir dereceli sistemlerin başlangıcı yaklaşık 300 yıl öncesine dayanmasına rağmen, karmaşık bir yapıya sahip olmalarından ötürü fen ve mühendislik alanlarında yer bulmaları biraz gecikmiştir. Ancak son zamanlarda yapılan yeni çalışmalar, yeni yöntemlerin bulunup denenmesi ve teknolojik alanda yaşanan gelişmeler ile kesir dereceli matematik fen, mühendislik ve endüstriyel alanlarda kendine yer bulmaya başlamıştır. Nesnelerin ve doğadaki bazı sistemlerin kesir dereceli modellerinin tamsayı dereceli modellerinden daha iyi olduğu ve daha tatmin edici sonuçlar verdiği gözlemlenmiştir. Bu da kesir dereceli modellemenin gerçek sistemlerle daha uyumlu olduğunun bir göstergesidir (Podlubny, 1999; Caponetto *vd.*, 2010; Monje *vd.*, 2010; Padula ve Visioli, 2015). Ayrıca Caputo ve Mainardi (1971) yaptıkları çalışmada kesir dereceli türevi modellemede kullanmanın sağladığı fiziksel avantajları anlatmışlardır. Yine literatürde yapılan çalışmalarda yarı sonsuz kayıplı bir elektrik iletim hattı, kütle difüzyonu ve ısının iletimi gibi konularda kesir dereceli modellemenin tamsayı dereceli modellemeden daha iyi olduğu gözlemlenmiştir (Hwang ve Cheng, 2006).

Kesir dereceli matematik üzerine ilk uygulama 1823 yılında Abel tarafından gerçekleştirilmiştir. Abel, yaptığı çalışmada tautochrone probleminin yarım dereceden integral eşitliği kullanılarak çözülebileceğini keşfetmiştir. Daha sonra 19. Yüzyılda Boole, sabit katsayılardan oluşan lineer diferansiyel denklemlerin sembolik çözümünde kesir dereceli matematikten faydalanmıştır. 20. Yüzyılda bu alanda çalışmalar devam etmiş ve Heaveside iletim hattı gibi elektromanyetik alan teorisi sorunlarını çözmek için kesir dereceli matematikten faydalanmıştır. Kesir dereceli matematiğe hem teorik hem de uygulama alanında Weyl ve Hardy, Erdely, Riesz, Scott Blair, Oldham ve Spanier gibi önemli bilim adamları tarafından çeşitli katkılar yapılmıştır (Monje *vd.*, 2010).

Kesir dereceli kontrol sisteminin tanım şekli Denklem (1.23)'te gösterilmiştir (Sabatier, Agrawal ve Machado, 2007; Chen, Petráš ve Xue, 2009; Caponetto *vd.*, 2010).

$$a_n D^{\alpha_n} y(t) + a_{n-1} D^{\alpha_{n-1}} y(t) + \ldots + a_0 D^{\alpha_0} y(t) = b_m D^{\beta_m} r(t) + b_{m-1} D^{\beta_{m-1}} r(t) + \ldots + b_0 D^{\beta_0} r(t) \quad (1.23)$$

Karmaşık işlemlerden kurtulmak için Laplace dönüşümünün kullanıldığı daha önce söylenmişti. Denklem (1.23)'te verilen eşitliğin Laplace dönüşümü alınırsa sistemin sürekli transfer fonksiyonu Denklem (1.24)'te verildiği gibi elde edilir

(Sabatier, Agrawal ve Machado, 2007; Chen, Petráš ve Xue, 2009; Caponetto *vd.*, 2010).

$$G(s)=\frac{Y(s)}{R(s)}=\frac{b_m s^{\beta_m}+b_{m-1}s^{\beta_{m-1}}+\ldots+b_0 s^{\beta_0}}{\alpha_n s^{\alpha_n}+\alpha_{n-1}s^{\alpha_{n-1}}+\ldots+\alpha_0 s^{\alpha_0}} \tag{1.24}$$

Denklem (1.24)'te α ve β sayıları $\alpha_n>\alpha_{n-1}>\ldots>\alpha_0$ ve $\beta_m>\beta_{m-1}>\ldots>\beta_0$ olacak şekilde tanımlanan reel sayılardır. Denklem (1.24)'te verilen sürekli transfer fonksiyonunun ayrık zamandaki şekli Denklem (1.25)'te verilmiştir (Monje *et al.*, 2010).

$$G(z)=\frac{Y(z)}{R(z)}=\frac{b_m(\omega(z^{-1}))^{\beta_m}+b_{m-1}(\omega(z^{-1}))^{\beta_{m-1}}+\ldots+b_0(\omega(z^{-1}))^{\beta_0}}{\alpha_n(\omega(z^{-1}))^{\alpha_n}+\alpha_{n-1}(\omega(z^{-1}))^{\beta_{n-1}}+\ldots+\alpha_0(\omega(z^{-1}))^{\alpha_0}} \tag{1.25}$$

Kesir dereceli sistemler için hem ayrık zamanda hem de Laplace dönüşümü ile elde edilen transfer fonksiyonlarına bakıldığında, kısıtlı bir hafızaya sahip tamsayı dereceli sistemlerin aksine sonsuz boyutlu bir ayrık transfer fonksiyonuna ve dolayısıyla sonsuz boyutlu hafızaya sahip oldukları görülmektedir (Vinagre *vd.*, 2000; Petráš ve Chen, 2012). Kesir dereceli sistemlerin sonsuz hafızaya sahip olmaları zaman çalışma bölgesinde üzerinde çalışma yapılmasını güçleştirmektedir (Vinagre *vd.*, 2000). Kesir dereceli sistemlerin sahip olduğu bu zorluklar nedeniyle literatürde kesir dereceli sistemlerin yapısına en yakın tamsayı dereceli eşitlikleri elde etmek amacıyla çeşitli yaklaşım metotları üzerine çalışmalar yapılmaktadır (Vinagre *vd.*, 2000; Gao ve Liao, 2012; Pan *vd.*, 2014; Shrivastava ve Varshney, 2016).

Kesir dereceli bir sistemin transfer fonksiyonu Denklem (1.26)'da verildiği gibi olsun. Burada K süreç transfer fonksiyonu kazancı, T zaman sabitini ve α ise sistemin kesirli derecesini ifade etmektedir.

$$G(s)=\frac{K}{Ts^{\alpha}+1} \tag{1.26}$$

Matignon (1998) teoremine göre Denklem (1.24)'te verilen transfer fonksiyonunun kararlı olabilmesi için aşağıdaki şartı sağlaması gerekir:

$$\forall s:\alpha_n s^{\alpha_n}+\alpha_{n-1}s^{\alpha_{(n-1)}}+\ldots+\alpha_0 s^{\alpha_0}=0,\quad |\angle s|>\frac{\pi}{2} \tag{1.27}$$

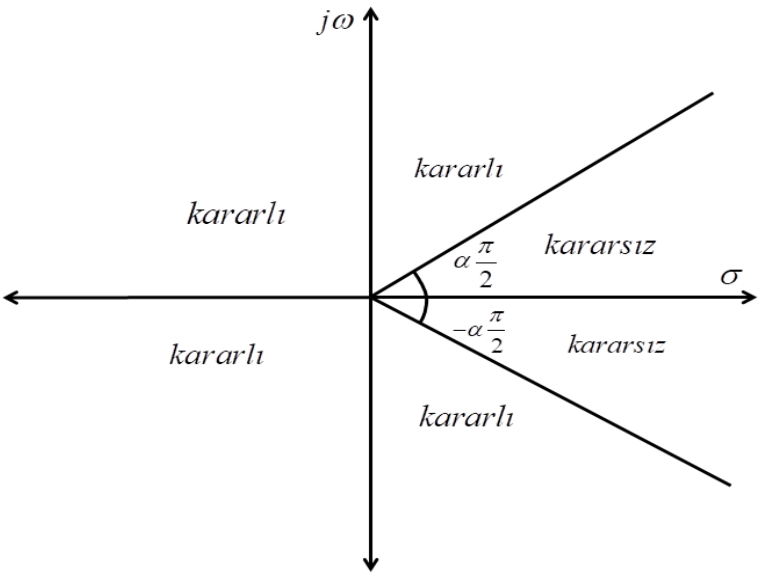
Burada $|\angle s|$, $[\pi, -\pi]$ arasında sınırlı bir değere sahiptir. Denklem (1.27)'de $\sigma = s^{\alpha}$ değişikliği yapılırsa,

$$A(\sigma) = \alpha_n \sigma^n + \alpha_{n-1} \sigma^{(n-1)} + ... + \alpha_0 \sigma^0 \tag{1.28}$$

eşitliği elde edilir. Bu durumda Denklem (1.29)'da verilen şartın sağlanması ile Denklem (1.24)'teki transfer fonksiyonu için kararlılık sağlanır.

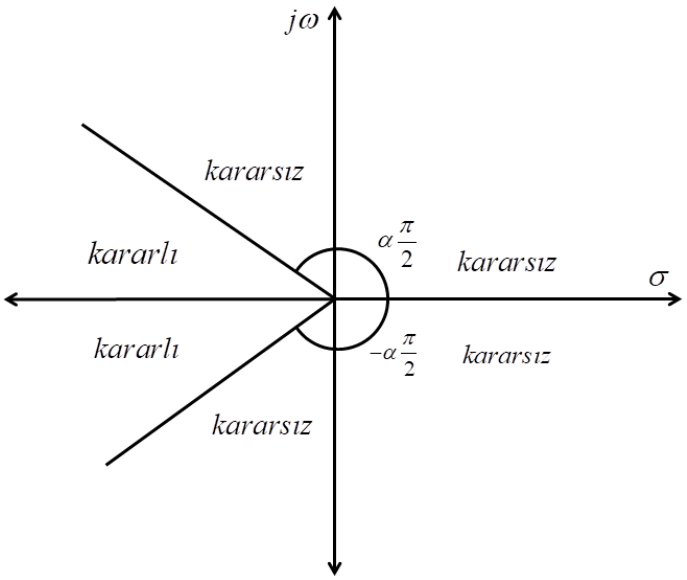
$$|\angle \sigma| > \alpha \frac{\pi}{2} \tag{1.29}$$

Denklem (1.29)'da verilen kararlılık şartından yararlanılarak α kesirli sistem derecesine göre transfer fonksiyonunun kararlılık bölgeleri Şekil (1.3) ve Şekil (1.4)'te verilmiştir. Şekil (1.3)'te kesirli sistem derecesi α 'nın [0,1] aralığındaki değerleri için kararlılık bölgesinin nasıl değiştiği verilmiştir. . Şekil (1.4)'te ise kesirli sistem derecesi α 'nın [1,2] aralığındaki değerleri için kararlılık bölgesi verilmiştir.



Şekil 1.2. $0 < \alpha < 1$ için kararlılık bölgeleri

Şekillerden de anlaşılacağı üzere $\alpha = 1$ olması durumunda kesir dereceli transfer fonksiyonu klasik tam dereceli bir transfer fonksiyonuna dönüşür ve kararlılık bölgesi ile sistemi kararsız yapan bölge (sol yarı düzlem ve sağ yarı düzlem) birbirine eşit olur.

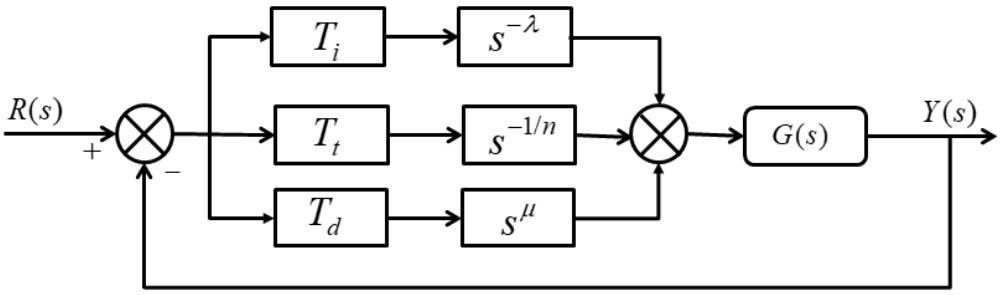


Şekil 1.3. $1 < \alpha < 2$ için kararlılık bölgeleri

Kesir dereceli PID denetleyici ($PI^{\lambda}D^{\mu}$) ilk olarak Podlubny (1994) tarafından ortaya atılmıştır. Podlubny tarafından yapılan çalışmada klasik PID denetleyici yapısına ek olarak kesirli integral derecesi λ ve kesirli türev derecesi μ de yer almıştır. Kesir dereceli denetleyicilerin literatüre tanıtılmasının ardından, iki yeni parametrenin eklenmesiyle kesir dereceli denetleyiciler üzerine çalışmalar yapılmaya başlanmıştır. Ayarlanması gereken parametre sayısının artması denetleyiciyi daha karmaşık hale getirse de kesirli derecelerin (kesirli integral derecesi λ ve kesirli türev derecesi μ) daha iyi sistem cevaplarını elde etmede fayda sağladığı görülmüştür (Coopmans, Petráš ve Chen, 2009). Bunun üzerine kesir dereceli denetleyiciler daha çok ilgi toplamıştır ve çeşitli tiplerde kesir dereceli denetleyiciler tasarlanmıştır (Chen, Petráš ve Xue, 2009).

- *TID Denetleyici:* Lurie (1994) tarafından tanıtılan TID denetleyici yapısı içerisinde klasik PID denetleyicide bulunan oransal kazanç yerine transfer fonksiyonu $s^{\frac{-1}{n}}$ olan bir bileşen yer almaktadır. Klasik PID denetleyici ile karşılaştırıldığında parametre ayarlaması daha basit, bozucu sinyallere karşı daha dayanıklı, sistemdeki değişimlere karşı daha iyi kapalı döngü cevabı veren bir yapıya sahiptir. TID denetleyicinin amacı geleneksel PID yapısından da faydalanarak daha gelişmiş bir kapalı çevrim cevabı elde edip en uygun cevaba daha yakın sonuçlar elde etmektir. (Chen, Petráš ve Xue,

2009). TID denetleyici içyapısında opamp, kapasitans ve rezistanslardan oluşan analog bir devre bulunmaktadır (Lurie, 1994). Şekil (1.7)'de TID denetleyici yapısı gösterilmiştir.



Şekil 1.4. TID denetleyici yapısı

- *CRONE Denetleyici:* CRONE denetleyici Oustaloup, Mathieu ve Lanusse, (1995) tarafından önerilmiştir. CRONE denetleyiciyi anlamak için öncelikle fraktal gürbüzlük üzerinde durmak gerekir. Fraktal gürbüzlük, iso-damping ve Nichols çizelgesinde frekans şablonunda meydana gelen kayma için kullanılır. Sağlanan gürbüzlük ile kesir dereceli denetleyiciler klasik sistemler ile kullanılarak sistem cevabının geliştirilmesi amaçlanmıştır (Chen, Petráš ve Xue, 2009).
  Birim geri besleme ile karakteristik denklemi Denklem (1.30)'da verilmiş olan sistem için;

$$1+(\tau s)^{-\alpha} \tag{1.30}$$

  İleri transfer fonksiyonu ya da açık çevrim transmittans eşitliği Denklem (1.31)'de verilmiştir.

$$\beta(s)=\left(\frac{1}{\tau s}\right)^{\alpha}=\left(\frac{\omega_u}{s}\right)^{\alpha} \tag{1.31}$$

  $\beta(s)$, kesir dereceli integrator transmittansını ifade eder ve $\omega_u = 1/\tau$ birim kazanç frekansını ifade eder. Kapalı çevrim sistemin cevabı, açık-çevrim sistemin ω_u frekans değerindeki cevabıyla doğrudan ilgilidir.

  CRONE denetleyicinin gerçek hayatta uygulamaları da mevcuttur. Araba süspansiyonunda (Oustaloup, Moreau ve Nouillant, 1996), esnek hatlarda (Oustaloup, Mathieu ve Lanusse, 1995) ve hidrolik aktuatörlerde (Jacek ve Mariusz, 2002) kullanılmıştır. CRONE denetleyici geliştirilerek MATLAB için toolbox oluşturulmuştur (Chen, Petráš ve Xue, 2009).

- *Kesir Dereceli Lead-Lag Kompanzatör:* Kesir dereceli denetleyiciler doğrudan kesir türev ve integral ile ilişkilendirilir. Klasik Lead-Lag kompanzatörü kesir dereceliye genişletmek mümkündür (Chen, Petráš ve

Xue, 2009). Kesirli Lead-Lag kompanzatör ifadesi $0 < \omega_b < \omega_h$ ve $r \in (0,1)$ olmak üzere Denklem (1.32)'de verilmiştir.

$$C_r(s) = C_0 \left(\frac{1 + s/\omega_b}{1 + s/\omega_h} \right)^r \tag{1.32}$$

Kesir dereceli PID denetleyiciler klasik PID denetleyicilerin genelleştirilmiş şeklidir. Kesir derecelerin tam derece olması durumunda klasik denetleyiciler elde edilir.

Kesir dereceli PID denetleyici transfer fonksiyonu Denklem (1.33)'de verilmiştir.

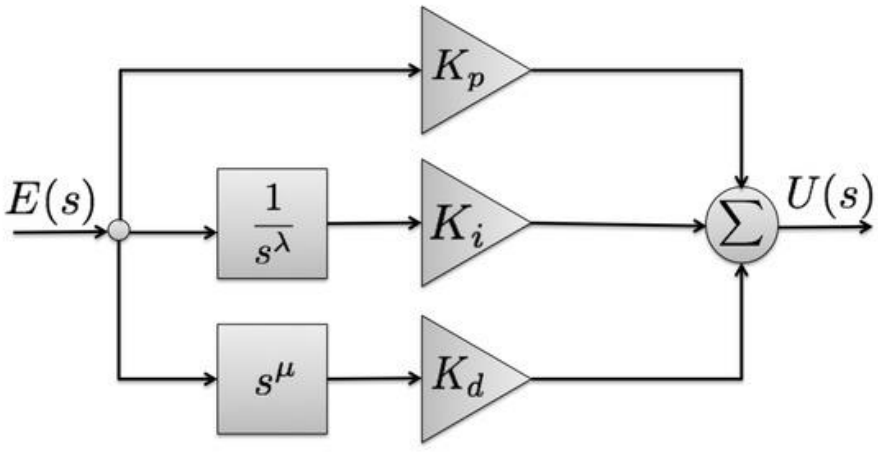
$$C(s) = K_p + \frac{K_i}{s^\lambda} + K_d s^\mu = \frac{K_d s^{\lambda+\mu} + K_p s^\lambda + K_i}{s^\lambda} = K_p + \frac{1}{T_i s^\lambda} + T_d s^\mu, \quad (\lambda, \mu) \geq 0 \tag{1.33}$$

Burada, K_p oransal sabit, K_i integral kazancı, K_d türev sabiti, T_i integral zaman sabiti ve T_d türevsel zaman sabiti olarak adlandırılır.

Zaman çalışma bölgesinde ise kesir dereceli PID denetleyici şu şekilde ifade edilmektedir:

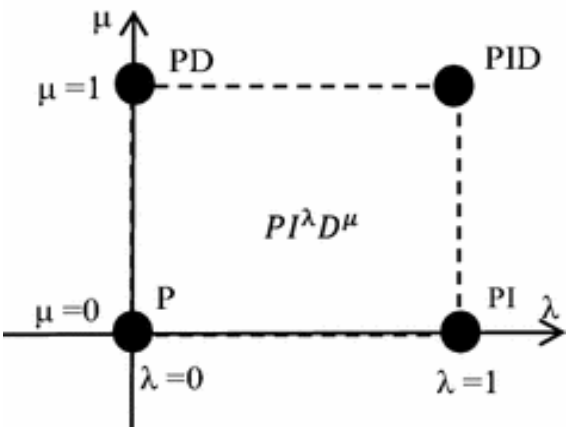
$$u(t) = K_p e(t) + K_i D^{-\lambda} e(t) + K_d D^\mu e(t), \quad (\lambda, \mu) \geq 0 \tag{1.34}$$

Kesir dereceli PID $(PI^\lambda D^\mu)$ yapısı Şekil (1.5)'te gösterilmiştir.



Şekil 1.5. Kesir dereceli PID yapısı

Kesir dereceli PID denetleyici ($PI^{\lambda}D^{\mu}$) yapısında bulunan kesirli integral derecesi (λ) ve kesirli türev derecesinin (μ) alacağı değerlere göre farklı tiplerde denetleyiciler elde edilebilir. Bu durum Şekil (1.6)'da gösterilmiştir.



Şekil 1.6. Kesir derecelerine göre denetleyici tipleri

- λ ve μ kesirli sayılar ise kesir dereceli PID ($PI^{\lambda}D^{\mu}$),
- λ kesirli bir sayı ve $\mu = 0$ ise kesir dereceli PI denetleyici (PI^{λ}),
- $\lambda = 0$ ve μ kesirli sayı ise kesir dereceli PD denetleyici (PD^{μ}),
- $\lambda = 1$ ve $\mu = 1$ ise klasik PID denetleyici,
- $\lambda = 1$ ve $\mu = 0$ ise klasik PI denetleyici,
- $\lambda = 0$ ve $\mu = 1$ ise klasik PD denetleyici,
- $\lambda = 0$ ve $\mu = 0$ ise klasik P denetleyici elde edilir.

Kesir dereceli sistemlerin ve kesir dereceli PID denetleyicilerin literatüre tanıtılmasının ve daha gürbüz sonuçlar verdiğinin anlaşılmasından sonra kesir dereceli PID ($PI^{\lambda}D^{\mu}$) denetleyici parametrelerinin ayarlanması üzerine çalışmalar yoğunlaşmış ve bu amaçla yeni tekniklerin geliştirilmesi kontrol teorisinde büyük yer edinmiştir (Monje *et al.*, 2010). Bu amaçla, Leu ve ark. (2002) belirli faz ve kazanç payları için ISE optimizasyon tekniği kullanılarak optimal denetleyici parametrelerini belirlemişlerdir. Vinagre ve Chen (2002) gerçek hayattaki sistemlerin modellenmesini kesir dereceli yapılmasının avantajlarında bahsetmişlerdir. Caponetto ve ark. (2004) yaptıkları çalışmada tam dereceli integral ve türevin kesir dereceliye genişletilmesinin denetleyici parametrelerinin ayarlanmasında esneklik sağladığını ve klasik

denetleyicilere göre kontrol sistemi gereksinimlerini karşılamada daha başarılı olduğunu göstermişlerdir. Barbosa ve ark. (2003, 2004) yaptıkları çalışmalarda ISE optimizasyon tekniğinden faydalanarak kesir dereceli PID tasarımı yapmışlardır. Sonrasında, Valerio ve Costa (2006) Ziegler-Nichols metodunu kullanarak kesir dereceli PID denetleyici tasarlamışlardır. İlerleyen süreçte ise Bhaskaran ve ark. (2007) tarafından birinci derece zaman gecikmeli bir sistem için kesir dereceli PI denetleyici tasarımı yapılmıştır. Monje ve ark. (2008) tarafından sistemin frekans çalışma bölgesi parametrelerinden yararlanılarak endüstriyel uygulamalar için otomatik ayarlı kesir dereceli PID denetleyici tasarımı yapılmıştır. Kesir dereceli denetleyiciler için bir başka tasarım tekniği ise Meng ve ark. (2009) tarafından Çok Nesneli Genetik Algoritma optimizasyonu kullanılarak önerilmiştir. Devamında Malek ve ark. (2013) bir tane kesir dereceli kutuplu zaman gecikmeli bir sistem için yeni bir kesir dereceli PID denetleyici tasarımı metodu önermişlerdir. Devamında, Dev ve ark. (2014) kesir dereceli PID denetleyiciler üzerine yeni teknikler geliştirmiş ve farklı sistemlere uygulamışlardır. Optimizasyon teknikleri kullanılarak önerilen bir başka kesir dereceli PID denetleyici tasarım metodu da Kesarkar ve ark. (2015) tarafından önerilmiştir.

Bu tez çalışmasında iki farklı tip sistem ele alınmış ve bu sistemlerin kesir dereceli PI denetleyici kontrolü altındayken frekans çalışma bölgesi parametrelerinden faydalanılarak kararlılık bölgeleri elde edilmiştir. Tezin amacı ve ilerleyişi aşağıda verilmiştir.

1.2. Tezin Amacı

Bu tez çalışmasının amacı aşağıda maddeler halinde sıralanmıştır:

i. Kesir dereceli PID denetleyicilerin gelişimini görmek
ii. Kesir dereceli PI denetleyiciler için kararlılık bölgelerini elde etmek
iii. Kesir dereceli PI denetleyici kontrolündeki integratörlü ve zaman gecikmeli bir sistem için sistem parametrelerine bağlı olarak kararlılık bölgelerini elde etmek
iv. Kesir dereceli PI denetleyici kontrolündeki kesir dereceli kararsız ve zaman gecikmeli bir sistem için sistem parametrelerine bağlı olarak kararlılık bölgelerini elde etmek ve sistemi belirli kazanç ve faz payları için kararlı duruma getiren denetleyici parametrelerini bulmak

v. Kazanç payı, faz payı, zaman gecikmesi, süreç transfer fonksiyonu zaman sabiti, süreç transfer fonksiyonu kazancı, kesir dereceli PI denetleyici kesirli derecesi gibi parametrelerin kararlılık bölgeleri üzerine etkilerini gözlemlemek

vi. Elde edilen kararlılık bölgelerinde çeşitli denetleyici parametrelerini kullanarak sistemin kapalı çevrim birim basamak cevaplarını incelemek

1.3. Tezin Yapısı

Bu tez; Giriş, Kaynak Özetleri, Materyal ve Metot, Bulgular ve Tartışma, Sonuç ve Öneriler ve Kaynaklar olmak üzere altı bölümden oluşmaktadır.

Giriş olarak verilen birinci bölümde kesir dereceli matematik ve kesir dereceli PID denetleyicilerin matematiksel yorumu ve tarihsel gelişimi hakkında bilgi verilmiştir.

Kaynak özetleri olarak verilen ikinci kısımda kararlılık bölgelerinin elde edilmesi amacıyla yapılan çalışmalar ele alınmıştır.

Materyal ve Metot bölümünde, bu tez çalışmasında birinci derece integratörlü ve zaman gecikmeli sistem ve kararsız kesir dereceli ve zaman gecikmeli sistem için kararlılık bölgelerinin elde edilmesi amacıyla yapılan matematiksel hesaplamalar verilmiş, sistem ve denetleyici parametrelerine bağlı olarak kararlılık bölgelerinin nasıl çizildiği anlatılmıştır.

Bulgular ve tartışma olarak verilen dördüncü bölümde, elde edilen kararlılık bölgeleri karşılaştırılmış, kazanç payı, faz payı, zaman gecikmesi, süreç transfer fonksiyonu zaman sabiti, süreç transfer fonksiyonu kazancı, kesir dereceli PI denetleyici kesirli derecesi, kesir dereceli sistemin kesirli derecesi gibi parametrelerin kararlılık bölgeleri üzerine etkileri gözlemlenmiştir. Ayrıca elde edilen kararlılık bölgeleri kullanılarak sistemlerin kapalı çevrim birim basamak cevapları elde edilmiştir.

Sonuç ve öneriler kısmında yapılan çalışmaya ait sonuçlara yer verilmiş, çalışmanın geliştirilmesi açısından önerilerde bulunulmuştur.

Kaynaklar olarak verilen altıncı bölümde ise tez içinde referans verilen kaynaklar sıralanmıştır.

2. KAYNAK ÖZETLERİ

Bu tez çalışmasında kesir dereceli PI denetleyici (PI^{λ}) ile kontrol edilen iki farklı sistem için kararlılık bölgeleri elde edilmiştir. İlk olarak birinci derece kararlı integratörlü ve zaman gecikmeli bir sistem ele alınmıştır. İkinci olarak ise kesir dereceli kararsız ve zaman gecikmeli bir sistem ele alınmıştır. Her iki sistemin de kararlılık bölgelerini elde etmek için denetleyicinin önüne Kazanç-Faz Payı Test Edicisi (Gain-Phase Margin Tester-GPMT) yerleştirilmiştir. Kazanç-Faz Payı Test Edicisi sistemde sanal kompanzatör olarak düşünülebilir. Kazanç-Faz Payı Test Edicisi ile ilgili daha detaylı açıklama 3. Bölümde yapılacaktır. Bu bölümde Kazanç-Faz Payı Test Edicisi kararlılık bölgelerinin elde edilmesi ve kesir dereceli PI denetleyici kontrolünde kararlı ve kararsız sistemlerin kararlılık bölgelerinin elde edilmesiyle ilgili literatür özeti verilecek ve yapılan çalışmalara değinilecektir.

Hu ve Han (1973) yılında yaptıkları çalışma ile çoklu iletim gecikmesine sahip kontrol sistemlerinin analizini parametreler düzleminde yapmışlardır. Hu ve Han (1973) yaptıkları çalışmada bir nükleer reaktörün otomatik kontrolünü yapmışlardır. Nyquist, Bode ve Nichols diyagramlarının çok değişkenli parametrelerin bulunduğu sistemlerde kullanılmasının uygun olmaması nedeniyle Hu ve Han (1973) parametreler düzleminde tasarım yapmışlardır. Yapılan çalışmanın temel amacı, çok iletim gecikmeli ve çok değişkenli parametrelerin bulunduğu sistemlerin kontrolünü sağlamaktır.

Chang ve Han (1989) tarafından yapılan çalışmada sistemin önüne Kazanç-Faz Payı Test Edicisi yerleştirilmiş ve Kazanç-Faz Payı Test Edicisinin eklenmesinden sonra sistemin karakteristik denklemi elde edilmiştir. Bu denklem kullanılarak belirli faz ve kazanç paylarına bağlı olarak sistemin kararlılık bölgeleri elde edilmiştir. Chang ve Han (1989) tarafından yapılan bu çalışmada integratör içeren bir sistem ele alınmıştır ancak sistem içerisinde herhangi bir denetleyici bulunmamaktadır.

Tao, Chang ve Han (1991) yaptıkları çalışmada, Chang ve Han (1989) tarafından yapılan çalışmayı farklı bir sisteme uygulamışlardır. Tao, Chang ve Han (1991) bu çalışmalarında Kazanç-Faz Payı Test Edicisini ayrık zamanlı bir sistemin önüne yerleştirmiş ve belirli kazanç ve faz payı değerleri için ayrık zamanlı sistemin kararlılık bölgelerini elde etmişlerdir. Bu çalışmada da sistem içerisinde herhangi bir denetleyici bulunmamaktadır. Tao, Chang ve Han (1991) ilk önce Kazanç-Faz Payı Test

Edicisini kontrol edilecek sistemin önüne yerleştirmiş ve kapalı çevrim sistemin karakteristik denklemini elde etmişlerdir. Daha sonra elde edilen eşitliği kararlılık denklemlerine dönüştürmüş ve parametreler düzleminde sistem kararlılık bölgelerini elde etmişlerdir. Ayrıca frekans çalışma bölgesi parametrelerinin kararlılık bölgeleri üzerine etkilerini göstermişlerdir.

Chang, Chang ve Han (1993) yılında yatıkları çalışma ile daha önce ayrık zamanlı sistemlere ve integratörlü sistemlere uygulanan metodu bu sefer doğrusal olmayan sistemlere uygulamışlardır. Chang, Chang ve Han (1993) yaptıkları çalışmada öncelikle doğrusal olmayan sistemi Tanım Fonksiyonu (Describing Function) kullanarak doğrusal hale getirmişlerdir. Sistemin doğrusallaştırılmasının ardından sistemin önüne Kazanç-Faz Payı Test Edicisini yerleştirmişlerdir. Daha önceki çalışmalar gibi yine sistemin karakteristik denkleminden faydalanarak kararlılık bölgelerini elde etmişlerdir ve bunları parametreler düzleminde çizdirmişlerdir. Elde edilen kararlılık bölgelerinde faydalanarak doğrusal olmayan sistemi kararlı hale getirecek parametreler belirlenmiş ve kararlı hale getirme işlemi benzetim ortamında gösterilmiştir.

Chang ve Chang, (1994) yaptıkları çalışmada daha önceki çalışmalarını (Chang, Chang ve Han, 1993) genişletmişler ve doğrusal olmayan bir reaktör sisteminin kontrolünde kullanmışlardır. Daha önceki çalışmalarına ek olarak Kazanç-Faz Payı Test Edicisi ile kontrol edilecek sistem arasına içsel kaynaklı titreşim (self-excited oscillation) üreticisi yerleştirilmiştir. Sistemin karakteristik denklemi elde edildikten sonra frekans çalışma bölgesine geçilmiş ve kazanç payı, faz payı, gibi frekans çalışma bölgesi parametrelerinin ve süreç transfer fonksiyonu kazancı ve zaman gecikmesinin kararlılık üzerine etkileri incelenmiştir.

Ho, Datta ve Bhattacharyya (1997) tarafından yapılan çalışmada parametreler düzlemi kullanılarak kararlılık bölgelerinin elde edilmesi PID denetleyiciler ile yapılmıştır. Ho, Datta ve Bhattacharyya (1997) yaptıkları bu çalışmada kararlılık bölgelerini PID denetleyici parametrelerine (K_p, K_i, K_d) göre bulmuşlardır. Ancak bu çalışmada Kazanç-Faz Payı Test Edicisi kullanılmamıştır. PID denetleyici ve denetlenecek sistemden oluşan bir yapı incelenmiştir.

Ho ve Xu (1998), yaptıkları çalışmada kazanç ve faz paylarına göre elde ettikleri kararlılık bölgelerini kullanarak birinci derece ve ikinci derece kararsız zaman gecikmeli sistemler için PID denetleyici tasarımı yapmışlardır. Sistemin kararlılığı Nyquist kararlılık kriteri ile incelenmiştir. Bu çalışmada Kazanç-Faz Payı Test Edicisi kullanılmamıştır.

Huang ve Wang, (2000) yılındaki çalışmalarında kontrol sistemi içerisinde hem PID denetleyici hem de sanal kompanzatör görevi görerek sistemin kazanç ve faz payı hakkında bilgi veren Kazanç-Faz Payı Test Edicisini beraber kullanmışlardır. Sonuçlar katsayılar düzleminde ve katsayılar uzayında gösterilmiştir. Huang ve Wang yaptıkları bu çalışmada yüksek dereceli integratör içeren zaman gecikmesiz bir sistem için önce $K_p - K_i$ düzleminde kararlılık bölgesini bulmuşlar daha sonra ise $K_p - K_i - K_d$ uzayında kararlılık bölgelerinin parametrelere bağlı değişimini incelemişlerdir. Ayrıca $K_p - K_i$ düzleminde değişen kazanç ve faz paylarının kararlılık bölgeleri üzerindeki etkilerini göstermişlerdir.

Yine aynı yıl içerisinde Huang ve Wang (2000) yaptıkları çalışmada Kharitonov (1978) tarafından aralık poliomları için geliştirilen Kharitonov Teoremi'nden faydalanılarak kararlılık bölgelerini elde etmişlerdir. Ayrıca Kharitonov Teoremi ile süreç transfer fonksiyonu kararlılık bölgelerinin elde edilmesi arasındaki bağlantıyı göstermişlerdir. Huang ve Wang (2000), bu çalışmalarında Kazanç-Faz Payı Test Edicisini tam dereceli PID denetleyici önüne yerleştirmiş ve parametreler düzleminde kararlılık bölgelerini incelemişlerdir. Ayrıca sistem parametreleri ve denetleyici parametrelerinin kararlılık bölgelerinin değişimi üzerine etkilerini de göstermişlerdir. Huang ve Wang (2000), elde ettikleri kararlılık bölgelerini de kullanarak belirledikleri farklı kararlı sistemlerin kapalı çevrim birim basamak cevaplarını incelemişlerdir.

Huang ve Y.-J. Wang (2001) yaptıkları çalışmada karma evreli yüksek dereceli bir sistem (non-minimum phase system) için tam dereceli PID denetleyici tasarımı için Kazanç-Faz Payı Test Edicisinden yararlanmışlardır. Yapılan çalışmada belirsiz zaman gecikmesine sahip yüksek dereceli belirsiz zaman gecikmeli sistem için kazanç ve faz paylarıından yararlanılarak sistemi daima kararlı hale getirecek kararlılık bölgesi parametreler düzleminde belirlenmiştir. Daimi kararlılık bölgesinden alınan değerler ile denetleyici tasarımı yapılmış ve gürbüz bir PID denetleyici elde edilmiştir.

Huang ve Wang (2001) tarafından yapılan çalışmada Kazanç-Faz Payı Test Edicisi uçak sistemlerinin yanal kirişlerinin denetiminde kullanılmıştır. Kazanç-Faz Payı Test Edicisi, hava yolu taşıtlarının yayın istasyonlarına yaklaşması durumunda meydana gelen kararlılık sorunlarının giderilmesi üzerine kullanılmıştır. Huang ve Wang (2001) tarafından hava yolu örnek modellemesi yapılmış ve Kazanç-Faz Payı Test Edicisi kullanılarak taşıt için kararlılık bölgesi elde edilmiştir. Kararlılık bölgeleri elde edilme aşamasında mesafeye bağlı olarak sistem parametrelerinin değişimi de göz önüne alınmıştır.

Perng ve ark.(2003) yılında yaptıkları çalışmada Kazanç-Faz Payı Test Edicisi, parametreler düzlemi metodu ve Tanım Fonksiyonu (describing function) metotlarını kullanarak bulanık mantık kontrol sistemlerinin limit çevrimini bulmaya çalışmışlardır. Genellikle doğrusal olmayan bulanık mantık kontrol sistemi öncelikle Tanım Fonksiyonu yardımıyla doğrusal hale getirilmiş ve ayarlanabilir parametreler içeren doğrusal sistemin kararlılığı, kararlılık denklemleriyle ve parametreler düzlemi metotları kullanılarak araştırılmıştır. Daha gürbüz bir tasarım sağlanması için, limit çevrimi oluşturan kazanç ve faz payları bulunmuştur. Tasarım tekniği ilk olarak bulanık denetleyici kontrolündeki üçüncü derece kararlı doğrusal bir sisteme uygulanmıştır. İkinci olarak ise bu tasarım tekniği doğrusal olmayan bir sisteme uygulanmıştır. Bu çalışmada herhangi bir PID denetleyici kullanılmamıştır.

Kaya (2004) yaptığı çalışmada sistemin kazanç ve faz paylarından yararlanarak kararlı zaman gecikmeli sistem için tam dereceli PI denetleyici tasarımı yaparak daha gürbüz denetleyici tasarımı üzerinde durmuştur. Kaya (2004), bu çalışmasında Internal Model Control (IMC) (Rivera, Morari ve Skogestad, 1986) tekniğini kullanmıştır. Kazanç-Faz Payı Test Edicisi bu çalışmada kullanılmamıştır.

Wu, Perng ve Chin (2005) yılındaki çalışmalarında doğrusal olmayan ayrık zamanlı sistemlerin limit çevrim analizini Kazanç-Faz Payı Test Edicisi, parametreler düzlemi ve M-Locus yöntemleri ile yapmışlardır. Yapılan bu çalışmada öncelikle doğrusal olmayan ayrık zamanlı sistem Tanım Fonksiyonu yardımıyla doğrusal hale getirilmiş ve eşdeğer doğrusal sistemin kararlılık analizi kararlılık eşitlikleriyle ve parametreler düzlemi metotlarıyla analiz edilmiştir. Kazanç-Faz Payı Test Edicisi açık çevrim sisteme eklendikten sonra kazanç-faz paylarının ve limit çevrim

karakteristiklerinin sabit kazanç ve faz payları üzerine etkileri incelenmiştir. Limit çevrimin oluştuğu minimum kazanç ve faz payları değerleri belirlenmiştir.

Vancouver ve ark. (2006) yılındaki çalışmalarında Kazanç-Faz Payı Test Edicisini yapay sinir ağları ile denetlenen ayarlanabilir parametreli bir kontrol sisteminin limit çevrimini tahmin etmek için kullanmışlardır. Yapay sinir ağları ile tasarlanmış denetleyici öncelikle genelleştirilmiş aktarım işleviyle doğrusal bir ifadeye dönüştürülmüştür. Parametreler düzleminde, doğrusal bir ifadeye dönüştürülmüş ayarlanabilir parametreli sistemin kararlılık bölgeleri incelenmiştir. Kazanç-Faz Payı Test Edicisi açık çevrim sisteme eklenerek limit çevrim oluşturan kazanç ve faz payları bulunmuştur.

Tan ve ark. (2006) yaptıkları çalışmada tüm PI denetleyicileri kararlı hale getirecek kararlılık bölgesini elde etmişlerdir. Öncelikle kararlılık bölgesi $K_p - K_i$ düzleminde çizdirilmiş ve bu bölge içerisinden PI denetleyiciyi kararlı tutacak parametrelerin oluşturduğu bölge hesaplanmıştır. Kararlılığın dışında yapılan çalışmada kutuplar belli bir yarı düzleme kaydırılarak belirli oturma zamanını güvence altına alınmıştır. Ayrıca belirli kazanç ve faz payları için PI denetleyiciyi kararlı yapan parametreler hesaplanmıştır. Önerilen metot ayrıca PID denetleyici için kullanılmıştır.

Hamamci (2007) yaptığı çalışmada tam dereceli denetleyiciler ile kullanılabilen Kazanç-Faz Payı Test Edicisinin uygulama alanını daha da genişletmiş ve bu yapının kesir dereceli denetleyiciler ile birlikte nasıl kullanılacağını açıklamıştır. Hamamcı, yaptığı çalışmada açık çevrim sisteme Kazanç-Faz Payı Test Edicisini eklemiş ve kesir dereceli PID denetleyiciyle beraber kullanmıştır. Denetleyici kazanç değerleri $(K_p, K_i \; ve \; K_d)$ için denetleyici kesir dereceleri (kesirli integral derecesi λ ve kesirli türev derecesi μ), Kazanç-Faz Payı Test Edicisi parametreleri (Kazanç payı A ve faz payı ϕ) ve süreç transfer fonksiyonu parametrelerine (süreç transfer fonksiyonu kazancı K, transfer fonksiyonu zaman sabiti T, zaman gecikmesi θ) bağlı olarak denklemlerin elde edilmesini anlatmıştır. Elde edilen denklemler yardımıyla da kararlılık bölgelerinin elde edilmesi anlatılmıştır.

Petras (2008) yaptığı çalışmada Riemann yüzeyi metodunu kullanarak $s-düzlemde$ kesir dereceli doğrusal sistemler ve kesir dereceli doğrusal olmayan

sistemler için kararlılık bölgelerini incelemiştir. Petras (2008), bu çalışmasında durum uzay denklemlerinden faydalanmıştır.

Ruszewski (2008) tarafından yapılan çalışmada ise D-decompositions (D-partition) metodu kullanılarak kesir dereceli PI denetleyici ile kontrol edilen birinci derece kesir dereceli kararlı zaman gecikmeli sistemler için parametreler düzleminde kararlılık bölgeleri elde edilmiştir. PI denetleyicinin kesir derecesi (kesirli integral derecesi λ) ve sistem parametrelerine bağlı olarak kararlılık bölgelerinin değişimi incelenmiştir. Ruszewski, yaptığı bu çalışmada Kazanç-Faz Payı Test Edicisini kullanmamıştır.

Hamamci (2008) çalışmasında kesir dereceli dinamik sistemlerin kararlılık bölgelerini kesir dereceli PI (PI^{λ}) ve kesir dereceli PID ($PI^{\lambda}D^{\mu}$) denetleyiciler için elde etmiştir. Gerçek Kök Sınırı (Real Root Boundary-RRB), Karmaşık Kök Sınırı (Complex Root Boundary-CRB) ve Sonsuz Kök Sınırı (Infinite Root Boundary-IRB) kullanılarak elde edilen kararlılık bölgeleri $K_p - K_i$ düzleminde ve $K_p - K_i - K_d$ uzayında gösterilmiştir.

Li, Chen ve Podlubny (2009) yaptıkları çalışmada kesir dereceli doğrusal olmayan sistemlerin Mittag-Leffler kararlılığını incelemişlerdir. Ayrıca Riemann-Liouville tarafından yapılan kesir dereceli sistem tanımı, Caputo'nun kesir dereceli sistemler tanımından da yararlanılarak genişletilmiştir.

Tan (2009) Kazanç-Faz Payı Test Edicisini PI-PD denetleyicinin kararlılık bölgelerini elde etmek amacıyla kullanmıştır. İlk olarak denetleyici parametrelerine bağlı olarak kararlılık bölgeleri parametreler düzlemlerinde çizdirilmiş ve elde edilen kararlılık bölgeleri içerisinden tüm PI-PD denetleyiciler ile sistemi kararlı hale getiren bölge elde edilmiştir.

Hamamci and Koksal (2010) çalışmalarında (Real Root Boundary-RRB), Karmaşık Kök Sınırı (Complex Root Boundary-CRB) ve Sonsuz Kök Sınırını (Infinite Root Boundary-IRB) kullanarak kesir dereceli PD denetleyici (PD^{μ}) ile kontrol edilen intagratör içeren kararlı zaman gecikmeli sistemler için parametreler düzleminde kararlılık bölgelerini elde etmişlerdir. Elde edilen kararlılık bölgelerinden alınan parametreler kullanılarak kapalı-çevrim sistemin birim basamak cevapları gösterilmiştir.

Olvera ve ark. (2011) yaptıkları çalışmada tam dereceli PD denetleyici ile kontrol edilen birinci derece doğrusal kararsız zaman gecikmeli sistemlerin kararlılık bölgelerini elde etmişlerdir. Elde edilen kararlılık bölgelerinde seçilen denetleyici parametreleri kullanılarak kapalı çevrim birim basamak cevapları elde edilmiş ve tam dereceli PD denetleyici ile tam dereceli PID denetleyici performansları karşılaştırılmıştır. Fiziksel bir sistem üzerinde de önerilen metot kullanılmış ve birim basamak cevabı elde edilmiştir.

Wang (2011) yaptığı çalışmada değişen zaman gecikmeli belirsiz kontrol sistemlerini kararlı hale getirecek tüm kazanç ve faz payı değerlerine bağlı olarak gürbüz PID denetleyici tasarımı için grafiksel bir metot önermiştir.

Wang (2012) çalışmasında Hermite-Biehler Teoreminden yararlanarak PID denetleyici kontrolündeki zaman gecikmeli sistemler için istenilen kazanç ve faz payları bölgesinde sistemi kararlı tutabilecek bir metot önermiştir. Oransal kazanç için kararlılığı sağlayacak makul aralık Hermite-Biehler Teoreminden faydalanılarak bulunmuştur. Sonrasında sabit oransal kazanç değeri için $K_i - K_d$ düzleminde kararlılık bölgeleri elde edilmiştir. Elde edilen kararlılık bölgeleri kullanılarak Kazanç-Faz Payı Test Edicisi ile kazanç payı ve faz payı özelliklerine bağlı olarak kararlılık sınır çizgileri çizdirilmiştir.

Luo ve Chen, (2012) çalışmalarında kesir dereceli PI denetleyici ile kontrol edilen birinci derece kararlı zaman gecikmeli sistemlerin kararlılık bölgelerini Kazanç-Faz Payı Test Edicisini kullanarak incelemişlerdir. Yapılan çalışmada kapalı çevrim sistemin karakteristik denkleminden faydalanılarak kararlılık denklemleri elde edilmiş ve belirli kazanç ve faz payları için bu denklemler yardımıyla kesir dereceli PI denetleyici parametreleri ve süreç transfer fonksiyonu parametrelerine bağlı olarak kararlılık bölgelerinin değişimi araştırılmıştır. Elde edilen sonuçlar parametreler düzleminde gösterilmiştir. Ayrıca Luo ve Chen, çalışmalarında elde edilmiş kararlılık bölgelerinden faydalanarak kapalı çevrim sistemin birim basamak cevabı ve bozucu etkisine olan yanıtını göstermişlerdir.

Wang ve Gao (2013) yaptığı çalışmada kesir dereceli PI denetleyici ile kontrol edilen kesir dereceli sistemler için Kazanç-Faz Payı Test Edicisi ve H_∞ modeli kullanılarak ortak tasarım yapılmıştır. İlk olarak belirli bir kesir integral derecesi (λ)

için kararlılık denklemleri kullanılırık $K_p - K_i$ düzleminde kararlılık bölgeleri elde edilmiştir. Sonrasında, elde edilen kararlılık bölgesi için sistemin kazanç payı, faz payı ve H_∞ metodu performansından yararlanılarak en uygun parametreler elde edilmiştir. Kesir dereceli PI denetleyicinin tam dereceli PI denetleyiciye olan üstünlüğünü de göstermek amacıyla numerik bir örnek verilmiş ve karşılaştırma yapılmıştır.

Rivero ve ark. (2013) yaptıkları çalışmada kesir dereceli sistemlerin kararlılığı üzerine o güne kadar yapılan önemli çalışmaları sistematik bir biçimde toparlamayı amaçlamışlardır ve bu çalışmaların matematiksel altyapısını anlatmışlardır. Ayrıca kararlılık için farklı sistemleri örnek vererek kök-yer eğrisi metoduyla bu sistemleri kararlılıklarını incelemişlerdir.

Sondhi ve Hote (2015) yaptıkları çalışmada Kazanç-Faz Payı Test Edicisini biyomedikal alanda kullanmışlardır. Sondhi ve Hote yaptıkları çalışmada özellikle ameliyat ortamlarında kontrol edilmesi hayati bir öneme sahip olan ortalama arter basıncının (Mean Arterial Blood Pressure-MABP) kontrolü için kesir dereceli PI denetleyici tasarımı yapmışlardır. Sondhi ve Hote açık çevrim sisteme Kazanç-Faz Payı Test Edicisini eklemiş ve modellenen sistemin kararlılık bölgeleri elde etmişlerdir. Ayrıca kesir dereceli PI denetleyicinin kesir değerine göre kararlılık bölgelerinin değişimi gösterilmiştir. Belirli kazanç ve faz payına bağlı olarak elde edilen bu kararlılık bölgelerinden de yararlanılarak kesir dereceli PI denetleyici tasarımı yapılmıştır. Denetleyici tasarımında performans karşılaştırılması için ISE (Integral Square Error), IAE (Integral Absolute Error) ve ITAE (Integral Time Absolute Error) optimizasyon teknikleri kullanılmıştır. Yapılan çalışmada ortalama arter basıncının kontrolünde kesir dereceli PI denetleyicinin başarılı sonuçlar verdiği görülmüştür.

Srivastava ve Pandit (2016) çalışmalarında baskın kutup yerleştirme metoduyla birinci derece ve ikinci derece zaman gecikmeli sistemler için belirli kazanç ve faz paylarını sağlayacak PI ve PID denetleyicilerin tasarımı üzerine çalışmışlardır. Kazanç ve faz payları için kararlılık bölgelerini elde etmek amacıyla kararlılık denklemleri ve Kazanç-Faz Payı Test Edicisi kullanılmıştır. PID denetleyici parametreleri çeşitli baskın kutuplar için elde edilmiş ve belirli kazanç ve faz paylarına bağlı olarak kararlılık bölgeleri elde edilmiştir.

Li ve ark. (2017) sürekli mıknatıslı senkron motorların sürücü sistemlerinde Kazanç-Faz Payı Test Edicisinden faydalanmışlardır. Sürekli mıknatıslı senkron motorların sürücü sistemlerinde parametre değişimi ve dijital kontrol gecikmeleri, sistemin analiz edilmesini ve tasarımı çok güçleştiren durumlardır. İlk olarak D-partition metodu kullanılarak senkron motor sürücü sisteminin akım döngüsü örnekleme ve PWM (Pulse Width Modulation) gecikmeleri de hesaba katılarak kararlılık bölgesi elde edilmiştir. Daha sonra hız, indüktans, rezistans, dc gerilim, örnekleme frekansı gibi faktörlerin kararlılık bölgesi üzerine etkileri incelenmiştir. Devamında, sisteme Kazanç-Faz Payı Test Edicisi eklenmiş ve belirli kazanç ve faz payları için kararlılık bölgeleri elde edilmiştir. Elde edilen kararlılık bölgeleri kullanılarak sürücü sistem için uygun kesir dereceli PI denetleyici tasarımı yapılmıştır.

Wang, Huang ve You (2017) yaptıkları çalışmada derece fark etmeksizin zaman gecikmeli kararlı sistemler için kesir dereceli PID denetleyici tasarımı için bir metot önermişlerdir. Kazanç-Faz Payı Test Edicisi bu çalışmada sistemin güvenli kazanç ve faz paylarını belirlemek ve elde edilen parametreleri test etme amaçlı kullanılmıştır. Ayrıca, Kazanç-Faz Payı Test Edicisi kullanılarak parametreler düzleminde belirli kazanç payı için kararlılık bölgesi, belirli faz payı için kararlılık bölgesi ve genel kararlılık bölgesi elde edilmiştir. Elde edilen bütün kararlılık bölgelerinin ortak bölgesi PID denetleyiciler ile kontrol edilen tüm açık çevrim kararlı zaman gecikmeli sistemlerin ortak güvenli bölgesi olarak tanımlanmıştır. Ayrıca kesirli integral derecesi ve kesirli türev derecesi gibi denetleyici parametrelerinin ve faz- kazanç payı gibi frekans çalışma bölgesi parametrelerinin kararlılık bölgeleri üzerine etkileri gösterilmiştir.

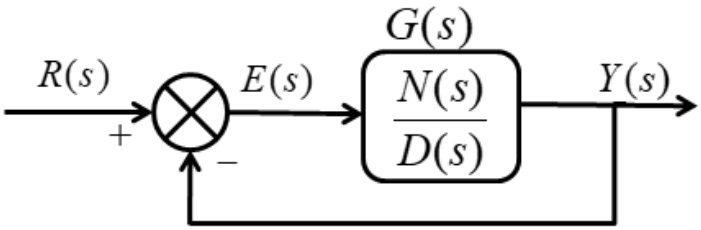
Sönmez ve Ayasun (2018) tarafından yapılan çalışmada sabit iletişim gecikmesine sahip Tek-Alan Yük Frekans Kontrolü (Single-Area Load Frequency Control-LFC) sistemlerinin kararlılık analizinde Kazanç-Faz Payı Test Edicisi kullanılmıştır. İlk olarak kararlılık gecikme paylarını sistem ve denetleyici parametreleri cinsinden ifade eden bir metot sunulmuştur. Önerilen metot üstün karakteristik denklemleri standart polinom denklemleri biçiminde ifade etmek amacıyla bir eleme yöntemi sunmaktadır. Elde edilen standart polinom denkleminin reel kökleri orijinal karakteristik denklemin kökleri ile uyuşmaktadır. Sonraki aşamada, sisteme Kazanç-Faz Payı Test Edicisi eklenerek PI denetleyiciler için kararlılık bölgeleri elde edilmiştir.

3. MATERYAL VE METOT

Bu bölümde, kararlılık bölgelerinin elde edilmesinde kullanılan Kazanç-Faz Payı Test Edicisinin matematiksel altyapısı ve fiziksel olarak kontrol sistemindeki karşılığı verilecektir. Ayrıca, integratörlü zaman gecikmeli süreç transfer fonksiyonu ve kesir dereceli kararsız zaman gecikmeli süreç transfer fonksiyonu için kararlılık denklemlerinin elde edilmesi anlatılacaktır. Elde edilen matematiksel denklemler ile parametreler düzleminde kararlılık bölgelerinin elde edilmesi anlatılacaktır.

3.1. Kazanç-Faz Payı Test Edicisi (Gain-Phase Margin Tester-GPMT)

Parametreler düzleminde kontrol sistemlerinin kararlılığını inceleme fikri ilk olarak Neimark (1949) tarafından ileri sürülmüştür. Daha sonraki çalışmalarda kararlılık bölgelerinin belirli kazanç ve faz payı değerleri için elde edilmesi amacıyla sisteme Kazanç-Faz Payı Test Edicisi eklenmiştir. Önerilen metodun avantajı belirli kazanç ve faz payları için değişken parametrelere bağlı olarak tasarım yapmanın daha sadeleştirilmiş olmasıdır. Bu yöntemle parametrelerdeki değişimin kazanç ve faz payları üzerindeki etkisi daha kolay bir şekilde belirlenebilmektedir. Ayrıca kazanç geçiş frekansı ve faz geçiş frekansı gibi frekans çalışma bölgesi parametreleri doğrudan elde edilen kararlılık bölgelerinden bulunabilir. Bu metot, çok karmaşık sistemlerin analiz ve tasarımında kolaylık sağlar.



Şekil 3.1. Kontrol sistemi blok diyagramı

Şekil (3.1)'deki kontrol sisteminin açık çevrim transfer fonksiyonu Denklem (3.1)'de verilmiştir.

$$G(s)=\frac{N(s)}{D(s)} \tag{3.1}$$

Denklem (3.1)'de $s=j\omega$ dönüşümü yapılırsa denklem aşağıda verilen eşitliğe dönüşür.

$$G(j\omega)=\frac{N(j\omega)}{D(j\omega)} \tag{3.2}$$

Denklem (3.2)'de verilen $G(j\omega)$ transfer fonksiyonu karmaşık olduğundan aşağıdaki gibi yeniden yazılabilir:

$$G(j\omega)=\mathrm{Re}\left[G(j\omega)\right]+j\,\mathrm{Im}\left[G(j\omega)\right] \tag{3.3}$$

Denklem (3.3)'de verilen eşitlik genlik ve faz ifadeleriyle yeniden yazılacak olursa aşağıda verilen eşitlik elde edilir.

$$G(j\omega)=\left|G(j\omega)\right|e^{j\varphi} \tag{3.4}$$

Denklem (3.4)'te verilen transfer fonksiyonu eşitliğinin genlik ve faz eşitlikleri sırasıyla Denklem (3.5) ve Denklem (3.6)'te verilmiştir:

$$\left|G(j\omega)\right|=\sqrt{\mathrm{Re}\left[G(j\omega)\right]^2+\mathrm{Im}\left[G(j\omega)\right]^2} \tag{3.5}$$

$$\varphi=\underline{\left|G(j\omega)\right.}=\tan^{-1}\left(\frac{\mathrm{Im}\left[G(j\omega)\right]}{\mathrm{Re}\left[G(j\omega)\right]}\right) \tag{3.6}$$

Denklem (3.1) ve Denklem (3.4)'ten:

$$G(j\omega)=\left|G(j\omega)\right|e^{j\varphi}=\frac{N(j\omega)}{D(j\omega)} \tag{3.7}$$

Dolayısıyla,

$$D(j\omega)\left|G(j\omega)\right|e^{j\varphi}-N(j\omega)=0 \tag{3.8}$$

Yazılabilir. Denklem (3.8)'in her iki tarafı $\left|G(j\omega)\right|e^{j\varphi}$ ifadesine bölünürse aşağıdaki eşitlik elde edilir.

$$D(j\omega)-N(j\omega)\frac{1}{\left|G(j\omega)\right|e^{j\varphi}}=0 \tag{3.9}$$

Denklem (3.9)'da verilen eşitlikte aşağıdaki tanımlamalar yapılırsa;

$$\frac{1}{\left|G(j\omega)\right|}=A \tag{3.10}$$

$$\varphi+180^0=\phi \tag{3.11}$$

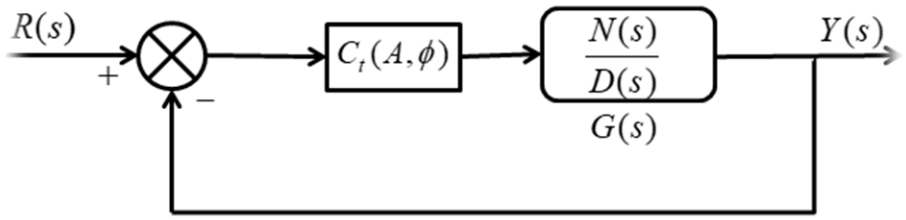
$\varphi=\phi-180^0$ olacağından Denklem (3.12) elde edilir.

$$e^{j\varphi}=e^{j(\phi-180^0)}=\frac{e^{j\phi}}{e^{180^0}}=\frac{e^{j\phi}}{-1}=-e^{j\phi} \tag{3.12}$$

Denklem (3.10) ve (3.12) Denklem (3.9)'da yerine yazılırsa aşağıda verilen eşitlik elde edilir.

$$D(j\omega)+Ae^{-j\phi}N(j\omega)=0 \tag{3.13}$$

Denklem (3.13)'de $\phi=0$ olması durumunda A, kontrol sisteminin kazanç payını temsil eder. $A=1$ olması durumunda ise ϕ, kontrol sisteminin faz payını temsil eder. Denklem (3.13) ile ifade edilen eşitliğin fiziksel anlamı düşünülecek olursa, sistemin kazanç ve faz paylarının Şekil (3.2)'de gösterildiği üzere kontrol sistemi blok diyagramına transfer fonksiyonu $Ae^{-j\phi}$ olan bir Kazanç-Faz Payı Test Edicisi $\left(C_t(A,\phi)\right)$ ile belirlenebileceği anlaşılmaktadır.



Şekil 3.2. Kontrol sistemi blok diyagramı

Denklem (3.13)'ün her iki tarafı $D(j\omega)$ ifadesine bölünüp düzenlenirse aşağıda verilen eşitlik elde edilir.

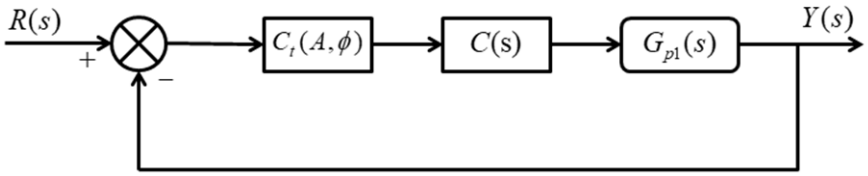
$$1+Ae^{-j\phi}G(j\omega)=0 \tag{3.14}$$

Denklem (3.14)'teki ifadeden de anlaşılacağı üzere sisteme Kazanç-Faz Payı Test Edicisi eklenerek kontrol sisteminin karakteristik denklemi yardımıyla sistemin kazanç ve faz payları belirlenebilir.

3.2. İntegratörlü Zaman Gecikmeli Sistemler İçin Kararlılık Denklemlerinin Elde Edilmesi

Bu bölümde, kesir dereceli PI denetleyicinin kontrolü altındaki integratörlü zaman gecikmeli bir sistemin kararlılık denklemlerinin elde edilmesi anlatılacaktır. Kararlılık denklemleri kesir dereceli PI denetleyici parametreleri cinsinden yazılacak ve bu denklemlerle belirli kazanç ve faz payı değerleri için ve çeşitli sistem

parametrelerine bağlı olarak kararlılık bölgeleri elde edilecektir. Bu bölümde sadece kararlılık denklemlerinin elde edilmesi anlatılacak ve elde edilen sonuçlar BULGULAR VE TARTIŞMA bölümünde gösterilecektir. Kontrol sistemi Şekil (3.3)'de gösterilmiştir. Şekilde $C_t(A,\phi)$ Kazanç-Faz Payı Test Edicisini, $C(s)$ kesir dereceli PI denetleyiciyi ve $G_{p1}(s)$ integratörlü zaman gecikmeli sistemin transfer fonksiyonunu ifade etmektedir.



Şekil 3.3. İntegratörlü sistem içeren kontrol sistemi

İntegratörlü süreç transfer fonksiyonu Denklem (3.14)'te verilmiştir.

$$G_{p1}(s)=\frac{K}{s(Ts+1)}e^{-\theta s} \tag{3.15}$$

Burada;

K = Süreç transfer fonksiyonu kazancı, T = zaman sabiti, θ = Zaman gecikmesi olarak adlandırılır.

Kesir dereceli PI denetleyici transfer fonksiyonu:

$$C(s)=K_p+\frac{K_i}{s^{\lambda}}=\frac{K_p s^{\lambda}+K_i}{s^{\lambda}} \tag{3.16}$$

ve Kazanç-Faz Payı Test Edicisi transfer fonksiyonun:

$$C_t(A,\phi)=Ae^{-j\phi} \tag{3.17}$$

İle verildiği kabul edilmiştir. Denklem (3.17)'de A = Sistemin Kazanç Payı ve ϕ = Sistemin Faz Payı olarak adlandırılır.

Kazanç-Faz Payı Test Edicisi burada sistemin kazanç ve faz payları ile ilgili bilgi veren sanal kompanzatör olarak düşünülebilir. Bu tez çalışmasında, Kazanç-Faz Payı Test Edicisi belirli kazanç ve faz payı değerleri baz alınarak kesir dereceli PI denetleyici tasarımı yapmak için sisteme eklenmiştir.

Kararlılık denklemlerinin elde edilmesinde sistemin karakteristik denkleminde yararlanılır. Şekil (3.4)'te verilen kontrol sisteminin açık çevrim ve kapalı çevrim transfer fonksiyonları sırasıyla Denklem (3.18) ve Denklem (3.19)'de verilmiştir.

$$C_t(A,\phi)C(s)G_{p1}(s) \tag{3.18}$$

$$\frac{C_t(A,\phi)C(s)G_{p1}(s)}{1+C_t(A,\phi)C(s)G_{p1}(s)} \tag{3.19}$$

Kontrol sisteminin kapalı çevrim transfer fonksiyonundan karakteristik denklemi kesir dereceli PI denetleyici ve sistem parametrelerine bağlı olarak aşağıdaki gibi elde edilir.

$$P(s;K_p,K_i,\lambda)=1+C_t(A,\phi)C(s)G_{p1}(s)=0 \tag{3.20}$$

Denklem (3.16), (3.17) ve (3.18) Denklem (3.20)'de yerlerine yazılırsa aşağıda verilen ifade elde edilir.

$$P(s;K_p,K_i,\lambda)=1+Ae^{-j\phi}\left(\frac{K_p s^{\lambda}+K_i}{s^{\lambda}}\right)\left(\frac{Ke^{-\theta s}}{s(Ts+1)}\right)=0 \tag{3.21}$$

Denklem (3.21)'de gerekli düzenlemeler yapılırsa aşağıda verilen eşitlik elde edilir.

$$P(s;K_p,K_i,\lambda)=AKe^{-j\phi}e^{-\theta s}\left(K_p s^{\lambda}+K_i\right)+Ts^{\lambda+2}+s^{\lambda+1}=0 \tag{3.22}$$

Kapalı çevrim bir sistemde sağ yarı düzlemde kutup bulunmaması halinde sistem kararlıdır. Ancak sağ tarafta kutup bulunması sistemi kararsız duruma getirir. Kararlılık ifadesinin bir diğer tanımı ise doğrusal zamanla değişmeyen sistemlerin doğal cevabı zamanla sıfıra gidiyorsa sistem kararlıdır. Yine aynı şekilde doğrusal zamanla değişmeyen sistemlerde, sistemin doğal cevabı zamanla sonsuza gidiyorsa sistem kararsızdır. $j\omega$ ekseni üzerinde kutup bulunması durumunda ise sistem marjinal kararlı olur ve sistemin doğal cevabı osilasyonlu olur. Denklem (3.22)'de verilen eşitliğin s düzleminde sağ yarı düzlemde kutbunun olmaması sistemi kararlı yapar.

Kesir dereceli PI denetleyici ile denetlenen sistemin kararlılık bölgeleri Gerçek Kök Sınırı (Real Root Boundary-RRB) ve Karmaşık Kök Sınırı (Complex Root Boundary-CRB) ile bulunacaktır. RRB ve CRB eşitlikleri aşağıda verilen ifadeler ile verilir.

$$RRB: P(0;K_p,K_i,\lambda)=0, \tag{3.23}$$

$$CRB: P\left(j\omega; K_p, K_i, \lambda\right) = 0,\ \ \omega \in \left(0, \infty\right), \tag{3.24}$$

Gerçek Kök Sınırını (RRB) bulmak için Denklem (3.22)'de $s = 0$ yazılarak elde edilir:

$$P\left(0; K_p, K_i, \lambda\right) = AKe^{-j\phi}e^{-\theta.0}\left(K_p 0^{\lambda} + K_i\right) + T0^{\lambda+2} + 0^{\lambda+1} = 0 \tag{3.25}$$

Gerekli düzenlemeler yapıldığında Denklem (3.26) elde edilir.

$$P\left(0; K_p, K_i, \lambda\right) = AKe^{-j\phi}K_i = 0 \tag{3.26}$$

Denklem (3.26)'da görüldüğü üzere RRB değerinin sıfıra eşit olması için $K_i = 0$ olarak bulunur.

RRB değerinin bulunmasından sonraki aşama ise Karmaşık Kök Sınırının (CRB) bulunmasıdır. Bunun için Denklem (3.22)'de s yerine $j\omega$ yazılmalıdır:

$$P\left(j\omega; K_p, K_i, \lambda\right) = AKe^{-j(\omega\theta+\phi)}\left(K_p\left(j\omega\right)^{\lambda} + K_i\right) + T\left(j\omega\right)^{\lambda+2} + \left(j\omega\right)^{\lambda+1} = 0 \tag{3.27}$$

Denklem (3.27)'de verilen matematiksel ifadenin çözülebilmesi için aşağıda verilen Denklem (3.28) ve Denklem (3.29) eşitliklerinden yararlanılır:

$$j^{\lambda} = \cos\left(\frac{\lambda\pi}{2}\right) + j\sin\left(\frac{\lambda\pi}{2}\right) \tag{3.28}$$

$$e^{j\alpha} = \cos\left(\alpha\right) + j\sin\left(\alpha\right) \tag{3.29}$$

Denklem (3.28) ve Denklem (3.29) kullanılarak Denklem (3.27) yeniden düzenlenirse aşağıda verilen Denklem (3.30) elde edilir.

$$\begin{aligned} &T\omega^{\lambda+2}\left[\cos\left(\left(\lambda+2\right)\frac{\pi}{2}\right) + j\sin\left(\left(\lambda+2\right)\frac{\pi}{2}\right)\right] + \omega^{\lambda+1}\left[\cos\left(\left(\lambda+1\right)\frac{\pi}{2}\right) + j\sin\left(\left(\lambda+1\right)\frac{\pi}{2}\right)\right] + \\ &AK\left[\cos\left(\omega\theta+\phi\right) - j\sin\left(\omega\theta+\phi\right)\right]\left[K_p\omega^{\lambda}\left(\cos\left(\frac{\lambda\pi}{2}\right) + j\sin\left(\frac{\lambda\pi}{2}\right)\right) + K_i\right] = 0 \end{aligned} \tag{3.30}$$

Denklem (3.30) reel ve sanal olmak üzere iki ayrı kısımdan oluşmaktadır. Eşitliğin sonucunu bulabilmek için denklem iki ayrı parçaya ayrılır ve denklemin reel kısmı ile sanal kısmı ayrı ayrı sıfıra eşitlenir. Gerekli işlemler yapıldığında aşağıda verilen iki eşitlik elde edilir:

$$\begin{aligned} &T\omega^{\lambda+2}\cos\left(\left(\lambda+2\right)\frac{\pi}{2}\right) + \omega^{\lambda+1}\cos\left(\left(\lambda+1\right)\frac{\pi}{2}\right) + AKK_p\omega^{\lambda}\cos\left(\omega\theta+\phi\right)\cos\left(\frac{\lambda\pi}{2}\right) + \\ &AKK_p\omega^{\lambda}\sin\left(\omega\theta+\phi\right)\sin\left(\frac{\lambda\pi}{2}\right) + AKK_i\cos\left(\omega\theta+\phi\right) = 0 \end{aligned} \tag{3.31}$$

$$T\omega^{\lambda+2}\sin\left(\left(\lambda+2\right)\frac{\pi}{2}\right)+\omega^{\lambda+1}\sin\left(\left(\lambda+1\right)\frac{\pi}{2}\right)+AKK_p\omega^{\lambda}\cos\left(w\theta+\phi\right)\sin\left(\frac{\lambda\pi}{2}\right)- \\ AKK_p\omega^{\lambda}\sin\left(\omega\theta+\phi\right)\cos\left(\frac{\lambda\pi}{2}\right)-AKK_i\sin\left(\omega\theta+\phi\right)=0 \tag{3.32}$$

Reel ve sanal kısımlar ayrı ayrı elde edildikten sonra, her iki denklemin çözülmesiyle kesir dereceli PI denetleyicinin kazanç parametreleri $\left(K_p,K_i\right)$ için denklemler elde edilir. K_p ve K_i için kararlılık denklemlerinin elde edilebilmesi için aşağıdaki trigonometrik açılımların bilinmesinde fayda vardır.

$$\cos\left(a-b\right)=\cos\left(a\right)\cos\left(b\right)+\sin\left(a\right)\sin\left(b\right) \tag{3.33}$$

$$\sin\left(a-b\right)=\sin\left(a\right)\cos\left(b\right)-\cos\left(a\right)\sin\left(b\right) \tag{3.34}$$

Kesir dereceli PI denetleyici parametreleri için elde edilen eşitlikler Denklem (3.35) ve Denklem (3.36)'te verilmiştir.

$$K_p=\frac{T\omega^{\lambda+2}\cos\left(\left(\lambda+2\right)\frac{\pi}{2}\right)+\omega^{\lambda+1}\cos\left(\left(\lambda+1\right)\frac{\pi}{2}\right)+AKK_i\cos\left(\omega\theta+\phi\right)}{-AK\omega^{\lambda}\cos\left(\omega\theta+\phi-\frac{\lambda\pi}{2}\right)} \tag{3.35}$$

$$K_i=\frac{T\omega^{\lambda+2}\sin\left(\omega\theta+\phi+\pi\right)+\omega^{\lambda+1}\sin\left(\omega\theta+\phi+\frac{\pi}{2}\right)}{AK\sin\left(\frac{\lambda\pi}{2}\right)} \tag{3.36}$$

K_p ve K_i için kararlılık denklemleri elde edildikten sonra belirli kazanç ve faz payı değerleri için kararlılık bölgeleri K_p-K_i düzleminde çizilebilir. Kararlılık bölgelerinin elde edilebilmesi için K_p-K_i düzleminde RRB ve CRB eğrileri üst üste çizilmelidir. Her iki eğrinin oluşturduğu ortak alan kararlılık bölgesi olarak adlandırılır.

3.3. Kesir Dereceli Zaman Gecikmeli Kararsız Bir Sistem İçin Kararlılık Denklemlerinin Elde Edilmesi

Bu bölümde, kesir dereceli kararsız ve zaman gecikmeli bir sistemin kesir dereceli PI denetleyici kontrolü altında belirli faz ve kazanç payları için kararlılık bölgelerinin elde edilmesi anlatılmıştır. Kararlılık bölgelerinin elde edilebilmesi gerekli matematiksel işlemler gösterilmiş ve kesir dereceli PI denetleyici ile kesir dereceli kararsız zaman gecikmeli sistemin parametrelerine bağlı olarak kararlılık denklemleri

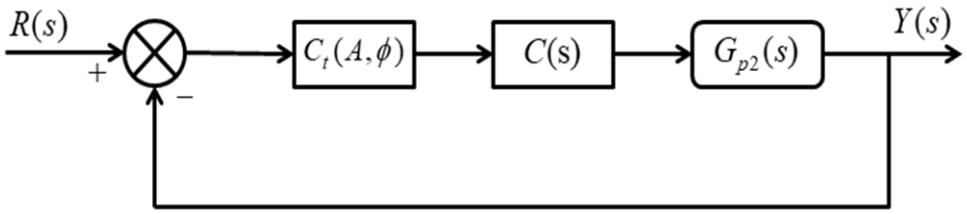
elde edilmiştir. Bu bölümde matematiksel altyapı anlatılacak elde edilen sonuçlar ise Bulgular ve Tartışma bölümünde sunulacaktır.

Kesir dereceli kararsız zaman gecikmeli sistemin transfer fonksiyonu aşağıda verilen transfer fonksiyonu ile verildiği kabul edilmiştir.

$$G_{p2}(s)=\frac{Ke^{-\theta s}}{Ts^{\alpha}-1} \tag{3.37}$$

Burada, K = Süreç transfer fonksiyonu kazancı, T = Zaman sabiti, α = Sistemin kesirli derecesi ve θ = Zaman gecikmesi olarak adlandırılır.

Denetleyici olarak kesir dereceli PI denetleyici kullanılmıştır. Kesir dereceli PI denetleyici ve Kazanç-Faz Payı Test Edicisini transfer fonksiyonları Denklem (3.16) ve Denklem (3.17)'de verilmiştir. Kesir dereceli PI denetleyici ile kontrol edilen birinci derece kesir dereceli kararsız zaman gecikmeli sistemin belirli kazanç ve faz payları değerlerinde kararlılık bölgelerini elde edebilmek için sisteme seri olarak Kazanç-Faz Payı Test Edicisi eklenmiştir. Kazanç-Faz Payı Test Edicisi $C_t(A,\phi)$, kesir dereceli PI denetleyici transfer fonksiyonu $C(s)$ ve birinci derece kararsız zaman gecikmeli sistem $G_{p2}(s)$ ile gösterilmiştir. Söz konusu kontrol sistemi Şekil (3.4)'te gösterilmiştir.



Şekil 3.4. Kararsız sistem içeren kontrol sistemi

Şekil (3.4)'te gösterilen kesir dereceli PI denetleyici ile kontrol edilen sistemin açık çevrim ve kapalı çevrim transfer fonksiyonları Denklem (3.38) ve Denklem (3.39)'da verilmiştir.

$$C_t(A,\phi)C(s)G_{p2}(s) \tag{3.38}$$

$$\frac{Y(s)}{R(s)}=\frac{C_t(A,\phi)C(s)G_{p2}(s)}{1+C_t(A,\phi)C(s)G_{p2}(s)} \tag{3.39}$$

Buna göre sistemin karakteristik denklemi Denklem (3.40)'ta gösterilmiştir.

$$P\left(s;K_p,K_i,\lambda\right)=1+C_t\left(A,\phi\right)C\left(s\right)G_{p2}\left(s\right)=0 \tag{3.40}$$

Süreç transfer fonksiyonu, kesir dereceli PI denetleyici transfer fonksiyonu ve Kazanç-Faz Payı Test Edicisinin transfer fonksiyonu sistemin karakteristik denkleminde yerine yazıldığında Denklem (3.41) elde edilir.

$$P\left(s;K_p,K_i,\lambda\right)=1+Ae^{-j\phi}\frac{K_ps^{\lambda}+K_i}{s^{\lambda}}\frac{K}{Ts^{\alpha}-1}e^{-\theta s}=0 \tag{3.41}$$

Denklem (3.41) üzerinde gerekli düzenlemeler yapıldıktan sonra aşağıda verilen eşitlik elde edilir:

$$P\left(s;K_p,K_i,\lambda\right)=AKe^{-j\phi}e^{-\theta s}\left(K_ps^{\lambda}+K_i\right)+Ts^{\lambda+\alpha}-s^{\lambda}=0 \tag{3.42}$$

Bölüm (3.2)'ye benzer şekilde Kesir dereceli PI denetleyici ile denetlenen birinci derece kesir dereceli kararsız sistemin kararlılık bölgelerinin elde edilebilmesi için Gerçek Kök Sınırı (Real Root Boundary-RRB) ve Karmaşık Kök Sınırı (Complex Root Boundary-CRB) eşitliklerinin kullanılması gerekmektedir. RRB ve CRB eşitlikleri daha önce Denklem (3.23) ve Denklem (3.24)'te verilmişti.

RRB değerinin bulunması için Denklem (3.42)'de verilen sistemin karakteristik denkleminde $s=0$ yazılmalıdır. Bu durumda karakteristik denklem aşağıda verilen eşitliğe dönüşür:

$$P\left(0;K_p,K_i,\lambda\right)=AKe^{-j\phi}e^{-\theta.0}\left(K_p.0^{\lambda}+K_i\right)+T.0^{\lambda+\alpha}-0^{\lambda}=0 \tag{3.43}$$

Gerekli sadeleştirme işlemleri yapıldığında:

$$P\left(0;K_p,K_i,\lambda\right)=AKe^{-j\phi}K_i=0 \tag{3.44}$$

Elde edilir. Denklem (3.44) için gerekli çözüm yapıldığında RRB için $K_i=0$ olarak bulunur. İlk eşitliğin sonucunun bulunmasının ardından bir sonraki aşama ise CRB değerinin bulunmasıdır. CRB değerini elde edebilmek için Denklem (3.43) ile verilen sistemin karakteristik denkleminde $s=j\omega$ yazılmalıdır.

$$P\left(j\omega;K_p,K_i,\lambda\right)=AKe^{-j(\omega\theta+\phi)}\left(K_p\left(j\omega\right)^{\lambda}+K_i\right)+T\left(j\omega\right)^{\lambda+\alpha}-\left(j\omega\right)^{\lambda}=0 \tag{3.45}$$

Denklem (3.45) ile verilen eşitliğin çözülebilmesi için Denklem (3.28) ve (3.29)'dan yararlanılır.

Gerekli işlemler yapıldıktan sonra:

$$T\omega^{\lambda+\alpha}\left[\cos\left(\left(\lambda+\alpha\right)\frac{\pi}{2}\right)+j\sin\left(\left(\lambda+\alpha\right)\frac{\pi}{2}\right)\right]-\omega^{\lambda}\left[\cos\left(\frac{\lambda\pi}{2}\right)+j\sin\left(\frac{\lambda\pi}{2}\right)\right]+ \\ AK\left[\cos\left(\omega\theta+\phi\right)-j\sin\left(\omega\theta+\phi\right)\right]\left[K_p\omega^{\lambda}\left(\cos\left(\frac{\lambda\pi}{2}\right)+jK_p\omega^{\lambda}\sin\left(\frac{\lambda\pi}{2}\right)\right)+K_i\right]=0 \tag{3.46}$$

Denklem (3.46)'nın reel ve sanal kısımları ayrı ayrı sıfıra eşitlenirse:

$$T\omega^{\lambda+\alpha}\cos\left(\left(\lambda+\alpha\right)\frac{\pi}{2}\right)-\omega^{\lambda}\cos\left(\frac{\lambda\pi}{2}\right)+AKK_p\omega^{\lambda}\cos\left(\omega\theta+\phi\right)\cos\left(\frac{\lambda\pi}{2}\right)+ \\ AKK_p\omega^{\lambda}\sin\left(\omega\theta+\phi\right)\sin\left(\frac{\lambda\pi}{2}\right)+AKK_i\cos\left(\omega\theta+\phi\right)=0 \tag{3.47}$$

$$T\omega^{\lambda+\alpha}\sin\left(\left(\lambda+\alpha\right)\frac{\pi}{2}\right)-\omega^{\lambda}\sin\left(\frac{\lambda\pi}{2}\right)+AKK_p\omega^{\lambda}\cos\left(\omega\theta+\phi\right)\sin\left(\frac{\lambda\pi}{2}\right)- \\ AKK_p\omega^{\lambda}\sin\left(\omega\theta+\phi\right)\cos\left(\frac{\lambda\pi}{2}\right)-AKK_i\sin\left(\omega\theta+\phi\right)=0 \tag{3.48}$$

Elde edilir. Reel ve sanal kısımlar için ayrı ayrı denklemler elde edildikten sonra, elde edilen bu denklemler eşzamanlı çözülerek kesir dereceli PI denetleyici kazanç parametreleri $\left(K_p,K_i\right)$ için kontrol edilen sistemin parametrelerine bağlı kararlılık denklemleri elde edilir. K_p ve K_i için denklemlerin elde edilebilmesi için Denklem (3.33) ve Denklem (3.34) ile verilen eşitlikler de kullanılmalıdır. Gerekli düzenlemeler yapıldıktan sonra K_p ve K_i için Denklem (3.49) ve Denklem (3.50) elde edilir.

$$K_p=\frac{T\omega^{\lambda+\alpha}\cos\left(\left(\lambda+\alpha\right)\frac{\pi}{2}\right)-\omega^{\lambda}\cos\left(\frac{\lambda\pi}{2}\right)+AKK_i\cos\left(\omega\theta+\phi\right)}{-AK\omega^{\lambda}\cos\left(\omega\theta+\phi-\frac{\lambda\pi}{2}\right)} \tag{3.49}$$

$$K_i=\frac{T\omega^{\lambda+\alpha}\sin\left(\omega\theta+\phi+\frac{\alpha\pi}{2}\right)-\omega^{\lambda}\sin\left(\omega\theta+\phi\right)}{AK\sin\left(\frac{\lambda\pi}{2}\right)} \tag{3.50}$$

4. BULGULAR VE TARTIŞMA

Bu bölümde, 3. Bölümde verilen integratörlü artı zaman gecikmeli sistem ve kesir dereceli kararsız zaman gecikmeli sistem için matematiksel denklemlerle ifade edilen kararlılık denklemleri kullanılarak her iki sistem için kararlılık bölgeleri elde edilecektir. Kararlılık bölgelerinin elde edilmesi için RRB ve CRB değerleri her iki sistem için eşzamanlı çözülmüş ve elde edilen sonuçlar aynı grafik üzerinde çizdirilmiştir. Her iki eşitliğin oluşturduğu ortak alan kararlılık bölgesini oluşturmaktadır. Her iki sistem için de RRB eşitliği $K_i = 0$ olarak bulunmuştur. Kararlılık bölgeleri, integratörlü artı zaman gecikmeli sistem için Süreç transfer fonksiyonu kazancı (K), süreç transfer fonksiyonu zaman sabiti (T), zaman gecikmesi, (θ) kesir dereceli PI denetleyicinin kesirli integral derecesine (λ), kazanç payı (A) ve faz payı (ϕ) parametrelerine bağlı olarak elde edilmiştir.

Belirtilen parametrelere bağlı olarak kararlılık bölgeleri edilmiş ve bu parametreler için farklı değerler kullanılarak kararlılık bölgelerinin değişimi üzerine etkileri incelenmiştir.

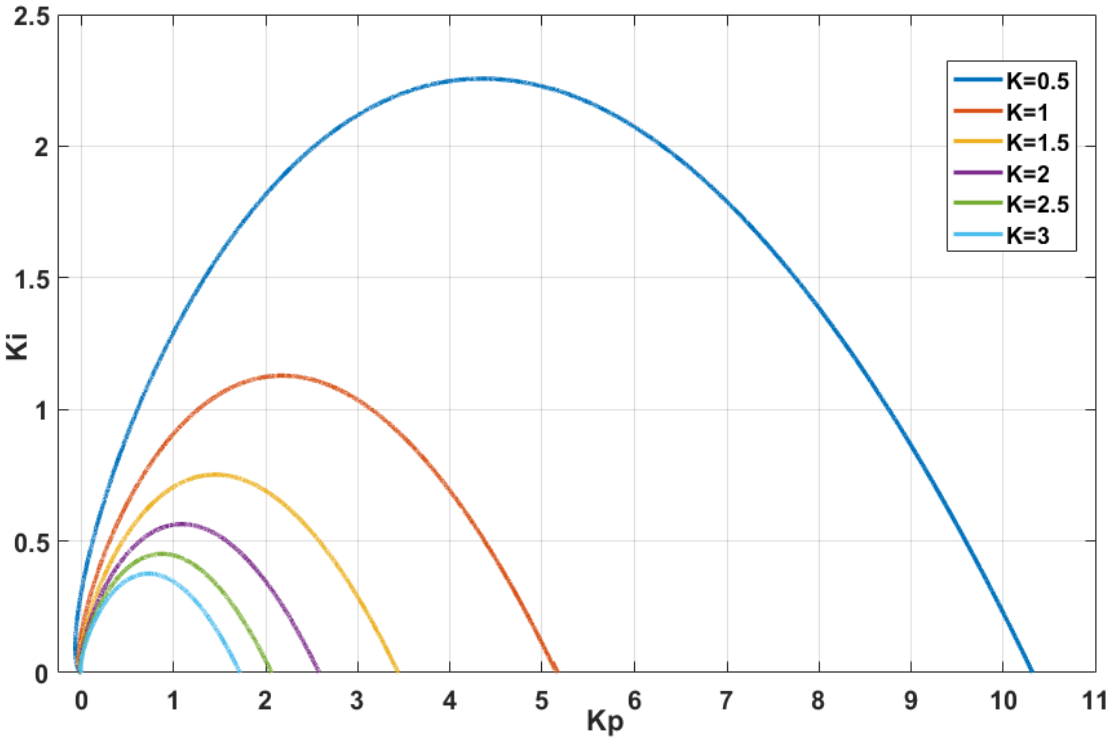
Kesir dereceli kararsız artı zaman gecikmeli sistem için ise kararlılık bölgeleri yukarıda verilen parametrelere ek olarak sistemin kesirli derecesi (α) 'ya bağlı olarak elde edilmiştir. Ayrıca elde edilen kararlılık bölgelerinin farklı noktalarından K_p ve K_i değerleri alınarak birim basamak cevapları incelenmiş ve denetleyicinin hangi parametreleri için daha iyi birim basamak cevaplarının elde edildiği gözlemlenmiştir.

4.1. İntegratörlü Artı Zaman Gecikmeli Sistem İçin Kararlılık Bölgeleri

İlk olarak integratörlü artı zaman gecikmeli sistem için kararlılık bölgeleri gösterilecektir. İntegratörlü artı zaman gecikmeli sistem için kararlılık denklemlerinin elde edilişi Materyal ve Metot bölümünde detaylı bir şekilde anlatılmıştı. Bu bölümde, Materyal ve Metot bölümünde PI^{λ} denetleyicinin oransal kazanç ve integral kazancı parametreleri (K_p, K_i) için elde edilen kararlılık denklemleri kullanılarak belirli faz ve kazanç payları için kararlılık bölgelerinin değişimi incelenecektir. İlk olarak sistem ve denetleyici parametrelerinin etkileri tek tek incelenecek, daha sonra parametrelerin karma değişimi şeklinde kararlılık bölgeleri elde edilecektir.

4.1.1. Süreç Transfer Fonksiyonu Kazancının Kararlılık Bölgelerinin Değişimi Üzerine Etkisi

Süreç transfer fonksiyonu kazancının (K) kararlılık bölgelerinin değişimi üzerine etkisi Şekil (4.1)'de gösterilmiştir. Yapılan çalışmada, K değeri [0.5-3] aralığında belli oranlarla değiştirilerek kararlılık eğrilerinin oluşturduğu kararlılık bölgelerinin değişimi incelenmiştir. Şekilden (4.1)'den de görüldüğü üzere, süreç transfer fonksiyonu kazancının değerinde meydana gelen herhangi bir artıştan kararlılık bölgeleri olumsuz etkilemekte ve kararlılık bölgeleri küçülmektedir. K değerinin artmasıyla kararlılık bölgelerinin tepe noktaları ve bitiş noktaları giderek küçülmektedir. Ancak, başlangıç noktalarında değişim olmamıştır. K değerleri için varsayılan aralıkta en büyük kararlılık bölgesi $K = 0.5$ değeri için elde edilirken, $K = 3$ olarak kabul edildiğinde en küçük kararlılık bölgesi alanı elde edilmiştir. K değerinin artmasıyla birlikte kararlılık bölgelerinin alanında küçülme meydana gelmektedir. Dolayısıyla, süreç transfer fonksiyonu kazancı (K) ile kararlılık bölgeleri arasında ters orantı bulunmaktadır denilebilir.

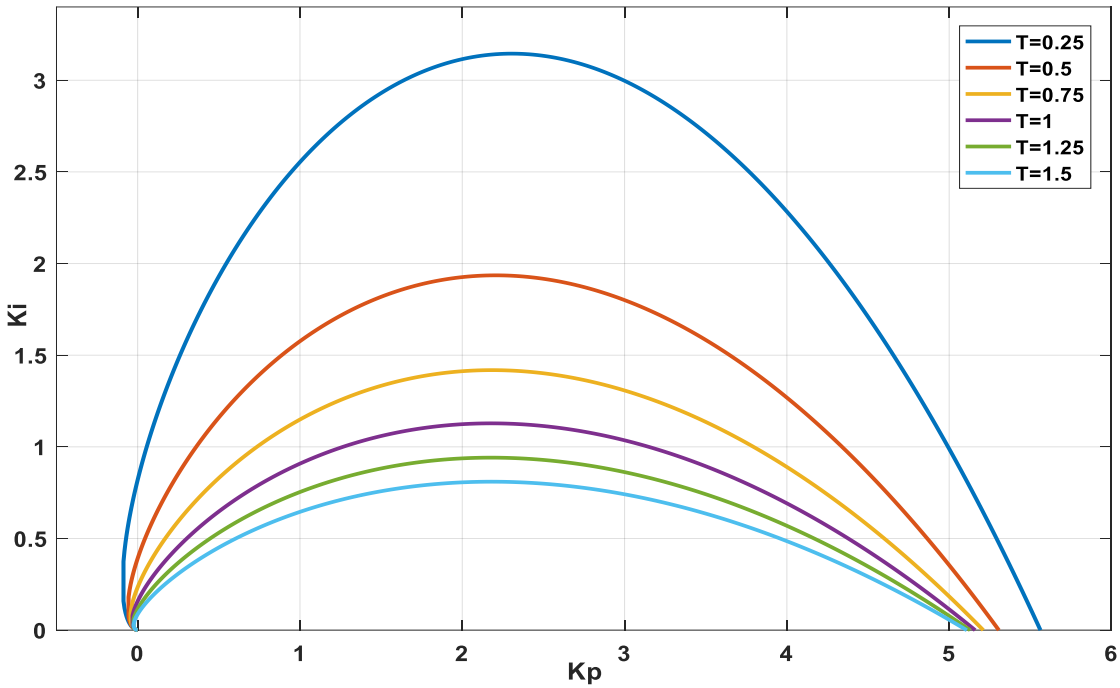


Şekil 4.1. Süreç transfer fonksiyonu kazancının kararlılık bölgelerine etkisi

Şekil (4.1)'de kararlılık bölgelerinin elde edilmesi için diğer sistem ve denetleyici parametreleri süreç transfer fonksiyonu zaman sabiti $T=1$, zaman gecikmesi: $\theta=0.2$, kesir dereceli PI denetleyicinin kesirli integral derecesi: $\lambda=0.75$, kazanç payı: $A=1$ ve faz payı: $\phi=0$ olarak varsayılmıştır.

4.1.2. Süreç Transfer Fonksiyonu Zaman Sabitinin Kararlılık Bölgelerinin Değişimi Üzerine Etkisi

Kararlılık bölgelerinin değişimi üzerine etkili olan bir diğer parametre ise süreç transfer fonksiyonunun zaman sabitidir. Şekil (4.2)'de süreç transfer fonksiyonu zaman sabitinin [0.25-1.5] değer aralığındaki değişimine bağlı olarak kararlılık bölgelerinde meydana gelen değişim gösterilmiştir. Süreç transfer fonksiyonu kazancının kararlılık bölgelerine etkisi gibi T değerinde meydana gelen artışın da integratörlü artı zaman gecikmeli sistem için kararlılık bölgeleri üzerine olumsuz etkileri görülmektedir. T değerinin arttırılmasıyla beraber kararlılık eğrileri daralmakta, tepe noktaları küçülmekte ve bunun sonucunda kararlılık eğrilerinin oluşturduğu alan giderek küçülmektedir. Varsayılan aralık içerisinde en büyük kararlılık bölgesi $T=0.25$ olarak kabul edildiğinde elde edilirken, en küçük kararlılık bölgesi $T=1.5$ olarak kabul edildiğinde elde edilmiştir.

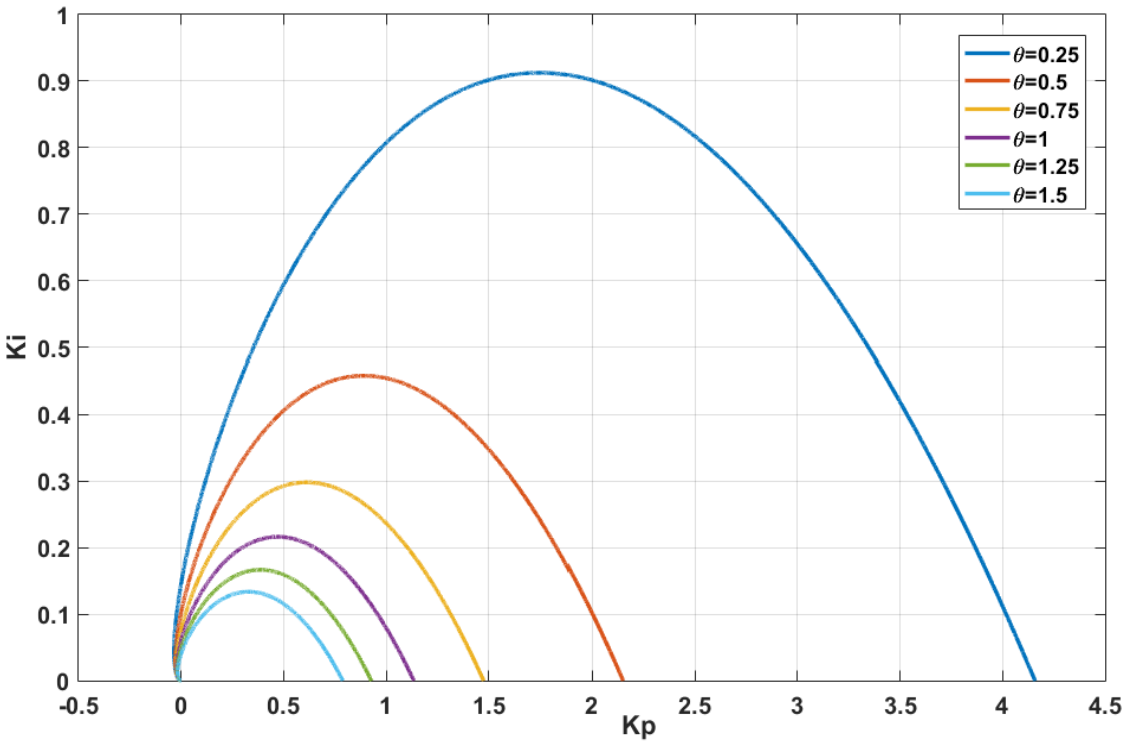


Şekil 4.2. Süreç transfer fonksiyonu zaman sabitinin kararlılık bölgelerine etkisi

Şekil (4.2)'de kararlılık eğrilerinin oluşturduğu bölgeleri belirleyebilmek için sistemin ve denetleyicinin parametreleri süreç transfer fonksiyonu kazancı $K=1$, zaman gecikmesi $\theta=0.2$, kesir dereceli PI denetleyicinin kesirli integral derecesi $\lambda=0.75$, kazanç payı $A=1$ ve faz payı $\phi=0$ olarak kabul edilmiştir.

4.1.3. Zaman Gecikmesinin Değişiminin Kararlılık Bölgeleri Üzerine Etkisi

Zaman gecikmesinin kararlılık üzerine olumsuz etkileri bilinmektedir. Bu kısımda amaç kararlılık eğrilerinin oluşturduğu alanların zaman gecikmesiyle değişimini incelemektir ve zaman gecikmesinin kararlılık bölgeleri üzerine etkisini grafiksel olarak ortaya koymaktır. Şekil (4.3)'te zaman gecikmesinin değişimine bağlı olarak kararlılık bölgelerinin değişimi görülmektedir. Şekilden de görüldüğü üzere kontrol sisteminde zaman gecikmesi (θ) değeri büyüdükçe kararlılık eğrileri daralmakta ve küçülmektedir. Dolayısıyla kararlılık bölgeleri de küçülmektedir. Zaman gecikmesi [0.25-1.5] aralığında sabit oranlarda arttırılmış ve söz konusu aralıkta en büyük kararlılık bölgesi $\theta=0.25$ değeri için elde edilirken, $\theta=1.5$ değeri için en küçük kararlılık bölgesi elde edilmiştir.

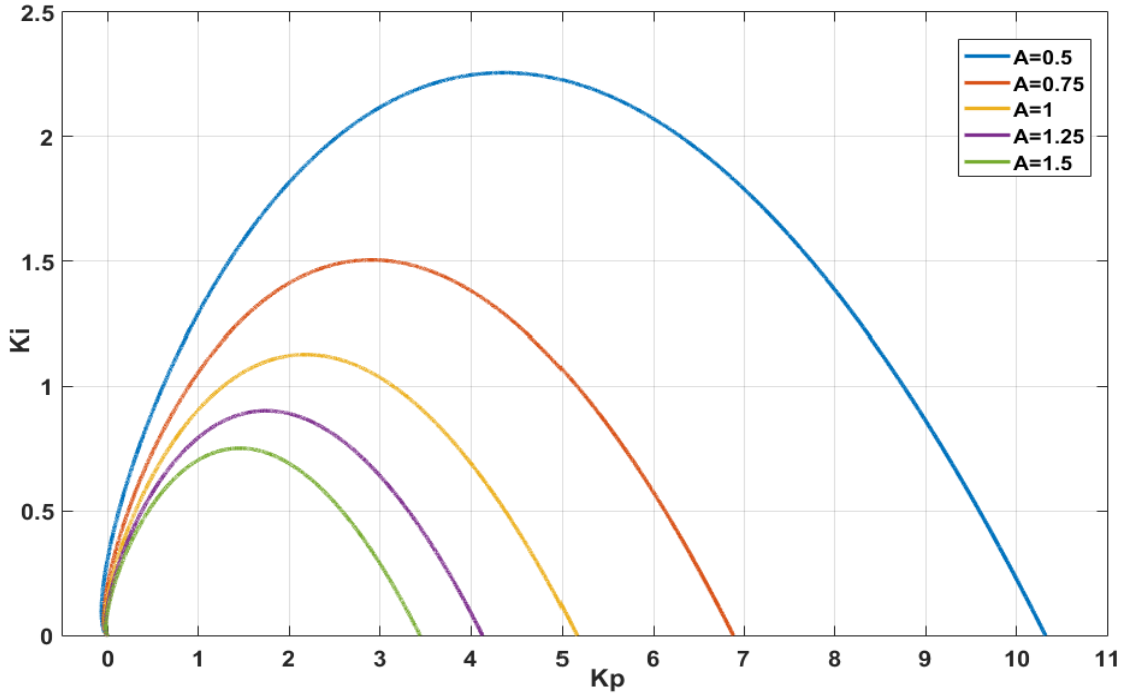


Şekil 4.3. Zaman gecikmesinin değişiminin kararlılık bölgelerine etkisi

Şekil (4.3)'te zaman gecikmesine bağlı kararlılık bölgelerinin değişimini incelemek için sistem ve denetleyici parametreleri; süreç transfer fonksiyonu kazancı: $K=1$, süreç transfer fonksiyonu zaman sabiti: $T=1$, kesir dereceli PI denetleyicinin kesirli integral derecesi: $\lambda=0.75$, kazanç payı: $A=1$ ve faz payı: $\phi=0$ olarak kabul edilmiştir.

4.1.4. Kazanç Payının Kararlılık Bölgeleri Üzerine Etkisi

Süreç transfer fonksiyonu parametrelerinin kararlılık bölgeleri üzerine etkileri incelendikten sonra Kazanç-Faz Payı Test Edicisinin parametrelerinin (kazanç payı- A ve faz payı-ϕ) kararlılık bölgeleri incelenecektir. Şekil (4.4)'te değişen kazanç payı değerlerine karşılık kararlılık bölgelerinin değişimi verilmiştir. Kazanç payı (A), [0.5-1.5] aralığında belli oranlarla değiştirilmiş ve bu değişimlerle beraber kararlılık bölgelerinin değişimi şekilde görülmektedir. İntegratörlü kararlı zaman gecikmeli sistemde kazanç payında meydana gelen artış kararlılık eğrilerinin daralmasına ve dolayısıyla daha küçük kararlılık bölgelerinin oluşmasına neden olmuştur. $A=0.5$ için en geniş kararlılık bölgesi elde edilmiş ve A değerinin arttırılması kararlılık bölgelerini küçültmüş ve söz konusu aralıkta en küçük kararlılık bölgesi $A=1.5$ değeri için elde edilmiştir.



Şekil 4.4. Zaman gecikmesinin değişiminin kararlılık bölgelerine etkisi

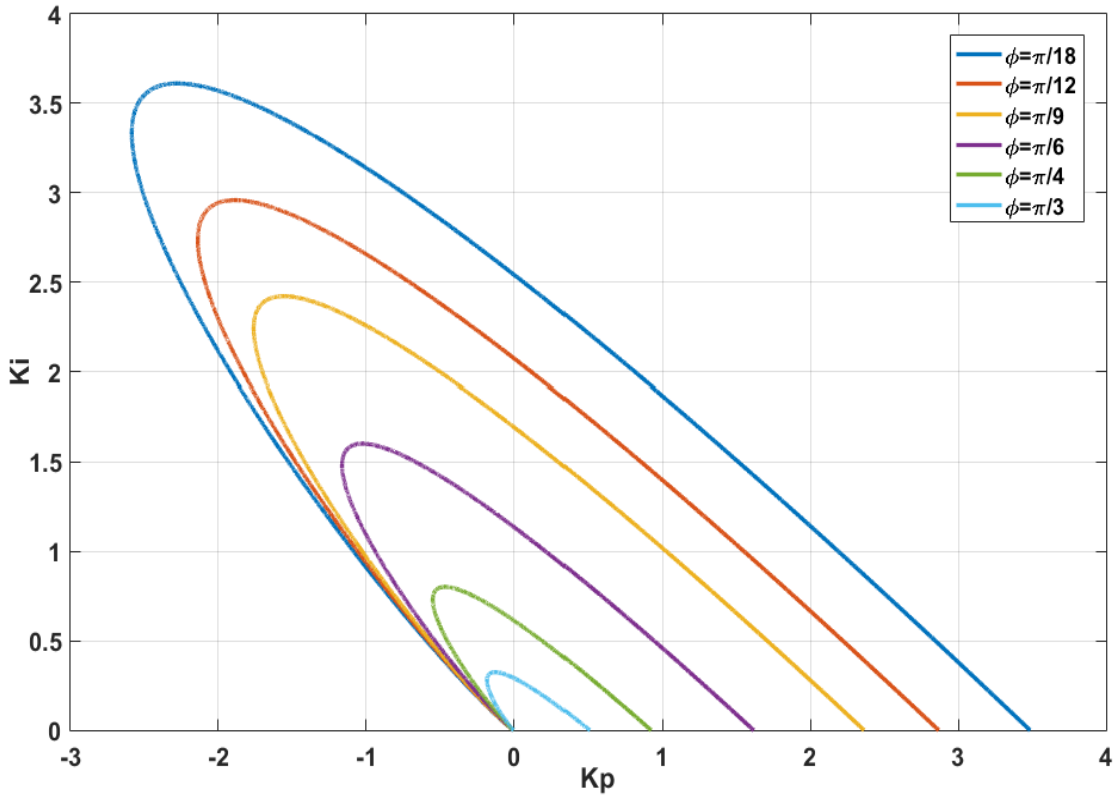
Şekil (4.4)'te kazanç payının artmasıyla kararlılık bölgelerinde meydana gelen değişimi incelemek amacıyla sistem ve denetleyicinin diğer değişkenleri; süreç transfer fonksiyonu kazancı: $K=1$, süreç transfer fonksiyonu zaman sabiti: $T=1$, kesir dereceli PI denetleyicinin kesirli integral derecesi: $\lambda=0.75$, zaman gecikmesi: $\theta=0.2$ ve faz payı: $\phi=0$ olacak şekilde kabul edilmiştir.

4.1.5. Faz Payının Kararlılık Bölgeleri Üzerine Etkisi

Kararlılık bölgelerinin değişimi üzerinde etkili olan bir diğer frekans çalışma bölgesi değişkeni de faz payıdır. İntegratör içeren zaman gecikmeli bir sistemin kararlılık bölgelerinin çeşitli faz payı değerlerine göre değişimi Şekil (4.5)' verilmiştir. Şekilden de görüldüğü üzere faz payının arttırılması kararlılık eğrilerinin daralmasına ve daha küçük kararlılık bölgeleri oluşturmasına neden olmuştur. Faz payının kararlılık eğrileri üzerindeki etkilerini incelemek amacıyla faz payı $[\pi/18-\pi/3]$ aralığında değiştirilmiş ve eğrilerin oluşturduğu kararlılık bölgelerindeki değişim gözlemlenmiştir. En büyük kararlılık bölgesi $\phi=\pi/18$ için elde edilmiş ve en küçük kararlılık bölgesi $\phi=\pi/3$ değeri için elde edilmiştir. Bu iki değer arasında faz payının artışına bağlı olarak sistemin kararlılık bölgeleri küçülmüştür. Faz payının artmasıyla beraber kararlılık eğrilerinin başlangıç noktaları değişmemiş ancak eğrilerin bitiş noktaları giderek orijine yaklaşmıştır.

Şekil (4.5)'te faz payının artmasıyla kararlılık bölgelerinde meydana gelen değişimi incelemek amacıyla sistem ve denetleyicinin diğer değişkenleri; süreç transfer fonksiyonu kazancı: $K=1$, süreç transfer fonksiyonu zaman sabiti: $T=1$, kesir dereceli PI denetleyicinin kesirli integral derecesi: $\lambda=0.75$, zaman gecikmesi: $\theta=0.2$ ve kazanç payı: $A=1$ olarak varsayılmıştır.

Faz payının kararlılık ve sistem cevabının aşma miktarı üzerine doğrudan etkisi bulunmaktadır. Dolayısıyla tasarlanan kontrol sisteminde faz payının önceden ayarlanma imkanının bulunması, sistem gereksinimlerine uygun denetleyici tasarımı için büyük önem arz etmektedir. Kazanç Faz Payı Test Edicisi ile denetleyici tasarımı yapmanın avantajlarından birisi de sistemin faz payının önceden ayarlanabilmesidir.



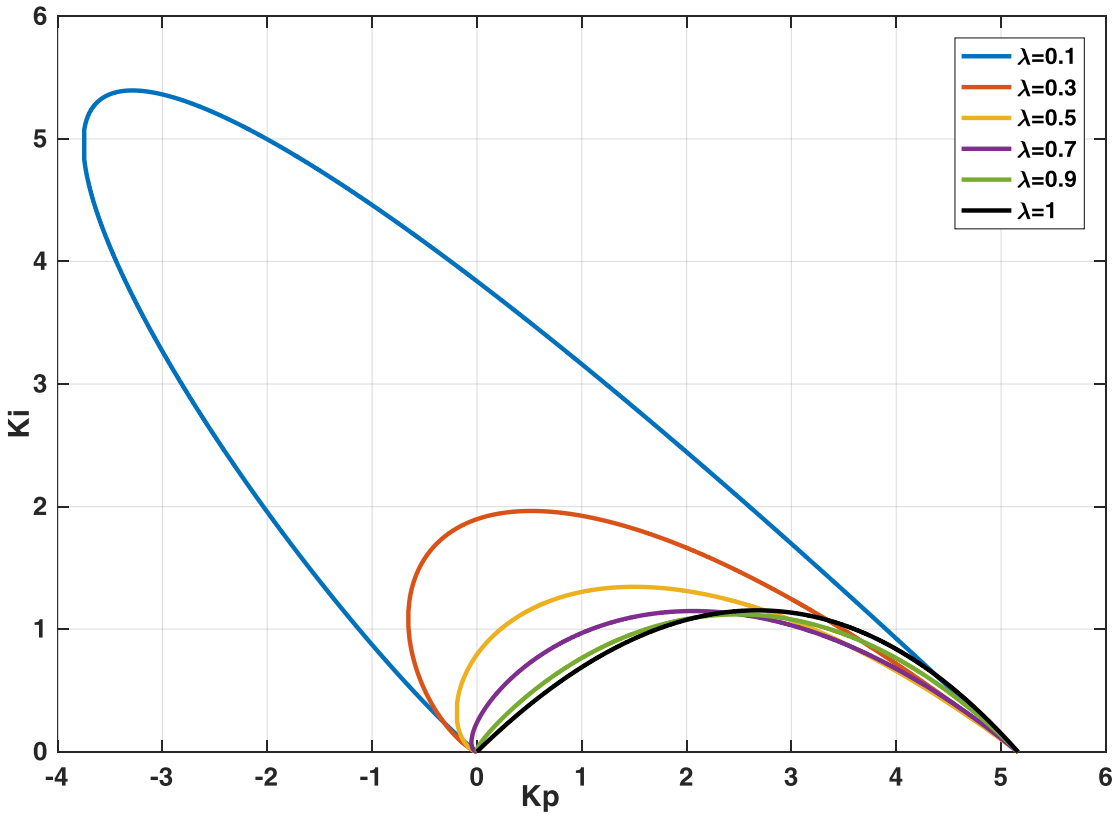
Şekil 4.5. Faz payı değişiminin kararlılık bölgelerine etkisi

4.1.6. Kesirli İntegral Derecesinin Kararlılık Bölgeleri Üzerine Etkisi

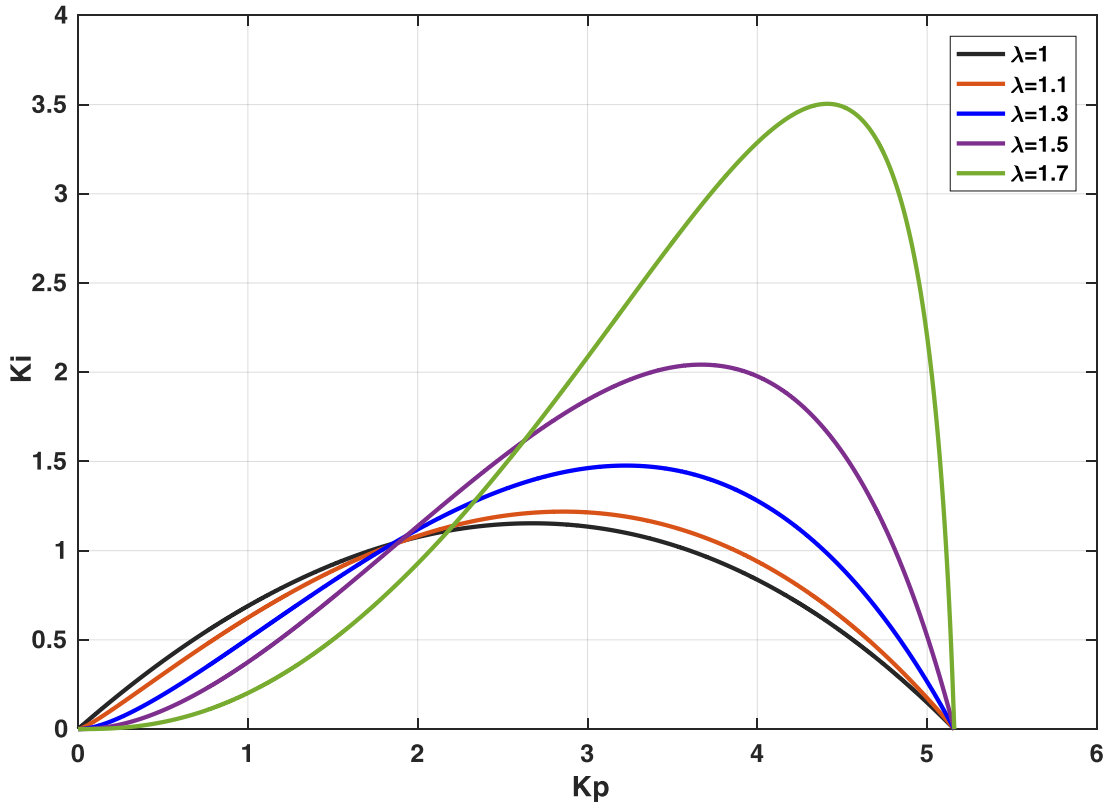
Kesir dereceli PI denetleyici ve integratör içeren zaman gecikmeli sistemden oluşan kontrol sistemi içerisinde kararlılık üzerine etkisi bulunan bir başka faktör de PI denetleyicinin kesirli integral derecesidir (λ). Şekil (4.6)'da $\lambda \leq 1$ aralığındaki değerler için elde edilen kararlılık bölgeleri verilmiş ve Şekil (4.7)'de $1 \leq \lambda \leq 1.7$ aralığı için kesirli integral derecesinin değişimine bağlı olarak kararlılık bölgeleri verilmiştir.

Kesirli integral derecesinin değişimine bağlı olarak kararlılık eğrilerinin oluşturduğu alanları gözlemleyebilmek için sistemin diğer parametreleri; süreç transfer fonksiyonu kazancı: $K=1$, süreç transfer fonksiyonu zaman sabiti: $T=1$, zaman gecikmesi: $\theta=0.2$, kazanç payı: $A=1$ ve faz payı: $\phi=0$ olarak kabul edilmiştir.

Kesirli integral derecesi $\lambda=1$ alınarak klasik PI denetleyici ile kesir dereceli PI denetleyici kararlılık bölgeleri karşılaştırılarak sistem için uygun denetleyici tipi seçilebilir. Yapılan çalışmada kesir dereceli PI denetleyiciler için daha büyük kararlılık bölgelerinin oluştuğu gözlemlenmiştir.

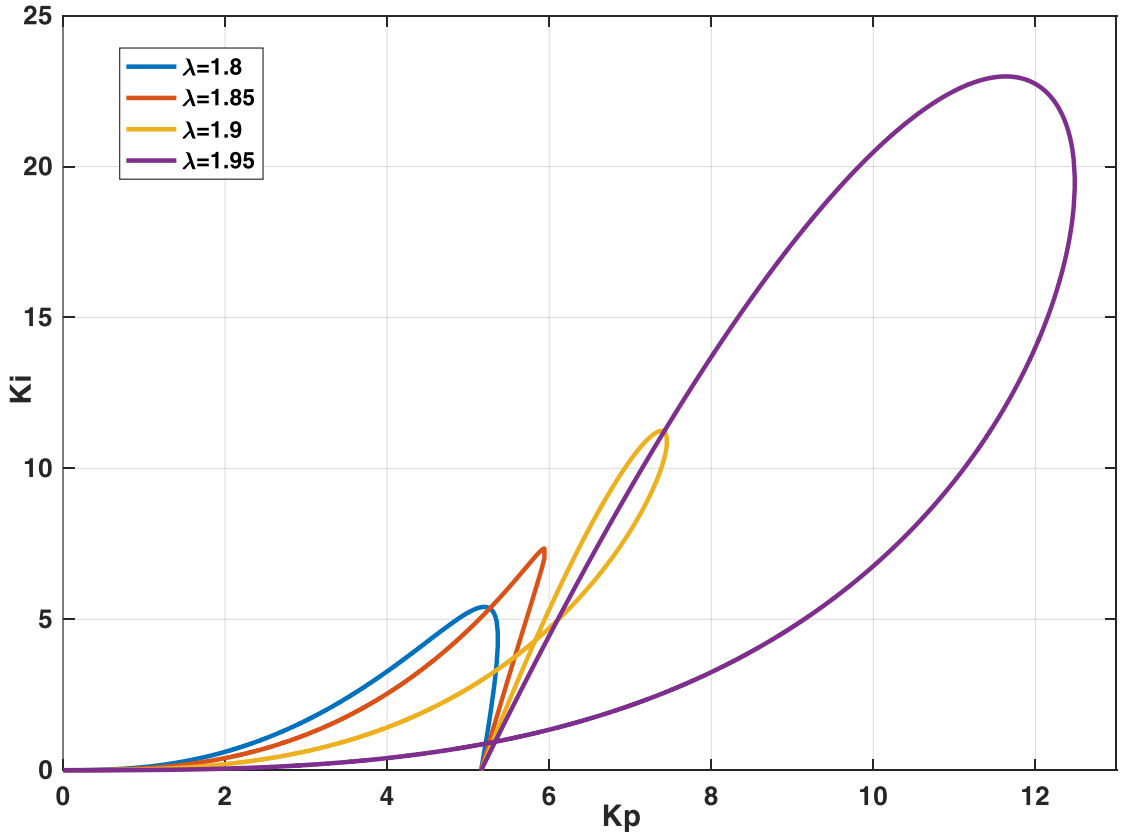


Şekil 4.6. [0.1-1] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi

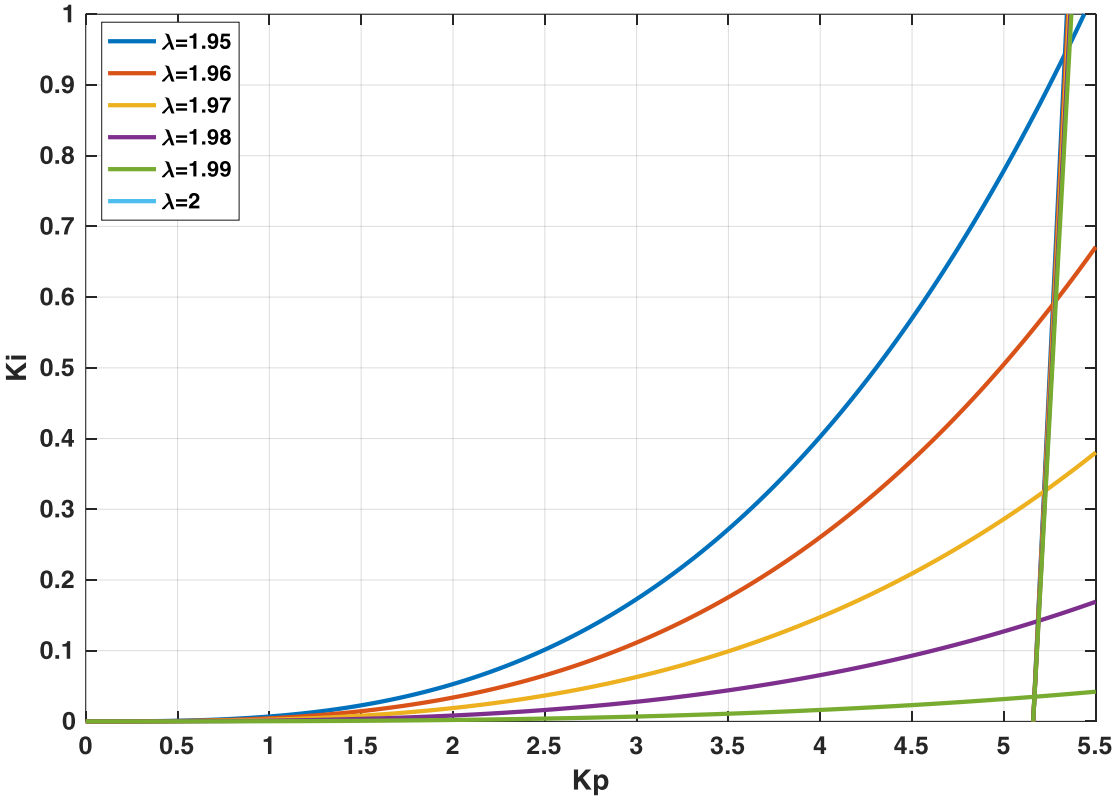


Şekil 4.7. [1-1.7] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi

Şekil (4.6) ve Şekil (4.7)'den görüldüğü üzere kesirli integral derecesinin $[0.1-1]$ aralığındaki değerleri için, λ değerinin artışına bağlı olarak kararlılık bölgeleri küçülmektedir. En büyük kararlılık bölgesi $\lambda = 0.1$ değeri için elde edilmiştir. $\lambda = 1$ değerini aldığında kararlılık bölgelerinde meydana gelen küçülme durmuş ve kararlılık bölgeleri tekrar büyümeye başlamıştır. λ değeri $[1-1.7]$ aralığında büyütüldükçe kararlılık bölgeleri de artmaktadır. Bu aralıkta Şekil (4.7)'den de görüleceği üzere en büyük kararlılık bölgesi $\lambda = 1.7$ olarak kabul edildiğinde gözlemlenmiştir. Ancak Şekil (4.8)'de görüldüğü üzere $\lambda \geq 1.9$ değerleri için kararlılık bölgeleri çok küçülmekte ve kesirli integral derecesi 2'ye yaklaştıkça kararlılık bölgelerinin oluştuğu alan sıfıra yaklaşmaktadır. Şekil (4.9)'dan da görüleceği üzere $\lambda = 2$ değeri için herhangi bir kararlılık bölgesi elde edilememiştir.



Şekil 4.8. [1.8-1.95] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi



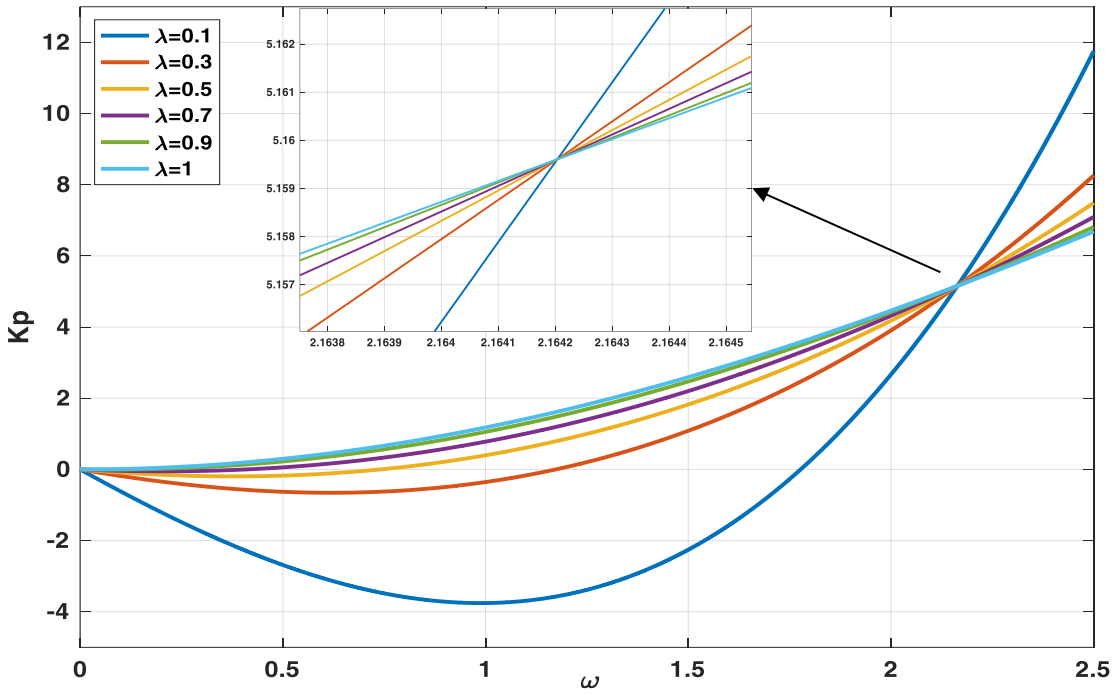
Şekil 4.9. [1.95-2] Aralığında kesirli integral derecesinin kararlılık bölgelerine etkisi

4.1.7. İntegratörlü Sistemler İçin Kritik Frekans

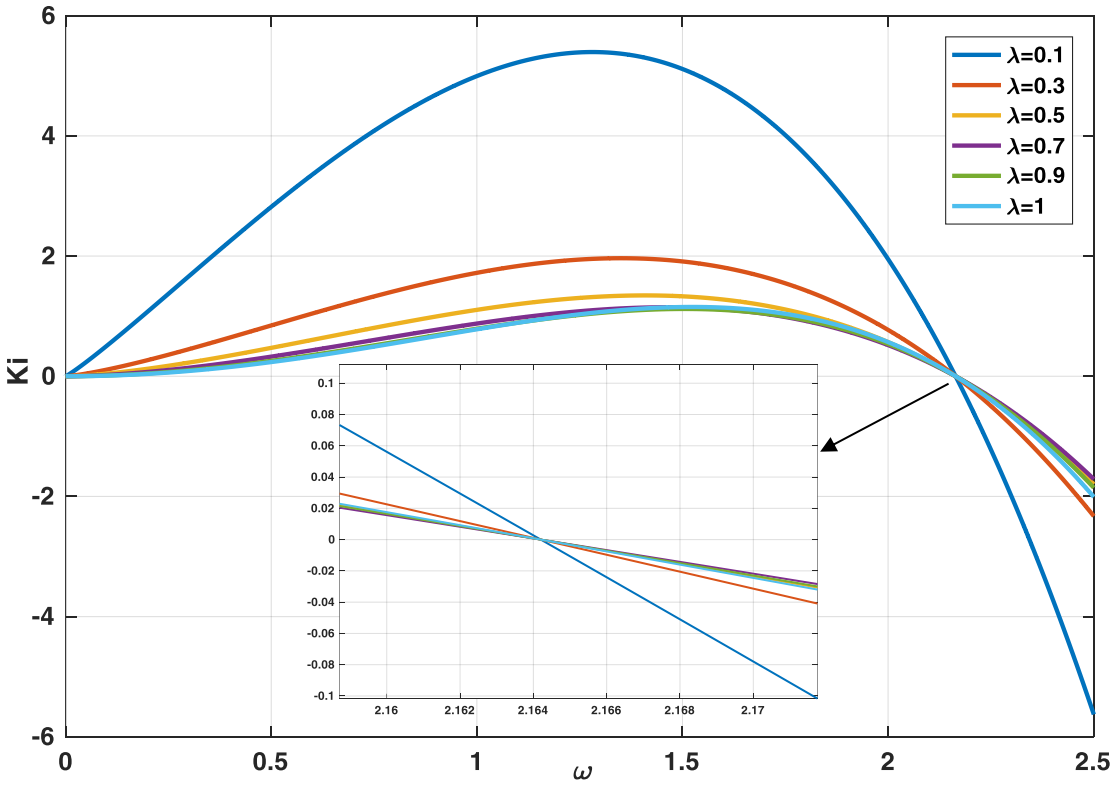
Kararlılık bölgelerinin elde edilmesinde önemli bir diğer nokta kritik frekans (ω_{cr}) değeridir. Kararlılık eğrilerinin tamamlandıkları frekans değeri kritik frekans değeri olarak adlandırılır. Şekil (4.10) ve Şekil (4.11)'de PI^{λ} denetleyicinin farklı kesirli integral derecelerine karşılık K_p **ve** K_i değerleri elde edilmiş ve bu elde edilen değerler üst üste çizdirilerek kritik frekans değeri bulunmuştur. $\omega - K_p$ düzleminde frekans değerinin artmasıyla beraber K_p eğrileri kritik frekans değerinde çakışmakta ve eşit değer almaktadırlar. $\omega - K_i$ düzleminde ise sıfırdan başlayan K_i eğrileri çeşitli değerler almakta ve kritik frekans değerinde tekrar sıfıra eşit olmaktadırlar.

Burada kritik frekans değerini belirlemek için kesir integral derecesi λ, [0.1-1] aralığında belli oranlarla değiştirilmiş ve sistemin diğer parametreleri ise; süreç transfer fonksiyonu kazancı: $K=1$, süreç transfer fonksiyonu zaman sabiti: $T=1$, zaman gecikmesi: $\theta=0.2$, kazanç payı: $A=1$ ve faz payı: $\phi=0$ olarak kabul edilmiştir.

Her iki şekilden de görüldüğü üzere belirtilen sistem parametreleri için kritik frekans değeri $\omega_{cr} \cong 2.1642 \ \ rad/sn$ olarak bulunmuştur.

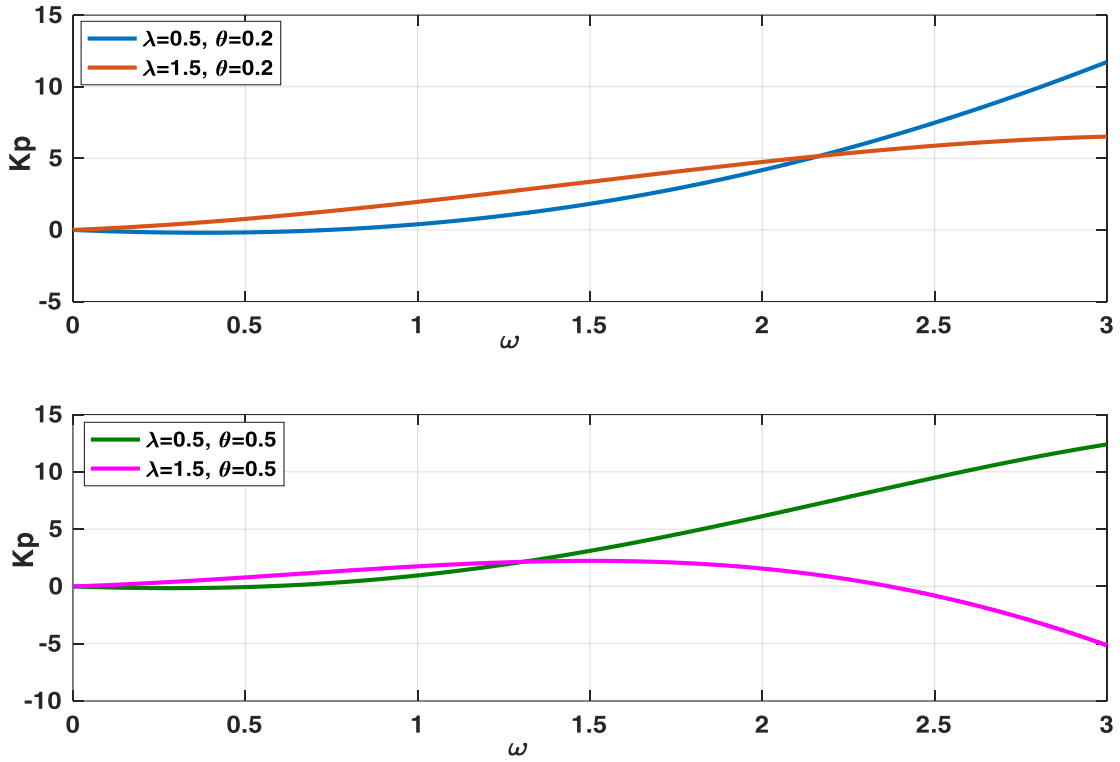


Şekil 4.10. $\boldsymbol{\omega - K_p}$ düzleminde kritik frekans değeri $(\boldsymbol{\omega_{cr}})$



Şekil 4.11. $\boldsymbol{\omega - K_i}$ düzleminde kritik frekans değeri $(\boldsymbol{\omega_{cr}})$

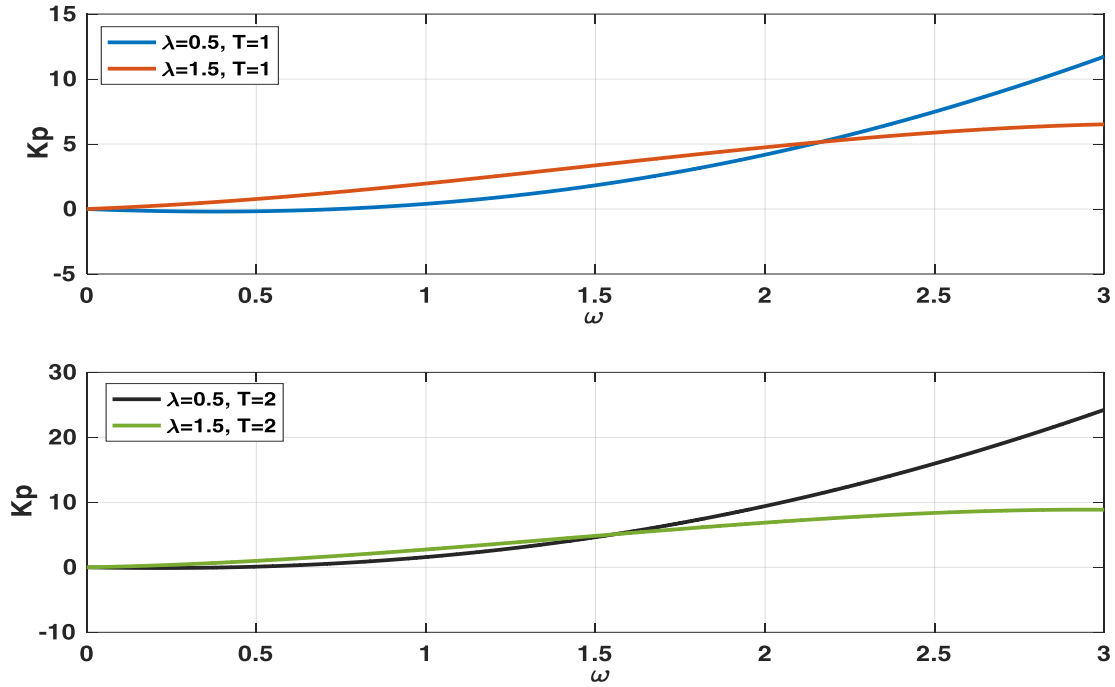
Kritik frekans değeri (ω_{cr}), her zaman sabit değildir ve sistem parametreleri bu değerin değişmesine neden olabilmektedir. Şekil (4.12)'de bunun bir örneği verilmiştir. Zaman gecikmesi parametresi $\theta = 0.2$ olarak kabul edilmiş ve kesirli integral derecesinin iki farklı değeri kullanılarak kritik frekans bulunmuştur. Sonrasında, zaman gecikmesi arttırılmış ve 0.5 olarak kabul edilmiştir. Bu durumda sistemin diğer parametreleri değiştirilmeden kesirli integral derecesi $\lambda = 0.5$ ve $\lambda = 1.5$ alınarak kritik frekans değeri tekrar bulunmuştur. İlk başta $\omega_{cr} \cong 2.1642 \ \ rad/sn$ iken, zaman gecikmesinin artmasıyla $\omega_{cr} \cong 1.306 \ \ rad/sn$ olmuştur.



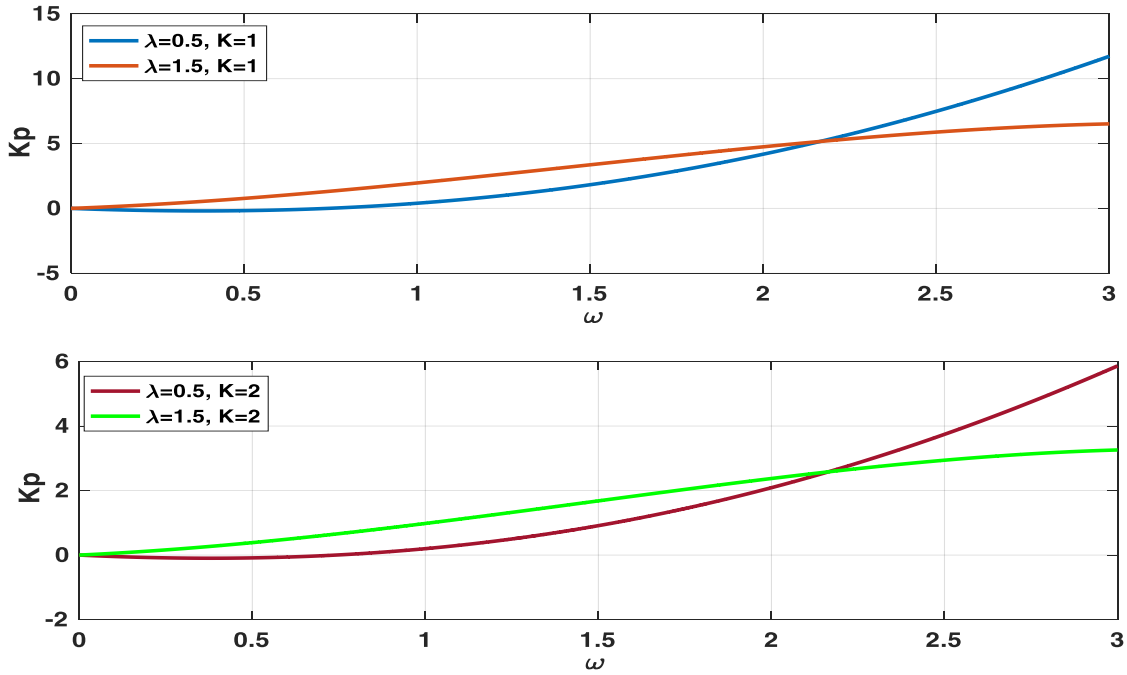
Şekil 4.12. Kritik frekans değerinin zaman gecikmesi ile değişimi

Şekil (4.13)'te ise süreç transfer fonksiyonu zaman sabitinin (T) kritik frekans üzerindeki etkisi görülmektedir. Zaman sabitinin artması kritik frekansın düşmesine neden olmaktadır. İlk şekilde zaman sabiti $T = 1$ olarak alınmış ve kritik frekans değeri iki farklı kesirli integral derecesi (λ) değeri kullanılarak $\omega_{cr} \cong 2.1642 \ \ rad/sn$ olarak bulunmuştur. Sonrasında ise zaman sabiti $T = 2$ olarak değiştirilmiş ve kesirli integral derecesinin iki farklı değeri kullanılarak kritik frekans değeri $\omega_{cr} \cong 1.555 \ \ rad/sn$ olarak

bulunmuştur. Şekil (4.14)'te ise süreç transfer fonksiyonu kazancına bağlı olarak kritik frekans değerleri verilmiştir. Ancak şekillerden de görüldüğü üzere süreç transfer fonksiyonu kazancı kritik frekans değeri üzerine etkisi bulunmamaktadır. Her iki durumda da kritik frekans değeri eşittir. K değerinin artışının kritik frekansa etkisi yoktur.



Şekil 4.13. Süreç transfer fonksiyonu zaman sabitinin (T) kritik frekansa etkisi



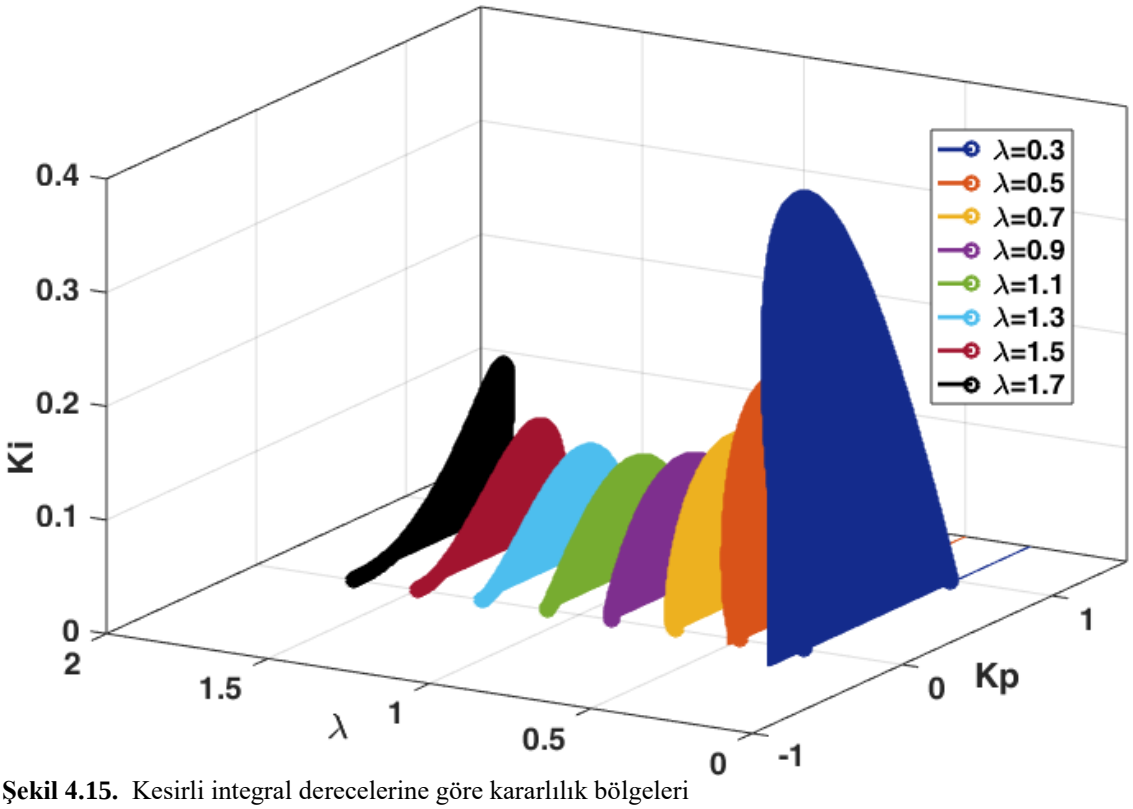
Şekil 4.14. Süreç transfer fonksiyonu kazancı (K) ve kritik frekans

4.1.8. Örnek

Burada amaç kararlılık bölgelerinin elde edilmesi için önerilen metodun bir uygulamasını yapmak ve elde edilen kararlılık bölgelerinden faydalanarak süreç transfer fonksiyonun birim basamak cevabını belirli kazanç faz payları için elde etmektir. Süreç transfer fonksiyonu olarak Denklem (4.1)'de verilen integratör içeren yüksek dereceli sistem varsayılmıştır. Denklemde verilen sistem röle geri besleme ile modelleme yöntemiyle daha basit bir yapıya dönüştürülerek Denklem (4.2) elde edilmiştir. Şekil (4.15)'te ise Denklem (4.2)'de verilen modellenmiş transfer fonksiyonu kullanılarak $K_p - \lambda - K_i$ uzayında elde edilen kararlılık bölgeleri gösterilmiştir.

$$G(s) = \frac{e^{-0.5s}}{s(s+1)(0.5s+1)(0.25s+1)(0.1s+1)} \tag{4.1}$$

$$G(s) = \frac{e^{-1.123s}}{s(1.756s+1)} \tag{4.2}$$



Şekil 4.15. Kesirli integral derecelerine göre kararlılık bölgeleri

Röle geri besleme ile modelleme metodu kullanılarak integratör içeren yüksek dereceli sistem yeniden modellendikten sonra Materyal ve Metot bölümünde anlatılan şekilde kazanç payı, faz payı ve kesirli integral derecesinin farklı değerleri için kararlılık

bölgeleri elde edilmiş ve bu kararlılık bölgelerinin birim basamak cevapları incelenmiştir. Birim basamak cevaplarının elde edilmesi için kesir dereceli PI denetleyici parametreleri elde edilen kararlılık bölgelerinin orta noktalarına yakın bölgeden seçilmiş ve karşılaştırmalar yapılmıştır. Farklı kesirli integral derecesi (λ), kazanç payı (A) ve faz paylarına karşılık (ϕ) kapalı çevrim birim basamak cevaplar için elde edilen K_p ve K_i parametre değerleri aşağıdaki tabloda verilmiştir.

Çizelge 4.1. Farklı kesirli integral derecesi, faz payı ve kazanç payı için denetleyici parametreleri

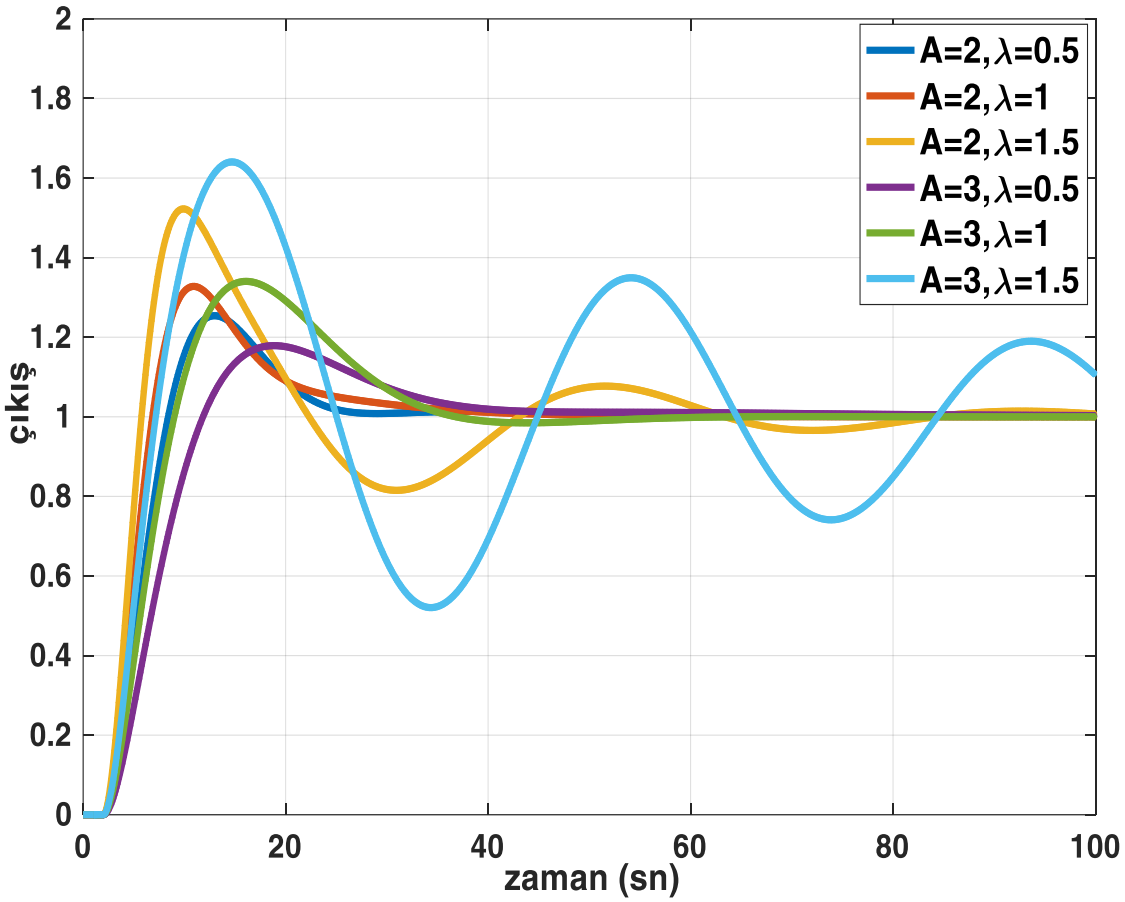
	$\lambda = 0.5$		$\lambda = 1$		$\lambda = 1.5$	
	K_p	**K_i**	**K_p**	**K_i**	**K_p**	**K_i**
A=2	2.75	3	3.5	4	3.5	4
A=3	1.5	4	2	5	2	5
$\phi = 45^o$	2.5	1.5	3	2.5	3	2.5
$\phi = 60^o$	2.4	0.75	2.6	1	2.6	1

Çizelge (4.1)'de farklı λ, A ve ϕ değerleri için elde edilmiş denetleyici parametreleri (oransal kazanç K_p, ve integral kazancı K_i) kullanılarak integratörlü artı zaman gecikmeli sistem için elde edilen kapalı-çevrim birim basamak cevapları Şekil (4.16) ve Şekil (4.17)'de gösterilmiştir.

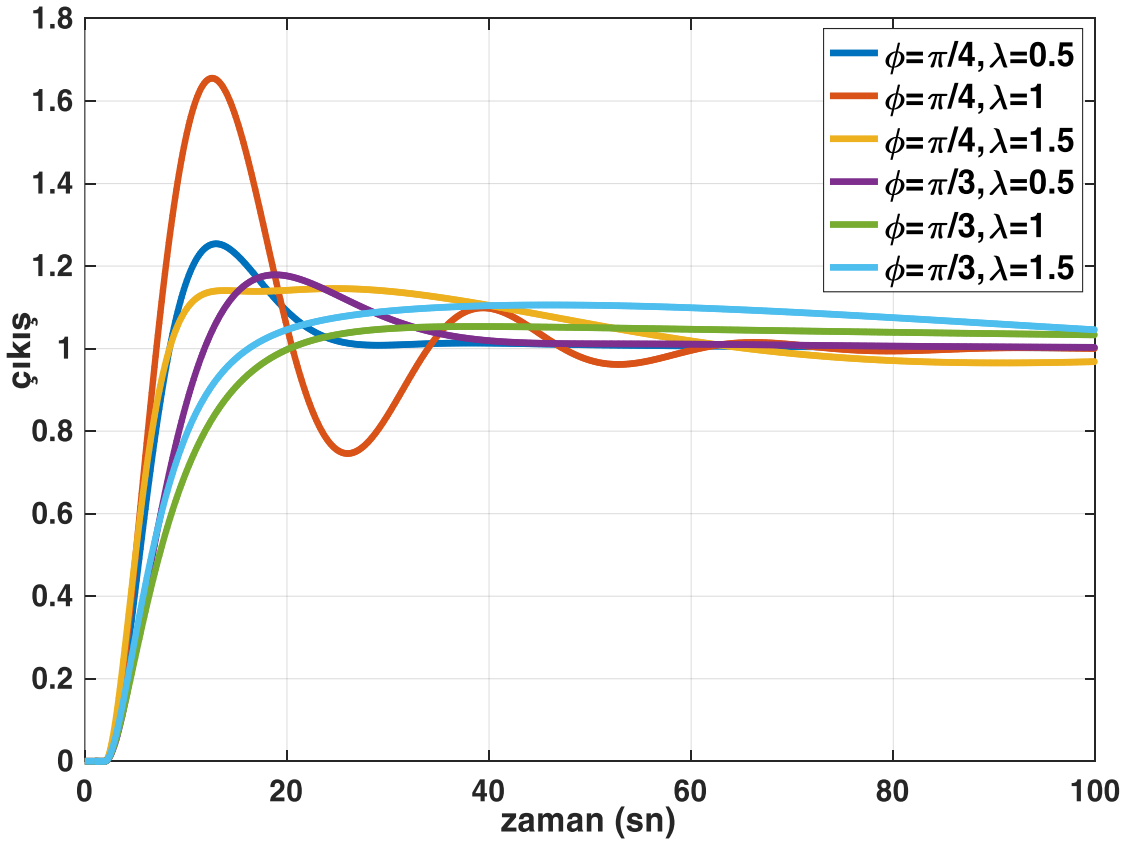
Şekil (4.16)'da farklı kazanç payı değerleri ve farklı kesirli integral derecelerine karşılık örnek olarak alınan kontrol sistemi transfer fonksiyonu için elde edilmiş kararlılık bölgelerinin orta noktalarına yakın bölgeden alınan denetleyici parametreleri ile elde edilen kapalı-çevrim birim basamak cevapları gösterilmiştir. Şekilden de görüldüğü üzere belirli kazanç payı değeri için kesirli integral derecesinin küçük değerleri daha iyi birim basamak cevabının elde edilmesini sağlamıştır. Ancak belirli kazanç payı için λ değerinin arttırılması aşma miktarının artmasına ve oturma zamanının uzamasına neden olmaktadır. $\lambda < 1$ değerleri için kazanç payında meydana gelen artış aşma miktarının azalmasını sağlamakta ancak oturma zamanını arttırmaktadır. $\lambda > 1$ değerlerinde ise kazanç payının arttırılması birim basamak cevabının daha kötü olmasına neden olmaktadır.

Klasik tam dereceli PI denetleyiciler için Şekil (4.16)'dan sistemin birim basamak cevabı incelendiğinde kazanç payındaki artış sistem cevabında hafif bir aşmaya neden olurken, sistemin geçici cevap süresini azaltarak sistem cevabının daha hızlı oturmasını sağlamıştır.

Şekil (4.17)'de ise farklı kesir dereceli integral dereceleri ve faz payları için, elde edilen kararlılık bölgelerinin orta noktalarından denetleyici parametreleri seçilerek elde edilmiş birim basamak cevapları gösterilmiştir. Şekil (4.17) incelendiğinde, belirli faz payları için $\lambda < 1$ olduğu zaman sistemin aşma miktarı ve oturma süresi bakımından daha iyi birim basamak cevaplarının elde edildiği görülmektedir. $\lambda > 1$ olduğunda birim basamak cevabının aşma miktarı azalmakta ancak oturma zamanında artış meydana gelmektedir. Belirli kesirli integral dereceleri (λ) için faz payının artması sistem cevabının aşma miktarını azaltmakta ancak bu durumlarda birim basamak cevabının oturma zamanı artmaktadır.



Şekil 4.16. Farklı kesirli integral derecesi ve kazanç payları için birim basamak cevapları



Şekil 4.17. Farklı kesirli integral derecesi ve faz payları için birim basamak cevapları

4.2. Kesir Dereceli Kararsız Zaman Gecikmeli Sistem İçin Kararlılık Bölgeleri

Bu bölümde PI^{λ} denetleyici kontrolündeki kesir dereceli kararsız zaman gecikmesine sahip sistem için denetleyici ve süreç transfer fonksiyonu parametrelerine bağlı elde edilen kararlılık bölgeleri gösterilecek ve bu parametrelerin değişiminin kararlılık bölgeleri üzerine etkileri araştırılacaktır. Ayrıca sistem parametrelerinin değişiminin kritik frekans değerini nasıl etkilediği de grafiksel olarak gösterilecektir. Son olarak, farklı sistem parametreleri için elde edilen kararlılık bölgelerinden faydalanılarak sistemin birim basamak cevapları elde edilecektir. Kararlılık bölgeleri integratör içeren zaman gecikmeli sistemlerde olduğu gibi kesir dereceli kararsız sistemlerde de RRB ve CRB eğrilerinin $K_p - K_i$ düzleminde eşzamanlı olarak üst üste çizdirilmesiyle bulunmuştur. Kesir dereceli kararsız zaman gecikmeli sistem için kararlılık bölgeleri süreç transfer fonksiyonu kazancı (K), süreç transfer fonksiyonu zaman sabiti (T),

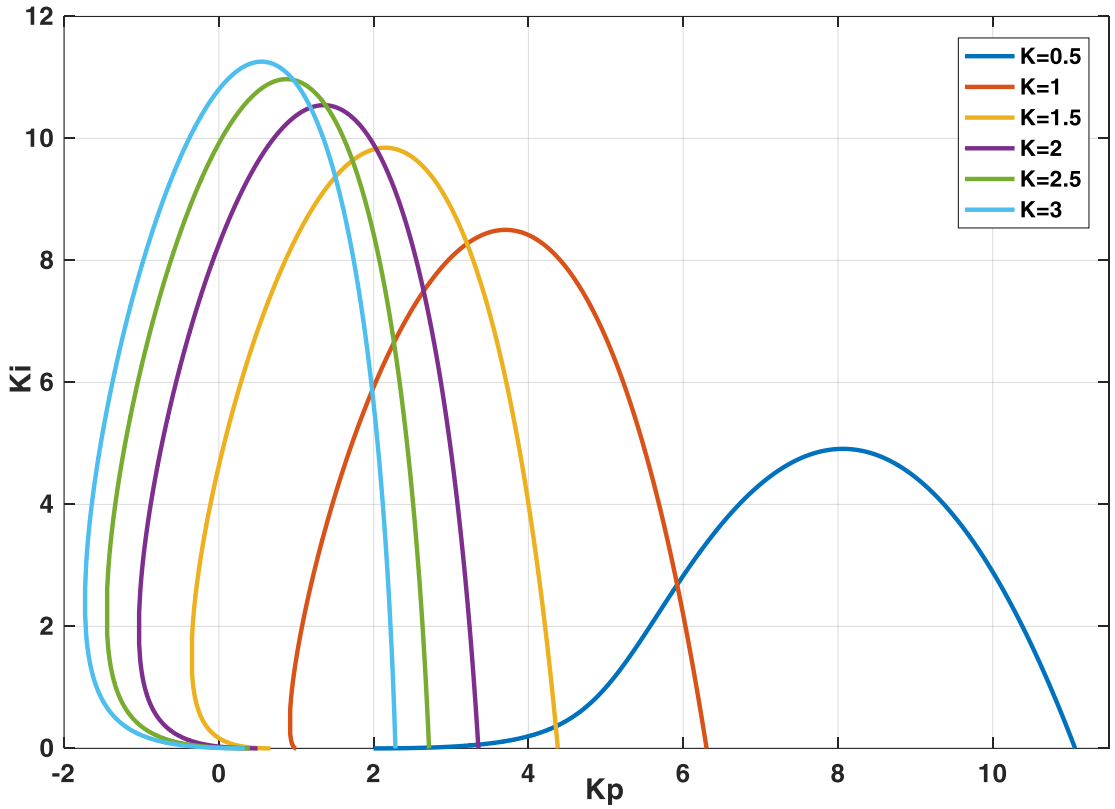
zaman gecikmesi ,sistemin kesirli derecesi (α), kesir dereceli PI denetleyicinin kesirli integral derecesine (λ), kazanç payı (A) ve faz payına (ϕ) bağlı olarak elde edilecektir.

4.2.1. Süreç Transfer Fonksiyonu Kazancının Kararsız Sistemin Kararlılık Bölgelerinin Değişimi Üzerine Etkisi

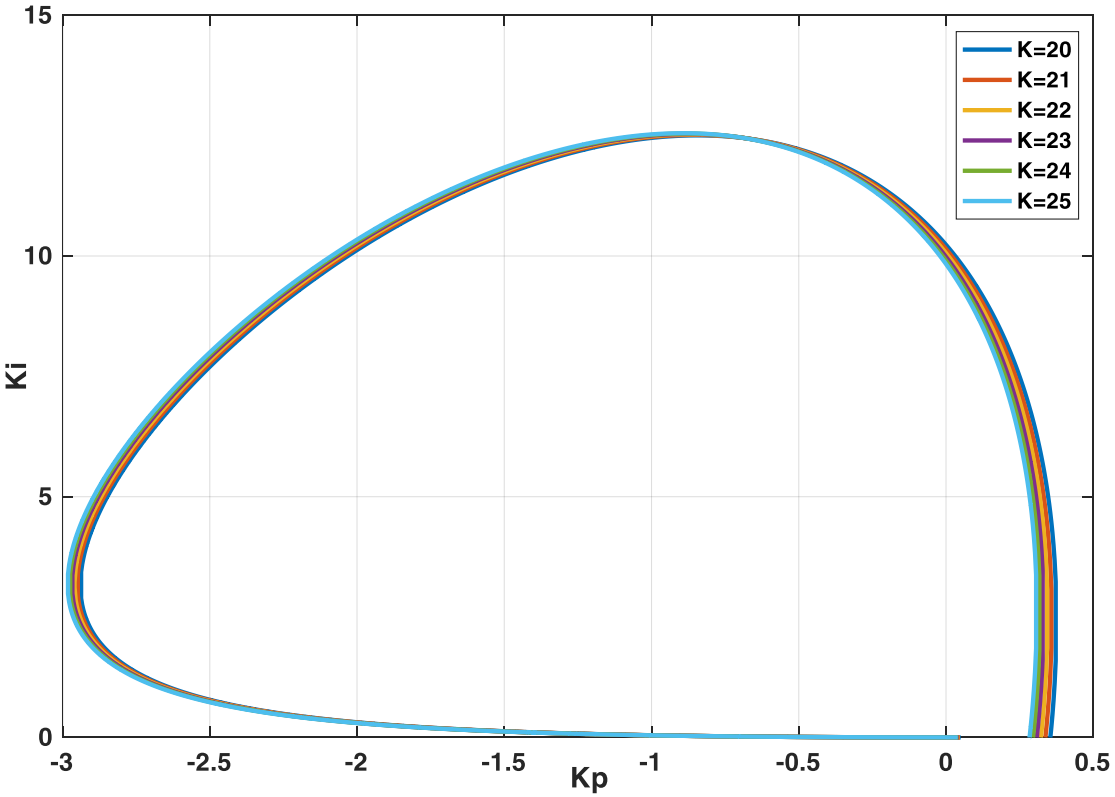
Kesir dereceli kararsız zaman gecikmeli sistemlerin kararlılık bölgelerinin farklı süreç transfer fonksiyonu kazancı (K) değerlerine göre değişimi Şekil (4.18)'de gösterilmiştir. K değerinin kararlılık üzerine etkisinin incelenmesi için K değeri [0.5-3] aralığında belli oranlarla arttırılmış ve kararlılık bölgeleri $K_p - K_i$ düzleminde çizdirilmiştir.

Şekil (4.18)'den görüldüğü üzere K değerlerinde meydana gelen artışla birlikte kararlılık eğrilerinin oluşturduğu kararlılık bölgeleri de büyümektedir. En büyük kararlılık bölgesi $K=3$ elde edilmişken, $K=0.5$ değeri için ise en küçük kararlılık bölgesi elde edilmiştir. Ayrıca K değerinin arttırılmasıyla beraber kararlılık eğrilerinin başlangıç noktası K_p ekseninde sola doğru kaymaktadır. $K=0.5$ için elde edilen kararlılık eğrisi $(2,0)$ noktasından başlamakta iken $K=3$ için elde edilen kararlılık eğrisi $(0.333,0)$ noktasından başlamaktadır. Dikkati çeken bir başka konu ise K değerleri büyüdükçe kararlılık bölgelerindeki değişimin zamanla azalmasıdır. Örneğin $K=0.5$ için elde edilen kararlılık eğrisi ile $K=1$ için elde edilen kararlılık eğrisi arasında çok net bir farklılık bulunurken $K=2.5$ ve $K=3$ için elde edilen kararlılık eğrileri arasındaki fark daha azdır. K değerlerinin artmasıyla beraber kararlılık eğrileri arasındaki fark giderek azalmaktadır. Şekil (4.19)'da daha yüksek K değerleri için kararlılık bölgeleri verilmiştir. Kararlılık bölgelerinin birbirine çok yakın olduğu daha net bir şekilde görülmektedir.

Şekil (4.18) ve Şekil (4.19)'da çeşitli K değerleri için kararlılık bölgelerinin elde edilmesi amacıyla diğer sistem parametreleri; kesirli integral derecesi: $\lambda=0.9$, kararsız sistemin kesirli derecesi $\alpha=0.9$, süreç transfer fonksiyonu zaman sabiti: $T=1$, zaman gecikmesi: $\theta=0.2$, kazanç payı: $A=1$ ve faz payı: $\phi=0$ olarak kabul edilmiştir.



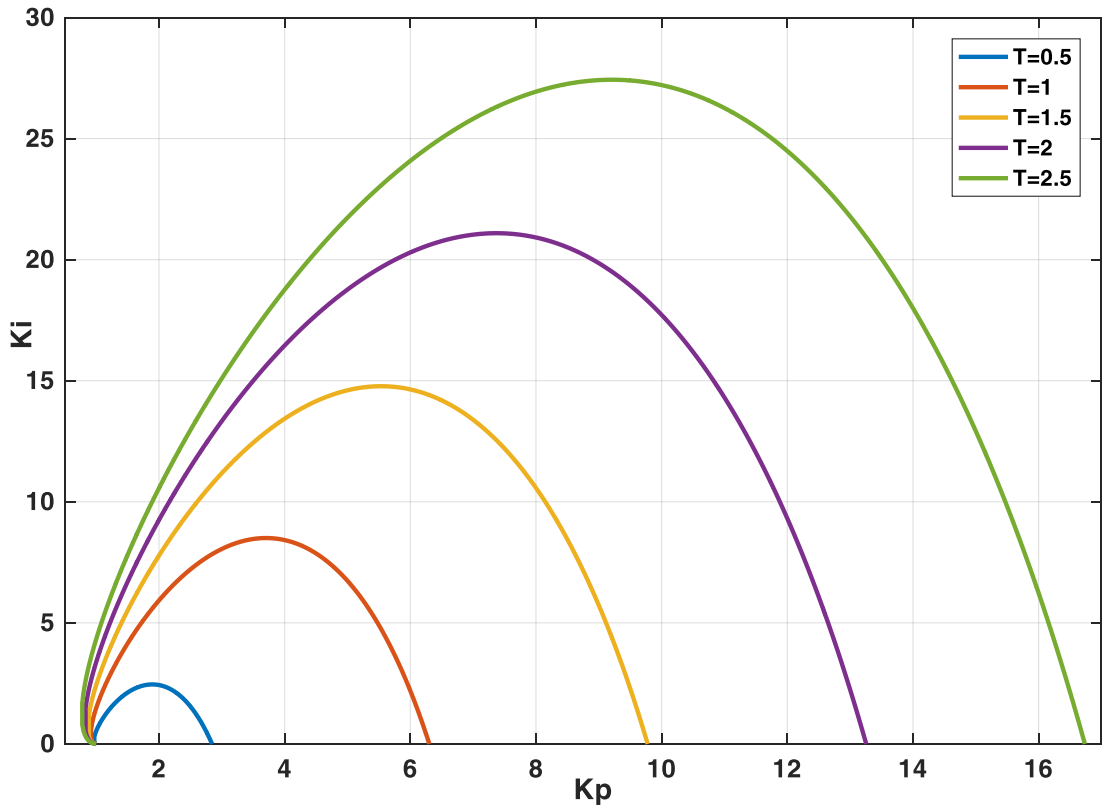
Şekil 4.18. Süreç transfer fonksiyonu kazancının kararsız sistemin kararlılık bölgelerine etkisi



Şekil 4.19. Yüksek kazanç değerleri için kararsız sistemin kararlılık bölgeleri

4.2.2. Süreç Transfer Fonksiyonu Zaman Sabitinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi

Kesir dereceli kararsız zaman gecikmeli sistemin içerisinde bulunan bir başka parametre süreç transfer fonksiyonu zaman sabitidir (T). Bu yüzden bu kısımda T değerinde meydana gelen değişimlerin kesir dereceli kararsız zaman gecikmeli sistemin kararlılık bölgeleri üzerindeki etkisi incelenecektir. Şekil (4.20)'de farklı zaman sabiti değerleri için kararlılık bölgeleri verilmiştir. Şekilden de görüldüğü üzere zaman sabitinin kararsız sistemin kararlılık bölgeleri üzerine olumlu etkisi bulunmaktadır. T değerinin arttırılmasıyla beraber kararlılık eğrileri genişleyip büyümekte ve daha büyük kararlılık bölgeleri elde edilmektedir. Şekilde kararlılık bölgelerinin incelenmesi için T değeri [0.5-2.5] aralığında sabit oranlarla arttırılmış ve kararlılık bölgelerinin değişimi gösterilmiştir. Söz konusu aralıkta $T = 0.5$ olarak kabul edildiğinde en küçük kararlılık bölgesi elde edilirken T değerinin arttırılmasıyla kararlılık bölgeleri büyümekte ve $T = 2.5$ değeri için en büyük kararlılık bölgesi elde edilmiştir. Zaman sabitinin değişimi ile kararlılık bölgeleri arasında doğru orantı olduğu görülmektedir.



Şekil 4.20. Süreç transfer fonksiyonu zaman sabitinin kararsız sistemin kararlılık bölgelerine etkisi

Şekil (4.20)'de farklı süreç transfer fonksiyonu zaman sabiti (T) değerleri için kararlılık bölgelerinin elde edilmesi amacıyla diğer sistem parametreleri; kesirli integral derecesi: $\lambda = 0.9$, kararsız sistemin kesirli derecesi $\alpha = 0.9$, süreç transfer fonksiyonu kazancı: $K = 1$, zaman gecikmesi: $\theta = 0.2$, kazanç payı: $A = 1$ ve faz payı: $\phi = 0$ olarak kabul edilmiştir.

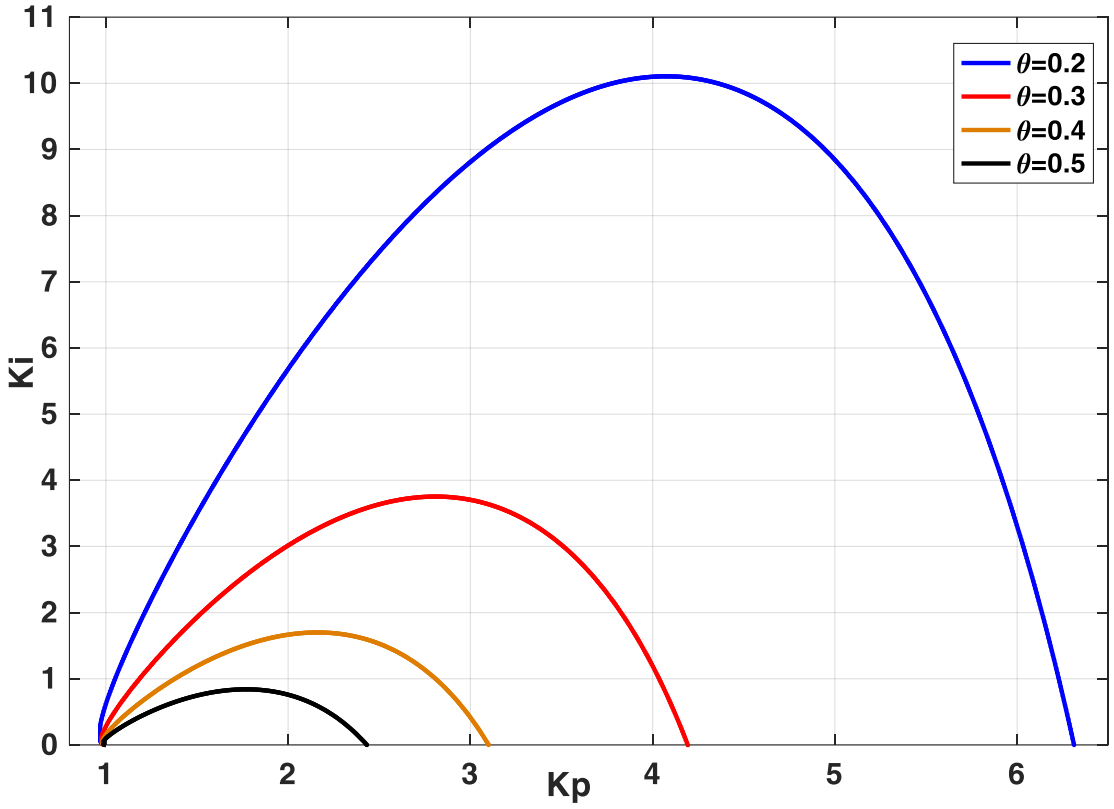
4.2.3. Zaman Gecikmesinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi

Kontrol sistemlerinde zaman gecikmesinin olumsuz sonuçlara yol açtığı daha önceden de bilinen bir konudur. Bu bölümde ise amaç zaman gecikmesinin kesir dereceli kararsız zaman gecikmeli sistemin kararlılık bölgeleri üzerine olan etkilerini şekil üzerinde gösterebilmektir. Bu amaçla, Şekil (4.21)'de farklı zaman gecikmesi değerleri için elde edilen kararlılık bölgeleri gösterilmiştir.

Şekil (4.21)'den görüldüğü üzere $\theta < 0.2$ değerleri için kararlılık eğrilerinin oluşturduğu bölgeler çok büyümekte ve $\theta > 0.5$ değerleri için ise kararlılık eğrilerinin oluşturduğu alanlar çok küçülmektedir. Dolayısıyla, daha iyi bir analiz yapılabilmesi için zaman gecikmesi $[0.2 - 0.5]$ aralığında değiştirilerek kararlılık bölgeleri elde edilmiştir. Şekil (4.21)'de açıkça görüldüğü üzere zaman gecikmesinin artması kararlılık bölgelerini olumsuz etkilemekte ve kararlılık eğrilerinin daralıp küçülmesine neden olmaktadır. Varsayılan aralıkta en büyük kararlılık bölgesi $\theta = 0.2$ olarak kabul edildiğinde elde edilirken, en küçük kararlılık bölgesi $\theta = 0.5$ değeri için elde edilmiştir.

Zaman gecikmesi değerlerinin kararlılık bölgeleri üzerine etkilerinin gösterilmesi amacıyla sistemin diğer parametreleri; kesirli integral derecesi: $\lambda = 0.9$, kararsız sistemin kesirli derecesi $\alpha = 0.9$, süreç transfer fonksiyonu kazancı: $K = 1$, süreç transfer fonksiyonu zaman sabiti: $T = 1$, kazanç payı: $A = 1$ ve faz payı: $\phi = 0$ olarak kabul edilmiştir.

Zaman gecikmesi kontrol sistemlerinde istenilen bir durum değildir. Sistem içi sinyallerin akışı, sensörlerden bilgi alınması veya alınan bilginin işlenmesi gibi süreçler içerisinde zaman gecikmesi meydana gelmektedir. Kararlılık bölgelerinin elde edilmesi için yapılan analizlerde de zaman gecikmesinin kararlılık bölgeleri üzerine olumsuz etkileri gösterilmiştir.



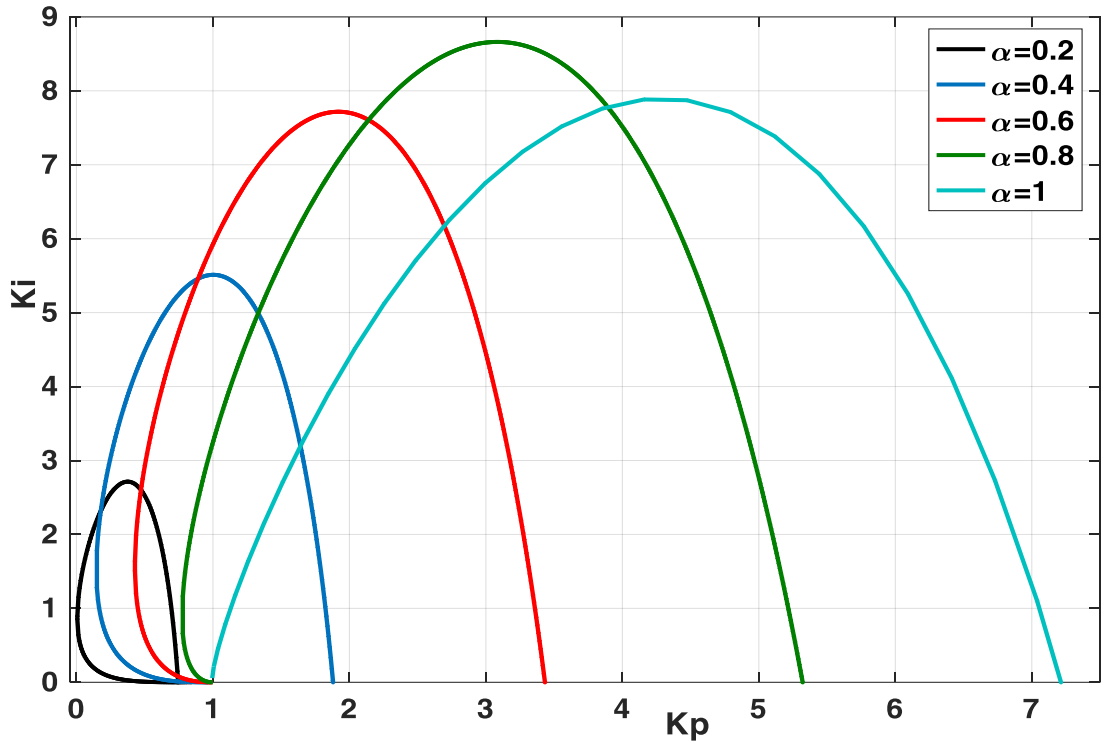
Şekil 4.21. Zaman gecikmesinin kararsız sistemin kararlılık bölgeleri üzerine etkisi

4.2.4. Kesirli Sistem Derecesinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi

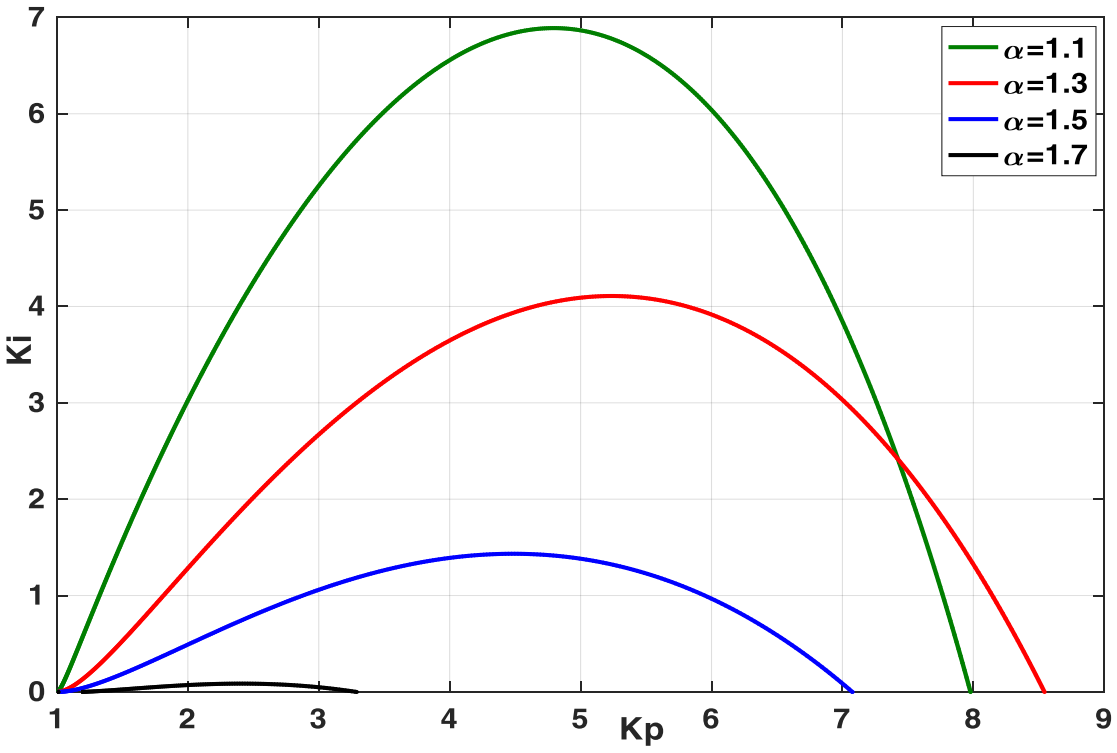
Süreç transfer fonksiyonu kazancı, zaman sabiti ve zaman gecikmesinin yanı sıra kesir dereceli PI denetleyici kontrolündeki sistemin bir diğer parametresi de kararsız sistemin kesirli derecesidir (α). Şekil (4.22) ve Şekil (4.23)'te sırasıyla α değerinin $[0.2-1]$ ve $[1-1.7]$ aralıklarında belli oranlarda arttırılmasıyla elde edilen kararlılık bölgeleri verilmiştir. $\alpha > 1.7$ değerleri için elde edilen kararlılık bölgeleri çok küçük olduğu için 1.7 üst sınır olarak alınmıştır. Şekillerden de görüldüğü üzere sistemi tam dereceli yapan α değerine yaklaştıkça kararlılık bölgeleri de büyümektedir. Ancak, $\alpha = 1$ değerinden uzaklaştıkça kararlılık eğrileri daralıp küçülmekte ve daha küçük kararlılık bölgeleri elde edilmektedir.

Sistemin kesirli derecesinin kararlılık bölgeleri üzerine etkilerinin gösterilmesi amacıyla sistemin diğer parametreleri; kesirli integral derecesi: $\lambda = 0.9$, zaman gecikmesi

$\theta = 0.2$, süreç transfer fonksiyonu kazancı: $K = 1$, süreç transfer fonksiyonu zaman sabiti: $T = 1$, kazanç payı: $A = 1$ ve faz payı: $\phi = 0$ olarak varsayılmıştır.



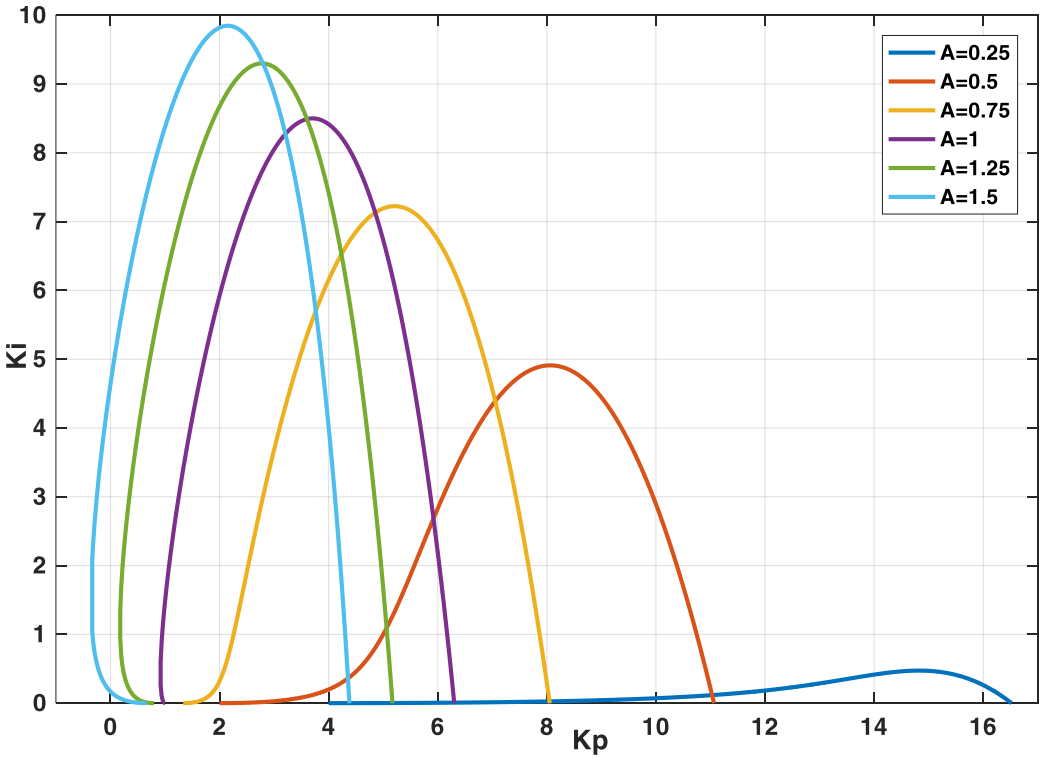
Şekil 4.22. $[0.2-1]$ aralığında kesirli sistem derecesinin kararlık bölgeleri üzerine etkisi



Şekil 4.23. $[1-1.7]$ aralığında kesirli sistem derecesinin kararlık bölgeleri üzerine etkisi

4.2.5. Kazanç Payının Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi

Süreç transfer fonksiyonu parametrelerinin yanı sıra kararlılık üzerine etkileri olan diğer parametreler ise frekans çalışma bölgesi parametreleri kazanç payı (A) ve faz payıdır (ϕ). Kazanç payının özellikle sistemin aşma miktarına ve sistem performansına etkisi fazladır. Bu bölümde kazanç payının kesir dereceli kararsız zaman gecikmeli sistemin kararlılık bölgeleri üzerine etkisi verilecektir. Şekil (4.24)'te kazanç payının kararlılık bölgeleri üzerine etkileri verilmiştir. Şekilden açık şekilde görüldüğü üzere kazanç payının artmasıyla beraber kararlılık eğrilerinin oluşturduğu alan büyümekte ve daha büyük kararlılık bölgeleri elde edilmektedir. Kazanç payı değerleri $[0.25-1.5]$ aralığında değiştirilmiş ve bu aralıkta en büyük kararlılık bölgesi $A=1.5$ değeri için elde edilmiştir. En küçük kararlılık bölgesi ise $A=0.25$ değeri için gözlemlenmiştir.

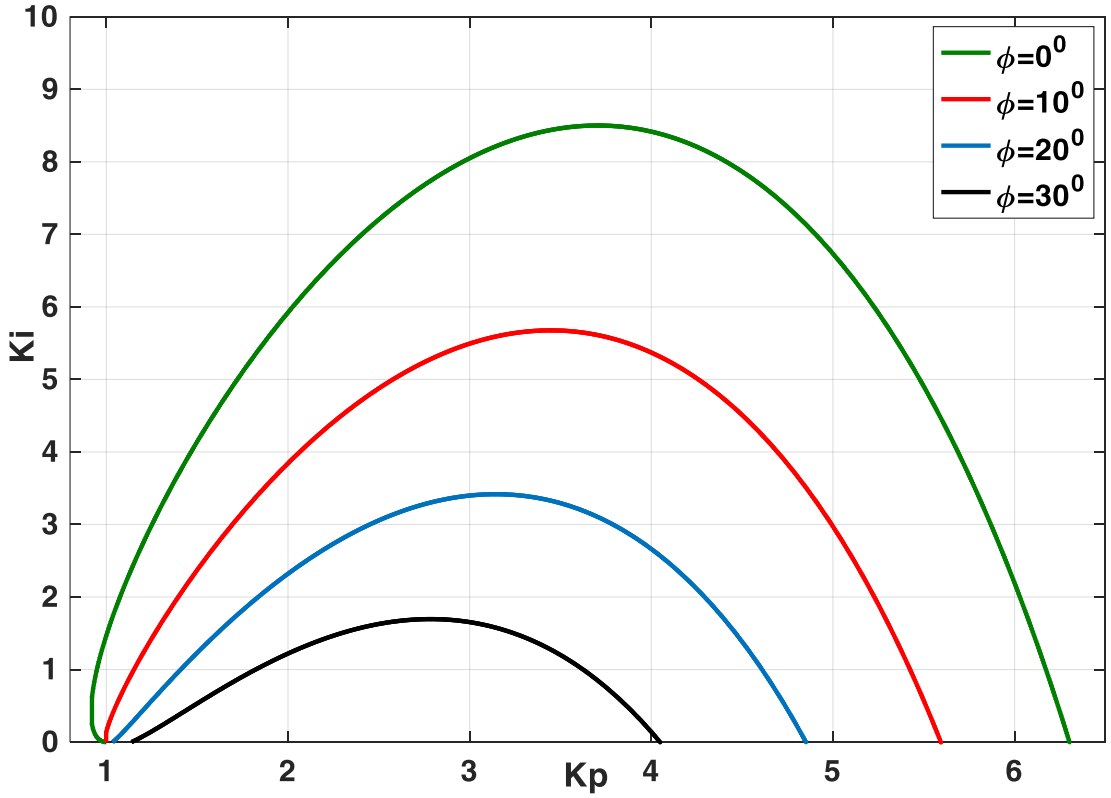


Şekil 4.24. Kazanç payı değişimine bağlı kararlılık bölgeleri

Kazanç payına bağlı olarak kararlılık bölgelerinin elde edilmesi amacıyla diğer sistem parametreleri; kesirli integral derecesi: $\lambda=0.9$, kararsız sistemin kesirli derecesi $\alpha=0.9$, süreç transfer fonksiyonu kazancı: $K=1$, süreç transfer fonksiyonu zaman sabiti: $T=1$, zaman gecikmesi $\theta=0.2$ ve faz payı: $\phi=0$

4.2.6. Faz Payının Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi

Sistem kararlılığını etkileyen bir diğer frekans çalışma bölgesi parametresi de faz payıdır. Kazanç ve faz payları beraber sistemin kararlılığını temsil etmektedirler. Bu yüzden kontrol sistemleri alanında kazanç ve faz payları denetleyici tasarlama amacıyla çok yaygın olarak kullanılmaktadır. Burada kesir dereceli kararsız sistemlerin kararlılık bölgelerinin farklı faz payı değerleri için değişimi incelenecektir. Şekil (4.25)'te farklı faz payı değerleri için elde edilmiş kararlılık bölgeleri gösterilmektedir. Faz payı $[0° - 30°]$ aralığında belli oranda değiştirilmiştir. En büyük kararlılık bölgesi $\phi = 0°$ için elde edilirken, en küçük kararlılık bölgesi $\phi = 30°$ değeri için elde edilmiştir. Dolayısıyla faz payı büyüklüğü ile kesir dereceli kararsız sistemin kararlılık bölgelerinin alanları arasında ters bir orantının olduğu söylenebilir.



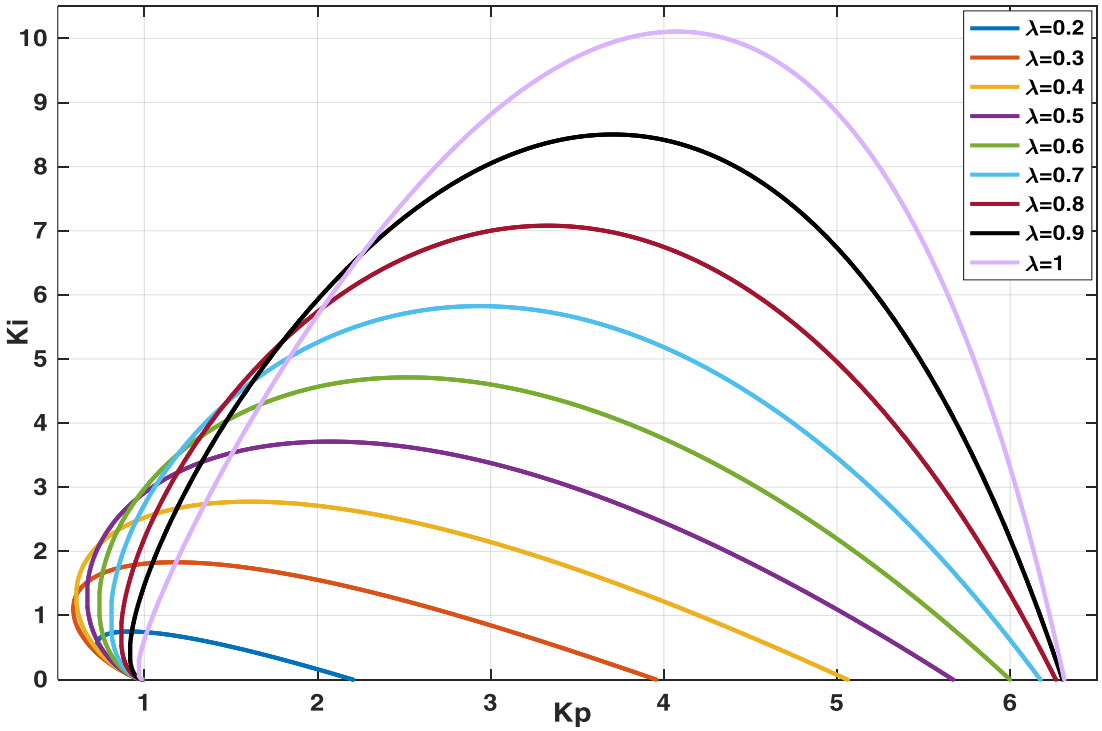
Şekil 4.25. Faz payı değişimine bağlı kararlılık bölgeleri

Faz payına değişimine bağlı olarak kararlılık bölgelerinin elde edilmesi amacıyla diğer sistem parametreleri; kesirli integral derecesi: $\lambda = 0.9$, kararsız sistemin kesirli derecesi $\alpha = 0.9$, süreç transfer fonksiyonu kazancı: $K = 1$, süreç transfer fonksiyonu

zaman sabiti: $T=1$, zaman gecikmesi $\theta=0.2$ ve kazanç payı: $A=1$ olarak kabul edilmiştir.

4.2.7. Kesirli İntegral Derecesinin Kararsız Sistemin Kararlılık Bölgeleri Üzerine Etkisi

Kesir dereceli kararsız zaman gecikmeli sistem ve Kazanç-Faz Payı Test Edicisi parametrelerinin yanı sıra kullanılan kesir dereceli PI denetleyicinin kesirli integral derecesi de kararlılık bölgelerinin değişimi üzerine etkilidir. İntegratör içeren zaman gecikmeli sistemlerde kesirli integral derecesinin kararlılık üzerine etkilerine bakılırken, kesirli integral derecesi λ, $[0.1-1.7]$ aralığında değiştirilmişti. Kesir dereceli kararsız zaman gecikmeli sistemlerde ise $\lambda>1$ değerleri için kararlılık bölgeleri elde edilememiştir. Dolayısıyla kesir dereceli kararsız sistemlerde λ, $[0.1-1]$ aralığında değiştirilmiştir. $\lambda=0.1$ için elde kararlılık bölgesi çok küçük olduğundan dolayı Şekil (4.26)'da $[0.2-1]$ aralığındaki λ değerleri için elde edilen kararlılık bölgeleri gösterilmiştir. Şekilde de gösterildiği üzere kesir dereceli kararsız zaman gecikmeli λ değerlerinin arttırılmasıyla beraber kararlılık eğrilerinin oluşturduğu kararlılık bölgeleri artmaktadır. Şekilde $\lambda=0.2$ için en küçük kararlılık bölgesi görülmekte iken $\lambda=1$ olarak kabul edildiğinde en büyük kararlılık bölgesi elde edilmiştir.



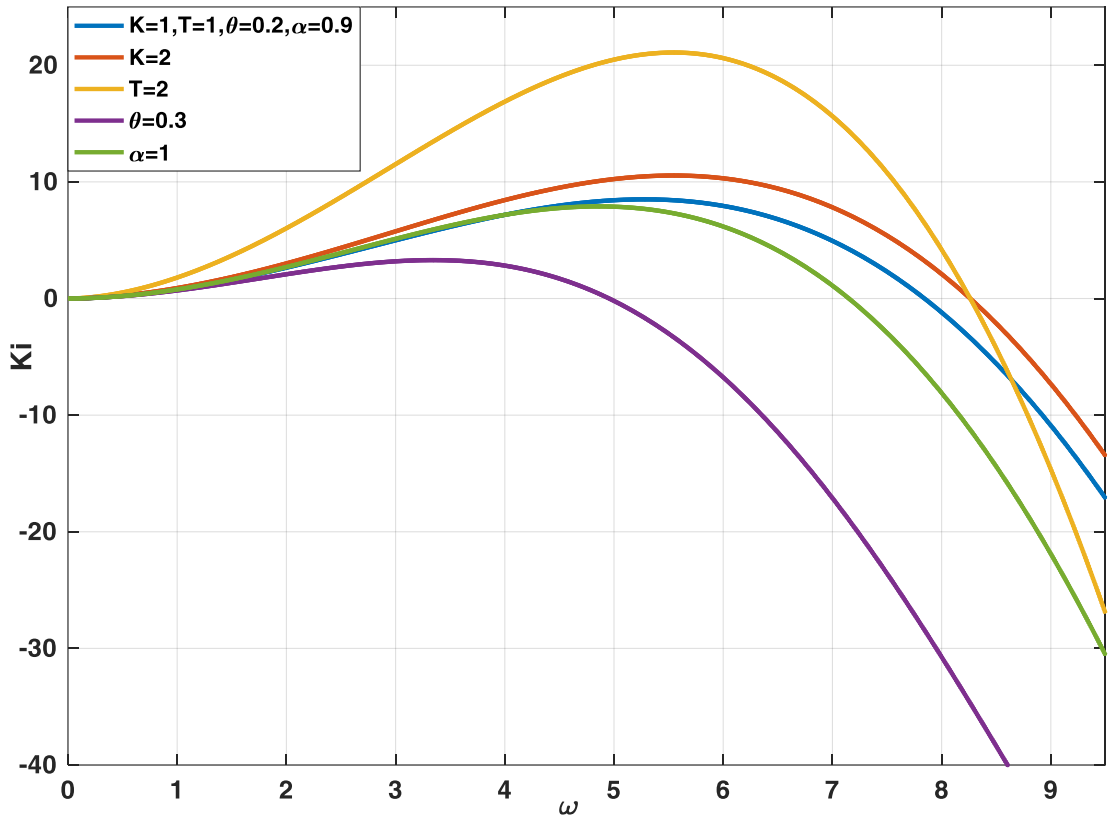
Şekil 4.26. [0.1-1] Aralığında kesirli integral derecesinin kararsız sistemin kararlılık bölgelerine etkisi

Kesir integral derecesinin kararlılık bölgelerin üzerine etkilerinin incelemek amacıyla süreç transfer fonksiyonunun ve Kazanç-Faz Payı Test Edicisinin parametreleri; kararsız sistemin kesirli derecesi $\alpha = 0.9$, süreç transfer fonksiyonu kazancı: $K = 1$, süreç transfer fonksiyonu zaman sabiti: $T = 1$, zaman gecikmesi $\theta = 0.2$, kazanç payı: $A = 1$ ve faz payı: $\phi = 0$ olarak kabul edilmiştir.

4.2.8. Kesir Dereceli Kararsız Zaman Gecikmeli Sistemler İçin Kritik Frekans

İntegratörlü zaman gecikmeli sistemlerde kritik frekans üzerine etkili parametreler incelenirken farklı süreç transfer fonksiyonu parametrelerine karşılık kritik frekans değerleri bulunmuş ve bu parametre değişimlerinin kritik frekans üzerindeki etkileri gösterilmişti. Bu kısımda süreç transfer fonksiyonu parametreleri (K, T, θ, α), Kazanç-Faz Payı Test Edicisi parametreleri (A, ϕ) ve kesirli integral derecesinin (λ) kritik frekans üzerindeki etkileri gösterilecektir. Kararlılık eğrilerinin ilk başladıkları noktalarda $K_i = 0$ iken, kararlılık eğrilerinin tamamlandığı noktada yine $K_i = 0$ eşitliği sağlanır. Bu durumda kritik frekans değeri $\omega - K_i$ düzleminde eğrilerin sıfıra eşit olduğu noktaya denk gelir.

Şekil (4.27)'de kesir dereceli kararsız zaman gecikmeli sistemin parametrelerinin kritik frekans değeri üzerindeki etkileri gösterilmiştir. İlk olarak sistemin parametreleri başlangıç olarak $K = 1$, $T = 1$, $\theta = 0.2$ ve $\alpha = 0.9$ kabul edilerek $\omega - K_i$ düzleminde kritik frekans değeri bulunmuştur. Daha sonra parametreler teker teker değiştirilerek kritik frekans değerinin değişimi gözlemlenmiştir. Şekilden de anlaşılacağı üzere süreç transfer fonksiyonu kazancı (K) ve süreç transfer fonksiyonu zaman sabitinde (T) eşit miktarda meydana gelen artma sistemin kritik frekans değerini eşit şekilde arttırmıştır. Ancak sistemin kesir derecesinde ve süreç zaman gecikmesinde meydana gelen artış kritik frekans değerini düşürmüştür. Şekilde gösterilen farklı süreç transfer fonksiyonu parametrelerine karşılık kritik frekans değerleri Tablo 2'de verilmiştir.



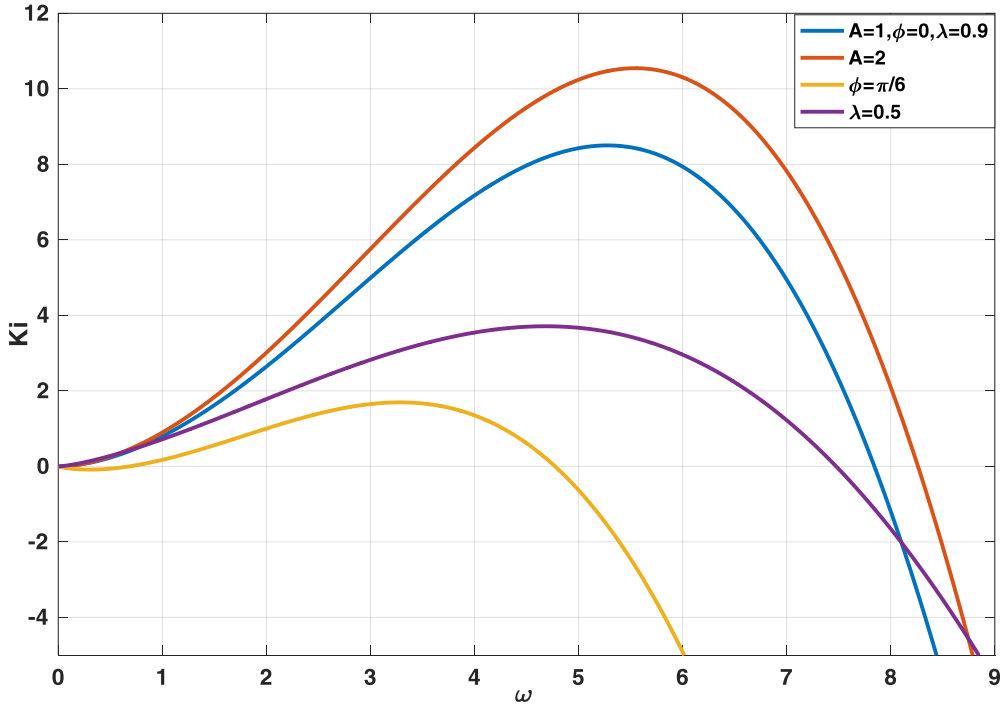
Şekil 4.27. Kesir dereceli kararsız zaman gecikmeli sistem parametrelerinin kritik frekansa etkisi

Çizelge 4.2. Değişen süreç transfer fonksiyonu parametrelerine göre kritik frekans değerleri

Parametreler	**Başlangıç**	$K=2$	$T=2$	$\theta=0.3$	$\alpha=1$
ω_{cr}(rad/sn)	7.843	8.2619	8.2619	4.9554	7.1507

Süreç transfer fonksiyonu parametrelerinin yanı sıra kritik frekans değerini etkileyen diğer parametreler ise Kazanç-Faz Payı Test Edicisi parametreleri (A,ϕ) ve denetleyicinin kesirli integral derecesidir (λ). Şekil (4.28)'de bu parametre değişimlerine bağlı olarak kritik frekans değerinin değişimi gösterilmiştir. Şekilde başlangıç koşullarında kritik frekans değeri belirlenmiş ve sonrasında parametreler sırasıyla değiştirilerek kritik frekans değerindeki değişim gözlemlenmiştir. Şekilden de görüldüğü üzere kazanç payının artırılması sistemin kritik frekansını arttırırken, faz payında meydana gelen artış ve kesirli integral derecesinin düşürülmesi kritik frekans

değerinin azalmasına neden olmaktadır. Kazanç-Faz Payı Test Edicisinin ve kesirli integral derecesinin farklı değerleri için elde edilen kritik frekans değerleri Tablo 3'te gösterilmiştir.



Şekil 4.28. Kazanç-Faz Payı Test Edicisi ve kesirli integral derecesinin kritik frekans değerine etkisi

Çizelge 4.3. Kazanç-Faz Payı Test Edicisinin ve kesirli integral derecesinin farklı değerleri için kritik frekans değerleri

Parametreler	**Başlangıç**	$K=2$	$\phi=\pi/6$	$\lambda=0.5$
Türkiye	7.843	8.2619	8.2619	4.9554

4.2.9. Örnek

Bu kısımda kesir dereceli PI denetleyici kontrolü altındaki kesir dereceli kararsız zaman gecikmeli sistem için elde edilen kararlılık bölgelerinde faydalanılarak birim basamak cevapları incelenecektir. Farklı A, ϕ, λ ve α değerleri için elde edilen kararlılık bölgelerinin ağırlık merkezine yakın noktalardan $K_p - K_i$ değerleri alınarak

sistemin birim basamak cevapları incelenmiştir. Tablo 4'te farklı kazanç ve faz payları, kesirli integral derecesi (λ) ve sistemin kesirli derecesi (α) için kararlılık bölgelerinin ağırlık merkezlerine yakın noktalarından alınmış $K_p - K_i$ değerleri gösterilmiştir.

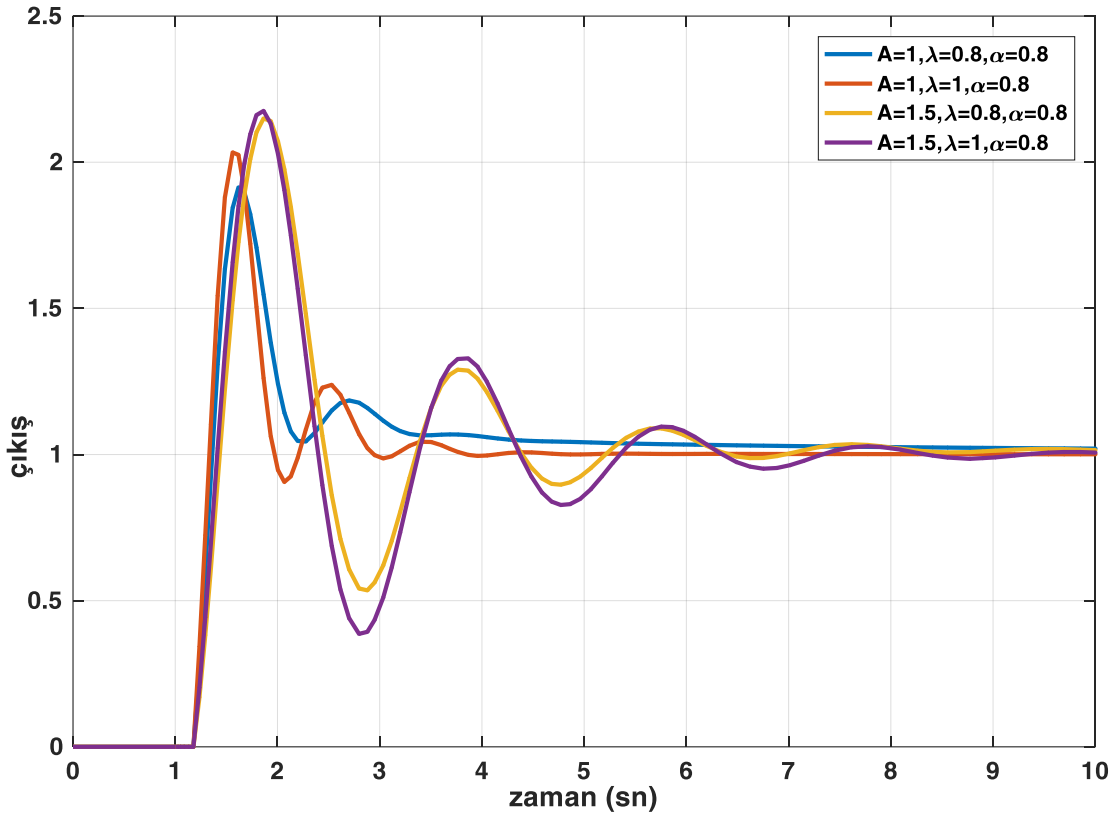
Çizelge 4.4. Kararlılık eğrilerinin ağırlık merkezlerine yakın noktalarından alınan denetleyici parametreleri

	λ=0.8 & α=0,8		**λ=1 & α=0,8**	
	Kp	Ki	Kp	Ki
A=1	2.75	3	3.5	4
A=1,5	1.5	4	2	5
$\phi = 15^0$	2.5	1.5	3	2.5
$\phi = 30^0$	2.4	0.75	2.6	1

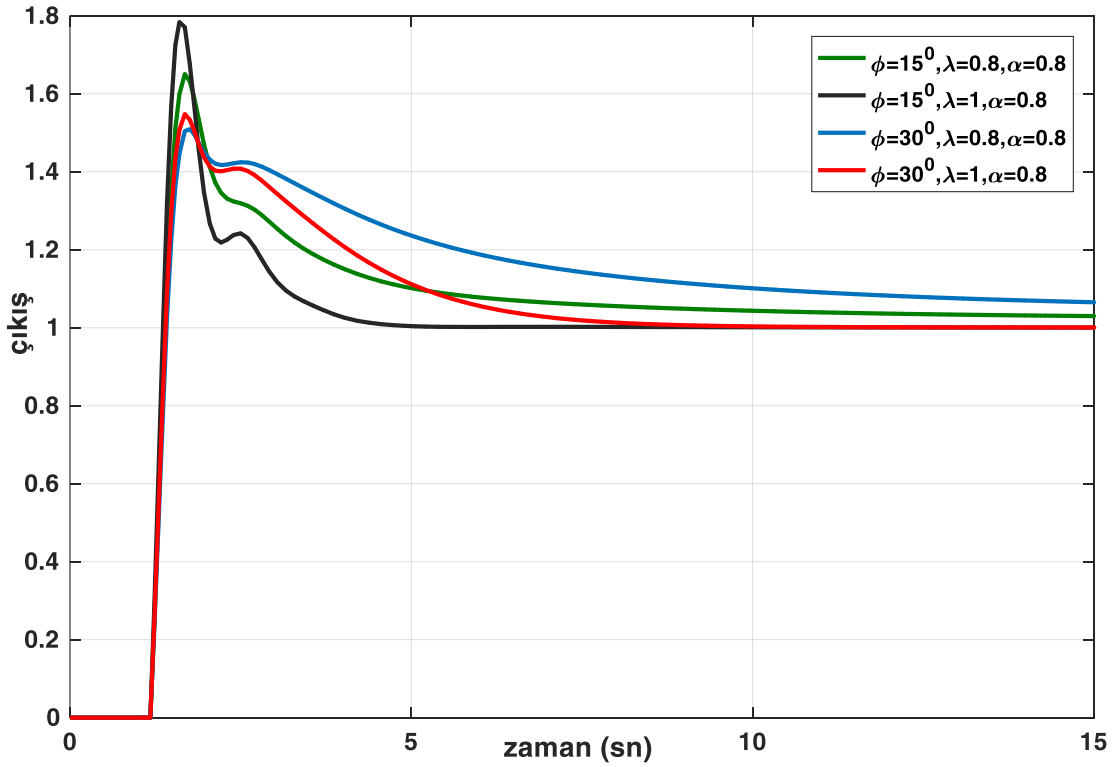
Şekil (4.29) ve Şekil (4.30)'da farklı farklı A, ϕ, λ ve α değerleri için elde edilen kararlılık bölgelerinin ağırlık merkezine yakın noktalardan $K_p - K_i$ değerleri alınarak elde edilmiş birim basamak cevapları verilmiştir.

Şekil (4.29)'dan görüldüğü üzere sabit λ ve α değerleri için kazanç payında meydana gelen artış sistemin aşma miktarını arttırmakta ve sistemin oturma zamanını da uzatmaktadır. Kazanç payının ve kesirli integral derecesinin düşük olduğu durumlarda aşma miktarının en az olduğu cevap elde edilmiştir.

Şekil (4.30)'da ise faz payının artışıyla sistemin aşma miktarının azaldığı ancak sistem cevabının oturma süresinin ise uzadığı görülmüştür. Ayrıca, sabit ϕ ve α değerleri için, λ değerinde meydana gelen artışın sistemin aşma miktarını arttırdığı fakat oturma süresini azaltarak daha iyi cevap verilmesini sağladığı görülmektedir.



Şekil 4.29. Farklı A, λ ve α değerleri için birim basamak cevapları



Şekil 4.30. Farklı ϕ, λ ve α değerleri için birim basamak cevapları

5. SONUÇ VE ÖNERİLER

Bu tez çalışmasında kesir dereceli PI denetleyiciler ile kontrol edilen integratörlü kararlı zaman gecikmeli sistem ve kesir dereceli kararsız zaman gecikmeli sistem için Kazanç-Faz Payı Test Edicisi kullanılarak belirli kazanç ve faz payları için kararlılık bölgeleri elde edilmiş ve bu kararlılık bölgelerinde faydalanılarak birim basamak cevapları incelenmiştir. Çalışma esnasında yapılan analizlerde kararlılık bölgelerinin ağırlık merkezine yakın noktalardan seçilen $K_p - K_i$ parametrelerinin diğer bölgelere oranla daha iyi sonuç verdiği gözlemlenmiştir. Dolayısıyla birim basamak cevapları kararlılık bölgelerinin ağırlık merkezlerine yakın noktalardan alınan $K_p - K_i$ parametrelerine göre çizdirilmiştir.

İntegratörlü kararlı zaman gecikmeli sistemlerde kesirli integral derecesi $\lambda \leq 1$ olduğu durumlarda daha küçük derecelerin daha büyük kararlılık bölgeleri oluşturduğu anlaşılmıştır. $\lambda \geq 1$ durumunda ise daha büyük kesirli integral dereceleri için daha büyük kararlılık bölgelerinin meydana geldiği ancak, kesirli integral derecesinin 1.9'a geldiğinde çok küçük kararlılık bölgelerinin oluştuğu gözlemlenmiştir. $\lambda \geq 2$ olduğu durumlarda ise herhangi bir kararlılık bölgesi bulunamamıştır.

Ayrıca, integratör içeren kararlı zaman gecikmeli sistemde süreç transfer fonksiyonu parametrelerinde (K, T, θ), Kazanç-Faz Payı Test Edicisi parametrelerinde (A, ϕ) ve kesir dereceli PI denetleyicinin kesirli integral derecesinde (λ) meydana gelen artışın kararlılık eğrilerinde daralmaya ve daha küçük kararlılık bölgelerinin elde edilmesine sebebiyet verdiği görülmüştür.

Bunun yanı sıra, integratörlü sistemde θ ve T değerlerinde meydana gelen artışın kritik frekans (ω_{cr}) değerini düşürdüğü λ ve K değerlerinde meydana gelen değişimin ise kritik frekans değeri üzerinde etkisinin bulunmadığı gözlemlenmiştir.

İntegratör içeren sistemin birim basamak cevabına bakıldığında sabit kazanç payı değerlerinde daha küçük kesirli integral derecelerinde daha iyi cevaplar elde etmenin mümkün olduğu görülmüştür. λ değerinin arttırılmasıyla beraber birim basamak cevaplarında daha büyük aşma miktarları olmakta ve sistem cevabının oturma zamanı artmaktadır. Belirli faz paylarında ise $\lambda > 1$ değerlerinde aşma miktarının çok azaldığı ancak oturma zamanının da çok arttığı görülmüştür.

Kesir dereceli kararsız zaman gecikmeli sistemlerde yapılan analizde süreç transfer fonksiyonu kazancı (K), zaman gecikmesi (θ) ve faz payı (ϕ) gibi parametrelerin artmasının kararlılık bölgelerinin küçülmesine neden olduğu, Kazanç payı (A), süreç transfer fonksiyonu zaman sabiti (T) gibi parametrelerin artmasının ise kararlılık bölgelerinin daha da büyümesini sağladığı gözlemlenmiştir. Sistemin kesirli derecesi $\alpha \leq 1$ için daha büyük derecelerde daha büyük kararlılık bölgeleri elde edilirken, $\alpha \geq 1$ durumunda daha büyük dereceler kararlılık bölgelerinin küçülmesine neden olmaktadır.

Ayrıca, kesir dereceli kararsız zaman gecikmeli sistemlerde λ, K, T ve A gibi parametrelerin artması kritik frekans değerini arttırmakta iken α, θ ve ϕ gibi parametrelerin artması kritik frekans değerinin düşmesine neden olmaktadır.

Kesir dereceli kararsız zaman gecikmeli sistemler için yapılan birim basamak cevabı analizinde sabit kesir dereceli integral derecesi ve sistemin kesirli derecesi için daha düşük kazanç payları değerleri için aşma miktarının arttığı ama oturma zamanının düşerek sistemin daha iyi cevaplar verdiği gözlemlenmiştir. Sabit kazanç payı ve sistemin kesirli derecesi için λ değerinde meydana gelen artışın sistemin aşma miktarını arttırıp oturma zamanını azalttığı görülmüştür. Sabit λ ve α değerleri için faz payının arttırılması ise aşma miktarını düşürmekte ancak oturma zamanını çok arttırmaktadır. Faz payının düşürülmesi de oturma süresinin azalmasını sağlamaktadır.

Çalışmanın bundan sonraki bölümünde elde edilen kararlılık bölgelerinin çeşitli optimizasyon teknikleriyle analiz edilip kesir dereceli PI denetleyici için en iyi birim basamak cevabı veren parametreler seçilebilir. Ayrıca kesir derecelerin yerine karmaşık derecelerin olduğu durumlarda ne gibi sonuçlar elde edilebileceği üzerinde çalışmalar yapılabilir.

6. KAYNAKLAR

Artin, E. (1964) 'The gamma function (1964, Holt, Rinehart and Winston)'. New York.

Barbosa, R. S., Machado, J. a. T. and Ferreira, I. M. (2004) 'PID controller tuning using fractional calculus concepts', ***Fractional calculus & applied analysis***, 7(2), pp. 119–134.

Barbosa, R. S., Machado, J. A. T. and Ferreira, I. M. (2003) 'A Fractional Calculus Perspective of', *Volume 5: 19th Biennial Conference on Mechanical Vibration and Noise, Parts A, B, and C*, 2003(January), pp. 651–659. doi: 10.1115/DETC2003/VIB-48375.

Bhaskaran, T., Chen, Y. and Bohannan, G. (2007) 'Practical Tuning of Fractional Order Proportional and Integral Controller (Ii): Experiments', ***American society of mechanical engineers***, (November 2014), pp. 1371–84. doi: 10.1115/DETC2007-34910.

Caponetto, R. *et al.* (2010) *Fractional Order Systems: Modeling and Control Applications*.

Caponetto, R., Fortuna, L. and Porto, D. (2004) 'A new tuning strategy for a non integer order PID controller', in *First IFACWorkshop on Fractional Differentiation and Its Application*. Bordeaux, pp. 168–173.

Caputo, M. and Mainardi, F. (1971) 'A new dissipation model based on memory mechanism', *Pure and Applied Geophysics PAGEOPH*, 91(1), pp. 134–147. doi: 10.1007/BF00879562.

Chang, C. H. and Chang, M. K. (1994) 'Analysis of Gain Margins and Phase Margins of a Nonlinear Reactor Control System', ***IEEE Transactions on Nuclear Science***, 41(4), pp. 1686–1691. doi: 10.1109/23.322778.

Chang, C. H. and Han, K. W. (1989) 'Gain Margin and Phase Margin Analysis of a Nuclear Reactor Control System with Multiple Transport Lags', ***IEEE Transactions on Nuclear Science***, 36(4), pp. 1418–1425. doi: 10.1109/23.35366.

Chang, M.-K., Chang, C.-H. and Han, K. W. (1993) 'Gain margins and phase margins for nonlinear control systems with\nadjustable parameters', *Conference Record of the 1993 IEEE Industry Applications Conference Twenty-Eighth IAS Annual Meeting*,

54(2), pp. 435–452. doi: 10.1109/IAS.1993.299159.

Chen, Y. Q., Petráš, I. and Xue, D. (2009) 'Fractional order control - A tutorial', ***Proceedings of the American Control Conference,*** (May 2014), pp. 1397–1411. doi: 10.1109/ACC.2009.5160719.

Coopmans, C., Petráš, I. and Chen, Y. (2009) 'Analogue Fractional-Order Generalized Memristive Devices', in *7th International Conference on Multibody Systems, Nonlinear Dynamics, and Control*. San Diego, pp. 1127–1136.

Das, S. (2008) *Functional Fractional Calculus for System Identification And Control*. Berlin: Springer-Verlag.

Dev, D. V. and Usha Kumari, S. (2014) 'Modified method of tuning for fractional PID controllers', *2014 International Conference on Power Signals Control and Computations, EPSCICON 2014*, (January), pp. 8–10. doi: 10.1109/EPSCICON.2014.6887481.

Gao, Z. and Liao, X. (2012) 'Rational approximation for fractional-order system by particle swarm optimization', *Nonlinear Dynamics*, 67(2), pp. 1387–1395. doi: 10.1007/s11071-011-0075-6.

Hamamci, S. E. (2007) 'An algorithm for stabilization of fractional-order time delay systems using fractional-order PID controllers', ***IEEE Transactions on Automatic Control,*** 52(10), pp. 1964–1969. doi: 10.1109/TAC.2007.906243.

Hamamci, S. E. (2008) 'Stabilization using fractional-order PI and PID controllers', *Nonlinear Dynamics*, 51(1–2), pp. 329–343. doi: 10.1007/s11071-007-9214-5.

Hamamci, S. E. and Koksal, M. (2010) 'Calculation of all stabilizing fractional-order PD controllers for integrating time delay systems', *Computers and Mathematics with Applications*. Elsevier Ltd, 59(5), pp. 1621–1629. doi: 10.1016/j.camwa.2009.08.049.

Ho, M.-T., Datta, A. and Bhattacharyya, S. P. (1997) 'A linear programming characterization of all stabilizing PID\ncontrollers', ***Proceedings of the 1997 American Control Conference*** *(Cat. No.97CH36041),* 6(June), pp. 3922–3928. doi: 10.1109/ACC.1997.609624.

Ho, W. K. and Xu, W. (1998) 'PID tuning for unstable processes based on gain and

phase-margin specifications', ***IEE Proceedings - Control Theory and Applications***, 145(5), pp. 392–396. doi: 10.1049/ip-cta:19982243.

Hu, C. L. and Han, K. W. (1973) 'Stability Analysis of A Nuclear Reactor Control System With Multiple Transport Lags', (9), pp. 83–93.

Huang, Y. J. and Wang, Y.-J. (2001) 'Robust PID controller design for non-minimum phase time delay systems', ***ISA Transactions***, 40(1), pp. 31–39. doi: 10.1016/S0019-0578(00)00036-7.

Huang, Y. J. and Wang, Y. J. (2000) 'Robust PID tuning strategy for uncertain plants based on the Kharitonov theorem', ***ISA Transactions***, 39(4), pp. 419–431. doi: 10.1016/S0019-0578(00)00026-4.

Huang, Y. J. and Wang, Y. J. (2001) 'Robust automatic aircraft lateral beam guidance control using gain-phase margin tester method', ***Journal of the Franklin Institute***, 338(1), pp. 47–59. doi: 10.1016/S0016-0032(00)00080-6.

Hwang, C. and Cheng, Y. C. (2006) 'A numerical algorithm for stability testing of fractional delay systems', ***Automatica***, 42(5), pp. 825–831. doi: 10.1016/j.automatica.2006.01.008.

Jacek, L. and Mariusz, C. (2002) 'A numerical method for solution of ordinary differential equations of fractional order', (1), pp. 2–9. Available at: http://arxiv.org/abs/math/0202276.

Kaya, I. (2004) 'Tuning PI controllers for stable processes with specifications on gain and phase margins.', ***ISA transactions***, 43(2), pp. 297–304. doi: 10.1016/S0019-0578(07)60038-X.

Kesarkar, A. A. and Selvaganesan, N. (2015) 'Tuning of optimal fractional-order *PID* controller using an artificial bee colony algorithm', ***Systems Science & Control Engineering***, 3(1), pp. 99–105. doi: 10.1080/21642583.2014.987480.

Kharitonov, V. L. (1978) 'Asymptotic stability of an equilibrium position of a family of systems of differential equations', *Differentsialnye uravneniya*, 14(11), pp. 2086–2088. Available at: http://www.apmath.spbu.ru/ru/staff/kharitonov/publ/publ3.pdf.

Leu, J. F., Tsay, S. Y. and Hwang, C. (2002) 'Design of optimal fractional-order PID

controllers', ***Journal of the Chinese Institute of Chemical Engineers***, 33(2), pp. 193–202.

Li, H. *et al.* (2017) 'Analysis and Design of IPMSM Drive System Based on Visualization Technique in Discrete Time Domain', pp. 1940–1946.

Li, Y., Chen, Y. Q. and Podlubny, I. (2009) 'Mittag-Leffler stability of fractional order nonlinear dynamic systems', ***Automatica***. Elsevier Ltd, 45(8), pp. 1965–1969. doi: 10.1016/j.automatica.2009.04.003.

Luo, Y. and Chen, Y. (2012) 'Stabilizing and robust fractional order PI controller synthesis for first order plus time delay systems', ***Automatica***. Elsevier Ltd, 48(9), pp. 2159–2167. doi: 10.1016/j.automatica.2012.05.072.

Lurie, B. J. (1994) 'Three-Parameter Tunable Tilt-Integral-Derivative (TID) Controller'. USA.

Malek, H., Luo, Y. and Chen, Y. (2013) 'Identification and tuning fractional order proportional integral controllers for time delayed systems with a fractional pole', ***Mechatronics***. Elsevier Ltd, 23(7), pp. 746–754. doi: 10.1016/j.mechatronics.2013.02.005.

Matignon, D. (1998) 'Generalized Fractional Differential and Difference Equations : Stability Properties and Generalized fractional di erential and di erence equations : stability properties and modelling issues', (March).

Meng, L. and Xue, D. (2009) 'Design of an optimal fractional-order PID controller using multi-objective GA optimization', *2009 Chinese Control and Decision Conference, CCDC 2009*, pp. 3849–3853. doi: 10.1109/CCDC.2009.5191796.

Monje, C. A. *et al.* (2008) 'Tuning and auto-tuning of fractional order controllers for industry applications', *Control Engineering Practice*, 16(7), pp. 798–812. doi: 10.1016/j.conengprac.2007.08.006.

Monje, C. A. *et al.* (2010) *Fractional-Order Systems And Control Fundamentals And Applications*. London: Springer.

Olvera, E. O. *et al.* (2011) 'Stabilization of unstable first order linear systems with time delay using a PD controller', *Electrical Engineering Computing Science and Automatic*

Control (CCE). Merida City, Mexico: IEEE. doi: 10.1109/ICEEE.2011.6106669.

Oustaloup, A., Mathieu, B. and Lanusse, P. (1995) 'The CRONE Control of Resonant Plants, Application to a Flexible Transmission.pdf', ***European Journal of Control***, 1, pp. 113–121.

Oustaloup, A., Moreau, X. and Nouillant, M. (1996) 'The crone suspension', *Control Engineering Practice*, 4(8), pp. 1101–1108. doi: 10.1016/0967-0661(96)00109-8.

Padula, F. and Visioli, A. (2015) *Advances in robust fractional control*, *Advances in Robust Fractional Control*. doi: 10.1007/978-3-319-10930-5.

Pan, J. W. *et al.* (2014) 'An optimal rational approximation algorithm for a fractional-order differential operator', ***Information and Control***, 43(5), pp. 518–523.

Perng, J. W. *et al.* (2003) 'Gain-phase margin analysis of fuzzy control systems', *2003 Ieee International Conference on Systems, Man and Cybernetics, Vols 1-5, Conference Proceedings*, pp. 3681–3686.

Petras, I. (2008) 'Stability of Fractional-Order Systems with Rational Orders', pp. 1–25. Available at: http://arxiv.org/abs/0811.4102.

Petráš, I. and Chen, Y. Q. (2012) 'Fractional-order circuit elements with memory', *Proceedings of the 2012 13th International Carpathian Control Conference, ICCC 2012*, pp. 552–558. doi: 10.1109/CarpathianCC.2012.6228706.

Podlubny, I. (1994) 'Fractional-order systems and fractional-order controllers', *Proc. of the Conference Internationale Francophone d'Automatique*, p. 2002. Available at: http://people.tuke.sk/igor.podlubny/pspdf/uef0394.pdf%5Cnhttp://citeseerx.ist.psu.edu/viewdoc/summary?doi=10.1.1.13.6602.

Podlubny, I. (1999a) 'Feactional Differential Equations', *Mathematics in Science And Engineering*, 198.

Podlubny, I. (1999b) 'Fractional Order Systems And PID Controllers', ***IEEE Transactions on Automatic Control***, pp. 208–214.

Rivera, D. E., Morari, M. and Skogestad, S. (1986) 'Internal model control: PID controller design', ***Ind. Eng. Chem. Process Des. Dev.***, 25(1), pp. 252–265. doi: 10.1021/i200032a041.

Rivero, M. *et al.* (2013) 'Stability of fractional order systems', *IFAC Workshop on Fractional Differentiation and its Applications, Ankara, Turkey*, 2013(4).

Ruszewski, A. (2008) 'Stability regions of closed loop system with time delay inertial plant of fractional order and fractional order PI controller', *Bulletin of the Polish Academy of Sciences-Technical Sciences*, 56(4), pp. 329–332.

Sabatier, J., Agrawal, O. P. and Machado, J. (2007) *Advances in fractional calculus: Theoretical developments and applications in physics and engineering*. doi: 10.1007/978-1-4020-6042-7.

Sondhi, S. and Hote, Y. V. (2015) 'Fractional-order PI controller with specific gain-phase margin for MABP control', ***IETE Journal of Research***. Taylor & Francis, 61(2), pp. 142–153. doi: 10.1080/03772063.2015.1009395.

Sönmez, Ş. and Ayasun, S. (2018) 'Gain and phase margins based delay-dependent stability analysis of single-area load frequency control system with constant communication time delay', ***Transactions of the Institute of Measurement and Control***, 40(5), pp. 1701–1710. doi: 10.1177/0142331217690221.

Shrivastava, N. and Varshney, P. (2016) 'Rational approximation of fractional order systems using Carlson method', *International Conference on Soft Computing Techniques and Implementations, ICSCTI 2015*, 1(2), pp. 76–80. doi: 10.1109/ICSCTI.2015.7489568.

Srivastava, S. and Pandit, V. S. (2016) 'A PI/PID controller for time delay systems with desired closed loop time response and guaranteed gain and phase margins', ***Journal of Process Control***. Elsevier Ltd, 37, pp. 70–77. doi: 10.1016/j.jprocont.2015.11.001.

Tan, N. *et al.* (2006) 'Computation of stabilizing PI and PID controllers using the stability boundary locus', ***Energy Conversion and Management***, 47(18–19), pp. 3045–3058. doi: 10.1016/j.enconman.2006.03.022.

Tan, N. (2009) 'Computation of stabilizing PI-PD controllers', ***International Journal of Control, Automation and Systems***, 7(2), pp. 175–184. doi: 10.1007/s12555-009-0203-y.

Tao, C. S., Chang, C. H. and Han, K. W. (1991) 'Gain margins and phase margins for sampled-data control systems with adjustable parameters', ***International Journal of***

Control, 54(2), pp. 435–452. doi: 10.1080/00207179108934168.

Valério, D. and da Costa, J. S. (2006) 'Tuning of fractional PID controllers with Ziegler-Nichols-type rules', ***Signal Processing***, 86(10), pp. 2771–2784. doi: 10.1016/j.sigpro.2006.02.020.

Vancouver, S. *et al.* (2006) 'Limit Cycle Prediction of a Neural Vehicle Control System with Gain-Phase Margin Tester', (3), pp. 10071–10076.

Vinagre, B. M. *et al.* (2000) 'Some Approximations of Fractional Order Operators Used in Control Theory and Applications', *Fractional calculus and applied analysis*, 3(3), pp. 231–248.

Vinagre, B. M. and Chen, Y. Q. (2002) 'Lecture Notes on Fractional Calculus Applications in Automatic Control and Robotics', in ***The 41st IEEE CDC2002 Tutorial Workshop***. Las Vegas, Nevada, pp. 1–300.

Wang, D.-J. and Gao, X.-L. (2013) 'Stability Margins and H_∞ Co-Design with Fractional-Order PI $^{\lambda}$ Controllers', ***Asian Journal of Control***, 15(3), pp. 691–697. doi: 10.1002/asjc.640.

Wang, D. J. (2012) 'A PID controller set of guaranteeing stability and gain and phase margins for time-delay systems', ***Journal of Process Control***. Elsevier Ltd, 22(7), pp. 1298–1306. doi: 10.1016/j.jprocont.2012.05.019.

Wang, Y., Huang, S. and You, K. (2017) 'Calculation of Robust and Optimal Fractional PID Controllers for Time Delay Systems with Gain Margin and Phase Margin Specifications', pp. 3077–3082.

Wang, Y. J. (2011) 'Graphical computation of gain and phase margin specifications-oriented robust PID controllers for uncertain systems with time-varying delay', ***Journal of Process Control***. Elsevier Ltd, 21(4), pp. 475–488. doi: 10.1016/j.jprocont.2011.02.003.

Wu, B. F., Perng, J. W. and Chin, H.-I. (2005) 'Limit cycle analysis of nonlinear sampled-data systems by gain-phase margin approach', ***Proceedings of the IASTED International Conference on Modelling, Identification and Control***, 23, pp. 217–222. doi: 10.1016/j.jfranklin.2004.10.004.

ÖZGEÇMİŞ

Adı ve Soyadı: Erdal ÇÖKMEZ

Doğum Yeri: Suruç/ŞANLIURFA

Doğum Tarihi: 04.01.1990

Medeni Hali: Bekar

Yabancı Dili: İngilizce

Eğitim Durumu (Kurum ve Yıl):

Lise: Ceyhan Halil Çiftçi Anadolu Lisesi/2008

Lisans: Akdeniz Üniversitesi, Elektrik-Elektronik Mühendisliği / ANTALYA, 2013

Çalıştığı Kurum/Kurumlar ve Yıl:

Dicle Üniversitesi: Araştırma Görevlisi (2015-Halen), Diyarbakır

T.C.
DİCLE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
YÜKSEK LİSANS TEZ ÇALIŞMASI İNTİHAL RAPORU FORMU

ÖĞRENCİ BİLGİLERİ	
ADI VE SOYADI	ERDAL ÇÖKMEZ
ÖĞRENCİ NO	15805007
EĞİTİM – ÖĞRETİM YILI	2017/2018
YARIYIL	☐ Güz ☒ Bahar
ANABİLİM DALI	ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI
PROGRAM	Yüksek Lisans
TEZ KONUSU	KESİR DERECELİ PI DENETLEYİCİ TASARIM METOTLARININ PERFORMANS ANALİZİ VE KARŞILAŞTIRILMASI
İNTİHAL RAPORU BİLGİLERİ	
RAPOR TÜRÜ	Tez Savunma Sınavı Sonrası
SAYFA SAYISI	90
BENZERLİK ORANI	%15
RAPORLAMA TARİHİ	16/07/ 2018

Yukarıda başlığı/konusu gösterilen tez çalışmamın kapak sayfası, giriş, ana bölümler, sonuç ve tartışma kısımlarından oluşan toplam 90 sayfalık kısmına ilişkin, 16/07/2018 tarihinde şahsım/tez danışmanım tarafından *Turnitin* adlı intihal tespit programından aşağıda belirtilen filtrelemeler uygulanarak alınmış olan intihal raporuna göre, tezimin benzerlik oranı % 15 'tir.

Uygulanan filtrelemeler:

- ☐ Kabul/Onay sayfaları hariç,
- ☐ Kaynakça hariç
- ☐ Alıntılar hariç/dâhil
- ☐ Diğer

Dicle Üniversitesi Fen Bilimleri Enstitüsü Lisansüstü Programlarda Tez Çalışması İntihal Raporu Uygulama Esasları'nı inceledim ve bu Uygulama Esasları'nda belirtilen azami benzerlik oranlarına göre tez çalışmamın herhangi bir intihal içermediğini; aksinin tespit edilmesi durumunda doğabilecek her türlü hukuki sorumluluğu kabul ettiğimi ve vermiş olduğum bilgilerin doğru olduğunu beyan ederim.

Gereğini saygılarımla arz ederim.

Erdal ÇÖKMEZ

16/07/2018
Prof. Dr. İbrahim KAYA
Tez Danışmanı

16/07/2018
Prof. Dr. İbrahim KAYA
Anabilim Dalı Başkanı